

超低ノイズLDOレギュレータによる クリーン電源の供給

著者: Steve Knoth
Analog Devices, Inc.

リニア電圧レギュレータ集積回路(IC)は、インダクタを使わずに高い電圧を低い電圧に降圧するものです。低ドロップアウト(LDO)リニア電圧レギュレータとは、ドロップアウト電圧(一定の電圧に制御するのに必要な入力電圧と出力電圧の差)が通常400mV未満のリニア電圧レギュレータを言います。初期のリニア電圧レギュレータ設計ではドロップアウトが1.3V程度でしたが、これはデバイスの入力5Vの場合に、安定して供給できる最大出力が約3.7Vにすぎないことを意味します。しかし、設計手法やウェーハ製造プロセスがより精密になってきた今日、低ドロップアウトの定義は100mV~300mVのレンジになってきています。

更に、LDOレギュレータはあらゆるシステムの中で最もコストの低い部品の1つですが、多くの場合、費用対効果の面からも最も重要な部品の1つです。出力電圧のレギュレーションに加えて、LDOレギュレータのもう1つの重要な役割は、下流側の高価な負荷を電圧トランジェント、電源ノイズ、逆電圧、電流サージといった過酷な環境条件から保護することにあります。すなわち、設計が堅牢で、なおかつ環境からの外乱を吸収して負荷を守るためのあらゆる保護機能を備えていることが求められます。低コストのLDOリニア電圧レギュレータの多くは、必要な保護機能がないために故障することがあり、多くの場合、レギュレータ自体だけでなく、下流側の負荷にも損傷を与えてしまいます。

LDOレギュレータと他のレギュレータの比較

低電圧の降圧変換とレギュレーションは、様々な方法で行うことができます。

スイッチング・レギュレータは広い電圧範囲にわたり高い効率で動作しますが、インダクタやコンデンサなどの外付け部品を必要とするため、比較的広い基板面積を必要とします。低電圧変換はインダクタレス・チャージ・ポンプ(またはスイッチド・キャパシタ電圧コンバータ)を使用して行うことも可能で、変換領域によっては通常、高い効率で動作しますが、リニア電圧レギュレータと比較して出力電流容量が制限され、トランジェント性能が劣る上に必要な外付け部品の数も多くなります。

FPGA、DSP、CPU、GPU、ASICといった今日の高速大電流の低電圧デジタルICでは、コアやI/Oチャンネル用の電源に関する要求がますます厳しくなっています。チャージ・ポンプでは出力電流と過渡応答の要求を満たせないで、従来これらのデバイスの電源には、効率の良いスイッチング・レギュレータが使われてきました。しかし、スイッチャにはノイズによる干渉の可能性があり、過渡応答が遅かったりレイアウト上の制約が生じるおそれがあります。したがって、これらのアプリケーションやその他の低電圧システムでは、LDOレギュレータがその代替策の1つとなります。最近の製品面での改善や機能の向上により、性能上いくつかの利点を備えたLDOレギュレータは、このような用途により適した存在となっています。

更に、電源ノイズに敏感なアナログ/RFアプリケーションの場合、とりわけ機械や装置の測定精度が測定対象より何桁も良好なことが求められる試験/計測システムには、通常、スイッチング・レギュレータよりもLDOレギュレータのほうが適しています。低ノイズLDOレギュレータは、周波数シンセサイザ(PLL/VCO)、RFミキサとRF変調器、高速高分解能のデータ・コンバータ、高精度センサーを含む様々なアナログ/RF設計の電源供給に使われます。しかしこれらのアプリケーションの感度は、あたかも従来型低ノイズLDOレギュレータの限界を試すようなレベルに達しています。例えば、多くのハイエンドVCOでは、電源ノイズがVCO出力の位相ノイズ(ジッタ)に直接影響します。更に、システム全体の効率に対する要求を満たすために、通常、LDOレギュレータは比較的ノイズの多いスイッチング・コンバータの後段でレギュレーションを行っているので、LDOの高周波電源リップル除去(PSRR)性能が非常に重要になります。また、LDOレギュレータを使用すると、標準的な工業用スイッチング・レギュレータと比較して、ノイズ・レベルをmV(rms)から1桁のμV(rms)の範囲まで下げることができます。

LDO設計の課題

オペアンプや計装アンプなど一部のICと、D/Aコンバータ(DAC)やA/Dコンバータ(ADC)などのデータ・コンバータは、正負2つの入力電源を必要とするので2極性と呼ばれます。通常、正電圧レールは正電圧リファレンスによって電源が供給されますが、リニア電圧レギュレータまたは低ドロップアウト・レギュレータを使用すると、更に良好な結果が得られます。また、負電圧レールへの電源供給には、これまで負電圧スイッチング・レギュレータやインバータを使用するのが一般的でした。しかし、インダクタベースのスイッチャを使用すると、システムにノイズが混入しやすくなります。負電圧レギュレータの出現によって、負電圧システム・レールへの電源供給には負電圧LDOレギュレータを使用してLDOレギュレータ機能のあらゆる利点(インダクタ不要、低ノイズ、高PSRR、高速過渡応答、極めて高い保護機能)を生かすほうが有利になってきています。旧式のLDOレギュレータはPSRRとノイズ性能が現在のものよりはるかに劣っており、この種の低ノイズ電源の作成にはまだ使用できるものの、システムを構成するために多くの追加部品や基板スペースを必要とし、多くの設計時間を要します。これらの追加部品は、寄生抵抗などの特性上、パワー・バジレットに悪影響を与える可能性もあります。オペアンプ、ADCなどのシグナル・チェーン部品を使用する場合、システム性能の面からもう1つ厄介な特性があります。これらのICは無限の電源電圧変動除去能力を備えているわけではなく、更に悪いことに、高周波域では電源除去能力が大幅に低下する場合があります。このため、従来は基板にフィルタ部品を追加していましたが、その結果ソリューションのサイズが大きくなっていました。また、設計者が精度を高めようとする場合、レギュレータ電源に過度のノイズがあれば、より多くのトラブルに見舞われることが予想されます。これは、測定時に不要な変動要素をもたらすこととなります。

業界標準のリニア電圧レギュレータの多くは単電源で低ドロップアウト動作を実現しますが、低出力ノイズ、多様な入出力電圧、幅広い保護機能などの要求を満たしながら超低電圧変換を行えるものは、ほとんどありません。PMOS LDOレギュレータは低ドロップアウトを実現しながら単電源で動作可能ですが、パス・トランジスタのVGS特性によって低入力電圧時の動作が制限される他、高性能レギュレータが備える保護機能の多くを欠いています。NMOSベース・デバイスの過渡応答は高速ですが、デバイスをバイアスするために2つの電源が必要です。NPNレギュレータは広い入力および出力電圧範囲を備えていますが、2つの電源が必要です。そうでないと、ドロップアウトが大きくなってしまいます。これに対し、PNPレギュレータは適切な設計アーキテクチャを用いれば低ドロップアウト、高入力電圧、低ノイズ、高PSRR、超低電圧変換といった利点を、極めて高い保護機能を備えた上ですべて単電源レールで実現することができます。

高性能アナログ回路とRF回路の多くは、全体の効率を最大限に高めるために、LDOレギュレータにスイッチング・コンバータの後段でその出力レギュレーションを行わせ、これを電源に使用しています。この場合は、LDOレギュレータの入力/出力電圧差を低く抑えながら、高いPSRRと低い出力電圧ノイズを実現する必要があります。高PSRRのLDOレギュレータは、かさばるフィルタリング部品を使うことなく、スイッチャの出力にフィルタ処理をかけて簡単にノイズを除去します。更に、広い帯域幅にわたって出力電圧ノイズが小さいデバイスは、ノイズ感度が重要な考慮事項となる今日の最新式レールにとって利点となります。大電流時に出力電圧ノイズが小さいことが必須の仕様であることは明らかです。

超低ノイズ、超高PSRRの新型LDOレギュレータ

以上に概要を述べた問題を解決するLDOソリューションには、以下のような属性が求められます。

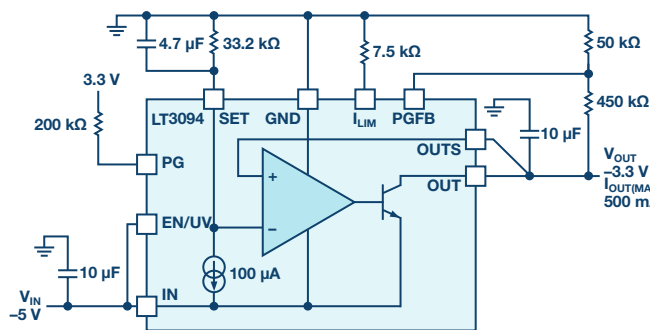
- ▶ 超低出力ノイズ
- ▶ 広い周波数範囲で高いPSRRを実現
- ▶ 低ドロップアウト動作
- ▶ 単電源動作(使いやすく、電源シーケンスの問題を緩和)
- ▶ 高速過渡応答
- ▶ 広い入出力電圧範囲での動作
- ▶ 適度な出力電流能力
- ▶ 優れた熱性能
- ▶ 小さいフットプリント

これらの具体的なニーズに対応するために、アナログ・デバイスズは、超低PSRR、超低ノイズの正電圧LDOレギュレータで構成されるLT304xファミリを発売しました。最新の製品は補完的な位置付けのLT3094で、これは超低ノイズ、超高PSRR、低ドロップアウト電圧で500mAの負電圧リニア電圧レギュレータです。このデバイスは、広く使用されている500mAのLT3045の負電圧版です(200mA版がLT3042)。LT3094のユニークな設計上の特長は、スポット・ノイズが10kHzでわずか2nV/√Hzと極めて小さいことで、合計出力ノイズは10Hz~100kHzの広い帯域幅で0.85μVrmsです。PSRR性能は極めて優れており、低周波PSRRはほぼ4kHzまで100dB以上、高周波PSRRは2MHzまで70dB以上で、ノイズの多い入力電源や高リップルの入力電源からノイズやリップルを除去します。LT3094は独自のLDOアーキテクチャを採用しており、高精度電流ソース・リファレンスの後段に高性能のユニティゲイン・バッファを配置することで、出力電圧に関係なくほぼ一定の帯域幅、ノイズ、PSRR、負荷レギュレーション性能を実現しています。更に、このアーキテクチャでは、複数のLT3094を並列に配置することでノイズを一層減らして出力電流を増やし、プリント回路基板上に熱を分散させることができます。

LT3094は、-2V~-20Vという広い入力電圧範囲で、最大負荷時に230mVのドロップアウト電圧で最大500mAの電流を出力します。出力電圧範囲は0V~-19.5Vで、ライン、負荷、温度の変動に対する出力電圧誤差は±2%という高い精度を備えています。このデバイスの広い入出力電圧範囲、高い帯域幅とPSRR、そして超低ノイズ性能は、ノイズに敏感なアプリケーションの電源に最適です。このようなアプリケーションの例としては、1) PLL、VCO、ミキサ、LNAなど、2) テストおよび計測などの超低ノイズ計装や高速高精度のデータ・コンバータ、3) 画像撮影や診断などの医療用アプリケーションおよび高精度電源、4) スwitchング電源用のポストレギュレータなどが挙げられます。

LT3094は、安定性と過渡応答を最適化する小型で低コストの10 μ Fセラミック出力コンデンサと共に使用します。外部から高精度の電流制限を設定する場合は、抵抗1個で設定できます（温度変化に対して $\pm 10\%$ ）。このデバイスのVIOCピンは、上流側のレギュレータを制御して消費電力を最小限に抑え、最大限のPSRRを実現します。また、SETピンにコンデンサを1個接続することで、出力ノイズを低減してリファレンスのソフト・スタート機能を可能にし、電源オン時の出力電圧オーバーシュートを防ぐことができます。更に、デバイスの内蔵保護回路には、フォールドバック付き内部電流制限機能とヒステリシス付き熱制限機能が含まれています。その他の機能としては、高速起動機能（SETピンに大きいコンデンサを使用する場合に有益）や、閾値をプログラムできるパワーグッド・フラグによる出力電圧レギュレーション状態の表示機能（この機能搭載の負電圧LDOレギュレータは業界初）があります。

LT3094は、いずれも小型の熱強化型12ピン3mm $\times$ 3mm DFN/パッケージとMSOPパッケージで提供されます。動作ジャンクション温度範囲が -40°C ～ $+125^{\circ}\text{C}$ のEグレード・バージョンとIグレード・バージョンも提供しています。



Pin Not Used in this Circuit: VIOC

図1. LT3094の代表的アプリケーション回路図と機能

LT3094には、動作を安定させるための出力コンデンサが必要です。広帯域幅であることを考慮して、低ESR/ESLのセラミック・コンデンサの使用を推奨します。必要な安定性を得るには、ESRが30m Ω 未満、ESLが1.5nH未満で、少なくとも10 μ Fの出力容量が必要です。10 μ Fのセラミック・コンデンサ1個で高PSRRと低ノイズを実現できることを考えると、これより大きい出力コンデンサを使っても性能の向上はわずかです。出力容量を増やすとレギュレータの帯域幅が減少するため、10 μ Fより大きい出力コンデンサを使ってもほとんど利点がないからです。ただし、出力容量を大きくすると負荷過渡応答時のピーク出力変動は小さくなります。

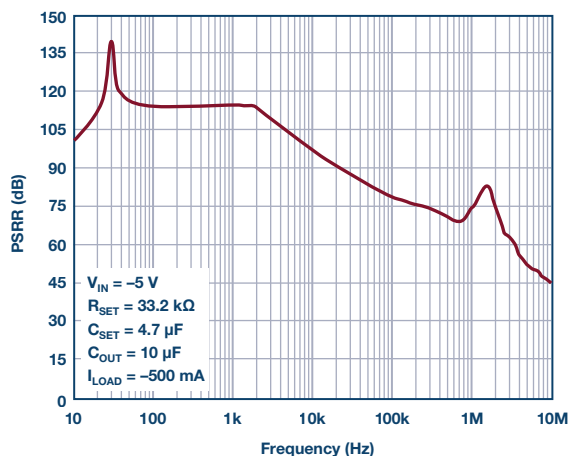


図2. LT3094のPSRR性能

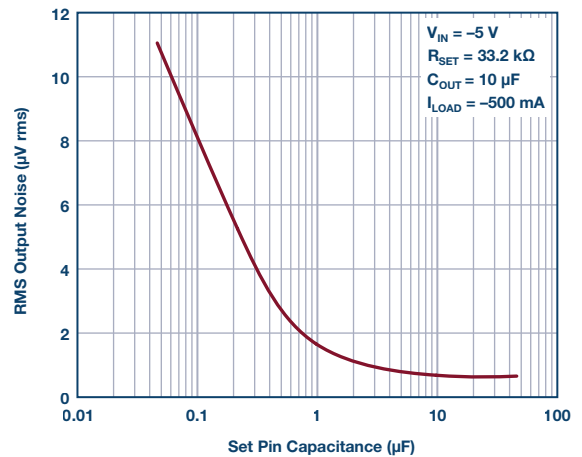
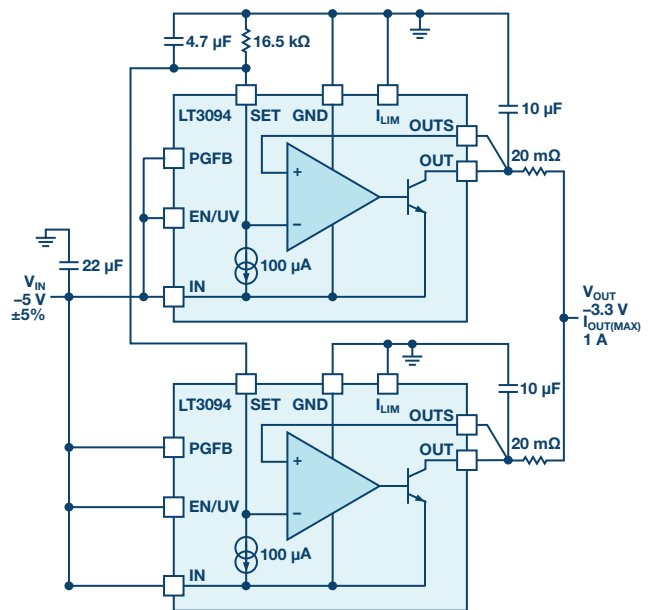


図3. LT3094の出力ノイズ性能

並列デバイスの利点

複数のLT3094を並列で使用すると、出力電流を大きくすることができます。すべてのSETピンをまとめて接続し、INピンもすべてまとめて接続してください。LT3094内の電流を均等化するために、OUTピンは小さいPCBパターン片（バラスト抵抗として使用）を使ってまとめて接続します。3個以上のLT3094を並列化して出力電流を更に増やし、出力ノイズを低減することもできます。出力ノイズの減少は、並列に接続したデバイス数の平方根に比例します。複数のLT3094の並列化は、PCBに熱を分散させる上でも有効です。入力と出力の電圧差が大きいアプリケーションでは、入力直列抵抗やLT3094と並列の抵抗を使って熱を分散させることもできます。並列回路の実装については図4を参照してください。



Pin Not Used in These Circuits: PG, VIOC

図4. LT3094の並列動作

アナログ・デバイス社の超高PSRR、超低ノイズのLDOレギュレータ・ファミリ製品を表1に示します。

表1. 超高PSRR、超低ノイズのLDOレギュレータ

部品番号	V _{IN} の範囲	V _{OUT} の範囲	I _{OUT}	ドロップ アウト電圧	PSRR @ 1MHz	出力ノイズ	スポット・ ノイズ	パッケージ
負電圧LDOレギュレータ								
LT3094	-2.0V~-20V	0V~-19.5V	-500mA	300mV	75dB	0.8μV rms	2.2nV/√Hz	12ピンMSOP、 3 × 3、12ピンDFN
正電圧LDOレギュレータ								
LT3042	1.8V~20V	0V~-15V	200mA	350mV	79dB	0.8μV rms	2.2nV/√Hz	12ピン MSOP、 3 × 3、10ピンDFN*
LT3045	1.8V~20V	0V~-15V	500mA	260mV	76dB	0.8μV rms	2.2nV/√Hz	12ピン MSOP、 3 × 33、10ピンDFN*

*ピン互換

まとめ

正電圧200mAのLT3042、同じく500mAのLT3045、および補完的位置を占める負電圧500mAの新しいLT3094LDOは、革新的なノイズ性能とPSRR性能を備えています。これらの特性と、広い電圧範囲、低ドロップアウト電圧、幅広い保護機能/堅牢性、および使いやすさを組み合わせることで、このファミリは試験/計測システムや医療用画像システムなど、ノイズに敏感な正負のバイポーラ・レール用電源に最適な製品となっています。その電流リファレンスベースのアーキテクチャにより、ノイズおよびPSRR性能は出力電圧に影響されません。なおかつ、複数のデバイスを並列に使用することで、出力ノイズを更に低減し出力電流を増やすと同時に、PCB上に熱を分散させることができます。LT3042、LT3045、LT3094は、アプリケーションの性能を向上させつつ、コストと時間の削減を図ります。

著者について

Steve Knoth。

アナログ・デバイセズのPower by Linearグループ所属のシニア製品マーケティング・エンジニア。すべてのパワー・マネージメント集積回路(PMIC)製品、低ドロップアウト(LDO)レギュレータ、バッテリー・チャージャ、チャージ・ポンプ、チャージ・ポンプ・ベースのLEDドライバ、スーパーキャパシタ・チャージャ、低電圧モノリシック・スイッチング・レギュレータ、理想ダイオード・デバイスを担当。2004年のリニアテクノロジー(現アナログ・デバイセズ)入社前は、Micro Power Systems、アナログ・デバイセズ、Micrel Semiconductorの各社にて1990年以来マーケティングおよび製品エンジニアリングに関する様々な役職を歴任。サンホセ州立大学で1988年に電気工学の学士号、1995年に物理学修士号を取得。また、2000年にフェニックス大学で技術管理のMBAを取得。子供と時間を過ごすかたわら、ピンボールやゲーム機、マッスル・カーをレストアしたり、古い玩具や映画/スポーツ/自動車関連グッズの収集が趣味。

連絡先: steve.knoth@analog.com。

オンライン・サポート・コミュニティ



当社のオンライン・サポート・コミュニティで、アナログ・デバイセズの技術専門家と連携することができます。設計上の難問について問い合わせたり、FAQを参照したり、話し合いに参加することができます。

ez.analog.com* 英語版技術記事は[こちら](#)よりご覧いただけます。

アナログ・デバイセズ株式会社

本社 〒105-6891 東京都港区海岸1-16-1 ニューピア竹芝サウスタワービル10F
 大阪営業所 〒532-0003 大阪府大阪市淀川区宮原3-5-36 新大阪トラストタワー10F
 名古屋営業所 〒451-6040 愛知県名古屋市中区牛島町6-1 名古屋ルーセントタワー38F

©2018 Analog Devices, Inc. All rights reserved.
 本紙記載の商標および登録商標は、
 各社の所有に属します。
 Ahead of What's Possible は
 アナログ・デバイセズの商標です。

TA20685-0-9/18

www.analog.com/jp

想像を超える可能性を
 AHEAD OF WHAT'S POSSIBLE™