

リモート・ワークを終えて、 PoE 2を利用可能な 職場に戻る

著者：Christopher Gobok、プロダクト・マーケティング・ディレクタ

はじめに

IEEE 802.3btは、PoE (Power over Ethernet) 向けの最新規格です。PoE 2として知られるこの技術は、以前はPoE++と呼ばれていました。IEEEがこの規格を策定してから、約3年が経ちます。現在では、PoE 2を採用したアプリケーションが急速に普及しつつあります。2020年には、新型コロナウイルス感染症 (COVID-19) のパンデミックが発生しました。その結果、リモート・ワークという就業形態が広く採用されるようになりました。一方で、給電機能を備えるイーサネット・ポートの配備数は年々増加し続けています。多くの企業は、いつかは従業員が職場に戻るという望みを持っています。それに向けて、将来も職場を使い続けられるように空き機を活用したり、IT設備をアップグレードしたりしてきました。よりスマートなオフィスを構築するには、会議室のサイネージや電話会議用の装置、様々なセンサーなど、多くのIoT (Internet of Things) デバイスを備える空間を準備しなければなりません。そうしたオフィスのメリットとしては、エネルギーを節減できることや、業務を合理化できることが挙げられます。ただ、おそらく最も重要なメリットは、従業員のために職場の安全性を高められるということでしょう。COVID-19の

パンデミックが発生した結果、ITの管理者や設備の管理者に対しては、PoEに対応するシステムを導入することが求められるようになりました。また、適切に管理されたビル向けのHVAC (暖房、換気、および空調) システムや非接触型の共用品に対するニーズが高まるという変化も生じました。市場調査会社である650 Groupによれば、PoEに対応するスイッチ/ポートの出荷数は、2025年には世界中で1億5000万個を超えるといえます。

2018年に承認されたPoE 2規格により、受電機器 (PD: Powered Device) に対しては、前世代の規格値である25.5Wのほぼ3倍にあたる最大71.3Wの電力を供給できるようになりました。PoE 2では、ギガビット・イーサネット用のケーブルで電力を伝送することができます。また、この規格は、電力とデータを大量にやり取りする過去/現在/未来の多くのアプリケーションに向けた基盤になります。そうしたアプリケーションの例としては、従業員が職場の入り口でCOVID-19に感染していないかどうかを検査するために使用する遠隔温度監視システムやサーマル・カメラなどが挙げられます。



図1は、標準的なPoEシステムのブロック図です。これは、1つのPDが給電機器（PSE：Power Sourcing Equipment）に接続されている様子を表しています。前世代のPoE（以下、PoE 1）では、各PoE対応ポートに対する給電は単一のパワー・チャンネルを使用すれば十分でした。それに対し、PoE 2では、中～大レベルの電力に対応するためにポートあたり2つのパワー・チャンネルが必要になります。また、チャンネルあたりの電力密度を高めることも検討されています。イーサネットの世界市場では、PoE対応ポートに対する需要がかつてないほど高まっています。そうしたあらゆる要因が理由となって、IT部門に対しては、電力密度が高くポート数の多いシステムを大量に配備することが求められています。その一方で、99.999%のアップタイムと高い信頼性を実現しなければならないことも課題になっています。更に、真に拡張が可能なPoE対応のスイッチを実現することが長きにわたって課題になっています。必要なのは、そうしたPoE対応スイッチの配備を容易にするサブシステムです。

アナログ・デバイセズは、PoEの分野の先駆者です。IEEE 802.3btのタスク・フォースにメンバーとして参画すると共に、Ethernet Allianceにも積極的に関わってきました。PSE/PDコントローラの主要なサプライヤとしての長い歴史を持ち、ポート数に換算して現在までに数億個に達する製品を出荷しています。最新の製品としては、多数のポートに対応するPSE向けチップセッ

ト「[LTC9101](#)」,[LTC9102](#)」,[LTC9103](#)」をリリースしています。これらのICと、PoE 2に対応するアナログ・デバイセズのPDコントローラ製品を組み合わせれば、エンドtoエンドの完全なPoE 2対応システムを構築できます。この新たなプラットフォームのどのようなところが、現在の市場に対して特別な影響を与えるのでしょうか。以下、これについて詳しく説明していきます。

プラットフォーム・ベースのPSEの設計

スイッチは、厳しい条件にさらされることが多い非常に複雑なシステムです。サージやケーブルからの静電気放電などに耐えられる高い信頼性を実現し、長期にわたるアップタイムを提供できるものでなければなりません。従来、PSEのアーキテクチャは、コンポーネントのレベルのアプローチで設計されていました。この手法では、システム全体の性能が必ずしも最適化されるとは限りません。システムの性能の向上は、コンポーネントの性能の向上に依存していたと言えます。それに対し、アナログ・デバイセズの設計チームは、より高いレベルでPSEのサブシステムについて検討を進めました。その結果、PSEのパラダイムの見直しを図り、システム・レベルのソリューションを提供するという結論に至りました。その結果、開発されたのがLTC9101/LTC9102/LTC9103です。これらの製品とそれに関連する将来の製品は、システム・レベルのアプローチを採用しています。

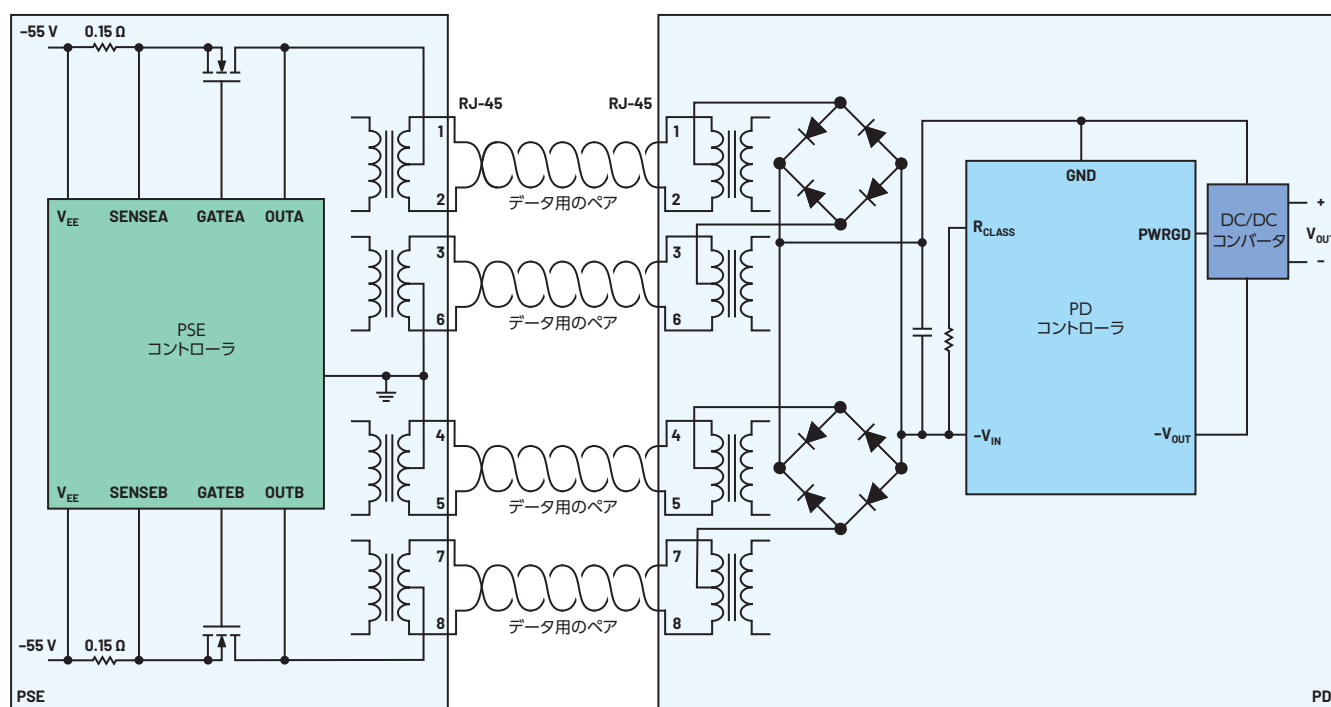


図1. PoEシステムのブロック図

デジタル・コンポーネントとアナログ・コンポーネントを組み合わせることで、PSE分野のシステム・インテグレータが直面している課題を総合的に解決します。代表的な課題としては、表1に示すようなものがあります。

表 1. PSE のシステム・レベルの課題とソリューション

システム・インテグレータにとっての課題	アナログ・デバイゼのソリューション
サージとケーブルからの放電	堅牢なポート側のピン
絶縁に関するシステム・レベルの要件	絶縁通信チャンネルの集積
LED照明のサポート	各ポート専用の検出/区分用リソース
IEEE 802.3btの複雑さ、規格の変化	フラッシュ・メモリを備えるカスタム・デジタル・コントローラ
ミックスド・ポートの設計	ソフトウェアで構成可能なアーキテクチャ
レジスタ用の多様なインターフェース	プラットフォームの柔軟性 (近くリリースの予定)
熱効率	業界最小のパワー・パス部の抵抗
給電効率	IEEE 802.3btに準拠する Autoclass

LTC9101/LTC9102/LTC9103は、自己絶縁型のPSEコントローラです。PoE 2に対応するシステム向けのチップセットとして、半導体基板のレベルから特別に設計されました。図2に示したのは、最大48個のイーサネット・ポートに対応するPSEの回路構成です (図では1つのポートだけを例として示しています)。このチップセットが備える最も斬新な特徴は絶縁機能にあります。このアーキテクチャにおいて、LTC9101はPSEのホストとして絶

縁型のデジタル・インターフェースを提供します。複数個使用されるLTC9102/LTC9103は、高電圧に対応するイーサネット向けアナログ・インターフェースを備えています。イーサネットの仕様 (IEEE 802.3) では、PoE向けの回路を含むネットワーク・セグメントは、シャーシ・グラウンドと物理 (PHY) 層から電気的に絶縁されていなければならないと定められています。このチップセットを採用した場合、非絶縁側にLTC9101を配置し、絶縁側にLTC9102/LTC9103を配置します。そうすれば、最大6個の高価なフォトカプラと絶縁型電源を、10/100 Ethernetに対応する安価で信頼性の高い1個のトランスに置き換えることができます。このトポロジを採用すれば、コストを削減できるだけでなく、より堅牢で製造の容易なPSEを設計することが可能になります。

また、このソリューションは拡張が可能です。各ポートに必要な電力量に応じて、4~48ポートの大規模なPSEを柔軟に構築することができます。PSEには、デジタル・コントローラであるLTC9101が少なくとも1個、アナログ・コントローラであるLTC9102/LTC9103が少なくとも1個以上必要です。各ICの個数やチャンネル数についてまとめると、以下のようになります。

- ▶ LTC9102は、12個のパワー・チャンネルを備えています。各チャンネルは、イーサネット・ケーブルの4ペアのワイヤのうち2ペアに電圧を供給します。30Wに対応する12個のポート (ポート当たり1個のパワー・チャンネルを使用)、あるいは90Wに対応する6個のポート (ポート当たり2個のパワー・チャンネルを使用) に給電することが可能です。
- ▶ LTC9102と同様に、LTC9103は8個のパワー・チャンネルを備えています。それらを使用することで、30Wに対応する8個のポート、あるいは90Wに対応する4個のポートに給電することが可能です。

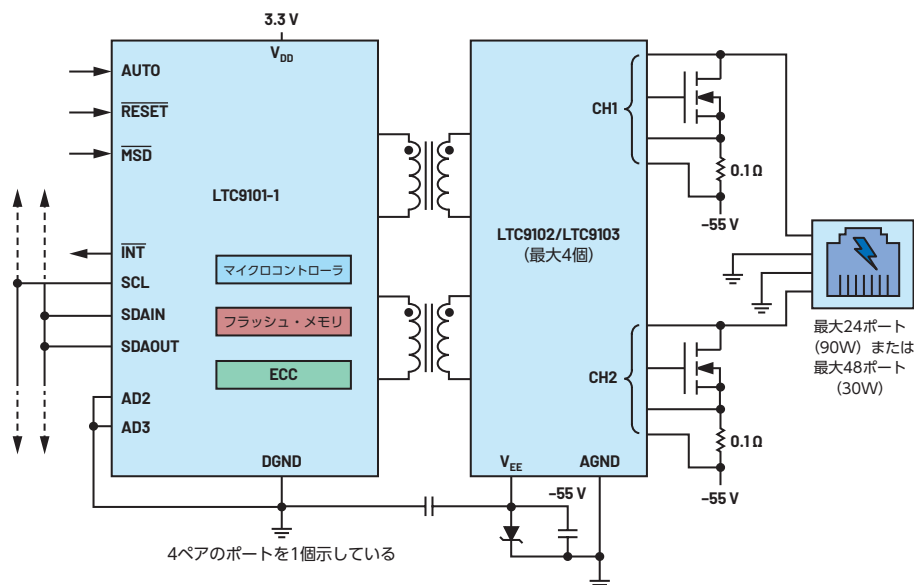


図 2. LTC9101/LTC9102/LTC9103の使用例。これらのチップセットを使用すれば、PoE 2に対応する24ポートのPSEを構成できます。

- ▶ 1 個の LTC9101 によって、混在させた状態の LTC9102 と LTC9103 を最大 4 個管理することができます。図 3 に示したのは、LTC9101 を 1 個、LTC9102 を 1 個、LTC9103 を 2 個使用する場合の例です。これにより、90W に対応する 4 個のポートと 30W に対応する 20 個のポートを備える 24 ポートの PSE を構成することができます。

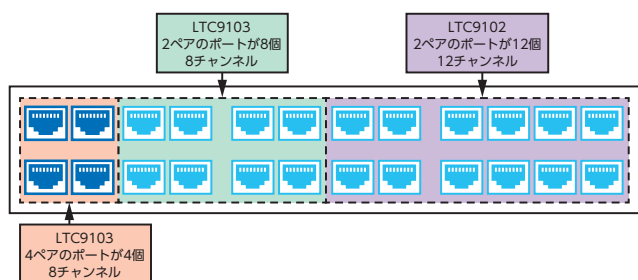


図 3. LTC9102/LTC9103 の組み合わせの例。24 ポートの PSE を構成しています。90W に対応する 4 つのポートと 30W に対応する 20 のポートを備えます。

LTC9101 のデジタル機能（当社にとって第 6 世代にあたります）は、IT 管理者や設備管理者にとって有用なものです。代表的な例としては、ファームウェアのアップデートに使用する eFlash メモリや、ユーザによるカスタムの構成（コンフィギュレーション）に使用するパッケージが挙げられます。また、PoE 2 に対応する 4 ポートの PSE コントローラ「LTC4291」に対する下位互換性も備えています。更に、I²C 対応のシリアル・インターフェースによる利便性も提供されます。LTC9101 では、フラッシュ・メモリの専用領域にフィールドでのアップグレードが可能なファームウェアのイメージが格納されます。そのメモリには、IEEE 802.3at/bt に準拠したファームウェアのイメージも格納されています。データの保護を最大限に実現するために、それら 2 つのイメージの完全なコピーが ECC（Error Correction Code）による保護下と CRC（Cyclic Redundancy Check）による保護下で別々に管理されています。チップセットを適切に起動したら、LTC9101 の I²C インターフェースを介して各 IC の構成を行い、通信を実現することができます。各ポートは、4 つの PSE 動作モード（自動、半自動、マニュアル、シャットダウン）のうち

いずれかに構成することが可能です。また、ポートの電流、PoE による供給電圧、ポートの電力の各値は遠隔から読み出すことができます。この機能を利用することで、システムの電力を効率良く管理することが可能になります。

LTC9101 は、チップセットの頭脳だと表現することができます。一方、LTC9102/LTC9103 は、様々な方法により高い効率と堅牢性を高電圧の電力パスに提供する筋肉だと言えます。LTC9102/LTC9103 の各パワー・チャンネルには、検出用/区分（等級決め）用の専用ハードウェアが実装されています。そのため、すべてのポートを対象として同時に検出/区分/給電することができます。そのため、パワー・オンの際にスイッチにおける遅延を大幅に削減できます。旧来の PSE では、PD と同様の遅延が生じていました。例えば、LED 照明については、各ポートが順番にパワー・オンされるといった具合です。一方、LTC9102/LTC9103 では、外付けの MOSFET を使って各パワー・チャンネルを制御します。つまり、オン抵抗 $R_{DS(ON)}$ の小さい MOSFET 製品を選択することが可能です。また、消費電力を削減したり、故障したチャンネルを切り離したりすることもできます。例えば、0.1Ω の検出抵抗を使用すれば、更に消費電力を削減することが可能になります。

過電流が発生した場合やポートが短絡した場合、LTC9102/LTC9103 は PSE、MOSFET、下流の回路を保護するために、1 マイクロ秒以内に電源を切り離します。また、すべてのポート側のピンは、損傷することなく -20V ~ 80V の過渡的な電圧に耐えられます。おそらく、このチップセットの最も目を見張る点は、±6.5kV を超えるサージが発生した場合でも動作することです。この性能を発揮するには、IEC 61000-4-5 のサージ/イミュニティ仕様に基づいてテストされた最小限の外付けコンポーネントを使用する必要があります（この性能はデモ用ボード「DC3160」でも実現されています）。障害が発生した場合、LTC9102/LTC9103 は PD からの切断を最小限に抑えつつ、電流が制限された安全な方法で直ちに MOSFET をオンに戻します。このような動作は、ネットワークのアップタイムを最大化する上で非常に重要なものです。

PoE 2のトポロジ、検出機構、電力クラス

PoE 2では、シングルシグネチャPDとデュアルシグネチャPDという2種類の構成が導入されました（図4）。シングルシグネチャPDとは、2つのペアセットの間で同じ検出シグネチャと区分シグネチャを共有するというものです。一方、デュアルシグネチャPDとは、各ペアセットで独立したシグネチャを備えるPDのことです。デュアルシグネチャPDでは、各ペアセットにおいて完全に独立して区分と電力の割り当てを行うことができます。ただ、デュアルシグネチャPDは、複雑なソリューションであり、シングルシグネチャPDの2倍のコストがかかります。IEEE 802.3btで定義されたデュアルシグネチャPDは、先行規格であるUPoE (Universal Power over Ethernet) に対応するデバイスと共通のアーキテクチャを採用しています。しかし、各規格に対応するデバイスは等価なものではないことに注意しなければなりません。LTC9101/LTC9102/LTC9103は、PoE 2に対応するPDを検出するための堅牢性の高いプロセスをサポートしています。そのプロセスには、PSEにどちらのシグネチャのPDを接続するか決定する際、接続をチェックするための新たなサブプロシージャが組み込まれています。

LTC9101/LTC9102/LTC9103は、接続をチェックするだけでなく、接続されたPDがIEEEの規格に準拠した正当なPDであるか否かの検証を行います。IEEEの規格では、PSEは2点電圧法または2点電流検出法を用いてPDの有効なシグネチャ（25k Ω ）を

検出しなければならないと定めています。LTC9101/LTC9102/LTC9103では、両方の検出方法に対応することで、より堅牢性の高い検出機構を実現しています。複数の電圧と複数の電流を対象とするマルチポイントの検出機構を使用することで、誤検知を排除することが可能になっています。また、PoEのDC電圧を許容できるように設計されていないネットワーク・デバイスの損傷を回避することも可能です。

PoE 2では、2対の導体（4本のワイヤ）に電圧を印加して最大25.5Wの電力を供給することができます。あるいは、4対の導体（8本のワイヤ）を使って最大71.3Wの電力を供給することも可能です。より多くの電力に対応できるようになっただけでなく、より多くの導体を使用することで、少ない電力にしか対応できなかった従来の規格と比べて効率を高められるようになりました。すべての導体に電力を供給することで、ケーブルにおける電力損失を半減できるからです。例として、PoE 1に対応するPDが確実に25.5Wを受電できるようにするために、PoE（PoE+）に対応するPSEが30Wの給電を行うケースを考えます。その場合、100mのCAT5eのケーブルによって4.5Wの電力が失われます。それに対し、PoE 2では、4対のワイヤを使ってPDに25.5Wの給電した場合、損失は2.25W未満に削減されます。つまり、給電効率を85%から92.5%に高めることが可能です。世界中で使われているPoE対応のPDの数を見ると、この電力削減の効果は非常に大きなものになります。多くのユース・ケースにおいて、二酸化炭素の排出量を最大7.5%削減することが可能です。

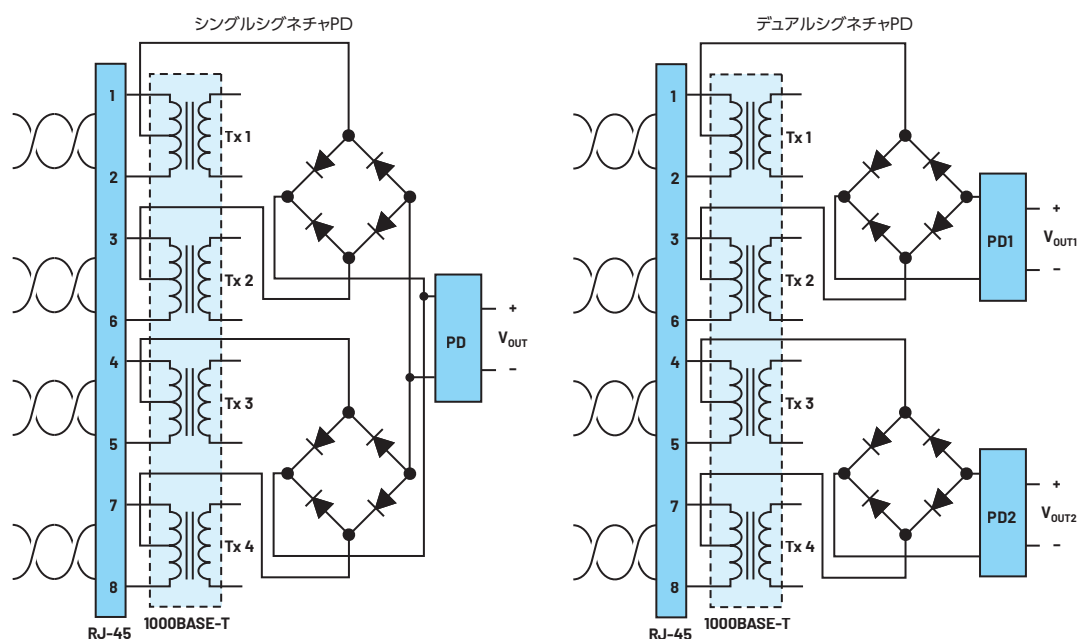


図4. シングルシグネチャPDとデュアルシグネチャPDのトポロジ

PoE 2では、大電力を要するPDに関して新たに4つのクラスが導入されました。表2に示すように、シングルシグネチャPDについては9種のクラスが設けられました。PoE 2で新たに加わったのは、クラス5からクラス8です。つまり、PDの電力レベルで言えば40W～71.3Wの範囲が追加されました。一方、PSEには、PDの区分を行うためにPHY層（71.3Wに向けた5つのイベントによる区分）とデータ・リンク層（リンク層の検出プロトコルであるLLDP）のうちどちらを使用するのかという選択肢が与えられています。そのため、PDがPoE 2に準拠するためには、区分用の2つの機構に対応していなければならないということになります。また、デュアルシグネチャPDでは、各ペアセットは独立して動作します。したがって、各ペアセットは異なるクラスになり得ます。この点には注意が必要です。例えば、1つ目のペアセットがクラス1（3.84W）、2つ目のペアセットがクラス2（6.49W）であったとします。この場合、そのデュアルシグネチャPDはクラス1とクラス2（10.3W）に対応しているということになります。

表2. PoE 2に対応するPDのクラスと電力レベル

シングルシグネチャPD		デュアルシグネチャPD	
クラス	PDの電力レベル	クラス	ペアセットPDの電力レベル
0	13W		
1	3.84W	1	3.84W
2	6.49W	2	6.49W
3	13W	3	13W
4	25.5W	4	25.5W
5	40W	5	35.5W
6	51W		
7	62W		
8	71W		

PoE 2に対応するPDには、PHY層による区分に向けた拡張オプションが実装されていることがあります。この機能は、Autoclassとして知られています。LTC9101/LTC9102/LTC9103のようなPoE 2対応のPSEにPDが接続されている場

合に、そのPDの最大消費電力を測定する機能です。例えば、LTC9101/LTC9102/LTC9103によって、特定の電球の電力を測定したとします。その結果、照度の設定が低い、ケーブル長が短いといった理由で、当該クラスの消費電力よりも少ないことが判明したとします。その場合、余剰の電力を他の電球に割り当てることができません。このようなことが実現できるので、Autoclassは非常に便利なパワー・マネージメント機能だと言えます。

PoE 1は、25.5Wや13Wといったやや小さい電力に対応しています。当然のことながら、PoE 2はPoE 1に対する下位互換性を備えています。PoE 1に対応するPDは、より大きな電力に対応するPoE 2のPSEに問題なく接続できます。逆に、PoE 2に対応するPDを、PoE 1に対応するPSEに接続する場合、PDはPSEが対応できるレベルの小さな電力で動作することができます。この機能は、デモーション（demotion）と呼ばれています。仮に、PDがデモーションを適用すべき状況を見逃して最大の電力で動作したとします。その場合、多くの電力を必要とするPDによってPSEがターン・オンされます。その結果、過電流の状態が生じ、PSEがターン・オフします。その後もこの動作が繰り返され、PSEが発振しているかのような状況になります。このような理由から、PoE 1に対応するPDもPoE 2に対応するPDもデモーションに対応していなければなりません。残念ながら、一部の実装においてはこのことが見落とされています。

最も効率の高いPDを実現する

アナログ・デバイセズは、PoE 2に対応するPDの性能を最大限に高めるために、他に類を見ない多くのICを提供しています。その中には、Maxim Integrated（現在はアナログ・デバイセズの一部門）によって設計されたICも含まれています。図5は、PoE 2に対応するシングルシグネチャPDのインターフェースを簡略化して示したものです。補助入力を用意するこのインターフェースでは、非常に高い効率を実現されています。このソリューションは、RJ-45の入力部からPDの負荷までの範囲で94%を超える効率を実現します。動作温度範囲は-40℃～125℃です。

図5のRJ-45のインターフェース部では、「LT4321」を使用しています。このアクティブ・ダイオード・ブリッジ・コントローラ（理想ダイオード・ブリッジ・コントローラ）は、ダイオード・ブリッジ整流器を置き換えるものです。LT4321は、損失の少ないNチャンネルMOSFETで構成したブリッジ回路と共に使用します。それにより、PDの対応電力を高めると共に、放散される熱量を低減することができます。PoE 2の規格では、PDはイーサネットの入力を介してどちらの極性のDC電源電圧でも受け入れられるようになっていることが求められます。そのため、LT4321は両方のデータ用のペアからの電力を滑らかに整流し、極性を補正した単電源の電圧として出力します。LT4321を使用することで電力効率が向上することから、ヒート・シンクの条件が実質的に排除されます。そのため、回路全体のサイズとコストも低減されます。10倍以上の電力を節減できることから、電力バジェットに収まるようにPDの区分を行ったり、機能を追加したりすることが可能になります。この回路において、LT4321はPDのインターフェースの頭脳として機能します。

「LT4295」は、PoE 2に対応するPD用のインターフェース・コントローラです。高効率のフォワード・コントローラまたはフォトカプラが不要なフライバック・コントローラとしての機能も提供します。25k Ω のシグネチャ抵抗を内蔵すると共に、最大5つのイベントを区分する機能を備えています。シングルシグネチャのトポロジに対応しており、IEEE規格で定められたPDの9つのクラスに対応しています。LT4295を採用すれば、従来のPDコ

ントローラを使用する場合と比べ、PDに対してより多くの電力を供給することができます。また、外付けのパワーMOSFETを使用することで、PD全体から生じる熱量を大幅に削減すると共に、電力効率を最大化することができます。これらの特徴は、PoE 2に対応するPDの電力レベルが高くなると、より重要な意味を持ちます。

PoE 2に対応するPDは、補助電源をサポートするように設計しなければならない場合があります。その目的は、オプションで電源アダプタからPDに給電できるようにすることです。図5の回路で使用している「LT4320」は、9V~72Vで動作するアクティブ・ダイオード・ブリッジ・コントローラ（理想ダイオード・ブリッジ・コントローラ）です。このICは、全波ブリッジ整流器の4個のダイオードを、それぞれ損失の小さいNチャンネルMOSFETに置き換えることを可能にします。それにより、動作電圧を拡張しつつ、消費電力を大幅に削減することができます。また、電力効率を高められることから、サイズが大きくコストのかかるヒート・シンクが不要になります。そのため、電源回路や電源アダプタを小型化できます。低電圧のアプリケーションにおいても、通電中のダイオード・ブリッジで生じるダイオードほぼ2個分の電圧降下（12Vの10%に相当する約1.2V）を抑えられるという効果が得られます。そのため、十分なマージンを確保でき、アプリケーションのヘッドルームを広げられるというメリットが得られます。

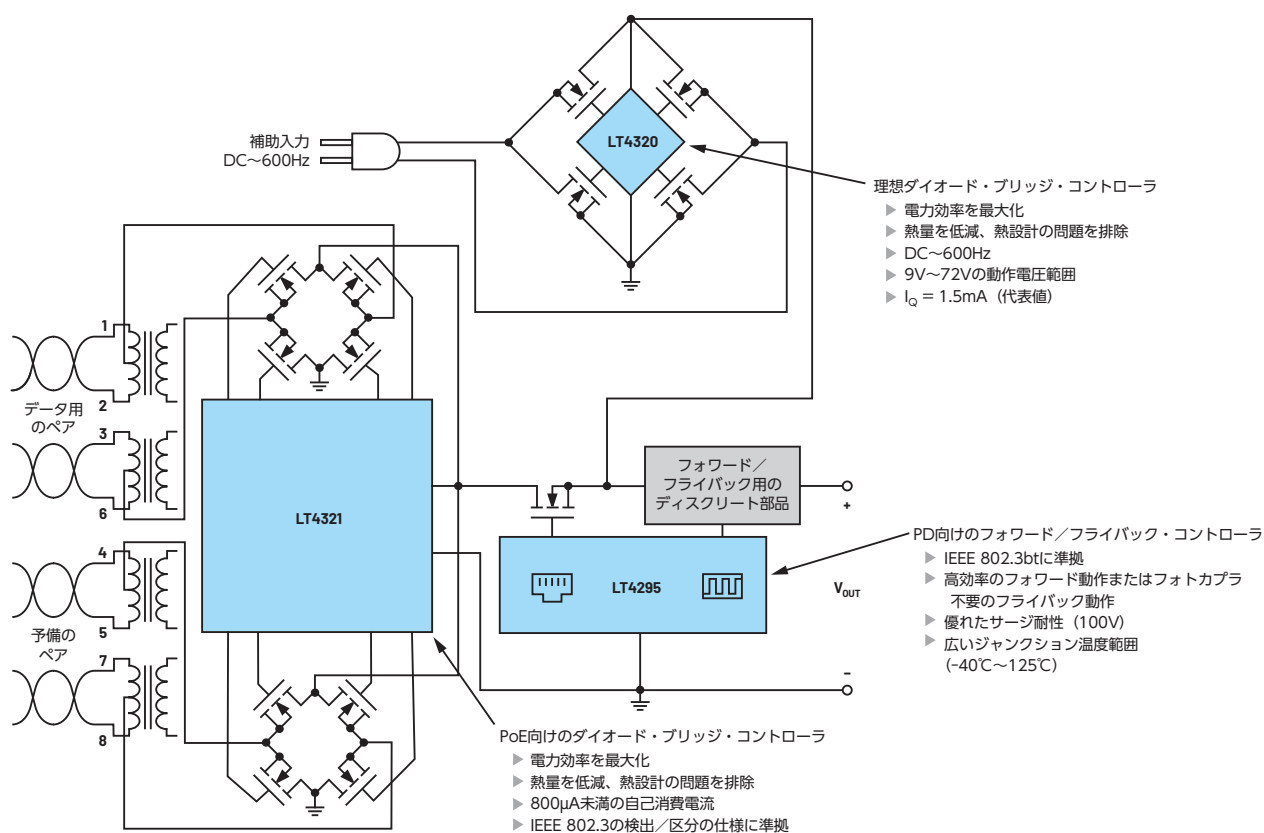


図5. 補助入力を持つPD用のインターフェース。IEEE 802.3btのシングルシグネチャPDに準拠しており、高い効率を実現することが可能です。

まとめ

COVID-19のパンデミックの影響で、現在はリモート・ワークの導入が強く求められています。そのような状況下でも、イーサネットの市場は拡大を続けており、PoE 2の重要性もより高まっています。企業の規模を問わず、従業員を守るためにPoE対応のスカナやカメラなどのシステムを社内に用意する例は増え続けています。そうした企業にとって、多数のポートを備えるPSEは従来以上に重要なものになっています。LTC9101/LTC9102/LTC9103は、アナログ・デバイセズが提供するPoE 2対応のPSE向けチップセットです。これを採用することにより、スイッチのベンダーはイーサネット・ポートを最大48個提供できるPSEを実現できます。そのPSEを使えば、優れた効率、高い信頼性で電力を供給することが可能です。また、IT管理者や設備管理者にとって有用な高度なパワー・マネジメント機能も利用できるようになります。ケーブルのもう一端に接続されるPDは、アナログ・デバイセズの複数のICを引き続き自由に使用して構築することができます。それらのICを採用すれば、PDの小型化、熱の抑制、電力効率の向上を実現することが可能になります。

著者について

Christopher Gobok (christopher.gobok@analog.com) は、アナログ・デバイセズでパワー・システム・マネジメント製品を担当するプロダクト・マーケティング・ディレクターです。以前はPMEとして光エレクトロニクス、パワーMOSFETを担当していました。サンノゼ州立大学で電気工学の学士号と修士号、経営学の修士号を取得しています。

EngineerZone®

オンライン・サポート・コミュニティ

アナログ・デバイセズのオンライン・サポート・コミュニティに参加すれば、各種の分野を専門とする技術者との連携を図ることができます。難易度の高い設計上の問題について問い合わせを行ったり、FAQを参照したり、ディスカッションに参加したりすることが可能です。



Visit ez.analog.com

*英語版技術記事は[こちら](#)よりご覧いただけます。