

無線アーキテクチャの 最適な選択、ゼロIFと RF サンプリングは どう使い分けるべきなのか？

著者：Brad Brannon、システム・アプリケーション・エンジニアリング・ディレクタ

概要

ワイヤレスで利用できるサービスに対する需要が高まっています。それに伴い、限られた周波数資源をいかに有効に活用するかということが以前にも増して重要になりました。結果として、適切な無線アーキテクチャを選択する作業もより重要なものになっています。適切なアーキテクチャを選択すれば、所望の性能を確実に達成することができます。それだけでなく、無線用の回路を簡素化し、コスト、消費電力、サイズを最小限に抑えることが可能になります。現在は、無線システムの数が大幅に増加している状況にあります。そのため、隣接する端末の間では干渉が生じる可能性が高まっています。適切な無線アーキテクチャを選択すれば、現在／将来生じる可能性がある干渉の問題に対する耐性を得ることができます。本稿では、2つの一般的な無線アーキテクチャについて検討します。それぞれのアーキテクチャによって、コロケーション (co-location) の問題をどのように解決できるのか、またどのようなトレードオフが生じるのかを明らかにします。

隣接するワイヤレス機器を巡る大きな課題

ワイヤレスの革新が始まったのは30年ほど前のことです。当時は、ごくわずかな周波数帯 (バンド) しか使用されていませんでした。ほとんどのバンドは900MHz未満の領域にあり、通常1つの国で使われるのは1つのバンドだけでした。しかし、ワイヤレスで利用できるサービスの需要が高まるにつれ、新たなバンドが次々に使用されるようになりました。現在では、ミリ波帯を除くと、5G NR (New Radio) 向けだけでも世界中で49のバンドが割り当てられています¹。新たに使用されるようになった周波数帯のほとんどは2.1GHzを超えています。そして、500MHz (n78)、775MHz (n46)、900MHz (n77)、1200MHz (n96) をカバーするバンドにも対応しています。

このような新たなバンドも利用されるようになった結果、1つの大きな課題が浮上しています。それは、旧来からのバンドにブロッカが存在する場合に、いかにして適切なレベルでレシーバーの性能を確保するかというものです。米国ではバンド2、4、7、他の地域ではバンド1、3が使用されていますが、それらの場所ではコロケーションに関する要件が課せられます。それが原因で、上記の課題が浮上しているということです。n48 (CBRS: Citizens Broadband Radio Service)、n77とn78のうちいずれかを使用したアプリケーションを提供する広帯域の無線システムでは、この課題に対処することが特に重要になります。

ワイヤレスのサービスに対する需要は、今後も高まり続けると考えられます。そのため、コロケーションや干渉に関連する課題は常に存在することになるはずです。

無線の設計、RF信号の保護と選択

レシーバーを設計する際には、1つの重要な課題に直面します。それは、対象外の信号からの保護をいかにして実現するかというものです。無線担当の技術者は、昔からこの問題に対処するために様々な方法を模索してきました。当初は、いわば力ずくのフィルタ処理によって対応していました。その後、分散型のフィルタ処理を用いた様々なヘテロダイン方式が使われるようになりました。長年にわたる検討を経た結果、現在では課題の解決に貢献できる3つの主要なアーキテクチャが使用されるようになりました。ダイレクト・コンバージョン (ゼロIF)、スーパーヘテロダイン (IFサンプリング)、ダイレクトRFサンプリング (RFサンプリング) の3つです。これらの中では、IFサンプリングがよく知られています。ただ、本稿ではこの手法については触れません。本稿では、ゼロIFとRFサンプリングの比較に焦点を絞ることにします。これらのアーキテクチャは、現在、ワイヤレス分野で最も先進的なものと言えるからです。



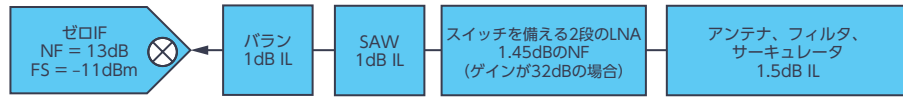


図1. ゼロIFで使用される一般的なシグナル・チェーン

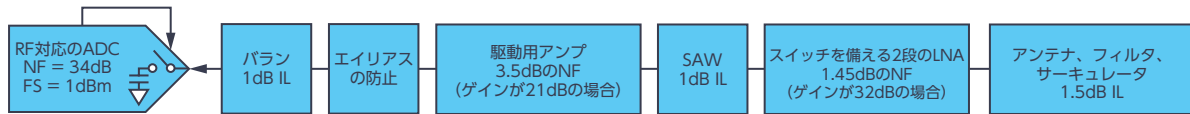


図2. RF サンプリングで使用される一般的なシグナル・チェーン

ただ、どちらのアーキテクチャを採用した場合にも、技術上の様々なトレードオフが生じます。また、周囲の回路やその要件に様々な影響が及びます。例えば、周波数変換の方法や、RFのゲインとベースバンドのゲイン、RFのイメージに対処する方法、フィルタ処理を実装する方法／位置などが問題になります。これらのトレードオフについては稿末の表2にまとめますが、以下ではそれぞれの詳細について検討を進めていきます。

ゲインの配分と消費電力

ゼロIFとRF サンプリングの重要な違いとしては、ゲインの配分が挙げられます。図1にゼロIFのアーキテクチャを示しました。このアーキテクチャでは、RF信号に対しても一部のゲインを適用しますが、大半のゲインは周波数変換後のベースバンド領域で適用します。一方、RF サンプリングでは、ゲインはすべてRF領域で適用されます（図2）。信号処理が行われる際、全周波数の無線信号のレベルは一定のままに保たれます。

表1. 各アーキテクチャにおけるゲインの配分

	ゼロIF	RFサンプリング
RF領域のゲイン	32 dB	約50dB
ベースバンド領域のゲイン	約18dB	—

ゼロIFのアーキテクチャでもRF サンプリングのアーキテクチャでもトレードオフは生じます。まず、高い周波数でゲインを得るためには、低い周波数を対象とする場合よりも多くのDC量が必要となります。その理由は、特にシグナル・チェーン内で信号の振幅が徐々に大きくなるにつれて、必要なスルー・レートが高くなるからです。つまり、RF サンプリングでは、ゲインの大部分がDC領域で適用されるゼロIFと比べて、線形なRFセクションでより多くの電力が消費されることになります。低い周波数ではスルー・レートは低くても構わず、それに応じて定常的な電流量は少なくなる可能性があります。

RF サンプリングの課題は、大きな容量性の入力部（サンプリング用のコンデンサ）を、高い周波数と比較的高い電圧（約1V）で駆動しなければならないことです。それに対し、ゼロIFのアーキテクチャでは、扱いやすい50Ω（または100Ω）の抵抗性の入力部を使用します。この入力部は、ベースバンド・アンプの加算ノードにつながります。ベースバンド・アンプによって、ゲインを適用し、RF信号からサンプル・ノードを分離し、ゲインの適用に必要なRF信号の駆動の負担を軽減することが可能になります。このことは、線形なRFセクションで消費する電力量に大きな影響を及ぼします。ゼロIFでは、3番目のRFゲイン段が不要になります。また、RF領域で増幅を行う場合と比べてベースバンド部で消費される定常電流が少なくて済みます。RF領域におけるトータルの消費電力は25%～50%低減されます。

電力は、線形な領域だけでなくデジタイザでも消費されます。ゼロIFのアーキテクチャで使用されるA/Dコンバータ（ADC）は、必要な帯域幅だけを対象としてデジタル化を行います。一方、RF サンプリングでは、広範なRF帯域幅を対象としてデジタル化を実施します。そのサンプル・レートは、ナイキスト定理の要件をはるかに超えます。帯域幅とサンプル・レートは、どちらも消費電力に大きな影響を及ぼします。正確な消費電力の値は、処理の詳細に応じて異なります。ただ、同じ処理を実装する場合、標準的なシングルバンドのアプリケーションでは、RF対応のADCの消費電力は、ベースバンド対応のADCと比べて約125%多くなります。RF対応のADCにより、2つのバンドを対象としてデジタル化を実施する場合、パワー・ペナルティは40%を超えます。

イメージ信号とスプリアス信号

ゼロIFにもRF サンプリングにも2次的なトレードオフが存在します。例えば、ゼロIFではLO（局部発振器）リークやI/Qのミスマッチによるイメージ成分が発生します²。一方、RF サンプリングではADCのアーキテクチャに内在するミスマッチによって、インターリーブに伴うスプリアス³やADC内のRF高調波とサンプルに関連するジッタ成分⁴が生じます。ただ、どちらのアーキテクチャでも、ほとんどのイメージ信号やスプリアス信号は様々なバックグラウンドのアルゴリズムによって低減することができます。

ゼロIFとRFサンプリングでは、周波数計画が大きく異なります。このことは、エイリアシングに対する処理の方法やRF信号に適用する必要がある（外付け）フィルタの減衰量に影響を及ぼします。アーキテクチャによって生じるスプリアス信号とは別に、あらゆる無線信号は高調波を発生させ、エイリアシングの影響を受けます⁵。RFサンプリングでは、対象とする信号が第1ナイキスト・ゾーンを超えている場合、エイリアシングをうまく利用することによってその信号のダウンコンバートを実現します。ただ、一般的に問題になるのは、不要な信号に対する応答です。不要な信号のエイリアスは、対象とする信号に意図せず重なることがあります。そうした信号は、綿密な周波数計画、RFフィルタによる積極的な処理、エイリアスの影響が及ばないレベルの十分に高いサンプル・レートなどによって軽減しなければなりません。しかし、それぞれの工夫には難易度の高いトレードオフが伴います。

ゼロIFのアーキテクチャでは、対象とする信号をベースバンド（DC付近）の信号に変換します。RFの高調波は必ず発生しますが、ベースバンドから十分に離れた周波数でミキシングされ、一般的なゼロIFの入力構造が備えるローパス応答（後述）によって適切にフィルタリングされます。同様に、エイリアシングも、ベースバンド対応のADCにおける比較的高いサンプル・レートと上記の入力構造によって低減されます。

ゼロIFにおけるフィルタの要件

ゼロIFのアーキテクチャには、1つ見落とされやすい機能があります。通常、ベースバンド対応の入力アンプは、統合されたアクティブ・フィルタとして動作するローパス・フィルタとして構成されています。そのため、アナログ・フィルタの負担を大幅に軽減できるのです。このフィルタは、内蔵デシメーション・フィルタの処理と組み合わせることで、プログラムが可能なチャンネル・フィルタとしても機能します。これを利用すれば、ナイキストに関連する信号よりも周波数が近い信号を除去することが可能です。また、ゼロIFのレシーバーはサンプリング・デバイスを備えています。通常、同デバイスは帯域外の信号を除去する能力を強化するフィードバック機構を備えています。これは、無線帯域外の領域では、事実上、帯域内よりも広いフルスケール範囲に対応できるということを意味します。稿末の参考資料6「[AN-1354: Integrated ZIF, RF to Bits, LTE, Wide Area Receiver Analysis and Test Results \(AN-1354: 統合ゼロIF／RF toビット／LTE／広域レシーバーの分析とテスト結果\)](#)」で説明していますが、ゼロIFの無線システムは帯域外の信号に対して本質的に優れた耐性を持ちます。図3は、これについて簡単に説明したものです。この図の縦軸は、3dBのデセンス（desense）が生じる帯域内の電力レベルに対する入力電力レベルを表しています。この図からは、帯域内の信号が帯域外の信号に対する耐性を備えていることがわかります。これは他のアーキテクチャには見られない特徴です。

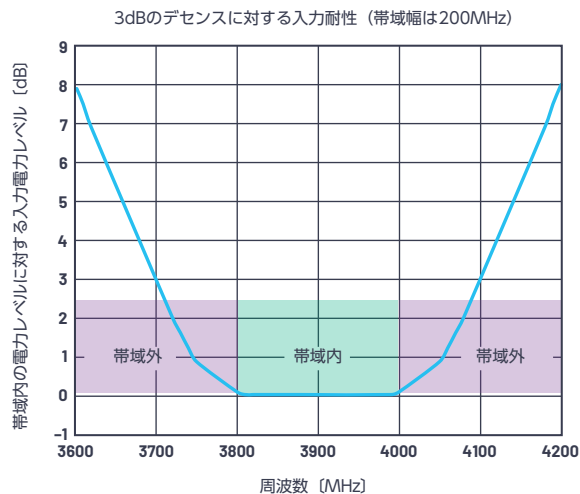


図3. ゼロIFが備えるフィルタ機能の効果

上述したように、ゼロIFのアーキテクチャはフィルタとしての性質を備えています。このことから、RFフロントエンドつまりはLNA（低ノイズ・アンプ）を保護する方法が最大の懸念事項になります。FDD（Frequency Division Duplex）や一部のTDD（Time Division Duplex）を採用している場合、標準的な構成としては、1段目と2段目のLNAの間にSAW（Surface Acoustic Wave）フィルタを配置します。一部のTDDアプリケーションではSAWフィルタは2段目の後に配置されますが、入力信号の振幅が大きい場合には2段目のLNAをバイパスすることができません（図1）。通常、SAWフィルタは、約25dBの帯域外除去性能を備えています。SAWフィルタに加え、LNAのアンテナ側にはトランスミッタと共有されるキャビティ・フィルタが必要になります。

標準的なLNAの入力1dB圧縮ポイントは-12dBm程度です。帯域外またはコロケーションの要件が16dBmである場合、信号に対しては、LNAの入力1dB圧縮ポイントよりも約10dB（またはそれ以上）低いレベルまでのフィルタ処理を行う必要があります。つまり、最低でも38dB（16 - (-12) + 10）の除去比が必要です。SAWフィルタを含めると、ゼロIFの入力部には計63dBの帯域外除去比が必要になります。RFのゲインはロール・オフしないと想定し、中心となる入力信号までのフィルタの全除去比を含めるとすると、帯域外の信号レベルは最大で-20dBmになります。これは、標準的なフルスケールのレベルを十分に下回っています。また、先述したICが内在するフィルタ機能によって更なる減衰が加わります。図3に照らし合わせると、この入力レベルではスプリアス信号やデセンスは存在しない状態になることが期待されます。

RF サンプリングにおけるフィルタの要件

RF 対応のADCを使用する場合、フィルタ処理については直接注意を払わなければならない可能性があります。その場合の懸念事項は2つです。1つは、入力信号のレベルに関わらず、不要なスプリアス信号が生じ、対象とする信号と同じ周波数を占有する可能性があるということです。インターリーブに伴うスプリアスはアルゴリズムによって処理できますが、アーキテクチャに起因して生じるスプリアスは予測できないものであるかもしれません。このことは、RFに対応する旧来のADCにおいて、無線性能に影響を及ぼす可能性がある課題として存在し続けていました。幸い、最近の多くのADCは、何らかのバックグラウンド・ディザを備えています⁷。そのため、上記の問題は軽減され、SFDRは図4に示すように比較的きれいにスイープします。

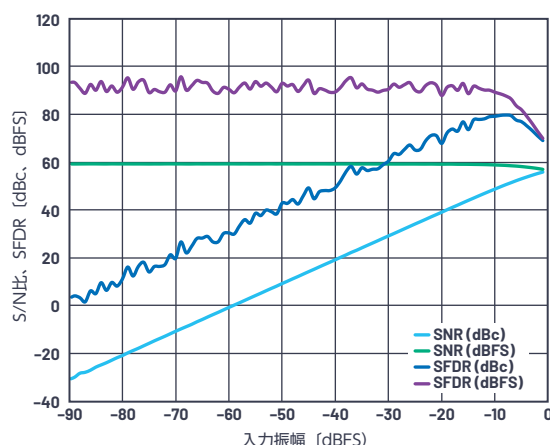


図4. ディザを備えるADCの性能

図4は、入力レベルに対するSFDRをプロットしたものです。この図で注目すべきは、0dB～15dBにおいてADCのスルー・レートの制約による特性の悪化が見られる点です。通常、生成される2次／3次高調波の振幅は高いので、それらを低減する必要があります。入力されるRF信号がそのレベルを下回る場合、高調波とアーキテクチャによるスプリアスは問題にはなりません（ADCの性能は確認／検証する必要があります）。フルスケールが1dBである場合、帯域外の信号がADCにおいて-14dBmを下回るレベルまで除去されるなら、スプリアス信号は大幅に減衰すると期待されます。変換ゲインが50dBである場合、表2に示すように、それはアンテナにおける-64dBmに相当します。入力が16dBmになる可能性がある場合、エイリアスが存在しなければRFフィルタによる減衰量としては80dB以上を確保する必要があります。SAWフィルタが25dBの除去比を備えていると仮定すると、残りの55dB分はキャビティ・フィルタによって除去しなければなりません。それにより、帯域外の信号が原因でRF対応のADCに非直線性が発生することがないように適切に保護します。また、帯域外の信号によって、1段目のLNAの入力が非線形領域に陥らないよう保護することも目的の1つです。この例では、適切に動作するADCを前提としていますが、選択したADCについては入力レベルに対するSFDRを詳細に検討する必要があります。その結果に応じ、更なるフィルタ処理が必要であるか否かを判断しなければなりません。

現在市販されているシリコン・ベースのRF対応ADCについては、アーキテクチャの観点から見るともう1つの懸念事項が存在します。それは、エイリアスに対する保護は十分に働くのかということです。昨今のRF対応ADCは、3GSPS～6GSPSで動作するコアをベースとしています。このような低いレートでは、積極的なフィルタ処理を適用しない限り、エイリアスの問題を回避することはできません。この問題を解消できるのは、サンプル・レートが10GSPS以上に達した場合だけです。

エイリアシングがフィルタの要件に与える影響について簡単に検討するにはどうすればよいのでしょうか。そのためには、16dBmのエイリアスが発生したコロケーションの要件を基に、単一のリソース・エレメントを保護するにはどうすればよいのか検討するとよいでしょう。目標は、所望のリソース・ブロック（RB：Resource Block）にアグレッサによってエイリアスが発生しても、フィルタによって十分な処理が施され、混信が起きないレベルまで抑制できるようにすることです。G-FR1-A1-4の信号に基づく広範なリファレンス・チャンネルは、約0dBのS/N比でRBあたり-118.6dBmの信号レベルを占めることになります。したがって、混信を防ぐには、エイリアスが10dB～15dB低くなるように、約-130dBmのフィルタ処理を適用する必要があります。つまり、トータルでは約150dBの除去比が必要だということです。したがって、キャビティ・フィルタによって約125dBの減衰を実現し、1つのSAWフィルタによって残りの減衰量を確保できるようにします。

必要なフィルタの仕様

図5は、ゼロIFにもRFサンプリングにもキャビティ・フィルタが必要であることを表しています。RFサンプリングには2つの個別の要件が存在しますが、より制限の厳しい方が支配的なものになります。全バンドをカバーするには、最も厳しい125dBの除去比を満足するフィルタを実現すればよいことになります。このようなフィルタ処理を適用するのは難しくはありませんが、フィルタ回路が非常に大きくなるという代償が伴います。一方、ゼロIFの場合、40dBの除去比しか必要ありません。この性能は、4キャビティのフィルタで実現可能です。つまり、重量とサイズを大幅に軽減できることになります。

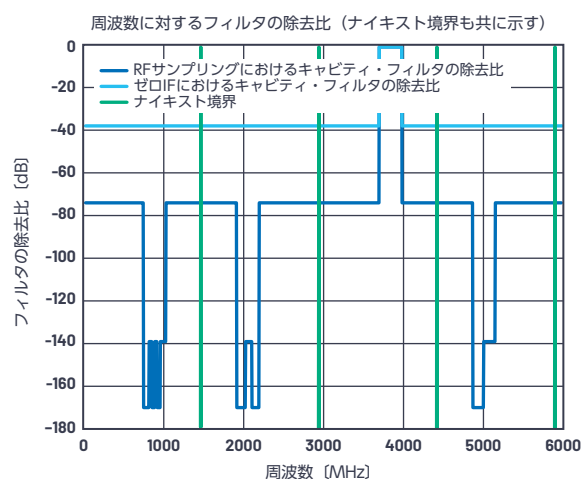


図5. キャビティ・フィルタの要件

表2. ゼロIFとRFサンプリングにおける技術的なトレードオフ

	ゼロIF		RFサンプリング	
アーキテクチャの特徴	長所：低消費電力のモノリシック／シングルチップのICとして、周波数に対してアジャイルな無線システムを容易に実装できる	短所：チャンネル帯域幅がベースバンドの帯域幅で制限される	長所：非常に帯域の広い無線システムを実装可能	短所：消費電力が比較的多い。すべての選択肢において、ディスクリット構成の外付けフィルタが必要
周波数変換	直交復調器		サンプリング用のコンデンサとデジタイザ	
	長所：本質的にエイリアスを防止できる。低消費電力	短所：LOリーク、ベースバンドのイメージ	長所：デジタイザの実装が簡素	短所：消費電力が多い。エイリアシングやジッタ／位相ノイズが発生しやすい ⁴
ゲイン	RF：約32dB ベースバンド：約18dB		RF：約50dB ベースバンド：非該当	
	長所：トータルの消費電力が少ない。ベースバンドのゲインをアクティブ・フィルタに簡単に組み込める。入力インピーダンスを管理しやすい	短所：帯域幅がアンプで制限される	長所：非常に帯域の広い無線システムを実現可能	短所：OIP3の高い駆動用アンプが必要（消費電力が多い）。消費電力の多いバッファを使用しない限り、容量性入力インピーダンスへの対処が必要
イメージ	LOリーク、I/Qの不均衡、ベースバンドの高調波		直接的なエイリアス、インターリーブによるアーティファクト、RF対応ADCの高調波	
	長所：RFの高調波とADCのエイリアスは帯域外で発生	短所：LOリーク、I/Qの不均衡の影響を受けやすい（アルゴリズムで修正可能）	長所：LOリークとI/Qの不均衡は生じない	短所：インターリーブによるスプリアス（アルゴリズムで修正可）。エイリアスの影響を受けやすい。RFの高調波とクロック関連の位相ノイズの影響を受けやすい
フィルタ処理	RFとベースバンドの間の分散型フィルタ		単一周波数	
	長所：エイリアスの防止機能が得られる。フィルタ機能を備えるので、外付けのフィルタ処理は限定的にしか必要ない	短所：特になし	長所：要件の導出が容易	短所：非常に複雑なフィルタが必要

まとめ

ゼロIF、RFサンプリングの両アーキテクチャは、いずれも優れた特質を有しています。但し、コスト、重量、サイズの最適化が目標になる場合には、いくつかの理由からゼロIFのアーキテクチャの方が優れています。また、アナログ・ゲインの大部分を統合したゼロIFのアーキテクチャでは、消費電力を大幅に削減することができます。加えて、ゼロIFであればフィルタの要件を大幅に緩和できる可能性があります。フィルタによって得られるコスト的なメリットは小さいかもしれませんが、しかし、必要なキャパシティ数から考えれば、サイズと重量を50%以上削減できるはずです。

参考資料

¹ 3GPP, 38.104 Rel 16, V16.5.0, 2020-09

² Ashkan Mashhour, William Domino, Norman Beamish [On the Direct Conversion Receiver – A Tutorial (ダイレクト・コンバージョン・レシーバーのチュートリアル)] Microwave Journal, 2001年6月

³ Jonathan Harris [インターリーブADCの基本] Analog Devices, 2019年10月

⁴ Brad Brannon [AN-756: サンプル化システムに及ぼすクロック位相ノイズとジッタの影響] Analog Devices, 2004年

⁵ Walt Kester [MT-002: 「ナイキストの基準」を、現実のADCシステムの設計に活かす] Analog Devices, 2009年

⁶ Brad Brannon, Kenny Man, Nikhil Menon, Ankit Gupta [AN-1354: Integrated ZIF, RF to Bits, LTE, Wide Area Receiver Analysis and Test Results (AN-1354: 統合ゼロIF／RF toビット／LTE／広域レシーバーの分析とテスト結果)] Analog Devices, 2016年7月

⁷ Brad Brannon [AN-410: Overcoming Converter Nonlinearities with Dither (ディザ使用によるコンバータ非直線性の改善)] Analog Devices

著者について

Brad Brannon (brad.brannon@analog.com) は、アナログ・デバイセズのシステム・アプリケーション・エンジニアリング・ディレクタです。ノースカロライナ州立大学を卒業後、37年間にわたり、設計、テスト、アプリケーション開発、システム・エンジニアリングを担当してきました。現在は、O-RANに対応するリファレンス設計の開発、それを利用する顧客のサポートに従事。A/DコンバータやD/Aコンバータのクロック処理、無線設計、ADCのテストなどに関する記事やアプリケーション・ノートの執筆も担当しています。

EngineerZone®

オンライン・サポート・コミュニティ

アナログ・デバイセズのオンライン・サポート・コミュニティに参加すれば、各種の分野を専門とする技術者との連携を図ることができます。難易度の高い設計上の問題について問い合わせを行ったり、FAQを参照したり、ディスカッションに参加したりすることが可能です。



Visit ez.analog.com

*英語版技術記事は[こちら](#)よりご覧いただけます。