

PSMRの謎を解く—— PSRRとはどう異なるのか？

著者：Peter Delos
Analog Devices, Inc.

概要

多くの場合、レーダー・システムでは、クラッタを最大限に除去するために位相ノイズを低く抑える必要があります。実際、高性能のレーダーにおいては、位相ノイズについて細心の注意を払わなければなりません。そのため、シンセサイザの位相ノイズを低減する、あるいはシンセサイザの機能を実現するコンポーネントの位相ノイズを評価するために、多くの労力が投じられています。

位相ノイズを極めて低く抑えるためには、ノイズの少ない電源が必要であることはよく知られています。では、電源ノイズの電圧レベルが位相ノイズに及ぼす影響を定量化するには、どうすればよいのでしょうか。そのための体系的なアプローチについて書かれた文献はほとんど存在しません。そこで、本稿ではそのアプローチについて述べることにします。

まずは、電源の不完全さ（リップルやノイズの存在）がRF搬送波にどのような変調をもたらすのかを表すPSMR（Power Supply Modulation Ratio）の理論について説明します。次に、電源ノイズが存在する条件下でRFアンプの特性を評価し、PSMRを指標とすることで、その評価結果を基に位相ノイズに対する電源ノイズの寄与分を求めることが可能であることを明らかにします。加えて、そのような評価を行うことで、電源ノイズの影響をかなり正確に推定できることを実証します。更に、そうした評価結果に基づいて、電源の仕様を決めるための体系的なアプローチを示します。

PSMRの定義

PSMRという用語は、よく知られるPSRR（電源電圧変動除去比）という用語と似ています。ただ、両者には明確な違いがあります。PSRRは、電源の不完全さがどのくらい直接的にコンポーネントの出力に結合するのかが示す指標です。一方のPSMRは、リップルやノイズといった電源の不完全さが、RF搬送波にどのような変調をもたらすのかを表します。

次に示す理論の解説では、電源の不完全さとPSMRを関連づけるために、 $H(s)$ という伝達関数を使用することにします。それにより、電源の不完全さが搬送波にどのような変調をもたらすのかを定量的に示していきます。 $H(s)$ は、振幅と位相の成分を持ちます。周波数の関数であり、また、コンポーネントの動作条件の関数でもあります。変数の数に関わらず、いったん特性評価を行えば、電源のデータシートのリップルとノイズの仕様に基いて、位相ノイズ／スプリアスに電源ノイズがもたらす寄与分を正確に推定するためにPSMRを使用することが可能です。

PSMRに関する理論

RFコンポーネント向けに使用するDC電源のリップルについて考えてみます。電源のリップルは、DC出力付近を中心とし、ピークtoピーク電圧を持つ正弦波信号としてモデル化することができます。この正弦波によってRF搬送波に変調が加わると、その正弦波の周波数と等しいオフセット周波数の位置にスプリアス信号が生成されます。

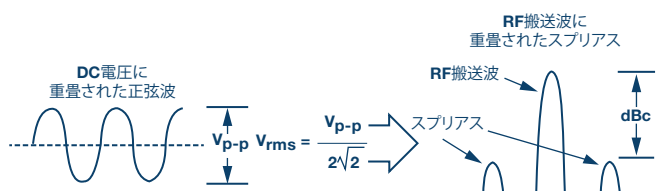


図1. 電源の出力電圧に含まれる正弦波（リップル）とRF搬送波の関係。正弦波によって変調されて、スプリアス信号が生成されます。

スプリアスのレベルは、正弦波の振幅とRF回路の感度の関数になります。スプリアスの信号は、振幅変調（AM）成分と位相変調（PM）成分に分解できます。言い換えると、スプリアス電力のトータルのレベルは、AM成分に対応するスプリアス電力とPM成分に対応するスプリアス電力の和になります。

$H(s)$ は、電源の不完全さによってRF搬送波に加わる不要な変調項に対応する伝達関数です。 $H(s)$ には、AM成分とPM成分が含まれています。以下では、 $H(s)$ のAM成分を $H_m(s)$ 、 $H(s)$ のPM成分を $H_\phi(s)$ で表すことにします。以下に示す一連の式によって、実際のRF測定に $H(s)$ を適用できるようになります。また、電源がRF搬送波に及ぼす影響は比較的レベルの小さい変調であると仮定しています。

信号のAMは、次式のように記述できます。

$$x(t) = (1 + m(t))\cos(2\pi f_c t) \quad (1)$$

AM成分 $m(t)$ は、次式のように表されます。

$$m(t) = m_{rms}\sqrt{2}\cos(2\pi f_m t) \quad (2)$$

ここで、 f_m は変調周波数です。

RF搬送波のAM成分のレベルは、次式によって電源のリップルに直接関連づけることができます。

$$m_{rms} = H_m(s) v_{rms} \quad (3)$$

ここで、 v_{rms} は電源からの出力電圧に含まれるAC成分の実効値です。式(3)は、電源のリップルによってRF搬送波に生じるAMの影響を求めるためのメカニズムを提供する重要なものです。

AMによるスプリアスのレベルは、次式によって求めることが可能です。

$$spur_{AM} = 10 \log_{10} \left(\frac{m_{rms}^2}{2} \right) \quad (4)$$

同様に、電源がPMに及ぼす影響（PMによって生成される信号）も以下のように記述できます。

$$x(t) = \cos(2\pi f_c t + \phi(t)) \quad (5)$$

PMによる項は以下の式で表されます。

$$\phi(t) = \phi_{rms} \sqrt{2} \cos(2\pi f_\phi t) \quad (6)$$

PMによる影響は以下の式によって直接電源に関連付けることができます。

$$\phi_{rms} = H_\phi(s) v_{rms} \quad (7)$$

この式(7)は、電源のリップルによってRF搬送波に生じるPMの影響を算出するためのメカニズムを提供します。PMによるスプリアスのレベルは次式で表されます。

$$spur_{PM} = 10 \log_{10} \left(\frac{\phi_{rms}^2}{2} \right) \quad (8)$$

図2は、 m_{rms} と ϕ_{rms} のスプリアスの影響を視覚化するために、両者に対するスプリアスのレベルをプロットしたものです。

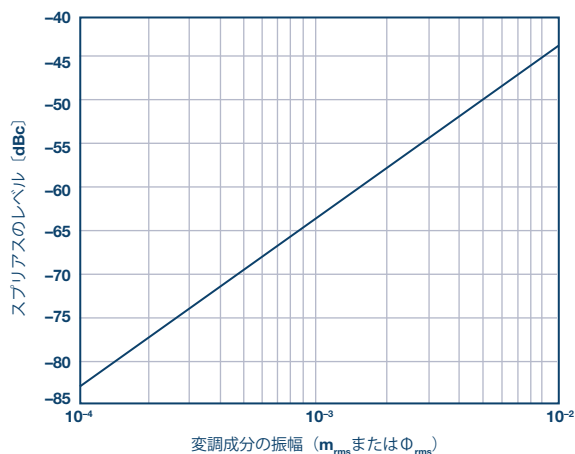


図2. スプリアスのレベルと m_{rms}/ϕ_{rms} の関係

ここまでの内容をまとめると、電源のリップルは、その正弦波の実効値電圧である v_{rms} から、変調成分の項 m_{rms} と ϕ_{rms} に変換されます。 $H_m(s)$ と $H_\phi(s)$ は、 v_{rms} から m_{rms} と ϕ_{rms} への各変換に対応する伝達関数です。

次に、位相ノイズについて考えます。正弦波が搬送波に変調をもたらしてスプリアス信号を生成するのと同様に、 $1/f$ ノイズ（の電圧密度）も搬送波に変調をもたらして位相ノイズが生成されます。

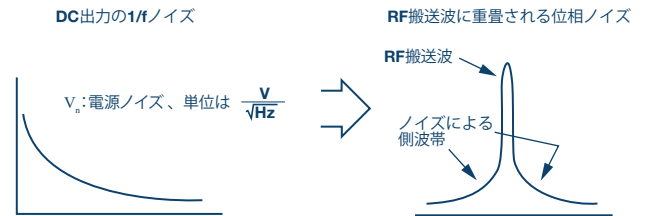


図3. 電源の $1/f$ ノイズの影響。

RF搬送波に変調が生じ、位相ノイズが生成されます。

式(5)として示したPM信号 $x(t)$ を以下に再掲します。

$$x(t) = \cos(2\pi f_c t + \phi(t)) \quad (9)$$

この式に含まれる $\phi(t)$ はノイズを表す項です。

電力スペクトル密度は次式で定義されます。

$$S_\phi(f) = \left(\frac{\phi(t)_{rms}^2}{BW} \right) \quad \text{この } S_\phi(f) \text{ の単位は } \text{rad}^2/\text{Hz} \text{ です。} \quad (10)$$

位相ノイズは、パワー・スペクトル密度から、次式のように定義されます。

$$L(f) = \left(\frac{S_\phi(f)}{2} \right) \quad (11)$$

次に、電源のリップルが原因でPMによって生じたスプリアスに使用したのと同じ $H_\phi(s)$ を位相ノイズに適用します。電源の $1/f$ ノイズが原因となる位相ノイズを求めるために、 $H_\phi(s)$ を使用するという事です。

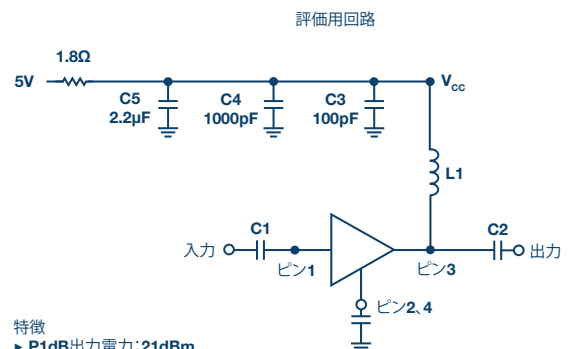
$$\phi_{rms} = H_\phi(s) v_{rms} \quad (12)$$

$$L(f) = 10 \log_{10} \left(\frac{\phi_{rms}^2}{2} \right) \quad (13)$$

実測による理論の検証

上述した理論を実証するために、何種類かの電源を使って、RFアンプの電源電圧の変動に対する感度と位相ノイズの量を測定しました。使用したRFアンプは「HMC589A」であり、図4に示す評価用回路を使用しました。

HMC589AST89E
v02.0617
InGaP HBT ゲイン・ブロック
MMICアンプ、DC~4GHz



特徴
▶ P1dB出力電力: 21dBm
▶ ゲイン: 21dB
▶ 出力IP3: 33dBm
▶ 電源: 5V単一
▶ 業界標準のSOT89Eパッケージ

図4. PSMRに関する理論を実証するための測定回路。
何種類かの電源を使用し、HMC589Aの特性を評価しました。

電源電圧の変動感度について評価するために、5Vの電源電圧に正弦波を重ねます。その正弦波によってRF帯域にスプリアスが生成されるので、それをdBc単位で測定しました。その上で、スプリアスをAM成分とPM成分に分解しました。計測には、Rohde & Schwarzの位相ノイズ・アナライザ「FSWP26」を使用しました。AM/PMによるスプリアスのレベルについては、スプリアス測定機能をイネーブルにし、AMノイズ、PMノイズの値を取得することで計測しました。RF入力0dBm、3.2GHzという条件下での測定結果を表1に示します。

表1. 電源リップル（正弦波）の影響で生成されるスプリアスの評価結果。HMC589Aを対象とし、入力を0dBm、3.2GHzとしました。

入力正弦波		スプリアスの測定値			H(s)の計算値		
周波数	V [rms]	スプリアス [dBc]	スプリアス (AM) [dBc]	スプリアス (PM) [dBc]	H(s)	H(s) (AM)	H(s) (PM)
100	0.01	-52.2	-57.3	-53.7	0.35	0.19	0.29
1000	0.01	-52.4	-57.2	-54	0.34	0.20	0.28
10000	0.01	-53.5	-58.3	-55.3	0.30	0.17	0.24
50000	0.0066	-61	-65	-62.9	0.19	0.12	0.15

この試みは、RFアンプの電源電圧の変動感度は正弦波による変動を利用することにより実験的に測定できることを示しています。この実験結果から、本稿で述べた理論は、電源ノイズが位相ノイズにどの程度寄与するのかを推定するために使用できるということが実証されました。ここではアンプの特性評価を例にとりましたが、本稿で示した理論はあらゆるRFコンポーネントを対象として活用できます。

最初に使用したのは、比較的ノイズの多い電源です。その状態でノイズ密度を測定しました。H₀(s)に基づいて位相ノイズに対する電源ノイズの寄与分を算出し、位相ノイズの測定値と比較しました。上述したように、測定にはFSWP26を使用しています。ノイズの電圧は、ベースバンドに対応するノイズ測定機能を使って測定しました。アンプの残留位相ノイズは、テスト装置が内蔵する発振器を使い、付加的な位相ノイズ測定機能によって測定しました。図5に示したのが使用した評価環境の概念図です。この構成において、発振器のノイズはミキサーでキャンセルされます。それ以外の一般的でないノイズはすべて相互相関アルゴリズムによって除去されます。このような仕組みにより、非常に小さなレベルの残留ノイズの測定を行うことができます。

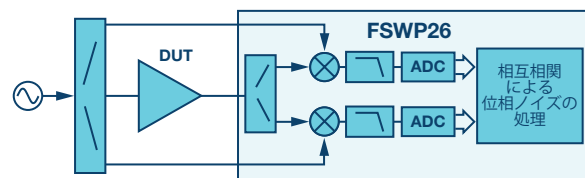


図5. アンプの残留位相ノイズを測定するための構成。相互相関手法を使用します。

図6に示したグラフは、電源ノイズ、測定された位相ノイズ、推定される電源ノイズの寄与分を示したものです。位相ノイズについては、オフセット周波数が100Hz～100kHzの場合、電源による影響が大きく、電源ノイズの寄与分を正確に推定できることが一目でわかります。

これと同じテストを、別の2つの電源を使用して繰り返しました。図7に示したのがその結果です。これを見ても、位相ノイズに対する電源の寄与分を推定できることがわかります。

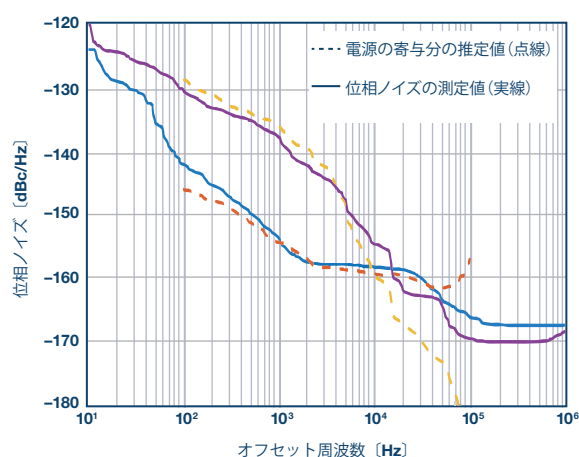


図7. 本稿で示した理論の検証結果。

図6の場合とは異なる2つの別の電源を使用しています。

位相ノイズの小さいコンポーネントについては、特性評価を行う際、1つの課題に直面することが少なくありません。その課題とは、測定環境のノイズではなく、対象とするコンポーネント自体のノイズをいかに確実に測定できるようにするかということです。本稿の例では、測定時に電源からの寄与分を排除するために、低ノイズ・レギュレータ「ADM7150」を使用しています。

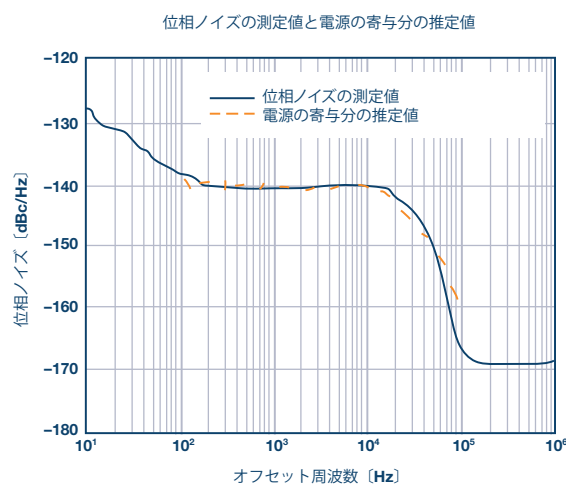
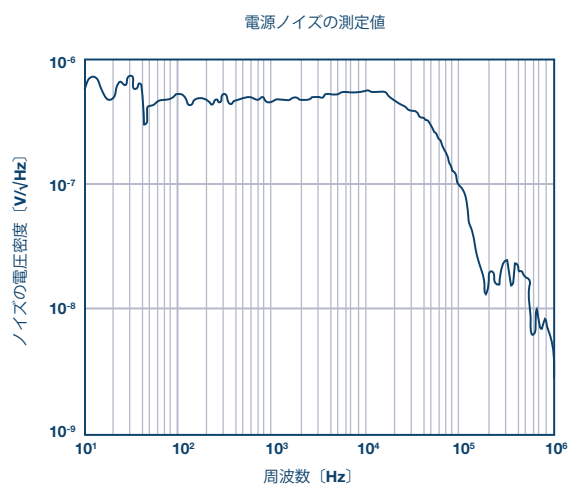


図6. 本稿で示した理論の検証結果。ノイズの多い電源を使用しています。

同レギュレータについて、データシートに記載されたノイズ密度と、位相ノイズのテストに使用した環境におけるノイズ電圧の測定値を図8に示しました。

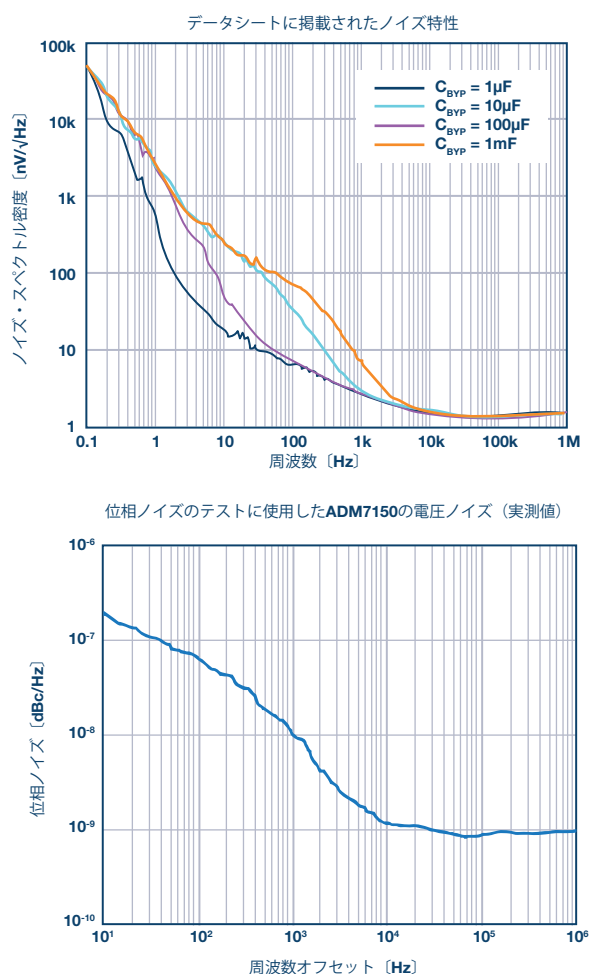


図8. 低ノイズのレギュレータ「ADM7150」のノイズ電圧密度

表2に、アナログ・デバイセズが提供する低ノイズ・レギュレータ製品群の主要なパラメータを示しました。いずれも、位相ノイズを抑えることが求められるアプリケーションにおいて、RFコンポーネントに電力供給するためのレギュレータとして最適な製品です。動作条件の詳細や各種特性については、データシートで確認してください。データシートには、オフセット周波数に対するノイズ密度とPSRRのグラフが掲載されています。表2には、オフセットが10kHzの場合のノイズ密度を示しています。多くのレギュレータでは、この領域までをノイズ密度を定義する上での対象としています。PSRRについては、1MHzのオフセット位置における値を示しています。多くのリニア・レギュレータは、このオフセット周波数を超えるとPSRRの能力が大きく損なわれ、追加のフィルタ処理が必要になるからです。

図9に示したのは、HMC589Aに対し、ADM7150によって電力を供給した場合の残留位相ノイズの評価結果です。この測定では、テスト環境のノイズ・フロアが-170dBc/Hz以下になる場所にアンプの真の性能が現れています。この性能は、10kHzのオフセット位置まで保たれます。

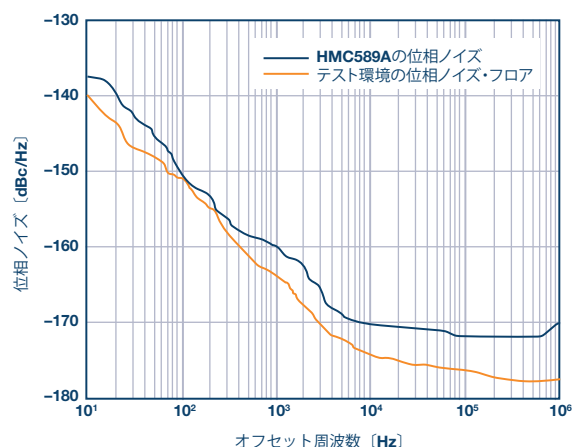


図9. ADM7150によって電力を供給した場合のHMC589Aの残留位相ノイズ。RF入力0dBm、3.2GHzという条件で測定しました。

表2. 低ノイズのレギュレータ製品群。位相ノイズを抑える必要があるRF設計に最適です。

品番	V_{IN} の範囲	V_{OUT} の範囲	I_{OUT}	固定／調整可能	ノイズ密度 (10kHzにおける値)	PSRR (1MHzにおける値)
LT3042	1.8V～20V	0V～15V	200mA	調整可能	$2nV/\sqrt{Hz}$	79dB
LT3045、LT3045-1	1.8V～20V	0V～15V	500mA	調整可能	$2nV/\sqrt{Hz}$	76dB
ADM7154	2.3V～5.5V	1.2V～3.3V	600mA	固定	$1.5nV/\sqrt{Hz}$	58dB
ADM7155	2.3V～5.5V	1.2V～3.4V	600mA	調整可能	$1.5nV/\sqrt{Hz}$	57dB
ADM7150	4.5V～16V	1.8V～5V	800mA	固定	$1.7nV/\sqrt{Hz}$	60dB以上
ADP7156	2.3V～5.5V	1.2V～3.3V	1.2A	固定	$1.7nV/\sqrt{Hz}$	60dB
ADP7157	2.3V～5.5V	1.2V～3.3V	1.2A	調整可能	$1.7nV/\sqrt{Hz}$	55dB
ADP7158	2.3V～5.5V	1.2V～3.3V	2A	固定	$1.7nV/\sqrt{Hz}$	50dB
ADP7159	2.3V～5.5V	1.2V～3.3V	2A	調整可能	$1.7nV/\sqrt{Hz}$	45dB

電源の仕様決定に向けた体系的なアプローチ

位相ノイズを低く抑えなければならないアプリケーション用に電源回路を設計する際には、入手可能な最高性能のレギュレータが無造作に選択されることが少なくありません。つまり、実際に満たさなければならない最小限の仕様が無視され、オーバースペックな状態を招くということです。生産数量が少ないケースであれば、このアプローチを継続する価値はあるかもしれませんが、大量生産が前提になる場合には、性能、コスト、複雑さに関して最適化を図らなければなりません。必要以上に性能の高い製品を選択すると、コスト増を招いてしまう可能性があります。

以下に、電源の仕様を定量的に導き出す方法を示します。

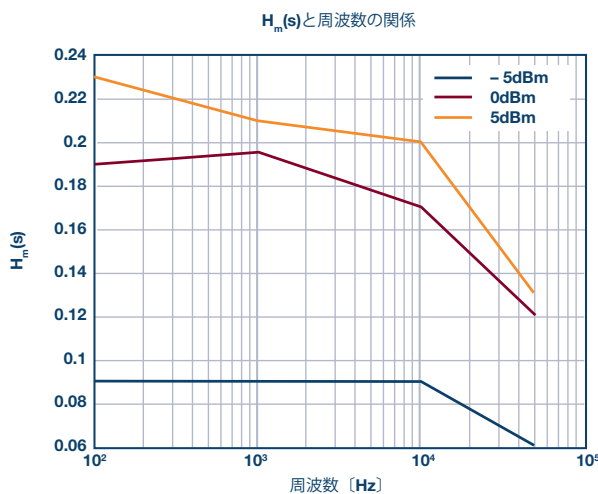
- ▶ 電源に重畳した正弦波を変調する $H(s)$ を求めます。 $H(s)$ は周波数の関数であり、周波数を 10 倍にしながらかテストを実施します。
- ▶ RF 仕様に対してある程度のマージンを確保できるように考慮しつつ、スプリアスと位相ノイズの仕様に電源ノイズの寄与分を盛り込みます。
- ▶ 以下の式で電源リップルの仕様を求めます。

$$v_{p-p} = 2 \times \sqrt{2} \times \sqrt{2 \times 10 \frac{\text{spur}}{10}}{H(s)} \quad (14)$$

- ▶ 以下の式で電源ノイズの仕様を求めます。

$$v_n = \sqrt{2 \times 10 \frac{L(f)}{10}}{H_\phi(s)} \quad (15)$$

上記の最初のステップで考慮すべき重要な事柄は、 $H_m(s)$ と $H_\phi(s)$ が、設計において前提となる動作条件の下で、どのように変化するかを理解することです。図10に、複数の電力レベルに対して、HMC589Aにおける $H_m(s)$ と $H_\phi(s)$ がどのように変化するか測定した結果を示しました。



まとめ

一般に、RFアプリケーションにおいては、電源のリップルとノイズを低く抑える必要があります。ただ、その影響を定量的に理解する方法は広く知られているとは言えません。本稿で示した体系的なアプローチにより、設計技術者は、必要なRF性能に対する電源の影響を定量化するプロセスを導入することができます。それにより、確かな情報に基づいて電源を設計することが可能になります。

参考資料

Jarrah Bergeron 「電源ノイズやクロック・ジッタが高速DACに及ぼす影響、位相ノイズを解析/管理する」 Analog Dialogue 51-03、2017年

Calosso E. Calosso, Yannick Gruson, Enrico Rubiola 「Phase Noise and Amplitude Noise in DDS (DDSの位相ノイズと振幅ノイズ)」 IFCF、2012年

Peter Delos, Jarret Liner 「DACの位相ノイズ性能を改善、極めて精度の高いDDSアプリケーションを実現可能に」 Analog Dialogue 51-08、2017年

Umesh Jayamohan 「GSPSレベルの高速ADCへの給電方法：スイッチング・レギュレータでLDOを置き換える」 Analog Dialogue 50-02、2016年

「Phase Noise Characterization of Microwave Oscillators (マイクロ波に対応する発振器の位相ノイズの特性評価)」 Agilent Technologies、Product Note、11729B-1、2007年

Rob Reeder 「高速ADCの電源回路設計で考慮すべきこと」 Analog Devices、2012年

Warren F. Walls 「Cross-Correlation Phase Noise Measurements (相互相関による位相ノイズの測定)」 IFCF、1992年

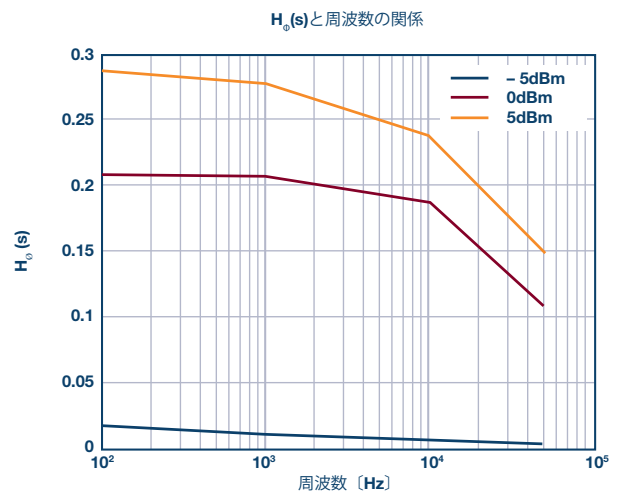


図10. オフセット周波数/電力レベルと $H_m(s)$ / $H_\phi(s)$ の関係。
HMC589Aの評価回路を使用し、3.2GHzの入力信号の電力レベルを変化させて測定を行いました。

著者について

Peter Delos (peter.delos@analog.com) は、アナログ・デバイセス（米国ノースカロライナ州グリーンズボロ）の航空宇宙／防衛グループに所属するテクニカル・リードです。1990年にバージニア工科大学で電気工学の学士号を、2004年にニュージャージー工科大学で電気工学の修士号を取得しています。エレクトロニクス業界で25年以上の経験を積んでおり、そのうちのほとんどの期間は、アーキテクチャのレベル、プリント基板のレベル、ICのレベルで先進的なRF／アナログ・システムの設計に携わってきました。現在は、フェーズド・アレイ・アプリケーション用の高性能レシーバー、波形発生器、シンセサイザの小型化を図るための設計に注力しています。

オンライン・サポート・コミュニティ



アナログ・デバイセスのオンライン・サポート・コミュニティに参加すれば、各種の分野を専門とする技術者との連携を図ることができます。難易度の高い設計上の問題について問い合わせを行ったり、FAQ を参照したり、ディスカッションに参加したりすることが可能です。

ez.analog.com にアクセス

* 英語版技術記事は [こちら](#) よりご覧いただけます。

アナログ・デバイセス株式会社

本社 〒105-6891 東京都港区海岸1-16-1 ニューピア竹芝サウスタワービル10F
大阪営業所 〒532-0003 大阪府大阪市淀川区宮原3-5-36 新大阪トラストタワー10F
名古屋営業所 〒451-6040 愛知県名古屋市中区牛島町6-1 名古屋ルーセントタワー38F

©2018 Analog Devices, Inc. All rights reserved.
本紙記載の商標および登録商標は、
各社の所有に属します。
Ahead of What's Possible は
アナログ・デバイセスの商標です。

www.analog.com/jp



想像を超える可能性を
AHEAD OF WHAT'S POSSIBLE™