

シグナル・チェーン・システム用電源ソリューションを簡単に作成する新たな方法

Joseph Rommel Viernes、スタッフ・アプリケーション開発エンジニア
 Vincent Gregorio、フィールド・アプリケーション開発エンジニア
 Anthony Serquiña、シニア・アプリケーション開発エンジニア

概要

シグナル・チェーン・システムは、現実の世界から得たアナログ・データをデジタルの世界に接続して、データ処理を行います。しかし、シグナル・チェーン・システムへの電源供給は容易ではありません。電源がシステム全体の性能を低下させることがあってはならないからです。リニア・レギュレータを使用すればこの性能低下を防ぐことができますが、電力損失が増大して効率が低下するという犠牲が伴います。一方、スイッチング・レギュレータを使用すれば効率は大幅に向上しますが、そのスイッチング性のためにノイズが生じ、シグナル・チェーンの性能に影響を与える可能性があります。アナログ・デバイス社のSignal Chain Power (SCP) ハードウェア評価用プラットフォームとSCP Configurator コンパニオン・ソフトウェア・ツールを使用すれば、シグナル・チェーン・ハードウェアのエンジニアは、電源アプリケーションに関する経験の有無に関わらず、シグナル・チェーン・システム用の電源を簡単かつ直感的な方法で設計することができます。

Signal Chain Power (SCP) プラットフォームとは

SCPプラットフォームは、シグナル・チェーン・システム用電源開発に伴う課題を解決する、ハードウェアとソフトウェアの組み合わせです。これは、システム設計エンジニアが、計測、試験、および測定のための最良かつフル機能の電源ソリューションや、産業オートメーション用の高精度シグナル・チェーン・アプリケーションを実現する際に、そのガイドとなることを目標としています。SCPハードウェアは、性能、サイズ、コストのバランスがうまく取られた評価用ボードのセットです。このプラットフォームのコンパニオン・ソフトウェアであるSCP Configuratorは、シグナル・チェーン・エンジニアがそのアプリケーション用

に最良のパワー・ツリーを選択できるよう、提案を行います。このSCPプラットフォーム・ハードウェアとSCP Configuratorの組み合わせは、シグナル・チェーン用電源ソリューションを敏速に開発する方法を設計エンジニアに提供します。

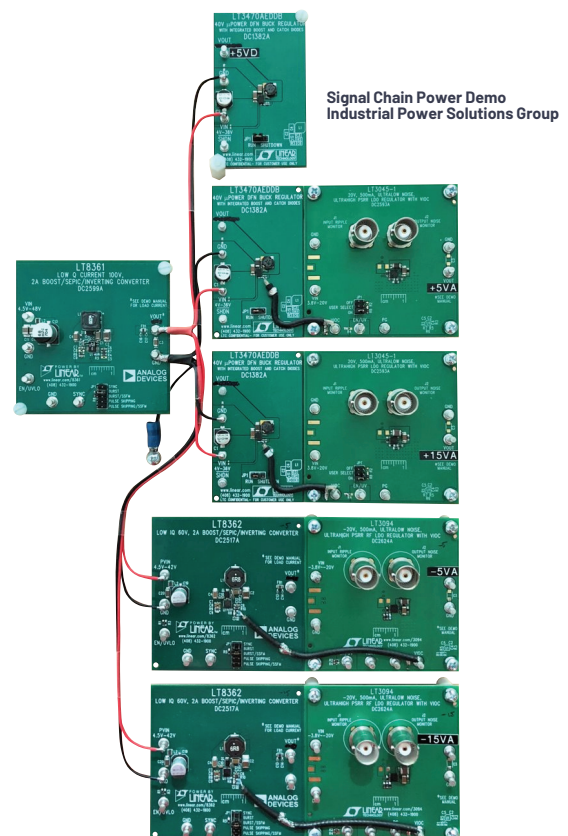


図1 シグナル・チェーン用電源ソリューションを開発するための従来方法の1つが、複数のデモ・ボードを接続することです。もう1つは複数のベンチ電源を使用する方法です。どちらの方法も長い時間を必要とし、ソリューションの最適化には特に時間がかかります。

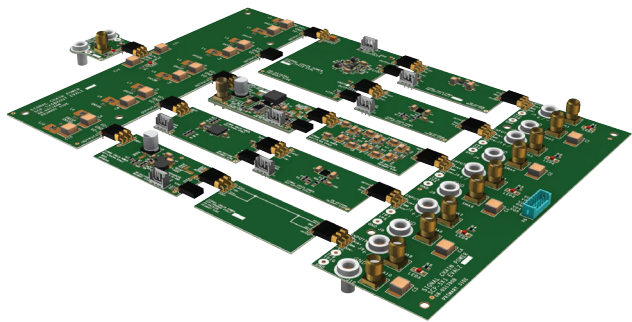


図2 SCPプラットフォーム・ハードウェアを使用した電源ソリューションの例。

Signal Chain Power (SCP) ハードウェア評価用プラットフォーム

数千を数えるPower by Linear™製品のうち、ハードウェアに組み込めるものをいくつかピックアップしました。これらの製品は多くのシグナル・チェーン・アプリケーションに使われてきたもので、このリストを利用すれば、使用するパワー製品の選択が容易になります。これは、高精度シグナル・チェーンに関するほとんどの電源条件を満たす複数の電源構成に対応しており、昇圧、降圧、昇降圧、反転、デュアル出力昇圧／反転などのトポロジにすることができます。このプラットフォームでは、システム・ノイズ性能を改善するポストアレギュレータとして使用できる、正と負のLDOレギュレータを選択することもできます。

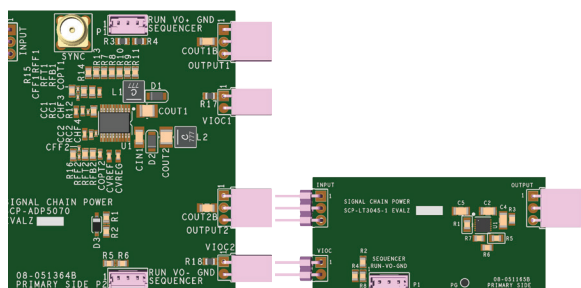


図3 SCP-ADP5070-EVALZ デュアルDC/DCコンバータ (左) と SCP-LT3045-1-EVALZ LDOレギュレータ (右)。

これらのハードウェア・プラットフォームのボードにはフォーム・ファクタの小さい標準サイズのものが使われており、入出力ヘッダの極性は予め決められています。これらのピン・ヘッダの位置は、複数のボードを組み合わせることができるように考えて決められています。各種ボードの設計におけるこうした側面は、様々なボード構成とその性能試験を敏速に行う一方で、作業に必要なスペースを最小限に抑え簡素なものにする助けとなっています。

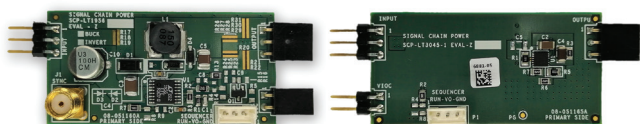


図4 LT1956降圧コンバータ (左) とLT3045-1 LDOレギュレータ (右) はトポロジが異なりますが、ボード・サイズは同じです。

SCPハードウェアは、電力供給の他にも複数の機能を備えています。ボードは、コンポーネントの変更が必要になる場合に備え、オーバーサイズの0805パッドで設計されています。これらのコンポーネントには、特に、帰還、補償、周波数設定、ソフトスタート、実行、VIOCなどが含まれます。これは修正作業や設計調整

をより容易にします。いくつかのSCPスイッチング・レギュレータは、周波数同期に対応しています。外部クロックは、SCPボードにあるSMAコネクタを通じてボードに入力できます。推奨される値と構成設定については、analog.comにある各ボードの製品ページを参照してください。

SCPハードウェアにはトラッキング機能も組み込まれています。これは、入出力制御電圧 (VIOC) を通じて、リニア・ポストアレギュレータへの電力供給を行うスイッチング・プリレギュレータを制御するための機能です。VIOCピンはこのトラッキング機能の出力で、プリレギュレータの帰還 (FB) ピンを駆動して、LDOレギュレータの入力電圧を $V_{OUT} + V_{VIOC}$ に維持します。この機能は、LDOレギュレータのPSRR性能を維持しながら、その消費電力を最小限に抑えるために利用できます。この機能を使うことによって全体的な効率が向上します。

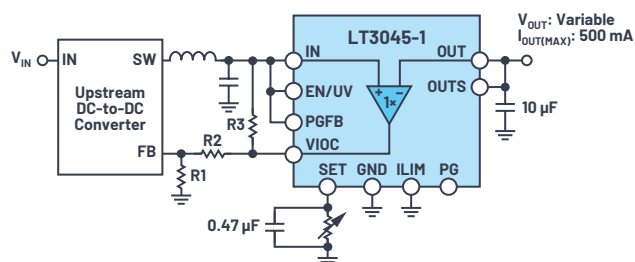


図5 LT3045-1 LDOレギュレータでのVIOC機能実装例。

すべてのSCPスイッチャ・ボードとLDOボードは、システムがシーケンシャル・パワーアップ／パワーダウンを必要とする場合に、各電力レールのシーケンシングを正しく行うことができるように構成されています。ユーザは、デジタル・ハイまたはロー信号を送ることによって、個々の電源モジュールをイネーブ爾またはディスエーブルすることができます。この機能には、LTC2928のような電源シーケンスや監視回路を使用することもできます。また、必要な電源シーケンスへの出力のモニタと設定用に、専用のヘッダが含まれています。

SCPハードウェア・プラットフォームには、1×2ブレイクアウト・ボード、1×5ブレイクアウト・ボード、5×1ラインテグレーション・ボード、スルー・ボード、フィルタ・ボード、シングル入力ボード、シングル出力ボードで構成されるボード・アクセサリも含まれています。

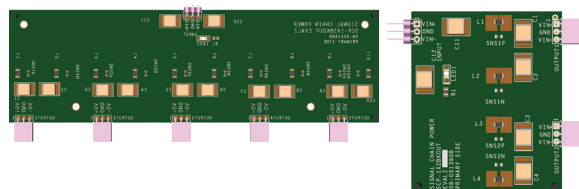


図6 ブレイクアウト・ボードは、1つの入力電圧を複数のレールに分割するために使用できます。

1×2および1×5ブレイクアウト・ボードは、複数の並列電圧出力レールを生成するために使用できます。それぞれの出力レールは、電流検出機能と出力フィルタリング機能を備えています。

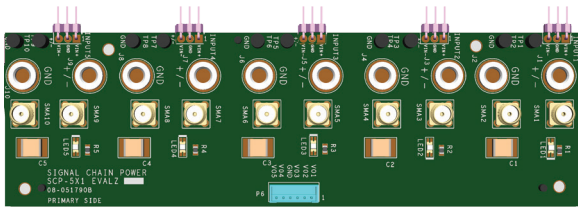


図7 5×1リインテグレーション・ボードは、複数のレールを1つのコネクタ・ブレイクアウトにまとめます。

5×1リインテグレーション・ボードは、複数の出力レールを、SMAコネクタを通じてフィルタ処理、電流検出、電力、信号測定などの機能を追加できるシングル・ピグテイルDUTコネクタ1個と、標準的な出力測定および特性評価用のバナナ・ジャック1個にまとめます。

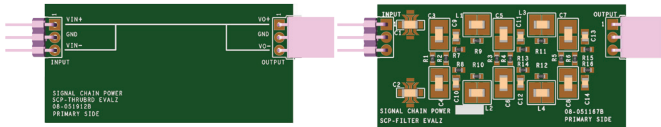


図8 スルー・ボード (左) とフィルタ・ボード (右)。

スルー・ボードは、隣接レール間に生じたギャップを埋めるスペーサとしての役割を果たします。システム・ノイズ性能を改善するためにパッシブ・フィルタリングを追加する必要がある場合は、フィルタ・ボードもスペーサとして使用できます。フィルタ・ボードには、RC、LC、フィードスルー・コンデンサ、フェライト・ビーズ、その他のピン回路構成を使用できます。

シングル入力ボードとシングル出力ボードは、シングル・レールの評価に使用できます。これらのボードは、入力や出力の特性を評価するために、バナナ・ジャック、グラバ、またはSMAなど、複数のインターフェース・オプションも備えています。

SCPハードウェア・プラットフォームを利用することにより、システム設計者は電源ソリューション全体の作成と設計を簡単に、シグナル・チェーン・システムの性能を敏速に評価することができます。プラグ・アンド・プレイ構成のSCP電源ボードを使うことによって、電源システムの最適化も敏速かつ容易に実現できます。設計の最適化が完了して最終設計に組み込める状態になれば、analog.comからすべてのエンジニアリング資料をダウンロードして使用することができます。

Signal Chain Power (SCP) Configurator

SCP Configuratorは、SCPシリーズ・ハードウェア評価用ボードのコンパニオン・ソフトウェア・ツールです。これはシンプルで直感的に使用できるグラフィカル・ユーザー・インターフェース (GUI) を備えており、設計エンジニアは電源設計経験の有無に関わらず、シグナル・チェーン・システム用の電源ソリューションを手早く作り出すことができます。

そのアルゴリズムは、ユーザが設定した条件に基づいて、電源アーキテクチャの最良のビルディング・ブロックを提供します。シグナル・チェーン・システムに必要な入力電圧源、出力電圧、および予想される負荷電流などの値は、最初に決定する必要があります。低ノイズであることが特定のレールにおける条件の1つである場合は、これをイネーブルするためのチェックボックスを使用できます。イネーブルすると、そのレールのノイズを減らすためにLDOポストレギュレータが追加されます。この機能を使用する場合は、シグナル・チェーン用電源ソリューション開発時の最も難しい問題を思い出す必要があります。つまり、「ノイズはどの程度に抑えればよいのか」という疑問です。

図10のGUIには電源ソリューションの作成結果が示されています。これは作成した電源ソリューションをグラフィックで表示したものであり、パワー・ツリーをどのように構成し、関連するすべてのSCPハードウェア・ボード・シリーズをどのように接続すればよいかを理解する助けとなります。各レールに代替で使用できるボードのリストも表示されます。これらの代替ボードは、出力電流能力が小さいものから昇順にリストされます。

更に、GUIで作成した電源ソリューションをPDFフォーマットで印刷することもできます。このレポートには、同じ出力設計のグラフィックと、各レールに推奨されるボードのリストが含まれています。レポートには、必要なすべてのアクセサリのリストが追加されます。これらのアクセサリは、電源モジュール・ブロックを相互に接続する際の助けとなります。また、関連するボード資料へのショートカット・リンクも含まれています。これらの資料には、すぐにコピーして設計リファレンスとして使用できるボード・レイアウト設計、材料表 (BOM)、配線図などが含まれますが、これらだけに限りません。

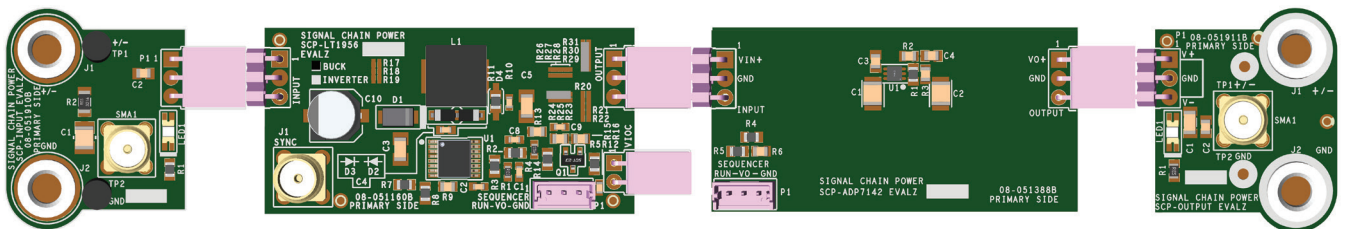


図9. スイッチャ・ボード、LDO ボード、入力ボード、および出力ボードを使用した電源構成例

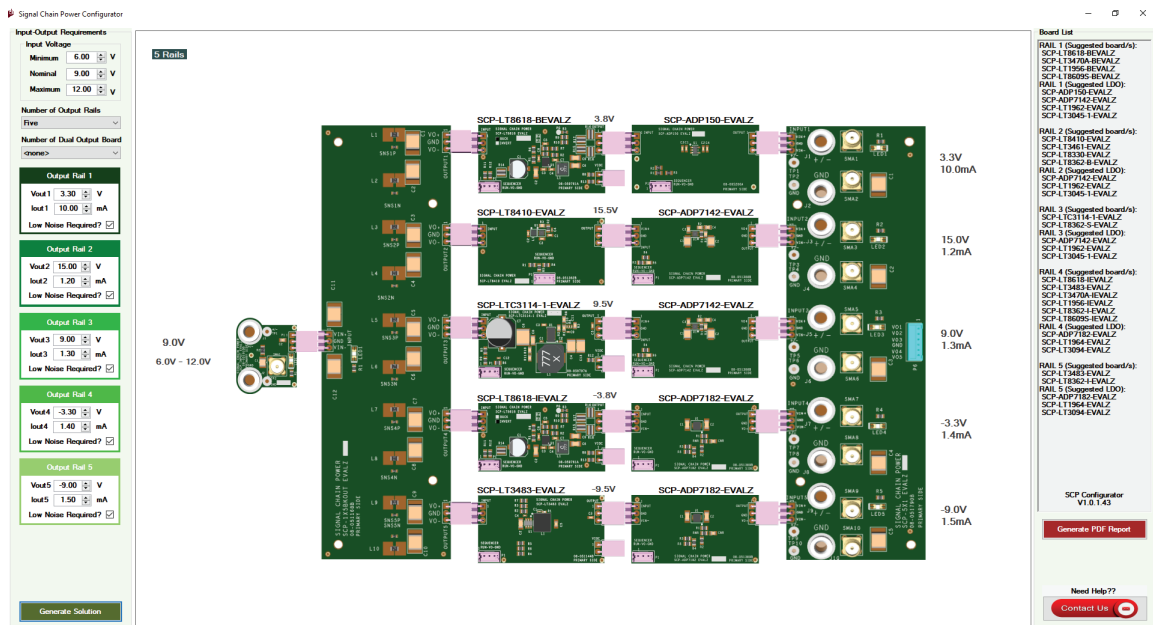


図10. SCP Configurator ソフトウェアで作成された5出力レールのソリューション

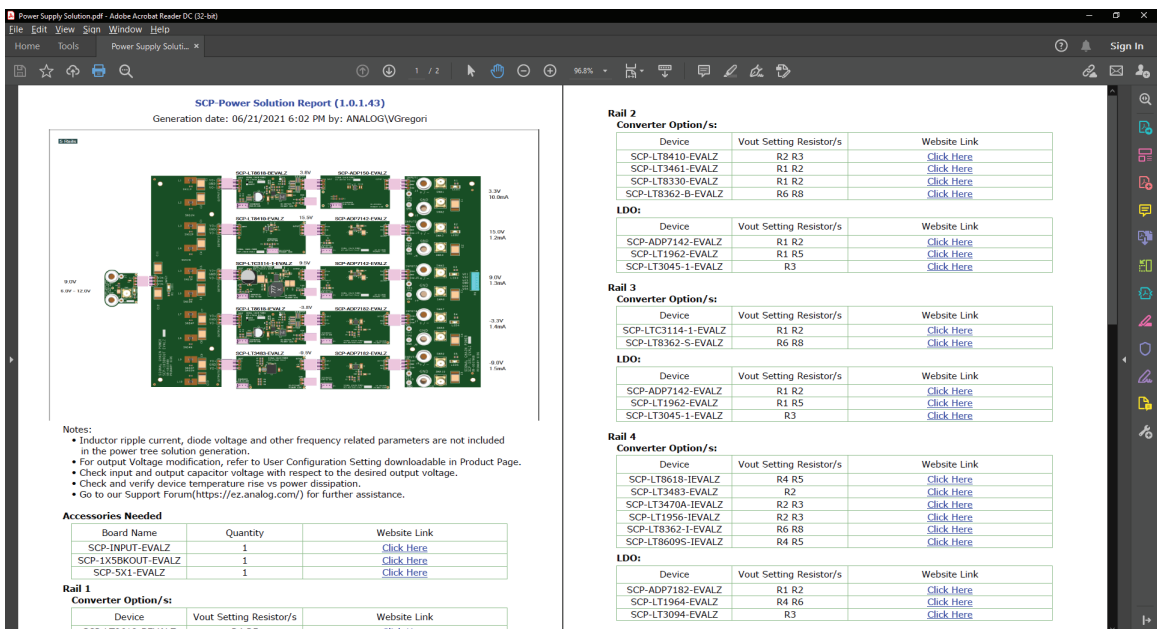


図11. PDF フォーマットで作成したソリューション・レポート

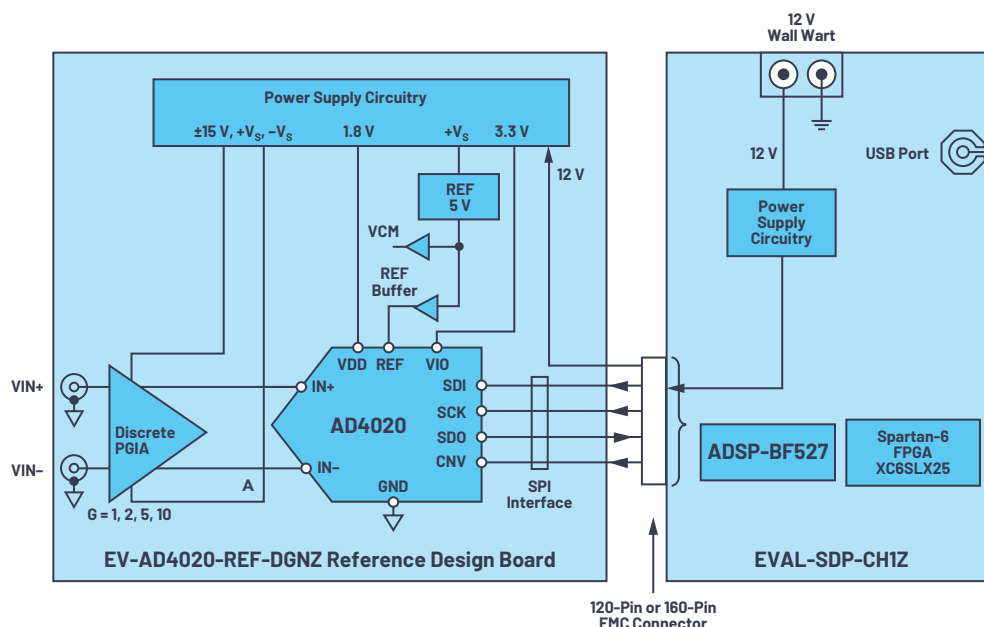


図 12. SCP ハードウェアのノイズ性能評価に使用する CN0513 のシステム・ブロック図

動作の概要

目的のシグナル・チェーン・システム用にカスタマイズされた電源アーキテクチャが完成したら、ビルディング・ブロック同士を接続してハードウェア試験用プラットフォームを作成し、シグナル・チェーン・システム全体の性能評価を行うことができます。ここでは、SCPプラットフォームによってシグナル・チェーン用電源ソリューションの設計および評価プロセスがいかに容易になるかを実証するために、このプラットフォームを使用して、AD4020 差動 SAR ADC 用の電源ソリューションを設計します。この例では、SCPプラットフォームが、AD4020 を使用する低ドリフト高精度のデータ・アキュイジション・ソリューションである CN0513 に電源を供給します。

SAR ADC には、1.8V 電源 (VDD) と、入出力インターフェース用のデジタル電源 (VIO) が必要です。VIO レールは、1.71V から 5.5V までの入力を扱うことができます。このデモでは、VIO 入力電圧として 3.3V を設定します。プログラマブル・ゲイン計装アンプ (PGA) は、+Vs 電源ピンと -Vs 電源ピン用にそれぞれ 1 つずつ、計 2 つの電圧レールを使用します。

プラットフォームを使用する最初の段階として、システム用電源ソリューションを作成するための入力電圧条件を SCP Configurator に入力します。ここでは 9V の公称入力電圧を使用します。

図 13 SCP Configurator の入力電圧条件セクション。

SCP Configurator はシステムの電圧条件と電流条件も使用します。このデモでは、これらは 1.8V の VDD レールと 3.3V の VIO レール、そして PGA の両電源レール用の +5.5V と -1.0V です。これらの入力の電流条件は、コンポーネントのデータシートから得ることができます。これらの条件を表 1 に示します。PGA の入力段は 2 つの ADA4627-1 JFET オペアンプを使用しており、それぞれに流れる電流は最大 7.8mA です。したがって、最大電流は 15.6mA です。PGA の他の部分を考えると更に余分な電流が加わるので、結局、最大電流は +Vs レールと -Vs レールの両方で 20mA となります。これらを GUI に入力し、SCP プラットフォーム・ハードウェアを使って電源ソリューションを作成します。GUI には、ノイズ低減が必要かどうかを示すチェックボックスもあります。このボックスにチェックを入れると、電源レールのノイズ性能を改善するために LDO レギュレータが追加されます。このデモでは、すべての電圧レールに低ノイズ条件が付与されます。

表 1. AD4020 の電源条件

電源レール	レール電圧	最大電流
VDD	1.80 V	1.10 mA
VIO	3.30 V	0.30 mA
+Vs	5.50 V	20.0 mA
-Vs	-1.00 V	20.0 mA

Number of Output Rails
Four

Number of Dual Output Board
<none>

Output Rail 1

Vout1 5.50 V
Iout1 20.00 mA
Low Noise Required? ☒

Output Rail 2

Vout2 -1.00 V
Iout2 20.00 mA
Low Noise Required? ☒

Output Rail 3

Vout3 1.80 V
Iout3 1.10 mA
Low Noise Required? ☒

Output Rail 4

Vout4 3.30 V
Iout4 0.30 mA
Low Noise Required? ☒

図 14 SCP Configuratorの電源レール条件セクション。

SCP Configuratorで作成した電力ソリューションを図 15 に示します。1.8Vと3.3Vの出力レールに対してLDOレギュレータを使用するよう提案するプロンプトもあります。これは電源ソリューション最適化の有効な手段となり得るので重要です。その背景となる理由は、SCP Configuratorが完全なパワー・ツリーを作成する一方で、ハードウェアのフォーム・ファクタに応じてそのパワー・ツリーを簡単に変更できるからです。これにより、電源ソリューションへの変更をより敏速に実現することができます。

Suggestion/s

Rail 3 Pd=7.37mW
LDO can be use for this rail, power dissipation is less than 50mW.

Rail 4 Pd=1.56mW
LDO can be use for this rail, power dissipation is less than 50mW.

Contact scpgt@analog.com for further assistance

OK

図 16 レール3と4にLDOレギュレータを使用するよう提案するプロンプト（1.80Vと3.30V）。

許容できる電源ノイズの程度を決定する方法は2つあります。1つめは電源ノイズに対する信号処理負荷の感度を理解して定量化する方法で、これは根気の要る複雑な作業です。もう1つは最善かつ実用的なアプローチで、クイック・システム性能評価を実行するという方法です。これには、SCPハードウェア・プラットフォームのプラグ・アンド・プレイ・システムを使用します。

ハードウェアの性能を測定するにあたっては、CN0513のノイズ基準を使用しました。波形発生器からの1kHzサイン波を評価用ボードへの入力として使用し、ADCがサンプリングしたサイン波に対応するFFTをチェックします。AD4020の性能を基準とするためにオンボード電源を使ってこのプロセスを最初に行い、その後にSCPプラットフォームを外部電源として評価用ボードに接続しました。それぞれの正レールは3回チェックしています。1回はSCP Configuratorの提案を使用し、1回はスイッチャ・ボードだけを使用、そして1回はLDOボードだけを使用しました。これに対し、負レールについてはデフォルトの提案を使った試験だけを行いました。これは、出力電圧条件が負のスイッチャ・ボードの最小出力電圧未満となっており、負のLDOレギュレータを正の入力電圧に接続できないからです。

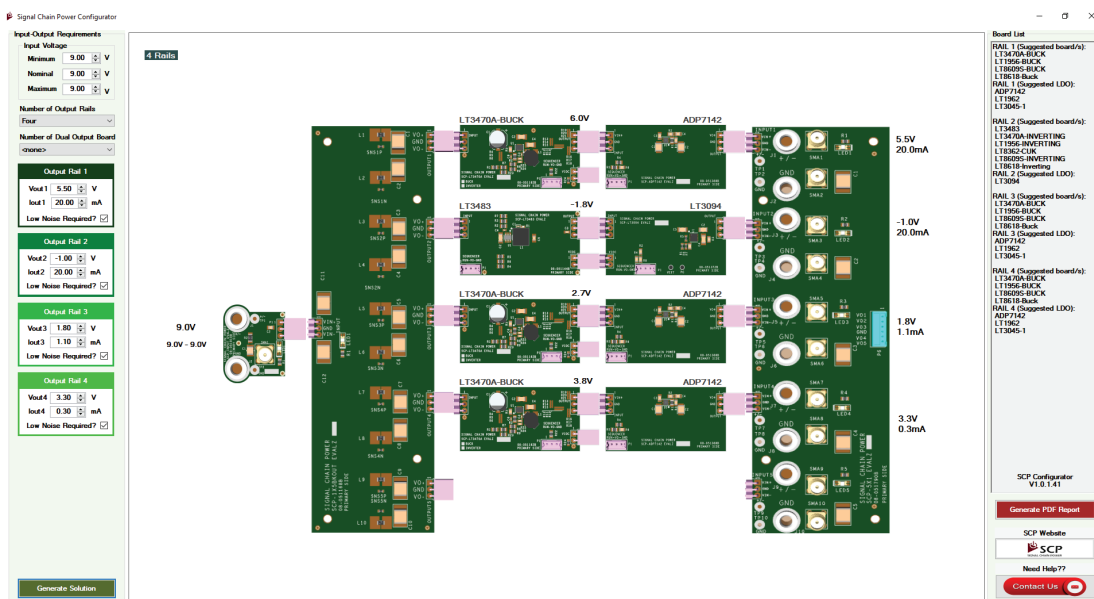


図 15. 図 13 と図 14 に示す条件から SCP Configurator によって作成した電源ソリューション

これら各種の試験を通じて、パワー・マネージメントICの様々な組み合わせがSAR ADCの性能に与える影響を明らかにしています。異なる電源レールにおけるADCのノイズ・パラメータを表2、表3、表4に示します。

分析

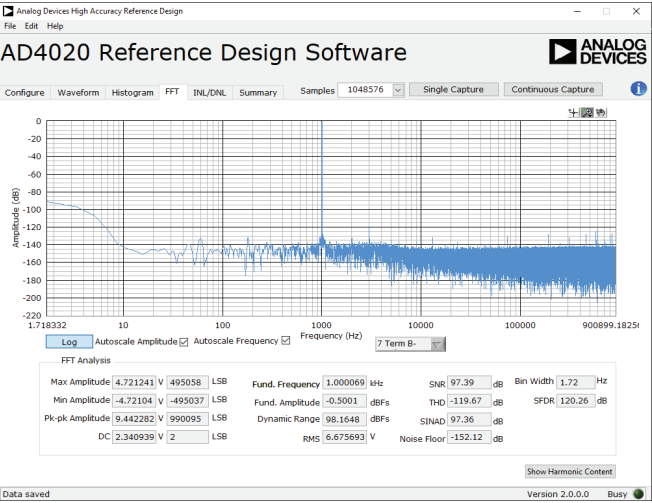


図 17 SCP プラットフォームを外部電源として使用した場合の CN0513 のノイズ測定結果。

表 2. 正の電源レール (+V_S = 5.5V)

パラメータ	スイッチャ + LDO	スイッチャのみ	LDOのみ
ダイナミック・レンジ	98.165 dB	98.434 dB	98.362 dB
スプリアスフリー・ダイナミック・レンジ (SFDR)	120.26 dB	120.07 dB	120.4 dB
S/N比 (SNR)	97.39 dB	97.66 dB	97.59 dB
全高調波歪み (THD)	-119.67 dB	-119.5 dB	-119.76 dB
信号／ノイズ + 歪み (SINAD)	97.36 dB	97.63 dB	97.56 dB

表 3. AD4020 電源レール (VDD = 1.8V)

パラメータ	スイッチャ + LDO	スイッチャのみ	LDOのみ
ダイナミック・レンジ	98.165 dB	98.301 dB	98.347 dB
SFDR	120.26 dB	119.46 dB	119.55 dB
SNR	97.39 dB	97.53 dB	97.57 dB
THD	-119.67 dB	-118.75 dB	-118.97 dB
SINAD	97.36 dB	97.49 dB	97.54 dB

表 4. デジタル電源レール (VIO = 3.3V)

パラメータ	スイッチャ + LDO	スイッチャのみ	LDOのみ
ダイナミック・レンジ	98.165 dB	98.119 dB	98.152 dB
SFDR	120.26 dB	120.65 dB	120.16 dB
SNR	97.39 dB	97.34 dB	97.38 dB
THD	-119.67 dB	-120.12 dB	-119.69 dB
SINAD	97.36 dB	97.32 dB	97.35 dB

表2、表3、表4から、異なる構成のSCPハードウェア・ボードでのノイズ基準を比較することができます。5.5Vの正電源レールで考えられるオプションは、スイッチャ・ボードまたはLDOボードだけを単体で使用する事です。これは、LDOボードとスイッチャ・ボードの両方を使用する構成よりも良好な結果が得られたことによります。1.8VのAD4020電源レールでは、LDOボードだけを使用した場合が3つの構成の中で最大のダイナミック・レンジ、SNR、SINADが得られ、THDも最小になります。ただしこれは、スイッチ・ボードとLDOボードを組み合わせた場合より低いSFDRで実現されます。3.3Vデジタル電源レールのデータは、すべての構成を使用できることを示しています。これは、最良の測定値を示す構成が、どの基準についてもそれぞれ異なっていることによります。異なるレール間のデータは互いにそれほど大きく異なるものではありませんが、これらの測定値の違いはアプリケーションの性能に大きく影響する可能性があります。

異なるSCP構成を使用して得たノイズ基準に関するこれらの所見を、個々のデモ・ボードを使って得ようとすれば、より多くの時間がかかります。ノイズ基準の差は、電源ソリューションの給電対象となるシグナル・チェーンに大きく影響する可能性があるもので、そのシステムに最適な電源ソリューションを決定するために必要な時間と労力を減らすプラットフォームを使用することは有益です。このプラットフォームはノイズ基準を考慮する際にも優れた性能を示し、設計者が、効率、コスト、ソリューション・サイズといった電源ソリューションの他の側面に着目する場合の助けになります。

まとめ

電源ソリューションの設計と評価においては多くの要素を考慮する必要があります、その性能を評価するには時間が必要です。本稿では、異なる電源レール構成のCN0513のノイズ基準を測定することによって、Signal Chain Power (SCP) プラットフォームの使用例を示しました。従来の方法を使ってこの作業を行った場合は、かなりの時間がかかると予想されます。SCPハードウェア評価プラットフォームとSCP Configuratorツールは、電源ソリューションの設計と評価の両面における多くの課題を軽減できるので、あらゆる経験レベルのシグナル・チェーン・システム・エンジニアに利益をもたらします。

参考資料

¹ Pablo Perez, Jr. and Patrick Errgy Pasaquian. “シグナル・チェーン用の電源システムを最適化する【Part 1】電源ノイズの許容レベルを把握する” アナログ・ダイアログ、Vol. 55、No. 1、2021年3月

著者について

Joseph Rommel Viernes

アナログ・デバイセズ・フィリピンの電源アプリケーション・スタッフ・エンジニア。2018年にアナログ・デバイセズ入社。Emerson Network Power、Pihong Technology、Power Integrationsなどでの業務を通じて16年以上の電源設計経験を有し、現在はアナログ・デバイセズに勤務。業務の中心は産業用および通信用電源システム・アプリケーション。フィリピンのデ・ラ・サル・ユニバーシティ・マニラで電子工学の学士号を取得。

連絡先：joseph.viernes@analog.com

Vincent Gregorio

アナログ・デバイセズ・フィリピンのアプリケーション開発エンジニア。フィリピン、ケソン市のフィリピン大学ディリマン校で電子工学および通信工学の学士号を取得、2020年に卒業。業務の中心は産業用電源システム・アプリケーション。

連絡先：vincent.gregorio@analog.com

Anthony Serquina

アナログ・デバイセズ・フィリピンのシニア・アプリケーション開発エンジニア。フィリピン、バギオ市のセント・ルイス大学で電子工学および通信工学の学士号を取得。パワー・マネジメントICの開発やAC/DCおよびDC/DCフロントエンド電力変換を含め、パワー・エレクトロニクス分野で14年以上の経験を有する。2018年11月にアナログ・デバイセズに入社し、現在は産業アプリケーション用のパワー・マネジメント条件を担当。アナログ・デバイセズのシグナル・チェーン電源（SCP）ハードウェアおよびソフトウェア・プラットフォームの開発において重要な役割を果たす。

連絡先：anthony.serquina@analog.com

EngineerZone[®]

オンライン・サポート・コミュニティ

アナログ・デバイセズのオンライン・サポート・コミュニティに参加すれば、各種の分野を専門とする技術者との連携を図ることができます。難易度の高い設計上の問題について問い合わせを行ったり、FAQを参照したり、ディスカッションに参加したりすることが可能です。

 ADI EngineerZone[™]
SUPPORT COMMUNITY

Visit ez.analog.com

* 英語版技術記事は[こちら](#)よりご覧いただけます。