

画像入力用のほぼノイズのない A/Dコンバータ・ドライバ

Derek Redmayne

CCD（電荷結合デバイス）やその他のセンサは、サンプリング・レートと信号対ノイズ比の両方の観点からデジタイザに厳しい要求を突き付けています。センサの出力は、通常はグランドを基準にした一連のアナログ・レベル（画素）であり、画素の境界でトランジェントが発生する可能性があります。画素数が増えると、画像を取り込むために必要なA/Dコンバータのサンプリング・レートも同様に高くなるので、ダイナミックレンジの広い大半のアプリケーションでは20MspsのパイプラインA/Dコンバータで十分です。サンプリングした信号のSNRを確保するためには、A/Dコンバータのドライバ回路が低インピーダンス、高速セトリングを実現した上で、広帯域ノイズを発生させず、またセンサに対して高い入力インピーダンスを持つようにする必要があります。

この記事では、SNR性能を損なわない、センサと高性能A/Dコンバータの間のインタフェース回路について説明します。16ビットのパイプラインA/Dコンバータ・ファミリであるLTC2270は、ハイエンドの画像入力アプリケーションを対象としています。このファミリの84.1dBのSNRは画像入力用として魅力的ですが、SFDRも非常に優れています（100dB超）。入力範囲は2.1V_{P-P}と、大半の画像入力デバイスの出力より非常に狭いので、減衰とレベルシフト処理が必要です。

これらのA/Dコンバータの入力は、十分にバランスのとれた差動信号で駆動する必要があります。通常センサから得られるシングルエンドの出力を直接取り込むことは、内部の仮想グランドに同相入力電流が流れることを意味しており、性能の低下につながります。これらのA/Dコンバータは、80mW/チャンネルと非常に低消費電力でもあります。シングルエンド駆動ではA/Dコンバータ内に安定した内部リファレンス点を維持するための余分な電力が必要なので、低消費電力動作のためには差動駆動が必須です。これらのデバイスは1.8V電源で動作し、それに近い入力電圧範囲を取ることで、デジタル信号線からは遠ざけてください。内部保護ダイオードの電圧可変容量による差動位相誤差の発生を防ぐためには、デジタル信号線からなるべく遠ざけることが重要です。

そこには次のようなジレンマがあります。A/DコンバータのSNRを損なうことなくシングルエンドから差動への変換を実行できる差動アンプは、必然的に入力インピーダンスが低くなり、素早く16ビット精度までセトリングする必要があるため、A/Dコンバータ自体の消費電力の約4倍の電力を消費すると考えられます。差動アンプLTC6409は良好な結果をもたらす一例ですが、260mWを消費し、レベルシフトを行うためだけに周辺の回路網の電力損失が約40mW必要です。さらに、低ノイズを実現し、位相余裕を維持するために必要な比較的値の小さな抵抗でも信号の電力を損失します。

結果として、これらの差動アンプは低入力インピーダンスになります。CCDに対して高インピーダンスを持つことが必要なバッファにもジレンマがあります。それには、低ノイズ、25nsec未満でのセトリング能力、トランジェント時に閉ループ動作を維持するために十分なdV/dt性能のスルーイング能力が必要です。さらに、差動アンプの低い入力インピーダンスを駆動することも必要です。にもかかわらず、アプリケーションは低消費電力を要求しています。アンプが単電源レールで動作することを要求されている場合、このジレンマはさらに大きくなります。

大半の差動アンプは、アンプの後段での帯域制限をセトリングに影響する程度まで行う必要

があるか、あるいは利得が1より小さい（ノイズの利得が2より小さい）場合の安定度が低く、リングングを発生しがちであるなどの問題を抱えています。多くのアンプは、1.8VのA/Dコンバータとコモンモードの互換性がないか、二重終端フィルタまたはアンプの後段でのレベルシフトに対応する余裕がありません。それではLTC6404について見てみましょう。このデバイスはユニティゲインで安定しており、他のアンプがリングングする場合もリングングが発生せず、アンプの後段に減衰器を接続して使用できる可能性があります。それでいて入力換算ノイズは1.5nVです。これはLTC6409の1.1nVに匹敵します。LTC6404のノイズ密度のピークは100MHzより相当高い周波数に位置し、消費電力は175mWであり、LTC2270が要求する900mVのコモンモード電圧には適合しません。LTC6404の後段にフィルタとレベルシフト回路を置いた場合には、インピーダンスは低くする必要があり、分割抵抗で約80mWを消費することになります。場合によってはアンプを+3.3Vおよび-2Vで動作させ、アンプの後段にレベルシフト回路を置かずとも同相互換性の問題を解決して大振幅の信号を発生させることができます。しかし、負電源が設計者にとって好ましいことはありません。

16ビットのパイプラインA/Dコンバータ・ファミリであるLTC2270は、ハイエンドの画像入力アプリケーションを対象としています。このファミリの84.1dBのSNRは画像入力用として魅力的ですが、SFDRも非常に優れています（100dB超）。入力範囲は $2.1V_{P-P}$ と、大半の画像入力デバイスの出力より非常に狭いので、減衰とレベルシフト処理が必要です。

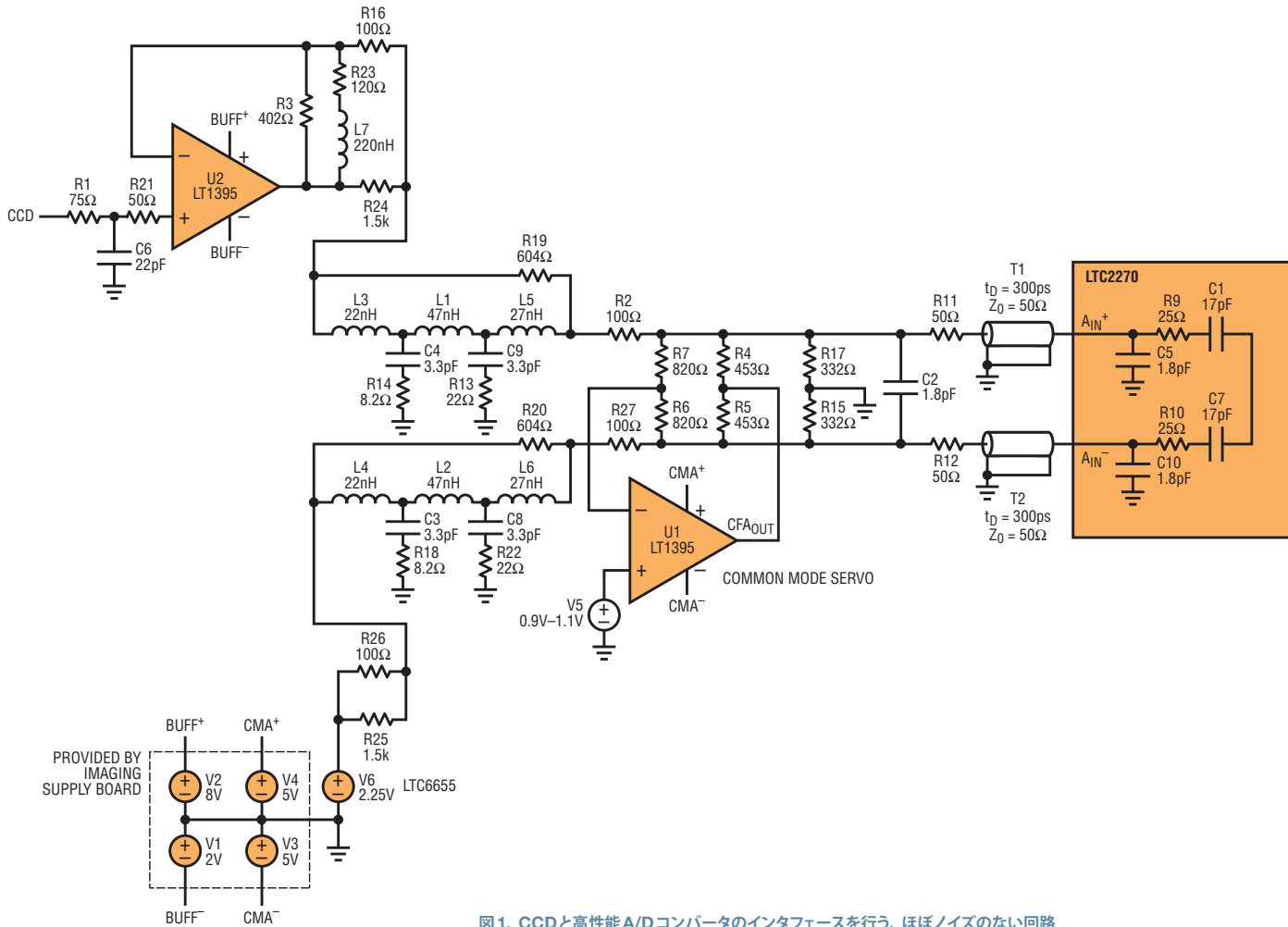


図1. CCDと高性能A/Dコンバータのインタフェースを行う、ほぼノイズのない回路

アンプがクロック・サイクル全体をセトリング時間として利用できるとは限りません。信号源がこれに影響する場合がありますが、クロックの反対側のエッジにはA/Dコンバータによって外乱が生じるので、アンプがその他の点では乱されていない場合でも、セトリングのためにフィルタに与えられるのはクロック・サイクルのわずか半分にすぎません。この状況によってアンプが乱され

ると、フィルタによるセトリングのための時間は十分には残りません。

単純なRCフィルタでは、16ビット精度までセトリングするまでに時定数の14倍の時間が必要であり、20Mspsの場合、これは約90MHzの帯域幅になります。いずれにせよアンプはサンプリングによってある程度乱されるので、このことは単純な後置フィルタの帯域幅を130MHz～

150MHzに広げて、外乱に対するアンプのセトリング時間がある程度見込む必要があることを意味しています。残念ながら、これではアンプのノイズがピークを示す帯域がフィルタを通過してしまいます。高次のフィルタを使えば低域のナイキスト・ゾーンからのノイズの影響を除去できるかもしれませんが、必ずしも高速にセトリングするわけではありません。

画像入力アプリケーションでSNRの高いA/Dコンバータが必要な場合は、CCDからの信号をA/Dコンバータに送るためにシングルエンド/差動変換が必要です。この変換では、信号の振幅を減衰させて、大きなノイズを加えることなく、非常に安定した同相出力レベルを実現する必要があります。

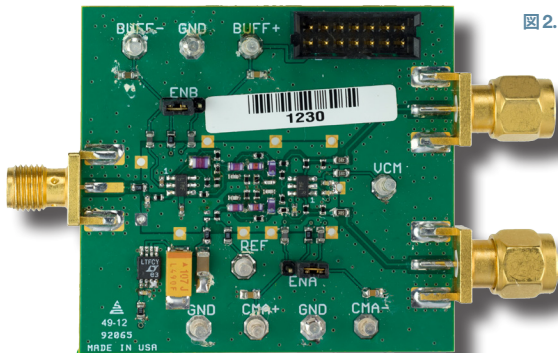


図2. 画像入力基板の試作品

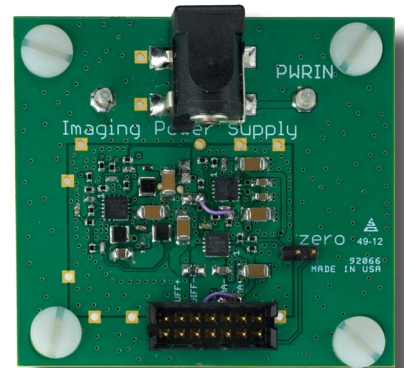


図3. 0.5平方インチの4出力電源の試作品

ここで説明した方法では、84.1dBのSNRおよび17pFのサンプル・コンデンサをもつ25MSPSのLTC2270ファミリを駆動できます。20MSPS以下のサンプリング・レートでは、インピーダンスを高くして消費電力を減少させることができます。30MSPSより高いサンプリング・レートでは、高速バッファの後段にLTC6409のような差動アンプを置いた、より従来型の回路構成が必要です。その場合には、代わりにLTC6404-1を使用できます。

ほぼノイズのない推奨回路

図1の回路は、LTC2270ファミリを使用し、SNRの損失がほとんどないにもかかわらず、25MSPSで1画素以内に16ビット精度までセトリングできる推奨の駆動方式を示しています。ノイズが(すべて込みで) -84.0dBということは、必ずしも1フレームでは16ビットの解像度は得られないが、複数のフレームを平均化することにより16ビットの精度が得られることを意味しています。

バッファ・アンプ(U2)は、基本的にエミッタ・フォロワとして使用される電流帰還アンプです。出力電流のほとんどはR16を経由して取り出され、

一見エミッタからのように見えますが、実際の電力は出力から供給されます。

反転入力でのインピーダンスは帰還回路網と比べて低いので、出力ノイズは反転入力で減衰され、その結果、反転入力のノイズ電流はあまり影響を及ぼしません。このアンプの電圧ノイズ規格は $4.5\text{nV}/\sqrt{\text{Hz}}$ ですが、単位利得バッファとして使用した場合は、反転入力のノイズ電流が最小値の帰還抵抗に流れると $10.1\text{nV}/\sqrt{\text{Hz}}$ のノイズが発生します。ただし、このエミッタ・フォロワのような動作モードでは、 $1.5\text{nV}/\sqrt{\text{Hz}} \sim 2\text{nV}/\sqrt{\text{Hz}}$ 程度になると考えられます。

アンプの周囲には帰還ループがあり、このアンプでは帰還抵抗を 400Ω 以上に設定する必要があります。ただし、周波数が低いとき帰還インピーダンスは 400Ω とR23の並列になるので、出力で必要な電圧変位は減少します。しかし周波数が高いときは、 400Ω 以上の帰還抵抗になります。

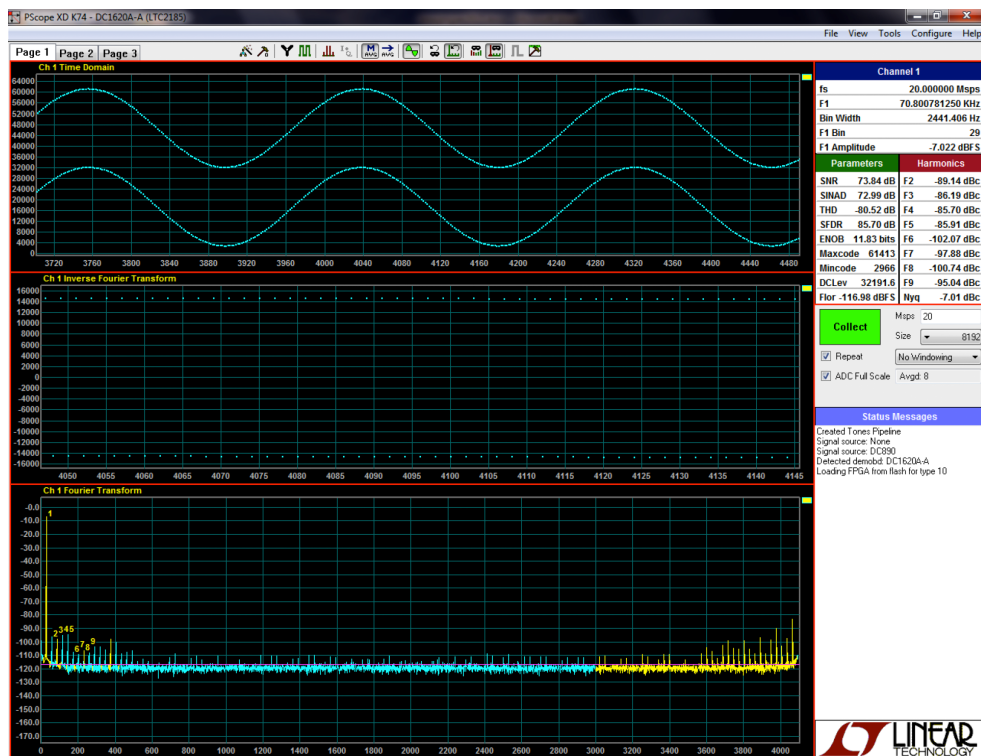
出力で発生する必要な電圧変位を下げるためだけに、R24を経由して出力から取り出される少量の出力電力があります。しかし、多くの場合、たとえばビデオ信号の範囲が $0\text{V} \sim 4\text{V}$ またはそ

れより狭い場合、これは不要である可能性があります。

R24は万一の場合の備えであり、将来はU2を出力から電力を取り出せる別のアンプに交換する可能性を想定しています。必要なスルーイング能力に応じて、いくつかの代替手段が考えられます。低ノイズでセトリングが高速のFETアンプを単電源で使用できるかもしれません。レール・トゥ・レール・アンプでは、正のレールを6Vにして2つの入力段間の遷移領域(歪みを生じる領域)を通過しないようにする必要があります。LT1395を使用する場合で、 $0\text{V} \sim 5\text{V}$ の信号を受け取る予定の場合は、 $V_{\text{CC}} = 7.5\text{V} \sim 8\text{V}$ にして $V_{\text{SS}} = -2\text{V}$ にする必要があります。

画素間のフルスケール・ステップを通じてセトリングする必要がない場合は、LT6252などの低消費電力アンプを使用できます。ただし、不良画素は後続の画素をにじませると考えられます。クロックの回り込みが存在する場合や実際に使えるセトリング時間によっては、これらの選択が制限される可能性があります。

図4. 70kHzでの-7.022dBfs
正弦波による2トーン・テスト、
ナイキスト・ゾーンでは-7.01dB
の同期方形波



2番目のアンプもLT1395ですが、アプリケーションがグラウンド電位を中心にした信号を必要としない限り、これをデュアルのLTC1396に置き換えることはできません。この2段目は5Vおよび-5Vで動作させる必要があります。それは、シンク電流を流し、約2.5Vの同相電圧から0.9Vの同相電圧へのレベルシフトを実行するためだけでなく、同相電圧の制御によって差動での駆動を実現するためです。このアンプのノイズと歪みが影響するのはその同相成分だけなので、アンプ周辺の回路網が完全に対称になっていると仮定すると、ノイズと歪み影響の大部分はA/DコンバータのCMRRによって除去されます。

弊社では、5V単電源入力から必要な4種類の電圧をすべて供給する電源基板を開発しました。この電源回路は4チャンネルの電力を供給できるにもかかわらず、LT3471が使用する1.2MHzのスイッチング・レートの影響が-125dBFS以下に抑えられています。

既に示したように、このドライバはA/Dコンバータとの組み合わせにより、電源基板による影響を含めて84.0dBのSNR性能を発揮します。以

下のテストはR1を75Ωにして、50Ωの信号源で行いました。この回路は、CCDの出力インピーダンスが50Ω~200Ωの範囲にあるか、保持コンデンサへの電荷移動によって数百Ωの実効インピーダンスが発生する場所に適しています。高速FETバッファを使用することにより、非常に高い信号源インピーダンスを受け入れられる可能性があります。

CCDからのトランジェント時のdV/dtがLTC1395のスルーレートを超える場合やRFIが存在する場合には、22pFのコンデンサC6が必要です。CCDはこれ位の大きさの容量性負荷には耐えられるように思われます。LTC1395の出力段に保持能力がない場合は、入力保護ダイオードの導通によって入力インピーダンスは大幅に低下します。この導通は、ほとんどすべての帰還アンプで起こります。そして電荷移動構造がこの入力電流にさらされた場合は、CCD内部でバッファされていたとしても、誤差が発生します。R21は、C6とアンプの間の距離が長くなった場合、信号源の終端として望ましい可能性があります。

この回路構成が実用的なのは、A/Dコンバータの入力電圧範囲が約2V_{P-P}で、CCDの信号が0V~4Vまたは0V~5V程度である場合だけです。この回路構成では、同相電圧を制御することによって balan 動作を実現するために必要な減衰をうまく利用しています。これは伝送線路balan・トランスに似ています。伝送線路balan・トランスは、ACグラウンドに対称的に終端した場合、入力ポートと出力ポートの間の同相インピーダンスが高いために、結果として平衡駆動になります。

図に示すようにフィルタはガウス分布のような応答を示し、約40MHzで3dB低下します。U1の誤差の影響を同相として維持する対称な回路網を実現するため、フィルタは別個に2回折り返されます。

R7、R4、R17とこれらの対になる抵抗がU1の安定性の要件を満たし、0V~5Vの信号を±1Vに減衰してレベルシフトも実現します。これらの素子は、実際にはA/Dコンバータの後段に置いて終端として動作させることができます。こうすると、セトリング時間は多少短くなります。

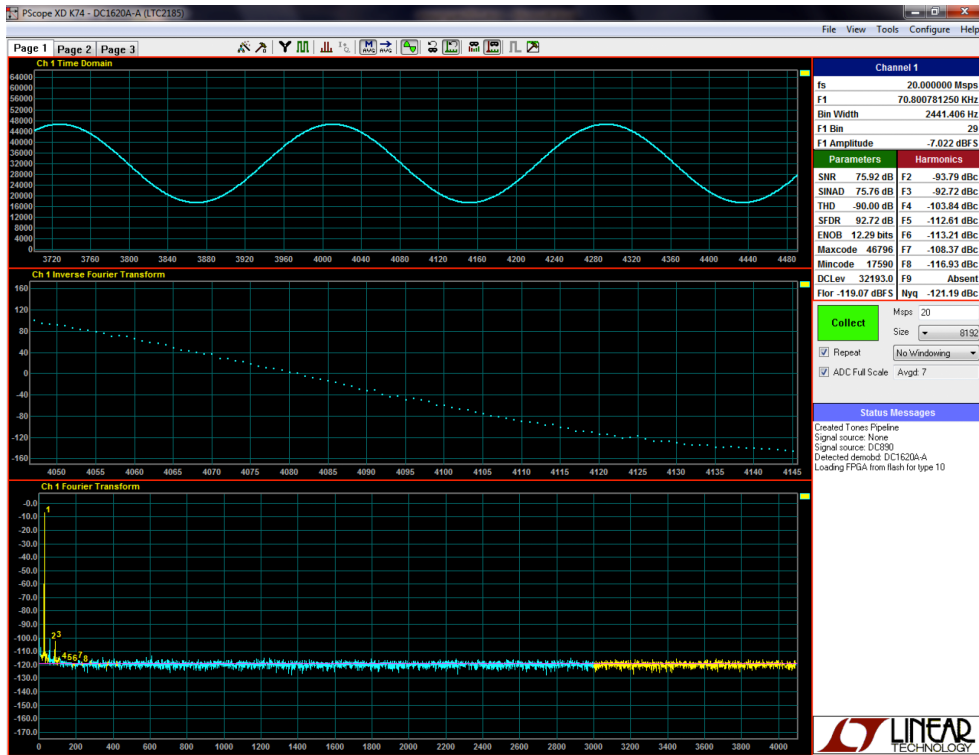


図5. 70kHzでの同一の印加電力レベル、ただしナイキスト・ゾーンでは電力を除去

CCDとA/Dコンバータとの距離が離れている場合は、シミュレーション結果によると、1対の50Ω抵抗間の伝送経路を長くしてR16を置き換えてもかまいません。距離が30cmから最大で約60cmの場合、ケーブルは75Ωにしてください。その場合は信号源の終端抵抗を75Ωにして、反対側を25Ωにします。可能な場合は、PCBトレースを75Ωより高くしてください。

たとえばLTC2185への駆動を目的としている場合は、350psecの伝送経路が可能です。LTC2270ファミリを使用する場合は、17pFのサンプル・コンデンサにより、この伝送線路（図1のT1およびT2）を40psec（約1cm）にすることが要求されます。

この条件を満たすために実行するテストでは、CCD信号のほかに小オフセット周波数のデジタル化信号を使用します。信号レベルは $\frac{1}{4}$ FSおよび $\frac{1}{2}$ FSで、サンプリング周波数は20MSPSおよび25MSPSです。信号の詳細は300kHz -1dBFSの正弦波（-92dBのSFDR、2次および3次高調波）、CCD信号のdV/dtの代表値、ならびにフルスケールに近い方形波（10MHz

および5MHz）と、重畳された-20dBの正弦波（200kHz）であり、1対の「白黒画素」での大きな同期電圧変位に起因する歪みは正弦波に現れていません。

図4の時間領域プロットでの2つの波形の外観は、方形波の2つのレベル間でサンプリング1回おきに切り替わることが原因なので注意してください。

逆FFTウィンドウは時間軸方向に拡大されており、ナイキスト・ゾーンのトーンだけを示しています。これは70kHz領域での電力を選択的にマスキングすることで実現しています。

図5では、低周波のトーンには明らかな電力の変化はなく、依然-7.022dBFSを維持しており、歪み成分の変化は比較的小さいことを示しています。これは、大振幅の方形波を加えてもピークで圧縮が生じていないことを示しています。 $\frac{1}{2}$ FSの方形波に重畳された70kHzのトーンは、画素の端付近でサンプリングされたCCD信号波形の代表的なdV/dtおよびセトリングを模倣していると考えられます。

まとめ

画像入力アプリケーションでSNRの高いA/Dコンバータが必要な場合は、CCDからの信号をA/Dコンバータに送るためにシングルエンド/差動変換が必要です。この変換では、信号の振幅を減衰させて、大きなノイズを加えることなく、非常に安定した同相出力レベルを実現する必要があります。ここに示した回路はまさにそれを実行できます。データシートのSNR規格が84.1dBの低消費電力A/Dコンバータと連携させると、この回路は84.0dBを実現しました。これは、変換にほぼノイズがなかったことを意味しています。■