

RFシグナル・チェーンの 位相ノイズ性能にとって 最良の電源ソリューションを 選択する方法

Mitchell Sternberg、システム・アプリケーション・エンジニア

Erkan Acar、RFシステム・アプリケーション・エンジニア

David Ng、電源システム・マネージャ

Sydney Wells、アプリケーション・エンジニア

現代の無線周波数（RF）システムは、ますますその複雑さを増しています。そして、このように複雑さが増すことにより、厳密なリンク・バジェットやノイズ・バジェットなど、すべてのシステム指標について最良の性能を実現する必要が生じています。シグナル・チェーン全体にわたって適切な設計を行うことは極めて重要ですが、このシグナル・チェーンにおいて見過ごされがちなのがDC電源です。DC電源は重要な役割を果たしますが、望ましくない影響をもたらす可能性もあります。RFシステムの重要な基準の1つが位相ノイズで、この指標は電源ソリューションの選択次第で悪化してしまうおそれがあります。本稿では、電源設計がRFアンプの位相ノイズに及ぼす影響について検討します。これまで収集したデータは、適切な電源モジュールを選択すれば位相ノイズを最大で10dB改善できることを示しており、電源の選択はRFシグナル・チェーンの最適化にとって極めて重要な要素だと結論付けることができます。

位相ノイズとは

位相ノイズとは、システムの受信側に信号が到達した時の予期せぬ進みや遅れによって生じる、信号に内在するノイズを言います。振幅ノイズが信号の公称振幅からのシフトや変動であるのと同様に、位相ノイズは信号の公称位相からのシフトや変動です。

理想的な発振器は、式1で表されるサイン波を出力します。

$$V_{ideal}(t) = A \sin(2\pi ft) \quad (1)$$

このサイン波は完璧な周期性を有しており、 $V_{ideal}(t)$ のフーリエ変換は出力波形の周波数におけるデルタ関数として表されます。発振器の出力をより現実的な形で表現したものには位相（および振幅）のランダムな変動が含まれ、これは式2で表されます。

$$V_{real}(t) = [A + E(t)] \sin(2\pi ft + \phi(t)) \quad (2)$$

この波形には一定の確率過程 $\phi(t)$ が含まれており、これが信号の位相をある程度シフトさせます。この位相のシフトによって、非理想クロック出力のフーリエ変換は図1のような形状になります。

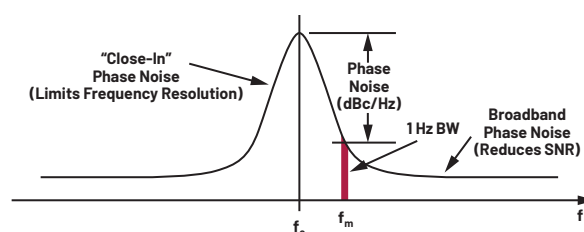


図1 非理想サイン波の位相ノイズ

位相が僅かにシフトするので、信号内には複数の周波数成分が存在するようになります。結果として、信号は中心周波数の両側に広がります。

位相ノイズの原因と影響

重要ながら見過ごされがちな位相ノイズの原因が、シグナル・チェーンのDC電源ソリューションです。シグナル・チェーンの電源レールに生じるノイズやリップルは、内部で結合する可能性があります。これが位相ノイズを増大させ、伝送される帯域内の重要な周波数成分を隠してしまったり、搬送波からオフセットされた位置にスプリアスを発生させたりすることがあります。これらのスプリアスは搬送波に近く、厳しい遷移帯域条件のためにフィルタによる除去が容易ではないので、特に対処が難しくなりがちです。

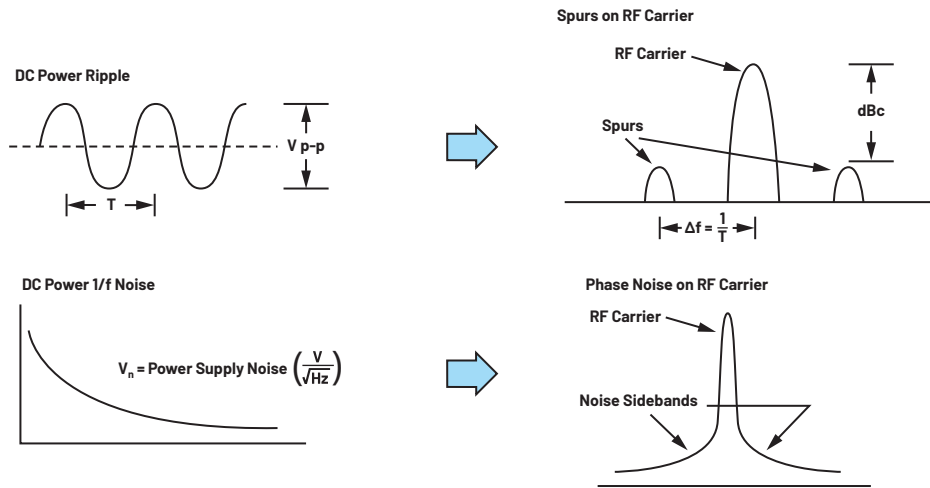


図2. 電源レールのノイズとRF搬送波信号への影響

位相ノイズには様々な要因が関係します。主なノイズ源は3つあり、それぞれホワイト・フロア・ノイズ、ショット・ノイズ、 $1/f$ ノイズ（あるいはフリッカ・ノイズ）と呼ばれています。ホワイト・フロア・ノイズは、電流が流れる際の自由電子のランダムな熱運動によって生じます。これは、電流のランダム性によって生じるショット・ノイズに似ています。フリッカ・ノイズは、ホワイト・ノイズやショット・ノイズと異なり、周波数と共に変化します。これは、半導体の格子構造の欠陥から生じるもので、本質的にランダムなものです。フリッカ・ノイズは周波数と共に減少します。したがって、 $1/f$ コーナー周波数を低く抑えることが強く望まれます。代表的な位相ノイズ曲線は $1/f^x$ の勾配を持つ領域で近似され、 $x = 0$ がホワイト・ノイズ・フロア領域（勾配 = 0dB/decade）、 $x = 1$ がフリッカ・ノイズ領域（勾配 = -20dB/decade）にあたります。 $x = 2, 3, 4$ の領域は搬送波周波数に近くなります。

電源ソリューション

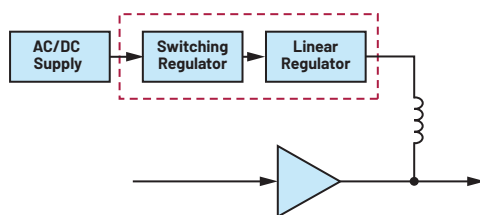


図3 RFシグナル・チェーンの電源トポロジ。

RFシグナル・チェーンのアンプへのバイアシングと電源供給を適切に行えるようにするのは容易でないことが多く、ドレイン電圧を出力ポートとしても使用する場合は特にその傾向が強くなります。市場には、様々なタイプの電源ソリューションとトポロジが存在します。どのような電源ソリューションが必要になるかは、アプリケーションとシステム条件によって異なります。この実験では、図3に示すように、低ドロップアウト（LDO）リニア・レギュレータと降圧スイッチング・レギュレータを使ってデータを取得しました。電圧低下が大きく高効率で、動作温度が比較的低い場合の代表的なソリューションが、降圧スイッチング・レギュレータです。スイッチング電源は、12Vなどの比較的高い電圧から、3.3Vや1.8Vといったより一般的なチップレベルの電圧まで、広い範囲に対応できます。しかし、出力電圧に大きいスイッ

グ・ノイズやリップルを発生させて、性能を大幅に低下させるおそれもあります。LDOレギュレータは、これらの電圧を下げてもノイズを小さくすることもできますが、その消費電力は主に熱として現れてきます。入力電圧と出力電圧の差が小さい場合はLDOレギュレータを使用するというのは適切な選択ですが、ジャンクションと周囲の間の熱抵抗 θ_{JA} が $30^\circ\text{C}/\text{W}$ を超えると、FPGAおよびASICから流れる電流が大きくなると共にLDOレギュレータの性能が急速に低下する可能性があります。

テスト・セットアップ

この実験には3つのアナログ・デバイス製パワー製品を利用しました。LTM8063、LTM4626、およびLT3045です。使用した電源ソリューションのいくつかのデータシート仕様について、その概要を表1に示します。

表1. 使用した電源ソリューションのデータシート仕様

	LTM8063	LTM4626	LT3045
トポロジ	降圧 μ Module®	降圧 μ Module	LDO レギュレータ
入力電圧範囲	3.2V~40V	3.1V~20V	1.8V~20V
出力電圧範囲	0.8V~15V	0.6V~5.5V	0V~15V
出力電流	2A	12A	500mA
ノイズ	約15mVの リップル	約35mVの リップル	1 μ V RMS
スイッチング周波数	200kHz~2MHz	600kHz~2MHz	—

入力周波数は、100MHz、200MHz、500MHz、および1GHz~10GHzの範囲を掃引しました。位相ノイズの分析は、10Hz~30MHzの周波数オフセットで行っています。テスト・セットアップを図4に示します。入力RF信号は、Rohde & Schwarz FSWP50位相ノイズ・アナライザによって内部的に生成しました。この発振器は非常に優れた性能を備えています。この発振器を使用したのは、電源によって生じた位相ノイズや変調スプリアス加わった場合に、それらを明確に識別できるからです。

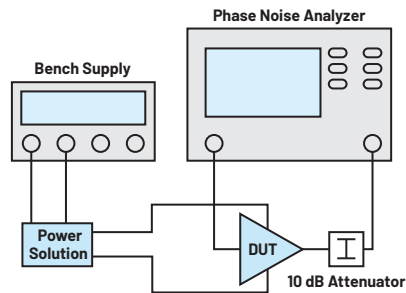


図4 実験に使用したテスト・セットアップの簡略ブロック図。

RFシグナル・チェーン内のブロックには、2つのアナログ・デバイス製アンプ製品を使用しています。

表2. 使用したRFアンプのデータシート仕様

	HMC8411	ADPA9002
周波数範囲	10MHz~10GHz	DC~10GHz
V_{DD} (代表値)	5V	12V
I_{DD} (代表値)	56mA	385mA
ゲイン	15.5dB	15dB
出力P1dB圧縮ポイント (代表値)	20dBm	29dBm

結果

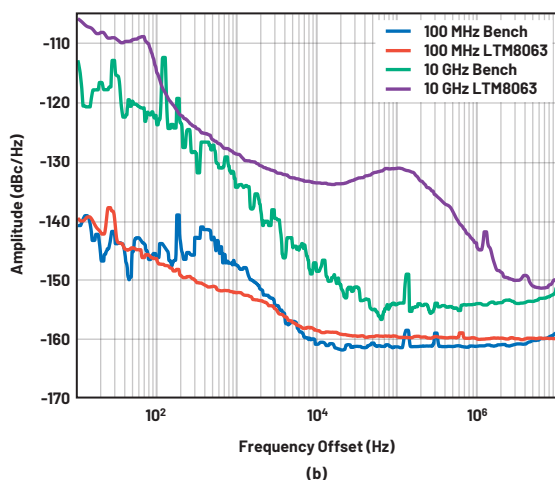
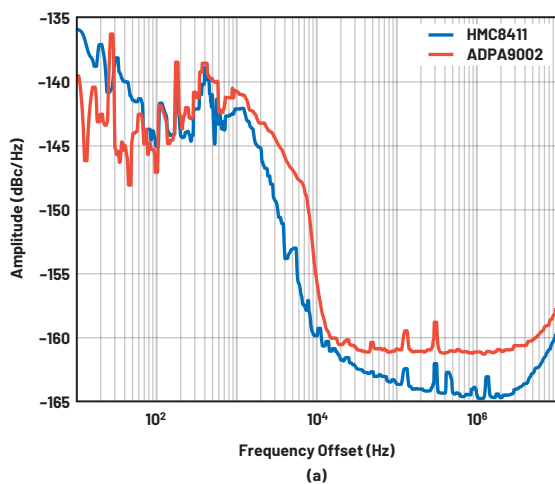


図5 (a) 2GHzでのHMC8411とADPA9002の性能と、
(b) 2つの異なる入力周波数でベンチ電源とLTM8063を使用した場合のADPA9002の位相ノイズ応答

LTM8063とベンチ電源を使って給電した場合のPAの位相ノイズ応答の比較を図5に示します。この図から、1/f周波数以降ではPAの性能が僅かに低下していることが分かります。PAに流れる電源電流がかなり大きくなり、位相ノイズがおおよそ2dBないし4dB増加しています。

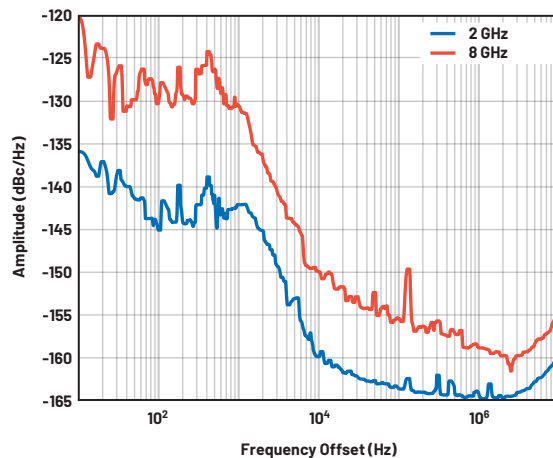


図6 LTM8063使用時のHMC8411の位相ノイズ応答 (位相ノイズと周波数の関係)

入力周波数を2GHzおよび8GHzとした場合のHMC8411の位相ノイズ応答を図6に示します。応答は、式3に示す一般的な位相ノイズと周波数の関係に近い結果となっています。

$$\phi(f_c) \propto 20 \log \left(\frac{f_c}{f_{ref}} \right) \quad (3)$$

この関係は、入力周波数が2倍になると、位相ノイズが約6dB増加することを示しています。これは、周波数が4倍になると、10Hz~100Hzの周波数オフセットでノイズが約12dB増加していることから分かります。

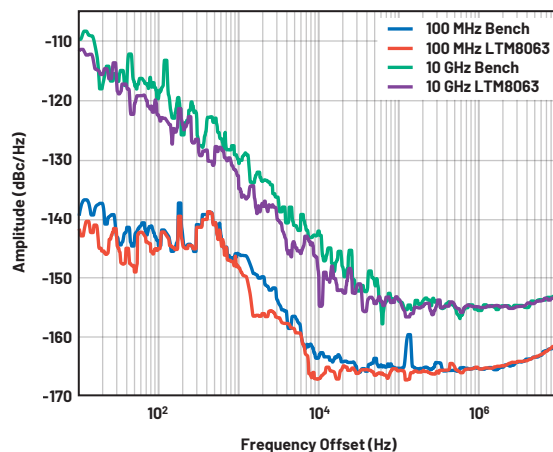


図7 2つの異なる入力周波数でベンチ電源とLTM8063を使用した場合のHMC8411の位相ノイズ応答

100MHzと10GHzでLTM8063とベンチ電源を使用した場合のHMC8411の位相ノイズ応答の比較を図7に示します。ベンチ電源使用時の位相ノイズ応答は、特定の電源ソリューションを使用した場合の性能を判定するベースラインとして使用しました。LTM8063は、ベンチ電源と比較して様々な周波数で非常に優れた性能を示しており、広帯域ノイズ・フロアの増加は約2dBに過ぎません。

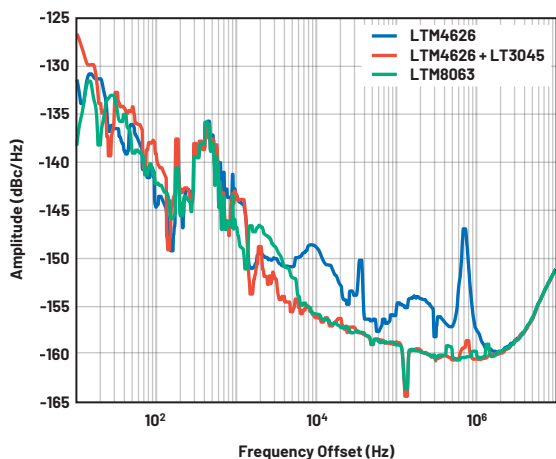


図8 各種の電源ソリューションを使用した場合のHMC8411の位相ノイズ応答 ($f_c = 5\text{GHz}$)。

一般的に、主電源にはLTM4626のような大電流モジュールが使われます。これは、各回路ブロックの条件に従って配電回路を降圧できるようにするためです。図8からは、LTM8063の位相ノイズ性能が、LT3045超低ノイズLDOレギュレータとカスケード接続したLTM4626のそれと同等であることが分かります。LTM8063からの電圧出力と電流出力で設計条件を満たすことができる場合は、この電源ソリューションを使用することで、かなりの時間とボード・スペースを節約することができます。

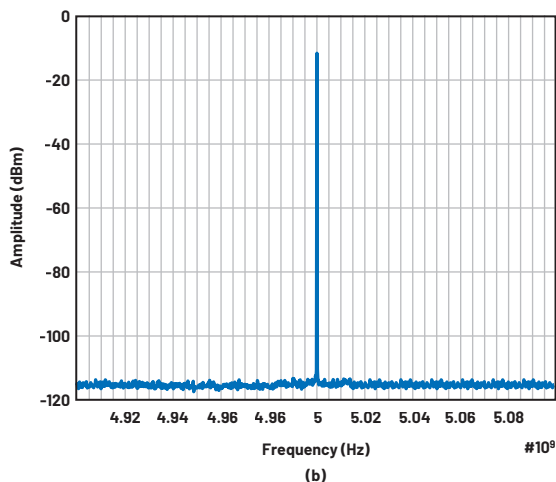
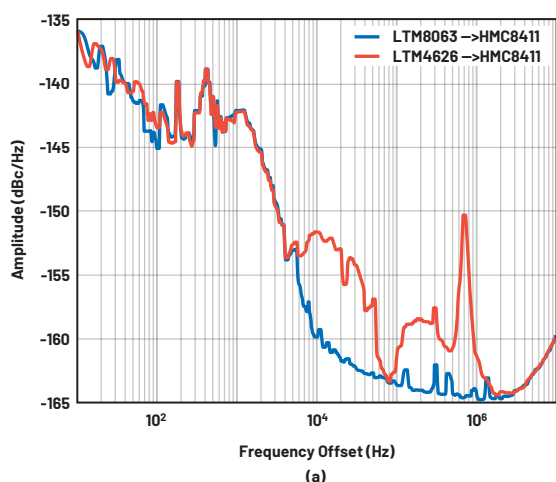


図9 (a) 異なるスイッチング・レギュレータを電源に使用した場合の5GHzにおけるHMC8411の位相ノイズ応答と、(b) LTM4626を電源に使用した場合のHMC8411のスペクトラム (スプリアスがない)。

図9aは、スイッチング電源が周波数帯によって大きく異なる動作を示す可能性のあることを示しています。LTM8063とLTM4626が電源LNAノイズに与える影響は、5kHz以下ではほぼ同じで無視できる程度ですが、それ以上の周波数では両者の影響が大きく異なります。LTM4626はハイエンド・デジタル製品向けの電源として設計され、最適化されています。通常、これらのデバイスには高い効率と高速過渡応答が求められるので、その電源は、パッシブ・インピーダンスが非常に小さい、スイッチ・エッジ・レートが大きい、制御ループのゲインが大きく帯域幅も広い、といった特性を備えています。これらの特徴により、出力電圧に数ミリボルトの変動が生じる可能性があります。これらの変動はデジタル・システムでは重要とはなりませんが、シグナル・チェーン製品の場合にはその性能を損なう可能性があります。しかし、図9bに示すように、LTM4626使用時の出力スペクトラムには顕著なスプリアスは認められず、SFDRは102.7dBです。一方、LTM8063はEMIと出力の両面で低ノイズとなるように設計されており、シグナル・チェーン・アプリケーション内での性能が最適化されています。このデバイスは低周波数で優れた安定性を示し、出力の変動が小さい上に、基本スイッチング周波数とその高調波におけるノイズが非常に小さくなっています。

まとめ

シグナル・チェーンの分析を行う場合は、すべてのノイズ源を考慮することが重要です。見過ごされがちなノイズ発生源の1つがDC電源ソリューションで、これはシグナル・チェーンと結合してその性能を大きく損なう可能性があります。ここで得た結果は、電源モジュールの正しい選択が最も重要であり、それにより10kHzオフセットで位相ノイズを10dBも改善できることを示しています。このアプリケーションでは、LTM8063が最良の結果を実現しています。これに対し、LT3045とカスケード接続したLTM4626も同等の位相ノイズ性能を実現しており、RFシグナル・チェーンを最適化するには、適切な電源ソリューションを選ぶことが非常に大切であることが分かります。

参考資料

Acar, Erkan. 「完全統合型のトランスレーション・ループ・デバイスは、なぜ最高の位相ノイズ性能を実現できるのか？」 アナログ・デバイセズ、2021年4月

Bergeron, Jarrah. 「電源ノイズやクロック・ジッタが高速DACに及ぼす影響、位相ノイズを解析／管理する」 アナログ・ダイアログ、Vol. 51、No. 1、2017年3月

Delos, Peter, and Jarrett Liner. 「DACの位相ノイズ性能を改善、極めて精度の高いDDSアプリケーションを実現可能に」 アナログ・ダイアログ、Vol. 51、No. 3、2017年8月

Kester, Walt “MT-008 Tutorial: Converting Oscillator Phase Noise to Time Jitter.” アナログ・デバイセズ、2009年。

Liu, Leo. “スイッチング・レギュレータのノイズを包括的に理解する” アナログ・デバイセズ、2019年1月

著者について

Mitchell Sternberg

アナログ・デバイセズ計測器チームのシステム・アプリケーション・エンジニア。これまでに、シグナル・チェーンの設計と分析、信号および電源の完全性、ワイヤレス通信システムなどに関する業務を経験。以前は、イーサネット適合テストのテスト・エンジニアおよびハードウェア開発者として様々な業務を担当。ニューハンプシャー州ダーラムのニューハンプシャー大学で電気工学の学士号を取得して同学を卒業。

連絡先: mitchell.sternberg@analog.com

Erkan Acar

ノースカロライナ州ダーラムのデューク大学で博士号と修士号を取得。低コストRFテスト、自動試験装置、高速インターフェースの信号と電源の完全性などに関する様々な研究開発プロジェクトのリーダーを務める。複数の特許を保持し、これまでに多数の記事を執筆。現在は、ベースバンドから110GHz以上の範囲にわたるRFおよびミリ波シグナル・チェーンに関心を寄せる。

連絡先: erkan.acar@analog.com

David Ng

カリフォルニアのアナログ・デバイセズで電源システム・マネージャを務める。産業、航空宇宙、およびヘルスケア・アプリケーション向けの高性能ADC、DAC、トランシーバー、アンプ、その他のシグナル・チェーン・デバイス用電源ソリューションの開発を管理。LTM8000 μ Module[®]製品ラインを開発し、収益性の高い優秀な事業部門に育成。

連絡先: david.ng@analog.com

Sydney Wells

アナログ・デバイセズのフィールド開発ローテーション・プログラムに参加し、フィールド・アプリケーション・エンジニアのトレーニング中。2020年にコネチカット大学で電気工学の学士号を取得。以前はパワー・コンバータの評価、製造オートメーション、サプライヤ開発エンジニアリングを担当。電源および計測器に関心を寄せる。

連絡先: sydney.wells@analog.com

EngineerZone[®]

オンライン・サポート・コミュニティ

アナログ・デバイセズのオンライン・サポート・コミュニティに参加すれば、各種の分野を専門とする技術者との連携を図ることができます。難易度の高い設計上の問題について問い合わせを行ったり、FAQを参照したり、ディスカッションに参加したりすることが可能です。



Visit ez.analog.com

* 英語版技術記事は[こちら](#)よりご覧いただけます。