

ADCを利用する高精度の計測を低消費電力で実現する方法

著者：Thomas Brand、フィールド・アプリケーション・エンジニア

本稿では、A/Dコンバータ（ADC）を利用する高精度の計測アプリケーションを、低消費電力で実現する方法を紹介します。電気工学の分野では、標準的なアプリケーションとして計測処理が行われます。その種の処理では、センサーで取得した物理量に対応するアナログ信号をデジタル・データに変換するためにADCが使用されます。変換結果として得られたデータについては、更なる処理を加えるためにマイクロコントローラに転送されます。高精度のアプリケーションの場合、ADCとしては逐次比較（SAR）型またはシグマ・デルタ（ $\Sigma\Delta$ ）型の製品が使用されます。また、電力に関する要件が厳しいアプリケーションの場合、mW単位で消費電力の削減が求められます。

$\Sigma\Delta$ ADCを使用する場合の問題点

$\Sigma\Delta$ ADCは、SAR ADCに勝るいくつかの長所を備えています。1つは、一般的に非常に高い分解能を実現できることです。また、 $\Sigma\Delta$ ADC製品には、PGA（プログラマブル・ゲイン・アンプ）やGPIO（汎用入出力）も集積されていることが少なくありません。このような理由から、 $\Sigma\Delta$ ADCは、DC信号や周波数の低い信号を対象とする高精度のシグナル・コンディショニング/計測のアプリケーションに非常に適していると言えます。しかし、オーバーサンプリング・レートが高く、その値が固定であることから、 $\Sigma\Delta$ ADCでは消費電力が多くなる傾向があります。そのため、バッテリー駆動のアプリケーションに適用すると稼働時間が短くなってしまいます。

入力電圧がmVのレベルである場合には、ADCに入力する前に増幅しておく必要があります。その目的は、ADCの能力を最大限に活かせるようにすることです。例えば、センサーからの出力電圧が10mV程度である場合、PGAを備えるアナログ・フロント・エンド（AFE）を用意するべきです。仮に、ブリッジ回路をベースとするセンサーからの出力電圧が10mV程度で、 $\Sigma\Delta$ ADCにとって最適な入力電圧レベルが2.5Vであったとします。その場合、PGAのゲインとして250といった高い値が必要になります。しかし、そのような回路を設計した場合、ADCに入力

されるノイズも同じゲインで増幅されます。そうすると、たとえ分解能が24ビットの $\Sigma\Delta$ ADCを採用していたとしても、事実上の分解能が12ビット程度まで大きく低下してしまいます。ただ、現実のアプリケーションでは、ADCが出力できる全範囲のコードが必要になるわけではありません。また、ゲインの値をどれだけ高く設定しても、ある時点でダイナミック・レンジは改善されなくなります。なお、 $\Sigma\Delta$ ADCには、内部回路が複雑であることから、比較的価格が高めになるという欠点もあります。

SAR ADCと計装アンプを組み合わせる

ここでは、 $\Sigma\Delta$ ADCを使用する場合と同等の精度を得ることができ、費用対効果と効率に優れる代替策を紹介します。それは、SAR ADCに計装アンプを組み合わせるというものです（図1）。

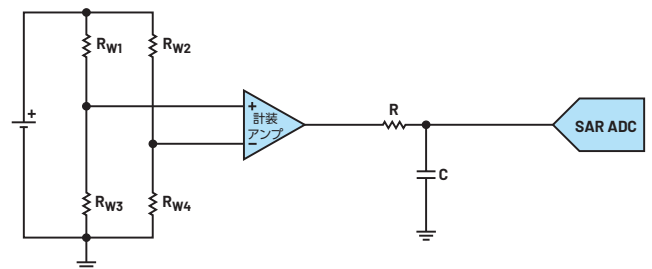


図1. SAR ADCと計装アンプを組み合わせた回路。
センサーに相当するブリッジ回路は簡略化して示してあります。

SAR ADCの内部で行われる処理は、データ・アクイジション・フェーズと変換フェーズの2つから成ります。データ・アクイジション・フェーズにおける消費電流は、基本的に多くはありません。また、大半のSAR ADC製品は、A/D変換処理を行う必要がない間はパワーダウンします。つまり、最も多くの電流を消費するのは変換フェーズです。消費電力は変換速度に依存し、サンプリング・レートに比例します。温度の測定など、測定の対象とする物理量の変化が緩やかなアプリケーション（応答性の低いアプリケーション）では、変換速度を下げた消費電流と電力損失を少なく抑えるべきです。

図2は、SAR ADCである「AD4003」を様々なサンプリング・レートで動作させた場合の電力損失について示したものです。サンプリング・レートが1kSPSの場合の電力損失は約10 μ Wに抑えられています。しかし、1MSPSになるとその値は10mWまで増加します。

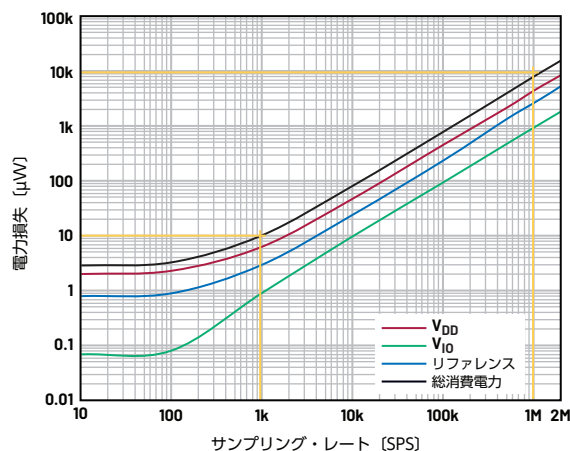


図2. AD4003における
サンプリング・レートと電力損失の関係

SAR ADCとは異なり、 $\Sigma\Delta$ ADCには、出力レートよりもはるかに高い内部発振周波数を使用してオーバーサンプリングを実行できるという長所があります。このことから、設計者には次の2つのうちどちらかを選択できるという柔軟性がもたらされます。1つは、ノイズ性能は重視せずに高速にサンプリングを実施するというものです。もう1つは、フィルタリングとノイズ・シェーピング（測定の対象範囲外の周波数帯域にノイズを追いやる処理）を強化してノイズ性能を高めつつ、低速でサンプリングを実施するというものです。これらの選択肢を活用することによって、アプリケーションの最適化を図ることができます。但し、 $\Sigma\Delta$ ADCを使用すると、SAR ADCを使用する場合よりも消費電力が多くなります。通常、 $\Sigma\Delta$ ADC製品のデータシートには、その有効分解能とノイズフリー分解能が記載されています。そのため、トレードオフについての比較は容易に実施できます。

まとめ

高精度の計測アプリケーションでは、 $\Sigma\Delta$ ADCとPGAの組み合わせも、SAR ADCと計装アンプの組み合わせもA/D変換を行うための有効な手段になり得ます。どちらのソリューションを採用した場合でも、同等の精度を得ることが可能です。但し、バッテリ駆動の計測アプリケーションなど、低消費電力であることが

求められるアプリケーションでは、SAR ADCと計装アンプの組み合わせの方が有利になることが多いでしょう。なぜなら、 $\Sigma\Delta$ ADCとPGAを組み合わせるよりも、消費電力とコストを抑えられるからです。また、ゲインの高いPGAを使用するとノイズも増幅されるので、計測性能が制限されてしまうケースは少なくありません。そこで、本稿ではSAR ADCを活用したソリューションの一例を紹介しました。なお、「AD7124-4/AD7124-8」など、 $\Sigma\Delta$ ADCには、PGAをはじめとする様々な回路を内蔵するより集積度の高いソリューションが数多く存在します。

著者について

Thomas Brandは、2015年10月に修士課程の一環としてアナログ・デバイセズのミュンヘン支社でキャリアをスタートさせました。2016年5月から2017年1月まで、アナログ・デバイセズにおいて、フィールド・アプリケーション・エンジニアを目指す人のための研修プログラムに参加。2017年2月にフィールド・アプリケーション・エンジニアとなり、主に産業分野の大口顧客を担当してきました。産業用イーサネットを専門としており、中欧における関連事業のサポートにも携わっています。ドイツのモースバッハにあるUniversity of Cooperative Education (UCE) で電気工学を専攻。その後、ドイツのコンスタンツ応用科学大学 大学院で国際営業を学び、修士号を取得しました。

EngineerZone®

オンライン・サポート・コミュニティ

アナログ・デバイセズのオンライン・サポート・コミュニティに参加すれば、各種の分野を専門とする技術者との連携を図ることができます。難易度の高い設計上の問題について問い合わせを行ったり、FAQを参照したり、ディスカッションに参加したりすることが可能です。



Visit ez.analog.com

*英語版技術記事は[こちら](#)よりご覧いただけます。