

電源回路で使用する出力コンデンサの数とサイズの削減方法

著者 : Frederik Dostal、フィールド・アプリケーション・エンジニア

電源回路の出力コンデンサとしては、100nF～100μFのセラミック・コンデンサがよく使用されます。ただ、そうしたコンデンサには、価格が高く、サイズが大きいという欠点があります。また、供給の面でボトルネックが生じると、入手が困難になってしまう可能性もあります。このような背景から、電源回路で使用する出力コンデンサについては、その数とサイズ（容量値）をどうすれば最小化できるのかということが常に問題になります。

出力コンデンサの影響

電源回路において、出力コンデンサは2つの重要な影響をもたらします。1つは出力電圧リップルに対する影響、もう1つは負荷トランジェントの後の出力電圧に対する影響です。

出力コンデンサは、電源の出力部に配置されます。しかし、電力の供給先となるFPGAなどの電氣的負荷（電力を消費するもの）には、多くの場合、ある程度の入力コンデンサを付加することが求められます。図1は、電源と負荷（FPGA）の間に配置される一般的な回路を示したものです。この例では、スイッチング・レギュレータIC「LTC3311」によってFPGAに給電します。プリント基板において、電力の生成個所と消費個所の物理的な距離が非常に近い場合、どれが電源の出力コンデンサでどれが負荷の入力コンデンサなのかという区別があいまいになります。通常、その区別は一定の距離をとって物理的に分離することで行われますが、その結果として、給電に大きな影響を及ぼす寄生インダクタンス L_{layout} が形成されます。

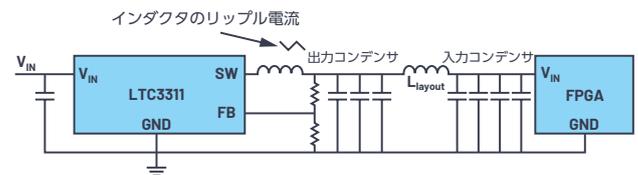


図1. 電源と負荷の間に配置される回路。この例では、LTC3311とFPGAを接続しています。前者には出力コンデンサ、後者には入力コンデンサが付加されています。

降圧スイッチング・レギュレータ（DC/DCコンバータ）の電圧リップルは、出力部に付加されたコンデンサの構成によって決まります。経験則として、出力電圧のリップルは、インダクタのリップル電流と出力コンデンサのインピーダンスの積で決まります（以下参照）。

$$V_{\Delta} = I_{L\Delta} \times Z_{Cout} \quad (1)$$

このインピーダンス Z_{Cout} は、特定の数/サイズのコンデンサに加え、等価直列抵抗（ESR）、等価直列インダクタンス（ESL）で構成されます。出力コンデンサとして1つのコンデンサを使用している場合、上の式によって計算を行うのは非常に容易です。しかし、複数のコンデンサが並列に接続され、レイアウトに起因する直列インダクタンス L_{layout} が生じるような複雑な状況では、上式による計算はそれほど容易ではありません。そのような場合には、LTspice®のようなシミュレーション・ツールを利用するとよいでしょう。



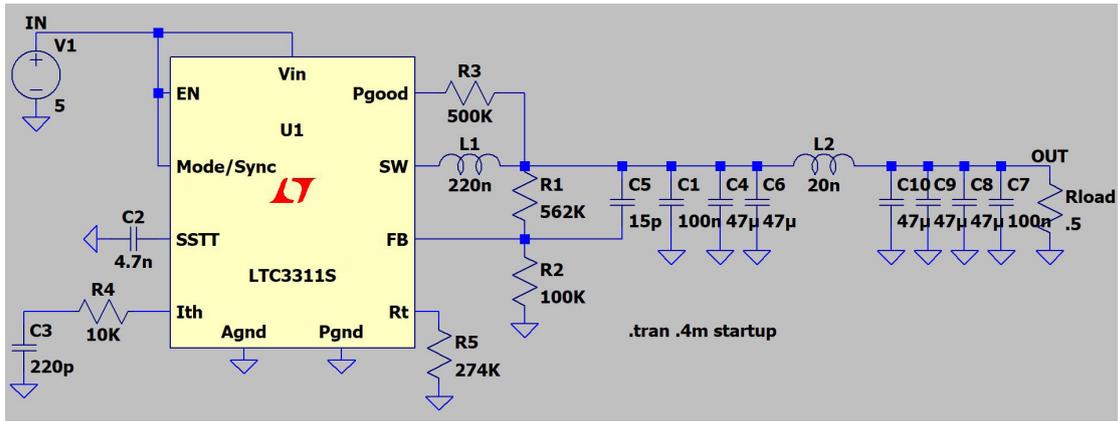


図2. LTspice用の回路図。図1の回路に対応しています。
これにより、出力コンデンサの数（値）やESR、ESLの影響について評価することができます。

図2の回路図は、図1の状況をLTspice上で表現したものです。個々のコンデンサには、ESRとESLを加味した異なる値を割り当てることができます。また、想定される基板レイアウトの影響（例えば L_{layout} ）についても考慮に入れられます。そうした設定を行った上で、スイッチング・レギュレータの出力部と負荷の入力部における電圧リップルをシミュレーションで確認します。

出力コンデンサは、負荷トランジェントの後の出力電圧オフセットにも影響を与えます。その影響についても、LTspiceでシミュレーションすることが可能です。その際には、一定の範囲内で、電源の制御ループの制御速度と出力コンデンサのインピーダンスの間には相関関係があることに注意しなければなりません。出力コンデンサは、負荷トランジェントの後に、定められた出力制御ウィンドウの範囲内に変動をとどめる役割を果たします。電源の制御ループが高速であるほど、必要な出力コンデンサの数を減らすことができます。

なお、「LTC3311-1」は、適応電圧ポジショニング（AVP：Adaptive Voltage Positioning）を実施できるという重要な特徴を備えています。AVPでは、入力誤差電圧の許容範囲を利用することにより、ループの帯域幅を拡張することができます。これを利用すれば、出力コンデンサの数を更に減らすことができます。

AVPによって、出力電圧は低負荷時には少し高くなり、高負荷時には少し低くなります。負荷トランジェントが生じた場合、出力電圧の値は動的に変動しますが、出力電圧の変動分が許容範囲内に収まりやすくなります。

アナログ・デバイゼスは、電源回路の設計を支援するために、LTpowerCAD[®]を提供しています。これを使えば、制御ループに対してどのような最適化を施すことが可能で、出力コンデンサをどれだけ減らせるのかといったことを容易に確認できます。

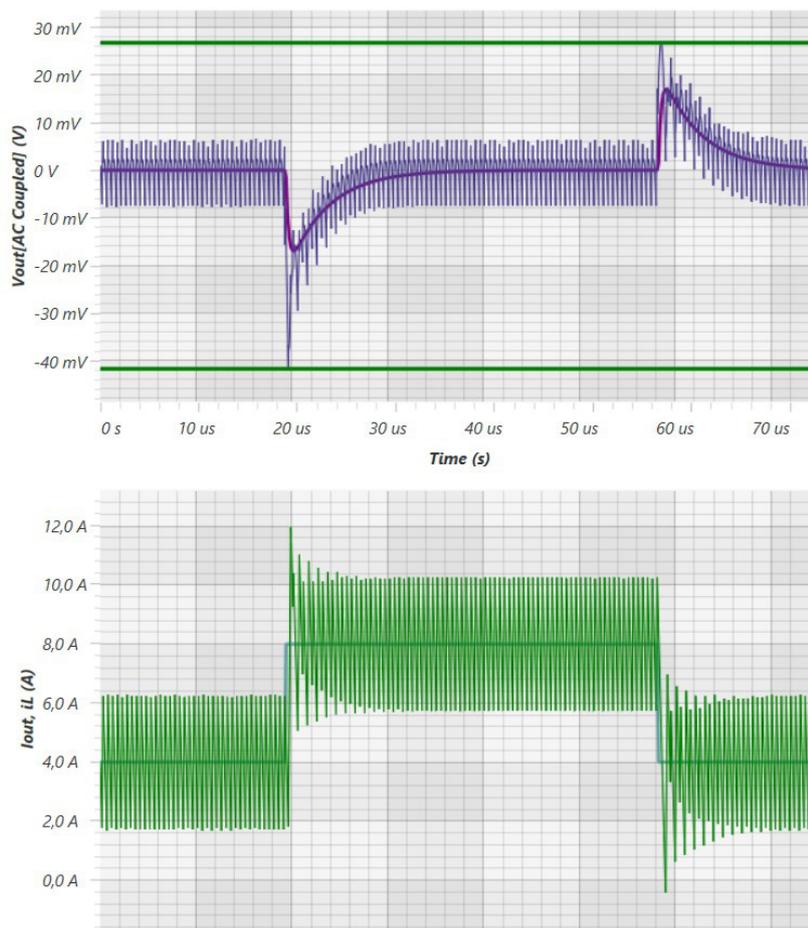


図3. LTpowerCADによるプロットの表示。同ツールを利用することにより、スイッチング・レギュレータの制御ループを最適化し、出力コンデンサの数を減らすことができます。

図3に示したプロットは、制御速度を計算するためのものです。負荷トランジェントの後に生じる電圧のオーバーシュートの計算値がプロットされています。様々な値の出力コンデンサに対し、スイッチング・レギュレータの制御ループの速度を調整することによって、最適化を図ることができます。

パラメータの適切な値が確認できたら、電源回路の出力コンデンサの数を減らすことができます。その結果、実装面積とコストの削減が可能になります。大きな効果につながるので、開発工程に上記の作業をぜひ組み込んでください。

著者について

Frederik Dostal (frederik.dostal@analog.com) は、アナログ・デバイセズのパワー・マネージメント・グループ（ミュンヘン）に所属するフィールド・アプリケーション・エンジニアです。2009年に入社しました。ドイツのエアランゲン・ニュルンベルク大学でマイクロエレクトロニクスについて学び、2001年からパワー・マネージメント分野の業務に携わっています。アリゾナ州フェニックスで4年間にわたってスイッチング電源を担当。それ以外にも、多様なアプリケーション分野の業務に従事してきました。

EngineerZone®

オンライン・サポート・コミュニティ

アナログ・デバイセズのオンライン・サポート・コミュニティに参加すれば、各種の分野を専門とする技術者との連携を図ることができます。難易度の高い設計上の問題について問い合わせを行ったり、FAQを参照したり、ディスカッションに参加したりすることが可能です。



Visit ez.analog.com

*英語版技術記事は[こちら](#)よりご覧いただけます。