

RFシステムのGSPS ADCに関する検討

Wyatt Taylor、フィールド・アプリケーション・エンジニア

概要

次世代無線プラットフォームはダイレクトRFサンプリング・アーキテクチャへと向かう傾向にあり、そのペースは増えています。このアーキテクチャは無線機のサイズ、重量、消費電力（SWaP）を大幅に減らすことができますが、データ・コンバータをベースバンド・デバイスとしてではなく、RFデバイスとしてシミュレートする必要があるという新たな課題ももたらします。本稿では、RFシステムのGSPS ADCを分析する方法を紹介します。

はじめに

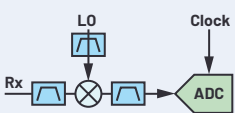
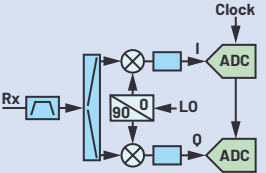
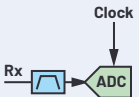
A/Dコンバータ（ADC）のサンプル・レートは過去20年で信じ難いほどの進歩を見せ、2000年には100MSPS以下でも最先端技術と呼ばれていたものが、現在のデータ・コンバータの多くは10GSPS以上でサンプリングを行うまでになっています。ADCのサンプル・レートが増加したのと同様に、データ・コンバータがデジタル化できる入力周波数と瞬時帯域幅も同様に増加しています。この周波数の増加によって、表1に示すようにGSPS ADC

のヘテロダイン処理段をなくし、データ・コンバータをRFアンテナに近い位置にすることが可能になりました。更にこれは、ヘテロダイン段が不要なダイレクトRFサンプリング・アーキテクチャを可能にします。ADCの動作はミキサー、アンプ、スイッチといった従来のRFデバイスの動作とは異なるので、このような移行はシステム・エンジニアやRFエンジニアにいくつかの課題をもたらす可能性があります。本稿では、GSPS ADCのRFに関わる3つの重要な側面、すなわちダイナミック・レンジ、スプリアス・プランニング、およびノイズ性能について解説します。

ADCのダイナミック・レンジ

レシーバー・ダイナミック・レンジは広く使われている性能指標で、これは、非常に大きい信号が存在する中で、同時にどれだけ小さい信号を受信できるかを示します。従来のヘテロダイン・レシーバーでは、通常、ダイナミック・レンジは非線形RFデバイス（多くの場合はミキサー）によって制限されます。互いに組み合わせることによってダイナミック・レンジに関する情報を得ることができる2つの重要な性能指標が、ノイズ指数（NF）と入

表1. レシーバー・アーキテクチャ¹

タイプ	構成	メリット	課題
ヘテロダイン		▶ 実績と信頼性 ▶ 高性能 ▶ 最適スプリアス・ノイズ ▶ 高ダイナミック・レンジ ▶ EMI耐性	▶ SWaP ▶ 多数のフィルタ
ダイレクト・コンバージョン		▶ 最大ADC帯域幅 ▶ 最もシンプルな広帯域オプション	▶ イメージ除去 ▪ I/Qバランス ▶ 帯域内IF高調波 ▶ LO放射 ▶ EMI耐性 (IP2) ▶ DCおよび1/fノイズ
ダイレクト・サンプリング		▶ ミキシングなし ▶ LバンドとSバンドに有効	▶ ADC入力帯域幅 ▶ ゲインが周波数域内に分散されない

力3次インターセプト・ポイント（IIP3）です。NFは小さい信号の受信能力に関する情報を提供し、IIP3は大きい信号の処理上限に関する情報を提供します。

GSPS ADCの仕様表にはNFもIIP3も示されていないことが少なくありませんが、これらのパラメータを導き出すための情報は含まれています。まず、ノイズ指数を考えます。ほとんどの場合、ADCのデータシートにはこれらの仕様と対応する単位が示されています（表2を参照）。

表2. CLOAD(MAX)用に推奨されるCTMR

仕様	単位
フルスケール(FS)入力電圧	V p-p
入力インピーダンス(R_{IN})	Ω
ノイズ・スペクトル密度(NSD)	dBFS/Hz

ノイズ指数（NF）の計算

これら3つのパラメータからGSPS ADCのNFを計算することができます。まず、フルスケール入力電圧をVp-pからdBmに変換する必要があります。

$$FS_{dBm} = 10 \log_{10} \left(\frac{FS V_{pp}^2}{R_{IN} \times 1 \text{ mW} \times 2\sqrt{2}} \right) \tag{1}$$

次に、ノイズ・スペクトル密度（NSD）をdBFS/HzパラメータからdBm/Hzパラメータに変換する必要があります。

$$NSD_{dBm/Hz} = FS_{dBm} + NSD_{dBFS/Hz} \tag{2}$$

最後にdBm/Hz単位のNSDを熱ノイズ・フロアと比較して、GSPS ADCのNFを計算します。

$$NF = NSD_{dBm/Hz} - (-174 \text{ dBm/Hz}) \tag{3}$$

入力3次インターセプト・ポイント（IIP3）の計算

GSPS ADCのIIP3の計算も同様にシンプルです。ADCのデータシートには、表3に示すパラメータとその単位が記載されているはずです。

表3. IMD3の仕様

仕様	単位
IMD3入力電力(P_{IN})	dBFS
IMD3レベル	dBc

IIP3を計算するには最初に入力トーンをdBmに変換する必要がありますが、その後の計算は簡単です。

$$P_{IN,dBm} = FS_{dBm} + P_{IN,dBFS} \tag{4}$$

$$IIP3_{dBm} = P_{IN,dBm} + \frac{IMD3}{2} \tag{5}$$

式4と式5を使って、データシートに仕様規定されたデータ・コンバータ中心のパラメータを、システムやRF設計エンジニア向けのRFパラメータに変換することができます。式4と式5を使った計算例を本稿の最後に示します。

スプリアス・プランニング

GSPS ADCにおいて一般的に誤解されているもう1つの概念が、大きいスプリアス成分の発生源とそのプランニングです。従来のヘテロダイン・レシーバーで最も一般的なスプリアス信号源がミキサー・スプリアス、具体的に言うとM×Nミキサー・スプリアスです。RFおよびシステム設計には、これらのミキサー・スプリアスを減らすためのスプリアス・テーブル、周波数プランニング、フィルタ手法が含まれます。ダイレクトRFサンプリング・システムにはミキサーがないので、M×Nスプリアスは存在しません。代わりに、データ・コンバータ自体が最も大きなスプリアス発生源となるので、それらのアーチファクトについてよく理解する必要があります。

ヘテロダイン・レシーバーでは、レシーバー・チャンネルに必要とされる瞬時帯域幅の条件を満たすために、データ・コンバータのサンプル・レートを十分に高い値に設定します。その値は帯域幅の2.5倍程度とするのが一般的です。ダイレクトRFレシーバーでは、データ・コンバータのサンプル・レートを、瞬時帯域幅が必要とする値より数桁大きい値にすることもあります。これはオーバーサンプリングと呼ばれ、スプリアスとノイズ両方のプランニングに大きく影響します。

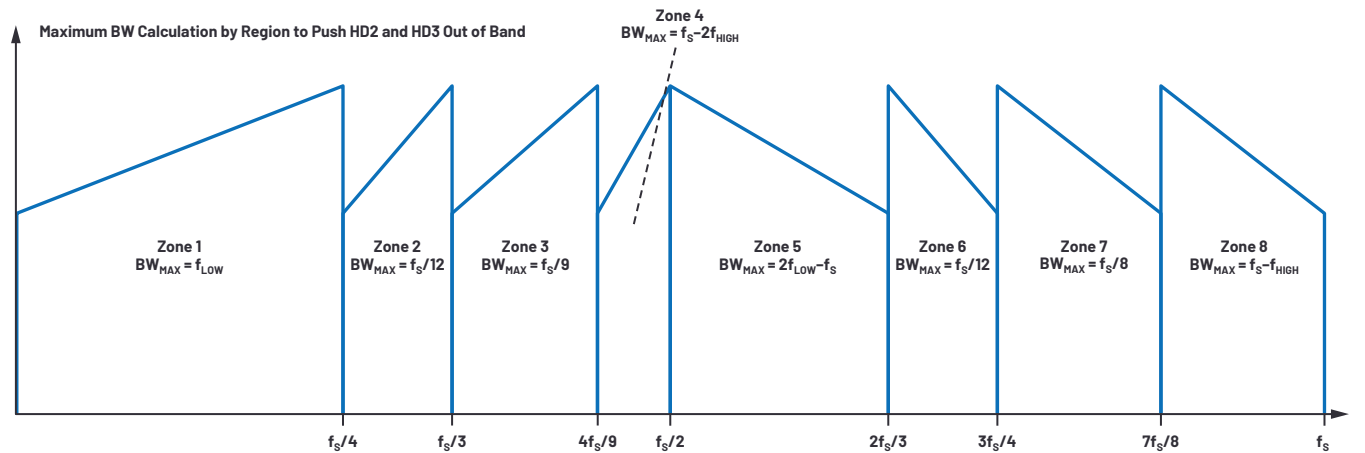


図1. ダイレクトRFサンプリングADCのHD2ゾーンとHD3ゾーン

ダイレクトRF サンプリング・アーキテクチャで問題となるスプリアス信号の中で最も大きなものが、2次高調波歪み (HD2) と3次高調波歪み (HD3) の2つです。これらのスプリアスはADCの1つのナイキスト・ゾーン内で発生したり、隣接するナイキスト・ゾーンをエイリアシングして (折り返して) 必要帯域に戻ってきたりすることがあります。この概念を2つの例で示します。サンプル・レート6GSPSの高速ADCの第1ナイキスト・ゾーンはDC~3GHz、第2ナイキスト・ゾーンは3GHz~6GHzです。搬送波周波数800MHzの入力サイン波では1.6GHzにHD2成分が発生し、2.4GHzでHD3成分が発生します。この場合、入力トーン、HD2、HD3はすべて同じナイキスト・ゾーン内になります。もう1つの例では搬送波周波数を800MHzから1.8GHzに上げます。この場合はHD2成分が3.6GHz、HD3成分が5.4GHzで発生し、どちらも第2ナイキスト・ゾーン内になります。これらのHD2成分は2.4GHzで第1ナイキスト・ゾーンにエイリアシングし、HD3成分は600MHzでエイリアシングします。第1ナイキスト・ゾーンのHD2成分エイリアスは2.4GHzで発生し、第1ナイキスト・ゾーンのHD3成分エイリアスは600MHzで発生します。2番目の例で興味深い点は、HD2成分とHD3成分が必要なトーンの上に発生していることです。ダイレクトRF サンプリング・アーキテクチャとエンジニアにとって、この周波数プランニングを最適化することは極めて重要です。

一般的な疑問は、「最大のスプリアス・フリー・ダイナミック・レンジ (SFDR) でどれだけの瞬時帯域幅を実現できるか」ということです。ダイレクトRF サンプリング・アーキテクチャの場合、この疑問は「HD2、HD3、およびそのエイリアス成分を回避しながら、どれだけの瞬時帯域幅を実現できるか」と言い換えることができます。その答えは入力周波数によって変化するので、この疑問の分析は複雑です。アナログ・デバイセズの[周波数折り返しツール](#)のように、発生し得るスプリアスをエンジニアが理解するための助けとなるツールがありますが、[図1](#)に示すプロットは第1および第2ナイキスト・ゾーンの包括的な概要に過ぎません。

帯域幅プランニングには8つのゾーンがあり、各ゾーンのM×2分周境界とN×3分周境界にバリアがあります。このように、スプリアス・プランニングにはミキサーの場合と似た部分があります。1つのゾーン内では、[図](#)に記載されたBW_{MAX}がそのゾーン内で実現可能な最大の瞬時帯域幅ですが、その最大値に達しない搬送波周波数と帯域幅の組み合わせが生じます。このチャートは、RFおよびシステムのエンジニアが、整合性の取れた形で最適なサンプル・レート、搬送波周波数、帯域幅を決定し、最大限のレシーバー性能を実現できるようにすることを意図したものです。HD2とHD3を回避できるような形でこれらのパラメータの組み合わせを選択すれば、最大のスプリアスはデータ・コンバータ内のクロック、消費電力、または絶縁の影響で決まりますが、通常、それらのスプリアス信号はHD2より20dB低い値になります。この最適化は、レシーバーのSFDR性能を大幅に改善することを可能にします。

ノイズ性能

以上に述べたように、オーバーサンプリングはスプリアス・プランニングにとって重要ですが、ノイズ性能にとっても同様に重要です。ADCのサンプリング・レートが必要な帯域幅にうまく一致しているヘテロダイン・レシーバーでは、データ・コンバータのノイズ性能がレシーバーのノイズ性能に直接影響します。多くの場合、このノイズ性能はS/N比 (SNR) として仕様に規定されています。他の重要なノイズ仕様がNSDで、これについては「ノイズ指数 (NF) の計算」のセクションで説明しました。S/N比とNSDの関係は次式で表されます。

$$SNR_{dBFS} = abs(NSD_{dBFS/Hz}) - 10 \log_{10} \left(\frac{ADC_Sample_Rate}{2} \right) \quad (6)$$

NSD性能が向上するとS/N比も向上します。オーバーサンプリングを行うダイレクトRF サンプリング・アーキテクチャでは、データ・コンバータのノイズがレシーバーのノイズ性能に直接影響することはありません。オーバーサンプリング比についても考慮する必要があります。オーバーサンプリング・レシーバーに必要な瞬時帯域幅を実現するには、デジタル化した信号をデシメーション・フィルタに通す必要があります。多くの場合、これらのデシメーション・フィルタはハーフバンド・フィルタまたはサードバンド・フィルタですが、他の次数を取ることも可能です。デシメーション・フィルタ自体が慎重に設計されたものである限り、それらのフィルタはほぼノイズなしで帯域幅を削減できますが、これはシステムのノイズ性能にとって非常に重要です。レシーバーの全体的なデシメーション・レシオは、すべてのデシメーション・フィルタの値をかけ合わせた値になります。例えば、レシーバーが4個のハーフバンド・フィルタをカスケード接続で使用している場合、全体としてのデシメーション・レシオは2×2×2×2 = 16です。デシメーションを考慮してS/N比の式を再度示すと、次のようになります。

$$SNR_{dBFS} = abs(NSD_{dBFS/Hz}) - 10 \log_{10} \left(\frac{ADC_Sample_Rate}{2 \times Decimation} \right) \quad (7)$$

所定のサンプル・レートにおけるADCのNSDは固定されます。したがって、デシメーションを増大させてもNSDは一定ですが、レシーバーの帯域内S/N比は大きくなります。理想的なデシメーション・フィルタの場合、このことは、オーバーサンプリングを行うダイレクトRF サンプリング・アーキテクチャでは、デシメーション・レシオを2倍にするとS/N比も3dB増加することを意味します。実際のデシメーション・フィルタではノイズによる一定の性能低下がありますが、多くの場合、これはフィルタあたり1/10dB未満です。[式7](#)の例によると、合計デシメーション・レシオ16でレシーバーS/N比は12dB向上します。これは非常に大きな改善です。

総括

以上に述べた3つの概念は相互に作用し合うものであり、これは例を挙げることで一番よく理解できます。AD9082は最先端のダイレクトRFサンプリング・トランシーバーで、2個の6GSPS ADCと4個の12GSPS D/Aコンバータ（DAC）を内蔵しています。この分析ではADCだけに注目します。RFとシステム的设计者にとって重要な性能パラメータをデータシートから抜き出して表4に示します。

表 4. 仕様例

仕様	値	単位
サンプル・レート	6	GSPS
フルスケール(FS)入力電圧	1.475	V p-p
入力インピーダンス (R _{IN})	100	Ω
ノイズ・スペクトル密度 (NSD)	-153	dBFS/Hz
IMD3入力電力(P _{IN})	-7	dBFS
IMD3レベル	-77*	dBc

*データシートの仕様は-7dBFS入力時に-84dBFSで、これは-77dBcに相当します。

本稿で扱う重要なRFパラメータの計算を以下に示します。

$$FS_{dBm} = 10 \log_{10} \left(\frac{FS_{Vpp}^2}{R_{IN} \times 1 \text{ mW} \times 2\sqrt{2}} \right) = 4.3 \text{ dBm}$$

$$NSD_{dBm/Hz} = 4.3 \text{ dBm} - 153 \text{ dBFS/Hz} = -148.7 \text{ dBm/Hz}$$

$$NF = NSD_{dBm/Hz} - (-174 \text{ dBm/Hz}) = 25.3 \text{ dB}$$

(8)

$$IIP3_{dBm} = P_{IN,dBm} + \frac{IMD3}{2} = 35.8 \text{ dBm}$$

AD9082のIIP3は、このデバイスのNFより10dB大きくなります。これはダイナミック・レンジの非常に重要な側面で、このデバイスがかなり大きい干渉信号に耐えられる一方で、比較的小さい必要信号を検出できることを示しています。参考までに、多くの高性能ミキサーは10dB程度のNFと20dBmを超えるIIP3を備えており、これら2つの仕様値の間には10dB以上の開きがあります。

スプリアスとノイズのプランニングにおいて、これらのグラフを同時に示すことは意味があります。1.2GHzのシングルトーン入力に対するAD9082のSFDRとNRのプロットを図2に示します。

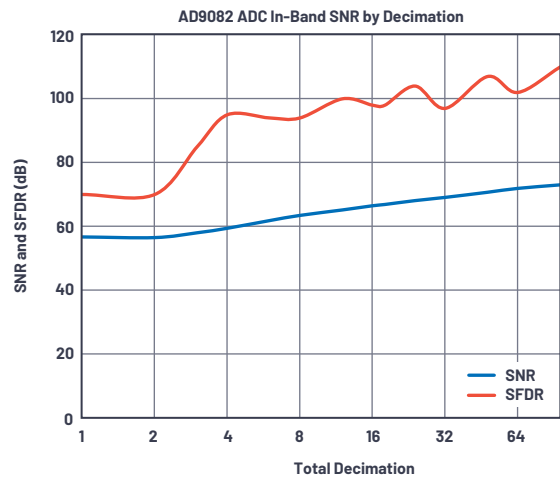


図2 AD9082のS/N比およびSFDR測定値とデシメーションの関係

図には、デシメーション・レシオが大きくなるとSFDRとS/N比両方の性能が向上することが示されています。SFDRは、HD2成分をフィルタで除去することによって向上します。デシメーション・レシオを2×から4×に上げると、HD2成分が帯域外となってデジタル的に除去されます。8×から16×のデシメーション・レシオでは、HD3成分が帯域外となってデジタル的に除去されます。8×を超えるすべてのデシメーション設定では、AD9082のSFDRはおよそ100dB以上になります。最初と最後のデータ・ポイントのFFTには、この性能向上が示されています。適切な周波数プランニングを行えば、HD2、HD3、およびその他のスプリアス成分が1.2GHzにおける必要トーンの帯域外となり、必要瞬時帯域内のSFDRが向上します。

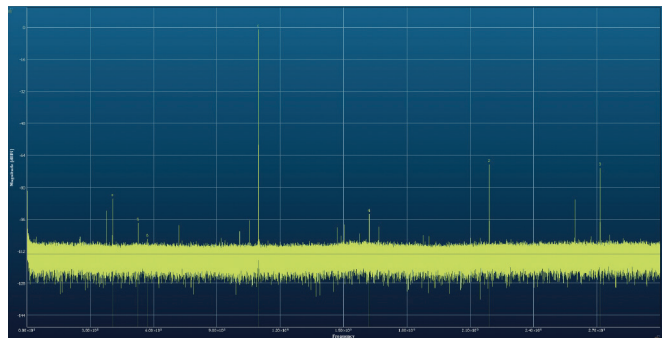


図3 デシメーションを行わない場合のAD9082。
測定S/N比は56.4dBFS、測定SFDRは67dBc。

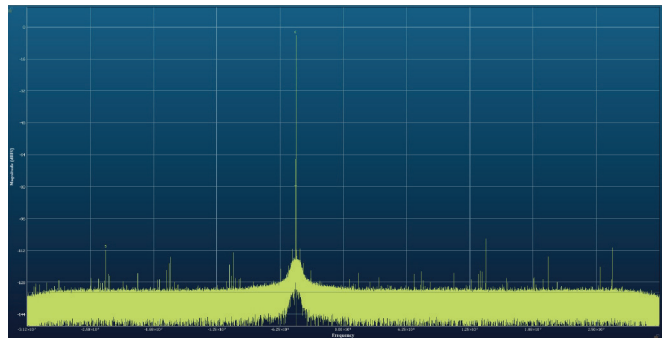


図4 デシメーションを96×に設定した場合のAD9082。
測定S/N比は72.8dBFS、測定SFDRは105dBc。

デシメーション・フィルタはレシーバー・チェーンの積分ノイズの量を減らすので、S/N比の改善はより直線的なものになります。デシメーションなしでのS/N比は56.4dBFS、8×デシメーションでのS/N比は63.5dBFS、96×デシメーションでのS/N比は72.8dBFSです。比較基準として例を挙げると、AD9467やLTC2208といったクラス最高のデータ・コンバータ性能を持つ約100MSPSのデバイスでは、S/N比が75dB、SFDRが100dBcです。ヘテロダイン・シグナル・チェーンではこのクラスの性能が長く必要とされており、AD9467などのADCが広く使われていました。AD9082はヘテロダイン・シグナル・チェーンと同じノイズとダイナミック・レンジを実現しながら、そのサイズ、重量、消費電力、コストを大幅に削減できるだけでなく、必要に応じてはるかに広い瞬時帯域幅を実現することも可能です。

まとめ

ダイレクトRFサンプリング・アーキテクチャは、他のどのアーキテクチャよりもはるかに豊富な設計トレードオフをRFおよびシステムの設計者に提供します。ただし、トレードオフの選択肢が豊富な一方で、サンプル・レート、帯域幅、ダイナミック・レンジ、スプリアス、ノイズなどについて難しい決定をしなければならない点も複数存在します。しかし、最新のダイレクトRFサンプリング・デバイスを使用すれば、様々な課題に挑戦できます。本稿の例に示したように、AD9082は様々なモードにプログラムすることができます。広帯域モードのAD9082は約56dBFSのS/N比と約70dBcのSFDRを実現でき、ソフトウェアを使って狭帯域モードに構成し直せば、約73dBFSのS/N比と約105dBcのSFDRを実現できます。広帯域モードと狭帯域モードを選べる柔軟性を備えながら、どちらのモードでもクラス最高の性能を実現できるのは、AD9082のようなデバイスに特有のものです。この場合、これらのダイレクトRFサンプリング・トランシーバーを設計するエンジニアリング・チームには、無線設計を最適化しながらレシーバー設計の多くの側面を考慮することも求められます。

参考資料

1 Peter Delos. 「広帯域RFレシーバー・アーキテクチャ・オプションの検討」 アナログ・デバイセズ、2017年2月

著者について

Wyatt Taylor

ノースカロライナ州グリーンズボロにあるアナログ・デバイセズのマルチマーケット・プラットフォーム・グループ(MPG)のマーケティング・ディレクタ。専門は、高速データ・コンバータ、RFトランシーバー、小型マイクロ波設計、ソフトウェア無線(SDR)。過去にはアナログ・デバイセズの航空宇宙および防衛チームのシステム・エンジニアリング・マネージャのほか、メリーランド地区にあるタレス・コミュニケーションズやデジタル・レシーバー・テクノロジー社のRF設計エンジニアを努めた経験を持つ。バージニア州ブラックスバーグのバージニア工科大学で2006年にM.S.E.E.を、2005年にB.S.E.E.を取得。

連絡先: wyatt.taylor@analog.com

EngineerZone®

オンライン・サポート・コミュニティ

アナログ・デバイセズのオンライン・サポート・コミュニティに参加すれば、各種の分野を専門とする技術者との連携を図ることができます。難易度の高い設計上の問題について問い合わせを行ったり、FAQを参照したり、ディスカッションに参加したりすることが可能です。



Visit ez.analog.com

* 英語版技術記事は [こちら](#) よりご覧いただけます。