

🖂 Email

# XバンドおよびKuバンド用 小型フォーム・ファクタ無線の設計

著者: Brad Hall、Wyatt Taylor Analog Devices, Inc.

#### 要約

衛星通信、レーダー、EW/SIGINT分野に使用される航空宇宙 および防衛用の電子機器の多くは、長い間XバンドとKuバン ドの一部あるいは全範囲へのアクセスを必要としてきまし た。これらのアプリケーションは、無人航空機(UAV)や携帯 無線機のような、よりポータブルなプラットフォームへ移行し つつあるため、非常に高い性能レベルを維持しながら、Xお よびKuバンドで動作する、小型フォーム・ファクタで低消費 電力の新しい無線設計を開発することが極めて重要です。 この記事では、システムの仕様に影響を与えることなく、レシ ーバーとトランスミッタ両方のサイズ、重量、消費電力、そし てコストを大幅に削減する高周波数IFアーキテクチャの概 要を示します。結果として得られるプラットフォームは既存の 無線設計よりも高いモジュール性を有し、柔軟で、ソフトウェ ア定義部分の多いものとなります。

#### はじめに

近年のRFシステムには、周波数範囲の拡大とサイズの小型化と 同時に、より広い帯域幅で、より高性能、低消費電力であるこ とが求められるようになっています。この傾向が技術革新の原 動力となり、従来を上回るRFコンポーネントの統合が可能に なってきました。この傾向を促進している要素は数多くありま す。

衛星通信システムでは、まとめると1日あたりテラバイト単位 にも及ぶ量のデータの送受信に対応するためには、最大4Gbps のデータ・レートが必要と見込まれています。この要求が、Ku バンドとKaバンドで動作するシステムの実現に向けた取り組み を加速させています。これは、この周波数帯では広い帯域幅と 高いデータ・レートを実現しやすい、という事実によります。 このような需要は、チャンネル密度が高くなり、チャンネルあたりの帯域幅が広がることを意味します。

in Share on LinkedIn

性能向上が求められるもう1つの分野は、EWと信号インテリジ ェンス (SIGINT)です。このようなシステムのスキャン・レート は増大し続けており、迅速に調整できるPLLと広い帯域幅をカ バーするシステムの必要性が増しています。さらなる小型化、 軽量化、低消費電力(SWaP)、そしてより高集積のシステムへ の取り組みは、現場でのハンドヘルド・デバイスの使用や、大 型の固定システムでのチャンネル密度増大に対する強い要求か ら生じたものです。

フェーズド・アレイの進歩は、RFシステムを1個のチップに集 積化できたことも貢献しています。集積化によるトランシーバ ーの小型化が進むのに伴い、トランシーバー専用のアンテナ素 子を組み込めるようになり、更にそれによって、アナログ・ビ ームフォーミングからデジタル・ビームフォーミングへの移行 が可能になりました。デジタル・ビームフォーミングでは、1 つのアレイから同時に複数のビームを追跡することができま す。フェーズド・アレイ・システムには、気象レーダー、EW アプリケーション、指向性通信など、無数のアプリケーション があります。比較的低い周波数の信号環境が非常に混雑したも のとなっていることから、これらのアプリケーションの多くで は、より高い周波数への移行が避けられない状況になっていま す。

本稿では、AD9371をIFレシーバーおよびトランスミッタとして 使用することを基本とする高集積アーキテクチャを使用してこ れらの課題に対処し、IF段のすべてとその関連コンポーネント をなくすことを可能にします。ここでは、従来型システムとこ こで提案するアーキテクチャの比較、および標準のプロセスを 通じてこのアーキテクチャを実装する方法を例を用いて説明し ます。特に、集積化トランシーバーを使用することによって、 標準的なスーパーへテロダイン型トランシーバーでは望めな い、かなり高度な周波数プランニングが可能になります。



図1. 従来のスーパーヘテロダイン方式によるXおよびKuバンドの受信および送信シグナル・チェーン。

スーパーヘテロダイン・アーキテクチャの概要

スーパーヘテロダイン・アーキテクチャは高い性能を実現で きることから、長年にわたり最良のアーキテクチャと見なさ れてきました。通常、スーパーヘテロダイン・アーキテクチャ は、A/Dコンバータ(ADC)への入力を生成する1つまたは2つの ミキシング段で構成されます。

代表的なスーパーヘテロダイン・トランシーバー・アーキテ クチャを図1に示します。最初の変換段は、入力RF周波数を帯 域外スペクトラムにアップコンバートまたはダウンコンバート します。最初のIF(中間周波数)の値は、周波数とスプリアスの プランニング、およびミキサーの性能とRFフロント・エンド に使用できるフィルタによって決まります。更にこの最初のIF は、ADCがデジタル変換できるように、より低い周波数に変換 されます。ADCの能力は素晴らしい進歩を遂げ、より高い帯域 幅を処理できるようになりましたが、現時点で最適性能を得る ことのできる上限は約2GHzです。これよりも高い入力周波数 では、性能と入力周波数のトレードオフを考える必要がありま す。また、入力レートを高くするには高いクロックレートが必 要になり、それによって消費電力が増大するという事実も考慮 しなければなりません。

ミキサーの他にもフィルタ、アンプ、ステップ減衰器がありま す。フィルタは、不要な帯域外(Out of Band:OOB)信号を除去 するために使われます。これらの信号を抑制しないと、スプリ アスが発生して目的の信号に重なり、復調が非常に困難になる か、まったく不可能になるおそれがあります。アンプはシステ ムのノイズ指数とゲインを設定し、小信号を受信するために適 切な感度を提供しますが、ADCが過飽和になるほどの高い感度 ではありません。

注意すべきもう1つの点は、このアーキテクチャでは、ADCの アンチエイリアシングに関する厳しいフィルタリング条件を満 たすために、多くの場合は表面弾性波(SAW)フィルタが必要に なるということです。SAWフィルタはロールオフが急峻で、こ れらの条件を満たすことができます。ただし、同時にかなりの 遅延とリップルが発生します。

Xバンドのスーパーヘテロダイン・レシーバーの周波数プラ ンの一例を図2に示します。このレシーバーでは、8GHzから 12GHzまでの周波数を、帯域幅200MHzで受信することが求め られます。調整可能なローカル発振器(LO)を使って必要なスペ クトラムをミキシングし、5.4GHzのIFを生成します。更にこの 5.4GHzのIFを5GHzのLOとミキシングして、最終的に400MHzの IFを生成します。最終的なIFの範囲は300MHz~500MHzで、こ れは多くのADCが良好に動作する周波数範囲です。



図 2. Xバンド・レシーバーの周波数プラン例

## レシーバーの仕様-重要な点

よく知られたゲイン、ノイズ指数、3次インターセプト・ポイ ントなどの仕様に加えて、あらゆるレシーバー・アーキテクチ ャの周波数プランニングに影響する代表的な仕様として、イメ ージ除去、IF除去、自己生成スプリアス、LO放射などがありま す。

- ▶ イメージ・スプリアス―LOと組み合わされてIF内にトーンを 生成する対象帯域外のRF。
- ▶ IFスプリアス―ミキサーの前にあるフィルタを通過して、IF 内にトーンとして出現するIF周波数のRF。
- ▶ LO放射—LOからレシーバー・チェーンの入力コネクタに漏 れ出すRF。LO放射は、受信のみの動作時でも検出すること ができます(図3参照)。
- 自己生成スプリアス―レシーバー内のクロックまたはローカ ル発振器のミキシングによって生じるIFのスプリアス。



図 3. フロント・エンドを通じて漏れ出すLO放射。

イメージ除去仕様は、第1および第2ミキシング段の両方に適用 されます。XバンドとKuバンドの代表的なアプリケーションで は、最初のミキシング段の中心を5GHz~10GHzの範囲のハイ IF付近に置くことができます。図4に示すように、イメージは Ftune + 2 × IFの範囲に発生するという事実により、ここでは ハイIFが望ましい選択です。IFが高いほど、イメージ・バンド の位置は更に遠くなります。このイメージ・バンドは、最初 のミキサーに達する前に除去する必要があります。そうしない と、この範囲内の帯域外エネルギーが最初のIFにスプリアスと して出現します。これが、通常2つの段が使われる主な理由の1 つです。ミキシング段を1つだけにすると、IFの範囲が数百MHz の場合、イメージ周波数をレシーバーのフロント・エンドで除 去することが非常に難しくなります。



図 4. IFへのイメージ・ミキシング。

最初のIFを2つめのIFにダウンコンバートする際には、2つめの ミキサーにもイメージ・バンドが存在します。2つめのIFは周波 数がより低いので(数百MHz~2GHzのどこか)、最初のIFフィル タのフィルタリング要件はかなり変化します。2つめのIFが数百 MHzという標準的なアプリケーションでは、高周波数の最初の IFでのフィルタリングが非常に難しくなる可能性があるので、 大きなカスタム・フィルタが必要です。多くの場合、これがシ ステム内で最も設計の難しいフィルタとなります。周波数が高 く、通常は除去が必要な範囲も狭いからです。

イメージ除去に加えて、ミキサーから受信入力コネクタへ戻る LO電力レベルも、フィルタで積極的に除去する必要がありま す。これは、放射された電力によってユーザを検知できないよ うにする役割を果たします。これを実現するために、LOはRFパ スバンドから十分に外れた位置に置き、適切なフィルタリング を行えるようにします。

#### ハイIFアーキテクチャの導入

最新の集積化トランシーバー製品には、2つの受信チャンネル と2つの送信チャンネルを持つ300MHz~6GHzのダイレクト・ コンバージョン・トランシーバーであるAD9371が使用されて います。受信および送信帯域幅は8MHz~100MHzの範囲で調 整可能で、周波数分割二重(FDD)動作または時分割二重(TDD) 動作用に構成可能です。このデバイスは12mm<sup>2</sup>のパッケージに 組み込まれており、TDDモードで約3W、FDDモードで約5Wの 電力を消費します。直交誤差補正(QEC)キャリブレーションの 進歩によって、75dB~80dBのイメージ除去が実現されていま す。



図 5. AD9371ダイレクト・コンバージョン・トランシーバーのブロック図

集積化トランシーバーICの性能向上は、新しい可能性を開きま した。AD9371には、2つめのミキサー、2つめのフィルタとア ンプ、可変減衰ADC、およびデジタル・フィルタリング機能と シグナル・チェーンのデシメーション機能が組み込まれていま す。このアーキテクチャでは、300MHz~6GHzの調整範囲を持 つAD9371を3GHz~6GHzの周波数に合わせて調整し、最初のIF を直接受信することができます(図6参照)。ゲインが16dB、NF が19dB、そして5.5GHzで40dBのOIP3性能を持つAD9371は、IF レシーバーとして理想的な仕様を備えています。

内蔵トランシーバーをIFレシーバーとして使用することで、ス ーパーヘテロダイン・レシーバーのようにイメージが2段目の ミキサーを通過してしまうおそれもなくなります。これは、最 初のIFストリップに必要とされるフィルタリングの必要性を大 幅に軽減します。ただし、トランシーバー内の二次的な影響に 対応するために、やはり何らかのフィルタリングを行う必要は あります。したがって最初のIFストリップでは、これらの影響 を排除するために、最初のIF周波数の2倍の周波数でフィルタリ ングを行う必要があります。しかしこれは、数百MHz近くにな ることもある2つ目のイメージとLOのフィルタリングよりは、 はるかに容易なタスクです。これらのフィルタリング条件に は、通常、低コストの市販LTCCフィルタで対処できます。

この設計はシステムに高いレベルの柔軟性も提供し、様々なア プリケーションに容易に再利用できます。柔軟性を提供してい る要因の1つが、IF周波数の選択です。IF選択に用いられる一般 的な経験則は、フロント・エンドのフィルタリング通過時の必 要スペクトラム帯域幅よりも1GHz~2GHz高い範囲から選択す る、という方法です。例えば、設計者の希望するフロント・エ ンド・フィルタ通過時のスペクトラム帯域幅が17GHz~21GHz の4GHzの場合は、5GHz(4GHzの必要帯域幅より1GHz高い値) にIFを設定します。これにより、フロント・エンドのフィルタ リングを実現可能なものとすることができます。必要な帯域幅 が2GHzだけの場合は、3GHzのIFを使用します。更に、AD9371 はソフトウェアによる定義が可能なので、コグニティブ無線ア プリケーションでは別途処理を行うことなくIFを容易に変更で き、ブロッキング信号も検出時点でこれを回避することができ ます。AD9371の帯域幅は8MHzから100MHzまで容易に調整で きるので、対象信号付近での干渉を防ぐことができます。

ハイIFアーキテクチャの高い集積度により、レシーバーのシグ ナル・チェーンは、同等のスーパーヘテロダイン・アーキテク チャと比較して50%の必要スペースを削減しながら、消費電力 も30%削減しています。更に、ハイIFアーキテクチャを採用し たレシーバーは、スーパーヘテロダイン・アーキテクチャのレ シーバーよりも高い柔軟性を備えています。このアーキテクチ ャは、性能を犠牲にすることなくサイズを小型化することが求 められる低SWaP市場向け製品の実現を可能にします。



図6. AD9371をIFレシーバーに使用したXまたはKuバンドのトランシーバー

#### ハイIFアーキテクチャによるレシーバーの 周波数プランニング

ハイIFアーキテクチャの利点の1つは、IFを調整できることで す。これは、干渉スプリアスを回避する周波数プランを作成し ようとする際に、特に有利です。ミキサー内で受信信号とLOが ミキシングされて、IFバンド内で必要とされるトーンではない m×nスプリアスが発生した場合、干渉スプリアスが生じる可能 性があります。

ミキサーは、式m × RF ± n × LOに従って出力信号とスプリア スを生成します。ここで、mとnは整数です。レシーバー信号 は、IFバンド内に含まれるm×nスプリアスを生成しますが、場 合によっては、必要とされるトーンが特定の周波数でクロスオ ーバー・スプリアスを発生させる可能性もあります。

例えば、図7に示すように、5.1GHzのIFで12GHz~16GHzの周 波数を受信するように設計されたシステムを考えると、帯域内 にスプリアスを発生させるm×nイメージ周波数は、以下の式で 求めることができます。

$$IF = m \times RF \pm n \times LO$$
$$RF = ABS \left(\frac{IF \pm n \times LO}{m}\right)$$

この式の「RF」はミキサー入力のRF周波数で、これがIF内にト ーンを発生させます。1つ例を使ってこれを示します。レシー バーが13GHzに調整されているとすると、これはLO周波数が 18.1GHzであることを意味します(5.1GHz + 13GHz)。これらの 値を前出の式に当てはめ、mとnを0~3の範囲とすると、次に 示すRFの式が得られます。

$$RF = \frac{5.1 \pm n \times 18.1}{m}$$
,  $n = 1, 2, 3, m = 1, 2, 3$ 

結果を下表に示します。

表1.18.1GHz LOに対するM × Nスプリアスの表

m	n	RF <sub>sum</sub> (GHz)	RF <sub>dif</sub> (GHz)
1	1	23.200	13.000
1	2	41.300	31.100
1	3	59.400	49.200
2	1	11.600	6.500
2	2	20.650	15.550
2	3	29.700	24.600
3	1	7.733	4.333
3	2	13.767	10.367
3	3	19.800	16.400

この表の最初の行(黄色のハイライト表示)が必要とされる 13GHz信号で、これはミキサー内の積1×1によって生成されま す。他のハイライト表示されたセルは問題となりそうな帯域内 周波数を示しており、これらは帯域内にスプリアスとして現れ る可能性があります。例えば、15.55GHzの信号は、必要とさ れる12GHz~16GHzの範囲内にあります。入力の15.55GHzの トーンはLOとミキシングされて5.1GHzのトーンを生成します (18.1×2-15.55×2=5.1GHz)。ハイライト表示されていない 他の行も問題となる可能性がありますが、これらは帯域外にあ るので、入力バンドパス・フィルタで除去できます。

スプリアスのレベルは、いくつかの要素に依存します。メイン となる要素は、ミキサーの性能です。ミキサーは本質的に非線 形デバイスなので、内部で生成される高調波が多数存在しま す。出力のレベルは、ミキサー内部のダイオードのマッチング がいかにうまくとれているか、また、ミキサーのスプリアス性 能がどの程度、最適化されているかに応じて決定されます。通 常、データシートにはミキサーのスプリアス・チャートが含ま れており、これらのレベルを決定する際の助けとなります。ミ キサー・スプリアス・チャートの例を表2に示します。これは HMC773ALC3Bのチャートです。このチャートは、必要とされ る1 × 1トーンを基準として、スプリアスのdBcレベルの仕様を 規定しています。

		n × LO						
		0	1	2	3	4	5	
	0	_	14.2	35	32.1	50.3	61.4	
	1	-1.9	_	17.7	31.1	32.8	61.2	
m X DE	2	83	55.3	60	59.6	73.7	87.9	
	3	82.6	86.1	68	68.5	61.9	85.9	
	4	76	86.7	82.1	77.4	74.9	75.8	
	5	69.3	74.7	85.3	87	85.1	62	

表2. HMC773ALC3Bのミキサー・スプリアス・チャート



図7.12GHz~16GHzレシーバーとトランスミッタのハイIFアーキテクチャ

このスプリアス・チャートと表1で行った分析の延長から、 m×nイメージ・トーンがレシーバーとどのように干渉するの か、また、そのレベルはどの程度なのかという点について、そ の全容を知ることができます。また、図8に示すものと同様の 出力を使って、スプレッド・シートを作成することができま す。



図 8. 12GHz~16GHzレシーバーのm × nイメージ

図8の青で示された部分が、必要とされる帯域幅です。各ライ ンは、様々なm×nイメージとそのレベルを示しています。この チャートから、干渉に関する要求事項を満たすには、ミキサー の前段にどのようなフィルタリングが必要かが容易に分かりま す。この場合は、帯域内に含まれ、フィルタで除去できないイ メージ・スプリアスがいくつかあります。それでは、ハイIFア ーキテクチャの柔軟性によって、これらのスプリアスのいく つかをどのように回避できるかという点に目を向けてみましょ う。スーパーへテロダイン・アーキテクチャでは、このような 対応は望めません。

## レシーバー・モードでの干渉源回避

図9のチャートに、範囲が8GHz~12GHz、デフォルトIFが 5.1GHzの、2つの同様の周波数プランを示します。このチャー トはミキサー・スプリアスを別の形で表したもので、前の図が スプリアス・レベルを示していたのに対し、こちらは中心調整 周波数とm×nイメージ周波数の関係を示しています。チャート に太線で示した1:1の対角線は、必要な1×1のスプリアスを示し ています。グラフ上の他の線は、m×nイメージを表していま す。この図の上側は、IF調整に柔軟性がない状態での特性を表 しています。この場合、IFは5.1GHzに固定されています。調整 周波数が10.2GHzの位置で、2×1イメージ・スプリアスの線と 必要信号の線が交差しています。これは、10.2GHzに調整した 場合は、その付近の信号が必要信号の受信をブロックする可能 性があることを意味します。下側のプロットは、柔軟なIF調整 によるこの問題へのソリューションを示しています。この場合 は、9.2GHz付近でIFが5.1GHzから4.1GHzに切り替わっていま す。これがクロスオーバー・スプリアスの発生を防ぎます。



図 9. IFを調整しない場合のm × nクロスオーバー・スプリアス(上)と、 IFを調整してクロスオーバーを回避した場合(下)。

これは、ハイIFアーキテクチャによって信号ブロッキングをどのように回避できるかを示す単純な例に過ぎません。インテリジェント・アルゴリズムと組み合わせて干渉を特定し、新たなIF周波数の可能性を計算する場合、あらゆるスペクトラム環境に適応させ得るレシーバーを作成するために考えられる方法は数多くあります。これは難しい作業ではなく、所定の範囲(通常は3GHz~6GHz)に適したIFを決定し、その周波数を基にLOを再計算してプログラムするだけです。

ハイIFアーキテクチャによる トランスミッタの周波数プランニング

レシーバーの周波数プランニング同様、ハイIFアーキテクチャ の柔軟な特性の利点を利用して、トランスミッタのスプリアス 性能を改善することができます。レシーバー側では周波数成分 を予測しにくい傾向が多少ありますが、送信側ではトランスミ ッタの出力におけるスプリアスを容易に予測することができま す。このRF成分は次式で予測できます。

 $RF = m \times IF \pm n \times LO$ 

ここで、IFは予め定義されていてAD9371の調整周波数によって 決定され、LOは目的の出力周波数によって決定されます。



図 10. フィルタリングなしでの出力スプリアス

ミキサー・チャートは、レシーバー・チャンネルに関して作成 したものと同様のものを、トランスミッタ側でも作成すること ができます。その一例を図10に示します。このチャートにおけ る最大のスプリアスはイメージとLO周波数で、これはミキサー 後段のバンドパス・フィルタを使って、必要なレベルまで減ら すことができます。スプリアス出力が近傍のレシーバーの感度 を低下させる可能性があるFDDシステムでは、帯域内スプリア スが問題となることがありますが、これはIF調整による柔軟性 が効果を発揮する部分でもあります。図10の例で5.1GHzの静的 IFを使用した場合は、15.2GHz付近でトランスミッタの出力に クロスオーバー・スプリアスが発生します。このクロスオーバ ー・スプリアスは、14GHzの調整周波数でIFを4.3GHzに調整す ることによって回避できます。これを図11に示します。





図 11. 静的IFによるクロスオーバー・スプリアスの発生(上)と、 クロスオーバー・スプリアスを回避するためのIF調整(下)

#### 設計例—広帯域FDDシステム

このアーキテクチャで実現できる性能を示すために、市販のア ナログ・デバイセズ製部品を使ってレシーバーおよびトランス ミッタからなるFDDシステムを試作し、12GHz~16GHzの受信 帯域と8GHz~12GHzの送信帯域で動作するように構成しまし た。性能データの収集には、5.1GHzのIFを使用しています。ま た、LOは、受信チャンネルで17.1GHz~21.1GHz、送信チャン ネルで13.1GHz~17.1GHzの範囲に設定しました。この試作シ ステムのブロック図を図12に示します。この図では、Xおよび Kuコンバータ・ボードが左側、AD9371評価用カードが右側に 示されています。



図12. XおよびKuバンドのレシーバーとトランスミッタのFDD試作システム

ゲイン、ノイズ指数(NF)、IIP3のデータは、受信ダウンコンバ ータ上で収集しました。これを図13(上)に示します。全体的な ゲインは、約20dB、NFは約6dB、IIP3は約-2dBmでした。イ コライザを使用すれば、ある程度の追加的なゲイン・レベリン グを行うことができます。あるいは、AD9371の可変減衰器を 使用してゲインのキャリブレーションを行うことができます。

トランスミッタのアップコンバータでも測定を行い、そのゲイン、0 P1dB、およびOIP3を記録しました。このデータを周 波数に対してプロットしたものが図13(下)です。ゲインは約 27dB、P1dBは約22dBm、OIP3は約32dBmでした。





図 13. Kuバンド・レシーバーのデータ(上)と、 Xバンド・トランスミッタのデータ(下)

このボードを集積化トランシーバーと組み合わせた場合、その 全体的な送受信仕様は表3に示すようなものになります。

表3. システム全体の性能

	Rx、		Τx、
	12GHz~16GHz		8GHz~12GHz
ゲイン	36 dB	出力電力	23 dBm
ノイズ指数	6.8 dB	ノイズ・フロア	–132 dBc/Hz
IIP3	–3 dBm	OIP3	31 dBm
Pin、max (AGCなし)	–33 dBm	OP1dB	22 dBm
帯域内m × n	–60 dBc	帯域内スプリアス	–70 dBc
消費電力	3.4 W	消費電力	4.2 W

全体としてのレシーバー性能は、スーパーへテロダイン・アー キテクチャと同じですが、消費電力は大幅に減少します。同等 のスーパーへテロダイン設計では、レシーバー・チェーンで5W 以上の電力を消費します。更に、試作ボードは小型化を優先す ることなく作成されています。適切なPCBレイアウト手法を使 用した上でAD9371をダウンコンバータと同じPCB上に組み込 めば、ソリューションの全体的なサイズをわずか4~6平方イン チに収めることができます。これは、8~10平方インチ近くに なる同等のスーパーへテロダイン・ソリューションよりも大幅 な小型化が可能であることを示しています。更に、マルチチッ プ・モジュール(MCM)やシステム・イン・パッケージ(SiP)な どの先進のパッケージング技術を使用すれば、より小型化が可 能です。これらの先進的技術を利用することにより、サイズは 2~3平方インチにまで縮小可能です。

#### まとめ

本稿では、ハイIFアーキテクチャという実行可能な代替アーキ テクチャを示しました。これを使用することによって、従来の 手法に比べてSWaPを大幅に改善することができます。ここで は、まずスーパーヘテロダインの概要を示し、レシーバー設計 における重要な仕様について説明しました。続いてハイIFアー キテクチャを紹介し、フィルタリング条件と集積度に関する利 点を示し、全体的な部品数を削減できることを説明しました。 説明には、周波数プランの作成や、調整可能IFを利用するレシ ーバーの干渉信号回避に関する詳細な方法が含まれています。 出力スプリアスを減らすことが目標となる送信側に関しては、 帯域内スプリアス成分を予測するためのアプローチを示しまし た。

このアーキテクチャを可能にしたのは、近年における集積化 ダイレクト・コンバージョン・レシーバーの急速な進歩で す。AD9371の出現は、その高度なキャリブレーションと高い 集積度によって、より高い性能の実現を可能にしました。この アーキテクチャは、近い将来、低SWaP市場において特に重要 性を増すことが予想されます。

#### 著者について

#### Brad Hall。

アナログ・デバイセズのRFシステム・エンジニアで、ノ ースカロライナ州グリーンズボロにある航空宇宙および 防衛ビジネス・ユニットに在籍。2015年アナログ・デバ イセズ入社。以前はSIGINTシステムのRFハードウェア設 計エンジニア。2006年メリーランド大学にて電気工学の 学士号を取得。

Wyatt Taylor<sub>o</sub>

アナログ・デバイセズのシニアRFシステム・エンジニ アで、ノースカロライナ州グリーンズボロに勤務。航空 宇宙および防衛用無線アプリケーションを担当。専門は 集積化RFトランシーバー、小型マイクロ波設計、ソフトウェア無線(SDR)。アナログ・デバイセズ入社前は、 メリーランド地域のThales Communications Incおよび Digital Receiver Technology, IncでRF設計エンジニ ニアを 務める。Wyattは、バージニア州ブラックスバーグにあ るバージニア工科大学にて、電気工学の工学士号(2005 年)と修士号(2006年)を取得。





当社のオンライン・サポート・コミュニティで、アナ ログ・デバイセズの技術専門家と連携することができ ます。設計上の難問について問い合わせたり、FAQ を 参照したり、話し合いに参加することができます。

ez.analog.com

\*英語版技術記事はこちらよりご覧いただけます。

## アナログ・デバイセズ株式会社

本

社 〒105-6891 東京都港区海岸1-16-1 ニューピア竹芝サウスタワービル10F 大阪営業所 〒532-0003 大阪府大阪市淀川区宮原3-5-36 新大阪トラストタワー10F 名古屋営業所 〒451-6040 愛知県名古屋市西区牛島町6-1 名古屋ルーセントタワー40F

www.analog.com/jp

©2018 Analog Devices, Inc. All rights reserved. 本紙記載の商標および登録商標は、 各社の所有に属します。 Ahead of What's Possible は アナログ・デバイセズの商標です。

TA15259-0-2/17(A)

