

マルチプレクス・データ・アキュ ジション・システム設計における SAR とシグマ・デルタ (Σ - Δ) コンバータのトレード・オフ

著者: Maithil Pachchigar、アナログ・デバイセズ

はじめに

産業用プロセス制御、携帯型医療機器、および ATE（自動試験装置）、40Gbps/100Gbps 対応の光通信システムなどに搭載され、マルチプレクス・データ・アキュジション・システム (DAS) ではチャンネル数の増加が期待されています。これらの装置では、複数のセンサーからの信号を測定し、多数の入力チャンネルを1つ、または複数の ADC に接続して監視およびスキャンすることが求められているからです。マルチプレクスの採用に伴う総合的なメリットは、チャンネルごとに必要とされる ADC の数を減らして、プリント基板 (PCB) のスペース、消費電力、およびコストを節約できることにあります。自動試験装置および電力線監視アプリケーションにおける一部のシステムでは、チャンネルごとに専用のトラック&ホールド・アンプと ADC が必要になります。これは、PCB スペースと消費電力を犠牲にしても、複数の入力を同時にサンプリングして、チャンネルあたりのサンプリング・レートを高めるとともに、位相情報を保持するためです。システム設計者は、最終アプリケーションの性能、消費電力、サイズ、およびコスト要件に基づいていずれかのコンバータ・アーキテクチャとトポロジを選択して、市販されているディスクリート製品または統合型製品を使用し、シグナル・チェーンを実装します。図1に、さまざまなタイプのセンサーを監視して順番にサンプリングするマルチプレクス DAS の簡略化したブロック図を示します。場合によっては、マルチプレクサと ADC の間にバッファ・アンプまたはプログラマブル・ゲイン・アンプを使用することもあります。

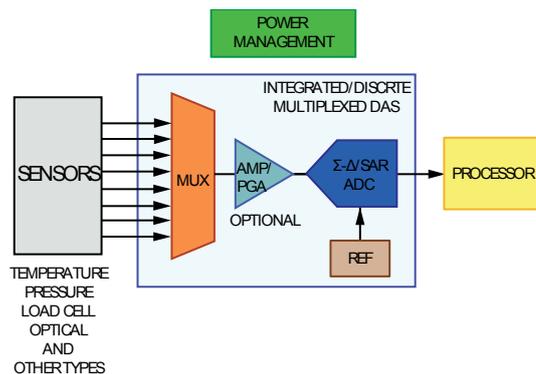


図 1. 代表的なマルチプレクス・データ・アキュジション・システム

チャンネルを切り換えるときに、マルチプレクサの入力にわずかな電圧グリッチまたはキックバックが発生します。このキックバックは、マルチプレクサのターンオン時間とターンオフ時間、オン抵抗、および負荷容量の関数です。通常、オン抵抗が低い大型のスイッチでは、出力容量が大きくなります。このため、入力を切り換えるたびに新しい電圧値までの充電を実行する必要があります。出力が新しい電圧にセトリングされない場合、クロストーク誤差が発生します。したがって、フルスケールのステップをセトリングするには、マルチプレクサの帯域幅を十分に広くし、マルチプレクサの入力にバッファ・アンプまたは大きなコンデンサを使用する必要があります。これ以外にも、オン抵抗を流れるリーク電流によるゲイン誤差が発生します。これら両方の誤差を低く抑えることが望まれます。

SAR と Σ - Δ ADC アーキテクチャの比較

図2に、電荷再配分式コンデンサ D/A コンバータ (DAC) アレイをベースにした逐次比較型 (SAR) の基本的なコンバータ・アーキテクチャを示します。これは各変換の開始エッジで入力信号を1回サンプリングし、各クロック・エッジで1ビットの比較を行い、アナログ入力にほぼ一致するまでコントロール・ロジックを通じて DAC コンバータの出力を調整します。このため、シングル N ビット変換を反復的な手法で実装するには、独立した外部クロックから N 個のクロック・サイクルが必要になります。

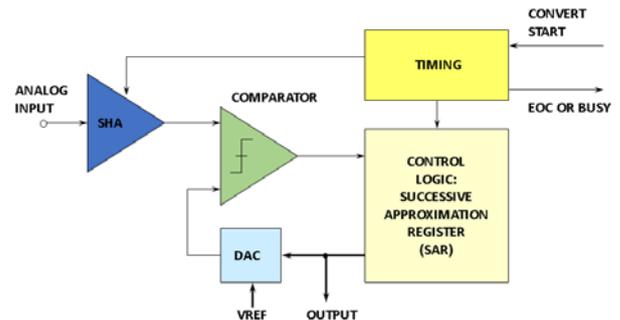


図 2. 基本的な SAR ADC アーキテクチャ

図3に、変調器のオーバーサンプリング周波数 (Kfs) でアナログ入力信号を連続的にサンプリングする基本的なシグマ・デルタ (Σ - Δ) ADC アーキテクチャを示します。この変換出力は Kfs で取得した一連のサンプルの加重平均です。 Σ - Δ ADC の分解能が高くなるほど、変換時間が長くなります。シングル変換を完了するには 2^N 個のサンプルが必要になるからです。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2016 Analog Devices, Inc. All rights reserved.

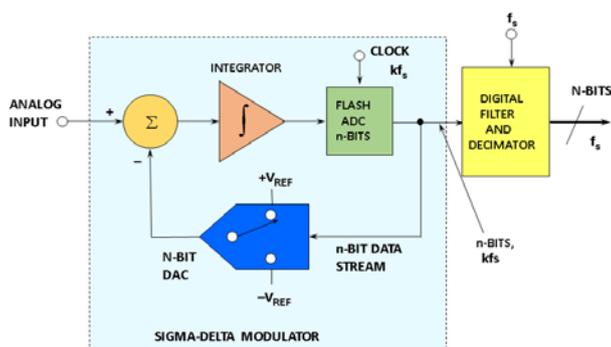


図3. 基本的なシグマ・デルタ (Σ - Δ) ADC アーキテクチャ

内部コンバータのノイズとDACの直線性によってSAR ADC変換の精度が決まり、変調器で使用される積分器のセトリング・タイム（スイッチング）によって Σ - Δ ADC変換の精度が決まります。SAR ADCにおける課題の1つは、ある変換の終了から次の変換の開始までのアキュジション時にドライバ・アンプのアナログ入力に注入された切り換え過度電流をセトリングしなければならないことです。

SAR ADCの入力帯域幅（数十MHz）は、サンプリング周波数よりも高い値です。通常、必要な入力信号帯域幅は、数十～数百kHzです。このため、アンチエイリアシングを行って、対象帯域幅に折り返される不要なエイリアスを除去する必要があります。 Σ - Δ ADCの場合、必要な入力信号帯域幅は、通常DC～数kHzで、デジタル・フィルタの入力帯域幅は変調器のサンプリング周波数よりも低い値になります。このため、アンチエイリアシングの要件が緩和されます。デジタル・フィルタが対象帯域幅の外側にあるノイズを除去した後、デシメータが出力データ・レートをナイキスト・レートまで低減します。

マルチプレクス・アプリケーションの課題

高精度SAR ADCには、使いやすさ、低消費電力、小型パッケージ、低遅延という利点があり、マルチプレクスDASでチャンネルの高速切り換えを簡素化できるので、さまざまなアプリケーションで一般的に使用されています。高精度 Σ - Δ ADCは、帯域外除去の機能を備え、チョッピング機能を実装した場合に1/fノイズをDC付近（50/60 Hz）まで除去できるので、産業用アプリケーションやオーディオ・アプリケーションで一般的に使用されています。この場合、ADCのサンプリング・レートと高分解能のトレード・オフが生じます。

SAR ADCは本質的に非同期的で、変換に伴う遅延またはパイプライン遅延がほぼゼロです。さらに、ほぼフルスケールのステップ入力に対する応答時間が短く、高速制御ループ設計が可能になるため、多くのマルチプレクス・アプリケーションで一般的に採用されています。それに対し、 Σ - Δ コンバータ・アーキテクチャは、一般的に単調増加であり（つまり、任意の時点で変換可能）、内蔵変調器を使用してオーバーサンプリングとデジタル・デシメーション・フィルタリングを実行します。これらの処理では、すべての内部ブロックを同期するのにグローバルな内部クロック源または外部クロック源を必要とするので、ゼロより大きいサイクル遅延またはセトリング・タイムの問題が発生します。システムによっては、低遅延のデジタル化処理を実行する際に複数のチャンネル間の均一性も不可欠です。そのため、SAR ADCを使用してチャンネルの切り替えを容易かつ高速に実施し、マルチプレクスを実現しているものもあります。

Σ - Δ ADCは、デジタル・フィルタの遅延（群遅延）があるにもかかわらず、高い分解能、精度、ノイズ、ダイナミック・レンジ性能という特性があるので、温度、圧力またはロード・セルなどのさまざまなタイプのセンサーをマルチプレクスして、わずかな電圧変化を取得し、遅い出力データ・レートで変換する目的で

一般的に使用されています（プロセス制御など）。それに対して、SAR ADCは通常、チャンネルごとにロー・パス・フィルタまたはバッファを必要とするので、スペースの点で設計が複雑になり、さらにコストも増やします。

一部の高精度SAR ADCはスループット・レートが高いので、デジタル化処理を実行する際に複数のチャンネルを速いスキャン・レートでマルチプレクスできるようになります。結果として、ADCの数を減らして、PCBのスペースとコストを節約できます。高精度 Σ - Δ ADCがマルチプレクスを実行する場合に達成できる出力データ・レートは、デジタル・フィルタのセトリング・タイムに依存します。このため、マルチプレクサ・チャンネルがフルスケールにわたって高速遷移する場合に、セトリング能力が制限されます。セトリング・タイムは、使用するデジタル・フィルタのタイプによっても異なります。有効な変換結果を得るには、デジタル・フィルタのセトリング・タイムが完了するまで待つ必要があります。その後、チャンネルを次のチャンネルに切り換えることができます。sinc (sinx/x) デジタル・フィルタを備えた一部の Σ - Δ ADCでは、内部デジタル・フィルタの結果をマスキングして、完全にセトリングされたデータの結果を最初の変換中または新しいサンプリング期間が開始される前に出力することで、シングル・サイクル・セトリングまたはゼロ遅延を実現できます。これらのADC出力データ・レートに対応する時間tは常に、完全なセトリングに要する遅延時間よりも短くなります。

マルチプレクス・アプリケーションにおいて、両方のタイプの高精度ADCで発生する一般的な問題として、帯域幅、セトリング・タイム、入力範囲要件が挙げられます。マルチプレクスDASでは、入力チャンネルを次のチャンネルに切り換えたときに、DCタイプの信号も含め、ADCが電圧振幅の大きなステップ変化と速い遷移をサポートできなければなりません。入力ステップは負のフルスケール電圧（場合によってはグラウンド）から正のフルスケール電圧（またはその逆）に遷移する可能性があるからです。つまり、複数の入力チャンネル間で短時間のうちに大きな電圧ステップが生成される可能性があり、ADC入力はこの大きな電圧ステップをセトリングできなければなりません。これはADCドライバにさらなる負荷を与えます。ADCドライバの信号帯域幅が大きいことはADCドライバを選択する際の重要な仕様となります。振幅ステップが大きい場合、非線形効果が表面化し、スループットと出力電流特性によってADCドライバの能力と出力応答が制限されます。マルチプレクサ・チャンネルの切り換えはADC変換ピンと同期する必要があり、選択したチャンネルをセトリングするための最大時間を確保できるように、変換開始からわずかな切り換え遅延（数十ns）の後に次のチャンネルに切り換えることが望まれます。最大スループットでの性能を確保するには、マルチプレクサが切り換えを行って次の変換を開始するまでの間に、ADC入力側でマルチプレクス・システムのすべてのコンポーネントを完全にセトリングする必要があります。

統合製品とディスクリート製品を使用した高精度マルチプレクスDASソリューション

マルチプレクス・アプリケーションでは、要件に応じて2種類の高精度DASソリューションを使用できます。1つは統合製品を使用したもので、もう1つはディスクリート製品を使用したものです。ディスクリート製品を使用したマルチプレクス・ソリューションのメリットは、性能要件に基づいて適切な信号コンディショニング製品を柔軟に選択できることです。この場合も、チャンネル切り換え、シーケンシング、セトリング・タイムに関する設計上の複雑な問題が発生します。また、マルチプレクサの入力チャンネルを切り換え、外部キャリブレーションを実行して誤差をキャリブレーションできるようにすることで柔軟性が向上しますが、基板サイズが大きくなり、コストが上昇する可能性が高くなります。柔軟性を高くするため、オンチップの機能を使用する代わり

に、FPGAで独自のデジタル・フィルタリングを設定することもあります。

マルチプレクス・ベースの統合型ソリューションを使用する場合、チャンネル切り替え、シーケンシング、およびセットリング・タイムの問題は発生しません。さらに、この方法ではチャンネル構成ごとに、入力レンジおよび誤差キャリブレーションの異なるオプションを設定することもできます。この場合、シグナル・コンディショニングの柔軟性は低くなりますが、この方法によって十分な性能を発揮した上で、設計を簡素化し、スペースと部品コストを節約することができます。現在入手可能な特定の高集積型 SAR および Δ - Σ ADC を採用すると、高精度 DAS の設計に伴う多くの課題を軽減できます。これらの IC を採用すると、入力信号のバッ

ファ、レベル・シフト、増幅、減衰、その他のコンディショニングを行う必要がなくなります。また、同相ノイズ除去、ノイズ、チャンネル切り換え、シーケンシング、およびセットリング・タイムに関する問題も排除できます。

システム設計者は、マルチプレクス・データ・アキュイジション・システムの性能、消費電力、サイズ、およびコスト要件に基づいて SAR または Σ - Δ コンバータ・アーキテクチャを選択する際に、ここで説明した設計上の長所と短所を考慮することが望まれます。

リソース

この記事を共有：

[facebook](#)

[twitter](#)