

# AN-735 アプリケーション・ノート

## SOT-23 パッケージ採用高精度オペアンプのユニバーサル評価ボード

### 著者: GIAMPAOLO MARINO、SOUFIANE BENDAOUD、STEVE RANTA

#### はじめに

EVAL-PRAOPAMP-1RJ は、SOT-23 パッケージのシングル・オペ アンプを対象とする評価ボードです。このボードは、様々なアプ リケーション回路と構成に対して複数の選択肢と柔軟性を提供し ます。このボードは、高周波部品または高速アンプと組み合わせ て使用するように意図したものではありませんが、アクティブ・ フィルタ、差動アンプ、外付け周波数補償回路などの種々の回路 タイプの多くの組み合わせを提供します。このアプリケーショ ン・ノートでは、アプリケーション回路の 2~3 の例を示します。



図 1. シンプルなローパス・フィルタ

#### ローパス・フィルタ

図 1 に、一次ロー・パス・フィルタの代表的な構成を示します。 この回路は、 $f_c$ で決定されるクローズループ -3 dB ポイントの上 では 6 dB/オクターブのロールオフを持っています。この周波数よ り下でのゲインは、R7 対 R2 で決定されます。この回路は  $f_c$ より 上の周波数では AC 積分器と見なすことができますが、時間領域 での応答は積分器というよりは一次 RC 応答になります。

 $f_C = 1/(2\pi \times R7 \times C7); -3 dB$  周波数

f<sub>L</sub>=1/(2π×R2×C7); ユニティ・ゲイン周波数

Acl=-(R7/R2); クローズ・ループ・ゲイン

バイアス電流による誤差を小さくするため、R6 は R7 と R2 の並 列接続に等しくする必要があります。



図 2. ディファレンス・アンプ

#### ディファレンス・アンプと性能の最適化

図 2 に、ディファレンス・アンプとして構成されたオペアンプを 示します。ディファレンス・アンプは相補型加算アンプであり、2 つの電圧の減算または両入力に共通の信号の相殺を行うことがで きます。図 2 に示す回路は、差動/シングルエンド変換または同相 モード信号除去を行う演算アンプとして便利です。出力電圧 V<sub>OUT</sub> は、次の2つの成分から構成されています。

- 1. V<sub>IN</sub>1 だけの動作による成分 V<sub>OUT</sub>1 (V<sub>IN</sub>2 はグラウンドへ短絡)
- 2. V<sub>IN</sub>2 だけの動作による成分 V<sub>OUT</sub>2 (V<sub>IN</sub>1 はグラウンドへ短絡)

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関 して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナ ログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予 告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。 ※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。 ©2004 Analog Devices, Inc. All rights reserved.

Rev. A

アナログ・デバイセズ株式会社

本 社/〒105-6891 東京都港区海岸1-16-1 ニューピア竹芝サウスタワービル 電話 03 (5402) 8200 大阪営業所/〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 電話 06 (6350) 6868

アプリケーション・ノート

これらの2つの成分の代数和が V<sub>OUT</sub>になります。出力電圧 V<sub>OUT</sub> を 各成分で表し、R4=R2 かつ R7=R6 とすると、

 $V_{OUT}1 = V_{IN}1 R7/R2$ 

 $V_{OUT}2 = -V_{IN}2 R7/R2$ 

 $V_{OUT} = V_{OUT}1 + V_{OUT}2 = (V_{IN}1 - V_{IN}2) R7/R1$ 

ディファレンス・アンプは、一般に CMRR で表される同相モード 除去比を改善するために高精度回路で広く採用されています。

このタイプのアプリケーションの場合、CMRR は抵抗の一致度に 大きく依存するため、一致度の低い抵抗では CMRR 値が低下しま す。

この動作を調べるため、抵抗誤差を R7(1 - error)とします。重ね合わせ原理を使い、R4 = R2かつR7 = R6とすると、出力電圧は次のようになります。

$$V_{OUT} = \begin{cases} \left[ \frac{R7}{R2} \left( 1 - \frac{R2 + 2R7}{R2 + R7} \right) \times \frac{error}{2} \right] \\ VD + \left( \frac{R7}{R2 + R7} \times error \right) \end{cases}$$
$$V_{DD} = V_{IN} 2 - V_{IN} 1$$

この式から、ACM と ADM を次のように定義します。

 $A_{CM} = R7/(R7 - R2) \times error$ 

 $A_{DM} = R7/R2 \times \{1 - [(R2+2R7/R2+R7) \times error/2]\}$ 

これらの式は、抵抗値に誤差がない場合に $A_{CM}=0$ となり、アンプ は両入力に加えられる差動電圧にのみ応答することを表していま す。これらの条件では、回路の CMRR は選択されたアンプの CMRR に強く依存するようになります。

上述のように、抵抗の不一致から生ずる誤差はディスクリート差 動アンプの大きな欠点となることがありますが、この回路の最適 化には次の方法があります。

- 1. 差動ゲインは R7/R2 比に直接関係するため、この回路の性能を 最適化する 1 つの方法は、アンプを高ゲイン構成にすることで す。抵抗 R7 と R6 の値が大きいほど、かつ抵抗 R2 と R4 の値 が小さいほど、ゲインが大きくなり、かつ CMRR が大きくなり ます。例えば、R7 = R6 = 10 kΩ、かつ R2 = R4 = 1 kΩ の場合、 誤差 = 0.1%となり、CMRR は 80 dB 以上に改善されます。高い ゲイン構成に対しては、非常に高い Ib と非常に高いゲインを持 つアンプ (例えば AD8551、AD8571、AD8603、AD8605)を選択 して誤差を小さくします。
- 2. 偏差と精度の厳しい抵抗を選択します。抵抗が一致するほど、 CMRR が向上します。例えば、CMRR = 90 dB が必要な場合、両 抵抗は約 0.02%で一致する必要があります。

#### 電流/電圧コンバータ

電流は、オペアンプにより2つの方法で測定することができます。 電流を抵抗を使って電圧に変換することができ、これを増幅する か、または直接加算ノードに入力します。



図 3. 電流/電圧コンバータ

図3に、電流/電圧変換トランスジューサの代表的な構成を示しま す。入力電流は直接加算ノードに加えられ、アンプ出力電圧は加 算ノードからR7へ流れる電流に正確に一致して変化します。この 回路のスケール・ファクタは、R7ボルト/アンペアです。この回路 の唯一の変換誤差はI<sub>BIAS</sub>であり、これはI<sub>IN</sub>と代数的に加算されま す。



図 4. 双安定マルチバイブレータ



図 5.出力応答

#### 双安定マルチバイブレータによる方形波の発生

アンプを周期的に状態を切り替える双安定マルチバイブレータとして構成すると、方形波を簡単に発生することができます(図 5)。 アンプ出力が2つの可能なレベルの1つ(例えばL+)に到達すると、 コンデンサ C9 がこのレベルに向かって抵抗 R7 を経由して充電 されます。アンプの負入力に加えられる C9 の電圧 (V-)は、時定 数  $\tau = C9R7$  でL+に向かって指数的に上昇します。 ー方、アンプの正入力電圧をV+=BL+で表します。この動作は、 コンデンサ電圧が正のスレッショールド $V_{TH}$ に到達するまで続き ます。この $V_{TH}$ ポイントで、双安定マルチバイブレータは別の状態 ( $V_0=L-$ かつV+=BL-)に切り替わります。この動作を図5に示し ます。

次にコンデンサは放電を開始し、電圧 V-は L-へ向かって指数的 に低下します。この動作は、コンデンサ電圧が負のスレッショー ルド $V_{\pi}$ に到達するまで続きます。この時点で、双安定マルチバイ ブレータは正出力状態に切り替わり、サイクルが繰り返されます。

発生される方形波の周波数  $f_0$ は、使用される外付け部品のみに依存することに注意することは重要です。L+が変動すると、それに比例して V+が変化するため、同じ変化時間と同じ発振周波数が保証されます。最大動作周波数はアンプ速度により決定され、高速デバイスの使用により大きくすることができます。

最小動作周波数は、R7 と C9 により設定される実用的な上限値に 依存します。

PRA OPAMP 評価ボードで使用された信号表記法を使うと、次のように回路を接続することができます。

B=R4/(R4+R9); 帰還ファクタ (非反転入力)

T = 2R7 × C9 × ln((1 + B)/(1 - B)); 発振周期

fo=1/T; 発振周波数



図 6. 直列抵抗補償



図 7. 抵抗なしの容量負荷駆動



図 8. 抵抗あのり容量負荷駆動

#### 外部補償技術

#### 直列抵抗補償

アプリケーションの最適化では外部補償回路の使用が必要となる ことがあります。図 6 に、容量負荷を駆動するオペアンプ安定化 での直列抵抗補償の代表的な構成を示します。直列抵抗による安 定化の効果は、オペアンプ出力と帰還回路を容量負荷から分離す ることにあります。この直列抵抗の大きさは、使用するデバイス に依存しますが、局部的発振を防止するためには、一般に 5  $\Omega$  ~50  $\Omega$  の値が十分な値です。この技術の欠点は、ゲイン精度が低下し、 非直線性負荷を駆動する際に歪みが大きくなることです。



図 9. スナバ回路



図 10.スナバ回路なしでの容量負荷の駆動



図 11. スナバ回路ありの容量負荷駆動

#### スナバ回路

容量負荷を駆動するオペアンプ安定化のもう1つの方法は、スナ バ回路を使用する方法です(図9)。この方法には出力振幅が小さ くならないという利点があります。これは、信号パスにアイソレ ーション抵抗がないためです。また、スナバ回路を使用しても、ゲ イン精度の低下または非直線性負荷駆動時の歪みが発生しません。 Rs と Cs の組み合わせは、実験的に決定されます。



図 12. EVAL-PRAOPAMP-1RJの回路図



図 13. EVAL-PRAOPAMP-1RJ ボードのレイアウト

©2004 Analog Devices, Inc. All rights reserved. 商標および登録商標は各社の所有に属します。