

# 業界初の デュアル70A SilentMOSと シングル140A スマート電力段

Yingyi Yan, IC設計エンジニア  
 Eugene Cheung, IC設計エンジニア  
 Eric Gu, IC設計エンジニア  
 Tuan Nguyen, IC設計エンジニア

## LTC7050 SilentMOS ファミリの概要

本稿では、アナログ・デバイセズのLTC7050 SilentMOS™ファミリを紹介します。この新しい大電流POL (Point of Load) コンバータは、高効率、高密度、高信頼性のシステム設計用電力段を求める需要の高まりに応えるものです。

## アナログ・デバイセズのLTC7050 SilentMOSファミリが最適な選択肢である理由

LTC7050は2つの異なるレールに電力を供給し、それぞれ個別にオン/オフ制御、障害通知、電流検知出力を行うように設定することができます。あるいは、2相シングル出力のコンバータとして設定することも可能です。LTC7051のシングル140A電力段はLTC7050のコア設計を利用し、1つのインダクタで、より高い電力密度を実現します。

LTC7050デュアル・モノリシック電力段は、低抵抗のハーフブリッジ・パワー・スイッチを備えた高速ドライバと包括的なモニタリングおよび保護回路を、電気的および熱的に最適化されたパッケージにすべて内蔵しています。この電力段は、適切な高周波数コントローラを使用して、最高水準の効率と過渡応答を備えた、コンパクトな大電流電圧レギュレータ・システムを形成します。Silent Switcher® 2アーキテクチャと内蔵のブートストラップ電源は高速スイッチングを可能にし、入力電源またはスイッチ・ノードの電圧オーバーシュートを減衰させると共に付随するEMIを最小限に抑えることで高周波電力損失を減らしています。

## 低スイッチ・ノード・ストレスによる電力段の堅牢性向上

従来の降圧レギュレータ設計では、入力コンデンサとパワーMOSFET間のホット・ループ・インダクタンスが、スイッチ・ノードに大きなスパイクを発生させていました。LTC7050 SilentMOSには、Silent Switcher 2技術を使用して、極めて重要な $V_{IN}$ デカップリング・コンデンサがLQFNパッケージ内に組

み込まれています。ホット・ループを小さくすれば寄生インダクタンスも小さくなります。更に、レイアウトを完全対称にすれば磁界が相殺されます。LTC7050のレイアウトと従来型電力段の比較を図1に示します。図2に示すように、スイッチ・ノードのピーク電圧は、入力電圧が12V、出力に最大負荷が加わった状態で、13Vに止まります。パワーMOSFETのピーク電圧ストレスとその電圧定格値間のマージンに十分な余裕を持たせれば、デバイスの信頼性が確保されます。ホット・ループを完全に内蔵した形にすれば、PCBレイアウト感度の影響を排除し、ユーザに対して透過的な形で高度な電磁干渉相殺設計を実現することができます。スイッチ・ノードのリンギングを正確に測定するには、スイッチング・ピンからそのローカル・グラウンドにハンダ付けされた同軸ケーブルを使用し、インピーダンスを整合して、オシロスコープで波形を測定します

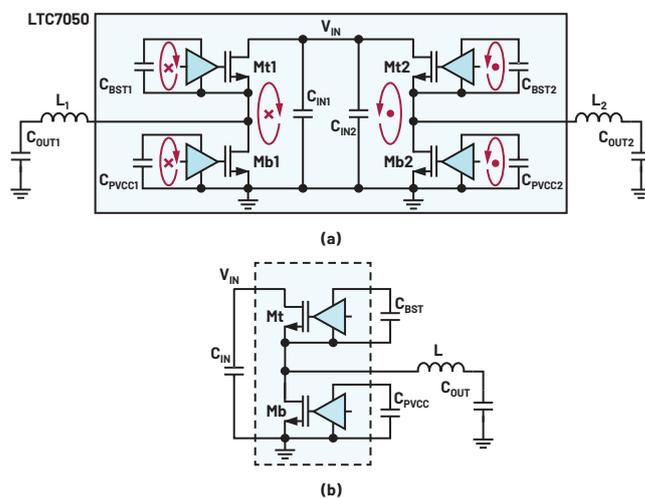


図1 LTC7050 SilentMOSはリンギングを最小限に抑えるための小さい対称ホット・ループを内蔵しています。  
 (a) LTC7050と、(b) 従来型DrMOSモジュール。



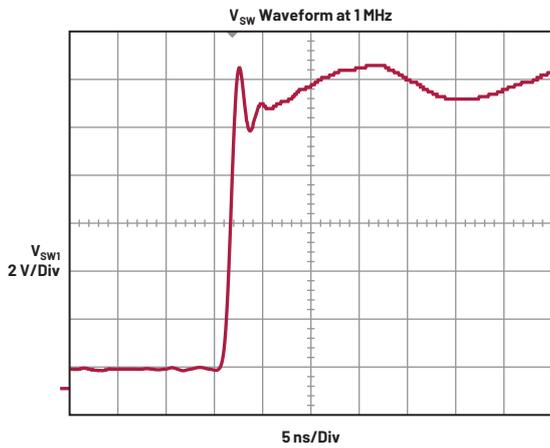


図2 スイッチ・ノードの波形 ( $I_{LOAD} = 25A$ 、1位相あたり)

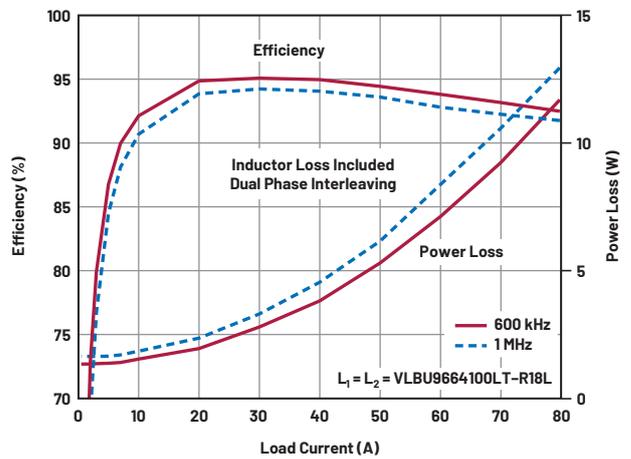


図3 効率曲線と損失曲線

## 高い効率と先進的パッケージが高い電力密度を実現

LTC7050は遷移損失が小さいので、高周波設計では従来型のDrMOSモジュールより効率的です。パワー・デバイスの電流と電圧のオーバーラップ時間は、駆動速度によって決まります。マルチダイDrMOSモジュールでは、駆動速度は、ドライバとパワーMOSFET間のインダクタンス、およびドライバとそのコンデンサ間のインダクタンスによって制限されます。MOSFETのゲートの駆動が速すぎるとパワー・デバイス/ドライバのゲートが過電圧となって、故障するおそれがあります。また、ホット・ループのインダクタンスを無視できないので、 $di/dt$ が大きいとスイッチ・ノードに大きなスパイクが発生します。

LTC7050のドライバは電力段と同じダイに組み込まれており、すべてのゲート・ドライバのコンデンサがパッケージ内にあります。ボンディング・ワイヤが使われていないので、各駆動ループの寄生インダクタンスはゼロに近くなります。マルチダイDrMOSと比較すると、LTC7050はパワー・デバイスのオン/オフをはるかに高速で行います。図2に示すように、スイッチングされたノード電圧の標準的な立上がりエッジは1nsに過ぎません。その駆動速度はクラス最速であり、遷移損失を大幅に減らします。この高速駆動によってLTC7050ではデッド・タイムをゼロにすることができ、ダイオード導通損失と逆回復損失が大幅に減少します。

その高度な設計は、高スイッチング周波数での電力変換効率を向上させます。周波数を600kHzおよび1MHzとした場合の、12V～1.8V範囲における変換効率と変換損失の曲線を図3に示します。1MHz設計とした場合のピーク効率は94%以上です。

周波数を600kHzおよび1MHzとした場合の、12Vから1.0Vへの変換効率と変換損失の曲線を図4に示します。

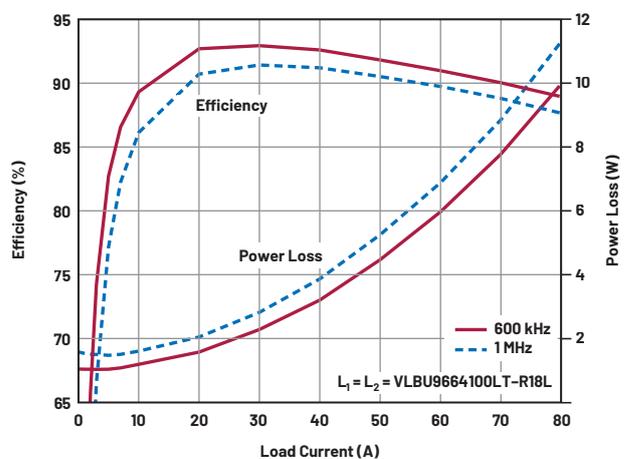


図4 効率曲線と損失曲線

図4に示す1MHz設計の場合、60Aでの効率はほぼ90%で、インダクタ損失を含む合計電力損失は7W未満です。LTC7050の5mm×8mm熱強化型LQFNパッケージは熱抵抗が低く、その値は10.8°C/Wです。LTC7050は損失も熱抵抗も小さいので、業界標準である5mm×6mmのDrMOSモジュール2個に代えて使用することができます。1MHzのスイッチング周波数で12Vから1V/60Aへの変換を行った場合のLTC7050の熱画像を図5に示します。ケースの温度上昇値は約68°Cです

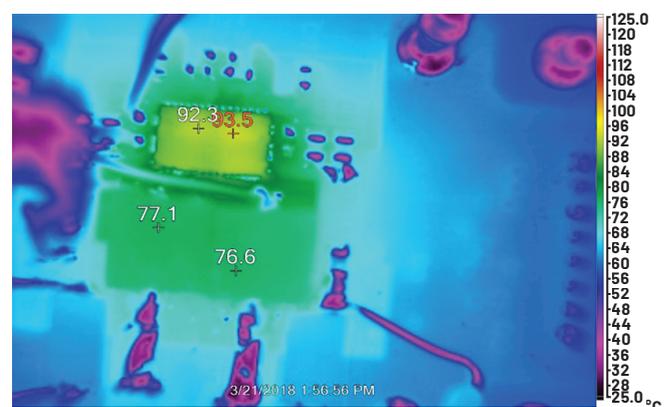


図5 LTC7050の熱画像

テスト条件は、 $V_{IN} = 12V$ 、 $V_{OUT} = 1V$ 、 $I_{OUT} = 60A$ 、空気流なしで、ボードを30分以上連続動作しています

## 正確な障害アラートと保護システムが負荷の安全を確保

LTC7050 ファミリは、システムの安全を確保するために、一連の障害検出機能、アラート機能、保護機能を採用しています。

LTC7050は、完全にテスト済みのトップおよびボトムFET用過電流保護機能を備えています。パワー・デバイスと同じダイ上にあるマッチング・デバイスは、パワーFETを流れる瞬時電流を抽出します。モノリシック・アーキテクチャは温度およびプロセス変動の影響が十分に相殺されることを確実なものにし、電流検出信号に遅延を発生させる寄生効果は無視できる程度に止まります。これらモノリシック・アーキテクチャの本質的な利点が、リアルタイムの正確な電流モニタリングと保護を実現します。過電流コンパレータがトリップすると、影響を受けるパワー・デバイスがPWM入力に関わらずラッチ・オフされ、FLTBPピンがローにプルダウンされてコントローラに障害状態がレポートされます。更に反対側のデバイスがオンになってフリーホイール状態となり、インダクタ電流がゼロになるまでその状態が続きます。ドライバは、電流がゼロまでランプ・ダウンした後にのみPWM信号を再度受け入れます。この保護方法は正または負の電流制限値付近で電力段が継続的にチャタリングを起こすのを防ぎ、デバイスに熱応力が加わらないようにします。正の過電流保護機能が起動するまで負荷電流がランプ・アップした場合の影響を、[図6](#)に示します。

パワー・デバイスをその安全動作領域内に確実に維持するために、LTC7050の入力過電圧ロックアウト機能は、入力電圧がOV閾値を超えると、両方のパワー・スイッチのスイッチングを強制的に停止します。OV検出時にパワーMOSFETに大きい電流が流れる場合、上に述べたように、その電流は反対側のパワー・デバイスによってフリーホイール状態となります。

LTC7050ファミリは、コントローラ（LTC3884など）またはシステムモニタへの温度測定インターフェースを2つ備えています。VBE法または $\Delta VBE$ 法を使ってICのジャンクション温度を測定するには、 $T_{DIODE}$ ピンをPN接合ダイオードに接続します。 $T_{MON}$ は、業界標準の8mV/°Cスロープでダイ温度をレポートするための専用ピンです。標準的なDrMOSモジュールではアナログ温度モニタリングと他の障害アラートを1つのピンにまとめますが、これとは異なり、LTC7050の $T_{MON}$ ピンは、ダイ温度が150°C以上になった場合のみ $V_{CC}$ になります。他の障害状態では $T_{MON}$ はダイ温度のレポートを続け、FLTBPのオープンドレイン出力はローにプルダウンされます。モノリシック・アーキテクチャでは、 $T_{DIODE}$ と $T_{MON}$ にパワー・デバイスの温度を厳密に反映させることができます。位相数の多いシステムで複数の電力段を使用する場合は、最大温度をレポートするように $T_{MON}$ ピンを接続することができます。

ブートストラップ・ダイオードとブートストラップ・コンデンサをパッケージに組み込めば、昇圧ピンが不要になり、誤ってブートストラップ・ドライバを短絡させるおそれもなくなります。内部では、ブートストラップ・ドライバ電圧が継続的にモニタされます。電圧が低電圧閾値未満になると、導通損失が大きくなりすぎないようにトップFETがオフになります。

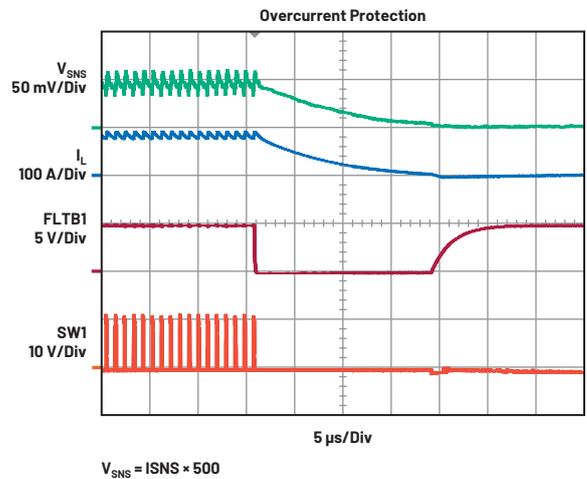


図6 LTC7050の過電流保護

## まとめ

LTC7050 SilentMOSモノリシック大電流スマート電力段は、高周波POLアプリケーションに最適なソリューションです。対称に配置された内蔵ホット・ループが、数多くの利点を提供します。外付け部品が少ないのでPCBフットプリントを小さくすることができ、部品コストも削減できます。また、スイッチ・ノードのリンギングが少なく、デバイスの信頼性が向上します。スイッチングに関連する損失が小さいので高スイッチング周波数での効率が良く、小さいインダクタを使用できる上に、クローズドループ帯域幅が高くなるので出力コンデンサのサイズを小さくできます。幅広いモニタリング機能と保護機能が、様々な障害状態から高価な負荷を保護します。

## 著者について

Yingyi Yan

パワー製品のシニアIC設計エンジニア。2013年にアプリケーション・エンジニアとしてアナログ・デバイセズに入社。POLアプリケーション用コントローラ、中間バス用パワー・コンバータ、および大電流集積化電力段の開発を担当。8つの米国特許を保持。2013年、バージニア州ブラックスバーグのバージニア工科大学パワー・エレクトロニクス・システム・センターで博士号を取得。

連絡先: [yingyi.yan@analog.com](mailto:yingyi.yan@analog.com)

Eugene Cheung

電力および高速回路の設計を専門とするアナログIC設計エンジニア。1994年にロードアイランド州のブラウン大学で電気工学の学士号を、1997年にカリフォルニア州のUCパークレー校でE.E.C.S.の修士号を取得。2003年にリニアテクノロジー(現アナログ・デバイセズの一部門)入社。

Eric Gu

パワーIC設計の専門家。パワー・エレクトロニクス分野における20年以上の経験の中で、大量のパワー・マネジメントIC製品を設計し、製品化してきた実績を持つ。また、DC/DC電力変換の分野で、これまで多くの特許を単独あるいは共同で申請。カリフォルニア大学デービス校で学士号と修士号を取得。現在はIC設計のエンジニアリング・ディレクターで、アナログ・デバイセズのパワーIC設計の技術者チームを管理。

連絡先: [eric.gu@analog.com](mailto:eric.gu@analog.com)

Tuan Nguyen

アナログ・デバイセズの製品評価エンジニア。サンノゼ州立大学でB.S.E.E.を取得。2007年からアナログ・デバイセズに勤務。

連絡先: [tuan.nguyen@analog.com](mailto:tuan.nguyen@analog.com)

EngineerZone®

オンライン・サポート・コミュニティ

アナログ・デバイセズのオンライン・サポート・コミュニティに参加すれば、各種の分野を専門とする技術者との連携を図ることができます。難易度の高い設計上の問題について問い合わせを行ったり、FAQを参照したり、ディスカッションに参加したりすることが可能です。

 **ADI EngineerZone™**  
SUPPORT COMMUNITY

Visit [ez.analog.com](http://ez.analog.com)

\* 英語版デザイン・ノートは[こちら](#)よりご覧いただけます。



想像を超える可能性を  
AHEAD OF WHAT'S POSSIBLE™

## アナログ・デバイセズ株式会社

お住いの地域の本社、販売代理店などの情報は、[analog.com/jp/contact](http://analog.com/jp/contact) をご覧ください。

オンラインサポートコミュニティEngineerZoneでは、アナログ・デバイセズのエキスパートへの質問、FAQの閲覧ができます。

©2022 Analog Devices, Inc. All rights reserved.  
本紙記載の商標および登録商標は、各社の所有に属します。  
Ahead of What's Possibleはアナログ・デバイセズの商標です。

DN23427-1/22

VISIT [ANALOG.COM/JP](http://ANALOG.COM/JP)