



## 圧力センサー・アプリケーション用の 高精度信号調整 AFE

MAX40109

### 概要

MAX40109 は、低消費電力で高精度なセンサー・インターフェース SoC であり、高精度のプログラマブル・アナログ・フロントエンド (AFE)、A/D コンバータ (ADC)、キャリブレーション・メモリ、およびデジタル信号処理機能を搭載しています。また、アナログ電圧出力と 4mA~20mA の電流ループに対応する出力バッファを備えた D/A コンバータ (DAC) も搭載しています。MAX40109 は、ストレイン・ゲージ、圧力センサー、カセンサー、温度センサーなどのセンサー・アプリケーション用に設計されています。

このセンサー AFE には、アナログ出力とデジタル出力の両方があります。デジタル 1-Wire/I<sup>2</sup>C インターフェースは、キャリブレーション・メモリ、フロントエンドのプログラマブル・ゲイン・アンプ (PGA) のゲイン、およびセンサーのブリッジを駆動する内部電流源をプログラムします。デジタル I<sup>2</sup>C インターフェースを用いると、デジタル出力データの取得とアラームの生成も可能です。

MAX40109 は 3V~36V で動作し、TQFN (Thin Quad Flat No-lead) パッケージで提供され、動作温度範囲の仕様は-40°C~+125°C です。

### アプリケーション

- 圧力センサー
- ストレイン・ゲージ
- カセンサー
- 温度センサー
- ホイートストン・ブリッジ

### 特長と利点

- 抵抗ブリッジ・ベースの圧力センサーとインターフェースするアナログ・フロントエンド
- 抵抗ブリッジからの直接温度測定または外部サーミスタからの温度測定
- アナログ・ゼロ圧力オフセット補償
- ゲイン・オプションが 20 個ある高精度 PGA フロントエンド
- アナログおよびデジタル出力
- デジタル 1-Wire、電力線通信 (PLC)、および I<sup>2</sup>C インターフェース
- 温度および非線形性からの補償のための 3 次多項式を用いたキャリブレーション・メモリ
- 内部電磁干渉 (EMI) の除去
- 電源電圧範囲: 3V~36V
- 2mA (代表値) の低電源電流
- TQFN パッケージにて提供

型番はデータシート末尾に記載されています。

## 目次

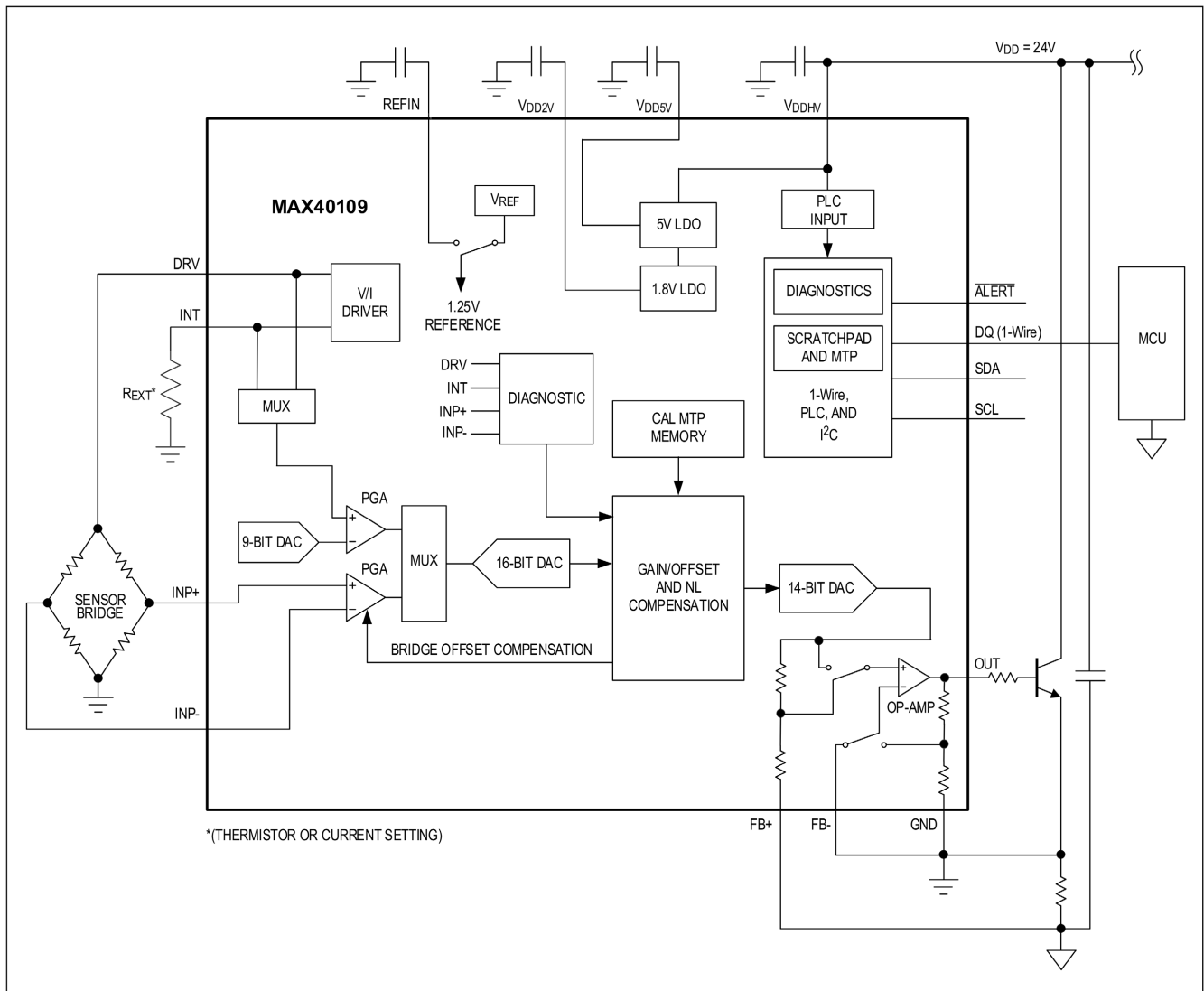
|                             |    |
|-----------------------------|----|
| 概要.....                     | 1  |
| アプリケーション.....               | 1  |
| 特長と利点.....                  | 1  |
| 簡略化したブロック図.....             | 5  |
| 絶対最大定格.....                 | 6  |
| パッケージ情報.....                | 6  |
| 電気的特性.....                  | 7  |
| 標準動作特性.....                 | 13 |
| ピン配置.....                   | 17 |
| 端子説明.....                   | 17 |
| 詳細.....                     | 18 |
| レジスタ機能.....                 | 18 |
| 設定レジスタ.....                 | 20 |
| PGA の入力マルチプレクサ.....         | 20 |
| ALERTモード.....               | 20 |
| 圧力デジタル出力のケース : .....        | 21 |
| 温度電流.....                   | 21 |
| シャットダウン.....                | 22 |
| 電流源のリファレンス抵抗.....           | 22 |
| リファレンス.....                 | 22 |
| デジタル・フィルタ.....              | 22 |
| 圧力キャリブレーション・バイパス.....       | 23 |
| 温度キャリブレーション・バイパス.....       | 23 |
| MTP_EN.....                 | 23 |
| ステータス・レジスタ.....             | 23 |
| PGA 圧力ゲイン.....              | 24 |
| 電流源.....                    | 24 |
| 未キャリブレーション圧力.....           | 25 |
| 未キャリブレーション温度.....           | 25 |
| ADC サンプル・レート.....           | 25 |
| 割込みイネーブル.....               | 26 |
| ブリッジ駆動.....                 | 26 |
| PGA 温度ゲイン.....              | 26 |
| キャリブレーション済み圧力.....          | 27 |
| キャリブレーション済み温度.....          | 27 |
| 温度モード.....                  | 27 |
| センサー・オフセット・キャリブレーション設定..... | 28 |

|                             |    |
|-----------------------------|----|
| アナログ・フィルタ帯域幅 .....          | 28 |
| ゼロ圧力オフセット RAM オーバーライド ..... | 28 |
| ゼロ圧力オフセット選択 .....           | 28 |
| アナログ出力段 .....               | 29 |
| SLP_MR .....                | 29 |
| SLP_MREF .....              | 29 |
| CP_Control_1 .....          | 29 |
| CP_Control_2 .....          | 29 |
| MTP_Control .....           | 29 |
| MTP_Status .....            | 30 |
| MTP_PROT_ADDR .....         | 30 |
| MTP_PROT_WDATA .....        | 30 |
| MTP_PROT_RDATA .....        | 30 |
| MTP_LEVEL .....             | 30 |
| SLP_MRV .....               | 30 |
| SLP_MREFV .....             | 30 |
| MTP_DATA0 .....             | 30 |
| MTP_ADDR .....              | 30 |
| MTP メモリと機能 .....            | 31 |
| ブリッジ・センサーのキャリブレーション .....   | 34 |
| スクラッチパッド・メモリ .....          | 35 |
| 診断機能 .....                  | 35 |
| ALERT時の圧力スレッシュホールド .....    | 36 |
| ゼロ圧力オフセット .....             | 36 |
| 設定レジスタ .....                | 37 |
| PC クライアント・アドレス .....        | 37 |
| MTP をロック .....              | 37 |
| ゼロ圧力オフセット・イネーブル .....       | 37 |
| センサー極性 .....                | 38 |
| 出力クリッピング・イネーブル .....        | 38 |
| アナログ診断イネーブル .....           | 38 |
| 温度オフセット .....               | 38 |
| MTP の再プログラマビリティ .....       | 39 |
| 出力クリッピング・スレッシュホールド .....    | 39 |
| アナログ出力の診断レベル .....          | 39 |
| MTP の初期化 .....              | 40 |
| MTP への書込み .....             | 40 |
| デジタル・インターフェースの管理 .....      | 40 |

|                                              |    |
|----------------------------------------------|----|
| 1-WIRE インターフェース.....                         | 40 |
| 電力線通信 (PLC) .....                            | 40 |
| I <sup>2</sup> C 対応のバス・インターフェース .....        | 42 |
| 1-Wire バス・システム .....                         | 43 |
| 64 ビット ROM コード .....                         | 44 |
| CRC の生成.....                                 | 44 |
| ハードウェア構成.....                                | 45 |
| トランザクション・シーケンス .....                         | 45 |
| 初期化 .....                                    | 45 |
| ROM コマンド.....                                | 45 |
| Search ROM [F0h].....                        | 47 |
| Read ROM [33h].....                          | 47 |
| Match ROM [55h].....                         | 47 |
| Skip ROM[ CCh] .....                         | 47 |
| 機能コマンド.....                                  | 47 |
| データ・フォーマット.....                              | 48 |
| 1-Wire シグナリング .....                          | 48 |
| 初期化手順：リセット・パルスとプレゼンス・パルス.....                | 48 |
| 読み出し／書き込みタイム・スロット .....                      | 49 |
| 書き込みタイム・スロット .....                           | 49 |
| 読み出しタイム・スロット .....                           | 50 |
| アプリケーション情報.....                              | 51 |
| 温度測定.....                                    | 51 |
| ブリッジ電流源に外部抵抗を使用 .....                        | 52 |
| レシオメトリック電圧出力 .....                           | 52 |
| センサー・オフセット・キャリブレーション.....                    | 52 |
| MAX40109 を用いてセンサー・キャリブレーションを実行 .....         | 53 |
| アナログ出力段.....                                 | 53 |
| レイアウトに関する推奨事項 .....                          | 54 |
| 標準アプリケーション回路 .....                           | 55 |
| レシオメトリック電圧出力を備えたアナログ・センサー .....              | 56 |
| レシオメトリック電圧出力とゲイン設定用の外部抵抗を備えたアナログ・センサー.....   | 57 |
| I <sup>2</sup> C インターフェースを備えたデジタル・センサー ..... | 58 |
| 型番.....                                      | 58 |



## 簡略化したブロック図



絶対最大定格

|                                                          |             |                                               |             |
|----------------------------------------------------------|-------------|-----------------------------------------------|-------------|
| V <sub>DDHV</sub> ～GND .....                             | -40V～+40V   | DQ～GND .....                                  | -1.5V～+6.0V |
| OUT～GND .....                                            | -40V～+40V   | 連続消費電力：任意の入力／出力ピンへの連続電流 10mA、                 |             |
| ピン間電圧差（次の 2 つのピン間の電圧：<br>V <sub>DD</sub> 、OUT、GND） ..... | -40V～+40V   | TQFN（単層基板）（T <sub>A</sub> = +70°C、+70°C を超えると |             |
| V <sub>DD5V</sub> 、DRV、FB-、INP+、INP-、INT、SCL、SDA、        |             | 20.8mW/°C でディレーティング） .....                    | 1666.70mW   |
| ALERT～GND .....                                          | -0.3V～+6.0V | 連続消費電力：TQFN（4 層基板）（+70°C を超えると                |             |
| V <sub>DD2V</sub> 、REFIN～GND .....                       | -0.3V～+2.0V | 30.3mW/°C でディレーティング） .....                    | 2,424.20mW  |
| FB+～GND .....                                            | -1.5V～+5.0V | 動作温度範囲 .....                                  | -40°C～125°C |
|                                                          |             | ジャンクション温度 .....                               | +150°C      |

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

パッケージ情報

| TQFN                                    |          |
|-----------------------------------------|----------|
| Package Code                            | T2044-5C |
| Outline Number                          | 21-0139  |
| Land Pattern Number                     | 90-0429  |
| Thermal Resistance, Single Layer Board: |          |
| Junction to Ambient (θ <sub>JA</sub> )  | 48       |
| Junction to Case (θ <sub>JC</sub> )     | 2        |
| Thermal Resistance, Four Layer Board:   |          |
| Junction to Ambient (θ <sub>JA</sub> )  | 33       |
| Junction to Case (θ <sub>JC</sub> )     | 2        |

最新のパッケージ外形図とランド・パターン（フットプリント）に関しては、<https://www.analog.com/en/design-center/packaging-quality-symbols-footprints/package-index.html> で確認してください。パッケージ・コードの「+」、「#」、「-」は RoHS 対応状況のみを示します。パッケージ図面は異なる末尾記号が示されている場合がありますが、図面は RoHS 状況に関わらず該当のパッケージについて図示しています。

パッケージの熱抵抗は、JEDEC 規格 JESD51-7 に記載の方法で 4 層基板を使用して求めたものです。パッケージの熱に対する考慮事項の詳細については、<https://www.analog.com/en/technical-articles/thermal-characterization-of-ic-packages.html> を参照してください。

## 電氣的特性

(特に指定のない限り、グローバル条件。V<sub>DDHV</sub> = 5V、V<sub>DRV</sub> = 4V、V<sub>IN+</sub> = V<sub>IN-</sub> = V<sub>DRV</sub>/2、アナログ・フィルタ BW = 1.2kHz、25°C での代表値、最小/最大温度 = -40°C ≤ T<sub>A</sub> ≤ +125°C。)

| PARAMETER                                                 | SYMBOL            | CONDITIONS                                                                                                                                         |                                              | MIN                     | TYP                                                                                         | MAX                     | UNITS |
|-----------------------------------------------------------|-------------------|----------------------------------------------------------------------------------------------------------------------------------------------------|----------------------------------------------|-------------------------|---------------------------------------------------------------------------------------------|-------------------------|-------|
| System Level Performance: Noise-Free Effective Resolution |                   | V <sub>DRV</sub> = 4V, 10kΩ bridge, V <sub>INP+</sub> – V <sub>INP-</sub> = 4mV (DC), G = 252V/V, Noise BW 3dB = 1kHz, G <sub>OUT</sub> = 4V/V     |                                              |                         | 12.4                                                                                        |                         | bits  |
|                                                           |                   | I <sub>DRV</sub> = 500μA, 3.5kΩ bridge, V <sub>INP+</sub> – V <sub>INP-</sub> = 75mV (DC), G = 15V/V, Noise BW 3dB = 1kHz, G <sub>OUT</sub> = 1V/V |                                              |                         | 12.8                                                                                        |                         |       |
| INPUT PGA                                                 |                   |                                                                                                                                                    |                                              |                         |                                                                                             |                         |       |
| Input Offset Voltage                                      | V <sub>OS</sub>   | G = 15V/V<br>Zero-pressure offset compensation disabled                                                                                            | 0.6V < V <sub>CM</sub> < 1.7V                |                         | 180                                                                                         | 850                     | μV    |
|                                                           |                   |                                                                                                                                                    | 1.7V < V <sub>CM</sub> < 2.8V                |                         | 440                                                                                         | 2000                    |       |
|                                                           |                   | G = 144V/V<br>Zero-pressure offset compensation disabled                                                                                           | 0.6V < V <sub>CM</sub> < 2.8V                |                         | 76                                                                                          | 450                     |       |
| Input Offset Drift                                        | TCV <sub>OS</sub> | V <sub>CM</sub> > 1.7V                                                                                                                             |                                              |                         | 0.062                                                                                       | 1.6                     | μV/°C |
|                                                           |                   | V <sub>CM</sub> < 1.7V                                                                                                                             |                                              |                         | 0.018                                                                                       | 0.8                     |       |
| Input Bias Current                                        | I <sub>B</sub>    | T <sub>A</sub> = +25°C                                                                                                                             |                                              |                         | 60                                                                                          | 400                     | pA    |
|                                                           |                   | -40°C ≤ T <sub>A</sub> ≤ +125°C                                                                                                                    |                                              |                         |                                                                                             | 3860                    |       |
| Input Offset Current                                      | I <sub>OS</sub>   |                                                                                                                                                    |                                              |                         | 9.2                                                                                         | 400                     | pA    |
| Input Common Mode Range                                   | V <sub>CM</sub>   | Zero-pressure offset compensation disabled                                                                                                         | V <sub>DDHV</sub> ≥ 4.4V                     | 0.6                     |                                                                                             | 2.8                     |       |
|                                                           |                   |                                                                                                                                                    | 3.8V ≤ V <sub>DDHV</sub> ≤ 4.4V              | 0.6                     |                                                                                             | 2.6                     |       |
|                                                           |                   |                                                                                                                                                    | V <sub>DDHV</sub> ≤ 3.8V                     | 0.6                     |                                                                                             | V <sub>VDDHV</sub> -1.2 |       |
|                                                           |                   | Zero-pressure offset compensation enabled                                                                                                          |                                              | 0.37 x V <sub>DRV</sub> |                                                                                             | 0.63 x V <sub>DRV</sub> | V     |
| Range of Gain                                             | G                 | Programmable through 1-wire and/or I <sup>2</sup> C                                                                                                | Internal ADC Input Full-Scale Range is 1.25V |                         | 5, 10, 15, 20, 24, 40, 60, 72, 90, 108, 126, 144, 160, 180, 200, 252, 540, 1080, 1440, 2520 |                         | V/V   |
| Gain Selection Settling Time                              |                   |                                                                                                                                                    |                                              |                         | 10                                                                                          |                         | ms    |

(特に指定のない限り、グローバル条件。V<sub>DDHV</sub> = 5V、V<sub>DRV</sub> = 4V、V<sub>IN+</sub> = V<sub>IN-</sub> = V<sub>DRV</sub>/2、アナログ・フィルタ BW = 1.2kHz、25°C での代表値、最小/最大温度 = -40°C ≤ T<sub>A</sub> ≤ +125°C。)

| PARAMETER                                   | SYMBOL            | CONDITIONS                                                                           |                                                                             | MIN  | TYP                                                                           | MAX   | UNITS             |
|---------------------------------------------|-------------------|--------------------------------------------------------------------------------------|-----------------------------------------------------------------------------|------|-------------------------------------------------------------------------------|-------|-------------------|
| Gain Error                                  | GE                | G = 15V/V                                                                            |                                                                             |      | 0.15                                                                          | 0.9   | %                 |
|                                             |                   | G = 144V/V                                                                           |                                                                             |      | 0.45                                                                          | 1.4   |                   |
| Gain Error Temperature Coefficient          | TC <sub>GE</sub>  | G = 15V/V                                                                            |                                                                             |      | 4                                                                             |       | ppm/°C            |
|                                             |                   | G = 144V/V                                                                           |                                                                             |      | 9                                                                             |       |                   |
| INPUT PGA/AC SPECIFICATIONS                 |                   |                                                                                      |                                                                             |      |                                                                               |       |                   |
| Signal Bandwidth                            | BW <sub>3dB</sub> | G = 15V/V                                                                            |                                                                             |      | 55                                                                            |       | kHz               |
|                                             |                   | G = 144V/V                                                                           |                                                                             |      | 24.5                                                                          |       |                   |
| Input Voltage-Noise                         | V <sub>N</sub>    | 0.1Hz ≤ f ≤ 1kHz,<br>G = 15V/V                                                       | Zero-pressure offset compensation disabled                                  |      | 2.5                                                                           |       | μV <sub>RMS</sub> |
|                                             |                   |                                                                                      | Zero-pressure offset compensation enabled (at 30mV/V)                       |      | 2.7                                                                           |       |                   |
|                                             |                   | 0.1Hz ≤ f ≤ 10Hz,<br>G = 144V/V                                                      | Zero-pressure offset compensation disabled                                  |      | 0.23                                                                          |       |                   |
|                                             |                   |                                                                                      | Zero-pressure offset compensation enabled (at 80mV/V)                       |      | 0.78                                                                          |       |                   |
| EMI Rejection Ratio                         | EMIRR             | V <sub>RFpeak</sub> = 100mVp, f = 400MHz, 900MHz, 1800MHz, 2400MHz, both IN+ and IN- |                                                                             |      | 80                                                                            |       | dB                |
| INPUT PGA/ZERO-PRESSURE OFFSET COMPENSATION |                   |                                                                                      |                                                                             |      |                                                                               |       |                   |
| Resolution                                  |                   | Including sign                                                                       | Corresponds to 44μV/V                                                       |      | 12                                                                            |       | bits              |
| Offset Range                                |                   |                                                                                      |                                                                             | 80   | 93                                                                            |       | mV/V              |
| TEMPERATURE MEASUREMENT                     |                   |                                                                                      |                                                                             |      |                                                                               |       |                   |
| Current Source Range                        |                   | Sourced at INT pin<br>V <sub>INT</sub> = 0V to 1.6V                                  |                                                                             |      | 150,<br>250,<br>500, 750                                                      |       | uA                |
| Input Common Mode Range                     | V <sub>CM</sub>   | Guaranteed by CMRR parameter                                                         |                                                                             | 0.25 |                                                                               | 1.6   | V                 |
| Common Mode Rejection Rate                  | CMRR              | V <sub>CM</sub> = 0.25V to 1.6V                                                      |                                                                             |      | 95                                                                            |       | dB                |
| Range of Gain                               | G                 | Programmable through 1-wire and/or I <sup>2</sup> C                                  | G = 1, 1.5, and 2 are for single-ended only. G = 3 is for differential only |      | 1.5, 2, 3,<br>5, 6, 10,<br>15, 20,<br>24, 30,<br>36, 40,<br>45, 60,<br>72, 90 |       | V/V               |
| Input Offset Voltage                        | V <sub>OS</sub>   |                                                                                      |                                                                             |      | 50                                                                            | 2,000 | μV                |
| Gain Error                                  | GE                | Gain = 10V/V                                                                         |                                                                             |      | ±0.4                                                                          | ±2.5  | %                 |

(特に指定のない限り、グローバル条件。V<sub>DDHV</sub> = 5V、V<sub>DRV</sub> = 4V、V<sub>IN+</sub> = V<sub>IN-</sub> = V<sub>DRV</sub>/2、アナログ・フィルタ BW = 1.2kHz、25°C での代表値、最小/最大温度 = -40°C ≤ T<sub>A</sub> ≤ +125°C。)

| PARAMETER                               | SYMBOL            | CONDITIONS                                                                                                 |                                        | MIN | TYP                                                         | MAX | UNITS  |
|-----------------------------------------|-------------------|------------------------------------------------------------------------------------------------------------|----------------------------------------|-----|-------------------------------------------------------------|-----|--------|
| Gain-Bandwidth Product                  | GBW               |                                                                                                            |                                        |     | 200                                                         |     | kHz    |
| Input Voltage-Noise Density             | V <sub>N</sub>    | f = 1kHz                                                                                                   |                                        |     | 180                                                         |     | nV/√Hz |
| BRIDGE DIAGNOSTICS                      |                   |                                                                                                            |                                        |     |                                                             |     |        |
| Diagnostic Voltage Threshold Resolution |                   | Applies to all: OV_INP+,<br>OV_INP-, UV_INP+,<br>UV_INP-,<br>OV_DRV, UV_DRV,<br>OV_INT,<br>UV_INT          |                                        |     | 8                                                           |     | bits   |
| Diagnostic Voltage Threshold Accuracy   |                   | Applies to all:<br>OV_INP+,<br>OV_INP-,<br>UV_INP+,<br>UV_INP-,<br>OV_DRV,<br>UV_DRV,<br>OV_INT,<br>UV_INT | From 0% to 90% of<br>V <sub>DD5V</sub> |     | ±3                                                          |     | LSB    |
|                                         |                   | Applies to all:<br>OV_INP+,<br>OV_INP-,<br>UV_INP+,<br>UV_INP-,<br>OV_DRV,<br>UV_DRV,<br>OV_INT,<br>UV_INT | Above 90% of<br>V <sub>DD5V</sub>      |     | -3 ±2                                                       |     |        |
| ANALOG-TO-DIGITAL CONVERTER             |                   |                                                                                                            |                                        |     |                                                             |     |        |
| Sample Frequency                        |                   |                                                                                                            |                                        |     | 1, 2, 4,<br>8, 16                                           |     | ksps   |
| SENSOR BRIDGE VOLTAGE SOURCE            |                   |                                                                                                            |                                        |     |                                                             |     |        |
| Voltage Source Range                    | V <sub>DRV</sub>  | Programmable<br>through Digital<br>Interfaces                                                              | I <sub>DRV</sub> = 0mA to 2mA          |     | 1.8, 2.3,<br>3.3, 4.0                                       |     | V      |
| Voltage Source Range Accuracy           | ΔV <sub>DRV</sub> | I <sub>DRV</sub> = 0mA to 2mA                                                                              |                                        |     |                                                             | 3.5 | %      |
| SENSOR BRIDGE CURRENT SOURCE            |                   |                                                                                                            |                                        |     |                                                             |     |        |
| Current Source Range                    | I <sub>DRV</sub>  | Programmable<br>through 1-wire<br>and/or I <sup>2</sup> C                                                  | V <sub>DRV</sub> = 4V                  |     | 250,<br>300,<br>400,<br>450,<br>500,<br>550,<br>650,<br>750 |     | μA     |
| Current Source Range Accuracy           | ΔI <sub>DRV</sub> | V <sub>DRV</sub> = 0V to 4V                                                                                |                                        |     |                                                             | 5   | %      |

(特に指定のない限り、グローバル条件。 $V_{DDHV} = 5V$ 、 $V_{DRV} = 4V$ 、 $V_{IN+} = V_{IN-} = V_{DRV}/2$ 、アナログ・フィルタ BW = 1.2kHz、 $25^{\circ}C$  での代表値、最小/最大温度  $= -40^{\circ}C \leq T_A \leq +125^{\circ}C$ 。)

| PARAMETER                                        | SYMBOL                                | CONDITIONS                                                                                                                    |                                                                                                | MIN  | TYP  | MAX                               | UNITS  |
|--------------------------------------------------|---------------------------------------|-------------------------------------------------------------------------------------------------------------------------------|------------------------------------------------------------------------------------------------|------|------|-----------------------------------|--------|
| Voltage Range at Bridge Top                      | V <sub>DRV</sub>                      | V <sub>DDHV</sub> ≥ 4.65V                                                                                                     | Zero-pressure compensation offset enabled<br><br>Guaranteed by Input Referred Residual Voltage | 1.8  |      | 4.2                               | V      |
|                                                  |                                       | 3V ≤ V <sub>DDHV</sub> ≤ 4.65V                                                                                                | Zero-pressure compensation offset enabled<br><br>Guaranteed by Input Referred Residual Voltage | 1.8  |      | 3 x ln (V <sub>DDHV</sub> ) -0.41 |        |
| Input Referred Residual Voltage                  | V <sub>RES</sub>                      | Applies over "Voltage Range at Bridge Top" specification. Zero-pressure compensation offset = FS/4<br><br>Input PGA Gain = 15 |                                                                                                |      |      | ±3                                | mV     |
| INTERNAL/EXTERNAL REFERENCE                      |                                       |                                                                                                                               |                                                                                                |      |      |                                   |        |
| Reference Voltage                                | V <sub>REF</sub>                      |                                                                                                                               |                                                                                                |      | 1.25 |                                   | V      |
| Internal Reference Voltage Temp-Co               | V <sub>REFTC</sub>                    |                                                                                                                               |                                                                                                |      | 15   |                                   | ppm/°C |
| OUTPUT AMPLIFIER AND DIGITAL TO ANALOG CONVERTER |                                       |                                                                                                                               |                                                                                                |      |      |                                   |        |
| Gain                                             | G <sub>OUT</sub>                      | Current (4mA–20mA) Output                                                                                                     |                                                                                                |      | 1    |                                   | V/V    |
|                                                  |                                       | Voltage Output, 5V                                                                                                            | DAC Full-Scale 1.25V, V <sub>DDHV</sub> = 5.5V                                                 |      | 4    |                                   |        |
|                                                  |                                       | Voltage Output, 3V                                                                                                            | DAC Full-Scale 0.5V, V <sub>DDHV</sub> = 3.3V                                                  |      | 6    |                                   |        |
| Output Voltage High                              | V <sub>OH</sub>                       | V <sub>DD5V</sub> - V <sub>OUT</sub>                                                                                          | R <sub>L</sub> = 10KΩ to GND                                                                   |      | 94   | 160                               | mV     |
| Output Voltage Low                               | V <sub>OL</sub>                       | V <sub>OUT</sub> - GND                                                                                                        | R <sub>L</sub> = 10KΩ to GND                                                                   |      | 3    | 15                                | mV     |
| Slew Rate                                        | SR                                    |                                                                                                                               |                                                                                                |      | 0.12 |                                   | V/μs   |
| Capacitive Loading Stability                     | C <sub>LOAD</sub>                     | A <sub>V</sub> = 4V/V                                                                                                         |                                                                                                |      | 500  |                                   | pF     |
| POWER SUPPLY                                     |                                       |                                                                                                                               |                                                                                                |      |      |                                   |        |
| Supply Voltage                                   | V <sub>DDHV</sub>                     | Guaranteed by PSRR, -40°C < T <sub>A</sub> < +125°C                                                                           |                                                                                                | 3    |      | 36                                | V      |
| Internal Digital Supply Voltage                  | V <sub>DD2V</sub>                     |                                                                                                                               |                                                                                                | 1.7  | 1.8  | 1.9                               | V      |
| Internal Analog Supply Voltage                   | V <sub>DD5V</sub>                     | V <sub>DDHV</sub> ≥ 6V                                                                                                        |                                                                                                | 5.05 | 5.28 | 5.5                               | V      |
| Internal Analog Supply LDO Dropout               | V <sub>DDHV</sub> – V <sub>DD5V</sub> | V <sub>DDHV</sub> = 5V                                                                                                        |                                                                                                |      | 121  | 201                               | mV     |
|                                                  | V <sub>DDHV</sub> – V <sub>DD5V</sub> | V <sub>DDHV</sub> = 3V                                                                                                        |                                                                                                |      | 121  | 199                               |        |
| Power Supply Rejection Ratio                     | PSRR                                  | 6 ≤ V <sub>DDHV</sub> ≤ 36V                                                                                                   |                                                                                                |      | 105  |                                   | dB     |

(特に指定のない限り、グローバル条件。V<sub>DDHV</sub> = 5V、V<sub>DRV</sub> = 4V、V<sub>IN+</sub> = V<sub>IN-</sub> = V<sub>DRV</sub>/2、アナログ・フィルタ BW = 1.2kHz、25°C での代表値、最小/最大温度 = -40°C ≤ T<sub>A</sub> ≤ +125°C。)

| PARAMETER                                                                 | SYMBOL               | CONDITIONS                                      |                                                    | MIN | TYP                          | MAX    | UNITS |    |
|---------------------------------------------------------------------------|----------------------|-------------------------------------------------|----------------------------------------------------|-----|------------------------------|--------|-------|----|
| Supply Current                                                            | I <sub>DD</sub>      |                                                 |                                                    |     | 2                            | 2.57   | mA    |    |
| Power-Up Time                                                             | t <sub>ON</sub>      | V <sub>DDHV</sub> = 0V to 5V                    | Communication ready                                | 2   |                              | ms     |       |    |
|                                                                           |                      |                                                 | ADC Calibration completed – Ready for Measurements | 140 |                              |        |       |    |
| Low-Power Mode Supply Current                                             | I <sub>SHDN</sub>    | -40°C ≤ T <sub>A</sub> ≤ +125°C                 |                                                    |     |                              | 250    | μA    |    |
| Turn-On Time                                                              | t <sub>ONSD</sub>    | From Low-Power Mode (through I <sup>2</sup> C)  |                                                    |     | 50                           |        | μs    |    |
| I <sup>2</sup> C LOGIC DC CHARACTERISTICS                                 |                      |                                                 |                                                    |     |                              |        |       |    |
| Input High Voltage                                                        | V <sub>IH</sub>      |                                                 |                                                    |     | 0.7 x V <sub>DD5V</sub>      |        | V     |    |
| Input Low Voltage                                                         | V <sub>IL</sub>      |                                                 |                                                    |     | 0.3 x V <sub>DD5V</sub>      |        | V     |    |
| Input High Leakage Current                                                | I <sub>IH</sub>      | Logic Input to V <sub>DD5V</sub>                |                                                    |     | -1                           | ±0.005 | +1    | μA |
| Input Low Leakage Current                                                 | I <sub>IL</sub>      | Logic Input to 0V                               |                                                    |     | -1                           | ±0.005 | +1    | μA |
| Input Capacitance                                                         | C <sub>IN</sub>      |                                                 |                                                    |     | 5                            |        | pF    |    |
| Output Low Voltage                                                        | V <sub>OL</sub>      | I <sub>OL</sub> = 3mA                           |                                                    |     | 0                            |        | 0.3   | V  |
| Output High Leakage Current                                               |                      | V <sub>OUT</sub> = V <sub>DD5V</sub>            |                                                    |     | ±0.005                       |        | 1     | μA |
| I <sup>2</sup> C TIMING                                                   |                      |                                                 |                                                    |     |                              |        |       |    |
| Serial Clock Frequency                                                    | f <sub>SCL</sub>     |                                                 |                                                    |     | 50                           |        | 1M    | Hz |
| Bus Free Time Between Start and Stop Conditions                           | t <sub>BUF</sub>     |                                                 |                                                    |     | 0.5                          |        |       | μs |
| START Condition Hold Time                                                 | t <sub>HD:STA</sub>  |                                                 |                                                    |     | 0.26                         |        |       | μs |
| STOP Condition Setup Time                                                 | t <sub>SU:STO</sub>  | 90% of SCL to 10% of SDA                        |                                                    |     | 0.26                         |        |       | μs |
| Clock Low Period                                                          | t <sub>LOW</sub>     |                                                 |                                                    |     | 0.5                          |        |       | μs |
| Clock High Period                                                         | t <sub>HIGH</sub>    |                                                 |                                                    |     | 0.26                         |        |       | μs |
| START Condition Setup Time                                                | t <sub>SU:STA</sub>  | 90% of SCL to 90% of SDA                        |                                                    |     | 0.26                         |        |       | μs |
| Data Setup Time                                                           | t <sub>SU:DAT</sub>  | 10% of SDA to 10% of SCL                        |                                                    |     | 50                           |        |       | ns |
| Data In Hold Time                                                         | t <sub>HD:DAT</sub>  | 10% of SCL to 10% of SDA                        |                                                    |     | 0                            |        |       | μs |
| SCL/SDA Rise Time                                                         | t <sub>R</sub>       |                                                 |                                                    |     |                              |        | 120   | ns |
| SCL/SDA Fall Time                                                         | t <sub>F</sub>       |                                                 |                                                    |     | 20                           |        | 120   | ns |
| Transmit SDA Fall Time                                                    | t <sub>F</sub>       | Bus capacitance = 550pF. V <sub>DD</sub> ≥ 2.4V |                                                    |     | 20 x (V <sub>DD</sub> /5.5V) |        | 120   | ns |
| SCL Time Low for Reset of Serial Interface                                | t <sub>TIMEOUT</sub> |                                                 |                                                    |     | 20                           |        | 45    | ms |
| Maximum Pulse Width of Spikes That Must Be Suppressed by the Input Filter |                      |                                                 |                                                    |     | 50                           |        |       | ns |

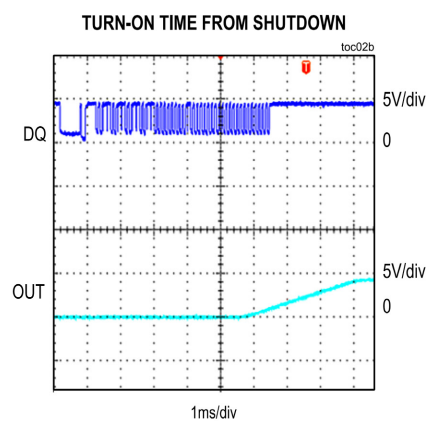
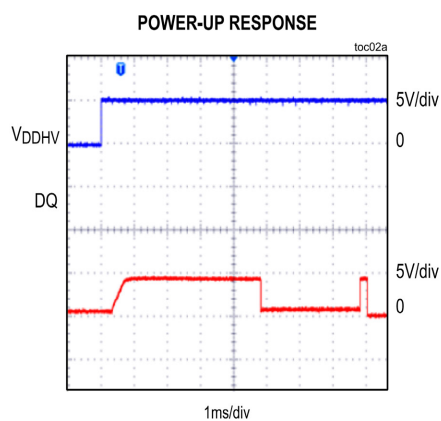
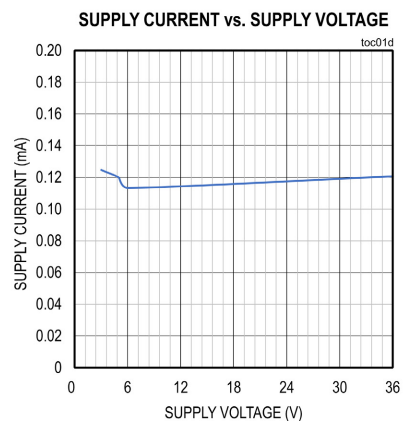
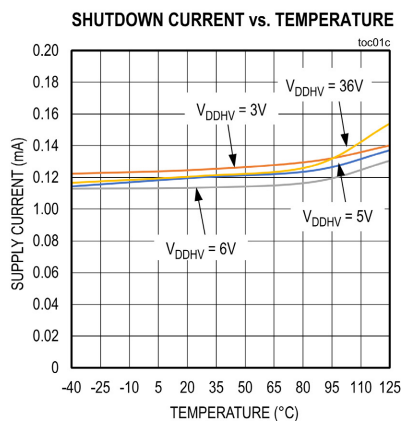
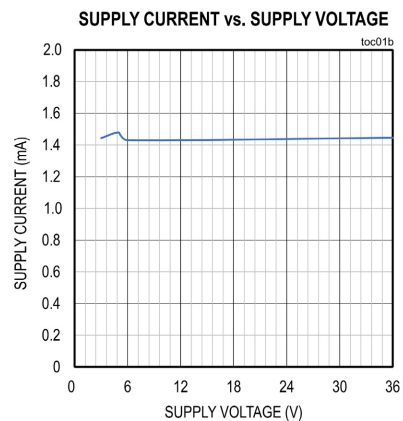
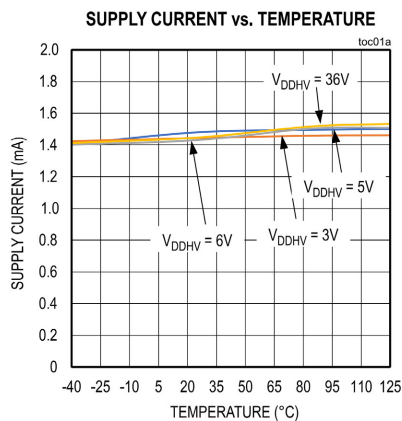
(特に指定のない限り、グローバル条件。 $V_{DDHV} = 5V$ 、 $V_{DRV} = 4V$ 、 $V_{IN+} = V_{IN-} = V_{DRV}/2$ 、アナログ・フィルタ BW = 1.2kHz、 $25^{\circ}C$  での代表値、最小/最大温度  $= -40^{\circ}C \leq T_A \leq +125^{\circ}C$ 。)

| PARAMETER                                                           | SYMBOL               | CONDITIONS      |                                                           | MIN                      | TYP | MAX                     | UNITS |
|---------------------------------------------------------------------|----------------------|-----------------|-----------------------------------------------------------|--------------------------|-----|-------------------------|-------|
| Capacitive Load for Each Bus Line                                   | C <sub>B</sub>       |                 |                                                           | 550                      |     |                         | pF    |
| 1-Wire LOGIC DC CHARACTERISTICS (DQ)                                |                      |                 |                                                           |                          |     |                         |       |
| Input Voltage Level High                                            | V <sub>IH</sub>      | DQ only         | V <sub>DDHV</sub> = 3V to 5.5V                            | 0.8 x V <sub>DDHV</sub>  |     |                         | V     |
| Input Voltage Level Low                                             | V <sub>IL</sub>      | DQ only         | V <sub>DDHV</sub> = 3V to 5.5V                            |                          |     | 0.2 x V <sub>DDHV</sub> | V     |
| Output Voltage Level High                                           | V <sub>OH</sub>      | DQ only         | V <sub>DDHV</sub> = 3V to 5.5V                            | 0.75 x V <sub>DD5V</sub> |     | 4                       | V     |
| Output Voltage Level Low                                            | V <sub>OL</sub>      | DQ only         | V <sub>DDHV</sub> = 3V to 5.5V, I <sub>SINK</sub> = 500μA |                          |     | 200                     | mV    |
| PLC LOGIC DC CHARACTERISTICS (INPUT V <sub>DDHV</sub> , OUTPUT OUT) |                      |                 |                                                           |                          |     |                         |       |
| Input Voltage Level High                                            | V <sub>IN_HIGH</sub> |                 |                                                           | 31                       |     |                         | V     |
| Input Voltage Level Low                                             | V <sub>IN_LOW</sub>  |                 |                                                           |                          |     | 24                      | V     |
| Output Voltage Level High                                           | V <sub>OH</sub>      | Analog OUT only | DAC output ≥ 0x3665 (85% of full-scale)                   | 0.82 x FS                |     |                         | V     |
| Output Voltage Level Low                                            | V <sub>OL</sub>      | Analog OUT only | DAC output ≤ 0x0999 (15% of full-scale)                   | 0                        |     | 0.18 x FS               | V     |
| 1-Wire TIMING ON DQ                                                 |                      |                 |                                                           |                          |     |                         |       |
| Time Slot                                                           | t <sub>SLOT</sub>    |                 |                                                           | 60                       |     | 120                     | μs    |
| Recovery Time                                                       | t <sub>REC</sub>     |                 |                                                           | 1                        |     |                         | μs    |
| Write-Zero Low Time                                                 | t <sub>LOW0</sub>    |                 |                                                           | 60                       |     | 120                     | μs    |
| Write-One Low Time                                                  | t <sub>LOW1</sub>    |                 |                                                           | 1                        |     | 15                      | μs    |
| Read Data Valid                                                     | t <sub>RDV</sub>     |                 |                                                           |                          |     | 20                      | μs    |
| Reset Time High                                                     | t <sub>RSTH</sub>    |                 |                                                           | 480                      |     |                         | μs    |
| Reset Time Low                                                      | t <sub>RSTL</sub>    |                 |                                                           | 480                      |     |                         | μs    |
| Presence-Detect High                                                | t <sub>PDHIGH</sub>  |                 |                                                           | 15                       |     | 60                      | μs    |
| Presence-Detect Low                                                 | t <sub>PDLOW</sub>   |                 |                                                           | 60                       |     | 240                     | μs    |
| DQ (Data) Capacitance                                               | C <sub>IN/OUT</sub>  |                 |                                                           | 25                       |     |                         | pF    |
| PLC TIMING WITH V <sub>DDHV</sub> AS INPUT AND OUT AS OUTPUT        |                      |                 |                                                           |                          |     |                         |       |
| Time Slot                                                           | t <sub>SLOT</sub>    |                 |                                                           | 480                      |     | 960                     | μs    |
| Recovery Time                                                       | t <sub>REC</sub>     |                 |                                                           | 8                        |     |                         | μs    |
| Write-Zero Low Time                                                 | t <sub>LOW0</sub>    |                 |                                                           | 480                      |     | 960                     | μs    |
| Write-One Low Time                                                  | t <sub>LOW1</sub>    |                 |                                                           | 100                      |     | 120                     | μs    |
| Read Data Valid                                                     | t <sub>RDV</sub>     |                 |                                                           |                          |     | 120                     | μs    |
| Reset Time High                                                     | t <sub>RSTH</sub>    |                 |                                                           | 3.84                     |     |                         | ms    |
| Reset Time Low                                                      | t <sub>RSTL</sub>    |                 |                                                           | 3.84                     |     |                         | ms    |
| Presence-Detect High                                                | t <sub>PDHIGH</sub>  |                 |                                                           | 120                      |     | 480                     | μs    |
| Presence-Detect Low                                                 | t <sub>PDLOW</sub>   |                 |                                                           | 480                      |     | 1920                    | μs    |

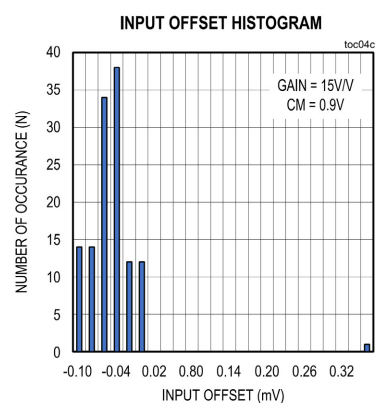
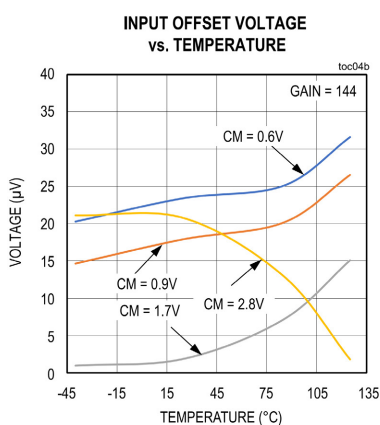
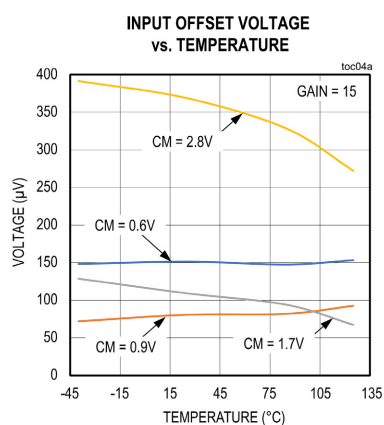
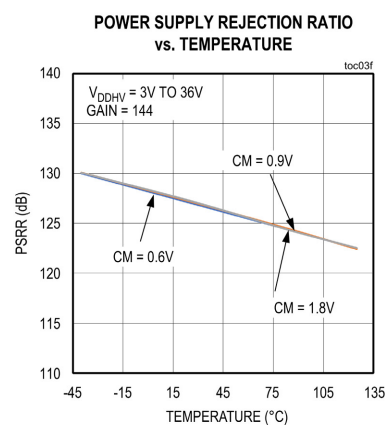
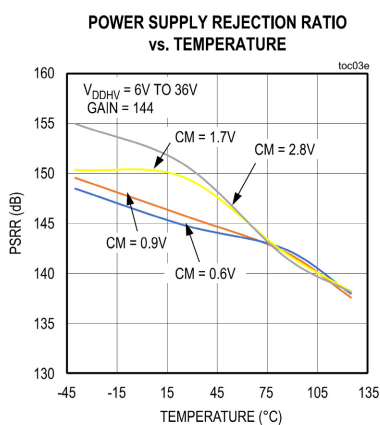
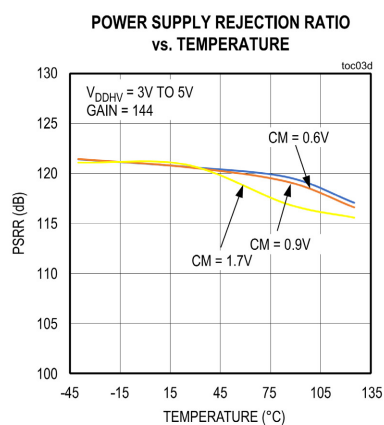
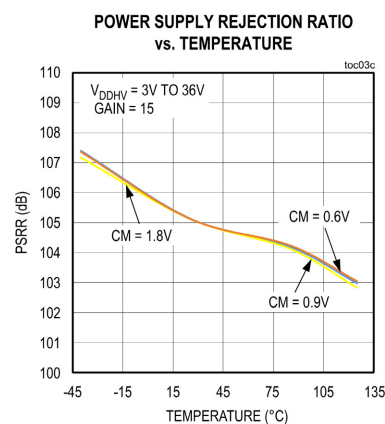
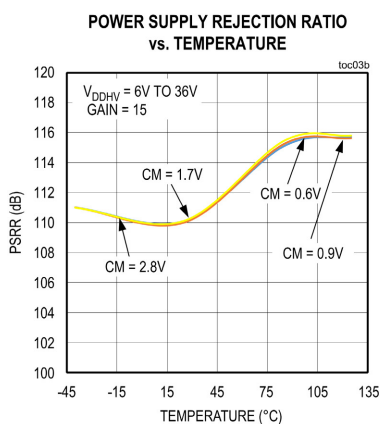
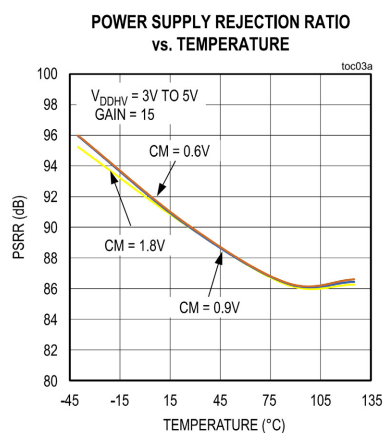


## 標準動作特性

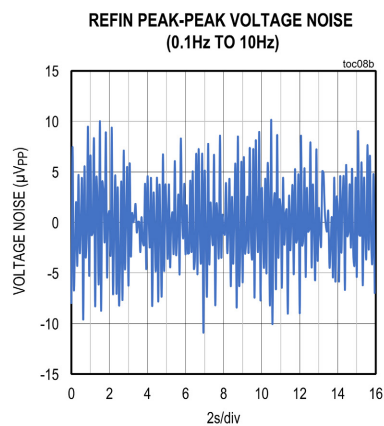
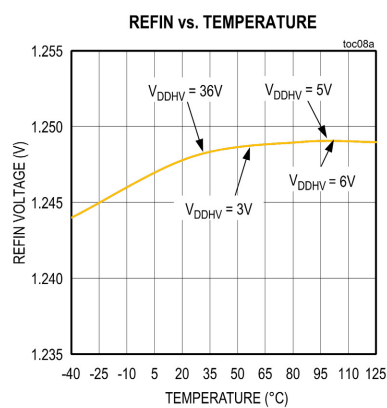
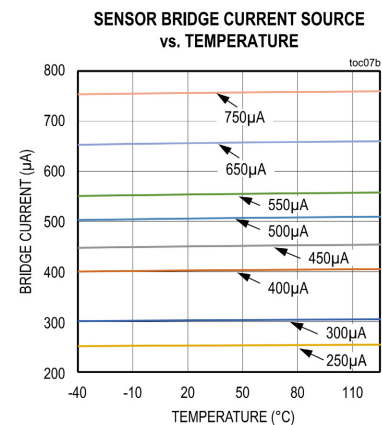
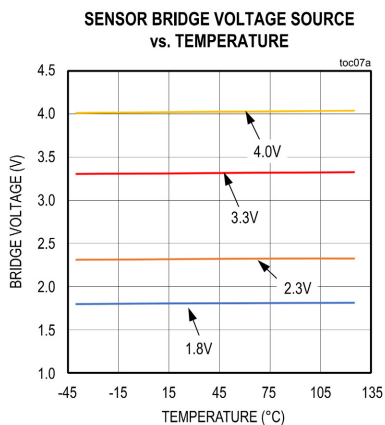
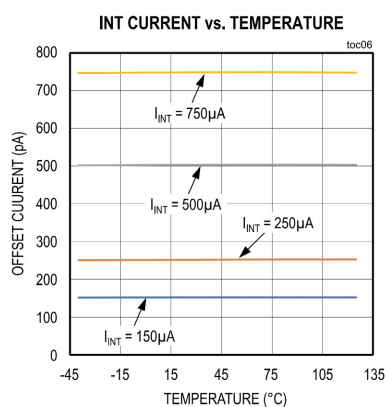
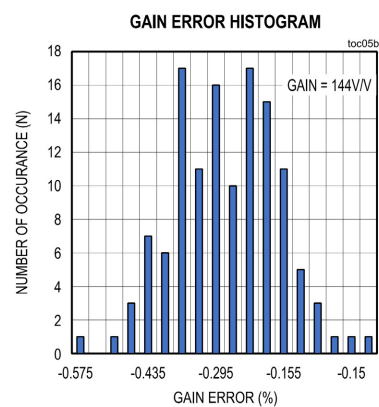
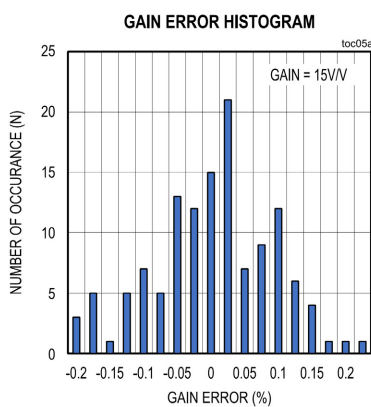
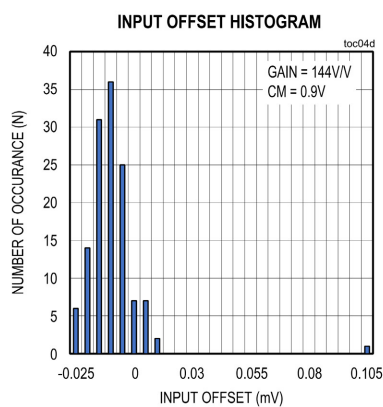
$V_{DDHV} = 5V$ 、 $V_{DRV} = 4V$ 、 $V_{IN+} = V_{IN-} = V_{DRV}/2$ 、アナログ・フィルタ BW = 1.2kHz、25°C での代表値、  
最小/最大温度  $-40^{\circ}C \leq T_A \leq +125^{\circ}C$ 。



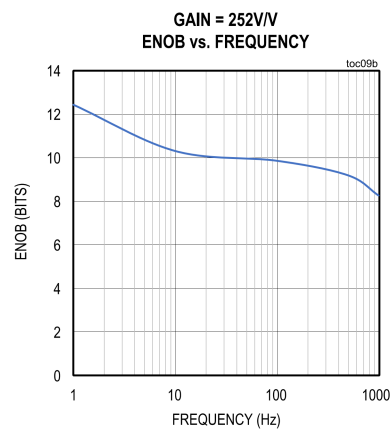
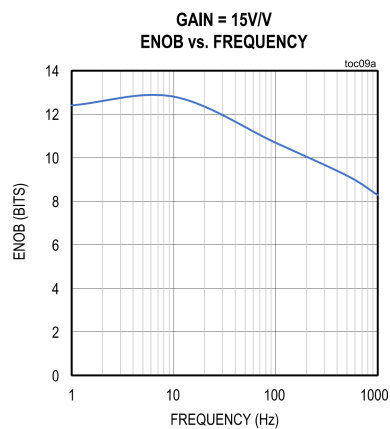
$V_{DDHV} = 5V$ 、 $V_{DRV} = 4V$ 、 $V_{IN+} = V_{IN-} = V_{DRV}/2$ 、アナログ・フィルタ BW = 1.2kHz、25°C での代表値、  
最小/最大温度 =  $-40^{\circ}C \leq T_A \leq +125^{\circ}C$ 。



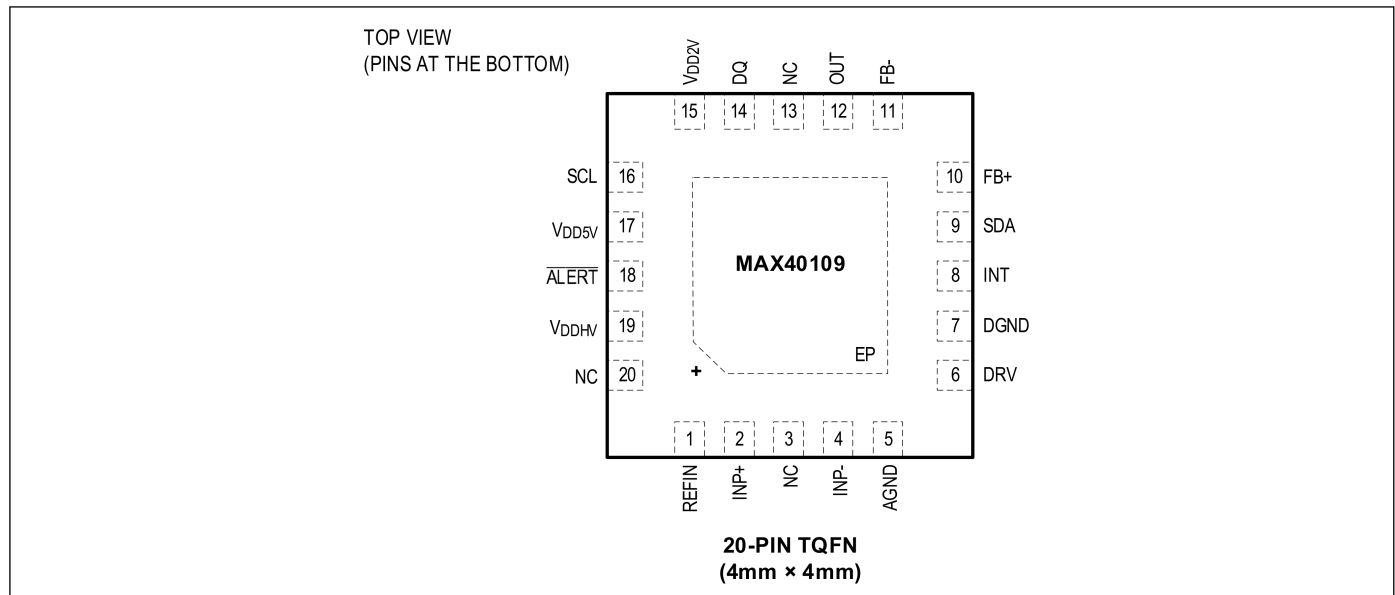
$V_{DDHV} = 5V$ 、 $V_{DRV} = 4V$ 、 $V_{IN+} = V_{IN-} = V_{DRV}/2$ 、アナログ・フィルタ BW = 1.2kHz、25°C での代表値、  
最小/最大温度 =  $-40^{\circ}C \leq T_A \leq +125^{\circ}C$ 。



$V_{DDHV} = 5V$ 、 $V_{DRV} = 4V$ 、 $V_{IN+} = V_{IN-} = V_{DRV}/2$ 、アナログ・フィルタ BW = 1.2kHz、25°C での代表値、  
最小/最大温度 =  $-40^{\circ}C \leq T_A \leq +125^{\circ}C$ 。



## ピン配置



## 端子説明

| ピン        | 名称                        | 機能                                                                               |
|-----------|---------------------------|----------------------------------------------------------------------------------|
| 6         | DRV                       | センサー・ブリッジ駆動：電流または電圧を駆動します。ブリッジからの温度を（電圧として）測定するためにも使用します。                        |
| 2         | INP+                      | 非反転圧力センサー入力。INP+と INP-の間に接続できるコンデンサは最大 10nF です。                                  |
| 4         | INP-                      | 反転圧力センサー入力。INP+と INP-の間に接続できるコンデンサは最大 10nF です。                                   |
| 5         | AGND                      | アナログ・グランド                                                                        |
| 7         | DGND                      | デジタル・グランド                                                                        |
| 19        | V <sub>DDHV</sub>         | 正の主電源電圧と電力線通信シリアル・インターフェース入力。範囲は 3V～36V です。推奨（必須ではない）バイパス・コンデンサは 10nF～100nF です。  |
| 8         | INT                       | 入力温度：ダイオードまたはサーミスタに接続します。                                                        |
| 1         | REFIN                     | 入力リファレンスと、内部リファレンス用のバイパス・コンデンサ（100nF）：設定レジスタ内のビットは、外部電圧リファレンスと内部電圧リファレンスから選択します。 |
| 9         | SDA                       | I <sup>2</sup> C データ                                                             |
| 16        | SCL                       | I <sup>2</sup> C クロック                                                            |
| 14        | DQ                        | 1-Wire シリアル入力／出力アイドル時には必ず、ロジック・レベルをハイに保持します。                                     |
| 18        | $\overline{\text{ALERT}}$ | アクティブ・ローのアラート割り込み出力。この出力の機能については、 <a href="#">ALERTモード</a> のセクションを参照してください。      |
| 10        | FB+                       | 出力アンプのフィードバック入力、正。                                                               |
| 11        | FB-                       | 出力アンプのフィードバック入力、負。                                                               |
| 12        | OUT                       | アナログ出力と PLC シリアル・インターフェース出力。                                                     |
| 17        | V <sub>DD5V</sub>         | LDO からの内部 5V 出力：220nF のコンデンサを用いてバイパスします。                                         |
| 15        | V <sub>DD2V</sub>         | LDO からの内部 1.8V 出力：220nF のコンデンサを用いてバイパスします。                                       |
| 3, 13, 20 | NC                        | 接続しません。                                                                          |
| EP        | EP                        | 露出パッド。アナログ・グランドに接続します。                                                           |

## 詳細

MAX40109 は、低消費電力で高精度なセンサー・インターフェース SoC であり、高精度のプログラマブル AFE、ADC、キャリブレーション・メモリ、およびデジタル信号処理機能を搭載しています。また、アナログ電圧出力と 4mA~20mA の電流ループに対応する出力バッファを備えた DAC も搭載しています。MAX40109 は、ストレイン・ゲージ、圧力センサー、力センサー、温度センサーなどのセンサー・アプリケーション用に設計されています。

## レジスタ機能

レジスタは、1-Wire、I<sup>2</sup>C、PLC などのすべてのデジタル・インターフェースからアクセス可能です。

すべてのデジタル・インターフェースは、最初にレジスタ・アドレス（コマンド・フィールド）を送信し、次にデータ・フィールドを送信するという同じシーケンスに従います。データは、レジスタのタイプに応じて、1 バイトまたは 2 バイトのいずれかになります。

パワーアップ時に、ランダム・アクセス・メモリ（RAM）とマルチタイム・プログラマブル（MTP）メモリの両方として表 1 に記載されているすべてのレジスタは、MTP メモリに最後に保存された内容で初期化されます。この内容は通常の機能中に上書きできますが、MTP メモリに保存しない限り、この新しい内容は、デバイスがパワーダウンすると失われます。レジスタの内容を MTP メモリに保存する手順については、[MTP への書込み](#)のセクションを参照してください。

表 1. レジスタ機能と POR 状態

| レジスタ名                    | アドレス (HEX) | ビット数 | POR 状態 (HEX) | 読み出し/書き込み | 説明                                                                                                                                       |
|--------------------------|------------|------|--------------|-----------|------------------------------------------------------------------------------------------------------------------------------------------|
| Configuration            | 00h        | 16   | 0000h        | R/W       | Configuration（設定）レジスタには、MTP イネーブル、温度キャリブレーション・イネーブル、デジタル・フィルタ、リファレンス入力、電流源リファレンス抵抗、シャットダウン、温度電流、アラート・モード、および PGA 入力マルチプレクサのビット制御が格納されます。 |
| Status                   | 02h        | 12   | 000h         | R/W       | Status（ステータス）レジスタは、ALERT 出力ピンに割り込みを生成させるすべての異常を報告します。                                                                                    |
| PGA Pressure Gain        | 04h        | 8    | 00h          | R/W       | PGA Pressure Gain（PGA 圧力ゲイン）レジスタは 20 個の設定値から選択します。                                                                                       |
| Current Source           | 05h        | 3    | 0h           | R/W       | Current Source（電流源）レジスタは、8 個の設定値から選択します。                                                                                                 |
| Uncalibrated Pressure    | 06h        | 16   | 0000h        | RO        | Uncalibrated Pressure（未キャリブレーション圧力）レジスタは、デジタル・キャリブレーション前の ADC からの最後の圧力測定データを保持します。                                                       |
| Uncalibrated Temperature | 08h        | 16   | 0000h        | RO        | Uncalibrated Temperature（未キャリブレーション温度）レジスタは、デジタル・キャリブレーション前の ADC からの最後の温度測定値を保持します。                                                      |
| ADC Sample Rate          | 0Ah        | 4    | 0h           | R/W       | ADC Sample Rate（ADC サンプル・レート）レジスタには、サンプル・レート圧力、サンプル・レート温度、およびサンプル間のシステム・スイッチ時間を制御するためのビットが格納されます。                                        |
| Interrupt Enable         | 0Bh        | 10   | 3FFh         | R/W       | Interrupt Enable（割り込みイネーブル）レジスタには、ステータス・レジスタとビット順が同じ割り込み発生フラグ用のイネーブルが格納されます。                                                             |
| Bridge Drive             | 0Dh        | 3    | 0h           | R/W       | Bridge Drive（ブリッジ駆動）レジスタは、センサー・ブリッジを電流源または電圧源のいずれかに接続します。                                                                                |

| レジスタ名                             | アドレス (HEX) | ビット数 | POR 状態 (HEX) | 読み出し/書き込み | 説明                                                                                                                                               |
|-----------------------------------|------------|------|--------------|-----------|--------------------------------------------------------------------------------------------------------------------------------------------------|
| PGA Temperature Gain              | 0Eh        | 8    | 0h           | R/W       | PGA Temperature Gain (PGA 温度ゲイン) レジスタは 16 個の設定値から選択します。                                                                                          |
| Calibrated Pressure               | 0Fh        | 16   | 0000h        | RO        | Calibrated Pressure (キャリブレーション済み圧力) レジスタは、デジタル・キャリブレーション後の最後の圧力測定値を保持します。                                                                        |
| Calibrated Temperature            | 11h        | 16   | 0000h        | RO        | Calibrated Temperature (キャリブレーション済み温度) レジスタは、デジタル・キャリブレーション後の最後の温度測定値を保持します。                                                                     |
| Temp Mode                         | 13h        | 5    | 00h          | R/W       | Temp Mode (温度モード) レジスタは、INT ピンと DRV ピンの温度チャンネルを設定します。                                                                                            |
| Sensor Offset Cal Config          | 14h        | 3    | 0h           | R/W       | Sensor Offset Cal Config (センサー・オフセット・キャリブレーション設定) レジスタは、センサー・オフセット・キャリブレーション手順の間に用いて、センサー・オフセットをキャンセルします。                                        |
| Analog Filter BW                  | 15h        | 2    | 0h           | R/W       | Analog Filter BW (アナログ・フィルタ帯域幅) レジスタは、圧力チャンネルの内部アナログ・フィルタを選択するために用いられます。                                                                         |
| Zero Pressure Offset RAM Override | 1Ah        | 16   | 0000h        | R/W       | Zero Pressure Offset RAM Override (ゼロ圧力フィルタ・オフセット RAM オーバーライド) レジスタは、MTP レジスタの「ゼロ圧力オフセット」の内容をオーバーライドし、置き換えることができます。このレジスタは RAM レジスタのため、一時的なものです。 |
| Zero Pressure Offset Select       | 1Ch        | 1    | 0h           | R/W       | Zero Pressure Offset Select (ゼロ圧力オフセット選択) レジスタは、ゼロ圧力オフセットの RAM オーバーライド値を設定します。                                                                   |
| Analog Output Stage               | 1Eh        | 4    | 0h           | R/W       | Analog Output Stage (アナログ出力段) レジスタは、OUT ピンの信号を設定します。                                                                                             |
| SLP_MR                            | 9Bh        | 16   | 0000h        | R/W       | MTP の初期化用のレジスタ。                                                                                                                                  |
| SLP_MREF                          | 9Dh        | 16   | 0000h        | R/W       | MTP の初期化用のレジスタ。                                                                                                                                  |
| CP_Control_1                      | 9Fh        | 8    | 00h          | R/W       | 制御レジスタ 1。                                                                                                                                        |
| CP_Control_2                      | A0h        | 8    | 00h          | R/W       | 制御レジスタ 2。                                                                                                                                        |
| MTP_Control                       | A2h        | 8    | 00h          | R/W       | MTP 制御。                                                                                                                                          |
| MTP_Status                        | A3h        | 8    | 00h          | R/W       | MTP のステータス。                                                                                                                                      |
| MTP_PROT_ADDR                     | A4h        | 8    | 00h          | R/W       | MTP プロトタイピングの書き込みアドレス。                                                                                                                           |
| MTP_PROT_WDATA                    | A5h        | 16   | 0000h        | R/W       | MTP プロトタイピングの書き込みデータ。                                                                                                                            |
| MTP_PROT_RDATA                    | A7h        | 16   | 0000h        | RO        | MTP プロトタイピングの読み出しデータ。                                                                                                                            |
| MTP_LEVEL                         | A9h        | 16   | 00h          | RO        | MTP の書き込み回数。                                                                                                                                     |
| SLP_MRV                           | ABh        | 16   | 0000h        | R/W       | MTP の初期化用のレジスタ。                                                                                                                                  |
| SLP_MREFV                         | ADh        | 16   | 0000h        | R/W       | MTP の初期化用のレジスタ。                                                                                                                                  |
| MTP_DATA0                         | AFh        | 16   | 0000h        | R/W       | MTP データを設定します。                                                                                                                                   |
| MTP_ADDR                          | B1h        | 8    | 00h          | R/W       | MTP アドレスを設定します。                                                                                                                                  |

設定レジスタ

設定レジスタには 16 ビットのデータが格納されます。

表 2. 設定レジスタ

| BIT 15   | BIT 14          | BIT 13              | BIT 12         | BIT 11                         | BIT 10                         | BIT 9                             | BIT 8                             |
|----------|-----------------|---------------------|----------------|--------------------------------|--------------------------------|-----------------------------------|-----------------------------------|
| MTP_EN   | Temp Cal Bypass | Pressure Cal Bypass | Digital Filter | Digital Filter                 | Digital Filter                 | REFIN internal/external selection | Current Source Reference Resistor |
| BIT 7    | BIT 6           | BIT 5               | BIT 4          | BIT 3                          | BIT 2                          | BIT 1                             | BIT 0                             |
| Shutdown | Reserved        | Temp Current        | Temp Current   | $\overline{\text{ALERT}}$ Mode | $\overline{\text{ALERT}}$ Mode | $\overline{\text{ALERT}}$ Mode    | PGA Input MUX                     |

PGA の入力マルチプレクサ

ビット 0 を用いて、PGA の前に入力マルチプレクサを選択します。

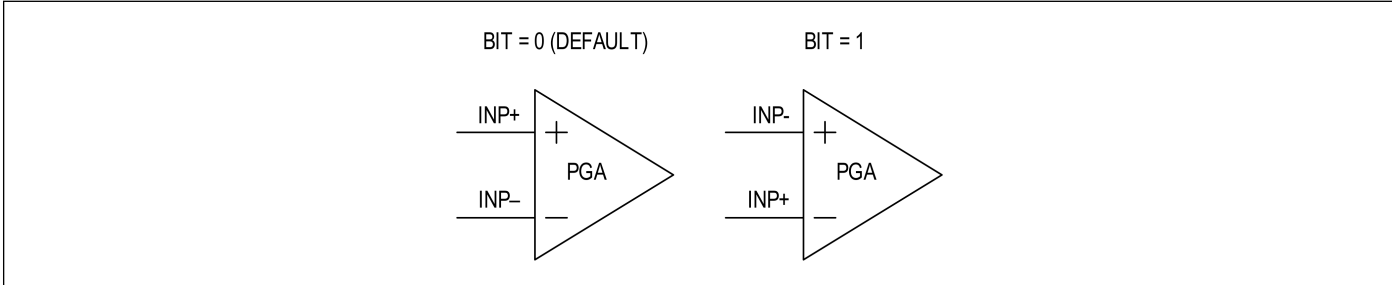


図 1. PGA マルチプレクサ入力

$\overline{\text{ALERT}}$ モード

表 3 に示すように、 $\overline{\text{ALERT}}$ モードには 3 ビットのデータが格納されます。

表 3.  $\overline{\text{ALERT}}$ ビット[3:1]

| ビット 3 | ビット 2 | ビット 1 | $\overline{\text{ALERT}}$ モード                  |
|-------|-------|-------|------------------------------------------------|
| 0     | 0     | 0     | $\overline{\text{ALERT}}$ が割込みを発行              |
| 0     | 0     | 1     | $\overline{\text{ALERT}}$ が PWM 方式で温度データを発行    |
| 0     | 1     | 0     | $\overline{\text{ALERT}}$ が圧力デジタル出力を発行 – ケース 1 |
| 0     | 1     | 1     | $\overline{\text{ALERT}}$ が圧力デジタル出力を発行 – ケース 2 |
| 1     | 0     | 0     | $\overline{\text{ALERT}}$ が圧力デジタル出力を発行 – ケース 3 |
| 1     | 0     | 1     | $\overline{\text{ALERT}}$ が圧力デジタル出力を発行 – ケース 4 |
| 1     | 1     | 0     | 不使用                                            |
| 1     | 1     | 1     | 不使用                                            |

000 :  $\overline{\text{ALERT}}$ 出力を用いて、「割込みイネーブル」レジスタをマスクとして、「ステータス」レジスタで定義された割込みを発行します。

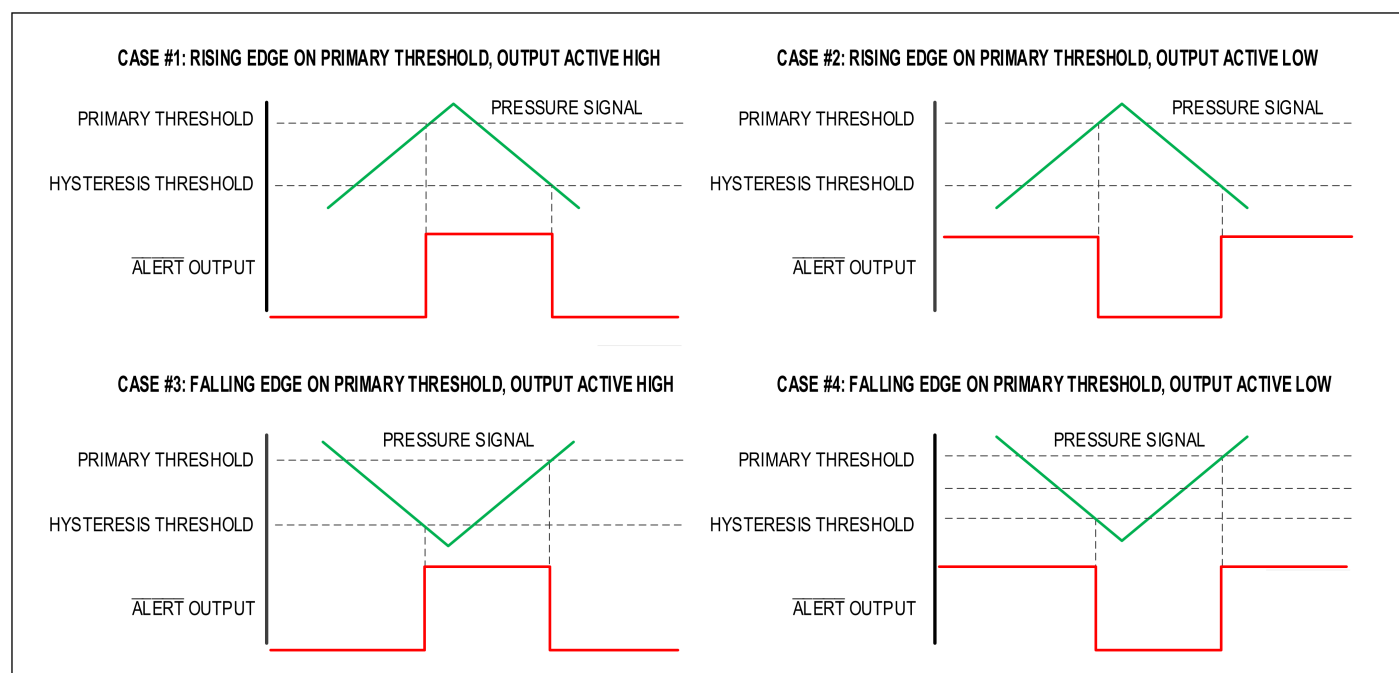
001 :  $\overline{\text{ALERT}}$ 出力は、「キャリブレーション済み温度」レジスタからのデータの最上位 12 ビットに基づいて PWM 信号を生成します。PWM 周波数は、 $2\text{MHz}/4,096 = 488\text{Hz}$  に固定されています。



## 圧力デジタル出力のケース：

表 4. アラートのケース

| ケース番号 | スレッシュホールド 1 (プライマリ) | スレッシュホールド 2 (ヒステリシス) | 出力状態   |
|-------|---------------------|----------------------|--------|
| 1     | スレッシュホールドを超える立上がり   |                      | ローからハイ |
|       |                     | スレッシュホールドを下回る立下がり    | ハイからロー |
| 2     | スレッシュホールドを超える立上がり   |                      | ハイからロー |
|       |                     | スレッシュホールドを下回る立下がり    | ローからハイ |
| 3     | スレッシュホールドを下回る立下がり   |                      | ローからハイ |
|       |                     | スレッシュホールドを超える立上がり    | ハイからロー |
| 4     | スレッシュホールドを下回る立下がり   |                      | ハイからロー |
|       |                     | スレッシュホールドを超える立上がり    | ローからハイ |

図 2.  $\overline{\text{ALERT}}$  のケース

## 温度電流

温度測定のための電流源。外部サーミスタを用いる場合、この電流は INT ピンに発生します。

表 5. ソース電流[5:4]

| BIT 5 | BIT 4 | SOURCE CURRENT ( $\mu\text{A}$ ) |
|-------|-------|----------------------------------|
| 0     | 0     | 150                              |
| 0     | 1     | 250                              |
| 1     | 0     | 500                              |
| 1     | 1     | 750                              |

## シャットダウン

ビット 7 を用いて、MAX40109 をシャットダウンします。

ビット 7 = 0 : MAX40109 がアクティブ（デフォルト）になります。

ビット 7 = 1 : MAX40109 がシャットダウン・モードになります。このモードでは、すべてのアナログ機能が無効になり、本デバイスは 1-Wire および I<sup>2</sup>C コマンドにのみ応答します。

## 電流源のリファレンス抵抗

ビット 8 を用いて、内部抵抗と INT ピンに接続された外部抵抗の間の電流源のリファレンス抵抗を選択します。

詳細については、[アプリケーション情報のブリッジ電流源に外部抵抗を使用](#)のセクションを参照してください。

ビット 8 = 0 : 内部抵抗（デフォルト）。

ビット 8 = 1 : 外部抵抗。

外部抵抗を選択した場合、温度モードをサーミスタに設定することはできません。

## リファレンス

ビット 9 を用いて、内部リファレンスと外部リファレンスから選択します。

ビット 9 = 0 : 内部リファレンスを使用（デフォルト）。

ビット 9 = 1 : 外部リファレンスを使用。

## デジタル・フィルタ

このオプションはサンプル間の平均値を計算します。詳細については、[表 6](#) を参照してください。

表 6. デジタル・フィルタ [12:10]

| BIT 12 | BIT 11 | BIT 10 | FUNCTION                  |
|--------|--------|--------|---------------------------|
| 0      | 0      | 0      | No Average                |
| 0      | 0      | 1      | Average among 4 samples   |
| 0      | 1      | 0      | Average among 8 samples   |
| 0      | 1      | 1      | Average among 16 samples  |
| 1      | 0      | 0      | Average among 32 samples  |
| 1      | 0      | 1      | Average among 64 samples  |
| 1      | 1      | 0      | Average among 128 samples |

出力データ・レートは次のとおりです。

表 7 出力データ・レート

| OPTION # | ADC SAMPLE RATE<br>OPTIONS (ksps) | OUTPUT DATA RATE |      |       |        |         |          |           |
|----------|-----------------------------------|------------------|------|-------|--------|---------|----------|-----------|
|          |                                   | NO<br>FILTER     | x4   | x8    | x16    | x32     | x64      | x128      |
| 1        | 1                                 | 1                | 0.25 | 0.125 | 0.0625 | 0.03125 | 0.015625 | 0.0078125 |
| 2        | 2                                 | 2                | 0.5  | 0.25  | 0.125  | 0.0625  | 0.03125  | 0.015625  |
| 3        | 4                                 | 4                | 1    | 0.5   | 0.25   | 0.125   | 0.0625   | 0.03125   |
| 4        | 8                                 | 8                | 2    | 1     | 0.5    | 0.25    | 0.125    | 0.0625    |
| 5        | 16                                | 16               | 4    | 2     | 1      | 0.5     | 0.25     | 0.125     |

### 圧力キャリブレーション・バイパス

ビット 13 = 0 : 圧力キャリブレーションがイネーブルになります（デフォルト）。

ビット 13 = 1 : 圧力キャリブレーションはバイパスされます（生モード）。

この生モードでは、MAX40109 は圧力のみを測定し（温度測定なし）、デジタル補正をしない生のセンサー・データをアナログ出力（OUT）に提供します。アナログ・チェーンの設定値（PGA ゲイン、粗オフセット補正、ブリッジ電流／電圧、ADC サンプル・レート）を必ずプログラムしてください。

### 温度キャリブレーション・バイパス

ビット 14 = 0 : 温度キャリブレーションがイネーブルになります（デフォルト）。

ビット 14 = 1 : 温度キャリブレーションはバイパスされます（生モード）。この生モードでは、MAX40109 は温度のみを測定し（圧力測定なし）、デジタル補正をしない（センサー・ブリッジまたは外部サーミスタからの）生の温度センサー・データをアナログ出力（OUT）に提供します。アナログ・チェーンの設定値（PGA ゲイン、粗オフセット補正、ブリッジ電流／電圧、ADC サンプル・レート）を必ずプログラムしてください。

### MTP\_EN

ビット 15 = 0 : 任意のインターフェース（1-Wire と I<sup>2</sup>C）を介して MTP メモリにアクセスし、読出し／書込みができます。パワーアップ時のデフォルトです。

ビット 15 = 1 : MTP メモリはディスエーブルになります（デジタル・インターフェースの電力を節約するため）。

### ステータス・レジスタ

ステータス・レジスタはすべての異常を報告します。「割込みイネーブル」レジスタでイネーブルにされたものは、 $\overline{\text{ALERT}}$  出力ピンにも割込みを発生させます。

圧力データ・レディは異常ではありません。これは、圧力レジスタで新しいデータが入手できることをホスト・プロセッサに通知します。温度データ・レディも異常ではありません。温度レジスタで新しいデータが入手できることをホスト・プロセッサに通知します。DRV フォルトと INT フォルトを除いて、各アラートは割込みイネーブル・レジスタでマスクできます。この 2 つのフォルトは、発生するたびに必ず報告する必要があるため、マスクされません。

- DRV フォルト：DRV ピンの電圧が 4.25V を超えたとき、または入力 INP+ および INP- が DRV/2 ポイントから 30% 以上離れたときに発生します。後者の条件により、(OV\_INP+, UV\_INP+, OV\_INP-, UV\_INP- を介して) INP+ および INP- でのレベルのチェックと組み合わせ、入力 INP+ や INP- がオープン（センサー・ブリッジに接続されていない）かどうかの検出が可能になります。
- INT 障害：INT ピンの電圧が 2V を超えたときに発生します。

これらのフォルトのいずれかが発生した場合、設定レジスタ内のシャットダウン・ビットにアクセスすることで、MAX40109 をシャットダウンできる可能性があります。割込みイネーブル・レジスタを用いると、 $\overline{\text{ALERT}}$  ピンで受信するフォルトを選択できます。

表 8. ステータス・レジスタ

| BIT 11    | BIT 10    | BIT 9           | BIT 8               | BIT 7  | BIT 6  | BIT 5  | BIT 4  | BIT 3   | BIT 2   | BIT 1   | BIT 0   |
|-----------|-----------|-----------------|---------------------|--------|--------|--------|--------|---------|---------|---------|---------|
| DRV Fault | INT Fault | Temp Data Ready | Pressure Data Ready | UV_DRV | OV_DRV | UV_INT | OV_INT | UV_INP- | OV_INP- | UV_INP+ | OV_INP+ |

ビット D11 から D0 の各フラグをクリアするには、読み出されたのと同じワードを、このレジスタに書き込む必要があります。1 を書き込むと、1 を読み出すビットがクリアされます。このフラグをクリアする場合、上位バイトに書き込まれた内容は意味を持たず、このレジスタに影響を与えません。

**PGA 圧力ゲイン**

このレジスタは PGA 圧力ゲインを選択します。

ビット[7:6]は予約済みビットです。

表 9. PGA 圧力ゲイン

| BIT [7:6] | BIT [5:4] | BIT 3 | BIT 2 | BIT 1 | BIT 0 | GAIN (V/V) |
|-----------|-----------|-------|-------|-------|-------|------------|
| xx        | 00        | 1     | 1     | 1     | 1     | 5          |
| xx        | 00        | 0     | 0     | 0     | 0     | 10         |
| xx        | 00        | 0     | 0     | 0     | 1     | 15         |
| xx        | 00        | 0     | 0     | 1     | 0     | 20         |
| xx        | 00        | 0     | 0     | 1     | 1     | 24         |
| xx        | 00        | 0     | 1     | 0     | 0     | 40         |
| xx        | 00        | 0     | 1     | 0     | 1     | 60         |
| xx        | 00        | 0     | 1     | 1     | 0     | 72         |
| xx        | 00        | 0     | 1     | 1     | 1     | 90         |
| xx        | 00        | 1     | 0     | 0     | 0     | 108        |
| xx        | 00        | 1     | 0     | 0     | 1     | 126        |
| xx        | 00        | 1     | 0     | 1     | 0     | 144        |
| xx        | 00        | 1     | 0     | 1     | 1     | 160        |
| xx        | 00        | 1     | 1     | 0     | 0     | 180        |
| x         | 00        | 1     | 1     | 0     | 1     | 200        |
| xx        | 00        | 1     | 1     | 1     | 0     | 252        |
| xx        | 01        | 0     | 0     | 0     | 0     | 540        |
| xx        | 01        | 0     | 0     | 0     | 1     | 1080       |
| xx        | 01        | 0     | 0     | 1     | 0     | 1440       |
| xx        | 01        | 0     | 0     | 1     | 1     | 2520       |

**電流源**

このレジスタは電流源の値を選択します。

表 10. 電流源

| BIT 2 | BIT 1 | BIT 0 | CURRENT (μA) |
|-------|-------|-------|--------------|
| 0     | 0     | 0     | 250          |
| 0     | 0     | 1     | 300          |
| 0     | 1     | 0     | 400          |
| 0     | 1     | 1     | 450          |
| 1     | 0     | 0     | 500          |
| 1     | 0     | 1     | 550          |
| 1     | 1     | 0     | 650          |
| 1     | 1     | 1     | 750          |

### 未キャリブレーション圧力

デジタル・キャリブレーション前の ADC からの最後の圧力測定データを保持する 16 ビットの読出し専用レジスタ。

圧力のフォーマットは正規化されています。最小圧力は 1.0/32768 (0x0001) で、最大圧力は 32767/32768 (0x7FFF) です。

表 11. 未キャリブレーション圧力のフォーマット

| SIGN | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------|----|----|----|----|----|---|---|---|---|---|---|---|---|---|---|
|------|----|----|----|----|----|---|---|---|---|---|---|---|---|---|---|

2 の補数フォーマット：

- 0x7FFF (32,767 に相当)：圧力の正の最大範囲に対応。
- 0x0000 (0 に相当)：中間スケールまたはゼロ圧力に対応。
- 0x8000 (-32,768 に相当)：圧力の負の最大範囲に対応。

### 未キャリブレーション温度

キャリブレーション前の ADC からの最後の温度測定データを保持する 16 ビットの読出し専用レジスタ。

温度測定は事実上、MAX40109 が実行する電圧測定です。

詳細については、[アプリケーション情報](#)のセクションを参照してください。

MCU ファームウェアで単位スケール (°C または °K) を選択できます。MAX40109 は単位スケールにとらわれません。

表 12. 未キャリブレーション温度のフォーマット

| SIGN | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | Units |
|------|----|----|----|----|----|---|---|---|---|---|---|---|---|---|---|-------|
|------|----|----|----|----|----|---|---|---|---|---|---|---|---|---|---|-------|

### ADC サンプル・レート

ADC サンプル周波数の選択

表 13. サンプル・レートの選択

| BIT 3 | BIT 2 | BIT 1 | BIT 0 | SAMPLE RATE<br>PRESSURE (ksps) | SAMPLE RATE<br>TEMPERATURE (sps) | SYSTEM SWITCH TIME BETWEEN<br>P SAMPLE AND T SAMPLE (μs) |
|-------|-------|-------|-------|--------------------------------|----------------------------------|----------------------------------------------------------|
| 0     | 0     | 0     | 0     | 1                              | 1                                | 500                                                      |
| 0     | 0     | 0     | 1     | 1                              | 10                               | 500                                                      |
| 0     | 0     | 1     | 0     | 2                              | 1                                | 250                                                      |
| 0     | 0     | 1     | 1     | 2                              | 10                               | 250                                                      |
| 0     | 1     | 0     | 0     | 4                              | 1                                | 125                                                      |
| 0     | 1     | 0     | 1     | 4                              | 10                               | 125                                                      |
| 0     | 1     | 1     | 0     | 8                              | 1                                | 62.5                                                     |
| 0     | 1     | 1     | 1     | 8                              | 10                               | 62.5                                                     |
| 1     | 0     | 0     | 0     | 16                             | 1                                | 31.25                                                    |
| 1     | 0     | 0     | 1     | 16                             | 10                               | 31.26                                                    |

温度サンプルは必ず、2 つの圧力サンプル間にシームレスにインターリーブします。つまり、圧力データ・レートは決して中断させないでください。

## 割込みイネーブル

このレジスタには、ステータス・レジスタで報告されるものとビット順序が同じ割込み生成フラグのイネーブルが格納されます。1 = 割込みはイネーブル（デフォルト）。0 = 割込みはディスエーブル。POR 条件は 0xFF。

表 14. 割込みレジスタ

| BIT 9           | BIT 8               | BIT 7  | BIT 6  | BIT 5  | BIT 4  | BIT 3   | BIT 2   | BIT 1   | BIT 0   |
|-----------------|---------------------|--------|--------|--------|--------|---------|---------|---------|---------|
| Temp Data Ready | Pressure Data Ready | UV_DRV | OV_DRV | UV_INT | OV_INT | UV_INP- | OV_INP- | UV_INP+ | OV_INP+ |

## ブリッジ駆動

表 15. ブリッジ駆動

| ブリッジ駆動                 | ビット 2 | ビット 1 | ビット 0 | コメント                      |
|------------------------|-------|-------|-------|---------------------------|
| Disconnected           | 0     | 0     | 0     | デバイスのパワーアップ時のデフォルト・モード    |
| Current Source         | 0     | 0     | 1     | ADC リファレンスは内部リファレンスに接続します |
| Voltage Source at 4V   | 0     | 1     | 0     | ADC リファレンスはブリッジ電圧に接続します   |
| Voltage Source at 3.3V | 0     | 1     | 1     | ADC リファレンスはブリッジ電圧に接続します   |
| Voltage Source at 1.8V | 1     | 0     | 0     | ADC リファレンスはブリッジ電圧に接続します   |
| Voltage Source at 2.3V | 1     | 0     | 1     | ADC リファレンスはブリッジ電圧に接続します   |

## PGA 温度ゲイン

このレジスタは PGA 温度ゲインを選択します。

ビット[7:4]は、今後使用するための予備ビットです。

表 16. PGA 温度ゲイン

| BITS [7:4] | BIT 3 | BIT 2 | BIT 1 | BIT 0 | Gain (V/V) |
|------------|-------|-------|-------|-------|------------|
| xxxx       | 0     | 0     | 0     | 0     | 1.5        |
| xxxx       | 0     | 0     | 0     | 1     | 2          |
| xxxx       | 0     | 0     | 1     | 0     | 3          |
| xxxx       | 0     | 0     | 1     | 1     | 5          |
| xxxx       | 0     | 1     | 0     | 0     | 6          |
| xxxx       | 0     | 1     | 0     | 1     | 10         |
| xxxx       | 0     | 1     | 1     | 0     | 15         |
| xxxx       | 0     | 1     | 1     | 1     | 20         |
| xxxx       | 1     | 0     | 0     | 0     | 24         |
| xxxx       | 1     | 0     | 0     | 1     | 30         |
| xxxx       | 1     | 0     | 1     | 0     | 36         |
| xxxx       | 1     | 0     | 1     | 1     | 40         |
| xxxx       | 1     | 1     | 0     | 0     | 45         |
| xxxx       | 1     | 1     | 0     | 1     | 60         |
| xxxx       | 1     | 1     | 1     | 0     | 72         |
| xxxx       | 1     | 1     | 1     | 1     | 90         |

## キャリブレーション済み圧力

デジタル・キャリブレーション後の最後の圧力測定データを保持する 16 ビットの読出し専用レジスタ。

圧力のフォーマットは正規化されています。最小圧力は 1.0/32768 (0x0001) で、最大圧力は 32767/32768 (0x7FFF) です。

表 17. キャリブレーション済み圧力のフォーマット

| SIGN | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------|----|----|----|----|----|---|---|---|---|---|---|---|---|---|---|
|------|----|----|----|----|----|---|---|---|---|---|---|---|---|---|---|

2 の補数フォーマット：

- 0x7FFF (32,767 に相当)：圧力の正の最大範囲に対応。
- 0x0000 (0 に相当)：中間スケールまたはゼロ圧力に対応。
- 0x8000 (-32,768 に相当)：圧力の負の最大範囲に対応。

## キャリブレーション済み温度

デジタル温度キャリブレーション後の最後の温度測定データを保持する 16 ビットの読出し専用レジスタ。

温度測定は事実上、MAX40109 が実行する電圧測定です。

詳細については、[アプリケーション情報](#)のセクションを参照してください。

単位スケール (°C または °K) は、MCU ファームウェアで選択できます。MAX40109 は単位スケールにとらわれません。

表 18. キャリブレーション済み温度のフォーマット

| SIGN | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | Units |
|------|----|----|----|----|----|---|---|---|---|---|---|---|---|---|---|-------|
|------|----|----|----|----|----|---|---|---|---|---|---|---|---|---|---|-------|

## 温度モード

INT および DRV ピンでの温度チャンネルの設定方法を選択します。

詳細については、[アプリケーション情報](#)の温度測定のセクションを参照してください。

表 19. 温度モード

| ビット[4:3]       | ビット[2:0] |
|----------------|----------|
| 分圧器 (DRV 入力のみ) | 温度モード    |

表 20. 温度モード[2:0]

| ビット 2 | ビット 1 | ビット 0 | 関連する入力ピン | 機能                |
|-------|-------|-------|----------|-------------------|
| 0     | 0     | 0     | INT      | G = 1 であるシングルエンド。 |
| 0     | 0     | 1     | INT      | G > 1 であるシングルエンド。 |
| 0     | 1     | 0     | INT      | DAC のオフセットがある作動。  |
| 0     | 1     | 1     | DRV      | G = 1 であるシングルエンド。 |
| 1     | 0     | 0     | DRV      | DAC のオフセットがある作動。  |
| 1     | 0     | 1     | n/a      | 不使用。              |
| 1     | 1     | 0     | n/a      | 不使用。              |
| 1     | 1     | 1     | n/a      | 不使用。              |

表 21. 温度モード[4:3]

| ビット 4 | ビット 3 | 関連する入力ピン | 機能                         |
|-------|-------|----------|----------------------------|
| 0     | 0     | DRV      | DRV の入力電圧を 1 でスケールリング。     |
| 0     | 1     | DRV      | DRV の入力電圧を 0.5 でスケールリング。   |
| 1     | 0     | DRV      | DRV の入力電圧を 0.375 でスケールリング。 |
| 1     | 1     | DRV      | DRV の入力電圧を 0.25 でスケールリング。  |

### センサー・オフセット・キャリブレーション設定

このレジスタは、センサー・オフセットをキャンセルする目的で、センサー・オフセット・キャリブレーション手順中に使用されます。詳細については、[アプリケーション情報のセンサー・オフセット・キャリブレーション](#)のセクションを参照してください。

表 22. センサー・オフセット・キャリブレーションの設定

| ビット 2                               | ビット 1                                                         | ビット 0                                                          |
|-------------------------------------|---------------------------------------------------------------|----------------------------------------------------------------|
| 1 = トリム抵抗を接続<br>0 = トリム抵抗を短絡（デフォルト） | 1 = オフセット・キャリブレーション電流源を接続<br>0 = オフセット・キャリブレーション電流源を切断（デフォルト） | 1 = 圧力 PGA をバイパス・モードに設定（ $G = 2V/V$ ）<br>0 = 通常の PGA 機能（デフォルト） |

### アナログ・フィルタ帯域幅

このレジスタを用いて、圧力チャンネルの内部アナログ・フィルタを選択します。

表 23. アナログ・フィルタの帯域幅

| BIT 1 | BIT 0 | ANALOG FILTER BANDWIDTH (-3dB) |
|-------|-------|--------------------------------|
| 0     | 0     | 1.2kHz                         |
| 0     | 1     | 9kHz                           |
| 1     | 0     | 37kHz                          |
| 1     | 1     | 45kHz                          |

### ゼロ圧力オフセット RAM オーバーライド

このレジスタは、MTP レジスタ「ゼロ圧力オフセット」の内容をオーバーライドして置き換えることができます。このレジスタは RAM レジスタのため、この置き換えは一時的なものです。次の電源サイクルで、MTP レジスタ「ゼロ圧力オフセット」の内容が復元されます。この置き換えが起きるのは、ゼロ圧力オフセット選択レジスタが 1 に設定される場合のみです。

アナログ PGA のオフセット・キャンセル回路に供給するブリッジ・センサーのオフセット量を設定する 16 ビット・レジスタ。

ZERO\_PRESSURE\_OFFSET の 2 の補数フォーマット：

- 0x3FFF (32,767 に相当) : +90mV/V に対応。
- 0x0000 (0 に相当) : 中間スケールまたは 0mV/V に対応。
- 0x8000 (-32,768 に相当) : -90mV/V に対応。

### ゼロ圧力オフセット選択

ビット 0 を用いて、RAM からゼロ圧力オフセット値を選択します。



**アナログ出力段**

MAX40109 は 4 ビットを用いて、アナログ出力段を以下のように設定します。

[アプリケーション情報のアナログ出力段](#)のセクションを参照してください。

表 24. アナログ出力設定値 (AOS)

| AOS        | FUNCTION             | RESISTOR | V <sub>DDHV</sub> (MIN) | FULL SCALE V/I                                  | COMMENTS                   | UNITS |
|------------|----------------------|----------|-------------------------|-------------------------------------------------|----------------------------|-------|
| 0          | shutdown             | —        | 3V                      | —                                               | —                          | —     |
| 1          | reserved             | —        | —                       | —                                               | —                          | —     |
| 2, D, E, F | ratio-metric voltage | Int      | 3V                      | $1 \times V_{DDHV}$                             | —                          | V     |
| 3          |                      |          |                         | $0.91 \times V_{DDHV}$                          | Use when $V_{DDHV} = 3.3V$ |       |
| 4          |                      |          |                         | $0.6 \times V_{DDHV}$                           | Use when $V_{DDHV} = 5.0V$ |       |
| 5          |                      | Ext      | 3V                      | $0.1515 \times V_{DDHV} \times \text{extGain}$  | —                          |       |
| 6          |                      |          |                         | $0.25 \times V_{DDHV} \times \text{extGain}$    | —                          |       |
| 7          | absolute current     | —        | 5V                      | $0.96 \times \text{REFIN}/R_{\text{SENSE}}$     | —                          | A     |
| 8          | absolute voltage     | Int      | 3V                      | $4 \times \text{REFIN}$                         | REFIN = 1.25V, 5V FS       | V     |
| 9, A       |                      |          |                         | $6 \times \text{REFIN}$                         | REFIN = 0.5V, 3V FS        |       |
| B          |                      | Ext      | 3V                      | $0.4 \times \text{REFIN} \times \text{extGain}$ | —                          |       |
| C          |                      |          |                         | $1 \times \text{REFIN} \times \text{extGain}$   | —                          |       |

**SLP\_MR**

MTP 初期化用に予約済みの 16 ビット・レジスタ。

**SLP\_MREF**

MTP 初期化用に予約済みの 16 ビット・レジスタ。

**CP\_Control\_1**

MTP 書込み用に予約済みの 8 ビット・レジスタ。

**CP\_Control\_2**

MTP 書込み用に予約済みの 8 ビット・レジスタ。

**MTP\_Control**

表 25. MTP\_Control レジスタ

| BIT 7       | BIT 6    | BIT 5    | BIT 4       | BIT 3    | BIT 2    | BIT 1     | BIT 0    |
|-------------|----------|----------|-------------|----------|----------|-----------|----------|
| MTP_RESTORE | RESERVED | RESERVED | MTP_PROT_EN | RESERVED | RESERVED | STOP_PROG | SRT_PROG |

MTP\_Control レジスタは、シャドウ・レジスタへの MTP プロトタイピングおよび MTP レジスタへの書込みに使用します。

SRT\_PROG : MTP 書込みの開始に使用。

STOP\_PROG : MTP 書込みの停止に使用。

MTP\_PROT\_EN : MTP レジスタに書き込む前に、シャドウ・レジスタへの MTP 書込みのプロトタイピングに使用。

MTP\_RESTORE : シャドウ・レジスタへの MTP 書込みのプロトタイピング中に、MTP レジスタを復元するために使用。

**MTP\_Status**

表 26. MTP\_Status

| BIT 7 | BIT 6        | BIT 5        | BIT 4    | BIT 3         | BIT 2    | BIT 1     | BIT 0   |
|-------|--------------|--------------|----------|---------------|----------|-----------|---------|
| DONE  | ECC_ERR_2BIT | ECC_ERR_1BIT | RESERVED | VPP_INIT_FAIL | MTP_FULL | VERI_FAIL | VPP_ACT |

MTP\_Status レジスタは、書き込み手順中の MTP ステータスを示します。

VPP\_ACT：VPP は、書き込み開始前に高（または低）電圧です。このため、外部プログラミング電圧を制御できないため、書き込みを中止しました。

VERI\_FAIL：書き込みを 3 回試みましたが、3 回とも検証は失敗しました。

MTP\_FULL：MTP に書き込む領域が残っていません。

VPP\_INIT\_FAIL：VPP は、書き込み開始前に必要な電圧に達しないため、書き込みは中止されます。

ECC\_ERR\_1BIT：ブート時にロードされた 1 つ以上のアクティブ・レコードに、補正された 1 ビット・エラーがあります。レコードに 1 ビット・エラーが含まれていても、新しいレコードによってデータが上書きされる場合、1 ビット・エラーのステータスはクリアされます。

ECC\_ERR\_2BIT：ブート時にロードされたレコードに、検出されたが補正されていない 2 ビット・エラーがあります。これは、システム・レベルでの対処（例：セーフ・モードに移行）が必要となる壊滅的な障害を示します。いずれかのレコードに 2 ビット・エラーが含まれると、このステータス報告は別のレコードによってクリアされなくなります。

DONE：書き込みの完了を示します。

**MTP\_PROT\_ADDR**

MTP\_PROT\_ADDR は、目的の 8 ビット MTP アドレスのプロトタイピングに使用します。

**MTP\_PROT\_WDATA**

MTP\_PROT\_WDATA は、MTP への書き込み前の目的の 16 ビット・データのプロトタイピングに使用します。

**MTP\_PROT\_RDATA**

MTP\_PROT\_RDATA は、MTP への書き込み前の 16 ビットのプロトタイプ・データの読出しに使用します。

**MTP\_LEVEL**

MTP\_LEVEL レジスタは、MTP レジスタに残っている書き込みの回数を示します。

**SLP\_MRV**

MTP 初期化用に予約済みの 16 ビット・レジスタ。

**SLP\_MREFV**

MTP 初期化用に予約済みの 16 ビット・レジスタ

**MTP\_DATA0**

MTP\_DATA0 は、目的の MTP レジスタに書き込む 16 ビット・データです。

**MTP\_ADDR**

MTP\_ADDR レジスタは、書き込み対象の 8 ビットの MTP レジスタです。

## MTP メモリと機能

MTP（マルチタイム・プログラマブル）メモリは、以下の段落に示す機能の実行に使用します。

表 27. MTP レジスタ

| レジスタ名      | アドレス<br>(HEX) | ビット数 | POR 状態 | 読出し／書込み | 説明                        |
|------------|---------------|------|--------|---------|---------------------------|
| CAL_DATA0  | 00h           | 16   | 0000h  | R/W     | K <sub>0</sub> 係数[15:0]。  |
| CAL_DATA1  | 01h           | 16   | 0000h  | R/W     | K <sub>0</sub> 係数[31:16]。 |
| CAL_DATA2  | 02h           | 16   | 0001h  | R/W     | K <sub>1</sub> 係数[15:0]。  |
| CAL_DATA3  | 03h           | 16   | 0000h  | R/W     | K <sub>1</sub> 係数[31:16]。 |
| CAL_DATA4  | 04h           | 16   | 0000h  | R/W     | K <sub>2</sub> 係数[15:0]。  |
| CAL_DATA5  | 05h           | 16   | 0000h  | R/W     | K <sub>2</sub> 係数[31:16]。 |
| CAL_DATA6  | 06h           | 16   | 0000h  | R/W     | K <sub>3</sub> 係数[15:0]。  |
| CAL_DATA7  | 07h           | 16   | 0000h  | R/W     | K <sub>3</sub> 係数[31:16]。 |
| CAL_DATA8  | 08h           | 16   | 0000h  | R/W     | H <sub>0</sub> 係数[15:0]。  |
| CAL_DATA9  | 09h           | 16   | 0000h  | R/W     | H <sub>0</sub> 係数[31:16]。 |
| CAL_DATA10 | 0Ah           | 16   | 0000h  | R/W     | H <sub>1</sub> 係数[15:0]。  |
| CAL_DATA11 | 0Bh           | 16   | 0000h  | R/W     | H <sub>1</sub> 係数[31:16]。 |
| CAL_DATA12 | 0Ch           | 16   | 0000h  | R/W     | H <sub>2</sub> 係数[15:0]。  |
| CAL_DATA13 | 0Dh           | 16   | 0000h  | R/W     | H <sub>2</sub> 係数[31:16]。 |
| CAL_DATA14 | 0Eh           | 16   | 0000h  | R/W     | H <sub>3</sub> 係数[15:0]。  |
| CAL_DATA15 | 0Fh           | 16   | 0000h  | R/W     | H <sub>3</sub> 係数[31:16]。 |
| CAL_DATA16 | 10h           | 16   | 0001h  | R/W     | G <sub>0</sub> 係数[15:0]。  |
| CAL_DATA17 | 11h           | 16   | 0000h  | R/W     | G <sub>0</sub> 係数[31:16]。 |
| CAL_DATA18 | 12h           | 16   | 0000h  | R/W     | G <sub>1</sub> 係数[15:0]。  |
| CAL_DATA19 | 13h           | 16   | 0000h  | R/W     | G <sub>1</sub> 係数[31:16]。 |
| CAL_DATA20 | 14h           | 16   | 0000h  | R/W     | G <sub>2</sub> 係数[15:0]。  |
| CAL_DATA21 | 15h           | 16   | 0000h  | R/W     | G <sub>2</sub> 係数[31:16]。 |
| CAL_DATA22 | 16h           | 16   | 0000h  | R/W     | G <sub>3</sub> 係数[15:0]。  |
| CAL_DATA23 | 17h           | 16   | 0000h  | R/W     | G <sub>3</sub> 係数[31:16]。 |
| CAL_DATA24 | 18h           | 16   | 0000h  | R/W     | N <sub>0</sub> 係数[15:0]。  |
| CAL_DATA25 | 19h           | 16   | 0000h  | R/W     | N <sub>0</sub> 係数[31:16]。 |
| CAL_DATA26 | 1Ah           | 16   | 0000h  | R/W     | N <sub>1</sub> 係数[15:0]。  |
| CAL_DATA27 | 1Bh           | 16   | 0000h  | R/W     | N <sub>1</sub> 係数[31:16]。 |
| CAL_DATA28 | 1Ch           | 16   | 0000h  | R/W     | N <sub>2</sub> 係数[15:0]。  |
| CAL_DATA29 | 1Dh           | 16   | 0000h  | R/W     | N <sub>2</sub> 係数[31:16]  |
| CAL_DATA30 | 1Eh           | 16   | 0000h  | R/W     | N <sub>3</sub> 係数[15:0]。  |
| CAL_DATA31 | 1Fh           | 16   | 0000h  | R/W     | N <sub>3</sub> 係数[31:16]。 |
| CAL_DATA32 | 20h           | 16   | 0000h  | R/W     | M <sub>0</sub> 係数[15:0]。  |
| CAL_DATA33 | 21h           | 16   | 0000h  | R/W     | M <sub>0</sub> 係数[31:16]。 |
| CAL_DATA34 | 22h           | 16   | 0000h  | R/W     | M <sub>1</sub> 係数[15:0]。  |

| レジスタ名      | アドレス<br>(HEX) | ビット数 | POR 状態 | 読出し／書込み | 説明                                  |
|------------|---------------|------|--------|---------|-------------------------------------|
| CAL_DATA35 | 23h           | 16   | 0000h  | R/W     | M <sub>1</sub> 係数[31:16]。           |
| CAL_DATA36 | 24h           | 16   | 0000h  | R/W     | M <sub>2</sub> 係数[15:0]。            |
| CAL_DATA37 | 25h           | 16   | 0000h  | R/W     | M <sub>2</sub> 係数[31:16]            |
| CAL_DATA38 | 26h           | 16   | 0000h  | R/W     | M <sub>3</sub> 係数[15:0]。            |
| CAL_DATA39 | 27h           | 16   | 0000h  | R/W     | M <sub>3</sub> 係数[31:16]。           |
| SP_DATA0   | 28h           | 16   | 0000h  | R/W     | 汎用およびデバイス識別用のスクラッチパッド・メモリ。          |
| SP_DATA1   | 29h           | 16   | 0000h  | R/W     | 汎用およびデバイス識別用のスクラッチパッド・メモリ。          |
| SP_DATA2   | 2Ah           | 16   | 0000h  | R/W     | 汎用およびデバイス識別用のスクラッチパッド・メモリ。          |
| SP_DATA3   | 2Bh           | 16   | 0000h  | R/W     | 汎用およびデバイス識別用のスクラッチパッド・メモリ。          |
| SP_DATA4   | 2Ch           | 16   | 0000h  | R/W     | 汎用およびデバイス識別用のスクラッチパッド・メモリ。          |
| SP_DATA5   | 2Dh           | 16   | 0000h  | R/W     | 汎用およびデバイス識別用のスクラッチパッド・メモリ。          |
| SP_DATA6   | 2Eh           | 16   | 0000h  | R/W     | 汎用およびデバイス識別用のスクラッチパッド・メモリ。          |
| SP_DATA7   | 2Fh           | 16   | 0000h  | R/W     | 汎用およびデバイス識別用のスクラッチパッド・メモリ。          |
| SP_DATA8   | 30h           | 16   | 0000h  | R/W     | 汎用およびデバイス識別用のスクラッチパッド・メモリ。          |
| SP_DATA9   | 31h           | 16   | 0000h  | R/W     | 汎用およびデバイス識別用のスクラッチパッド・メモリ。          |
| SP_DATA10  | 32h           | 16   | 0000h  | R/W     | 汎用およびデバイス識別用のスクラッチパッド・メモリ。          |
| SP_DATA11  | 33h           | 16   | 0000h  | R/W     | 汎用およびデバイス識別用のスクラッチパッド・メモリ。          |
| SP_DATA12  | 34h           | 16   | 0000h  | R/W     | 汎用およびデバイス識別用のスクラッチパッド・メモリ。          |
| SP_DATA13  | 35h           | 16   | 0000h  | R/W     | 汎用およびデバイス識別用のスクラッチパッド・メモリ。          |
| SP_DATA14  | 36h           | 16   | 0000h  | R/W     | 汎用およびデバイス識別用のスクラッチパッド・メモリ。          |
| SP_DATA15  | 37h           | 16   | 0000h  | R/W     | 汎用およびデバイス識別用のスクラッチパッド・メモリ。          |
| DIAG_DATA0 | 38h           | 16   | FF00h  | R/W     | [15:8]ビット：過圧力+、<br>[7:0]ビット：低圧力+。   |
| DIAG_DATA1 | 39h           | 16   | FF00h  | R/W     | [15:8]ビット：過圧力-、<br>[7:0]ビット：不足圧力-。  |
| DIAG_DATA2 | 3Ah           | 16   | FF00h  | R/W     | [15:8]ビット：過電圧温度、<br>[7:0]ビット：低電圧温度。 |

| レジスタ名                | アドレス<br>(HEX) | ビット数 | POR 状態 | 読出し／書込み | 説明                                                                                                                |
|----------------------|---------------|------|--------|---------|-------------------------------------------------------------------------------------------------------------------|
| DIAG_DATA3           | 3Bh           | 16   | FF00h  | R/W     | [15:8]ビット：過電圧駆動、[7:0]：低電圧駆動。                                                                                      |
| PRESSURE_THRESHOLD   | 3Ch           | 16   | 0000h  | R/W     | [15:8]ビット：プライマリ・スレッショルド圧力値、[7:0]：ヒステリシス・スレッショルド圧力値                                                                |
| ZERO_PRESSURE_OFFSET | 3Dh           | 16   | 0000h  | R/W     | PGA センサー・オフセット                                                                                                    |
| TEMP_OFFSET          | 3Eh           | 16   | 0000h  | R/W     | [8:0]ビット：温度オフセット。                                                                                                 |
| CLIPPING_THRESHOLD   | 3Fh           | 16   | 0000h  | R/W     | ビット 10 クリッピング・スレッショルド・イネーブル、上位[9:5]ビット、下位[4:0]ビット。                                                                |
| DIAGNOSTIC_RANGE     | 40h           | 16   | 0000h  | R/W     | ビット 8 診断範囲イネーブル、上位[7:4]ビット、下位[3:0]ビット。                                                                            |
| FUNC_CONFIGURATION   | 41h           | 16   | 0000h  | R/W     | 設定レジスタには、温度キャリブレーション・イネーブル、デジタル・フィルタ、リファレンス入力、電流源リファレンス抵抗、シャットダウン、温度電流、アラート・モード、および PGA 入力マルチプレクサのビット制御が格納されています。 |
| PGA_TEMP_PRES_GAIN   | 42h           | 16   | 0000h  | R/W     | PGA 温度。[11:8]ビット、PGA 圧力ゲイン。[5:0]。                                                                                 |
| MISCELLANEOUS        | 43h           | 16   | 0000h  | R/W     | [14:13]ビット、分圧器。[12:10]ビット、温度モード。[9:7]ビット、ブリッジ駆動。[6:3]ビット、ADC サンプル・レート。[2:0]ビット、電流源。                               |
| CONFIG MTP           | 44h           | 16   | 004Dh  | R/W     | ビット 15：MTP ロック。ビット 14：ゼロ圧力オフセット・イネーブル。ビット 13：センサー極性。[12:9]ビット：アナログ出力段。[6:0]ビット：I <sup>2</sup> C クライアント・アドレス。      |

ブリッジ・センサーのキャリブレーション

小型デジタル信号プロセッサ（DSP）は、変換済みブリッジ・センサー・データの処理と、温度および非線形性の補正（キャリブレーション）の実行に使用します。

MAX40109 は、MTP（マルチタイム・プログラマブル）メモリを用いて、圧力・温度測定値のキャリブレーション係数を保存します。

メモリ内の係数は、圧力と温度の両方の非線形性に対する 3 次多項式補正の構築に使用します。

$$T_0 = (k_0 + k_1 \times T + k_2 \times T^2 + k_3 \times T^3)$$
$$P_{OUT} = (h_0 + h_1 \times T_0 + h_2 \times T_0^2 + h_3 \times T_0^3) + (g_0 + g_1 \times T_0 + g_2 \times T_0^2 + g_3 \times T_0^3) \times P + (n_0 + n_1 \times T_0 + n_2 \times T_0^2 + n_3 \times T_0^3) \times P^2 + (m_0 + m_1 \times T_0 + m_2 \times T_0^2 + m_3 \times T_0^3) \times P^3$$

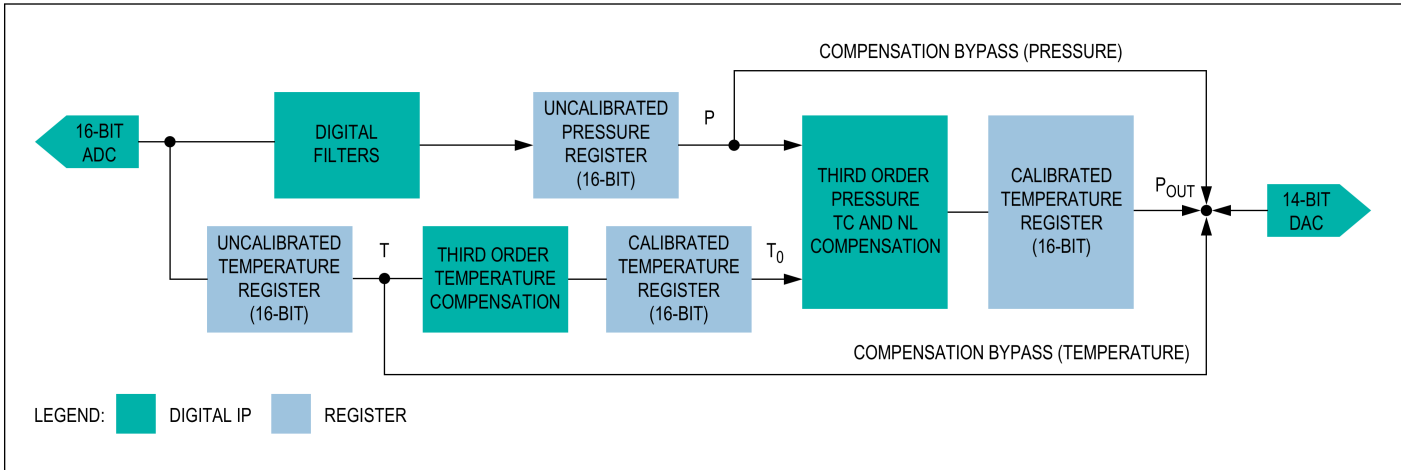


図 3. ブリッジ・センサーのキャリブレーション図

キャリブレーションは、設定レジスタを介してバイパスできます。キャリブレーションのバイパスにより、MAX40109 は生のセンサー・データを提供しています（生モード）。

表 28 に係数のフォーマットを示します。

表 28. オフセット係数、 $k_0$  および  $h_0$

| BIT 31 | BIT 30 | BIT 29 | BIT 28 | BIT 27 | BIT 26 | BIT 25 | BIT 24 | BIT 23 | BIT 22 | BIT 21 | BIT 20 | BIT 19 | BIT 18 | BIT 17 | BIT 16 |
|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|
| Sign   |        | Data   |        |        |        |        |        |        |        |        |        |        |        |        |        |
| BIT 15 | BIT 14 | BIT 13 | BIT 12 | BIT 11 | BIT 10 | BIT 9  | BIT 8  | BIT 7  | BIT 6  | BIT 5  | BIT 4  | BIT 3  | BIT 2  | BIT 1  | BIT 0  |
| Data   |        |        |        |        |        |        |        |        |        |        |        |        |        |        |        |

- 他のすべての係数。

表 29. 他のすべての係数

| BIT 31   | BIT 30 | BIT 29  | BIT 28 | BIT 27 | BIT 26 | BIT 25 | BIT 24 | BIT 23 | BIT 22 | BIT 21   | BIT 20 | BIT 19 | BIT 18 | BIT 17 | BIT 16 |
|----------|--------|---------|--------|--------|--------|--------|--------|--------|--------|----------|--------|--------|--------|--------|--------|
| Sign     |        | Integer |        |        |        |        |        |        |        | Fraction |        |        |        |        |        |
| BIT 15   | BIT 14 | BIT 13  | BIT 12 | BIT 11 | BIT 10 | BIT 9  | BIT 8  | BIT 7  | BIT 6  | BIT 5    | BIT 4  | BIT 3  | BIT 2  | BIT 1  | BIT 0  |
| Fraction |        |         |        |        |        |        |        |        |        |          |        |        |        |        |        |

キャリブレーション DSP のブロック図については、図 4 を参照してください。

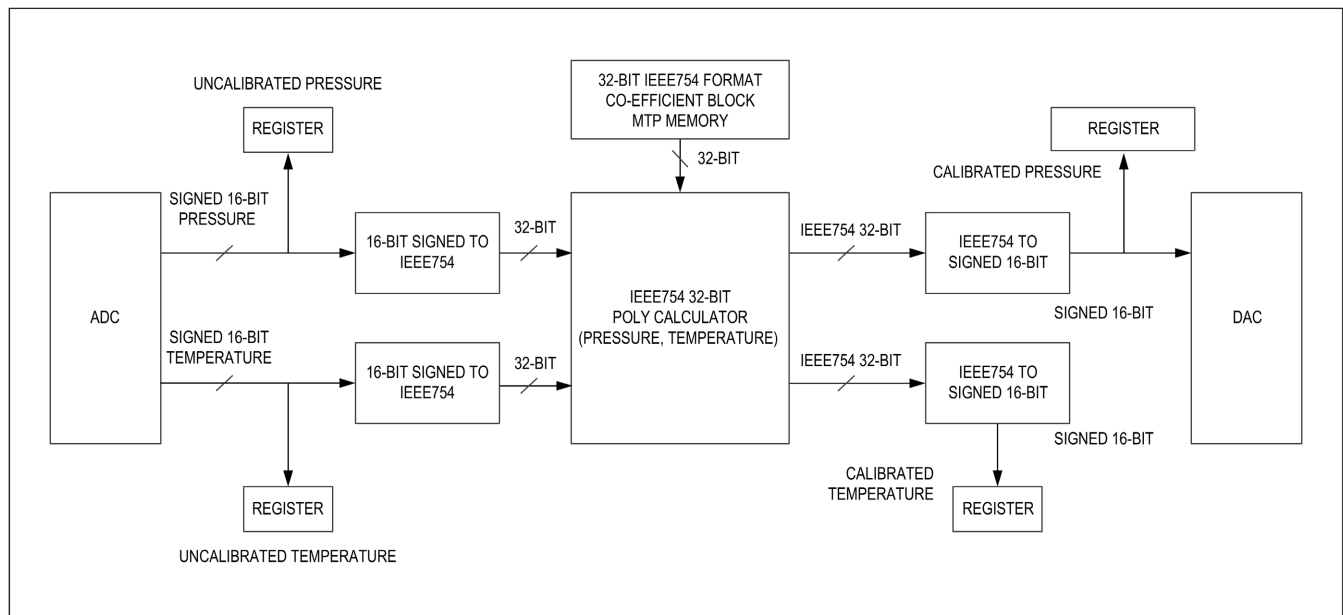


図 4. キャリブレーション DSP のブロック図

## スクラッチパッド・メモリ

MAX40109 は、汎用およびデバイス識別用の 32 バイトのスクラッチパッド・メモリ（SP）を搭載しています。これは、ユーザには 16x16 のメモリ・フリーです。

## 診断機能

MAX40109 は、次の 4 つの重要なセンサー信号に対して電圧範囲外の監視／診断を実行します。DRV、INP+、INP-、INT。内部には 8 ビットのリファレンス DAC があり、アナログ出力段（AOS）レジスタ・ビットに基づいて、5.5V または 3.6V のいずれかに自動的に設定されるフルスケールがあります。次の 4 つの AOS 設定値があり、3.6V フルスケールを選択します：AOS<0x3>、AOS<0x5>、AOS<0x9>、AOS<0xB>。他のすべての AOS 設定値は、5.5V フルスケールを選択します。この診断リファレンス DAC には、そのフルスケール電圧に対して固定された LSB ステップがあり、 $LSB(V) = \text{フルスケール}(V) / 255$  ですが、 $V_{DD5V}$  電圧は、この DAC の上限範囲を制限する可能性が高いことに留意してください。コード 0xFF は、過電圧監視用の特異なデフォルトであり、フルスケール設定とは無関係に  $V_{DD5V}$  に設定されます。

診断機能は次のとおりです。

- センサーの接続フォルトを監視するためのブリッジ・センサーの低電圧／過電圧。本デバイスは、INP+および INP-ピンの電圧を、（MTP メモリ・レジスタを介して）プログラム可能な過電圧および低電圧のスレッシュホールドと比較します。
  - OV\_INP+
  - OV\_INP-
  - UV\_INP+
  - UV\_INP-
- センサーの接続フォルトを監視するためのブリッジ電源の低電圧／過電圧。本デバイスは、DRV ピンの電圧を、（MTP メモリ・レジスタを介して）プログラム可能な過電圧および低電圧のスレッシュホールドと比較します。
  - OV\_DRV
  - UV\_DRV
- センサーの接続フォルトを監視するための温度センサーの低電圧／過電圧。本デバイスは、INT ピンの電圧を、（MTP メモリ・レジスタを介して）プログラム可能な過電圧および低電圧のスレッシュホールドと比較します。
  - OV\_INT
  - UV\_INT

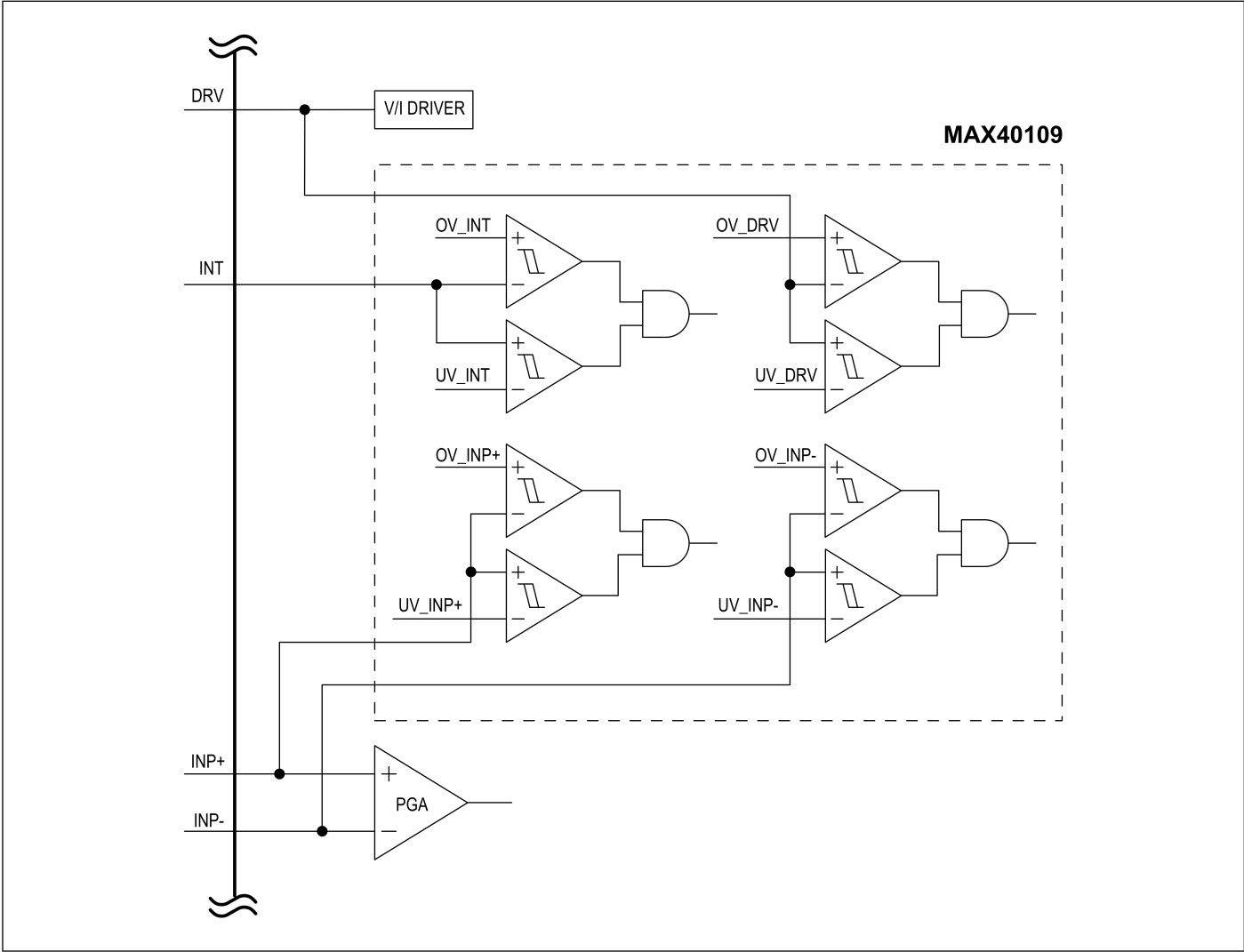


図 5. 診断図

ALERT時の圧カスレッシュولد

MAX40109 は、2つの 8 ビット MTP レジスタを用いて、圧カレジスタの上位 8 ビットで収集された測定値と比較されるプライマリ／ヒステリシス・スレッシュولدを格納します。

こうした機能が設定レジスタで有効になっている場合、この比較の出力はALERTピンに送られます。詳細については、そのレジスタの説明を参照してください。

ゼロ圧カオフセット

圧カ測定システムでは、センサーからのブリッジ・オフセットの一部が目的の信号に干渉します。MAX40109 は、このオフセットのキャリブレーションを行うソリューションを提供します。これは、フロントエンド・アンプの入力に抵抗を介して電流をソースおよびシンクすることによって行います。

ブリッジ・オフセット・キャリブレーション (br\_trim<15:0>) 用に予約済みの合計 16 ビットがあり、表 30 に各ビットの機能を示します。

表 30. ゼロ・センサー・オフセット・レジスタ

| BIT 15 | BIT 14 | BIT 13 | BIT 12 | BIT 11 | BIT 10 | BIT 9 | BIT 8 | BIT 7                     | BIT 6 | BIT 5 | BIT 4 | BIT 3                          | BIT 2 | BIT 1 | BIT 0 |
|--------|--------|--------|--------|--------|--------|-------|-------|---------------------------|-------|-------|-------|--------------------------------|-------|-------|-------|
| Sign   |        |        |        |        |        |       |       | P-side specific trim bits |       |       |       | N-side trim specific trim bits |       |       |       |



表 30 に示すように、4つのビットがあり、各ビットはトリムの p 側と n 側の両方に予約済みです。p 側と n 側の両方で共用される 7 ビットと合わせて、各側に合計 11 ビットのオフセット・トリムがあります。

p 側および n 側の、独立して制御／プログラム可能な「LSB」ビットを用いて、p 電流と n 電流の間の不一致を最小化できます。トリム後の p/n 電流間の不一致残留値が 0 である場合、センサー・オフセット補償は、どんなゲイン設定値に対しても有効です。

これが重要な場合は、この残留値を最小化して、必要なゲイン値に見合うものであることを確認する必要があります。

表 31 に、ブリッジ・オフセット補償ビット重みの代表値を示します。例えば、ブリッジ・センサー入力にゼロ圧力があるときに、符号ビットを 0、B14 を 1、B13-B0 を 0 (0x4000) に設定する場合、オフセット補償の代表値は 4.5e-2V/V になります。ブリッジ駆動電圧が 2.3V の場合、入力での有効入力電圧は-103.5mV になります。ブリッジ駆動電圧が 1.8V の場合は、有効入力電圧は-81mV になります。

表 31. ブリッジ・オフセット補償ビット重み (V/V) の代表値

| B0, B4    | B1, B5    | B2, B6    | B3, B7    | B8        | B9        | B10       | B11       | B12       | B13       | B14       |
|-----------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|
| 4.395e-05 | 8.789e-05 | 1.758e-04 | 3.516e-04 | 7.031e-04 | 1.406e-03 | 2.813e-03 | 5.625e-03 | 1.125e-02 | 2.250e-02 | 4.500e-02 |

この機能は、ゼロ圧力オフセット・イネーブル MTP ビットにより有効／無効にできます（デフォルトでは無効）。

## 設定レジスタ

設定レジスタにはその他の各種機能があります。

## I<sup>2</sup>C クライアント・アドレス

MAX40109 は、7 ビットの MTP レジスタを用いて、I<sup>2</sup>C アドレスを格納します。

このようなレジスタは、1-Wire インターフェースを介してのみ書き込みと読み出しができます。

表 32. I<sup>2</sup>C アドレス

| BIT 6                                                               | BIT 5 | BIT 4 | BIT 3 | BIT 2 | BIT 1 | BIT 0 |
|---------------------------------------------------------------------|-------|-------|-------|-------|-------|-------|
| 7-bit I <sup>2</sup> C register accessible only by 1-wire interface |       |       |       |       |       |       |

パワーアップ時のデフォルト値はバイナリ 100\_1101

## MTP をロック

MTP ロック・ビットは、MTP レジスタ CONFIG MTP (0x44) のビット 15 です。

0 = MTP メモリはロックされていません（デフォルト）。

1 = MTP メモリがロックされ、それ以上の変更はできません。

MTP ロック・ビットがメモリに書き込まれると、メモリはロックされたままになり、変更できなくなります。MTP レジスタは読み出し専用になります。

## ゼロ圧力オフセット・イネーブル

ゼロ圧力オフセット・イネーブル・ビットは、MTP レジスタ COMFIG MTP (0x44) のビット 14 です。

0 = 「ゼロ圧力オフセット」補償がイネーブルになります。

1 = 「ゼロ圧力オフセット」補償がディスエーブルになります。

センサー極性

センサー極性ビットは、MTP レジスタ CONFIG\_MTP (0x44) のビット 13 です。

0 = センサーはユニポーラです (デフォルト)。

1 = センサーはバイポーラです。

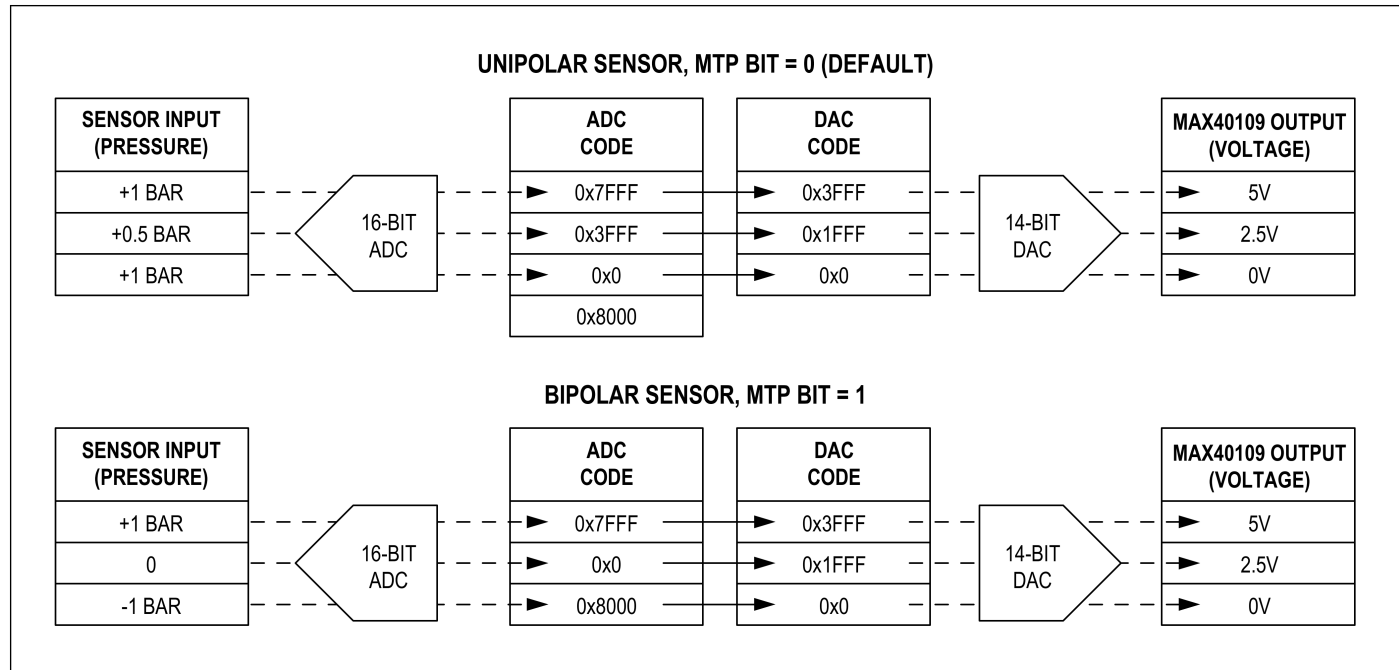


図 6. センサー極性のデータ・フロー

出力クリッピング・イネーブル

出力クリッピング・イネーブル・ビットは、MTP レジスタ CLIPPING\_THRESHOLD (0x3F) のビット 10 です。

0 = クリッピングなし。

1 = アナログ出力クリッピングがイネーブルになります。MTP メモリ領域の下限／上限クリッピング・スレッショルドを参照してください。

アナログ診断イネーブル

アナログ診断イネーブル・ビットは、MTP レジスタ DIAGNOSTIC\_RANGE (0x40) のビット 8 です。

0 = アナログ診断なし (ALERTおよびステータス・レジスタ)。

1 = アナログ診断がイネーブルになります。MTP メモリ領域の LDR/UDR を参照してください。

温度オフセット

MAX40109 は 9 つの MTP ビットを用いて、差動モードで使用される場合の温度チャンネルに DC オフセット値を提供します。

詳細については、設定レジスタの温度入力ビットと、[アプリケーション情報の温度測定](#)のセクションも参照してください。

表 33. 温度オフセット

| MTP REGISTER NAME | MTP REGISTER DATA FIELD (9 BITS) |
|-------------------|----------------------------------|
| TEMP_OFFSET       | Data. Default is 0x000           |

## MTP の再プログラマビリティ

MTP メモリは、有限回数だけ再プログラムできます。

特に、キャリブレーション・メモリ（[ブリッジ・センサーのキャリブレーション](#)を参照）は、40 回再プログラムできます。

他のすべてのメモリおよびレジスタは、10 回再プログラムできます。

## 出力クリッピング・スレッシュホールド

MAX40109 は、2 つの（上限と下限）スレッシュホールドを用いて、アナログ出力のクリッピング・レベルをプログラムします。

2 つのスレッシュホールドは、それぞれ 5 ビットのレジスタです。

アナログ出力が電圧モードか電流モードかを判断するには、MTP レジスタの[アナログ出力段](#)を参照してください。クリッピング範囲は 2 つのケースで異なります。

この機能が有効かどうかについては、[出力クリッピング・イネーブル](#)を参照してください。

表 34. MTP レジスタ

| MTP REGISTER NAME        | DATA FIELD (BITS) | V-OUTPUT   | I-OUTPUT |
|--------------------------|-------------------|------------|----------|
| Lower Clipping Threshold | 0_0000            | 2.5% of FS | 3.8mA    |
|                          | 1_1111            | 25% of FS  | 4mA      |
| Upper Clipping Threshold | 0_0000            | 75% of FS  | 20mA     |
|                          | 1_1111            | 100% of FS | 24mA     |

## アナログ出力の診断レベル

MAX40109 は、2 つの診断レジスタ（上限および下限の診断範囲）を用いて、アナログ出力の診断レベルをプログラムします。

2 つのレジスタはそれぞれ 4 ビットです。

フォルトのために **ALERT** 割込みを生成する条件は通常、すべてステータス・レジスタに報告されます。それに加えて、アナログ出力（OUT）を 2 つの診断レベルのいずれかに強制することによって、アナログ出力アラート状態も生成します。

特に（[ステータス・レジスタ](#)を参照）：

- DRV フォルト、INT フォルト、OV\_DRV、OV\_INT、OV\_INP+、OV\_INP-は、上限診断範囲にマッピングされます。
- UV\_DRV、UV\_INT、UV\_INP+、UV\_INP-は、下限診断範囲にマッピングされます。
- 温度データ・レディと圧力データ・レディは、アナログ出力にマッピングされません。

この機能を有効または無効にするには、MTP ビットの[アナログ診断イネーブル](#)を参照してください。

表 35. 診断レジスタ

| MTP REGISTER NAME            | DATA FIELD (BITS) | V-OUTPUT    | I-OUTPUT |
|------------------------------|-------------------|-------------|----------|
| Lower Diagnostic Range (LDR) | 0000              | 0% of FS    | 3.6mA    |
|                              | 1111              | 2.5% of FS  | 3.9mA    |
| Upper Diagnostic Range (UDR) | 0000              | 97.5% of FS | 21mA     |
|                              | 1111              | 100% of FS  | 24mA     |

## MTP の初期化

MTP への書込みの用意ができれば、V<sub>DDHV</sub> 電源ピンに最低 12V を印加する必要があります。以下の I<sup>2</sup>C/1-Wire コマンド・シーケンスを実行してください。

- CP\_Control\_1 レジスタに 8'h80 を書き込みます。
- CP\_Control\_2 レジスタに 8'h1B を書き込みます。
- SLP\_MR レジスタに 16'h0302 を書き込みます。
- SLP\_MREF レジスタに 16'h0200 を書き込みます。
- SLP\_MRV レジスタに 16'h0300 を書き込みます。
- SLP\_MREFV レジスタに 16'h0401 を書き込みます。

## MTP への書込み

MTP へ書込みをする場合、V<sub>DDHV</sub> での最小電源電圧は 12V です。各レジスタについて、以下の手順でデータを書き込む必要があります。

- MTP\_ADDR レジスタに 8'hex を書き込みます (xx は目的の MTP レジスタ)。
- MTP\_DATA0 レジスタに 16'hxxxx を書き込みます (xxxx は目的の MTP データ)。
- MTP\_Control レジスタに 8'h01 を書き込みます。

例：MTP の TEMP\_OFFSET レジスタを設定するには、MTP\_ADDR0 レジスタを 0x3E に設定します。次に、0x0FF を書き込んで、MTP\_DATA レジスタを 9 ビット DAC のハーフスケールに設定します。最後に、MTP\_Control レジスタに 0x01 を書き込みます。

MTP レジスタがすべて、目的の設定値に書き込まれるまで、上記の手順を繰り返します。完了したら、パワーダウンとパワーアップを行って、MTP 設定値を確認する必要があります。設定値を確認するには、読出しを実行します。

- MTP\_Control に 8'h10 を書き込みます。
- MTP\_PROT\_ADDR を、読み出す対象の MTP アドレスに設定します。
- MTP\_PROT\_RDATA レジスタから読み出します。

## デジタル・インターフェースの管理

すべての内部 RAM レジスタと様々な MTP メモリおよびレジスタには、任意のデジタル・インターフェースからアクセスできます。唯一の例外は、1-Wire を介してのみアクセスできる I<sup>2</sup>C アドレスの MTP レジスタです。

MAX40109 は、デジタル・インターフェースのいずれか（つまり、1-Wire または I<sup>2</sup>C）に応答します。同時アクセスの場合は、1-Wire が優先されます。

## 1-WIRE インターフェース

MAX40109 の 1-Wire インターフェースは、DQ ピンを介した双方向通信です。1-Wire がアイドル時には、DQ 線をロジック・レベルに保持する必要があります。

## 電力線通信 (PLC)

MAX40109 の電力線通信は、V<sub>DDHV</sub> 線の入力データとアナログ OUT ピンからの出力データを受け取る 2 線式の単方向インターフェースです。PLC 機能を有効にするには、DQ 線も必ずハイに保持します。これらのプロトコルは、DQ がローである限り、機能しません。

PLC を使用するには、デジタル信号は必ず、V<sub>IH</sub> が 31V を超え、V<sub>IL</sub> が 24V 未満にします。DQ は、ロジック・レベルのハイに接続してください。V<sub>DDHV</sub> の 1 線は、電力供給から 1 秒以内に特定のキーコードが入力された場合に起動します。

V<sub>DDHV</sub> のキーコード・タイマーは、V<sub>IH</sub> レベルを通る V<sub>DDHV</sub> の立上がりエッジから開始します。その立上がりエッジの時点から 50 ミリ秒の周期が 3 つあります。

第 1 の 50 ミリ秒周期では、シーケンスは 0 ミリ秒の立上がりエッジから始まり、最初の 45 ミリ秒では、1 ミリ秒以上のハイと 1 ミリ秒以上のローからなる正確に 4 つのパルスが必要です。50 ミリ秒周期の少なくとも最後の 5 ミリ秒は、タイミング公差を調整するためにローにする必要があります。

第 2 の 50 ミリ秒周期では、パルスの前に 5 ミリ秒以上のロー時間が必要で、また、100 ミリ秒が経過する前に 1 ミリ秒以上のハイと 1 ミリ秒以上のロー、および 5 ミリ秒以上のローが必要です。この第 2 の周期では、1 回～4 回の全パルスを印加します。1～4 のパルス回数は、（シャドウ時レジスタ内の）アナログ出力段レジスタ・ビットの 2 LSB ビットをオーバーライドします。

第 3 の 50 ミリ秒周期では、パルスの前に 5 ミリ秒以上のロー時間が必要で、また、1 ミリ秒以上のハイと 1 ミリ秒以上のローが必要です。この第 3 の周期では必ず、1.5 回～4.5 回のパルスを印加する必要があり、ハイ状態で終了します。タイミング公差を調整するには、150 ミリ秒が経過する前に 10 ミリ秒以上のハイ時間があり、150 ミリ秒の経過後に 10 ミリ秒間保持する必要があります。1.5～4.5 のパルス回数は、（シャドウ時レジスタ内の）アナログ出力段レジスタ・ビットの 2 MSB ビットをオーバーライドします。

第2および第3の50ミリ秒周期におけるパルスの総数は、以下のように、シャドウ4ビットRAMレジスタでアナログ出力段MTPレジスタをオーバーライドすることによって、アナログ出力構成を決定します。

グループ2の50ミリ秒の持続時間：

- 1回パルス（ハイ + ロー）の場合、AOS[1:0] = 00。
- 2回パルス（ハイ + ロー）の場合、AOS[1:0] = 01。
- 3回パルス（ハイ + ロー）の場合、AOS[1:0] = 10。
- 4回パルス（ハイ + ロー）の場合、AOS[1:0] = 11。

グループ3では、50ミリ秒の持続時間：

- 1.5回パルスの場合、AOS[3:2] = 00。
- 2.5回パルスの場合、AOS[3:2] = 01。
- 3.5回パルスの場合、AOS[3:2] = 10。
- 4.5回パルスの場合、AOS[3:2] = 11。

ここで、AOSはアナログ出力段（Analog Output Stage）に相当します。

アナログ出力機能に関する各コードの対応の詳細については、MTPレジスタの[アナログ出力段](#)のセクションを参照してください。

$V_{DDHV}$ の1線起動が完了した後に、 $V_{DDHV}$ の1線プロトコルはDQプロトコルに従いますが、タイミングは両方向で8倍遅くなります。このため、初期化シーケンスが次のステップとなり、バス・ホストからのリセット・パルスと、OUTピンから返されるプレゼンス・パルスを使用します。すべての読出しデータはOUTピンに出力されます。

PLCを終了し、DQで双方向通信を起動するには、DQ線でハイからローへ遷移させます。

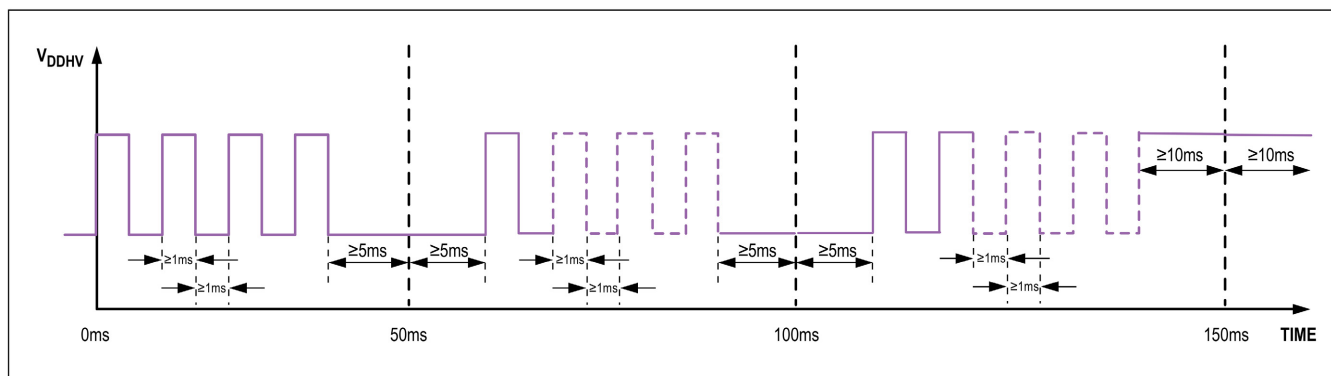


図 7. 電力線通信の起動タイミング

I<sup>2</sup>C 対応のバス・インターフェース

標準的な I<sup>2</sup>C 対応 2 線式シリアル・インターフェースは、電流および電圧レジスタから電流／電圧データを読み出し、設定レジスタとの間で制御ビットの読出し／書き込みを行います。また、DQ 線は必ずハイに保持して、I<sup>2</sup>C 機能を有効にします。

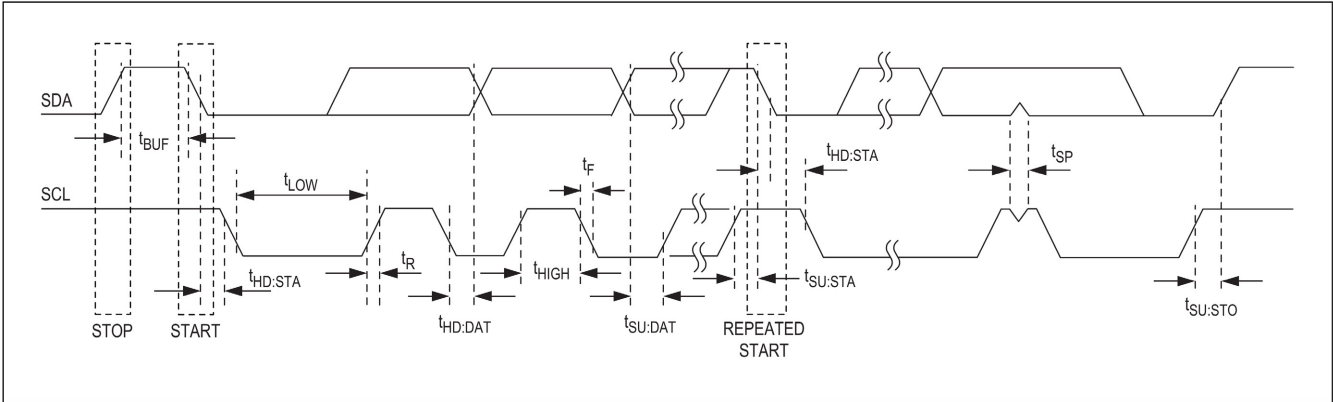


図 8. I<sup>2</sup>C のタイミング図

通常のトランザクションは 2 バイトの書き込みと読出しで構成されますが、一部のレジスタは 1 バイトの読出しです。より長いトランザクションを試みることは推奨しません。トランザクションは常に START (S) 条件で始まり、その後にクライアント・アドレスと書き込み／読出しビットが続きます。

2 バイトの書き込みトランザクション（書き込みワード）は、ホストが START 条件を生成し、次に MAX40109 のクライアント・アドレスを送信して始まり、その後に書き込みビットが続きます。MAX40109 は ACK (A) ビットでアクノレッジ (ACK) を送信し、ホストはターゲット・レジスタを送信し、その後に MAX40109 から別の ACK が送信されます。次に、ホストは 2 つのデータ・バイトを書き込み、MAX40109 はそれぞれの ACK を送信します。ホストは、STOP (P) 条件を生成してトランザクションを終了します。（推奨しませんが）より多くのバイトを書き込むと、レジスタが上書きされます（例えば、4 バイト書き込みでは、DATA HIGH – DATA LOW – DATA HIGH – DATA LOW）。

| DIRECTION | H C | H C            | H C | C H | H C             | C H | H C       | C H | H C      | C H | H C |
|-----------|-----|----------------|-----|-----|-----------------|-----|-----------|-----|----------|-----|-----|
| BITS      | 1   | 7              | 1   | 1   | 8               | 1   | 8         | 1   | 8        | 1   | 1   |
| CONTENT   | S   | CLIENT ADDRESS | WR  | A   | REGISTER SELECT | A   | DATA HIGH | A   | DATA LOW | A   | P   |

図 9. 2 バイト書き込み（ワード書き込み）

2 バイト読出し（ワード読出し）は、書き込みよりも複雑です。ホストは、レジスタ・バイトを送信し、MAX40109 から ACK を受信した後に、REPEAT START (Sr) を生成し、アドレスと読出しビットを書き込みます。次に、MAX40109 は、アドレス／読出しバイトの ACK を送信し、2 つのデータ・バイトを送信します。ホストは 1 つ目のバイトを ACK し、2 つ目のバイトを NACK して、トランザクションの完了を通知し、STOP 条件を生成します。

| DIRECTION | H C | H C            | H C | C H | H C             | C H |
|-----------|-----|----------------|-----|-----|-----------------|-----|
| BITS      | 1   | 7              | 1   | 1   | 8               | 1   |
| CONTENT   | S   | CLIENT ADDRESS | WR  | A   | REGISTER SELECT | A   |

...

| H C | H C            | H C | C H | C H       | H C | C H      | H C | H C |
|-----|----------------|-----|-----|-----------|-----|----------|-----|-----|
| 1   | 7              | 1   | 1   | 8         | 1   | 8        | 1   | 1   |
| Sr  | CLIENT ADDRESS | RD  | A   | DATA HIGH | A   | DATA LOW | N   | P   |

図 10. 2 バイト読出し（ワード読出し）

1 バイト読出しは、上記のワード読出しと似ていますが、読み出されるのは1バイトのみです。図 11 を参照してください。

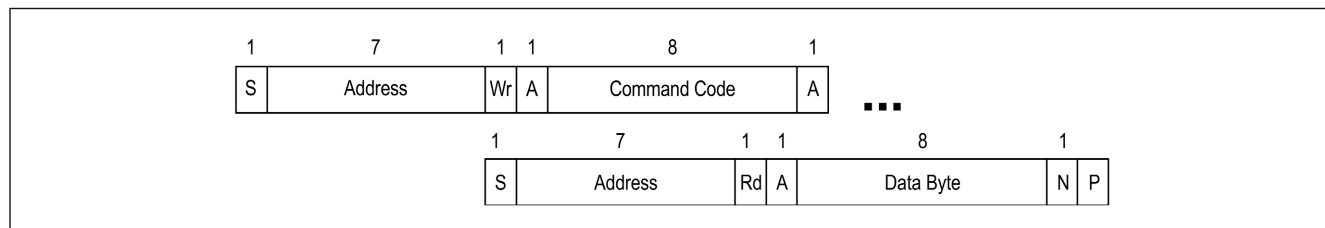


図 11. 1 バイト読出し

## 1-Wire バス・システム

1-Wire バス・システムは、単一のバス・ホストを用いて、1 つ以上のクライアント・デバイスを制御します。MAX40109 は常にクライアントです。バス上にクライアントが 1 つしかない場合、そのシステムはシングルドロップ・システムと呼びます。バス上に複数のクライアントがある場合、そのシステムはマルチドロップ・システムと呼びます。データとコマンドはすべて、1-Wire バスを介して最下位ビットから最初に送信されます。

以下の 1-Wire バス・システムの説明は、ハードウェア構成、トランザクション・シーケンス、1-Wire シグナリング（信号タイプとタイミング）の 3 つのトピックに分かれています。

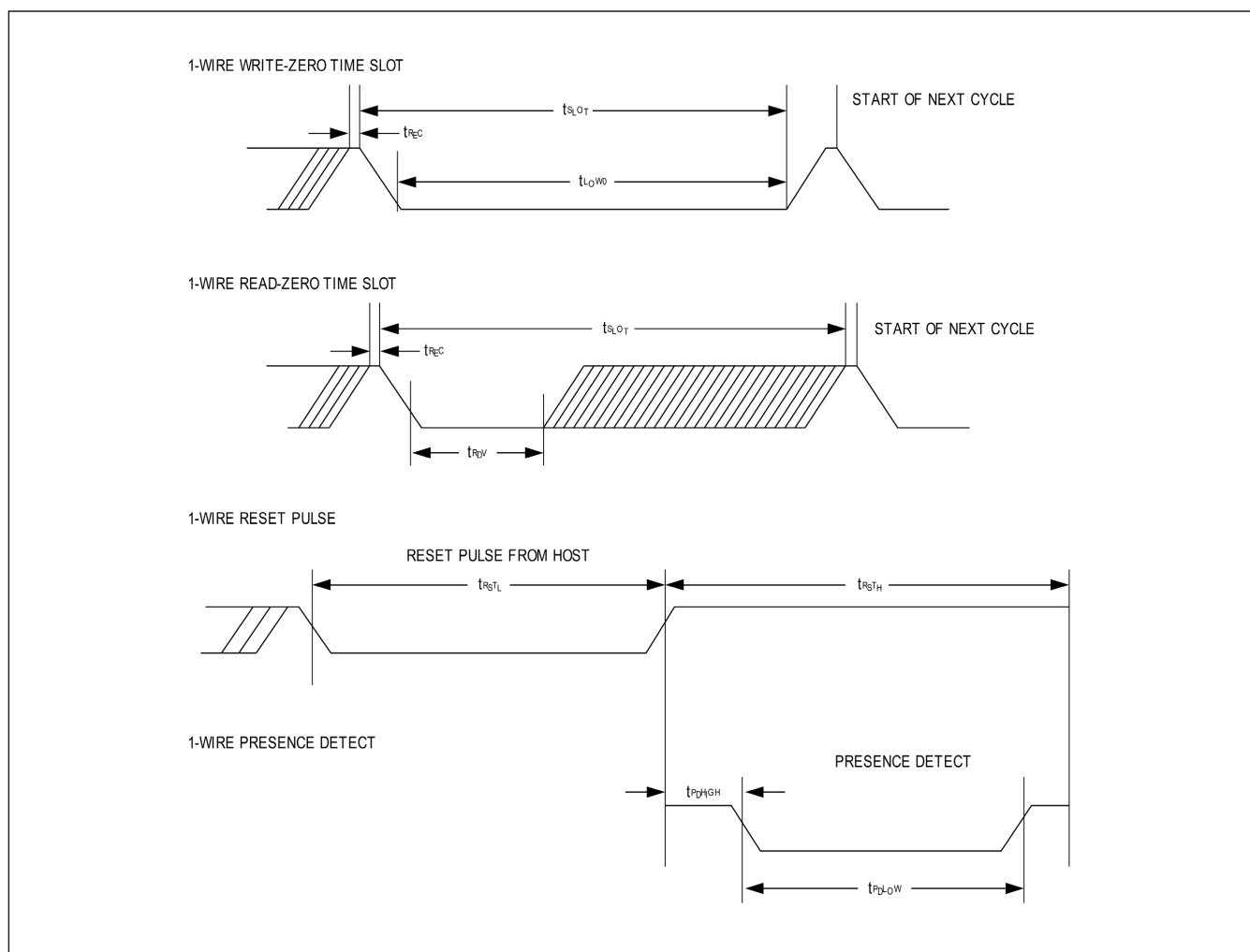


図 12. 1-Wire バスのタイミング図



## 64 ビット ROM コード

各 1-Wire コンポーネントには、ROM に格納された一意の 64 ビット・コードが含まれています (図 13)。ROM コードの最下位 8 ビットには、センサーの 1-Wire ファミリー・コードである 76h が含まれます。次の 48 ビットには一意のシリアル番号が含まれます。最上位 8 ビットには、ROM コードの最初の 56 ビットから計算された巡回冗長検査 (CRC) バイトが含まれています。CRC ビットの詳細な説明については、[CRC の生成](#)を参照してください。64 ビット ROM コードおよび関連する ROM 機能制御ロジックにより、本デバイスは、1-Wire バス・システムのセクションに詳述されているプロトコルを用いて、1-Wire デバイスとして動作できます。

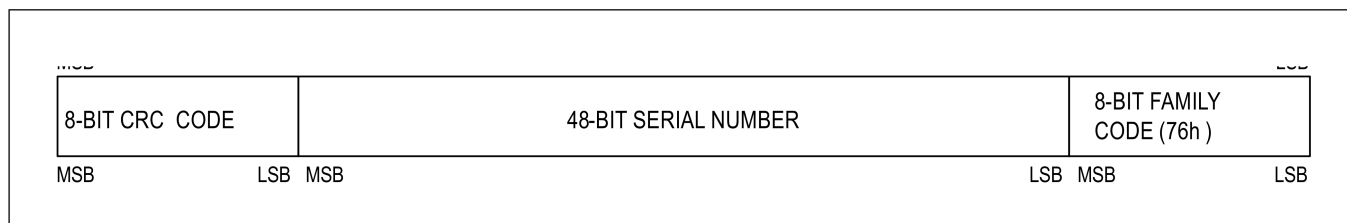


図 13. 64 ビット ROM コード

## CRC の生成

CRC バイトは、スクラッチパッドの 9 番目のバイトで、本デバイスの 64 ビット ROM コードの一部として提供されます。ROM コード CRC は、ROM コードの最初の 56 ビットから計算され、ROM の最上位バイトに格納されます。スクラッチパッドの CRC は、スクラッチパッドのデータから計算されるため、スクラッチパッドのデータが変更されると変更されます。CRC は、データが本デバイスから読み出されるときに、バス・ホストにデータ検証の方法を提供します。データが正しく読み出されたことを検証するには、バス・ホストは、受信したデータから CRC を再計算し、次に、この値を ROM コード CRC (ROM 読出しの場合) またはスクラッチパッドの CRC (スクラッチパッド読出しの場合) と比較する必要があります。CRC の計算値が読み出された CRC と一致する場合、そのデータはエラーなしで受信されています。CRC 値の比較と、動作を継続する決定は、すべてバス・ホストに左右されます。CRC (ROM またはスクラッチパッド) がバス・ホストの生成した値と一致しない場合でも、本デバイス内部の回路がコマンド・シーケンスの進行を妨げることはありません。

CRC (ROM またはスクラッチパッド) の等価多項式関数は次のとおりです。

$$\text{CRC} = X^8 + X^5 + X^4 + 1$$

図 14 に示すように、バス・ホストは CRC を再計算し、その値を、多項式ジェネレータを用いる本デバイスからの CRC 値と比較できます。この回路はシフト・レジスタと XOR ゲートで構成され、シフト・レジスタのビットは 0 に初期化されます。ROM コードの最下位ビット、またはスクラッチパッドのバイト 0 の最下位ビットから始めて、一度に 1 ビットずつシフト・レジスタにシフトさせる必要があります。ROM からの 56 番目のビット、またはスクラッチパッド 1 からのバイト 7 またはスクラッチパッド 2 からのバイト 10 の最上位ビットをシフトさせると、多項式ジェネレータには CRC の再計算値が含まれます。次に、本デバイスの 8 ビット ROM コードまたはスクラッチパッド CRC を、回路にシフトさせます。この時点で、CRC の再計算値が正しい場合、シフト・レジスタにはすべてゼロが含まれます。Maxim 1-Wire CRC の追加情報は、アプリケーション・ノート 27: マキシムの 1-Wire および iButton®製品に用いる巡回冗長検査 (CRC) の理解と用法から入手できます。

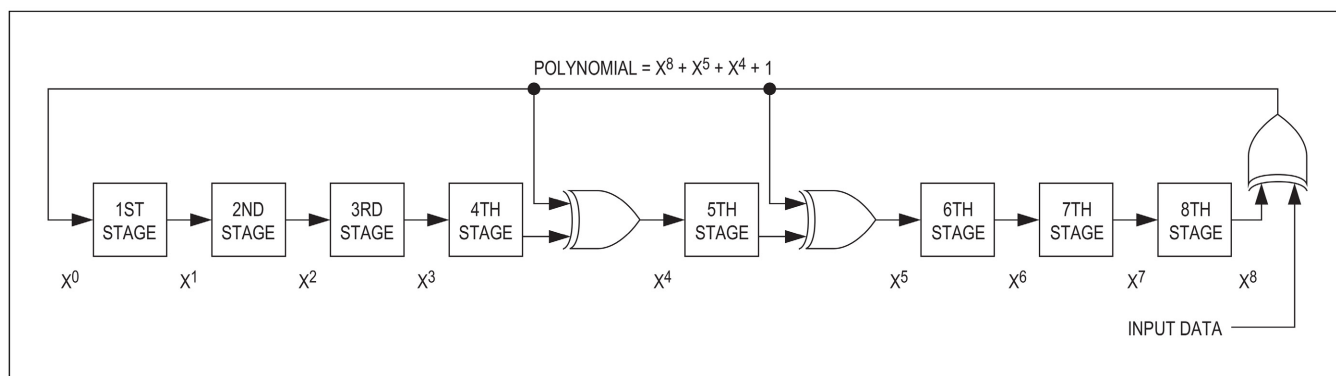


図 14. CRC 多項式ジェネレータ



## ハードウェア構成

MAX40109 は、非同期シリアル・データ・インターフェースを使用する 2 つのハードウェア・オプションをサポートしています。

これらのオプションは、工場出荷時に一度だけプログラムされます。

- 1-Wire シリアル・データには、独立した入出力ピン (DQ) があります。
- シリアル・データ入力は  $V_{DDHV}$  と共用され、シリアル・データ出力はアナログ電圧出力 (OUT) と共用されます。

1-Wire バスには定義上、データ・ラインが 1 本しかありません。各デバイス (ホストまたはクライアント) は、オープン・ドレイン・ポートまたはスリーステート・ポートを用いてデータ・ラインに接続します。これにより、各デバイスは、データを送信していないときにデータ・ラインを「解放」するため、バスを別のデバイスで利用できるようになります。本デバイスの 1-Wire ポート (DQ) は、[[ハードウェア構成]]に示されているものと同等の内部回路を備えたオープン・ドレインです。

1-Wire バスには、約  $5k\Omega$  の外部プルアップ抵抗が必要になるため、1-Wire バスのアイドル状態はハイです。何らかの理由でトランザクションを中断する必要があり、そのトランザクションを再開する予定がある場合、バスはアイドル状態のままにしておきます。1-Wire バスが、回復期間中に非アクティブ (ハイ) 状態である限り、無限の回復時間がビット間に生じる可能性があります。バスが 480 マイクロ秒以上の間、ローに保持される場合、バス上のすべてのコンポーネントがリセットされます。

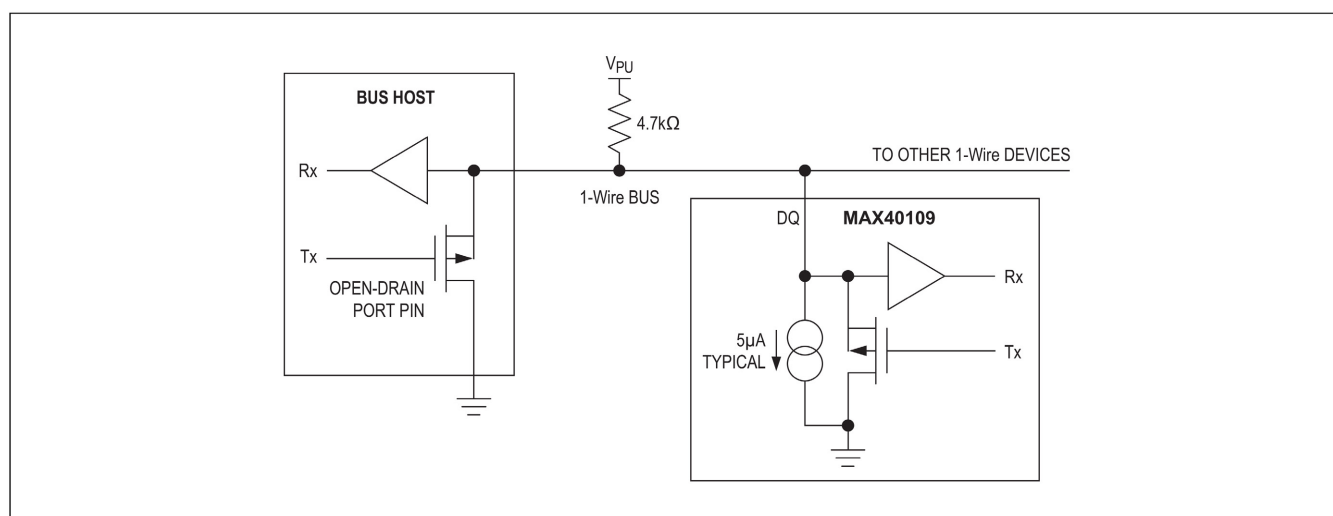


図 15. 1-Wire ハードウェア構成

## トランザクション・シーケンス

本デバイスにアクセスするためのトランザクション・シーケンスは次のとおりです。

ステップ 1: 初期化。

ステップ 2: ROM コマンド (その後に必要なデータ交換が続きます)。

ステップ 3: 機能コマンド (その後に必要なデータ交換が続きます)。

MAX40109 にアクセスするたびに、このシーケンスに従うことが非常に重要です。MAX40109 は、シーケンスのいずれかのステップが順番になっている場合にのみ応答するためです。この規則の例外は、Search ROM コマンドです。この ROM コマンドを発行した後、ホストは必ず、シーケンスのステップ 1 に戻る必要があります。

## 初期化

1-Wire バス上のトランザクションはすべて、初期化シーケンスで始まります。初期化シーケンスは、バス・ホストが送信するリセット・パルスと、その後にクライアントが送信するプレゼンス・パルスで構成されています。プレゼンス・パルスは、クライアント・デバイス (MAX40109) がバス上にあり、動作の準備ができていることをバス・ホストに知らせます。リセット・パルスとプレゼンス・パルスのタイミングについては、1-Wire シグナリングのセクションで詳述します。

## ROM コマンド

バス・ホストは、プレゼンス・パルスを検出した後に、ROM コマンドを発行できます。これらのコマンドは、各クライアント・デバイスの一意の 64 ビット ROM コードに対して動作し、1-Wire バス上に多数のデバイスが存在する場合、ホストが特定のデバイスを選択できるようにします。これらのコマンドはまた、ホストがバス上に存在するデバイスの数およびタイプを決定できるようにします。ROM コマンドは 4 つあり、各コマンドの長さは 8 ビットです。ホスト・デバイスは必ず、MAX40109 機能コマンドを発行する前に、適切な ROM コマンドを発行します。この規則の例外は、検出アドレスがデバイスとの通信に使用される場合です。ROM コマンドは、通信するアドレスの選択時には使用しません。[[MAX40109 ROM コマンドのフローチャート]]に、ROM コマンドの動作のフローチャートを示します。

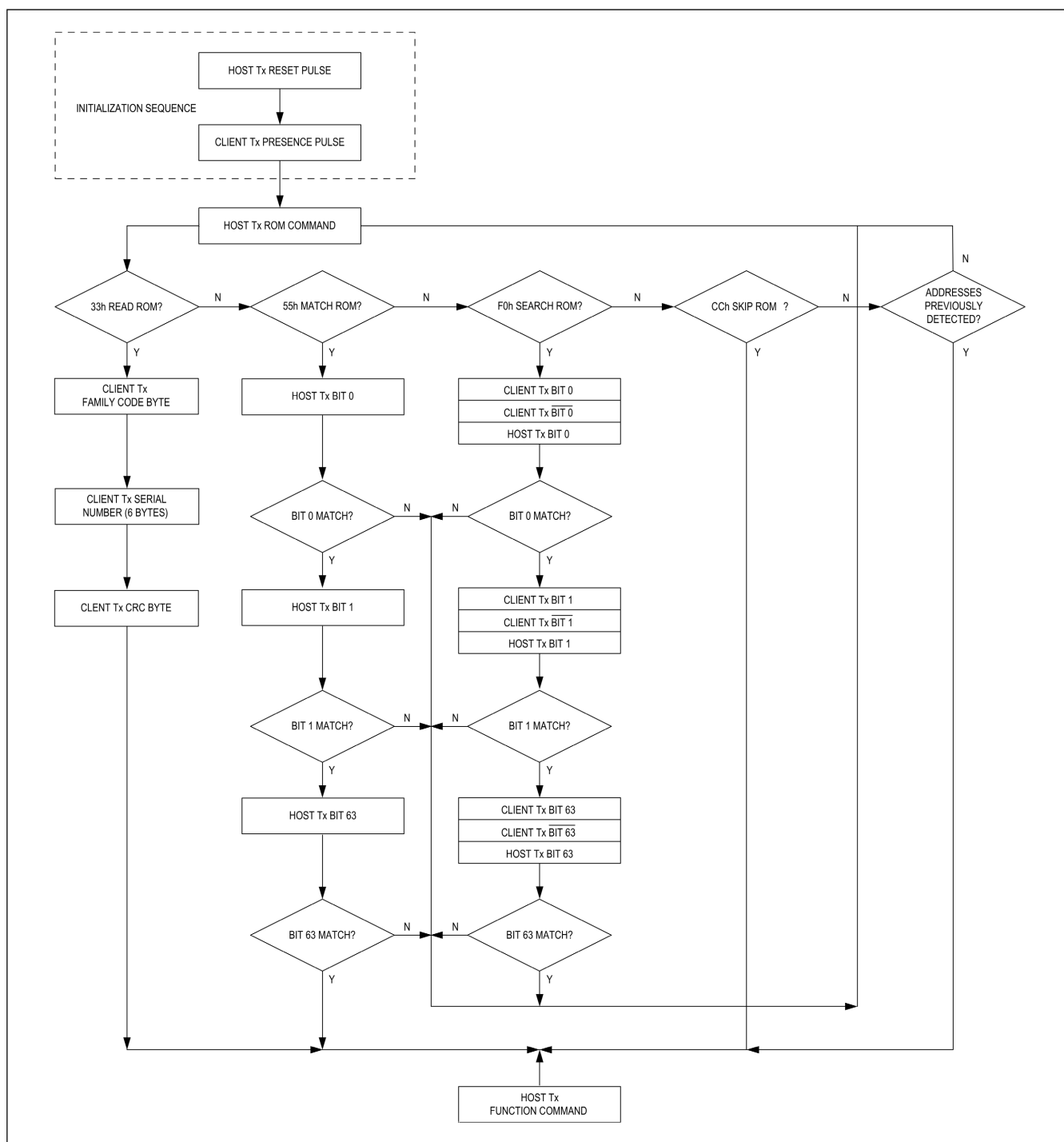


図 16. MAX40109 ROM コマンドのフローチャート

Search ROM [F0h]

システムの最初のパワーアップ時に、ホストはバス上のすべてのクライアント・デバイスの ROM コードを識別する必要があります。これにより、ホストは、クライアントの数とそのデバイス・タイプを判断できるようになります。ホストは、すべてのクライアント・デバイスを識別するために、必要な回数だけ Search ROM サイクル（すなわち、Search ROM コマンドとそれに続くデータ交換）をホストが実行する必要のある消去法によって ROM コードを学習します。バス上にクライアントが 1 つしかない場合は、Search ROM プロセスの代わりに、より簡単な Read ROM コマンドを使用できます。Search ROM コマンドの手順の詳細については、アプリケーション・ノート 937：Book of iButton® Standards を参照してください。各 Search ROM サイクルの後、バス・ホストはトランザクション・シーケンスのステップ 1（初期化）に戻る必要があります。

Read ROM [33h]

このコマンドは、バス上にクライアントが 1 つある場合にのみ使用できます。バス・ホストは、Search ROM コマンドの手順を使用せずに、クライアントの 64 ビット ROM コードの読出しができます。このコマンドをバス上に複数のクライアントがあるときに使用する場合、すべてのクライアントが同時に応答しようとすると、データの衝突が起きます。

Match ROM [55h]

Match ROM コマンドと、それに続く 64 ビット ROM コード・シーケンスにより、バス・ホストは、マルチドロップ・バスまたはシングルドロップ・バス上の特定のクライアント・デバイスのアドレス指定ができるようになります。64 ビット ROM コード・シーケンスに正確に一致するクライアントだけが、ホストが発行した機能コマンドに応答します。バス上の他のすべてのクライアントは、リセット・パルスを待ちます。

Skip ROM [CCh]

ホストは、このコマンドを用いて、ROM コード情報を送信することなく、バス上のすべてのデバイスのアドレス指定を同時にできます。Read Scratchpad コマンドが、Skip ROM コマンドの後に続くことができるのは、バス上にクライアント・デバイスが 1 つある場合に限ることに留意してください。この場合、ホストは、デバイスの 64 ビット ROM コードを送信せずにクライアントから読出しができるため、時間の節約になります。Skip ROM コマンドと、それに続く Read Scratchpad コマンドにより、複数のクライアントがある場合、複数のデバイスが同時にデータ送信しようとすると、バス上でデータの衝突が起きます。

機能コマンド

バス・ホストが、ROM コマンドを用いて、通信しようとする MAX40109 のアドレス指定をした後、ホストは MAX40109 機能コマンドの 1 つを発行できます。これらのコマンドにより、ホストは、デバイスの MTP メモリの書込みと読出し、およびすべての RAM レジスタの書込みと読出しができるようになります。すべての MAX40109 機能の詳細については、MTP メモリと機能のセクションおよび内部レジスタ（揮発性、RAM）のセクションを参照してください。

機能コマンドを用いると、本デバイスにマッピングされたレジスタにアクセスできます。ここでは、機能コマンドを用いると、OZ98 の MTP および RAM レジスタにアクセスできます。以下のコマンドを用いると、レジスタにアクセスできます。

- 書込みレジスタ（CCh）
- 読出しレジスタ（33h）

表 36. コマンドのフォーマット

| Command (CCh) | Address (A) | Length (n) | Data (byte(A), byte(A+1), ..., byte(A+(n-1))) |
|---------------|-------------|------------|-----------------------------------------------|
|---------------|-------------|------------|-----------------------------------------------|

- コマンド：書込みか読出しかを示します。
- アドレス：書込み／読出し動作の開始アドレス。
- 長さ：書込みが必要なデータのバイト数（length = length + 1）。
- データ：書込み／読出しデータ。

## データ・フォーマット

図 17 と図 18 に、コマンド・フィールド（ROM コマンドまたは機能コマンドのいずれか）のデータ・フォーマットを示します。

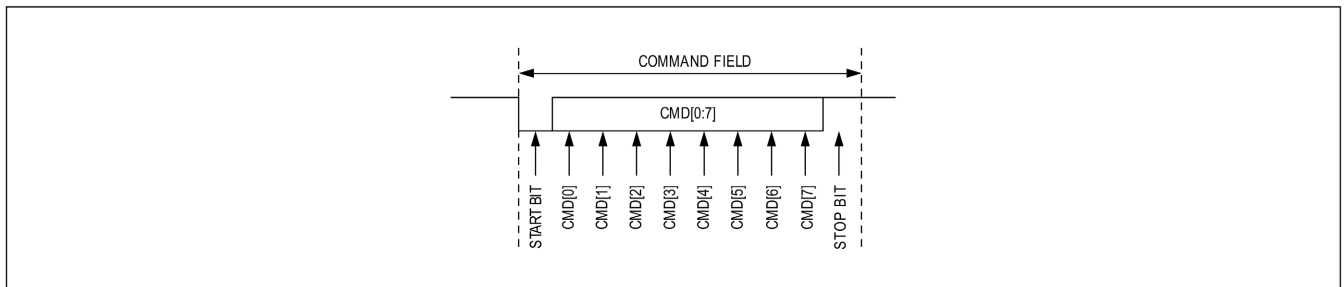


図 17. コマンド・フィールド

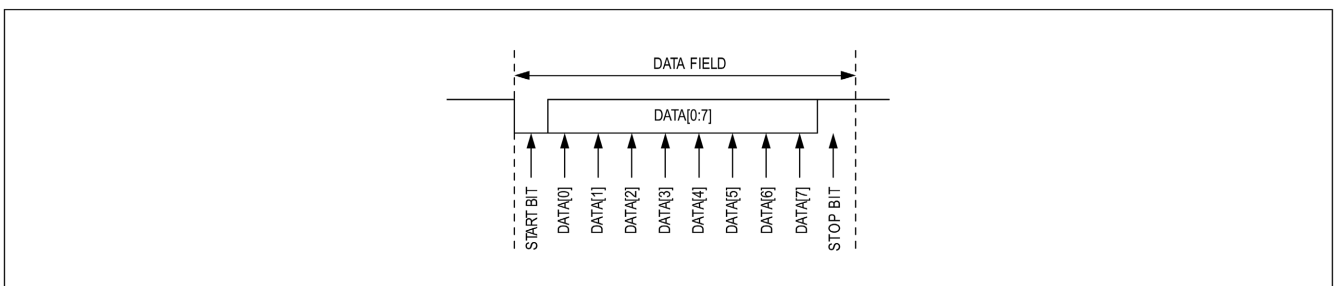


図 18. データ・フィールド

## 1-Wire シグナリング

厳格な 1-Wire 通信プロトコルの使用により、データの完全性が確保されます。このプロトコルは、リセット・パルス、プレゼンス・パルス、書き込みゼロ、書き込み 1、読出しゼロ、読出し 1 など、いくつかの信号タイプを定義します。バス・ホストは、プレゼンス・パルスを除く上記の信号をすべて始動します。

## 初期化手順：リセット・パルスとプレゼンス・パルス

本デバイスとの通信はすべて、ホストからのリセット・パルスと、それに続く本デバイスからのプレゼンス・パルスからなる初期化シーケンスから開始されます（[[初期化タイミング]]に例示）。本デバイスがリセットに応答してプレゼンス・パルスを送信するときは、本デバイスがバス上にあり動作の準備ができていることをホストに対して示しています。

初期化シーケンスの間、バス・ホストは、480 マイクロ秒（最小値）の間、1-Wire バスをローにして、リセット・パルスを送信（Tx）します。次に、バス・ホストはバスを解放し、受信モード（Rx）に入ります。バスが解放されると、プルアップ抵抗が 1-Wire バスをハイにします。本デバイスは、この立上がりエッジを検出すると、15 マイクロ秒～60 マイクロ秒の間待機してから、1-Wire バスを 60 マイクロ秒～240 マイクロ秒の間ローにして、プレゼンス・パルスを送信します。

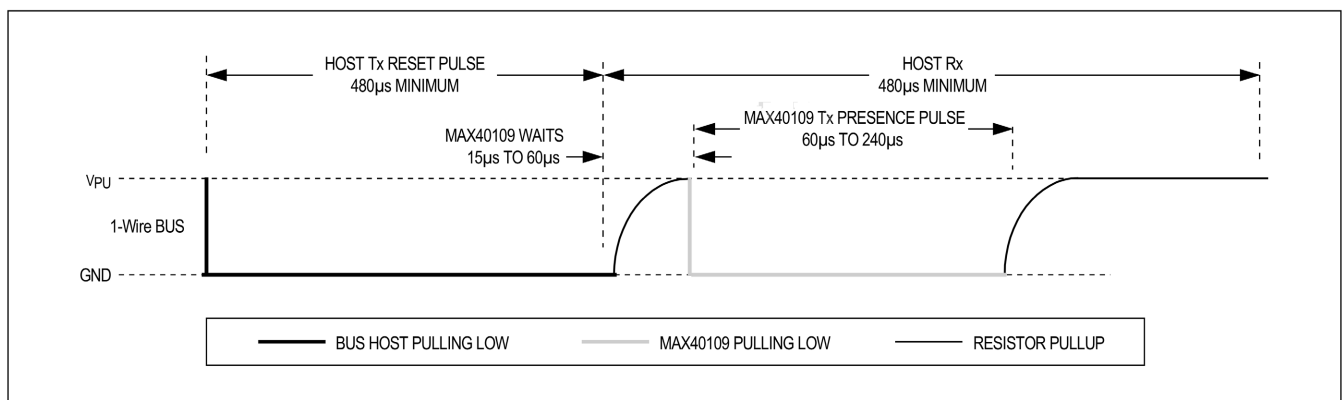


図 19. 1-Wire 初期化タイミング

## 読出し／書込みタイム・スロット

バス・ホストは、書込みタイム・スロット中に本デバイスにデータを書き込み、読出しタイム・スロット中に本デバイスからデータを読み出します。1ビットのデータは、タイム・スロットごとに 1-Wire バスを介して送信されます。

## 書込みタイム・スロット

書込みタイム・スロットには、書込み 1 タイム・スロットと書込みゼロ・タイム・スロットの 2 種類があります。バス・ホストは、書込み 1 タイム・スロットを用いてロジック 1 を本デバイスに書き込み、書込みゼロ・タイム・スロットを用いてロジック 0 を本デバイスに書き込みます。すべての書込みタイム・スロットには、60 マイクロ秒（最小値）の持続時間と、個々の書込みスロット間の 1 マイクロ秒（最小値）の回復時間が必要になります。どちらのタイプの書込みタイム・スロットも、ホストが 1-Wire バスをローにすることによって始動されます[[読出し／書込みタイム・スロットのタイミング図]]。

書込み 1 タイム・スロットを生成するには、バス・ホストが 1-Wire バスをローにした後、15 マイクロ秒以内に 1-Wire バスを解放する必要があります。バスが解放されると、プルアップ抵抗がバスをハイにします。書込みゼロ・タイム・スロットを生成するには、バス・ホストが 1-Wire バスをローにした後、そのタイム・スロットの持続時間の間（60 マイクロ秒以上）、バスをローに保持し続ける必要があります。

本デバイスは、ホストが書込みタイム・スロットを始動した後に、15 マイクロ秒～60 マイクロ秒続くウィンドウ中に 1-Wire バスをサンプリングします。サンプリング・ウィンドウ中にバスがハイの場合、本デバイスに 1 が書き込まれます。ラインがローの場合は、本デバイスに 0 が書き込まれます。

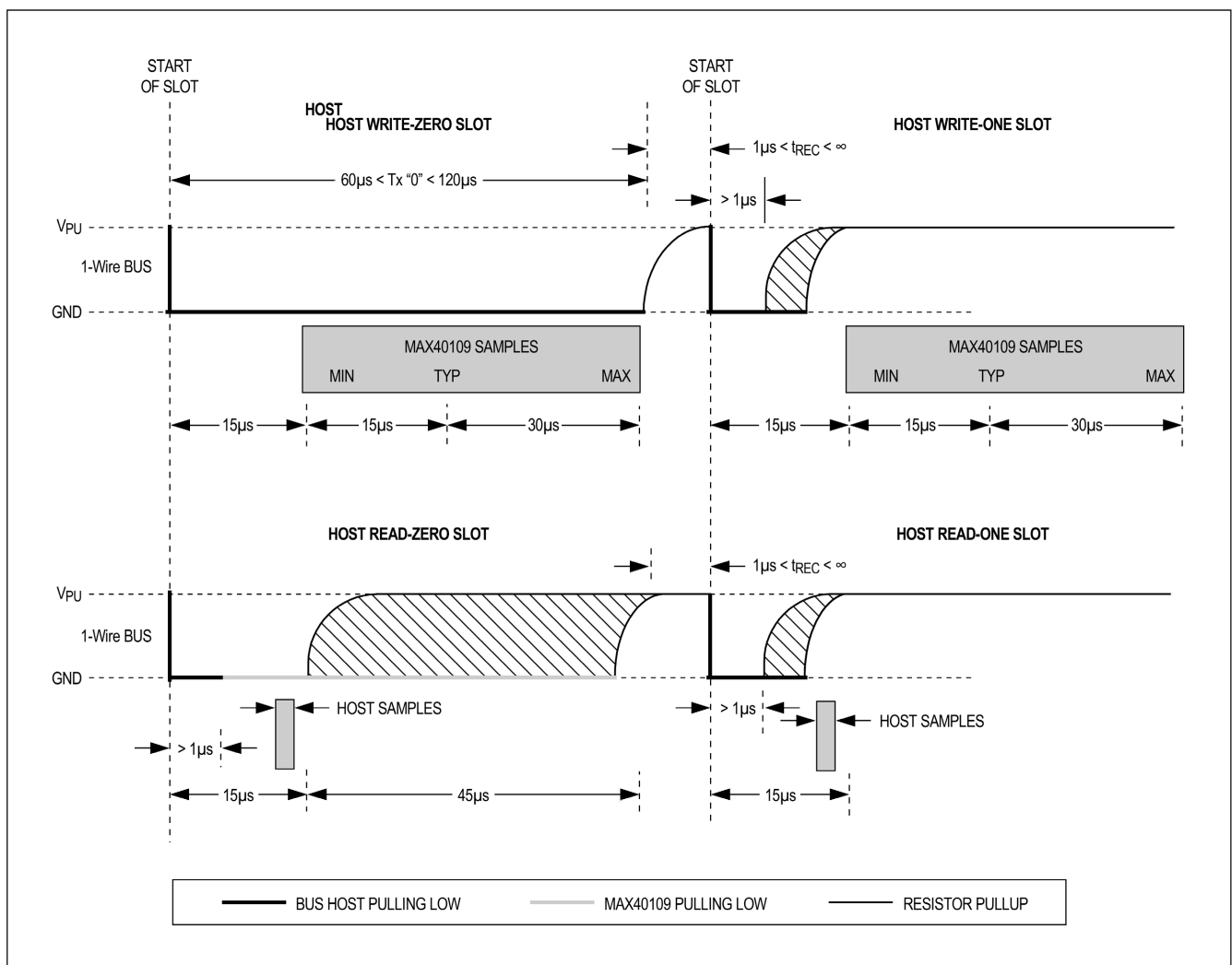


図 20. 1-Wire 読出し／書出しタイム・スロットのタイミング図

## 読出しタイム・スロット

本デバイスは、マスタが読出しタイム・スロットを発行した場合にのみ、マスタにデータを送信できます。このため、マスタは Read Scratchpad コマンドを発行した直後に読出しタイム・スロットを生成して、本デバイスが要求されたデータを提供できるようにする必要があります。

すべての読出しタイム・スロットの持続時間は 60 マイクロ秒（最小値）で、スロット間の回復時間は 1 マイクロ秒（最小値）にします。読出しタイム・スロットは、マスタ・デバイスが 1-Wire バスを 1 マイクロ秒以上の間 ( $t_{INIT}$ )、ローにして、次にバスを解放することによって始動されます（[[読出し／書出しタイム・スロットのタイミング図]]）。マスタが読出しタイム・スロットを始動した後、本デバイスはバス上で 1 または 0 の送信を開始します。本デバイスは、バスをハイのままにして 1 を送信し、バスをローにして 0 を送信します。0 を送信すると、本デバイスはタイム・スロットの終わりまでにバスを解放し、プルアップ抵抗がバスをハイ・アイドル状態に戻します。本デバイスからの出力データは、読出しタイム・スロットを始動した立下がりエッジから 15 マイクロ秒間、有効です。このため、マスタはバスを解放し、スロットの始まりから 15 マイクロ秒以内にバス状態をサンプリングする必要があります。図 21 は、 $t_{INIT}$ 、 $t_{RC}$ 、マスタ・サンプル・ウィンドウの合計が、読出しタイム・スロットに対して 15 マイクロ秒未満でなければならないことを示しています。 $t_{RC}$  は、バスの抵抗特性および容量特性による立上がり時間です。図 22 は、 $t_{INIT}$  と  $t_{RC}$  を可能な限り短くし、読出しタイム・スロット中のマスタ・サンプル時間を 15 マイクロ秒周期の終わり近くに配置することによって、システム・タイミング・マージンが最大化されることを示します。

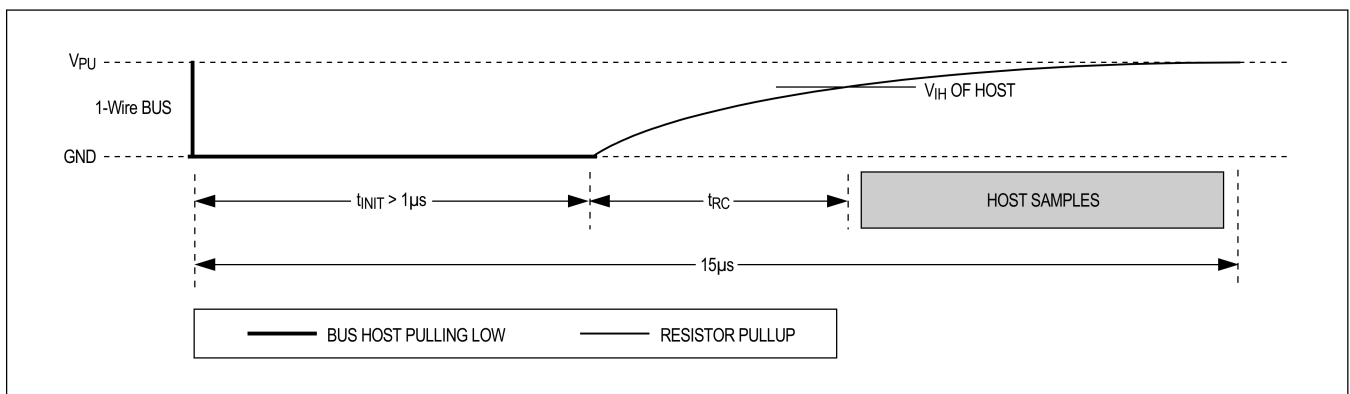


図 21. 詳細なマスタ読出し 1 タイミング

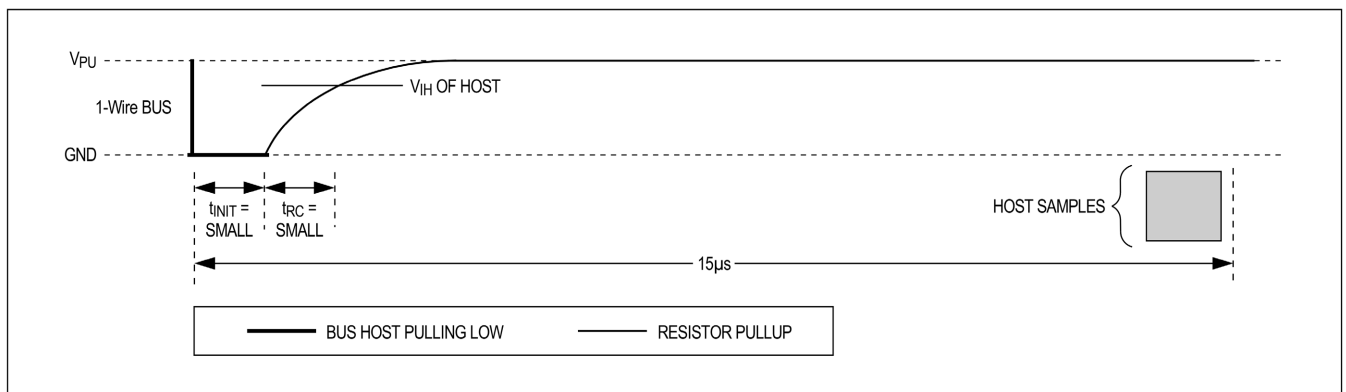


図 22. 推奨するマスタ読出し 1 タイミング

## アプリケーション情報

## 温度測定

MAX40109 には、温度測定値を収集するためのモードが 2 つあります。

- ブリッジ抵抗から直接収集するモード。このモードでは、**DRV** 出力ピンの電流で、センサー・ブリッジを駆動させる必要があります。本デバイスは **DRV** の電圧を直接測定します。**DRV** からの（電圧信号としての）温度測定値は、2 つの圧力測定値の範囲内に温度測定値を自動挿入することによって、圧力測定値からシームレスに収集されます。圧力サンプルと温度サンプルの間のデータ・レート比は、**ADC サンプル・レート**・レジスタで決定されます。
- 入力 **INT** にサーミスタを接続して収集するモード。

各モードの有効化の詳細については**温度モード**・レジスタを、**INT** ピンでの駆動電流については**設定レジスタ**を参照してください。

また、温度チャンネル入力アンプは、図 23 に示すように、シングルエンドまたは差動のいずれかとして構成することができます。

表 37. 温度チャンネルの入力設定

| INPUT PIN | CONFIGURATION                                    | ADC | K1 | K2 | K6 | K7 | K8 |
|-----------|--------------------------------------------------|-----|----|----|----|----|----|
| INT       | Single-ended with $G = 1$                        | SE  | X  |    |    | X  |    |
|           | Single-ended with $G > 1$                        | SE  | X  |    |    | X  |    |
|           | Differential-ended with DAC's offset             | DE  | X  |    | X  |    | X  |
| DRV       | Single-ended with $G = 1$                        | SE  |    | X  |    | X  |    |
|           | Differential-ended with DAC's offset and $G = 1$ | DE  |    | X  | X  |    | X  |

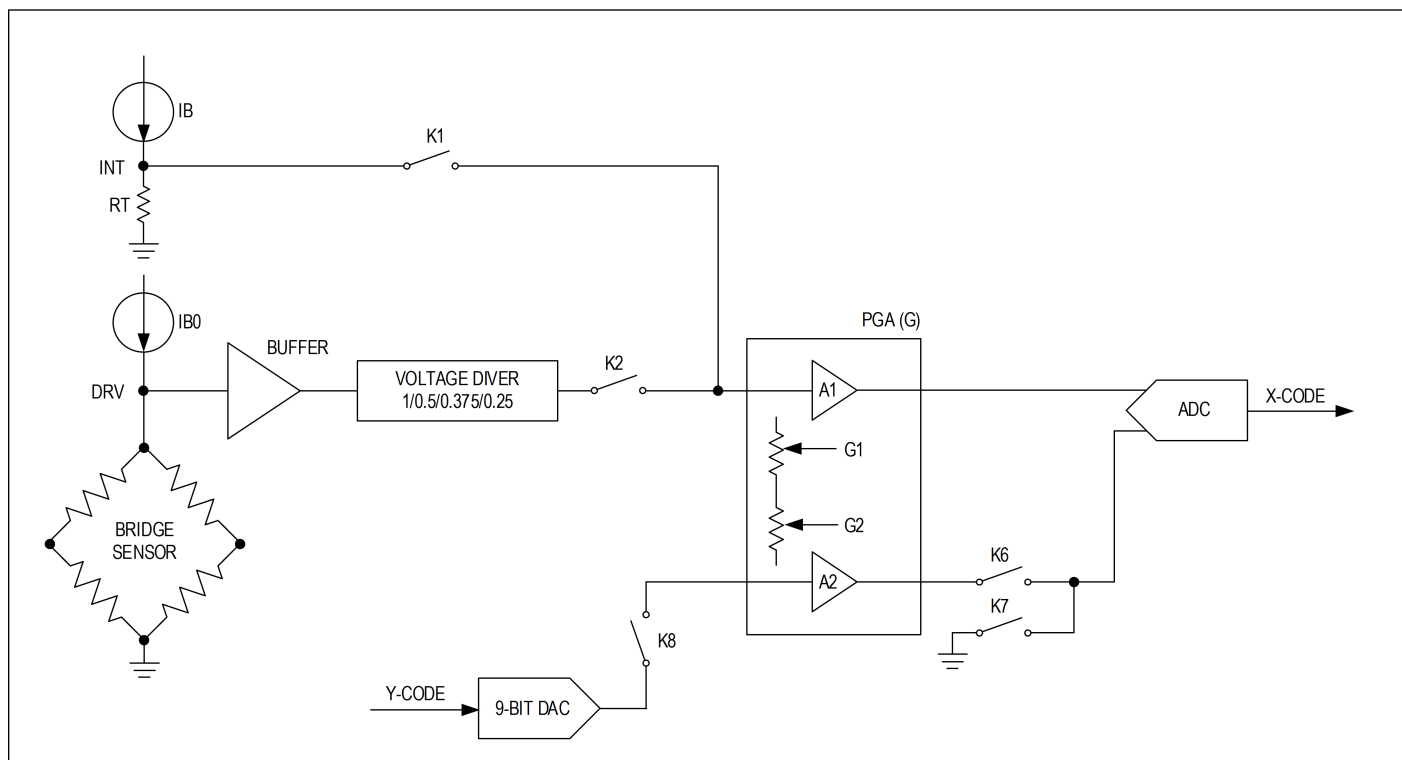


図 23. 温度回路

## ブリッジ電流源に外部抵抗を使用

MAX40109 は、電圧または電流のいずれかでセンサー・ブリッジを駆動できます。

電流で駆動する場合、電流源は本デバイスに内蔵されています。電流源の温度係数は、内部抵抗の温度ドリフトに支配され、50ppm/°C（代表値）です。

次の図に示すように、温度係数の低い外部抵抗を使用できます。外部センス抵抗（ $R_{EXT}$ ）は、入力ピン INT に接続します。**その公称値は 100k $\Omega$  です。**内部抵抗（ $R_{INT}$ ）の公称値は 50k $\Omega$  です。この場合、INT にサーミスタを接続することはできません。ただし、（DRV を介した）ブリッジ抵抗からの温度測定は可能です。

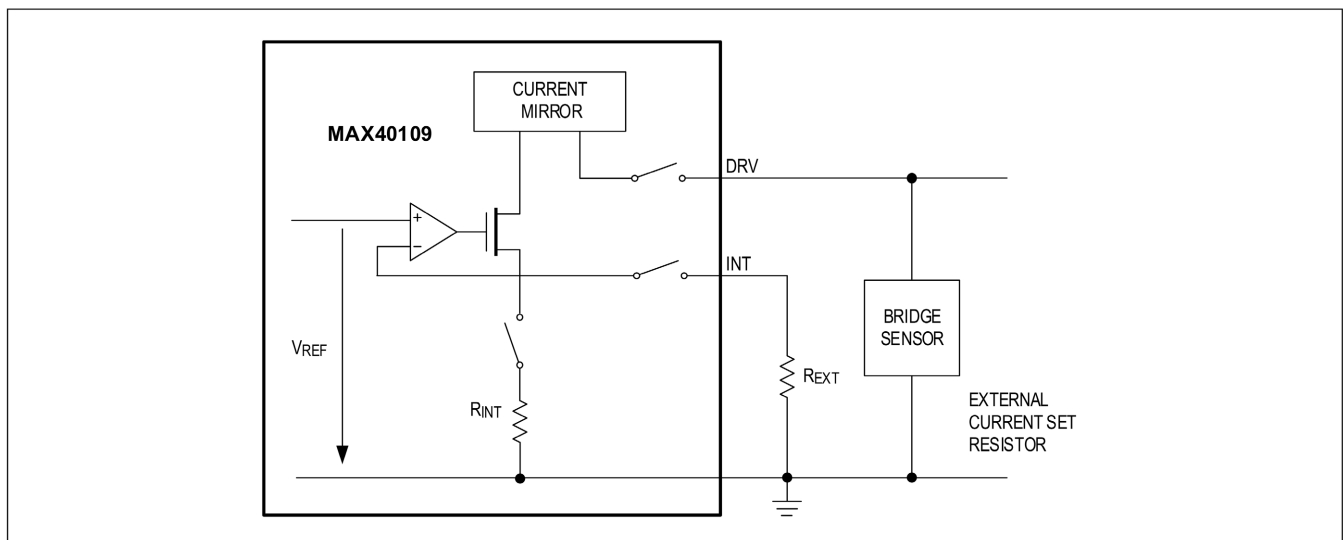


図 24. 電流ブリッジ・ソース用の外部抵抗

## レシオメトリック電圧出力

電源電圧にレシオメトリックである 0~5V の電圧出力を生成するには、次の手順が必要です。

- MTP メモリ・レジスタの [アナログ出力段](#) をプログラムして、オプション 0x1 を選択します。

$V_{DDHV}$  は、内部 LDO 出力電圧  $V_{DD5V}$  より低いレベルまで下げることが可能です。この場合、内部 LDO はドロップアウト・モードです。ドロップアウト電圧については、[電氣的特性](#)の表を参照してください。

## センサー・オフセット・キャリブレーション

このセクションでは、センサー・オフセットのキャリブレーション手順について説明します。

- 「pressure\_cal\_bypass」（設定レジスタ、ビット 13）を起動して、ブリッジ・オフセット・キャリブレーション・モードに入ります。室温で開始します。
- 圧力 PGA ゲインをバイパスします（[センサー・オフセット・キャリブレーション設定](#)レジスタを参照）。
- ゲイン = 2V/V のデフォルト設定値でオフセットを測定します。
- 必要に応じて、精度を上げるためにゲインを調整して、ADC の入力での信号が ADC フルスケールの 1/2 と ADC フルスケールの範囲内になるようにできます。
- 以下の表（追加予定）に基づいて、正しいオフセット・キャリブレーション・コードを決定します。
- 強く推奨：MTP に書き込まずにオフセット・キャリブレーション・コードの精度を確認したい場合は、トリム・コードをレジスタ「ZERO\_PRESSURE\_OFFSET<15:0>」にロードし、内部トリム・レジスタとオフセット・キャリブレーション電流源を再接続して、残留値を測定します（センサー・オフセット・キャリブレーションの設定のビット 2 とビット 1 をセットします）。
- トリム・コードを調整して、許容可能な残留値を達成します。最終トリム・コードで残留値を確認することを強く推奨します。
- ユーザにより「pressure\_cal\_bypass」を無効にします。
- トリム・コードを MTP に書き込みます。



## MAX40109 を用いてセンサー・キャリブレーションを実行

以下のキャリブレーション手順はすべて、1-Wire インターフェースを介して実行されます。キャリブレーションの第 1 のステップは、外部温度センサーをキャリブレーションすることです。

- (設定レジスタを用いて) 本デバイスを温度キャリブレーション・バイパスにセットします。
- デフォルトの温度係数は、 $k_0 = 0$ 、 $k_1 = 1$ 、 $k_2 = 0$ 、 $k_3 = 0$  に予め設定されています。PGA ゲイン、ブリッジ駆動、ADC サンプル・レート、センサー・オフセット補正を設定します。
- 必要なすべての温度測定値を収集します。
- 係数  $k_0 \sim k_3$  は、ユーザが独自のソフトウェア／アルゴリズムで計算します。
- 係数  $k_0 \sim k_3$  を MTP メモリにプログラムします。第 2 のステップは、センサー・ブリッジ圧力測定値をキャリブレーションすることです。
- (設定レジスタを用いて) 本デバイスを圧力キャリブレーション・バイパスにセットします。
- ゼロ圧力センサーのオフセットを測定します。
- MTP レジスタ「ZERO\_PRESSURE\_OFFSET」を用いて、ゼロ圧力センサーのオフセットを補正します。
- PGA ゲイン、ブリッジ駆動、ADC サンプル・レートを設定します。
- 必要な圧力測定値をすべて収集します。
- ユーザが、16 個の係数  $h_x$ 、 $g_x$ 、 $m_x$ 、 $n_x$  を独自のソフトウェア／アルゴリズムで計算します。
- 16 個の係数を MTP メモリにプログラムします。その他の詳細については、[ブリッジ・センサーのキャリブレーション](#)のセクションを参照してください。

## アナログ出力段

アナログ出力段は、内部ゲインまたはカスタム・ゲインを設定するための外部抵抗のいずれかを用いて、多くの方式で電流出力 (4mA～20mA) または電圧出力のいずれかを提供できます。詳細は、MTP レジスタの[アナログ出力段](#)を参照してください。例については、[標準アプリケーション回路](#)を参照してください。

その出力における内部回路は、アナログ出力段の設定値によって異なります。 $R_1 = 395k\Omega$  と  $R_2 = 379k\Omega$  はすべての AOS に適用され、 $R_3 = 279k\Omega$  (AOS = 8) または  $310k\Omega$  (AOS = 9、A)、 $R_4 = 93k\Omega$  (AOS = 8) または  $62k\Omega$  (AOS = 9、A) です。抵抗  $R_1$ 、 $R_2$ 、 $R_3$ 、 $R_4$  の定格は通常、200ppm/°C です。4mA～20mA の出力構成 (図 25) における外部抵抗の代表値は、 $R_{OUT} = 1k\Omega$ 、 $R_{SENSE} = 49.9\Omega$  となります。外部ゲイン抵抗を用いたレシオメトリック・アナログ出力電圧 (図 26) の場合、ゲインは  $1 + R_{1EXT}/R_{2EXT}$  となります。

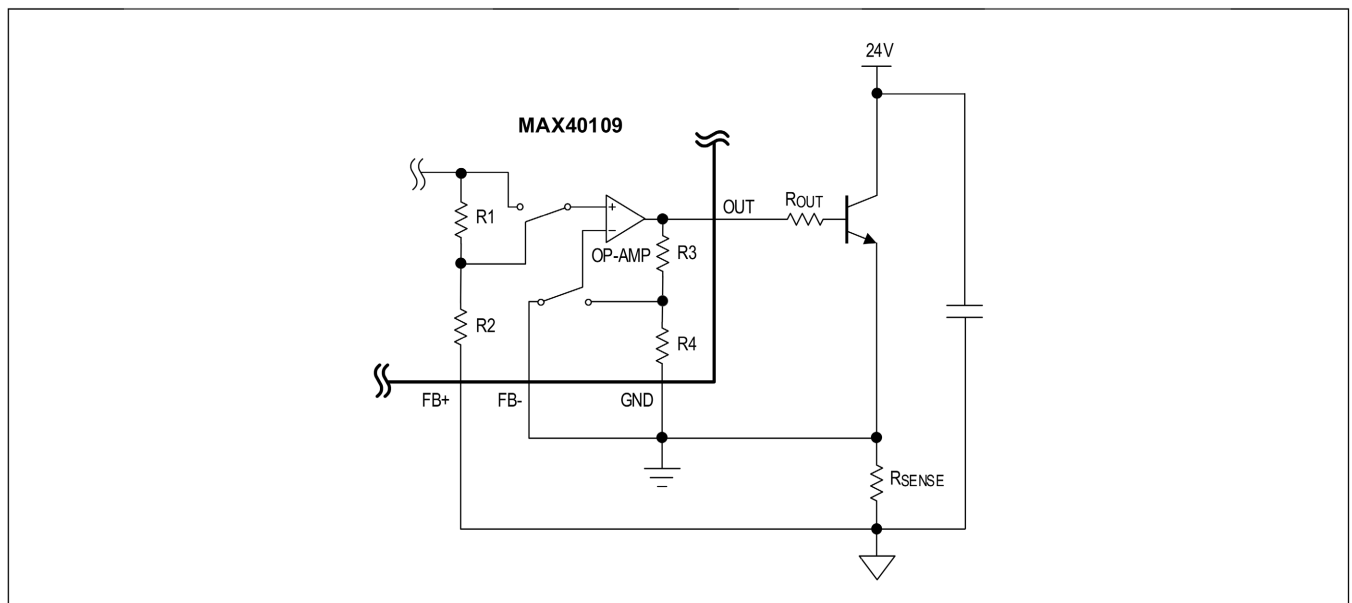


図 25. 4mA～20mA の出力構成

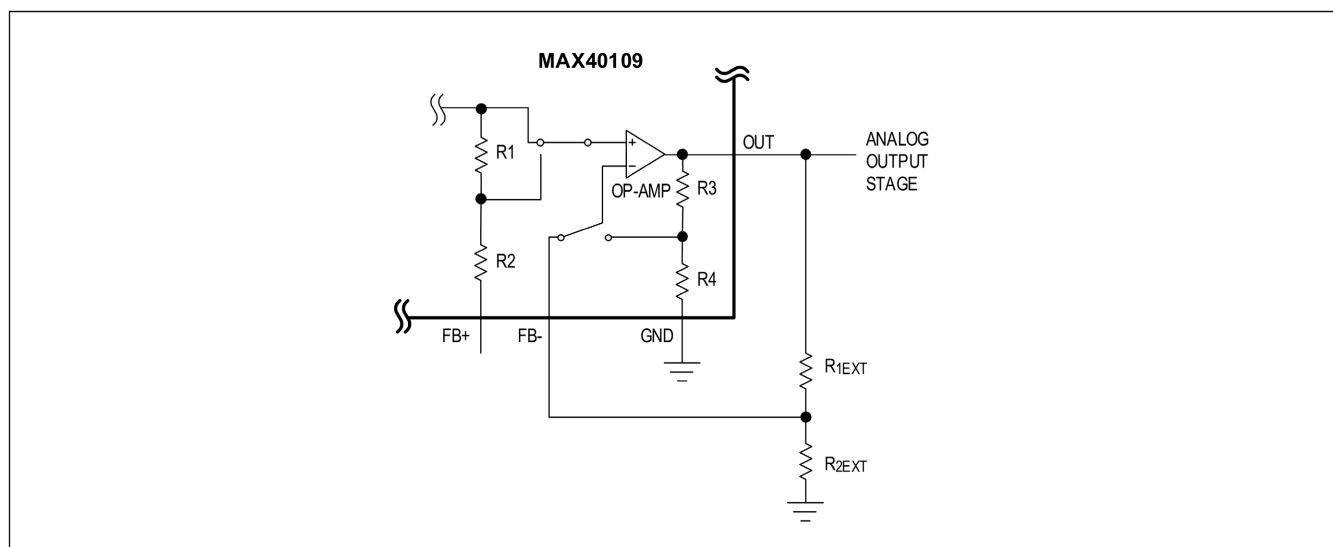


図 26. 外部抵抗構成を用いたレシオメトリック電圧出力

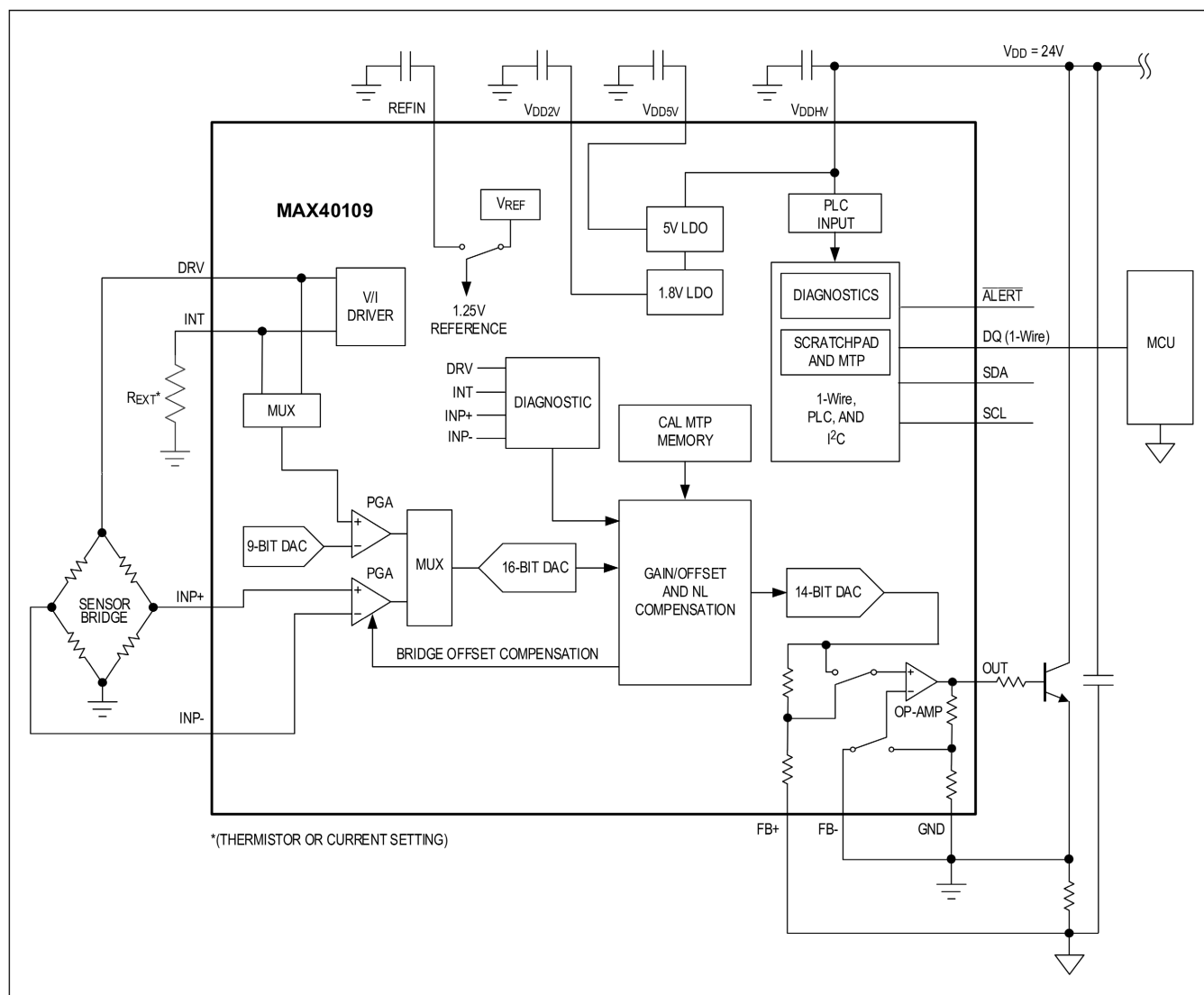
### レイアウトに関する推奨事項

レイアウトに関する重要なガイドラインは次のとおりです。

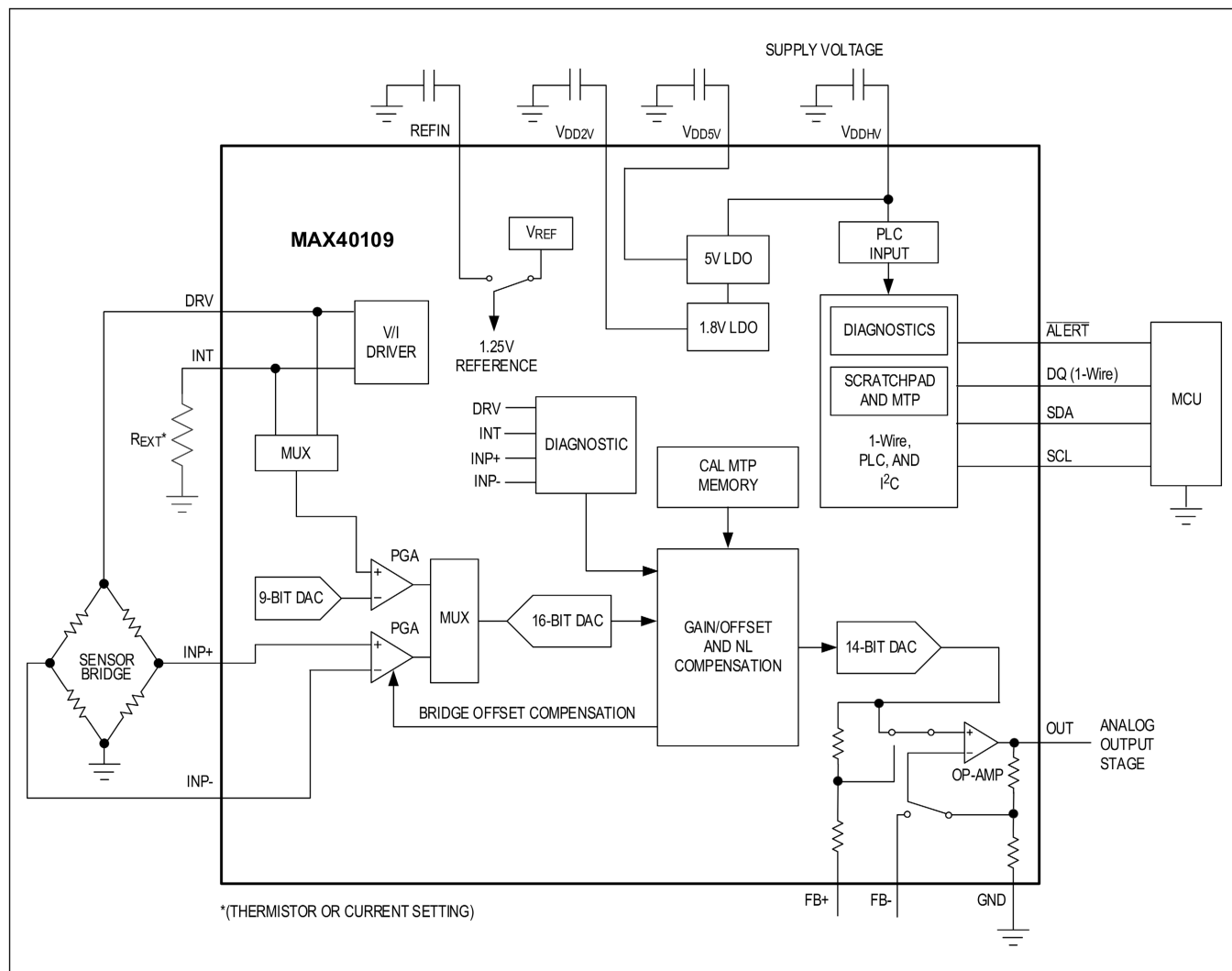
- バイパス・コンデンサは、電源とリファレンス・ピン ( $V_{DDHV}$ 、 $V_{DD5V}$ 、 $V_{DD2V}$ 、 $REFIN$ ) の近くに配置します。
- 可能であれば、グラウンド・プレーンのある PCB を使用します。アナログ信号とデジタル信号が交差しないようにします。
- EP をアナログ・グラウンドに接続します。
- AGND と DGND をスター結線します (TQFN パッケージのみ)。

## 標準アプリケーション回路

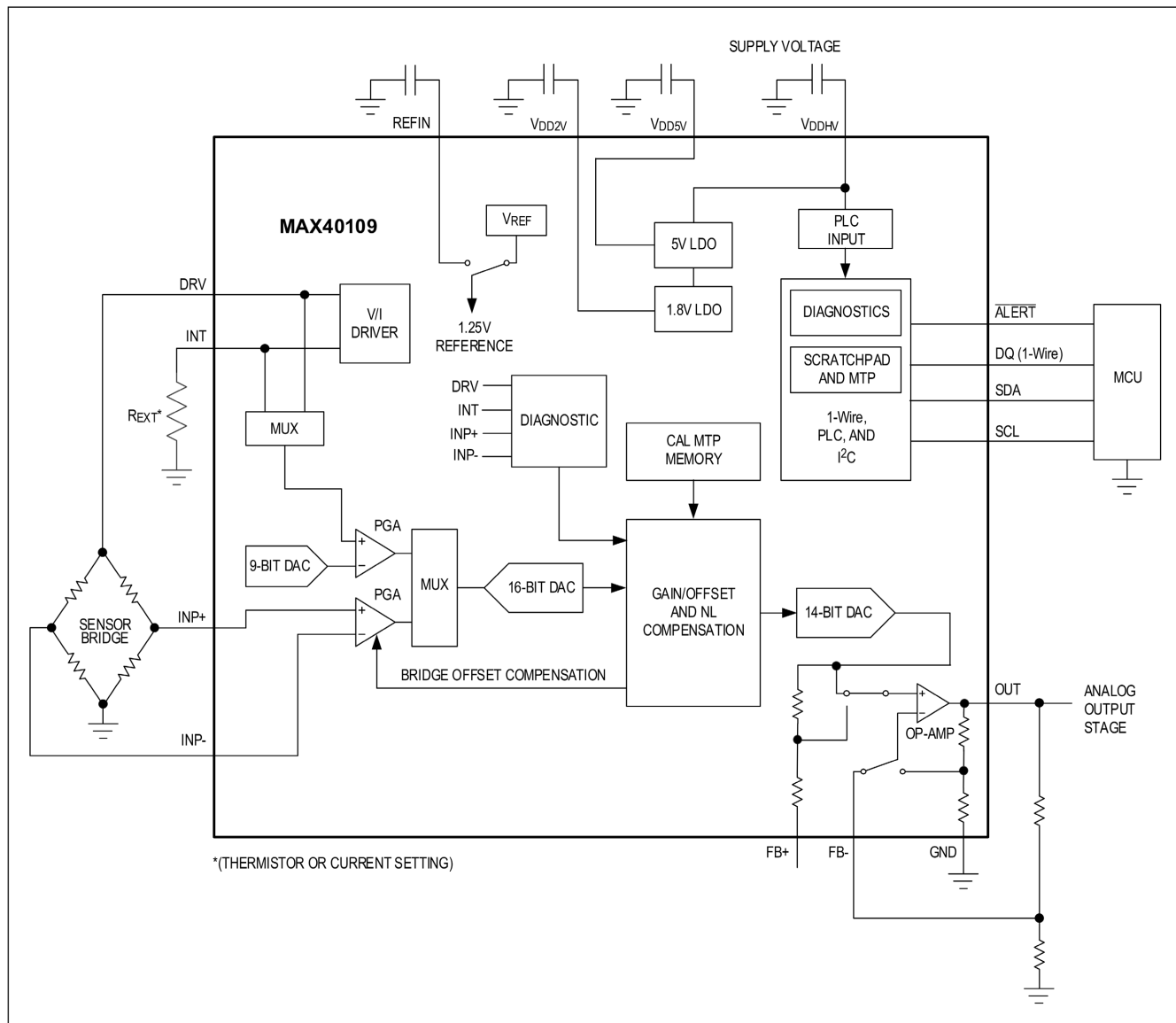
4mA~20mA の出力と DQ ピンを介する 1-Wire 通信を備えたアナログ・センサー

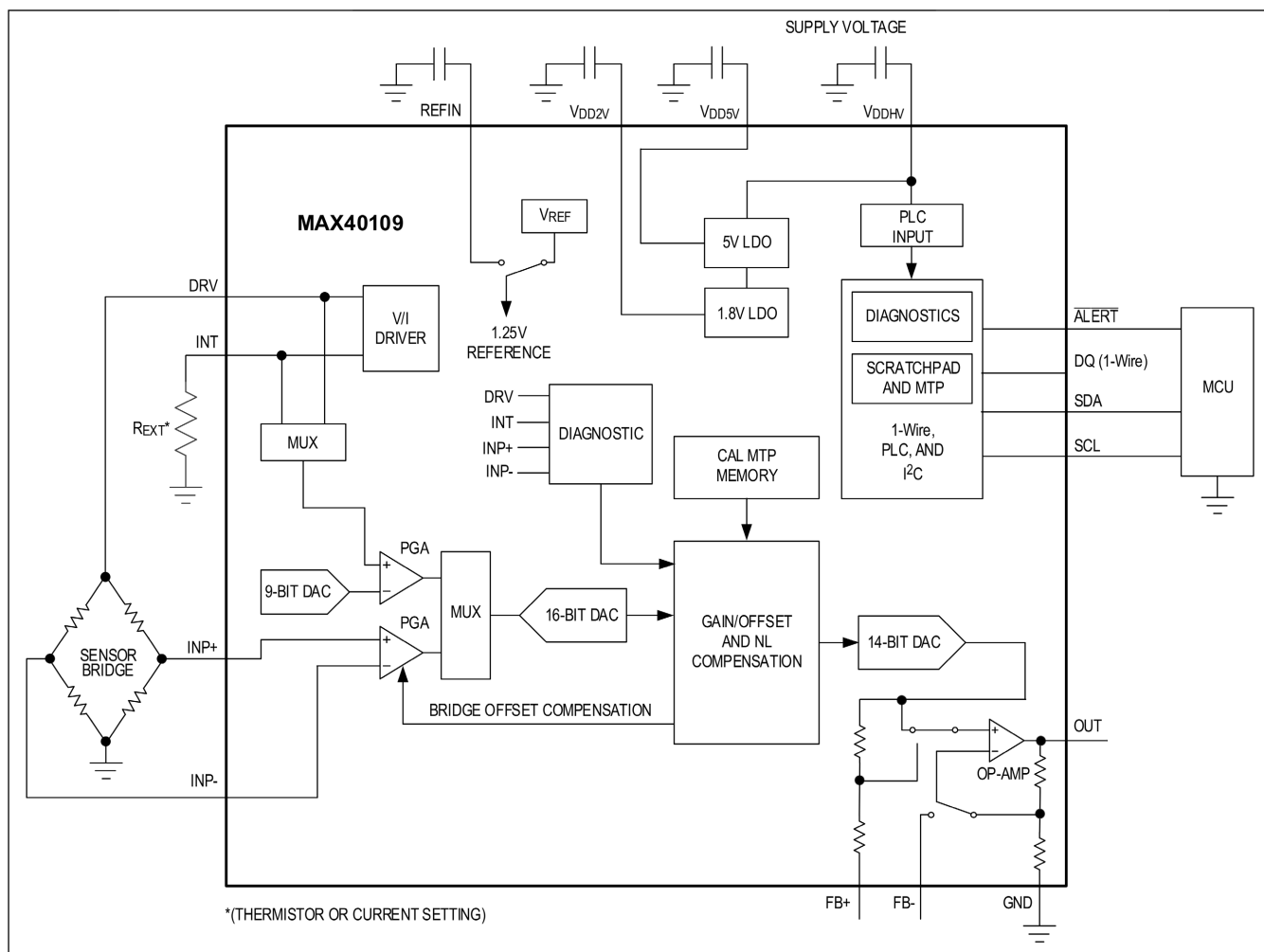


## レシオメトリック電圧出力を備えたアナログ・センサー



## レシオメトリック電圧出力とゲイン設定用の外部抵抗を備えたアナログ・センサー



I<sup>2</sup>C インターフェースを備えたデジタル・センサー

## 型番

| PART NUMBER   | PIN-PACKAGE | DIGITAL INTERFACES                |
|---------------|-------------|-----------------------------------|
| MAX40109IATP+ | 20-TQFN     | I <sup>2</sup> C, 1-Wire, and PLC |

改訂履歴

| 版数 | 改訂日   | 説明   | 改訂ページ |
|----|-------|------|-------|
| 0  | 12/23 | 初版発行 | -     |