

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2023 年 1 月 17 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2023 年 1 月 17 日

製品名： MAX31334

対象となるデータシートのリビジョン(Rev)： Rev.0

訂正箇所： 19 ページ、上から 9 行目以降、下線部分

【誤】

このデバイスは、最初の 4 つのタイムスタンプだけを記録してその後のイベントは記録しない (TSOW = 0、図 4) ように設定するか、設定されたすべてのイベントを記録し、直近 4 つのイベントだけを保存して毎回最も古いイベントを上書きする (TSOW = 1、図 5) ように設定できます

【正】

このデバイスは、最初の 4 つのタイムスタンプだけを記録してその後のイベントは記録しない (TSOW = 0、図 5) ように設定するか、設定されたすべてのイベントを記録し、直近 4 つのイベントだけを保存して毎回最も古いイベントを上書きする (TSOW = 1、図 6) ように設定できます



パワー・スイッチ内蔵の 超低消費電力リアルタイム・クロック

MAX31334

製品のハイライト

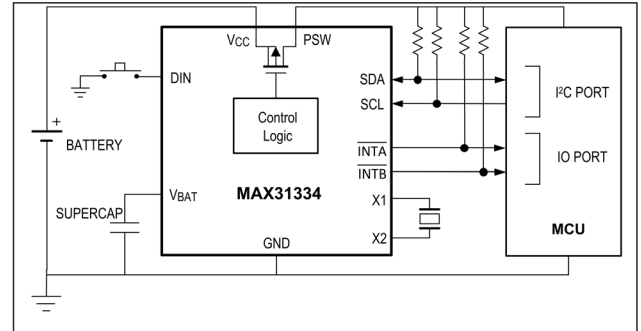
- 超低消費電力リアルタイム・クロック
 - ・ 計時電流：70nA
 - ・ 計時電圧範囲：1.1V～5.5V
 - ・ 電源障害発生時はバックアップ電源に自動切替え
 - ・ 外部スーパー・キャパシタ用のトリクル・チャージャ
- ステート・マシンを備えた内蔵パワー・スイッチがシステムの電池寿命を延長
 - ・ 連続電流：最大 500mA
 - ・ 超低オン抵抗：57mΩ
 - ・ 周期的な割込みによるウェイクアップ：カウントダウン・タイマー（100ms～1 時間）とアラーム（分解能 1 秒）
 - ・ プッシュボタンなどの外部割込みによるウェイクアップ
- 基板スペースを節約
 - ・ 水晶発振器用の外付けコンデンサが不要
 - ・ 1.5mm × 2mm 12-WLP
 - ・ 3mm × 3mm 12-TDFN
- 使いやすさを提供する付加価値機能
 - ・ 多くの 32.768kHz 水晶発振器で動作（C_L の制限なし）
 - ・ 2 つの時刻アラーム
 - ・ イベント検出とタイムスタンプ
 - ・ 1/128 秒レジスタ
 - ・ 32 バイトのユーザ RAM

より詳細な製品のハイライトを参照

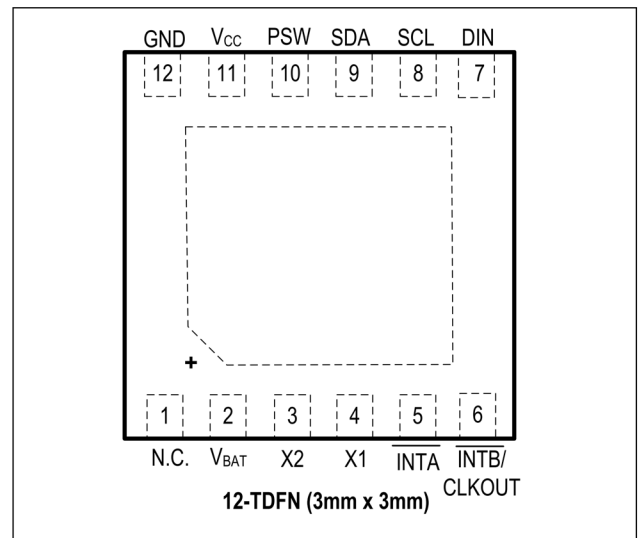
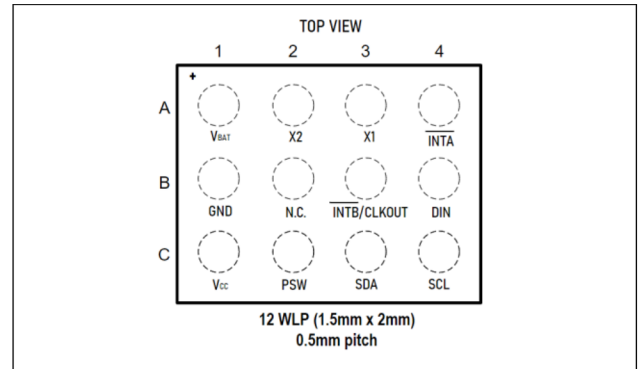
主なアプリケーション

- 電子棚札
- 超低消費電力 IoT モジュール
- 医療用ウェアラブル・デバイス
- 温度ロガー
- 資産管理
- バッテリー駆動デバイス

簡略アプリケーション回路図



端子説明



その他のデバイス用途例を参照。

[オーダー情報](#)はデータシート末尾に記載されています。

絶対最大定格

ピン電圧範囲（グラウンド基準）	-0.3V～+6V	ジャンクション温度	+125°C
PSW 出力連続電流	500mA	保存温度範囲	-55°C～+125°C
動作温度範囲	-40°C～+85°C	はんだ処理温度（リフロー）	260°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

パッケージ情報

12-WLP

Package code	W121L1+2
Outline Number	21-100630
Land Pattern Number	Refer to Application Note 1891
Four Layer Board:	
Junction-to-Ambient Thermal Resistance (θ_{JA})	61.89°C/W
Junction-to-Case Thermal Resistance (θ_{JC})	N/A

12-TDFN

Package code	TD1233+1C
Outline Number	21-0664
Land Pattern Number	90-0397
Single Layer Board:	
Junction-to-Ambient Thermal Resistance (θ_{JA})	63°C/W
Junction-to-Case Thermal Resistance (θ_{JC})	8.5°C/W
Four Layer Board:	
Junction-to-Ambient Thermal Resistance (θ_{JA})	41°C/W
Junction-to-Case Thermal Resistance (θ_{JC})	8.5°C/W

電気的特性

（特に指定のない限り、 $V_{CC} = +1.1V \sim +5.5V$ 、 V_{ACT} = アクティブ電源レール（ V_{CC} または V_{BAT} ）、 $T_A = -40^\circ C \sim +85^\circ C$ 。特に指定のない限り、代表値は $V_{CC} = +3.0V$ 、 $T_A = +25^\circ C$ 、WLP パッケージでの値。制限値は $T_A = +25^\circ C$ で 100%テストされています。[Note 1](#)。）

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DC CHARACTERISTICS						
Timekeeping Supply Voltage Range	V_{CC}	(Note 3)	1.1		5.5	V
Interface Supply Voltage Range	V_{CCIO}	Full Operation	1.62		5.5	V
Initial Power-On Voltage	$V_{CC(POR)}$		1.7			V
Timekeeping Current	I_{CCT}	(Note 4) PSW = OFF	$V_{ACT} = +1.8V$	70	750	nA
			$V_{ACT} = +3.0V$	70	750	
			$V_{ACT} = +4.2V$	75	800	

(特に指定のない限り、 $V_{CC} = +1.1V \sim +5.5V$ 、 V_{ACT} = アクティブ電源レール (V_{CC} または V_{BAT})、 $T_A = -40^{\circ}C \sim +85^{\circ}C$ 。特に指定のない限り、代表値は $V_{CC} = +3.0V$ 、 $T_A = +25^{\circ}C$ 、WLP パッケージでの値。制限値は $T_A = +25^{\circ}C$ で 100%テストされています。 [Note 1](#)。)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Maximum Supply Power-Up Slew Rate	T _{VCCR}			5			V/ms
Maximum Supply Switchover Slew Rate	T _{VCCF}			0.5			V/ms
POWER SWITCH (PSW) CHARACTERISTICS							
PSW Supply Range	V _{CC(PSW)}			1.62		5.5	V
PSW Output On-Resistance	R _{PSW}	PSW = ON	V _{CC} = +1.8V	95		165	mΩ
			V _{CC} = +3.0V	57		90	
			V _{CC} = +4.2V	47		75	
PSW Output Voltage	V _{OL(PSW)}	PSW = OFF	V _{CC} = +1.8V, I _{SINK} = 200μA			0.1	V
			V _{CC} = +3.0V, I _{SINK} = 1.6mA			0.2	
BATTERY BACKUP AND THRESHOLD							
Timekeeping Backup Voltage Range	V _{BAT}			1.1		5.5	V
Power Fail Threshold Voltage	V _{PF}	V _{TH1}		1.55			V
		V _{TH2}		2.0			
Trickle-Charge Current-Limiting Resistance	R1			3.3			kΩ
	R2			6.4			
	R3			11.3			
Minimum Battery Voltage for V _{CC} to V _{BAT} Switch (Auto Mode)	V _{BAT_SW}	V _{CC} < V _{TH1} and V _{CC} < V _{BAT_SW}		1.5			V
SCHMITT TRIGGER INPUT (DIN)							
Logic 1 Input	V _{IH}	V _{ACT} = 1.8 to 5.5V		0.7 × V _{ACT}		V _{ACT} + 0.3	V
		V _{ACT} = 1.62V		0.75 × V _{ACT}		V _{ACT} + 0.3	
Logic 0 Input	V _{IL}	V _{ACT} = 1.8 to 5.5V		−0.3		0.3 × V _{ACT}	V
		V _{ACT} = 1.62V		−0.3		0.25 × V _{ACT}	
Input Leakage	I _{LI}			−0.1		+0.1	μA
LOGIC INPUTS AND OUTPUTS							
Logic 1 Input (SDA, SCL)	V _{IH}	V _{CC} = 1.62V		0.75 × V _{CC}		V _{CC} + 0.3	V
		V _{CC} = 1.8V to 5.5V		0.7 × V _{CC}		V _{CC} + 0.3	

(特に指定のない限り、 $V_{CC} = +1.1V \sim +5.5V$ 、 V_{ACT} = アクティブ電源レール (V_{CC} または V_{BAT})、 $T_A = -40^{\circ}C \sim +85^{\circ}C$ 。特に指定のない限り、代表値は $V_{CC} = +3.0V$ 、 $T_A = +25^{\circ}C$ 、WLP パッケージでの値。制限値は $T_A = +25^{\circ}C$ で 100%テストされています。 [Note 1](#)。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Logic 0 Input (SDA, SCL)	V_{IL}	$V_{CC} = 1.62V$	-0.3		$0.25 \times V_{CC}$	V
		$V_{CC} = 1.8V \text{ to } 5.5V$	-0.3		$0.3 \times V_{CC}$	
Input Leakage (SCL)	I_{LI}	$V_{CC} \geq 1.62V$	-0.1		+0.1	μA
Output Leakage (SDA, INTA, INTB/CLKOUT)	I_O	$V_{CC} \geq 1.62V$	-1		+1	μA
Output Logic 0 (SDA, INTA, INTB/CLKOUT)	I_{OL}	$V_{OL} = +0.4V$, $V_{CC} \geq 1.62V$	2			mA
AC CHARACTERISTICS ($V_{CC} = +1.62V \text{ to } +5.5V$)						
SCL Clock Frequency	f_{SCL}	(Note 5)	10		400	kHz
Bus Free Time Between a STOP and START Condition	t_{BUF}		1.3			μs
Hold Time (Repeated) START Condition	$t_{HD:STA}$	(Note 6)	0.6			μs
Low Period of SCL Clock	t_{LOW}		1.3			μs
High Period of SCL Clock	t_{HIGH}		0.6			μs
Data Hold Time	$t_{HD:DAT}$	(Note 7, Note 8)	0		0.9	μs
Data Setup Time	$t_{SU:DAT}$	$V_{CC} = 3.0V$ (Note 9)	100			ns
Setup Time for a Repeated START Condition	$t_{SU:STA}$		0.6			μs
Minimum Rise Time of Both SDA and SCL Signals	t_{RMIN}	(Note 10)		$20 + 0.1C_B$		ns
Maximum Rise Time of Both SDA and SCL Signals	t_{RMAX}			300		ns
Minimum Fall Time for Both SDA and SCL Signals	t_{FMIN}	(Note 10)		$20 + 0.1C_B$		ns
Maximum Fall Time for Both SDA and SCL Signals	t_{FMAX}			300		ns
Setup Time for STOP Condition	$t_{SU:STO}$		0.6			μs
Maximum Capacitive Load for Each Bus Line	C_B	(Note 10)		400		pF

(特に指定のない限り、 $V_{CC} = +1.1V \sim +5.5V$ 、 V_{ACT} = アクティブ電源レール (V_{CC} または V_{BAT})、 $T_A = -40^{\circ}C \sim +85^{\circ}C$ 。特に指定のない限り、代表値は $V_{CC} = +3.0V$ 、 $T_A = +25^{\circ}C$ 、WLP パッケージでの値。制限値は $T_A = +25^{\circ}C$ で 100%テストされています。 [Note 1](#)。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
I/O Capacitance	$C_{I/O}$	(Note 11)		10		pF
SCL Spike Suppression	t_{SP}	(Note 11)		37		ns
Oscillator Stop Flag (OSF) Delay	t_{OSF}	(Note 12)		30	100	ms
Timeout Interval	$t_{TIMEOUT}$	(Note 13)	25		35	ms

Note 1: $-40^{\circ}C$ および $+85^{\circ}C$ における制限値は設計により確認しています。出荷テストは行っていません。

Note 2: 電圧はグラウンド基準です。

Note 3: 計時機能はこの範囲すべてを通じて有効です。PC 動作は、 $V_{CCIO(min)}$ 未満では保証されていません。

Note 4: PC バスが無効な状態で仕様規定されています。発振器 (計時機能) は機能しています ($ENCLKO = 0$)。

Note 5: 最小 SCL クロック周波数はバス・タイムアウト機能によって制限されます。この機能は、SCL がローになってからの時間が $t_{TIMEOUT}$ に達すると、シリアル・バス・インターフェースをリセットします。

Note 6: この時間の経過後に最初のクロック・パルスが生成されます。

Note 7: SCL の立下がりエッジの不定領域を越えるために、デバイスは、SDA 信号に対して少なくとも 300ns (SCL 信号の V_{IHMIN} 基準) のホールド・タイムを確保する必要があります。

Note 8: $t_{HD:DAT}$ が最大値となるのは、デバイスが SCL 信号のロー時間 (t_{LOW}) を延長しない場合だけに限る必要があります。

Note 9: 高速モードのデバイスは標準モードのシステムに使用できますが、その場合は $t_{SU:DAT} \geq 250ns$ という条件を満たす必要があります。これは、デバイスが SCL 信号のロー時間を延長しない場合に自動的に行われます。このようにデバイスが SCL 信号のロー時間を延長しない場合は、SCL ラインが解放される 1250ns ($t_{RMAX} + t_{SU:DAT} = 1000 + 250$) 前に、次のデータ・ビットを SDA ラインに出力する必要があります。

Note 10: C_B は、接続されたデバイスを含む 1 本のバス・ラインの合計容量 (pF) です。

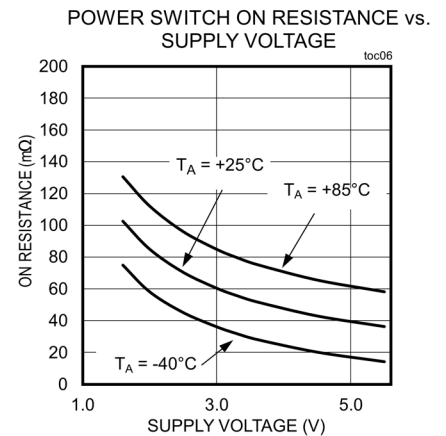
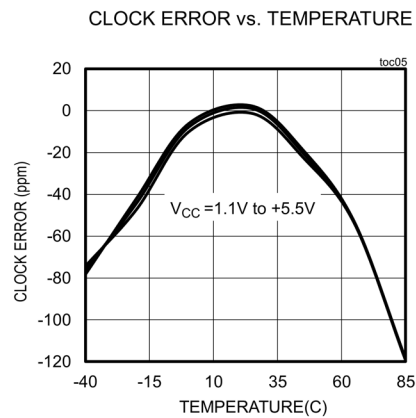
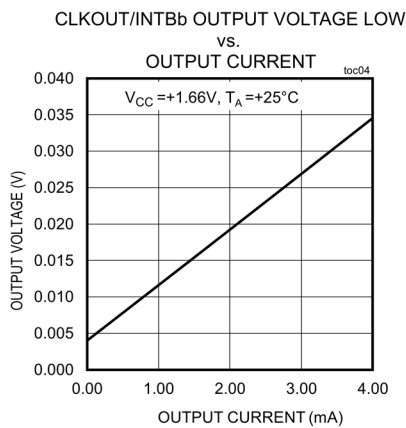
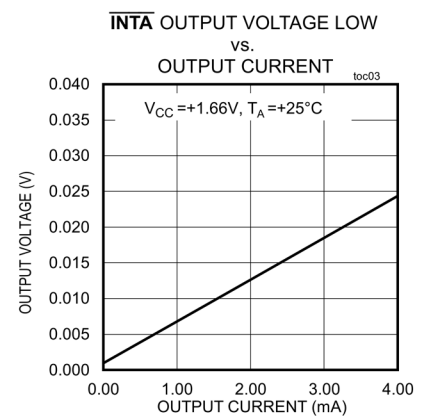
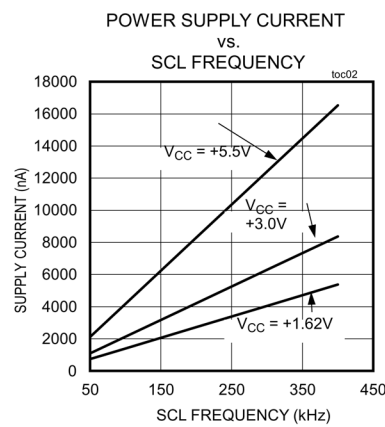
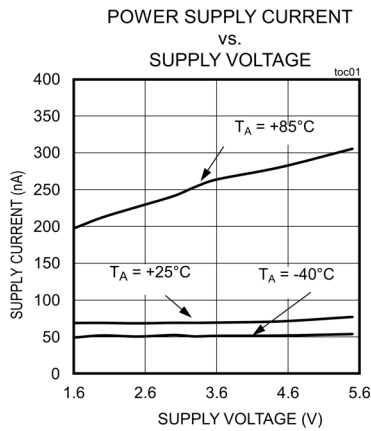
Note 11: 設計により確認していますが、100%の出荷テストは行っていません。

Note 12: パラメータ t_{OSF} は、 V_{CC} の範囲内で OSF フラグをセットするために発振器を停止しなければならない時間です。

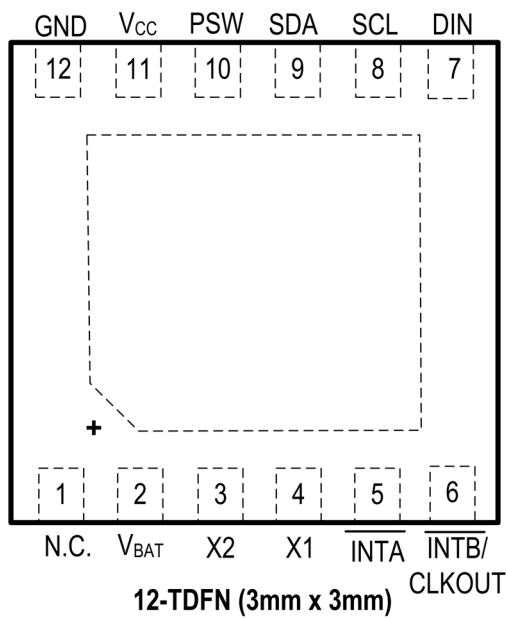
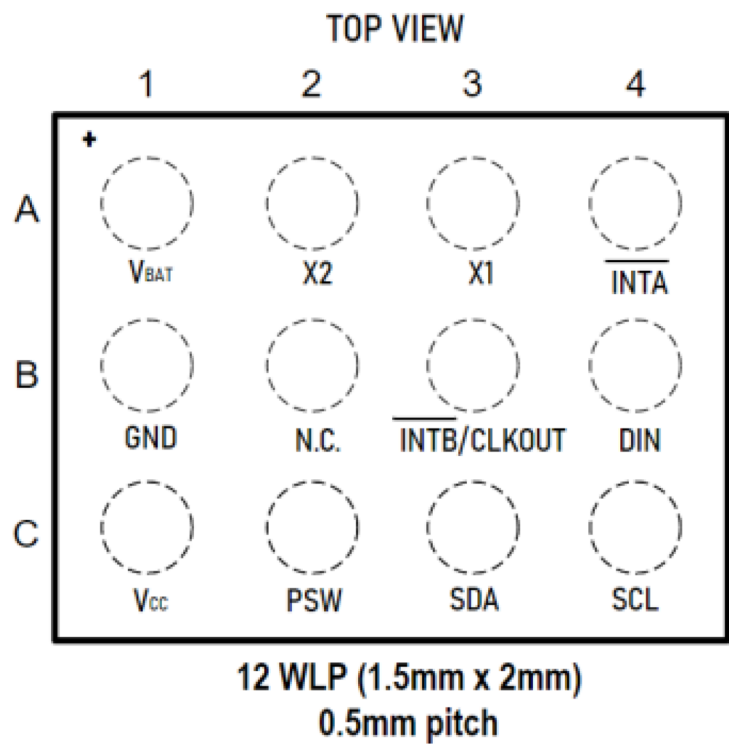
Note 13: SCL がローに保持されている時間が $t_{TIMEOUTMAX}$ 以上になると、デバイスの PC インターフェースがリセット状態になって新しい START 条件を受け取ることができます。デバイスがこの状態を検出すると、SDA 出力が解放されます。この機能を使用するには発振器が機能していなければなりません。

標準動作特性

特に指定のない限り、 $V_{CC} = 3V$ 、 $T_A = +25^\circ C$ （特に指定のない限り $T_A = +25^\circ C$ 。）



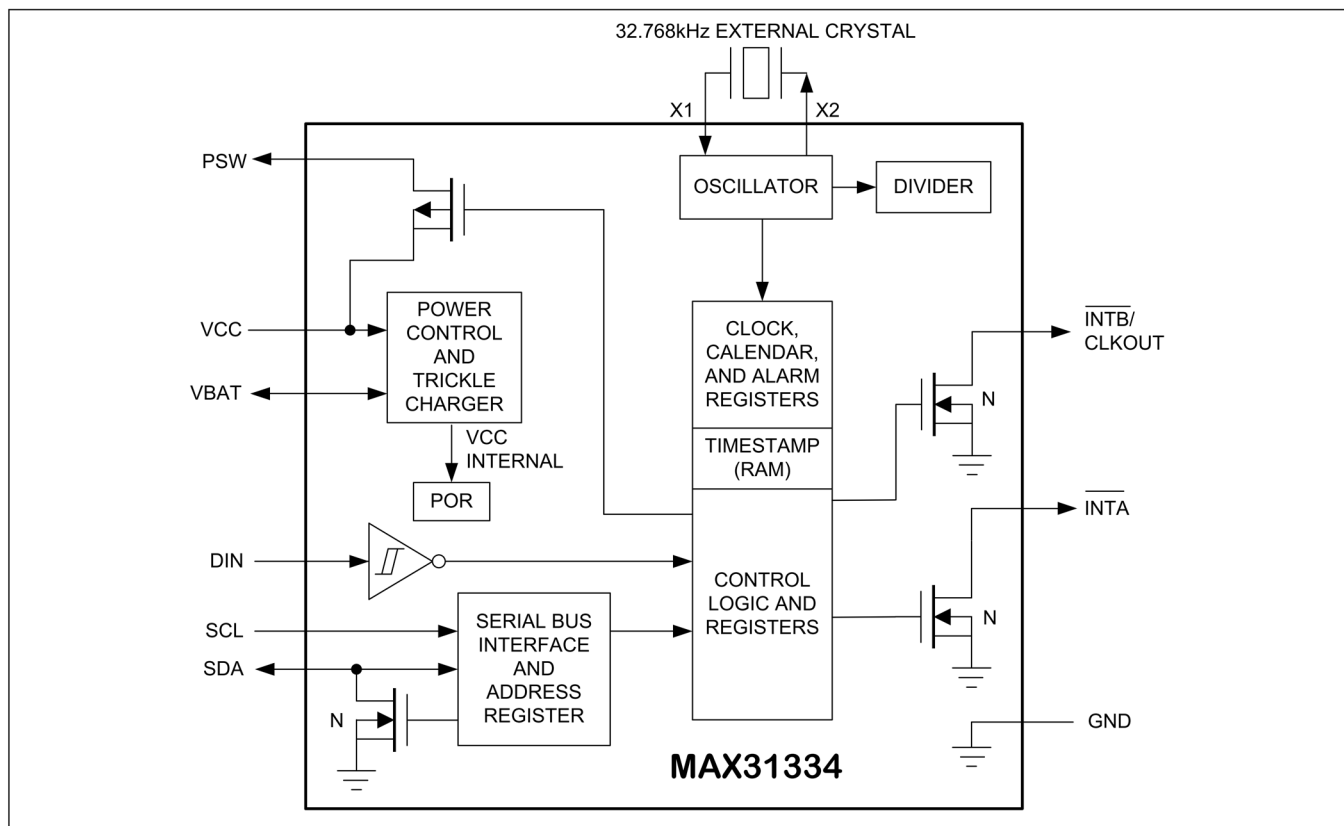
ピン配置



端子説明

端子番号		名称	説明
WLP	TDFN		
A1	2	VBAT	バックアップ・バッテリー入力とトリクル・チャージャ出力。バックアップ・バッテリーを使わない場合は GND に接続します。
A2	3	X2	32.768kHz 外部水晶発振器用の第 2 水晶発振器入力。外部水晶発振器の推奨パラメータについては、 発振器回路とクロック精度 のセクションを参照してください。
A3	4	X1	32.768kHz 外部水晶発振器用の第 1 水晶発振器入力。外部水晶発振器の推奨パラメータについては、 発振器回路とクロック精度 のセクションを参照してください。
A4	5	$\overline{\text{INTA}}$	アクティブロー割込み出力。このピンはアラーム割込みを出力するために使用します。これはオープンドレインピンで、外付けのプルアップ抵抗が必要です。使用しない場合、このピンはグラウンドに接続します。 表 2 を参照してください。
B1	12	GND	グラウンド
B2	1	N.C.	接続されていません。
B3	6	$\overline{\text{INTB}}/\text{CLKOUT}$	方形波クロックまたはアクティブロー割込み出力。このピンはプログラマブル方形波またはアラーム割込み信号を出力するために使用します。これはオープンドレイン出力で、外付けのプルアップ抵抗が必要です。使用しない場合、このピンはグラウンドに接続します。 表 2 を参照してください。
B4	7	DIN	デジタル・シュミット・トリガ入力。使用しない場合はグラウンドに接続します。
C1	11	VCC	電源電圧
C2	10	PSW	パワー・スイッチ出力。VCC は、スイッチをオンにしたときに $57\text{m}\Omega$ を通じて出力されます。スイッチをオフにすると、このピンは 0V にプルダウンされます。
C3	9	SDA	シリアル・データ入出力。SDA は、I ² C シリアル・インターフェース用の入出力ピンです。SDA ピンはオープンドレインで、外付けのプルアップ抵抗が必要です。
C4	8	SCL	シリアル・クロック入力。SCL は、シリアル・インターフェース上でのデータの移動を同期するために使用します。

機能図



詳細

超低消費電力のリアルタイム・クロック (RTC) MAX31334 は、計時消費電流がわずか 70nA の計時デバイスです。このデバイスはハイサイド・パワー・パス・スイッチを内蔵しており、このスイッチを使ってシステム内の他のデバイスへの電源を遮断することにより、デューティ・サイクル調整式のアプリケーションにおいて超低消費電力のアイドル・モードを実現することができます。このパワー・スイッチのオン/オフ時間は、カウントダウン・タイマー (100ms から 1 時間までプログラム可能) やアラーム (分解能 1 秒) などの周期的割込みソースによって調整できます。電源スイッチは、DIN ピンからの外部割込み (例えばプッシュボタンなど) によって制御することも可能です。MAX31334 は、あらゆる負荷 (C_L) 仕様の広範な水晶発振器をサポートしているので、使用できる水晶発振器の幅が広がります。このデバイスには、I²C シリアル・インターフェースを介してアクセスします。また、内蔵のパワーオン・リセット機能により、パワーアップ時のデフォルト・レジスタ・ステータスが常に同じ状態に保たれます。

このデバイスはバックアップ電源ピン (V_{BAT}) も備えており、主電源 (V_{CC}) の電圧が、プログラムされたスレッシュホールド電圧を下回ると、自動的にバックアップ電源に切り替わります。その他の機能として、2 つの時刻アラーム、割込み出力、プログラマブル方形波出力、タイムスタンプ付きイベント検出入力 (RAM としても使える 32 バイトのタイムスタンプ・レジスタ)、シリアル・バス・タイムアウト機構があります。

また、デジタル・シュミット・トリガ入力 (DIN) を使用して、DIN 信号の立下がり/立上がりエッジでタイムスタンプを記録したり、割込みをアサートしたりすることもできます。クロック/カレンダーは、秒、分、時、曜日、日付、月、および年の情報を提供します。更に、1/128 秒レジスタを使用できるので、1 秒未満のタイムスタンプ分解能を実現できます。31 日より少ない月については月の最後の日付が自動的に調整され、うるう年の補正も行われます。このクロックは 24 時間形式または 12 時間形式で動作します。

MAX31334 は、RoHS に準拠した鉛 (Pb) フリーの 12 バンプ WLP (1.5mm × 2mm、0.5mm ピッチ)、および 12 ピン TDFN パッケージ (3mm × 3mm) で提供されます。

このデバイスは -40°C ~ +85°C の拡張温度範囲に対応しています。

クロック/カレンダー

時刻およびカレンダーの情報は、該当する I²C レジスタを読み出すことによって取得します。時刻およびカレンダーのデータは、該当する時刻/日付レジスタへ書込みを行うことによって設定または初期化します。時刻レジスタとカレンダー・レジスタの内容は 2 進 10 進 (BCD) フォーマットです。年レジスタが 99 から 00 にオーバーフローすると、世紀ビット (月レジスタのビット 7) がトグルします。曜日レジスタは午前零時にインクリメントします。曜日に対応する値はユーザ定義ですが、シーケンシャルでなければなりません (つまり、例えば 1 が日曜日に対応する場合は 2 が月曜日に対応)。非論理的な時刻と日付が入力された場合の動作は予測できません。クロック/カレンダー・レジスタへ書込みを行うと、3ms のウィンドウ後にクロック/カレンダーが更新されます。

I²C インターフェース

I²C インターフェースは、 V_{CC} が 1.62V から 5.5V までの範囲で動作が確保されています。I²C インターフェースには、 V_{CC} が有効なレベルにあればいつでもアクセス可能です。デバイスの無効な動作を防ぐために、 V_{CC} が +1.62V 未満のときは I²C インターフェースにアクセスしないでください。ペリフェラル・アドレスは、START 状態後にコントローラによって送信される上位 7 ビット (MSB) として定義されます。アドレスは 1101000 です (または 0xD0 (LSB を 0 に設定して左詰め))。8 番目のビットは、書込みまたは読出し動作を定義するために使われます。MAX31334 に接続したマイクロコントローラを I²C 通信中にリセットすると、マイクロコントローラと MAX31334 が非同期状態になることがあります。このような場合は、SCL がローに保持されている時間が $t_{TIMEOUT}$ より長ければ、MAX31334 のタイムアウト機能を使用して I²C ペリフェラル・コントローラをリセットできます。通信喪失後にマイクロコントローラが新しい I²C トランザクションを開始すると、MAX31334 の I²C ステート・マシンがリセットされます。

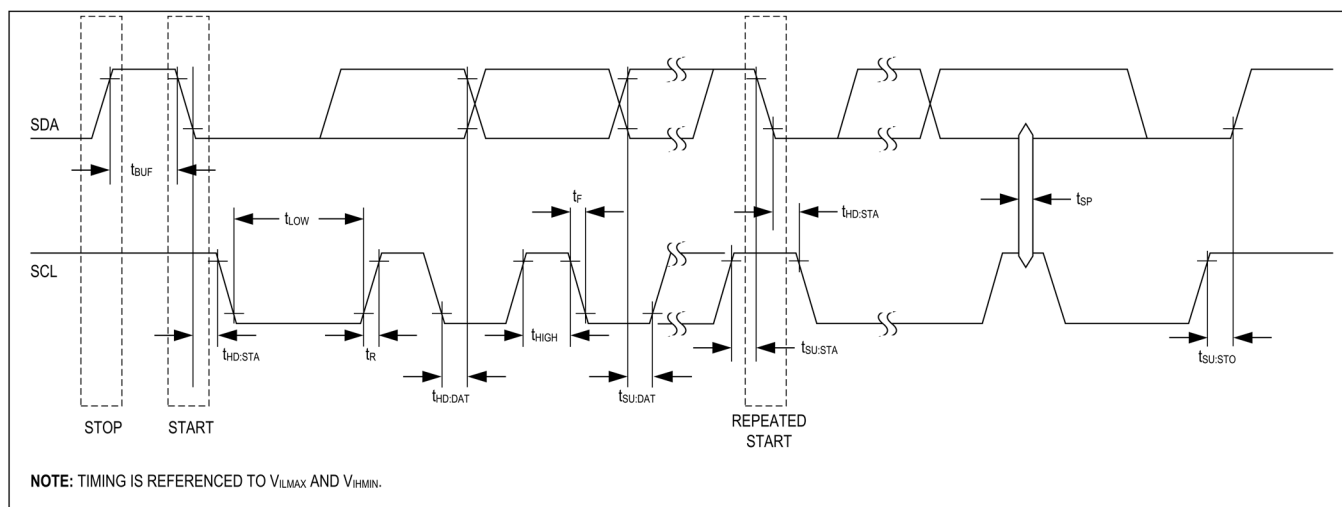


図 1. I²C のタイミング図

発振器回路とクロック精度

MAX31334 は外付けの 32.768kHz 水晶発振器を使用します。発振器回路を作動させるための外付け部品は不要です。このため、負荷 (C_L) 仕様に関わらず、様々な 32.768kHz 水晶発振器を使用することが可能です。水晶発振器の動作を持続させるには、Q 値が 9000 以上の発振器を使用する必要があります。通常、発振器をイネーブルした後の発振器回路の起動時間は 1 秒未満です。

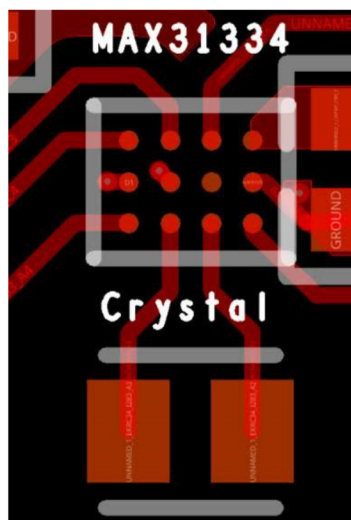


図 2. PCB レイアウトの例

寄生容量を最小限に抑えるために、水晶発振器から MAX31334 の X1/X2 ピンまでのパターン長をできるだけ短くし、なおかつ付近にあるグラウンド・プレーン近くへのパターン配置を避けることを推奨します。また、発振器信号の完全性を損なう可能性のあるカップリング効果を減らすために、INTB/CLKO ピンからの信号を含むその他の高速クロック・パターンも、これらの X1/X2 ピンからできるだけ離してください。水晶発振器の推奨 PCB レイアウトを図 2 に示します。

MAX31334 の精度は使用する水晶発振器の並列共振周波数に依存しますが、この周波数は一般的に公称値の 32.768kHz よりも高くなっています。このデバイスには、代表値としての精度を 0ppm 近くまで補正できる分周回路が含まれています。MAX31334 は、NDK NX2012SA 6pF 水晶発振器使用時の精度が代表値で $\pm 20\text{ppm}$ となるよう、出荷時に調整されています。この発振器は MAX31334SHLD 評価用ボードにも使われています。既に述べたように、その他の適切な水晶発振器を代わりに使用することもできます。発振器の特性と各水晶発振器内にある水晶ブランクの特性のために、他の水晶発振器における精度は 10~100ppm 程度異なることがあります。MAX31334 には、OFFSET_HIGH (20h) レジスタと OFFSET_LOW (21h) レジスタを使用することによってクロック精度をデジタル的に補正するオプションがあります。これらのレジスタには、測定した絶対誤差を入力することができます。これによりデジタル・ロジックが必要な補正量を計算して、0.477ppm の分解能で精度を補正します。使用ボードのクロック精度を測定して補正するには、以下のステップに従ってください。

1. MAX31334 をパワーオンして RTC_CONFIG2 (04h) レジスタに 0x07 を書き込み、未補正の 32kHz 出力クロックをイネーブルします。
2. 周波数カウンタを使って INTB/CLKO ピンのクロック周波数を測定し、測定値を MEAS として記録します。
3. 次式により、未補正の水晶発振器精度を計算します： $\text{ACC} = ((\text{MEAS} - 32768) \times 10^6) / 32768$
4. 次式により、オフセット値を計算します： $\text{OFFSET} = \text{int}\{\text{ACC} / 0.477\}$
5. 最終的な 16 ビットの OFFSET 値を分割して、上位 8 ビットを OFFSET_HIGH レジスタに、下位 8 ビットを OFFSET_LOW レジスタに入力します。
6. 新しいオフセット補正が開始されて、OFFSET_LOW バイトの書き込み後に有効になります。

この新しいオフセット補正は、電源 (VCC または VBAT) が供給されている限り有効です。オフセット・レジスタは、パワーオン・リセット (POR) イベントごとに、出荷時の調整値がデフォルトとなります。

パワー・マネージメント

MAX31334 は、プライマリ電源電圧ピン (VCC) に加えてバックアップ・バッテリー電圧ピン (VBAT) を備えています。最初のパワーアップは常に VCC ドメインで行われ、このレールは VCC(POR) = 1.7V 以上になります。これにより、正常な POR 機能が確保されます。最初のパワーアップ時の VCC レールが 1.7V 未満の場合 (ただし 1.62V より高い場合)、外部 I²C コントローラと MAX31334 の通信は可能ですが、POR が行われないので正常な動作は保証されません。

MAX31334 は、V_{CC} の電源電圧と V_{BAT} のバッテリー電圧をモニタするパワー・マネージメント機能を備えており、これに基づいて、どの電源を内部電源として使用するかを決定します。レジスタ・マップ内には、電源異常状態を示す PFAIL 割込みフラグ・ステータス・ビットがあります。V_{BAT} ピンはバックアップ・バッテリーに接続します。バックアップ・バッテリーがない場合は、V_{BAT} をグラウンドに接続してください。パワー・マネージメント制御ビット Pwr_mgmt[1:0] (レジスタ 1Dh) は以下のように使用します。パワー・マネージメントが自動モードまたはトリクル・チャージャ・モードの場合は、「電源異常電圧」を 1.55V (デフォルト) または 2V に設定できます。MAX31334 は、主電源の VCC が電源異常電圧とバックアップ・バッテリー電圧の両方より低くなった場合 (なおかつバックアップ・バッテリー電圧が VBAT_SW = 1.5V より高い場合) に限り、バックアップ・バッテリーより内部の電源に接続・供給されます。それ以外の場合は VCC が主電源として使われます。STATUS (00h) レジスタ内には PFAIL 割込みフラグ・ステータス・ビットがあり、これは電源異常フラグとして使用できます。PFAIL 割込みフラグは VCC 電源をモニタして、VCC が電源異常閾値電圧未満に低下するとセットされます。

表 1. パワー・マネージメント

EN_TRICKLE	VBACK_SEL	MANUAL_SEL	動作モード	
1	x	0	パワー・マネージメント自動およびトリクル・チャージャ・オン	
			電源の状態	有効な電源
			VCC < VPF、VCC < VBAT	VBAT
			VCC < VPF、VCC > VBAT	VCC
			VCC > VPF、VCC < VBAT	VCC
			VCC > VPF、VCC > VBAT	VCC
1	0	1	パワー・マネージメント手動およびトリクル・チャージ・オン 有効な電源 = VCC	
1	1	1	パワー・マネージメント手動およびトリクル・チャージ・オン 有効な電源 = VBAT (VBAT > VCC のとき)	
0	x	0	パワー・マネージメント自動およびトリクル・チャージャ・オフ	
			電源の状態	有効な電源
			VCC < VPF、VCC < VBAT	VBAT
			VCC < VPF、VCC > VBAT	VCC
			VCC > VPF、VCC < VBAT	VCC
			VCC > VPF、VCC > VBAT	VCC
0	0	1	パワー・マネージメント手動およびトリクル・チャージャ・オフ 有効な電源 = VCC	
0	1	1	パワー・マネージメント手動およびトリクル・チャージャ・オフ 有効な電源 = VBAT (VBAT > VCC のとき)	

トリクル・チャージャ

トリクル・チャージャは、外部スーパー・キャパシタまたは充電式バッテリーの充電に使用します。最大充電電流は次式で求めることができます。

$$I_{MAX} = (V_{CC} - V_D - V_{BAT}) / R$$

ここで、 V_D はダイオードの電圧降下、 V_{BAT} は充電するバッテリーの電圧、 R は充電経路内で選択された抵抗です。バッテリーが充電されると共にバッテリー電圧は上昇し、充電経路の電圧は低下します。したがって、充電電流も減少します。

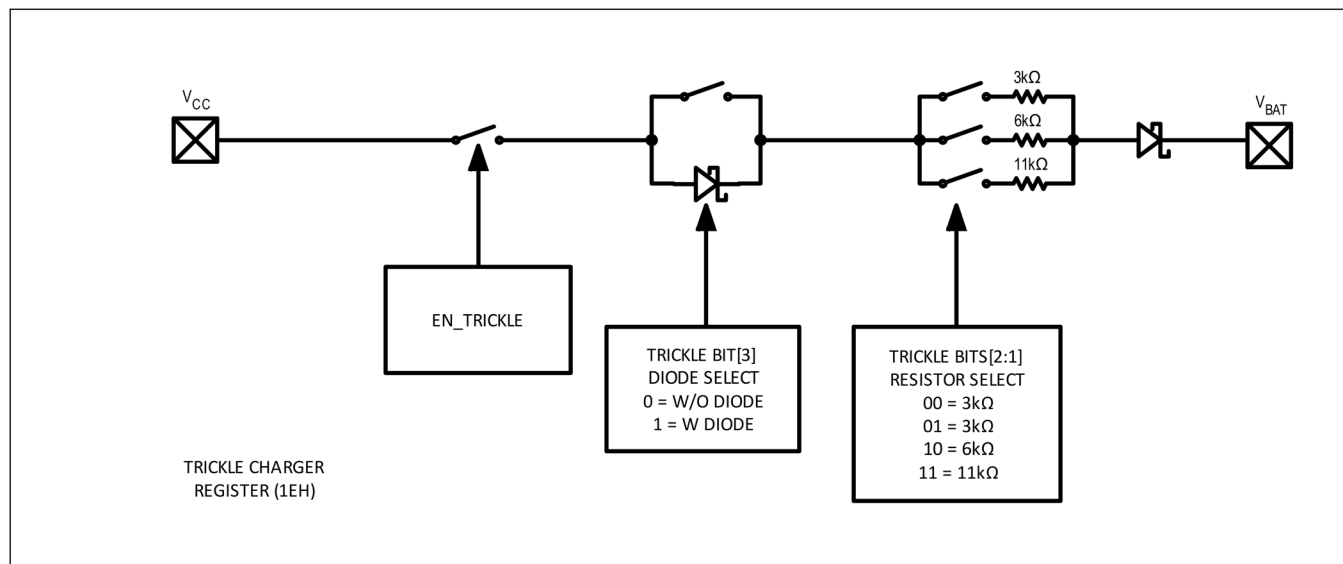


図 3. トリクル・チャージャ

パワー・スイッチ (PSW) のステート・マシン

MAX31334 は、スイッチの動作を制御するパワー・スイッチ・ステート・マシン (PSW_SM) を備えており、PSW ピンから電源が供給されるすべてのダウンストリーム側デバイスのオン/オフ時間をこれで制御します。

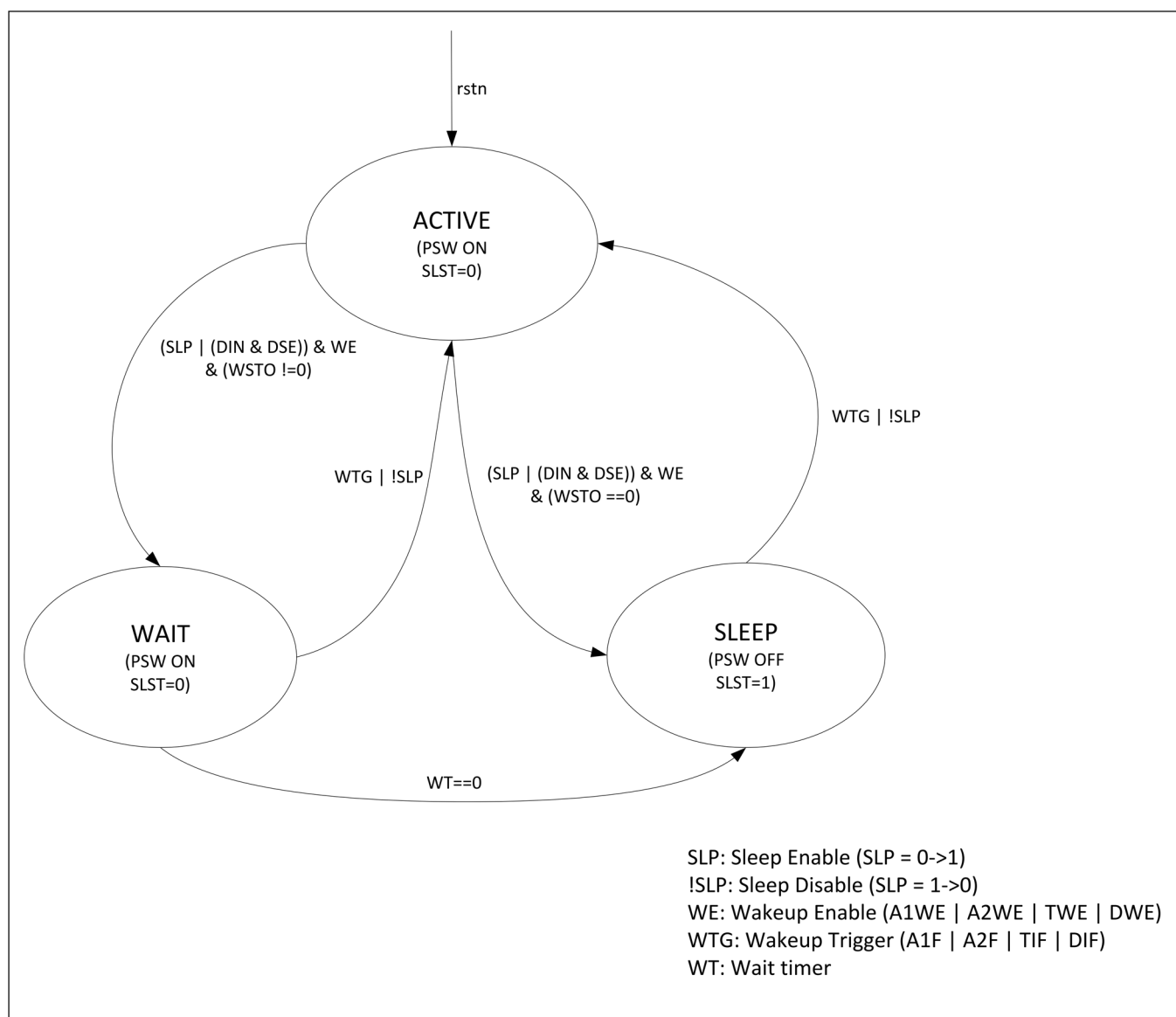


図 4. PSW ステート・マシン

ACTIVE (アクティブ)

これは MAX31334 PSW SM のデフォルト動作ステートで、この場合は PSW = ON かつ SLST = 0 です。

MAX31334 は、VCC ピンで POR イベントが検出されるごとに ACTIVE ステートになります。

スイッチに関係するすべての設定 (待機/スリープ時間やウェイクアップ・ソース) は、このステートで行う必要があります。

以下の 4 つのウェイクアップ・ソースを設定できます。

1. TWE = 1 に設定することにより、カウントダウン・タイマーをウェイクアップ・ソースとしてイネーブルできます。ACTIVE ステートを終了する前に Timer_Init (1Bh, 1Ch) レジスタと Timer_Config (06h) レジスタを通じてカウントダウン・タイマーを設定し、その後タイマーをイネーブル (TE = 1) してカウントを開始する必要があります。
2. アラーム 1 は、A1WE = 1 に設定して Alarm1 レジスタ (10h~15h) でマッチング条件を設定することにより、ウェイクアップ・ソースとしてイネーブルできます。
3. アラーム 2 は、A2WE = 1 に設定して Alarm2 レジスタ (16h~18h) でマッチング条件を設定することにより、ウェイクアップ・ソースとしてイネーブルできます。
4. DIN ピンの外部トリガは、DWE = 1 に設定してトリガ極性 (DIP) とデバウンス (DDB) を設定することにより、ウェイクアップ・ソースとしてイネーブルできます。

更に、DIN ピンは、DSE = 1 に設定することによりスリープ・エントリ・トリガとしてイネーブルすることもできます。

次のステート (WAIT または SLEEP) への遷移は、次の 2 つの方法のどちらかによって行うことができます。

1. PC を通じた SLP = 1 の書込み
2. DIN ピンでの有効な遷移 && DSE = 1

発振器がディスエーブルされているか OSF = 1 の場合は、次のステートに遷移しません。

WAIT (待機)

これは MAX31334 PSW SM の中間的な待機ステートで、この場合は PSW = ON かつ SLST = 0 です。このステートは、SLEEP ステートになって電源供給が停止される前に、マイクロコントローラが何らかの重要なタスクを実行する時間を提供します。

WAIT の時間は WSTO ビットフィールドの値によって異なり、最大で約 55ms とすることができます。WSTO ビットフィールドは、ACTIVE ステートの終了前に必要な値にプログラムする必要があります。

WSTO タイムアウト時間が経過すると、デバイスは WAIT を終了して SLEEP に入ります。

以下の 4 つのイベントのいずれかが発生すると、デバイスは WAIT を終了して ACTIVE に戻ります。

1. カウントダウン・タイマーの設定時間経過 && TWE = 1
2. 有効な DIN の遷移検出 && DWE = 1
3. アラーム 1 のマッチング条件適合 && A1WE = 1
4. アラーム 2 のマッチング条件適合 && A2WE = 1

複数のウェイクアップ・ソースがイネーブルされている場合は、上記 4 つのうちで最初に発生したイベントが ACTIVE への遷移をトリガします。

WSTO = 0 の場合、このステートはバイパスされて PSW SM は直接 SLEEP ステートになります。

SLEEP (スリープ)

これは PSW SM のスリープ・ステートで、この場合は PSW = OFF かつ SLST = 1 です。

PSW ピンはグラウンドにプルダウンされて、このレール上にあるすべてのダウストリーム側デバイスへの電源供給が停止します。

以下の 4 つのイベントのいずれかが発生すると、デバイスは SLEEP を終了して ACTIVE に戻ります。

1. カウントダウン・タイマーの設定時間経過 && TWE = 1
2. 有効な DIN の遷移検出 && DWE = 1
3. アラーム 1 のマッチング条件適合 && A1WE = 1
4. アラーム 2 のマッチング条件適合 && A2WE = 1

複数のウェイクアップ・ソースがイネーブルされている場合は、上記 4 つのうちで最初に発生したイベントが ACTIVE への遷移をトリガします。

通常動作時に、これで SLEEP から WAIT へ遷移することはありません。

特別条件

SLEEP（または WAIT）から ACTIVE への遷移は、いくつかの特別な条件によってトリガされることもあります。

1. 発振器のディスエーブル（EN_OSC = 0）または突然の停止（OSF = 1）
2. I²C を通じた SLP = 0 の書き込み

注：DSE = 1 のときは、I²C を通じて SLP = 0 を書き込んでも SM は ACTIVE に戻りません。これは特別な条件で、SM を ACTIVE に戻すには DSE = 0 を書き込む必要があります。

割込みステータスと出力

割込みがアサートされると、STATUS（00h）レジスタ内の対応ステータス・ビットが「1」になり、割込み出力はハイからローへ遷移します。割込みステータス・ビットと出力は、STATUS（00h）レジスタを読み出すことによってクリアできます。割込み設定については表 2 を参照してください。

表 2. 割込みモード

ENCLKO	INTA	CLKOUT/INTB
0	INTA: Alarm2, Timer, Power Fail (PFAIL), Digital interrupt (DIN)	INTB: Alarm1
1	INTA: Alarm1, Alarm2 Timer, Power Fail (PFAIL), Digital interrupt (DIN)	CLKOUT

アラーム

MAX31334 には、2 つの時刻／日付アラームが組み込まれています。アラーム 1 はレジスタ 10h～15h への書き込みによってセットできます。アラーム 2 はレジスタ 16h～18h への書き込みによってセットできます。アラームは、Int_en レジスタの A1IE ビットと A2IE ビットにより、アラーム発生条件に関する INT 出力を有効にすることでプログラムできます。各時刻／日付アラーム・レジスタのビット 7 と Alm1_mon レジスタのビット 6 はマスク・ビットです（表 3）。各アラームのすべてのマスク・ビットがロジック 0 のときは、計時レジスタの値が、時刻、日付、月、および年レジスタに保存された対応値に一致した場合のみアラームが発生します。アラームは、秒、分、時間、曜日、または日付ごとに繰り返すようプログラムすることもできます。表 3 と表 4 に可能な設定を示します。表に示されていない設定にすると、動作が非論理的になります。DY_DT_MATCH ビット（アラーム曜日／日付レジスタのビット 6）は、このレジスタのビット 0～5 に保存されたアラーム値が曜日と月の日付のどちらを表すかを制御します。DY_DT_MATCH にロジック 0 が書き込まれた場合は、月の日付と条件が一致した場合にアラームが生成されます。DY_DT_MATCH にロジック 1 が書き込まれた場合は、曜日と条件が一致した場合にアラームが生成されます。

表 3. アラーム 1 の設定

DY/DT	アラーム 1 レジスタのマスク・ビット（ビット 7）						アラーム頻度
	A1M6	A1M5	A1M4	A1M3	A1M2	A1M1	
X	1	1	1	1	1	1	1 秒に 1 回のアラーム
X	1	1	1	1	1	0	秒が一致したときにアラーム
X	1	1	1	1	0	0	分と秒が一致したときにアラーム
X	1	1	1	0	0	0	時間、分、および秒が一致したときにアラーム
0	1	1	0	0	0	0	日付、時間、分、および秒が一致したときにアラーム
0	1	0	0	0	0	0	月、日付、時間、分、および秒が一致したときにアラーム
0	0	0	0	0	0	0	年、月、日付、時間、分、および秒が一致したときにアラーム
1	1	1	0	0	0	0	曜日、時間、分、および秒が一致したときにアラーム

表 4. アラーム 2 の設定

DY/DT	アラーム 2 レジスタのマスク・ビット (ビット 7)			アラーム頻度
	A2M4	A2M3	A2M2	1 分に 1 回のアラーム (毎分の 00 秒)
X	1	1	1	分が一致したときにアラーム
X	1	1	0	時間と分が一致したときにアラーム
X	1	0	0	日付、時間、および分が一致したときにアラーム
0	0	0	0	曜日、時間、および分が一致したときにアラーム
1	0	0	0	曜日、時間、および分が一致したときにアラーム

カウントダウン・タイマー

MAX31334 は、一時停止機能を備えたカウントダウン・タイマーを内蔵しています。このタイマーは、Timer_config (06h) レジスタと Timer_Init (1Bh、1Ch) レジスタへの書き込みによって設定できます。Timer_init レジスタには、タイマーがカウントダウンを開始する際の初期値をロードします。Timer_config レジスタには以下の設定オプションがあります。

- TFS [1:0] フィールドを使ってタイマーの周波数を選択します。
- TE (タイマー・イネーブル) ビットを使ってタイマーを開始/停止します。
- TRPT ビットを使ってタイマーの反復機能をイネーブル/ディスエーブルします。この機能は、カウントダウンがゼロまで進むと、同じ初期値でタイマーを再ロードして再開します。
- タイマーがイネーブルされているときは、TPAUSE ビットを使っていつでもカウントダウンを一時停止/再開できます (後述)。

タイマーは、カウントダウンがゼロまで進んだ時点で常に INT 出力をアサートするようにプログラムできます。これは、Int_en レジスタ (01h) の TIE ビットを使ってイネーブル/ディスエーブルできます。

TPAUSE ビットは TE = 1 の場合のみ有効です。TE が 0 にリセットされた場合は、このビットも 0 にリセットする必要があります。

TE と TPAUSE が関係する様々なユースケースのステップを [表 5](#) に示します。

代表的なユースケース：

- 一時停止を伴わないカウントダウン・タイマー：ステップ 1 → ステップ 2 → ステップ 1、など。
- 一時停止を伴うカウントダウン・タイマー：ステップ 1 → ステップ 2 → ステップ 3a → ステップ 3b → ステップ 1、など。

表 5. カウントダウン・タイマーのシーケンス

SEQUENCE	TE	TPAUSE	動作
Step 1	0	0	カウントダウン・タイマーがリセットされて、次のカウントダウン動作の準備が完了した状態になります。Timer_init はこの状態でプログラムできます。
Step 2	1	0	カウントダウン・タイマーが、Timer_init にプログラムされた初期値からカウントダウンを開始します。
Step 3a (Optional)	1	1	カウントダウン・タイマーは一時停止し、TPAUSE が再び 0 に設定されるとカウントダウンを再開します。カウントダウン・タイマーの内容はこの状態に保持されます。
Step 3b If 3a is true	1	0	カウントダウン・タイマーの一時停止状態が解除されて、一時停止したときの値からカウントダウンを再開します。
	0	1	許容対象外

タイムスタンプ

MAX31334 では、特定イベントによってトリガされた場合にタイムスタンプを記録し保存することができます。タイムスタンプは、4 つのタイムスタンプ・レジスタ・バンク (TS0、TS1、TS2、TS3) に最大 4 個まで保存できます。各 TS バンクには、日付／時刻情報用のレジスタ 7 個と、どのイベントがこのタイムスタンプをトリガしたのかを示すための TSx_Flags レジスタ 1 個が含まれています。

MAX31334 は以下のイベントに関するタイムスタンプを記録するように設定できます。

- DIN ピンの立上がり／立下がりエッジ (設定可能)
- VCC から VBAT への電源切替え
- VBAT から VCC への電源切替え
- VBAT 電圧が VBATLOW レベル (2V) 未満に低下

このデバイスは、最初の 4 つのタイムスタンプだけを記録してその後のイベントは記録しない (TSOW = 0、[図 4](#)) ように設定するか、設定されたすべてのイベントを記録し、直近 4 つのイベントだけを保存して毎回最も古いイベントを上書きする (TSOW = 1、[図 5](#)) ように設定できます。

タイムスタンプに関係するすべての設定は、Timestamp_Config (05h) レジスタ内に保存されます。タイムスタンプの記録を開始するには、必要に応じて TSVLOW、TSPWM、TSDIN、TSOW の各ビットを設定して、TSE (タイムスタンプ・イネーブル) ビットを 1 にセットする必要があります。タイムスタンプ・バンクは、対応するレジスタ・アドレスにアクセスすることにより、I²C を通じて読み出すことができます。TSR ビットは、すべてのタイムスタンプ・バンクを 0 にリセットして、新しいタイムスタンプの記録を再開するために使用できます (TSE = 1 の場合)。

タイムスタンプ機能を使わない場合は (TSE = 0)、32 バイトのタイムスタンプ・レジスタすべてをユーザ RAM として使用できます。RAM 機能を使用するには、TSE = 0 に設定した後で TSR = 1 を書き込みます。

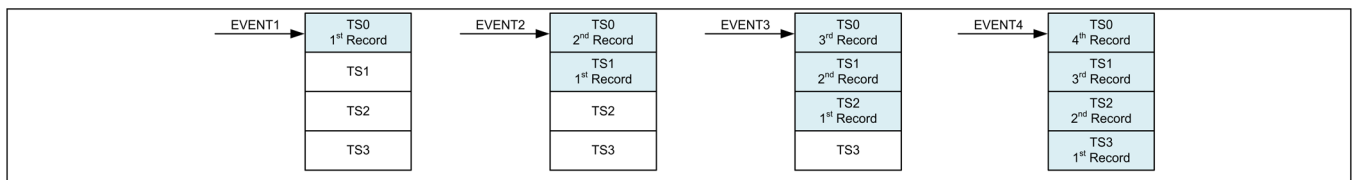


図 5. TSOW = 0 のときのタイムスタンプ

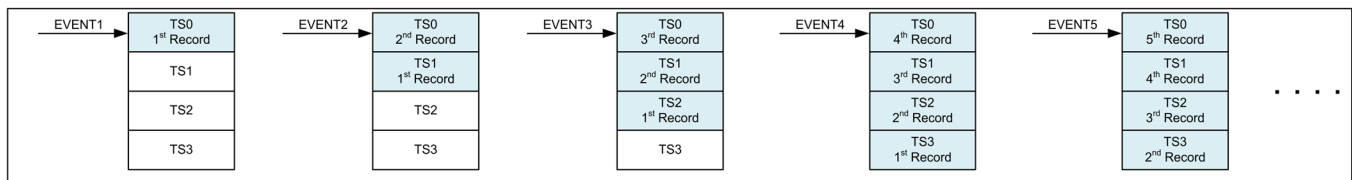


図 6. TSOW = 1 のときのタイムスタンプ

アプリケーション情報

電源のデカップリング

デバイス使用時に最良の結果が得られるようにするには、V_{CC} 電源または V_{BAT} 電源、もしくはその両方を、0.1μF と 1.0μF のコンデンサでデカップリングします。できれば、高品質のセラミック表面実装コンデンサを使用してください。表面実装部品は、リード線のインダクタンスを最小限に抑えて性能を向上させます。また、セラミック・コンデンサは一般にデカップリング・アプリケーションに適した高周波応答性を備えています。

オープンドレイン出力の使用

INTA 出力と INTB/CLKO 出力はオープンドレインなので、ロジックハイの出力レベルを実現するには外付けのプルアップ抵抗が必要です。プルアップ抵抗の値は 10kΩ 程度が標準です。

バッテリーのリーク電流

MAX31334 が V_{CC} 電源から V_{BAT} 電源に切り替わる時は、DIN ピン内のバッファが V_{BAT} 電源レールによって動作します。このピンを外部で中間電圧レベル（0.7V から V_{BAT} – 0.7V の範囲）に接続すると、V_{BAT} 電源のリーク電流が大きくなります（数十マイクロアンペア）。この状況は、システム V_{CC} レールが放電して MAX31334 が V_{BAT} 電源に切り替わったにも関わらず、DIN ピンが V_{CC} レールにプルアップされているときに生じる可能性があります。DIN ピンを V_{CC} ではなく V_{BAT} にプルアップしても、MAX31334 が V_{BAT} で動作するときのリーク電流を無視できる程度に抑えることができます。

SDA および SCL プルアップ抵抗

SDA はオープンドレイン出力で、ロジックハイのレベルにするには外付けのプルアップ抵抗が必要です。このデバイスはクロック・サイクル・ストレッチを使わないので、SCL には、プルアップ抵抗付きのオープンドレイン出力、または CMOS 出力ドライバ（プッシュプル）を使うコントローラを使用できます。

レジスタ・マップ

RC34_REGS

ADDRESS	NAME	MSB							LSB
RTC_REG									
0x00	STATUS[7:0]	PSDECT	OSF	PFAIL	VBATLOW	DIF	TIF	A2F	A1F
0x01	INT_EN[7:0]	–	DOSF	PFAILE	VBATLOWIE	DIE	TIE	A2IE	A1IE
0x02	RTC_RESET[7:0]	–	–	–	–	–	–	–	SWRST
0x03	RTC_CONFIG1[7:0]	–	–	A1AC[1:0]		DIP	–	I2C_TIMEOUT	EN_OSC
0x04	RTC_CONFIG2[7:0]	SLST	–	–	DSE	DDB	ENCLKO	CLKO_HZ[1:0]	
0x05	TIMESTAMP_CONFIG[7:0]	–	–	TSVLOW	TSPWM	TSDIN	TSOW	TSR	TSE
0x06	TIMER_CONFIG[7:0]	–	–	–	TE	TPAUSE	TRPT	TFS[1:0]	
0x07	SLEEP_CONFIG[7:0]	SLP	WSTO[2:0]			DWE	TWE	A2WE	A1WE

ADDRESS	NAME	MSB							LSB
0x08	SECONDS_1_128[7:0]	–	_1_2s	_1_4s	_1_8s	_1_16s	_1_32s	_1_64s	_1_128s
0x09	SECONDS[7:0]	–	SEC_10[2:0]				SECONDS[3:0]		
0x0A	MINUTES[7:0]	–	MIN_10[2:0]				MINUTES[3:0]		
0x0B	HOURS[7:0]	–	F_24_12	HR_20 AM_PM	HR_10	HOUR[3:0]			
0x0C	DAY[7:0]	–	–	–	–	–	DAY[2:0]		
0x0D	DATE[7:0]	–	–	DATE_10[1:0]		DATE[3:0]			
0x0E	MONTH[7:0]	CENTURY	–	–	MONTH_10	MONTH[3:0]			
0x0F	YEAR[7:0]	YEAR_10[3:0]				YEAR[3:0]			
0x10	ALM1_SEC[7:0]	A1M1	A1_SEC_10[2:0]			A1_SECONDS[3:0]			
0x11	ALM1_MIN[7:0]	A1M2	A1_MIN_10[2:0]			A1_MINUTES[3:0]			
0x12	ALM1_HRS[7:0]	A1M3	–	A1_HR_20 _AM_PM	A1_HR_10	A1_HOUR[3:0]			
0x13	ALM1_DAY_DATE[7:0]	A1M4	A1_DY_10 DT_MATCH	A1_DATE_10[1:0]		A1_DAY_DATE[3:0]			
0x14	ALM1_MON[7:0]	A1M5	A1M6	–	A1_MONTH_10	A1_MONTH[3:0]			
0x15	ALM1_YEAR[7:0]	A1_YEAR_10[3:0]				A1_YEAR[3:0]			
0x16	ALM2_MIN[7:0]	A2M2	A2_MIN_10[2:0]			A2_MINUTES[3:0]			
0x17	ALM2_HRS[7:0]	A2M3	–	A2_HR_20 _AM_PM	A2_HR_10	A2_HOUR[3:0]			
0x18	ALM2_DAY_DATE[7:0]	A2M4	A2_DY_DT_10 MATCH	A2_DATE_10[1:0]		A2_DAY_DATE[3:0]			
0x19	TIMER_COUNT2[7:0]	TIMER_COUNT[15:8]							
0x1A	TIMER_COUNT1[7:0]	TIMER_COUNT[7:0]							
0x1B	TIMER_INIT2[7:0]	TIMER_INIT[15:8]							
0x1C	TIMER_INIT1[7:0]	TIMER_INIT[7:0]							

ADDRESS	NAME	MSB							LSB
0x1D	PWR_MGMT[7:0]	–	–	–	–	EN_VBAT_DETECT	PFVT	VBACK_SEL	MANUAL_SEL
0x1E	TRICKLE_REG[7:0]	–	–	–	–	TRICKLE[2:0]			EN_TRICKLE
0x20	OFFSET_HIGH[7:0]	COMPWORD[15:8]							
0x21	OFFSET_LOW[7:0]	COMPWORD[7:0]							
TS_RAM_REG									
0x30	TS0_SEC_1_128[7:0]	–	_1_2s	_1_4s	_1_8s	_1_16s	_1_32s	_1_64s	_1_128s
0x31	TS0_SEC[7:0]	–	SEC_10[2:0]			SEC[3:0]			
0x32	TS0_MIN[7:0]	–	MIN_10[2:0]			MIN[3:0]			
0x33	TS0_HOUR[7:0]	–	F_24_12	HR_20_AM_PM	HR_10	HOUR[3:0]			
0x34	TS0_DATE[7:0]	–	–	DATE_10[1:0]		DATE[3:0]			
0x35	TS0_MONTH[7:0]	CENTURY	–	–	MONTH_10	MONTH[3:0]			
0x36	TS0_YEAR[7:0]	YEAR_10[3:0]				YEAR[3:0]			
0x37	TS0_FLAGS[7:0]	–	–	–	–	VLOWF	VBATF	VCCF	DINF
0x38	TS1_SEC_1_128[7:0]	–	_1_2s	_1_4s	_1_8s	_1_16s	_1_32s	_1_64s	_1_128s
0x39	TS1_SEC[7:0]	–	SEC_10[2:0]			SEC[3:0]			
0x3A	TS1_MIN[7:0]	–	MIN_10[2:0]			MIN[3:0]			
0x3B	TS1_HOUR[7:0]	–	F_24_12	HR_20_AM_PM	HR_10	HOUR[3:0]			
0x3C	TS1_DATE[7:0]	–	–	DATE_10[1:0]		DATE[3:0]			
0x3D	TS1_MONTH[7:0]	CENTURY	–	–	MONTH_10	MONTH[3:0]			
0x3E	TS1_YEAR[7:0]	YEAR_10[3:0]				YEAR[3:0]			
0x3F	TS1_FLAGS[7:0]	–	–	–	–	VLOWF	VBATF	VCCF	DINF

ADDRESS	NAME	MSB							LSB
0x40	TS2_SEC_1_128[7:0]	–	_1_2s	_1_4s	_1_8s	_1_16s	_1_32s	_1_64s	_1_128s
0x41	TS2_SEC[7:0]	–	SEC_10[2:0]			SEC[3:0]			
0x42	TS2_MIN[7:0]	–	MIN_10[2:0]			MIN[3:0]			
0x43	TS2_HOUR[7:0]	–	F_24_12	HR_20 AM_PM	HR_10	HOUR[3:0]			
0x44	TS2_DATE[7:0]	–	–	DATE_10[1:0]		DATE[3:0]			
0x45	TS2_MONTH[7:0]	CENTURY	–	–	MONTH_10	MONTH[3:0]			
0x46	TS2_YEAR[7:0]	YEAR_10[3:0]				YEAR[3:0]			
0x47	TS2_FLAGS[7:0]	–	–	–	–	VLOWF	VBATF	VCCF	DINF
0x48	TS3_SEC_1_128[7:0]	–	_1_2s	_1_4s	_1_8s	_1_16s	_1_32s	_1_64s	_1_128s
0x49	TS3_SEC[7:0]	–	SEC_10[2:0]			SEC[3:0]			
0x4A	TS3_MIN[7:0]	–	MIN_10[2:0]			MIN[3:0]			
0x4B	TS3_HOUR[7:0]	–	F_24_12	HR_20 AM_PM	HR_10	HOUR[3:0]			
0x4C	TS3_DATE[7:0]	–	–	DATE_10[1:0]		DATE[3:0]			
0x4D	TS3_MONTH[7:0]	CENTURY	–	–	MONTH_10	MONTH[3:0]			
0x4E	TS3_YEAR[7:0]	YEAR_10[3:0]				YEAR[3:0]			
0x4F	TS3_FLAGS[7:0]	–	–	–	–	VLOWF	VBATF	VCCF	DINF

レジスタの詳細

STATUS (0x0)

割込みステータス・レジスタ

BIT	7	6	5	4	3	2	1	0
Field	PSDECT	OSF	PFAIL	VBATLOW	DIF	TIF	A2F	A1F
Reset	0b0	0b1	0b0	0x0	0b0	0b0	0b0	0b0
Access Type	Read, Ext	Read, Ext	Read, Ext	Read, Ext	Read, Ext	Read, Ext	Read, Ext	Read, Ext

ビットフィールド	ビット	説明	デコード
PSDECT	7	主電源の表示。このビットは I ² C 読出しの正常終了後もクリアされません。	0x0: Device is running on VCC 0x1: Device is running on VBAT
OSF	6	発振器停止フラグ。このビットは I ² C 読出しの正常終了後もクリアされません。	0x0: Oscillator is running (or DOSF = 1) 0x1: Oscillator has stopped.
PFAIL	5	電源異常割込みフラグ。このビットは I ² C 読出しの正常終了後に自動的にクリアされます。	0x0: No power fail condition on V _{CC} 0x1: There is a power fail condition on V _{CC} . After an initial power fail condition occurs, if the condition does not persist, this bit can only be cleared by reading the Status register.
VBATLOW	4	VBAT ロー割込みフラグ。このビットは I ² C 読出しの正常終了後に自動的にクリアされます。	
DIF	3	デジタル (DIN) 割込みフラグ。このビットは I ² C 読出しの正常終了後に自動的にクリアされます。	
TIF	2	タイマー割込みフラグ。このビットは I ² C 読出しの正常終了後に自動的にクリアされます。	
A2F	1	アラーム 2 割込みフラグ。このビットは I ² C 読出しの正常終了後に自動的にクリアされます。	
A1F	0	アラーム 1 割込みフラグ。このビットは I ² C 読出しの正常終了後に自動的にクリアされます。	0x0: Set to zero when RTC time doesn't match to alarm1 register. 0x1: Set to 1 when RTC time matches the alarm1 register. When this is set to 1, and A1IE = 1, an interrupt is generated on pin INTAb/INTBb.

INT_EN (0x1)

割込みイネーブル・レジスタ

BIT	7	6	5	4	3	2	1	0
Field	—	DOSF	PFAILE	VBATLOWIE	DIE	TIE	A2IE	A1IE
Reset	—	0b0	0b0	0b0	0b0	0b0	0b0	0b0
Access Type	—	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
DOSF	6	発振器フラグをディスエーブル	0x0: Allow the OSF to indicate the oscillator status. 0x1: Disable the oscillator flag, irrespective of the oscillator status.
PFAILE	5	電源異常割込みイネーブル	0x0: Disable PFAIL flag and interrupt 0x1: Enable PFAIL flag and interrupt
VBATLOWIE	4	VBAT ロー割込みイネーブル	0x0: Disable VBAT Low flag and interrupt 0x1: Enable VBAT Low flag and interrupt
DIE	3	デジタル (DIN) 割込みイネーブル	0x0: Disable DIN flag and interrupt 0x1: Enable DIN flag and interrupt
TIE	2	タイマー割込みイネーブル	0x0: Disable Timer flag and interrupt 0x1: Enable Timer flag and interrupt
A2IE	1	アラーム 2 割込みイネーブル	0x0: Disable Alarm2 flag and interrupt 0x1: Enable Alarm2 flag and interrupt
A1IE	0	アラーム 1 割込みイネーブル	0x0: Disable Alarm1 flag and interrupt 0x1: Enable Alarm1 flag and interrupt

RTC RESET (0x2)

RTC ソフトウェア・リセット・レジスタ

BIT	7	6	5	4	3	2	1	0
Field	–	–	–	–	–	–	–	SWRST
Reset	–	–	–	–	–	–	–	0b0
Access Type	–	–	–	–	–	–	–	Write, Read, Ext

ビットフィールド	ビット	説明	デコード
SWRST	0	アクティブ・ハイのソフトウェア・リセット・ビット	0x0: Device is in normal mode. 0x1: Resets the digital block and the I ² C programmable registers except for RAM registers and RTC_reset.SWRST. Oscillator is disabled

RTC CONFIG1 (0x3)

RTC 設定レジスタ 1

BIT	7	6	5	4	3	2	1	0
Field	–	–	A1AC[1:0]		DIP	–	I2C_TIMEOUT	EN_OSC
Reset	–	–	0b00		0b0	–	0b1	0b1
Access Type	–	–	Write, Read		Write, Read	–	Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
A1AC	5:4	アラーム 1 自動クリア	0x0: Alarm1 flag and interrupt can only be cleared by reading Status register through I ² C 0x1: Alarm1 flag and interrupt are cleared ~10ms after assertion 0x2: Alarm1 flag and interrupt are cleared ~500ms after assertion 0x3: Alarm1 flag and interrupt are cleared ~5s after assertion. This option should not be used when Alarm1 is set to OncePerSec.
DIP	3	デジタル (DIN) 割込み極性	0x0: Interrupt triggers on falling edge of DIN input. 0x1: Interrupt triggers on rising edge of DIN input.
I2C_TIMEOUT	1	I ² C タイムアウト・イネーブル	0x0: Disables I ² C timeout 0x1: Enables I ² C timeout
EN_OSC	0	水晶発振器のアクティブハイ・イネーブル	0x0: Disable oscillator 0x1: Enable oscillator

RTC CONFIG2 (0x4)

RTC 設定レジスタ 2

BIT	7	6	5	4	3	2	1	0
Field	SLST	–	–	DSE	DDB	ENCLKO	CLKO_HZ[1:0]	
Reset	0b0	–	–	0b0	0b0	0b0	0b11	
Access Type	Read, Ext	–	–	Write, Read	Write, Read	Write, Read	Write, Read	

ビットフィールド	ビット	説明	デコード
SLST	7	スリープ・ステート	0x0: SLST = 0 indicates the PSW SM is not in SLEEP. 0x1: SLST = 1 indicates the PSW SM is in SLEEP.
DSE	4	デジタル (DIN) ピンのスリープ・エントリ・イネーブル	0x0: DIN pin cannot be used to enter SLEEP (SLEEP entry is only possible by writing SLP = 1 through I ² C). 0x1: DIN pin can be used to enter SLEEP.
DDB	3	デジタル (DIN) ピンのデバウンス・イネーブル	0x0: No debounce on DIN pin. 0x1: 50ms debounce on DIN pin enabled.
ENCLKO	2	CLKOUT イネーブル	0x0: Sets INTBb/CLKOUT pin as INTBb (interrupt). Alarm1 interrupt occurs on INTBb pin. 0x1: Sets INTBb/CLKOUT pin as CLKO (clock output). Alarm1 interrupt occurs on INTAb pin.
CLKO_HZ	1:0	INTBb/CLKOUT ピンの出力クロック周波数を設定	0x0: 1Hz 0x1: 64Hz 0x2: 1.024kHz 0x3: 32kHz (uncompensated)

TIMESTAMP CONFIG (0x5)

タイムスタンプ設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	–	–	TSVLOW	TSPWM	TSDIN	TSOW	TSR	TSE
Reset	–	–	0b0	0b0	0b0	0b1	0b0	0b0
Access Type	–	–	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read, Pulse	Write, Read

ビットフィールド	ビット	説明	デコード
TSVLOW	5	VBATLOW 検出のタイムスタンプを記録	0x0: Disable 0x1: Enable
TSPWM	4	電源切替え (VCC ⇄ VBAT) のタイムスタンプを記録	0x0: Disable 0x1: Enable
TSDIN	3	DIN 遷移のタイムスタンプを記録。RTC_Config1 レジスタの DIP ビットフィールドによって極性を制御。	0x0: Disable 0x1: Enable
TSOW	2	タイムスタンプ上書き	0x0: Four timestamps are recorded (TS0 → ... → TS3). Latest timestamp is always stored in the TS0 bank. Further TS trigger events do not record timestamps. Reset TS block using TSR bit to clear all timestamps and start recording new TS again. 0x1: More than four timestamps are recorded by overwriting oldest timestamp. Latest timestamp is always stored in the TS0 bank and the earliest timestamp is stored in the TS3 bank. Reset using the TSR bit to clear all timestamps and start recording again.
TSR	1	タイムスタンプ・レジスタ・リセット	0x0: No effect 0x1: All Timestamp registers are reset to 0x00. If TSE = 1, timestamp recording starts again.
TSE	0	タイムスタンプ・イネーブル	0x0: Timestamp function disabled. All Timestamp registers can be used as user RAM. Timestamp block needs to be reset using TSR bit before these registers are used as user RAM. 0x1: Timestamp function enabled.

TIMER CONFIG (0x6)

カウンタダウン・タイマー設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	–	–	–	TE	TPAUSE	TRPT	TFS[1:0]	
Reset	–	–	–	0b0	0b0	0b1	0b00	
Access Type	–	–	–	Write, Read	Write, Read	Write, Read	Write, Read	

ビットフィールド	ビット	説明	デコード
TE	4	タイマー・イネーブル。 詳細については TPAUSE フィールドも参照してください。	0x0: Timer is reset. New timer countdown value (Timer_Init) can be programmed in this state. Note: In this state, ensure TPAUSE is also programmed to 0, if TPAUSE was set to 1 earlier 0x1: Timer starts counting down from the value programmed in Timer_Init.
TPAUSE	3	タイマー一時停止。このフィールドは TE = 1 の場合のみ有効です。TE が 0 にプログラムされているときは、このフィールドも 0 にリセットする必要があります。 タイマーの一時停止に関する詳細は、<u>カウンタダウン・タイマー</u>のセクションに記載されています。	0x0: Timer continues to count down from the paused count value as per programming. 0x1: Timer is paused, however the count value is retained. When this bit is reset back to 0, count down continues from the paused value.
TRPT	2	タイマー反復モード。タイマーの割込み機能を制御します。	0x0: Countdown timer halts once it reaches zero. 0x1: Countdown timer reloads the value from the timer initial register upon reaching zero and restarts counting.
TFS	1:0	タイマー周波数の選択	0x0: 1024Hz 0x1: 256Hz 0x2: 64Hz 0x3: 16Hz

SLEEP_CONFIG (0x7)

タイムスタンプ設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	SLP	WSTO[2:0]			DWE	TWE	A2WE	A1WE
Reset	0b0	0x0			0b0	0b0	0b0	0b0
Access Type	Write, Read, Dual	Write, Read			Write, Read	Write, Read	Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
SLP	7	スリープ・イネーブル	0x0: Write SLP = 0 to bring the SM back to ACTIVE. 0x1: Write SLP = 1 to initiate entry into SLEEP (through WAIT). This transition to the next state only happens when at least one wakeup source (DWE, TWE, A1WE, A2WE) is enabled.
WSTO	6:4	待機ステート・タイムアウト SLEEP に入る前に有限の WAIT 時間が必要な場合は、SLP = 1 を書き込む前にこのビットフィールドを設定する必要があります。	0x0: 0ms 0x1: 7.8ms 0x2: 15.6ms 0x3: 23.4ms 0x4: 31.2ms 0x5: 39.0ms 0x6: 46.8ms 0x7: 54.6ms
DWE	3	DIN ウェイクアップ・イネーブル	0x0: DIN Wakeup disabled. 0x1: DIN Wakeup enabled. When a transition on DIN pin is detected (polarity based on DIP), the PSW SM transitions from SLEEP to ACTIVE (PSW = ON).
TWE	2	タイマー・ウェイクアップ・イネーブル	0x0: Timer Wakeup disabled. 0x1: Timer Wakeup enabled. When Countdown Timer elapses (Timer Count = 0), the PSW SM transitions from SLEEP to ACTIVE (PSW = ON).
A2WE	1	アラーム 2 ウェイクアップ・イネーブル	0x0: Alarm2 Wakeup disabled. 0x1: Alarm2 Wakeup enabled. When Alarm2 match condition occurs, the PSW SM transitions from SLEEP to ACTIVE (PSW = ON).
A1WE	0	アラーム 1 ウェイクアップ・イネーブル	0x0: Alarm1 Wakeup disabled. 0x1: Alarm1 Wakeup enabled. When Alarm1 match condition occurs, the PSW SM transitions from SLEEP to ACTIVE (PSW = ON).

SECONDS_1_128 (0x8)

1/128 秒レジスタ

BIT	7	6	5	4	3	2	1	0
Field	—	_1_2s	_1_4s	_1_8s	_1_16s	_1_32s	_1_64s	_1_128s
Reset	—	0b0	0b0	0b0	0b0	0b0	0b0	0b0
Access Type	—	Read Only	Read Only	Read Only	Read Only	Read Only	Read Only	Read Only

ビットフィールド	ビット	説明
_1_2s	6	
_1_4s	5	
_1_8s	4	
_1_16s	3	
_1_32s	2	
_1_64s	1	
_1_128s	0	

SECONDS (0x9)

秒設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	—	SEC_10[2:0]			SECONDS[3:0]			
Reset	—	0b000			0x0			
Access Type	—	Write, Read, Dual			Write, Read, Dual			

ビットフィールド	ビット	説明
SEC_10	6:4	10 の倍数で表した RTC の秒
SECONDS	3:0	RTC の秒の値

MINUTES (0xA)

分設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	—	MIN_10[2:0]			MINUTES[3:0]			
Reset	—	0b000			0x0			
Access Type	—	Write, Read, Dual			Write, Read, Dual			

ビットフィールド	ビット	説明
MIN_10	6:4	10 の倍数で表した RTC の分
MINUTES	3:0	RTC の分の値

HOURS (0xB)

時間設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	—	F_24_12	HR_20_AM_PM	HR_10	HOUR[3:0]			
Reset	—	0b0	0b0	0b0	0x0			
Access Type	—	Write, Read	Write, Read, Dual	Write, Read, Dual	Write, Read, Dual			

ビットフィールド	ビット	説明	デコード
F_24_12	6	12 時間または 24 時間フォーマットで RTC を設定	0x0: 24 hour format (Hours counts from 0 to 23) 0x1: 12 hour format (Hours counts from 1 to 12)
HR_20_AM_PM	5	12 時間フォーマットでは、これは AM/PM インジケータとして機能します。24 時間フォーマットでは、これは 20 の倍数で表した RTC の時間値です (BCD)。	0x0: Indicates AM in 12-hr format. 0x1: Indicates PM in 12-hr format.
HR_10	4	10 の倍数で表した RTC 時間値 (BCD)	
HOUR	3:0	RTC の時間値 (BCD)	

DAY (0xC)

曜日設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	—	—	—	—	—	DAY[2:0]		
Reset	—	—	—	—	—	0b001		
Access Type	—	—	—	—	—	Write, Read, Dual		

ビットフィールド	ビット	説明
DAY	2:0	RTC の曜日

DATE (0xD)

日付設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	–	–	DATE_10[1:0]		DATE[3:0]			
Reset	–	–	0b00		0x1			
Access Type	–	–	Write, Read, Dual		Write, Read, Dual			

ビットフィールド	ビット	説明
DATE_10	5:4	10 の倍数で表した RTC の日付 (BCD)
DATE	3:0	RTC の日付 (BCD)

MONTH (0xE)

月設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	CENTURY	–	–	MONTH_10	MONTH[3:0]			
Reset	0b0	–	–	0b0	0x1			
Access Type	Write, Read, Dual	–	–	Write, Read, Dual	Write, Read, Dual			

ビットフィールド	ビット	説明	デコード
CENTURY	7	世紀ビット	0x0: Year is in 21 st century 0x1: Year is in 22 nd century
MONTH_10	4	10 の倍数で表した RTC の月 (BCD)	
MONTH	3:0	RTC の月 (BCD)	

YEAR (0xF)

年設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	YEAR_10[3:0]				YEAR[3:0]			
Reset	0x0				0x0			
Access Type	Write, Read, Dual				Write, Read, Dual			

ビットフィールド	ビット	説明
YEAR_10	7:4	10 の倍数で表した RTC の年 (BCD)
YEAR	3:0	RTC の年 (BCD)

ALM1_SEC (0x10)

アラーム 1 の秒設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	A1M1	A1_SEC_10[2:0]			A1_SECONDS[3:0]			
Reset	0b0	0b000			0x0			
Access Type	Write, Read	Write, Read			Write, Read			

ビットフィールド	ビット	説明
A1M1	7	秒に対応するアラーム 1 のマスク・ビット
A1_SEC_10	6:4	10 の倍数で表したアラーム 1 の秒
A1_SECONDS	3:0	アラーム 1 の秒

ALM1_MIN (0x11)

アラーム 1 の分設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	A1M2	A1_MIN_10[2:0]			A1_MINUTES[3:0]			
Reset	0b0	0b000			0x0			
Access Type	Write, Read	Write, Read			Write, Read			

ビットフィールド	ビット	説明
A1M2	7	分に対応するアラーム 1 のマスク・ビット
A1_MIN_10	6:4	10 の倍数で表したアラーム 1 の分
A1_MINUTES	3:0	アラーム 1 の分

ALM1_HRS (0x12)

アラーム 1 の時間設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	A1M3	–	A1_HR_20_AM_PM	A1_HR_10	A1_HOUR[3:0]			
Reset	0b0	–	0b0	0b0	0x0			
Access Type	Write, Read	–	Write, Read	Write, Read	Write, Read			

ビットフィールド	ビット	説明	デコード
A1M3	7	時間に対応するアラーム 1 のマスク・ビット	
A1_HR_20_AM_PM	5	12 時間フォーマットでは、これは AM/PM インジケータとして機能します。24 時間フォーマットでは、20 の倍数で表したアラーム 1 の時間です (BCD)。	0x0: Indicates AM in 12-hr format. 0x1: Indicates PM in 12-hr format.
A1_HR_10	4	10 の倍数で表したアラーム 1 の時間	
A1_HOUR	3:0	アラーム 1 の時間	

ALM1_DAY_DATE (0x13)

アラーム 1 の曜日／日付設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	A1M4	A1_DY_DT_MATCH	A1_DATE_10[1:0]		A1_DAY_DATE[3:0]			
Reset	0b0	0b0	0b00		0x0			
Access Type	Write, Read	Write, Read	Write, Read		Write, Read			

ビットフィールド	ビット	説明	デコード
A1M4	7	曜日／日付に対応するアラーム 1 のマスク・ビット	
A1_DY_DT_MATCH	6		0x0: Alarm when date match 0x1: Alarm when day match
A1_DATE_10	5:4	10 の倍数で表したアラーム 1 の日付	
A1_DAY_DATE	3:0	アラーム 1 の曜日／日付	

ALM1_MON (0x14)

アラーム 1 の月設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	A1M5	A1M6	–	A1_MONTH_10	A1_MONTH[3:0]			
Reset	0b0	0b0	–	0b0	0x0			
Access Type	Write, Read	Write, Read	–	Write, Read	Write, Read			

ビットフィールド	ビット	説明
A1M5	7	月に対応するアラーム 1 のマスク・ビット
A1M6	6	年に対応するアラーム 1 のマスク・ビット
A1_MONTH_10	4	10 の倍数で表したアラーム 1 の月
A1_MONTH	3:0	アラーム 1 の月

ALM1_YEAR (0x15)

アラーム 1 の年設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	A1_YEAR_10[3:0]				A1_YEAR[3:0]			
Reset	0x0				0x0			
Access Type	Write, Read				Write, Read			

ビットフィールド	ビット	説明
A1_YEAR_10	7:4	10 の倍数で表したアラーム 1 の年
A1_YEAR	3:0	アラーム 1 の年

ALM2_MIN (0x16)

アラーム 2 の分設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	A2M2	A2_MIN_10[2:0]			A2_MINUTES[3:0]			
Reset	0b0	0b000			0x0			
Access Type	Write, Read	Write, Read			Write, Read			

ビットフィールド	ビット	説明				
A2M2	7	分に対応するアラーム 2 のマスク・ビット				
		DY/DT	アラーム 2 のマスク・ビット (ビット 7)			アラーム頻度
			A2M4	A2M3	A2M2	
		X	1	1	1	1 分間に 1 回
		X	1	1	0	分数マッチ
		X	1	0	0	H&M マッチ
		0	0	0	0	日付&H&M マッチ
		1	0	0	0	曜日 &H&M マッチ
A2_MIN_10	6:4	10 の倍数で表したアラーム 2 の分				
A2_MINUTES	3:0	アラーム 2 の分				

ALM2_HRS (0x17)

アラーム 2 の時間設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	A2M3	–	A2_HR_20_AM_PM	A2_HR_10	A2_HOUR[3:0]			
Reset	0b0	–	0b0	0b0	0x0			
Access Type	Write, Read	–	Write, Read	Write, Read	Write, Read			

ビットフィールド	ビット	説明	デコード
A2M3	7	時間に対応するアラーム 2 のマスク・ビット	
A2_HR_20_AM_PM	5	12 時間フォーマットでは、これは AM/PM インジケータとして機能します。24 時間フォーマットでは、20 の倍数で表したアラーム 2 の時間です (BCD)。	0x0: Indicates AM in 12-hr format. 0x1: Indicates PM in 12-hr format.
A2_HR_10	4	10 の倍数で表したアラーム 2 の時間	
A2_HOUR	3:0	アラーム 2 の時間	

ALM2_DAY_DATE (0x18)

アラーム 2 の曜日／日付設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	A2M4	A2_DY_DT_MATCH	A2_DATE_10[1:0]		A2_DAY_DATE[3:0]			
Reset	0b0	0b0	0b00		0x0			
Access Type	Write, Read	Write, Read	Write, Read		Write, Read			

ビットフィールド	ビット	説明	デコード
A2M4	7	曜日／日付に対応するアラーム 2 のマスク・ビット	
A2_DY_DT_MATCH	6	このビットは、曜日または日付が一致するとアラームを選択します。	0x0: Alarm when date match 0x1: Alarm when day match
A2_DATE_10	5:4	10 の倍数で表したアラーム 2 の日付	
A2_DAY_DATE	3:0	アラーム 2 の曜日／日付	

TIMER_COUNT2 (0x19)

カウントダウン・タイマー値レジスタ

BIT	7	6	5	4	3	2	1	0
Field	TIMER_COUNT[15:8]							
Reset	0x00							
Access Type	Read Only							

ビットフィールド	ビット	説明
TIMER_COUNT	7:0	カウントダウン・タイマーの現在のカウント値。現在のタイマー値はこのレジスタから読み出すことができます。

TIMER_COUNT1 (0x1A)

カウントダウン・タイマー値レジスタ

BIT	7	6	5	4	3	2	1	0
Field	TIMER_COUNT[7:0]							
Reset	0x00							
Access Type	Read Only							

ビットフィールド	ビット	説明
TIMER_COUNT	7:0	カウントダウン・タイマーの現在のカウント値。現在のタイマー値はこのレジスタから読み出すことができます。

TIMER_INIT2 (0x1B)

カウントダウン・タイマー初期化レジスタ

BIT	7	6	5	4	3	2	1	0
Field	TIMER_INIT[15:8]							
Reset	0x00							
Access Type	Write, Read							

ビットフィールド	ビット	説明
TIMER_INIT	7:0	カウントダウン・タイマーの初期値。タイマーが反復モードでゼロになると、このレジスタの内容によってタイマーがロードされます。

TIMER_INIT1 (0x1C)

カウントダウン・タイマー初期化レジスタ

BIT	7	6	5	4	3	2	1	0
Field	TIMER_INIT[7:0]							
Reset	0x00							
Access Type	Write, Read							

ビットフィールド	ビット	説明
TIMER_INIT	7:0	カウントダウン・タイマーの初期値。タイマーが反復モードでゼロになると、このレジスタの内容によってタイマーがロードされます。

PWR_MGMT (0x1D)

パワー・マネージメント設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	–	–	–	–	EN_VBAT_DETECT	PFVT	VBACK_SEL	MANUAL_SEL
Reset	–	–	–	–	0b0	0b0	0b0	0b0
Access Type	–	–	–	–	Write, Read	Write, Read	Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
EN_VBAT_DETECT	3	バッテリー電圧ディテクタのイネーブル	0x0: Turn-off Battery Voltage Detector 0x1: Turn-on Battery Voltage Detector
PFVT	2	電源異常スレッシュホールド電圧。アナログ・コンパレータのスレッシュホールド電圧を設定します。この設定を有効にするには、D_MAN_SEL = 0 とする必要があります。	0x0: 1.5V 0x1: 2.0V
VBACK_SEL	1	バックアップ・バッテリーの選択。このビットを有効にするには、D_MANUAL_SEL = 1 とする必要があります。VCC < VBAT のときに選択できるのはバックアップ・バッテリー (0x1) だけです。 テスト・モードで D_VBAT_TEST = 1 の場合は、VCC > VBAT でも VBAT を選択できます。	0x0: Use V _{CC} as supply. 0x1: Use V _{BAT} as supply.
MANUAL_SEL	0	このビットがローの場合、どの電源を使用するかは入力制御ブロックが決定します。このビットがハイのときは、V _{CC} が V _{BACKUP} より低い場合のみ、手動で V _{BACKUP} を電源として選択できます。	0x0: Circuit decides whether to use V _{CC} or V _{BAT} as supply. 0x1: User decides whether to use V _{CC} or V _{BAT} as supply by setting D_VBAT_SEL bit.

TRICKLE_REG (0x1E)

トリクル・チャージャ設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	–	–	–	–	TRICKLE[2:0]			EN_TRICKLE
Reset	–	–	–	–	0b000			0b0
Access Type	–	–	–	–	Write, Read			Write, Read

ビットフィールド	ビット	説明	デコード
TRICKLE	3:1	トリクル・チャージャの充電経路を設定します。	0x0: 3k Ω in series with a Schottky diode 0x1: 3k Ω in series with a Schottky diode 0x2: 6k Ω in series with a Schottky diode 0x3: 11k Ω in series with a Schottky diode 0x4: 3k Ω in series with a diode + Schottky diode 0x5: 3k Ω in series with a diode + Schottky diode 0x6: 6k Ω in series with a diode + Schottky diode 0x7: 11k Ω in series with a diode + Schottky diode
EN_TRICKLE	0	トリクル・チャージャ・イネーブル。	0x0: Trickle charger disabled 0x1: Trickle charger enabled

OFFSET_HIGH (0x20)

オフセット設定レジスタ・ハイ

BIT	7	6	5	4	3	2	1	0
Field	COMPWORD[15:8]							
Reset	0x00							
Access Type	Write, Read							

ビットフィールド	ビット	説明
COMPWORD	7:0	補償ワード（2の補数）は、補正パルスを加えることによって発振器出力周波数をデジタル的に調整するためのオプションを提供します。これは、精度調整、経年劣化オフセット、または温度補償に使用できます。分解能 = 0.477ppm これらのビットへの書き込みがない場合は出荷時の調整値が使われます。

OFFSET_LOW (0x21)

オフセット設定レジスタ・ロー

BIT	7	6	5	4	3	2	1	0
Field	COMPWORD[7:0]							
Reset	0x00							
Access Type	Write, Read							

ビットフィールド	ビット	説明
COMPWORD	7:0	補償ワード (2 の補数) は、補正パルスを加えることによって発振器出力周波数をデジタル的に調整するためのオプションを提供します。これは、精度調整、経年劣化オフセット、または温度補償に使用できます。分解能 = 0.477ppm これらのビットへの書き込みがない場合は出荷時の調整値が使われます。

TS0 SEC 1 128 (0x30)

BIT	7	6	5	4	3	2	1	0
Field	—	_1_2s	_1_4s	_1_8s	_1_16s	_1_32s	_1_64s	_1_128s
Reset	—	0b0	0b0	0b0	0b0	0b0	0b0	0b0
Access Type	—	Write, Read	Write, Read	Write, Read, Dual	Write, Read	Write, Read	Write, Read	Write, Read, Dual

ビットフィールド	ビット	説明
_1_2s	6	
_1_4s	5	
_1_8s	4	
_1_16s	3	
_1_32s	2	
_1_64s	1	
_1_128s	0	

TS0_SEC (0x31)

BIT	7	6	5	4	3	2	1	0
Field	–	SEC_10[2:0]			SEC[3:0]			
Reset	–	0b000			0x0			
Access Type	–	Write, Read, Dual			Write, Read, Dual			

ビットフィールド	ビット	説明
SEC_10	6:4	
SEC	3:0	

TS0_MIN (0x32)

BIT	7	6	5	4	3	2	1	0
Field	–	MIN_10[2:0]			MIN[3:0]			
Reset	–	0b000			0x0			
Access Type	–	Write, Read			Write, Read, Dual			

ビットフィールド	ビット	説明
MIN_10	6:4	
MIN	3:0	

TS0_HOUR (0x33)

BIT	7	6	5	4	3	2	1	0
Field	–	F_24_12	HR_20_AM_PM	HR_10	HOUR[3:0]			
Reset	–	0b0	0b0	0b0	0x0			
Access Type	–	Write, Read	Write, Read, Dual	Write, Read, Dual	Write, Read, Dual			

ビットフィールド	ビット	説明
F_24_12	6	
HR_20_AM_PM	5	
HR_10	4	
HOUR	3:0	

TS0 DATE (0x34)

BIT	7	6	5	4	3	2	1	0
Field	–	–	DATE_10[1:0]		DATE[3:0]			
Reset	–	–	0b00		0x0			
Access Type	–	–	Write, Read		Write, Read, Dual			

ビットフィールド	ビット	説明
DATE_10	5:4	
DATE	3:0	

TS0 MONTH (0x35)

BIT	7	6	5	4	3	2	1	0
Field	CENTURY	–	–	MONTH_10	MONTH[3:0]			
Reset	0b0	–	–	0b0	0x0			
Access Type	Write, Read	–	–	Write, Read	Write, Read, Dual			

ビットフィールド	ビット	説明
CENTURY	7	
MONTH_10	4	
MONTH	3:0	

TS0 YEAR (0x36)

BIT	7	6	5	4	3	2	1	0
Field	YEAR_10[3:0]				YEAR[3:0]			
Reset	0x0				0x0			
Access Type	Write, Read				Write, Read, Dual			

ビットフィールド	ビット	説明
YEAR_10	7:4	
YEAR	3:0	

TS0_FLAGS (0x37)

BIT	7	6	5	4	3	2	1	0
Field	–	–	–	–	VLOWF	VBATF	VCCF	DINF
Reset	–	–	–	–	0b0	0b0	0b0	0b0
Access Type	–	–	–	–	Write, Read	Write, Read	Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
VLOWF	3	このタイムスタンプが VLOW の検出によってトリガされたのかどうかを示します。	0x0: Not triggered by VLOW detection 0x1: Triggered by VLOW detection
VBATF	2	このタイムスタンプが VCC → VBAT の切替えによってトリガされたのかどうかを示します。	0x0: Not triggered by VCC → VBAT switch 0x1: Triggered by VCC → VBAT switch
VCCF	1	このタイムスタンプが VBAT → VCC の切替えによってトリガされたのかどうかを示します。	0x0: Not triggered by VBAT → VCC switch 0x1: Triggered by VBAT → VCC switch
DINF	0	このタイムスタンプが DIN の遷移によってトリガされたのかどうかを示します。	0x0: Not triggered by DIN 0x1: Triggered by DIN

TS1_SEC_1_128 (0x38)

BIT	7	6	5	4	3	2	1	0
Field	–	_1_2s	_1_4s	_1_8s	_1_16s	_1_32s	_1_64s	_1_128s
Reset	–	0b0	0b0	0b0	0b0	0b0	0b0	0b0
Access Type	–	Write, Read	Write, Read	Write, Read, Dual	Write, Read	Write, Read	Write, Read	Write, Read, Dual

ビットフィールド	ビット	説明
_1_2s	6	
_1_4s	5	
_1_8s	4	
_1_16s	3	
_1_32s	2	
_1_64s	1	
_1_128s	0	

TS1_SEC (0x39)

BIT	7	6	5	4	3	2	1	0
Field	—	SEC_10[2:0]			SEC[3:0]			
Reset	—	0b000			0x0			
Access Type	—	Write, Read, Dual			Write, Read, Dual			

ビットフィールド	ビット	説明
SEC_10	6:4	
SEC	3:0	

TS1_MIN (0x3A)

BIT	7	6	5	4	3	2	1	0
Field	—	MIN_10[2:0]			MIN[3:0]			
Reset	—	0b000			0x0			
Access Type	—	Write, Read			Write, Read, Dual			

ビットフィールド	ビット	説明
MIN_10	6:4	
MIN	3:0	

TS1 HOUR (0x3B)

BIT	7	6	5	4	3	2	1	0
Field	–	F_24_12	HR_20_AM_PM	HR_10	HOUR[3:0]			
Reset	–	0b0	0b0	0b0	0x0			
Access Type	–	Write, Read	Write, Read, Dual	Write, Read, Dual	Write, Read, Dual			

ビットフィールド	ビット	説明
F_24_12	6	
HR_20_AM_PM	5	
HR_10	4	
HOUR	3:0	

TS1 DATE (0x3C)

BIT	7	6	5	4	3	2	1	0
Field	–	–	DATE_10[1:0]		DATE[3:0]			
Reset	–	–	0b00		0x0			
Access Type	–	–	Write, Read		Write, Read, Dual			

ビットフィールド	ビット	説明
DATE_10	5:4	
DATE	3:0	

TS1 MONTH (0x3D)

BIT	7	6	5	4	3	2	1	0
Field	CENTURY	–	–	MONTH_10	MONTH[3:0]			
Reset	0b0	–	–	0b0	0x0			
Access Type	Write, Read	–	–	Write, Read	Write, Read, Dual			

ビットフィールド	ビット	説明
CENTURY	7	
MONTH_10	4	
MONTH	3:0	

TS1 YEAR (0x3E)

BIT	7	6	5	4	3	2	1	0
Field	YEAR_10[3:0]				YEAR[3:0]			
Reset	0x0				0x0			
Access Type	Write, Read				Write, Read, Dual			

ビットフィールド	ビット	説明
YEAR_10	7:4	
YEAR	3:0	

TS1 FLAGS (0x3F)

BIT	7	6	5	4	3	2	1	0
Field	–	–	–	–	VLOWF	VBATF	VCCF	DINF
Reset	–	–	–	–	0b0	0b0	0b0	0b0
Access Type	–	–	–	–	Write, Read	Write, Read	Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
VLOWF	3	このタイムスタンプが VLOW の検出によってトリガされたのかどうかを示します。	0x0: Not triggered by VLOW detection 0x1: Triggered by VLOW detection
VBATF	2	このタイムスタンプが VCC → VBAT の切替えによってトリガされたのかどうかを示します。	0x0: Not triggered by VCC → VBAT switch 0x1: Triggered by VCC → VBAT switch
VCCF	1	このタイムスタンプが VBAT → VCC の切替えによってトリガされたのかどうかを示します。	0x0: Not triggered by VBAT → VCC switch 0x1: Triggered by VBAT → VCC switch
DINF	0	このタイムスタンプが DIN の遷移によってトリガされたのかどうかを示します。	0x0: Not triggered by DIN 0x1: Triggered by DIN

TS2 SEC 1 128 (0x40)

BIT	7	6	5	4	3	2	1	0
Field	–	_1_2s	_1_4s	_1_8s	_1_16s	_1_32s	_1_64s	_1_128s
Reset	–	0b0	0b0	0b0	0b0	0b0	0b0	0b0
Access Type	–	Write, Read	Write, Read	Write, Read, Dual	Write, Read	Write, Read	Write, Read	Write, Read, Dual

ビットフィールド	ビット	説明
_1_2s	6	
_1_4s	5	
_1_8s	4	
_1_16s	3	
_1_32s	2	
_1_64s	1	
_1_128s	0	

TS2 SEC (0x41)

BIT	7	6	5	4	3	2	1	0
Field	–	SEC_10[2:0]			SEC[3:0]			
Reset	–	0b000			0x0			
Access Type	–	Write, Read, Dual			Write, Read, Dual			

ビットフィールド	ビット	説明
SEC_10	6:4	
SEC	3:0	

TS2 MIN (0x42)

BIT	7	6	5	4	3	2	1	0
Field	–	MIN_10[2:0]			MIN[3:0]			
Reset	–	0b000			0x0			
Access Type	–	Write, Read			Write, Read, Dual			

ビットフィールド	ビット	説明
MIN_10	6:4	
MIN	3:0	

TS2 HOUR (0x43)

BIT	7	6	5	4	3	2	1	0
Field	—	F_24_12	HR_20_AM_PM	HR_10	HOUR[3:0]			
Reset	—	0b0	0b0	0b0	0x0			
Access Type	—	Write, Read	Write, Read, Dual	Write, Read, Dual	Write, Read, Dual			

ビットフィールド	ビット	説明
F_24_12	6	
HR_20_AM_PM	5	
HR_10	4	
HOUR	3:0	

TS2 DATE (0x44)

BIT	7	6	5	4	3	2	1	0
Field	—	—	DATE_10[1:0]		DATE[3:0]			
Reset	—	—	0b00		0x0			
Access Type	—	—	Write, Read		Write, Read, Dual			

ビットフィールド	ビット	説明
DATE_10	5:4	
DATE	3:0	

TS2_MONTH (0x45)

BIT	7	6	5	4	3	2	1	0
Field	CENTURY	–	–	MONTH_10	MONTH[3:0]			
Reset	0b0	–	–	0b0	0x0			
Access Type	Write, Read	–	–	Write, Read	Write, Read, Dual			

ビットフィールド	ビット	説明
CENTURY	7	
MONTH_10	4	
MONTH	3:0	

TS2_YEAR (0x46)

BIT	7	6	5	4	3	2	1	0
Field	YEAR_10[3:0]				YEAR[3:0]			
Reset	0x0				0x0			
Access Type	Write, Read				Write, Read, Dual			

ビットフィールド	ビット	説明
YEAR_10	7:4	
YEAR	3:0	

TS2_FLAGS (0x47)

BIT	7	6	5	4	3	2	1	0
Field	–	–	–	–	VLOWF	VBATF	VCCF	DINF
Reset	–	–	–	–	0b0	0b0	0b0	0b0
Access Type	–	–	–	–	Write, Read	Write, Read	Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
VLOWF	3	このタイムスタンプが VLOW の検出によってトリガされたかどうかを示します。	0x0: Not triggered by VLOW detection 0x1: Triggered by VLOW detection
VBATF	2	このタイムスタンプが VCC → VBAT の切替えによってトリガされたかどうかを示します。	0x0: Not triggered by VCC → VBAT switch 0x1: Triggered by VCC → VBAT switch
VCCF	1	このタイムスタンプが VBAT → VCC の切替えによってトリガされたかどうかを示します。	0x0: Not triggered by VBAT → VCC switch 0x1: Triggered by VBAT → VCC switch
DINF	0	このタイムスタンプが DIN の遷移によってトリガされたかどうかを示します。	0x0: Not triggered by DIN 0x1: Triggered by DIN

TS3 SEC 1 128 (0x48)

BIT	7	6	5	4	3	2	1	0
Field	–	_1_2s	_1_4s	_1_8s	_1_16s	_1_32s	_1_64s	_1_128s
Reset	–	0b0	0b0	0b0	0b0	0b0	0b0	0b0
Access Type	–	Write, Read	Write, Read	Write, Read, Dual	Write, Read	Write, Read	Write, Read	Write, Read, Dual

ビットフィールド	ビット	説明
_1_2s	6	
_1_4s	5	
_1_8s	4	
_1_16s	3	
_1_32s	2	
_1_64s	1	
_1_128s	0	

TS3 SEC (0x49)

BIT	7	6	5	4	3	2	1	0
Field	–	SEC_10[2:0]			SEC[3:0]			
Reset	–	0b000			0x0			
Access Type	–	Write, Read, Dual			Write, Read, Dual			

ビットフィールド	ビット	説明
SEC_10	6:4	
SEC	3:0	

TS3_MIN (0x4A)

BIT	7	6	5	4	3	2	1	0
Field	–	MIN_10[2:0]			MIN[3:0]			
Reset	–	0b000			0x0			
Access Type	–	Write, Read			Write, Read, Dual			

ビットフィールド	ビット	説明
MIN_10	6:4	
MIN	3:0	

TS3_HOUR (0x4B)

BIT	7	6	5	4	3	2	1	0
Field	–	F_24_12	HR_20_AM_PM	HR_10	HOUR[3:0]			
Reset	–	0b0	0b0	0b0	0x0			
Access Type	–	Write, Read	Write, Read, Dual	Write, Read, Dual	Write, Read, Dual			

ビットフィールド	ビット	説明
F_24_12	6	
HR_20_AM_PM	5	
HR_10	4	
HOUR	3:0	

TS3_DATE (0x4C)

BIT	7	6	5	4	3	2	1	0
Field	–	–	DATE_10[1:0]		DATE[3:0]			
Reset	–	–	0b00		0x0			
Access Type	–	–	Write, Read		Write, Read, Dual			

ビットフィールド	ビット	説明
DATE_10	5:4	
DATE	3:0	

TS3_MONTH (0x4D)

BIT	7	6	5	4	3	2	1	0
Field	CENTURY	–	–	MONTH_10	MONTH[3:0]			
Reset	0b0	–	–	0b0	0x0			
Access Type	Write, Read	–	–	Write, Read	Write, Read, Dual			

ビットフィールド	ビット	説明
CENTURY	7	
MONTH_10	4	
MONTH	3:0	

TS3_YEAR (0x4E)

BIT	7	6	5	4	3	2	1	0
Field	YEAR_10[3:0]				YEAR[3:0]			
Reset	0x0				0x0			
Access Type	Write, Read				Write, Read, Dual			

ビットフィールド	ビット	説明
YEAR_10	7:4	
YEAR	3:0	

TS3_FLAGS (0x4F)

BIT	7	6	5	4	3	2	1	0
Field	–	–	–	–	VLOWF	VBATF	VCCF	DINF
Reset	–	–	–	–	0b0	0b0	0b0	0b0
Access Type	–	–	–	–	Write, Read	Write, Read	Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
VLOWF	3	このタイムスタンプが VLOW の検出によってトリガされたのかどうかを示します。	0x0: Not triggered by VLOW detection 0x1: Triggered by VLOW detection
VBATF	2	このタイムスタンプが VCC → VBAT の切替えによってトリガされたのかどうかを示します。	0x0: Not triggered by VCC → VBAT switch 0x1: Triggered by VCC → VBAT switch
VCCF	1	このタイムスタンプが VBAT → VCC の切替えによってトリガされたのかどうかを示します。	0x0: Not triggered by VBAT → VCC switch 0x1: Triggered by VBAT → VCC switch
DINF	0	このタイムスタンプが DIN の遷移によってトリガされたのかどうかを示します。	0x0: Not triggered by DIN 0x1: Triggered by DIN

オーダー情報

PART NUMBER	TEMP RANGE	PIN-PACKAGE
MAX31334EWC+	–40°C to +85°C	12-WLP
MAX31334EWC+T	–40°C to +85°C	12-WLP
MAX31334ETC+*	–40°C to +85°C	12-TDFN
MAX31334ETC+T*	–40°C to +85°C	12-TDFN

* 発売予定の製品 – 発売時期についてはお問い合わせください。

+は鉛 (Pb) フリー／ROHS 準拠のパッケージを表します。

T = テープ & リール

改訂履歴

版数	改訂日	説明	改訂ページ
0	8/22	市場投入のためのリリース	—

