



PMBus を備えた、10A、2MHz、2.7V~16V の 集積化降圧スイッチング・レギュレータ

MAX20810

概要

MAX20810 は、PMBus インターフェースを備えた全機能内蔵型の高効率・降圧 DC/DC スwitching・レギュレータです。2.7V~16V の入力電源で動作し、出力は 0.4V~5.8V の範囲で調整可能で、最大 10A の負荷電流を供給します。

Switching 周波数は、500kHz~2MHz の範囲で設定でき、サイズと性能に関して設計の最適化が可能になります。

MAX20810 は、内部補正機能付きの固定周波数・電流モード制御を利用しています。選択可能な高度変調方式 (AMS) を採用し、高速負荷過渡応答時の性能を向上させています。動作設定と設定可能な機能は、ピンストラップ抵抗を PGM_ピンとグラウンドの間に接続するか、PMBus コマンドを用いることで選択可能です。

この IC は、内蔵の 1.8V LDO 出力でゲート・ドライブ (V_{CC}) と内部回路 (AV_{DD}) に給電します。また、オプションの LDO 入力ピン (LDO_{IN}) もあり、2.5V~5.5V のバイアス入力電源から接続して、効率を最適化できます。

この IC は、正負の過電流保護、出力過電圧保護、過熱保護などの複数の保護機能を備えており、安定した設計を確保できます。

デバイスは、4.3mm × 6.55mm の FC2QFN パッケージで提供されます。-40°C~+125°C のジャンクション温度での動作に対応しています。MAX20810 は、MAX20815 および MAX20830 とのフットプリント互換性があります。

アプリケーション

- データ・センターの電源
- 通信機器
- ネットワーク機器
- サーバーおよびストレージ
- ポイントオブロード電圧レギュレータ

オーダー情報はデータシート末尾に記載されています。

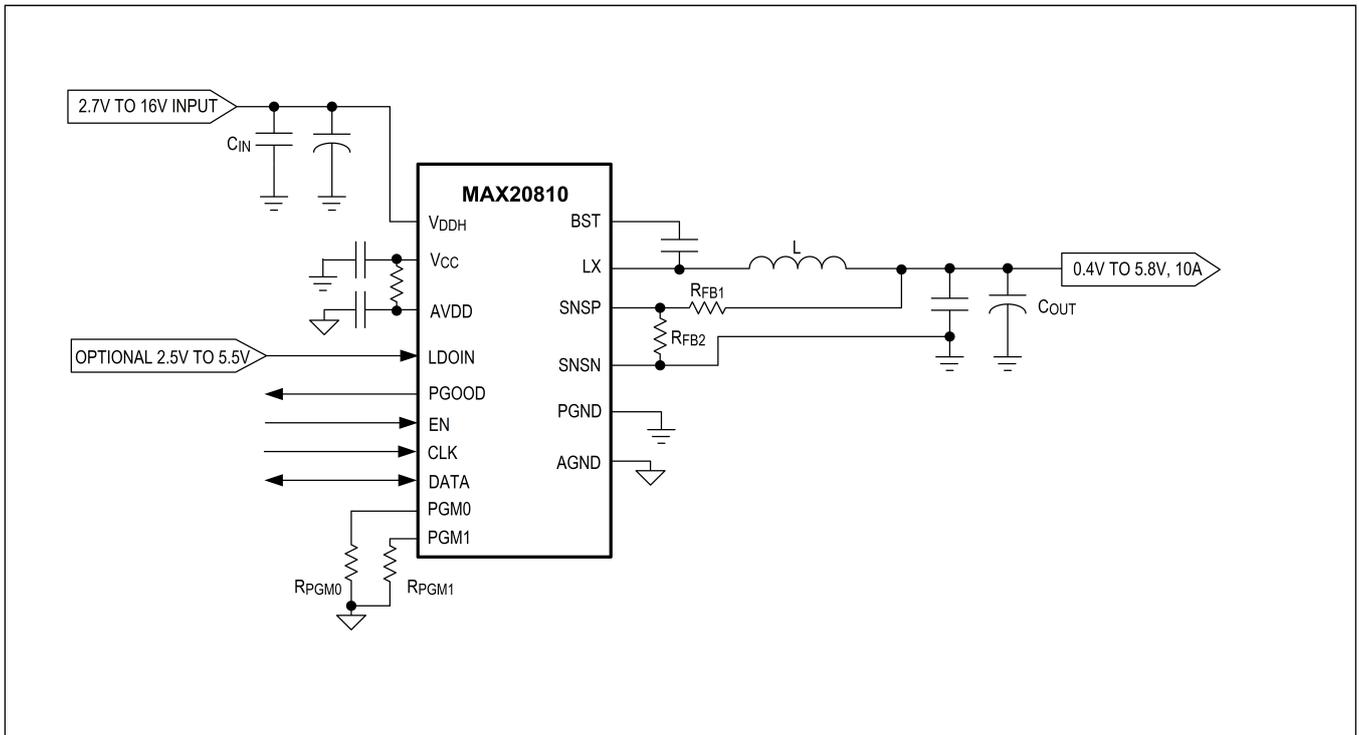
特長と利点

- 少ない部品数で高い出力密度を実現
 - 4.3mm × 6.55mm のコンパクトな 16 ピン FC2QFN パッケージ
 - 内部補償
 - バイアス生成用の LDO を内蔵した単電源動作
- 広い動作範囲
 - 入力電圧範囲：2.7V~16V
 - 出力電圧範囲：0.4V~5.8V
 - 設定可能な Switching 周波数：500kHz~2MHz
 - ジャンクション温度範囲：-40°C~+125°C
- 性能と効率を最適化
 - $V_{DDH} = 12V$ 、 $V_{OUT} = 1.8V$ でのピーク効率：93.8%
 - オプションの外部バイアス入力電源による高効率化
 - 負荷過渡応答を改善する AMS
 - 差動リモート検出
- PMBus インターフェース
 - リファレンス範囲が 0.4V~0.8V の適応性のある電圧スケーリング
 - 出力電流、出力電圧、入力電圧、ジャンクション温度の PMBus テレメトリ

DESCRIPTION	CURRENT RATING* (A)	INPUT VOLTAGE (V)	OUTPUT VOLTAGE (V)
Electrical Rating	10	2.7 to 16	0.4 to 5.8
Thermal Rating $T_A = 55^\circ\text{C}$, 200LFM air flow	10	12	3.3
Thermal Rating $T_A = 85^\circ\text{C}$, no air flow	10	12	1.8

*最大 $T_J = +125^\circ\text{C}$ 。特定の動作条件については、標準動作特性のセクションにある安全動作領域 (SOA) 曲線を参照してください。

簡略アプリケーション回路



絶対最大定格

V _{DDH} ~PGND (Note 1)	-0.3V~+19V	V _{CC} ~PGND	-0.3V~+2.5V
LX~PGND (DC)	-0.3V~+19V	AVDD~AGND.....	-0.3V~+2.5V
LX~PGND (AC) (Note 2)	-10V~+23V	LDOIN~AGND.....	-0.3V~+6V
V _{DDH} ~LX (DC) (Note 1).....	-0.3V~+19V	EN、PGOOD、CLK、DATA~SGND	-0.3V~+4V
V _{DDH} ~LX (AC) (Note 2)	-10V~+23V	SNSP、SNSN~AGND.....	-0.3V~AVDD+0.3V
BST~PGND (DC).....	-0.3V~+21.5V	PGM0、PGM1~AGND	-0.3V~AVDD+0.3V
BST~PGND (AC) (Note 2)	-7V~+25.5V	ピーク LX 電流	-25A~+33A
BST~LX	-0.3V~+2.5V	ジャンクション温度 (T _J)	+150°C
PGND~AGND	-0.3V~+0.3V	保存温度範囲	-65°C~+150°C
		ピーク・リフロー温度 (鉛フリー)	+260°C

Note 1 : 入力 HF コンデンサを V_{DDH} ピンから 40 ミル以内の距離に配置して、誘導電圧スパイクを絶対最大限度内に抑える必要があります。

Note 2 : AC は 25ns までに限定されています。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

パッケージ情報

16 FC2QFN

Package Code	F164A6F+2
Outline Number	21-100528
Land Pattern Number	90-100191
Thermal Resistance	
Junction-to-Ambient (θ_{JA})	48.5 °C/W
Junction-to-Case Thermal Resistance (θ_{JC})	10.7 °C/W
Junction-to-Ambient Thermal Resistance (θ_{JA}) on MAX20810EVKIT# (no heat sink, no airflow)	18.1 °C/W

最新のパッケージ外形図とランド・パターン（フットプリント）に関しては、www.maximintegrated.com/packages で確認してください。パッケージ・コードの「+」、「#」、「-」は RoHS 対応状況のみを示します。パッケージ図面は異なる末尾記号が示されている場合がありますが、図面は RoHS 状況に関わらず該当のパッケージについて図示しています。

パッケージの熱抵抗は、JEDEC 規格 JESD51-7 に記載の方法で 4 層基板を使用して求めたものです。パッケージの熱に対する考慮事項の詳細については、www.maxim-ic.com/thermal-tutorial を参照してください。

電气的特性

(標準アプリケーション回路を参照してください。特に指定のない限り、 $V_{DDH} = 12V$ 、 $V_{LDOIN} = 3.3V$ 、 $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ 。仕様は $T_A = +32^{\circ}C$ で出荷テストされています。動作温度範囲内の制限値は、設計と特性評価によって確保されています。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Supply						
Input Voltage Range	V_{DDH}		2.7		16	V
Input Supply Current	I_{VDDH}	$V_{LDOIN} = 3.3V$, EN = AGND		0.12		mA
		$V_{LDOIN} = AGND$, EN = AGND		6.5		
Linear Regulator Input Voltage	V_{LDOIN}		2.5		5.5	V
Linear Regulator Input Current	I_{LDOIN}	$V_{LDOIN} = 3.3V$, EN = AGND		6.4		mA
Internal LDO Regulated Output	V_{CC}		1.71	1.80	1.95	V
Linear Regulator Current Limit		$V_{LDOIN} = AGND$	85	170		mA
		$V_{LDOIN} = 3.3V$	100	230		
		$V_{CC} < 1.6V$		25		
AVDD Undervoltage Lockout	AVDD	Rising	1.65	1.67	1.70	V
AVDD Undervoltage Lockout Hysteresis				55		mV
VDDH Undervoltage Lockout		Rising	2.4	2.5	2.6	V
VDDH Undervoltage Lockout Hysteresis				100		mV
LDOIN Undervoltage Lockout	V_{LDOIN}	Rising	2.26	2.33	2.40	V
LDOIN Undervoltage Lockout Hysteresis				100		mV
Output Voltage Range and Accuracy						
Feedback Voltage Accuracy	$V_{SNSP} - V_{SNSN}$	$V_{REF} = 0.4V$ to $0.8V$	-1		+1	%
		$V_{REF} = 0.5V$, $T_A = T_J = 0^{\circ}C$ to $+85^{\circ}C$	-0.6		+0.6	
Positive Voltage Sense Leakage Current	I_{SNSP}		-1		1	μA
Negative Voltage Sense Input Range	V_{SNSN}		-100		+100	mV
Negative Voltage Sense Bias Current	I_{SNSN}			300	550	μA
Switching Frequency						
Switching Frequency	F_{SW}			500		kHz
				600		
				750		
				1000		
				1200		
				2000		
Switching Frequency Accuracy			-10		+10	%
Minimum Controllable On-Time		Inductor valley current $\leq 0A$ (Note 3)		36	50	ns
		Inductor valley current $> 0A$ (Note 3)		30	45	

(標準アプリケーション回路を参照してください。特に指定のない限り、 $V_{DDH} = 12V$ 、 $V_{LDOIN} = 3.3V$ 、 $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ 。仕様は $T_A = +32^{\circ}C$ で出荷テストされています。動作温度範囲内の制限値は、設計と特性評価によって確保されています。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Minimum Controllable Off-Time		(Note 3)		100	140	ns
Enable and Startup						
Initialization Time	t_{INIT}			800		μs
EN Threshold		Rising	0.9			V
		Falling			0.6	
EN Filtering Delay		Rising		250		μs
		Falling		2		
Soft-Startup Slew Rate		$V_{SNSP} - V_{SNSN}$		0.5		V/ms
Power Good and Fault Protections						
PGOOD Output Low		$I_{PGOOD} = 4mA$			0.4	V
Output Undervoltage (UV) Threshold		$V_{REF} = 0.5V$	-16	-13	-10	%
Output UV Deglitch Delay				2		μs
Output Overvoltage Protection (OVP) Threshold		$V_{REF} = 0.5V$	10	13	16	%
Output OVP Threshold Deglitch Delay				2		μs
Positive Overcurrent Protection (POCP) Threshold		Inductor peak current, POCP = 15A	13.5	15	16.5	A
		Inductor peak current, POCP = 13A	11.7	13.0	14.3	
		Inductor peak current, POCP = 11A	9.9	11.0	12.1	
		Inductor peak current, POCP = 9A	8.0	9.0	9.9	
POCP Deglitch Delay	t_{POCP}			40		ns
Fast Positive Overcurrent Protection (FPOCP) Threshold			17.1	19	21.6	A
Negative Overcurrent Protection (NOCP) Threshold to POCP Threshold Ratio				-79		%
NOCP Accuracy			-20		+20	%
BST UVLO Threshold	V_{BST}		1.48	1.56	1.64	V
BST UVLO Threshold Hysteresis				52		mV
Overtemperature Protection (OTP) Rising Threshold				155		$^{\circ}C$
OTP Accuracy				6		%
OTP Hysteresis				20		$^{\circ}C$
Hiccup Protection Time		OVP, POCP or NOCP		20		ms
DCM Operation Mode						
DCM Comparator Threshold to Enter DCM		POCP = 15A, Inductor Valley Current		-0.75		A
		POCP = 13A, Inductor Valley Current		-0.67		

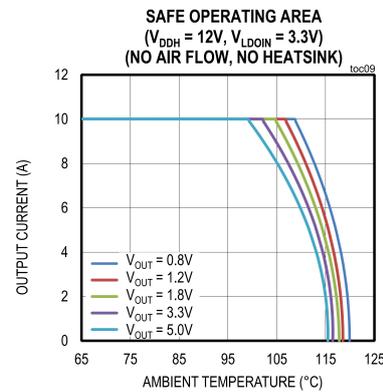
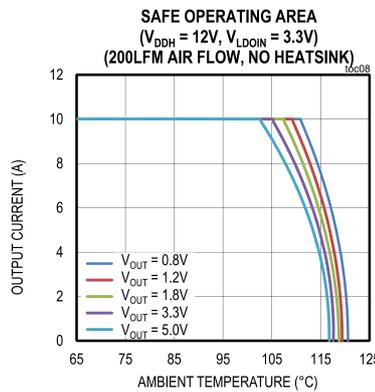
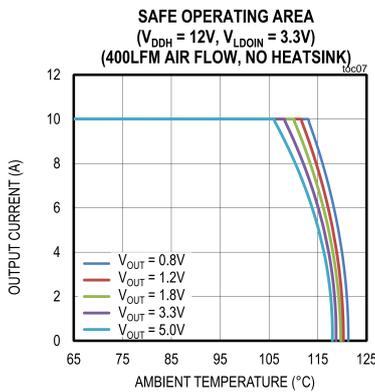
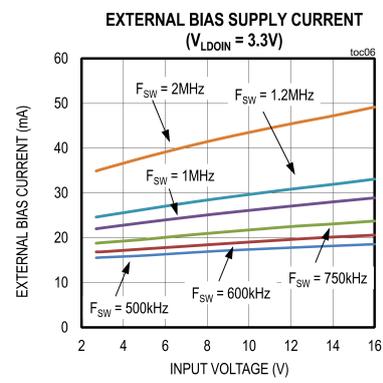
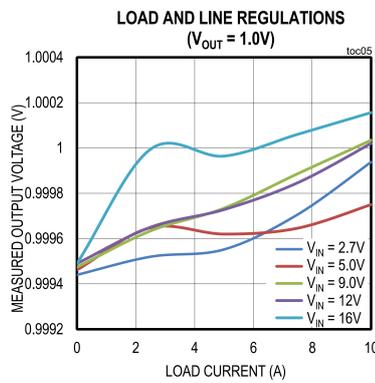
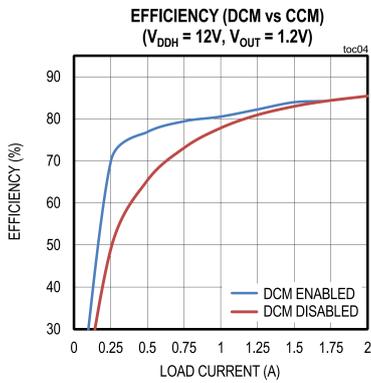
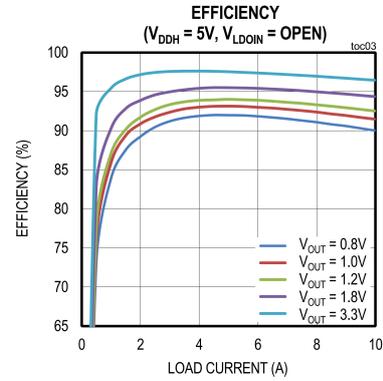
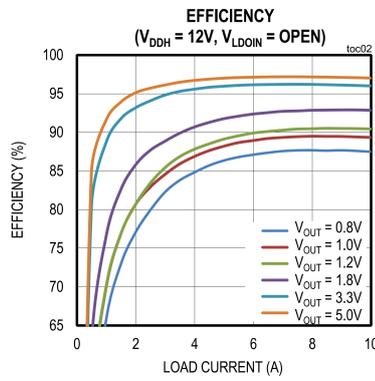
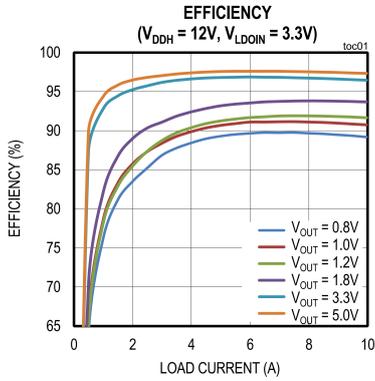
(標準アプリケーション回路を参照してください。特に指定のない限り、 $V_{DDH} = 12V$ 、 $V_{LDOIN} = 3.3V$ 、 $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ 。仕様は $T_A = +32^{\circ}C$ で出荷テストされています。動作温度範囲内の制限値は、設計と特性評価によって確保されています。)

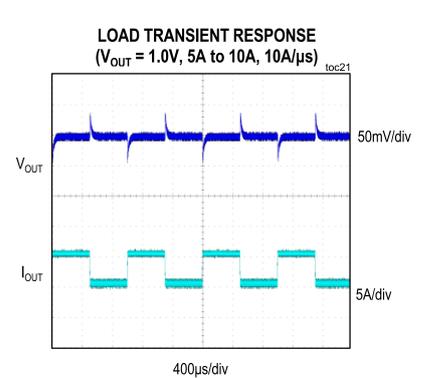
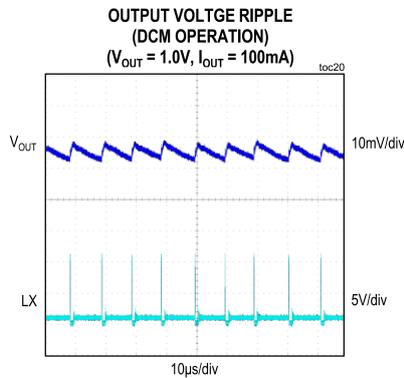
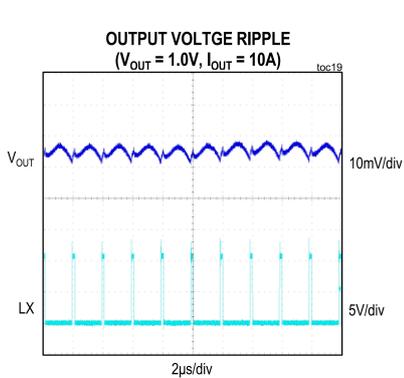
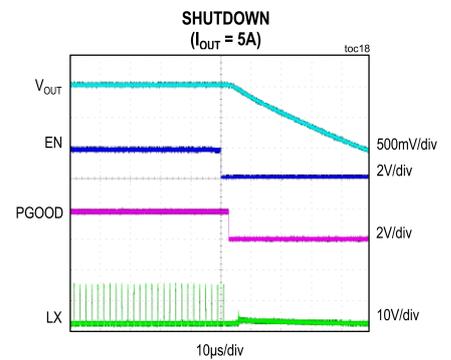
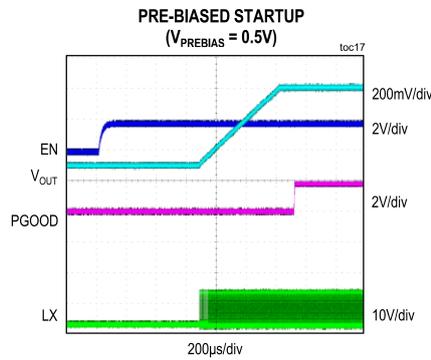
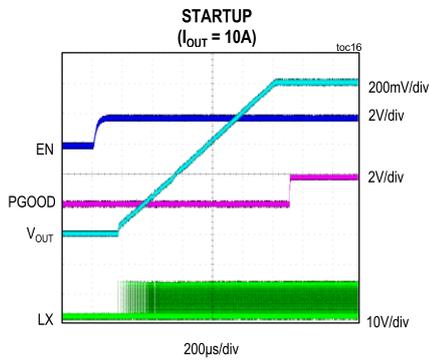
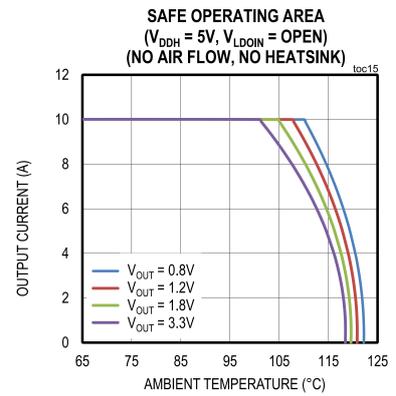
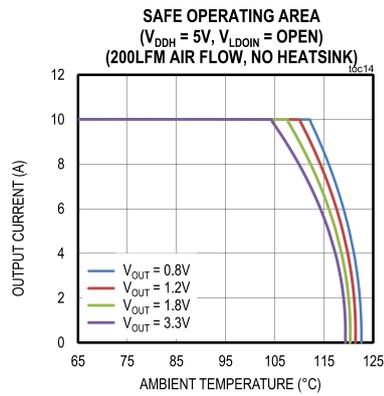
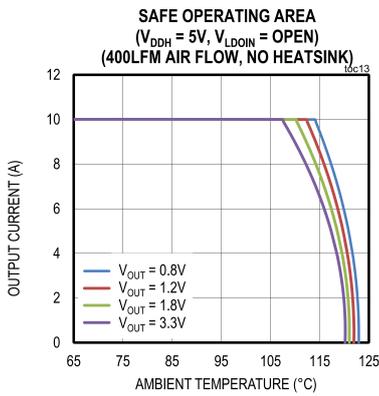
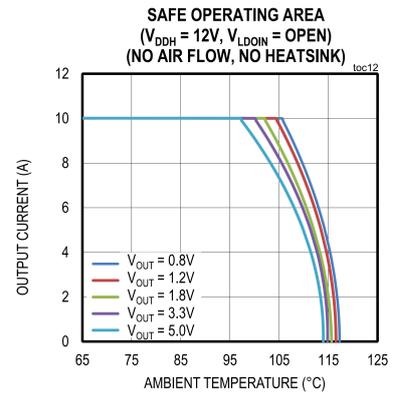
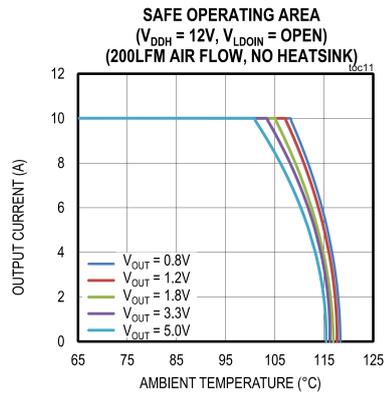
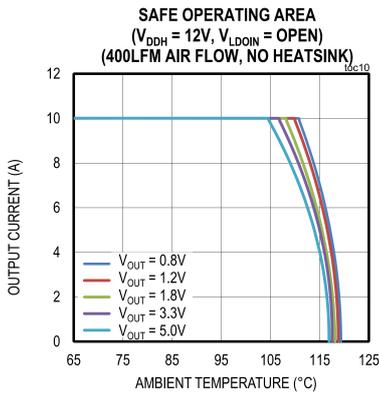
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
		POCP = 11A, Inductor Valley Current		-0.6		
		POCP = 9A, Inductor Valley Current		-0.45		
DCM Comparator Threshold to Exit DCM		Inductor Valley Current		0.07		A
PMBus Interface						
CLK, DATA Input Logic Low Voltage					0.8	V
CLK, DATA Input Logic High Voltage			1.45			V
CLK, DATA Input Leakage Current			-1		+1	μA
DATA Output Logic Low		Sinking 4mA			0.4	V
PMBus Operating Frequency	F _{CLK}				1000	kHz
PMBus Telemetry						
Reading Update Rate		READ_IOUT, READ_VOUT, and READ_VIN		1.47		ms
		READ_TEMPERATURE		2.86		
READ_IOUT Range			0		15	A
READ_IOUT Accuracy		$I_{OUT} = 0A$	-1		+1	A
		$0A < I_{OUT} < 15A$	-1.5		+1.5	
READ_VOUT Range			400		800	mV
READ_VOUT Accuracy			-1.5		+1.5	%
READ_VIN Range			2.3		16	V
READ_VIN Accuracy			-350		+350	mV
READ_TEMPERATURE Range			-40		150	$^{\circ}C$
READ_TEMPERATURE Accuracy				± 4		$^{\circ}C$
Programming Pins						
PGM_ Pin Resistor Range			0.095		115	k Ω
PGM_ Resistor Accuracy			-1		+1	%

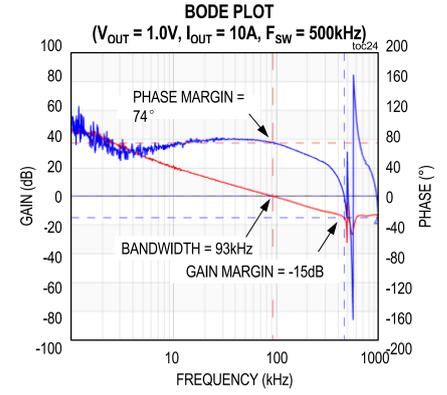
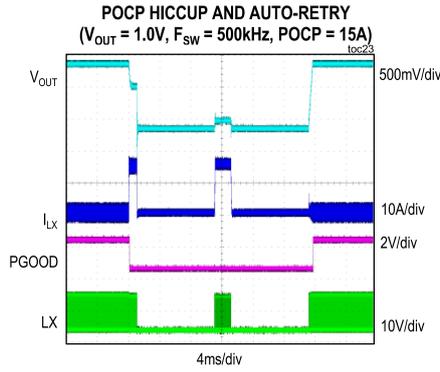
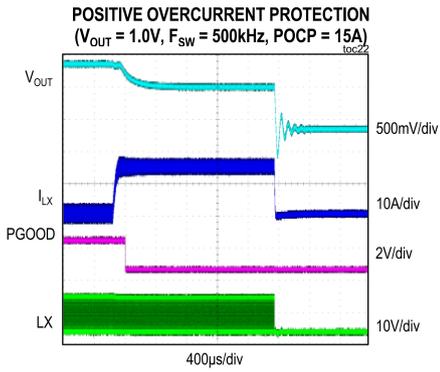
Note 3 : 設計により裏付けられています。

標準動作特性

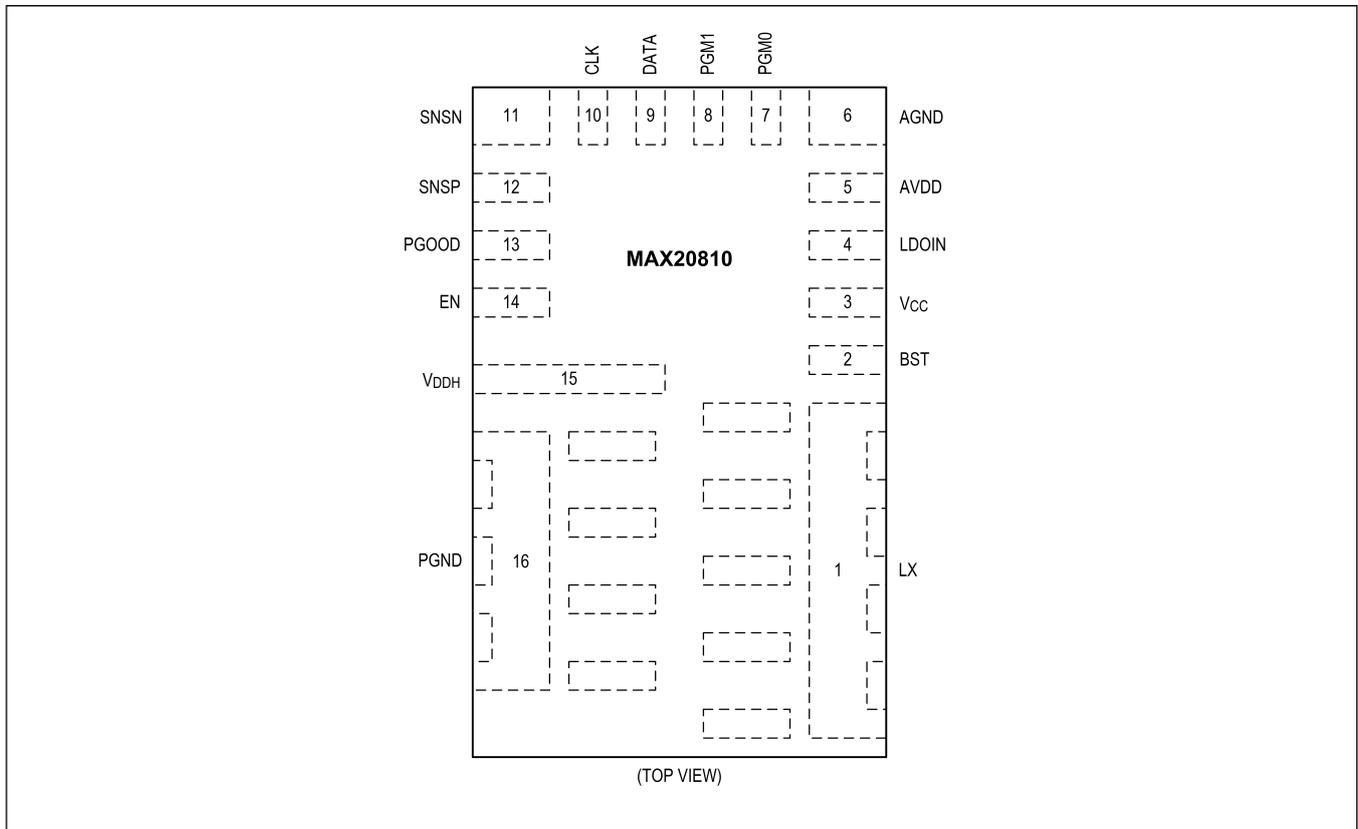
(標準アプリケーション回路を MAX20810EVKIT# でテスト。特に指定のない限り、 $V_{DDH} = 12V$ 、 $F_{SW} = 500kHz$ 、 $T_A = +25^\circ C$ 、インダクタ = PA5034.XXXHLT または $V_{OUT} > 2.5V$ の場合は PA4987.102HL。)







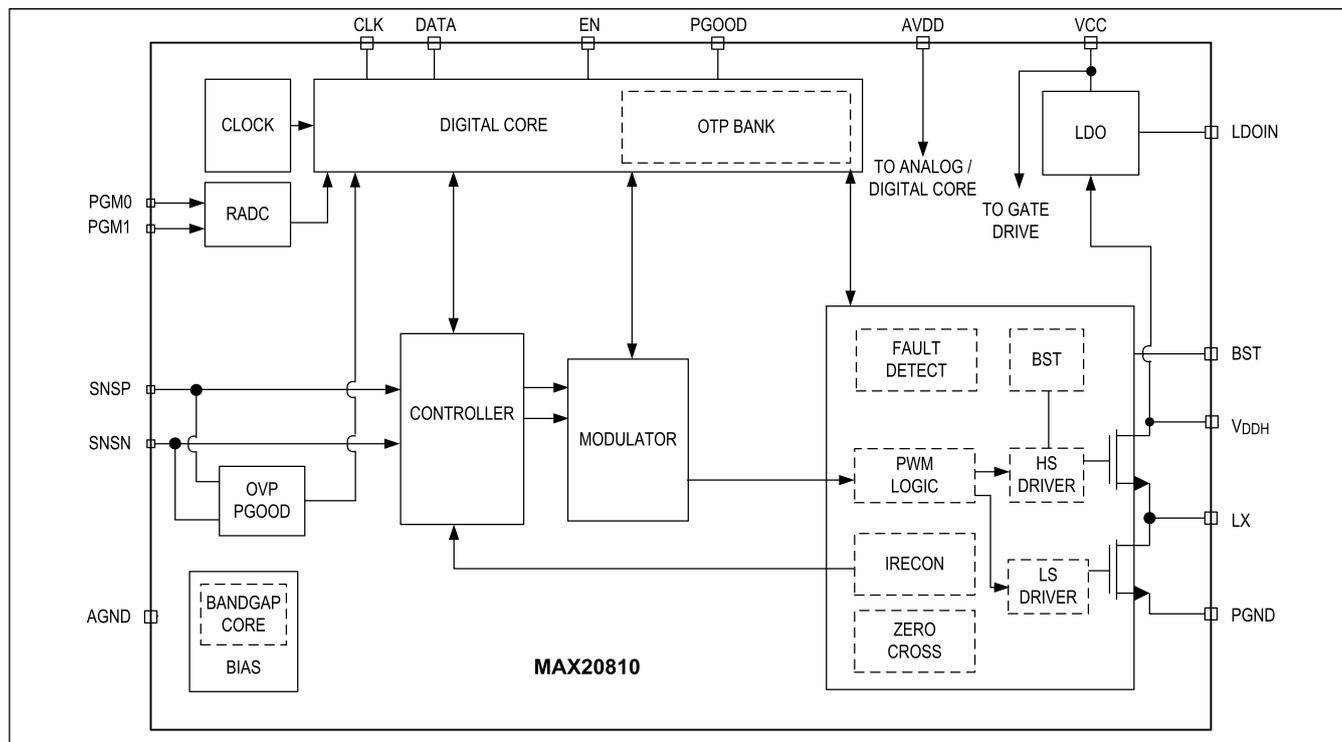
ピン配置



端子説明

ピン	名称	説明
1	LX	スイッチング・ノード。LX を出力インダクタに直接接続します。
2	BST	ブートストラップ・ピン。BST と LX の間に 0.47 μ F のセラミック・コンデンサを接続します。
3	V _{CC}	内部 1.8V LDO 出力。V _{CC} と PGND の間に 4.7 μ F 以上のセラミック・コンデンサを接続します。
4	LDOIN	オプションの 2.5V~5.5V LDO 入力電源。このピンは、使用しない場合、フローティング状態にします。
5	AVDD	アナログ回路用の 1.8V 電源。AVDD と V _{CC} の間に 2.2 Ω ~4.7 Ω の抵抗を接続します。 AVDD と AGND の間には 1 μ F 以上のセラミック・コンデンサを接続します。
6	AGND	アナログ・グラウンド。
7	PGM0	プログラム入力。プログラミング抵抗を介して、このピンをグラウンドに接続します。
8	PGM1	プログラム入力。プログラミング抵抗を介して、このピンをグラウンドに接続します。
9	DATA	PMBus データ
10	CLK	PMBus クロック
11	SNSN	出力電圧リモート検出の負側入力。
12	SNSP	出力電圧リモート検出の正側入力ピン。SNSP は負荷の出力電圧に接続します。抵抗分圧器を出力と SNSP の間に接続して、出力をリファレンス電圧以上にレギュレートできます。
13	PGOOD	オーブンドレインのパワーグッド出力。
14	EN	出力イネーブル。
15	V _{DDH}	レギュレータの入力電源。
16	PGND	電源グラウンド。

ブロック図



詳細

制御アーキテクチャ

固定周波数ピーク電流モード制御ループ

MAX20810 の制御ループは、固定周波数ピーク電流モード制御アーキテクチャに基づいています。図 1 に、制御アーキテクチャの簡略図を示します。このループには、誤差アンプ段、内部電圧ループ補償ネットワーク、電流検出、内部勾配補償、PWM 信号を生成してハイサイドおよびローサイド MOSFET を駆動する PWM 変調器が含まれます。このデバイスのデフォルトのリファレンス電圧 (V_{REF}) は 0.5V です。リファレンス電圧は、PMBus の $V_{OUT_COMMAND}$ を用いて、0.4V から 0.8V の範囲を 1.95mV の分解能で調整できます (UG7185 : MAX20830/MAX20815/MAX20810 PMBus コマンド・セット・ユーザー・ガイドを参照)。 V_{REF} と出力電圧検出値との差は、最初の誤差アンプによって増幅されます。その出力電圧 (V_{ERR}) は、電圧ループ補償ネットワークの入力として使用されます。補償ネットワークの出力 (V_{COMP}) は、電流検出信号 (V_{ISENSE}) や勾配補償 (V_{RAMP}) と共に、PWM コンパレータに供給されます。PWM コンパレータの出力は PWM 変調器の入力になります。ハイサイド MOSFET のオンは内部クロックに合わせて行われます。AMS が有効の場合、そのクロックは、固定周波数クロックまたは位相シフト・クロックのいずれかになります。

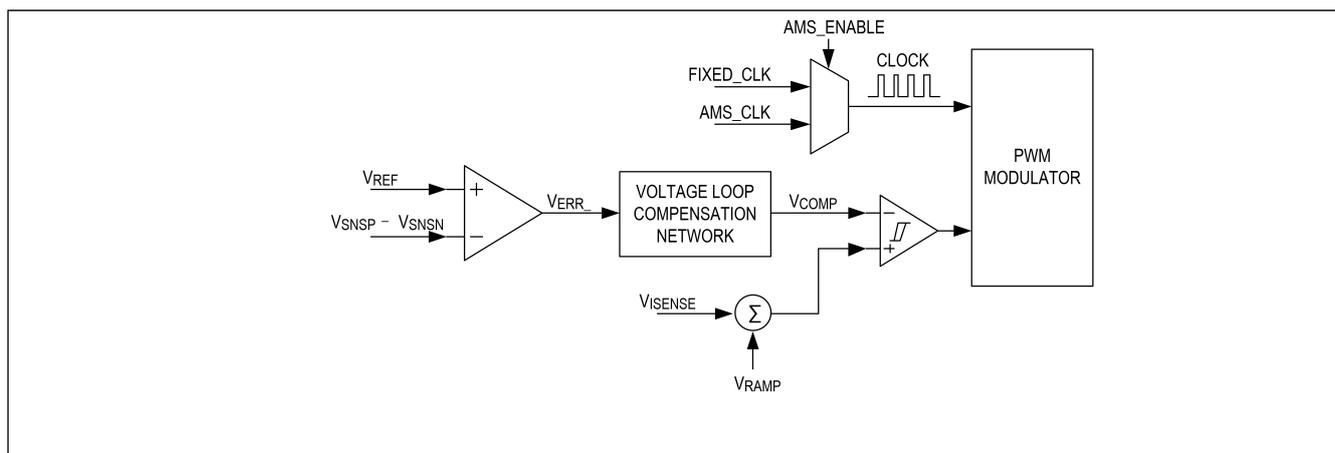


図 1. 簡略制御アーキテクチャ

高度変調方式 (AMS)

MAX20810 は、選択可能な AMS を備えており、過渡応答を改善できます。AMS は、一般的な固定周波数 PWM 方式よりも大きな利点が得られます。AMS 機能を有効にすると、立上がりエッジと立下がりエッジの両方で変調が可能になり、その結果、大きな負荷過渡応答時にスイッチング周波数が一時的に増加または減少します。図 2 に、本デバイスで AMS が有効の場合に、従来の立下がりエッジ変調に立上がりエッジを含める方式を示します。この変調方式により、最小限の遅延でオン/オフの切り替えが可能になります。全インダクタ電流が非常に急速に増加するため、負荷要求が満たされ、出力コンデンサから引き出される電流は減少します。AMS が有効の場合、システムのクローズドループ帯域幅は、位相マージンを犠牲にせずに拡張できます。その結果、出力容量を最小限に抑えることができます。

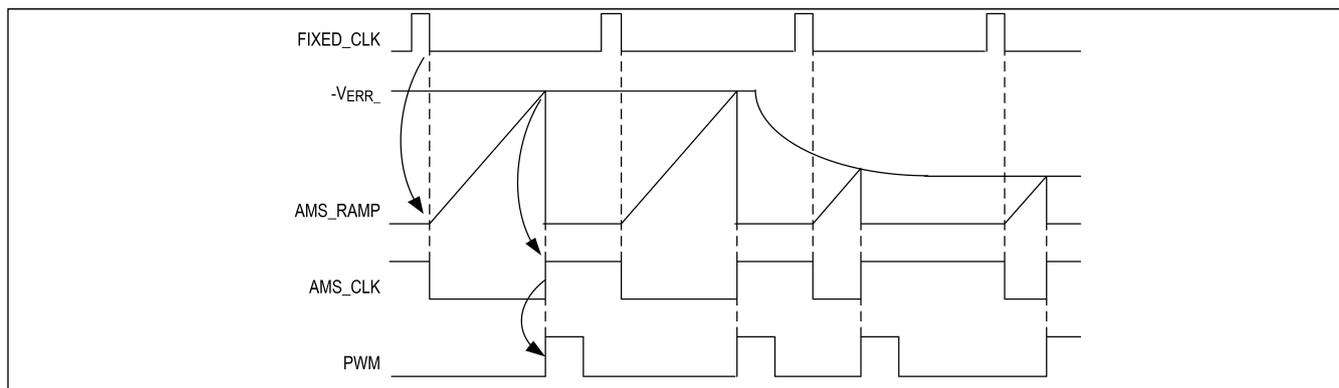


図 2. AMS の動作

不連続電流モード (DCM) の動作

不連続電流モード (DCM) 動作は、軽負荷時の効率を向上するためのオプション機能です。このデバイスには、CCM で動作中にインダクタのバレー電流を監視するための、DCM 電流検出コンパレータがあります。軽負荷時にインダクタのバレー電流が 48 サイクル連続して DCM コンパレータスレッシュホールドを下回る場合、本デバイスはシームレスに DCM に遷移します。DCM に遷移すると、負荷の減少につれてスイッチング周波数が減少します。インダクタのバレー電流が 0A より高くなると直ちに、デバイスは CCM 動作に戻ります。

MAX20810 では DCM はデフォルトで無効ですが、PMBus コマンドで有効にできます (UG7185 : MAX20830/MAX20815/MAX20810 PMBus コマンド・セット・ユーザー・ガイドを参照)。

内蔵リニア電圧レギュレータ

本デバイスには、1.8V リニア電圧レギュレータ (LDO) が内蔵されています。V_{CC} の 1.8V LDO 出力電圧は、デフォルトで V_{DDH} ピンから得られます。効率を向上させるために、オプションの 2.5V~5.5V のバイアス入力電源を LDOIN ピンに印加して、V_{CC} の 1.8V 電圧が LDOIN ピンから変換されるようにすることもできます。オプションの LDOIN バイアス入力電源は、動作に影響を与えることなく、レギュレーション中にいつでも印加や切り離しができます。

V_{CC} ピンの 1.8V 電圧は、MOSFET ドライバに電流を供給します。V_{CC} と PGND の間には必ず、4.7μF 以上のデカップリング・コンデンサを接続する必要があります。このデバイスの AVDD ピンには、デバイスの内部アナログ回路に給電するための 1.8V 電源も必要です。AVDD と V_{CC} の間には必ず、2.2Ω~4.7Ω の抵抗を接続する必要があります。AVDD と AGND の間には必ず、1μF 以上のデカップリング・コンデンサを使用する必要があります。

起動とシャットダウン

図 3 に、起動とシャットダウンのタイミングを示します。AVDD ピン電圧が立上がり UVLO スレッシュホールドを超えると、デバイスは初期化手順を実行します。PGM_ ピンの構成設定値が読み出されます。初期化が完了すると、デバイスは V_{DDH} UVLO および EN ステータスを検出します。両方が立上がりスレッシュホールドを超えると、ソフトスタートが開始され、スイッチングがイネーブルになります。イネーブルになった出力の出力電圧が上昇し始めます。ソフトスタートの立上がり時間は 1ms です。フォルトがない場合、ソフトスタート時の上昇が完了した後に、オープンドレイン PGOOD_ ピンは、ローに保持された状態から解放されます。このデバイスは、出力にプリバイアスを印加した状態でのスムーズな起動をサポートします。

動作中に、V_{DDH} UVLO または EN のいずれかがそのスレッシュホールドを下回る場合、スイッチングは直ちに停止します。出力電圧は負荷電流により放電されます。

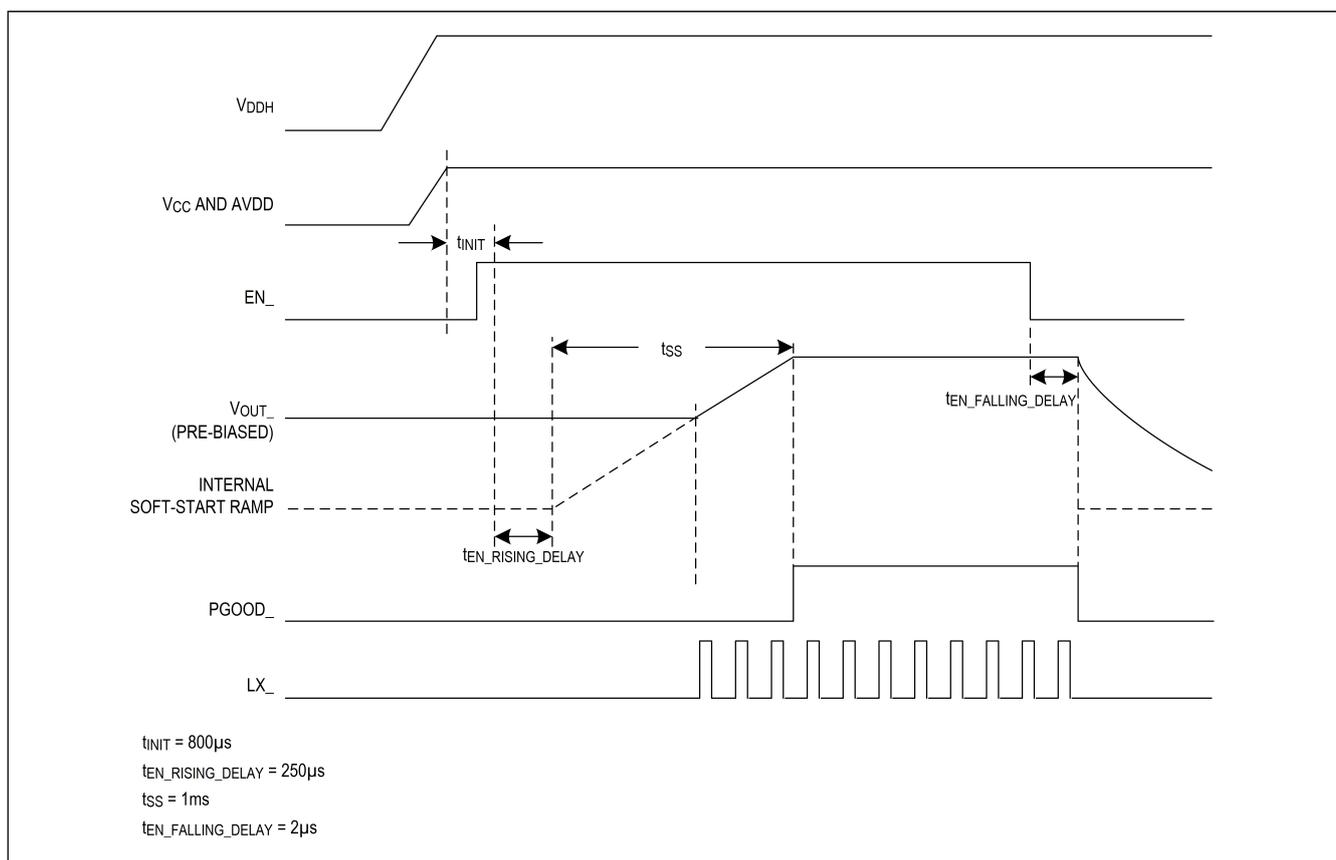


図 3. 起動とシャットダウンのタイミング

フォルトの処理

入力低電圧ロックアウト (V_{DDH} UVLO)

MAX20810 は、内部で V_{DDH} 電圧レベルを監視します。入力電源電圧が UVLO スレッショルドを下回ると、本デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。UVLO ステータスがクリアされる場合、デバイスは 20ms 後に再起動します。起動シーケンスについては、[起動とシャットダウン](#)のセクションを参照してください。

出力過電圧保護 (OVP)

ソフトスタート時の上昇が完了すると、出力過電圧に備えて V_{SNSP} - V_{SNSN} のフィードバック電圧がモニタされます。フィードバック電圧が、OVP デグリッチ・フィルタリング遅延時間を過ぎて OVP スレッショルドを上回る場合、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。OVP ステータスがクリアされる場合、本デバイスは 20ms 後に再起動します。

正の過電流保護 (POCP)

このデバイスのピーク電流モード制御アーキテクチャは、固有の電流制限および短絡保護の機能を備えています。インダクタ電流は、スイッチング中に連続的にモニタされます。インダクタのピーク電流は、サイクルごとの制限値です。各スイッチング・サイクルにおいて、インダクタ電流検出値が POCP スレッショルドを超えると、デバイスは、ハイサイド MOSFET をオフにし、ローサイド MOSFET をオンにして、インダクタ電流を出力電圧によって放電できるようにします。アップダウン・カウンタは、各スイッチング・サイクルの連続する POCP イベントの回数の累積に用いられます。このカウンタが 1024 を超えると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。POCP はヒカップ保護であり、デバイスは 20ms 後に再起動します。

MAX20810 には 4 つの POCP スレッショルド (15A、13A、11A、9A) があり、PGM0 ピンで選択できます ([ピンストラップのプログラマビリティ](#)のセクションを参照)。POCP のデグリッチ遅延のため、特定のアプリケーションの使用例では、実際の POCP スレッショルドはより高くなるはずですが ([出力インダクタの選択](#)のセクションを参照)。

負の過電流保護 (NOCP)

本デバイスには、インダクタのバレー電流に対する負の過電流保護機能もあります。NOCP スレッショルドは POCP スレッショルドの -79% です。各スイッチング・サイクルにおいて、インダクタ電流検出値が NOCP スレッショルドを超えると、デバイスは、ローサイド MOSFET をオフにし、ハイサイド MOSFET を 180ns の固定時間、オンにして、インダクタ電流を入力電圧によって放電できるようにします。POCP と同様に、アップダウン・カウンタを用いて、連続する NOCP イベントの回数を累積します。このカウンタが 1024 を超えると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。NOCP はヒカップ保護であり、本デバイスは 20ms 後に再起動します。

過熱保護 (OTP)

過熱保護のスレッショルドは 155°C で、ヒステリシスは 20°C です。動作中にジャンクション温度が OTP スレッショルドに達すると、本デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。OTP ステータスがクリアされる場合、本デバイスは 20ms 後に再起動します。

ピンストラップのプログラマビリティ

MAX20810 には 2 つのプログラム・ピン (PGM0 と PGM1) があり、このデバイスの主要な構成の一部を設定します。PGM_値は、起動の初期化中に読み出されます。PGM0 と PGM1 には、それぞれ 32 個の検出レベルがあります。PGM_ピンと AGND の間にピンストラップ抵抗を 1 個接続することで、32 個のコードの中から 1 つを選択します。PGM0 は、POCP レベルと PMBus アドレスの選択に使用されます。PGM1 は、スイッチング周波数と、表 3 で定義されている事前定義済みシナリオの選択に使用されます。

表 1. PGM0、POCP および PMBus アドレスの選択

PGM0 CODES	R _{PGM0} (Ω)	POCP (A)	PMBus ADDRESS
0	95.3	15	0x38h
1	200		0x39h
2	309		0x3Ah
3	422		0x3Bh
4	536		0x3Ch
5	649		0x3Dh
6	768		0x3Eh
7	909		0x3Fh
8	1050	13	0x38h
9	1210		0x39h
10	1400		0x3Ah
11	1620		0x3Bh
12	1870		0x3Ch
13	2150		0x3Dh
14	2490		0x3Eh
15	2870		0x3Fh
16	3740	11	0x38h
17	8060		0x39h
18	12400		0x3Ah
19	16900		0x3Bh
20	21500		0x3Ch
21	26100		0x3Dh
22	30900		0x3Eh
23	36500		0x3Fh
24	42200	9	0x38h
25	48700		0x39h
26	56200		0x3Ah
27	64900		0x3Bh
28	75000		0x3Ch
29	86600		0x3Dh
30	100000		0x3Eh
31	115000		0x3Fh

表 2. PGM1 スwitching 周波数およびシナリオの選択

PGM1 CODES	R _{PGM1} (Ω)	SWITCHING FREQUENCY (kHz)	SCENARIO #
0	95.3	500	A
1	200		B
2	309		C
3	422		D
4	536		E
5	649		F
6	768	600	A
7	909		B
8	1050		C
9	1210		D
10	1400		E
11	1620		F
12	1870	750	A
13	2150		B
14	2490		C
15	2870		D
16	3740		E
17	8060		F
18	12400	1000	A
19	16900		B
20	21500		C
21	26100		D
22	30900		E
23	36500		F
24	42200	1200	A
25	48700		B
26	56200		C
27	64900		D
28	75000		E
29	86600		F
30	100000	2000	A
31	115000		B

MAX20810 には、表 3 に概要を示す 6 つの事前定義済みシナリオがあります。これらは、PGM1 ピンと AGND の間に接続されたピンストラップ抵抗 1 個により選択できます。電圧ループ・ゲイン抵抗 (R_{VGA}) を選択して、制御ループのパフォーマンスを最適化する方法については、電圧ループ・ゲインのセクションを参照してください。各シナリオについて、AMS オプションの選択もできます。

表 3. 事前定義済みシナリオ

SCENARIO #	R _{VGA} (kΩ)	AMS OPTION
A	15.7	Disabled
B	22.7	Disabled
C	22.7	Enabled
D	26.8	Enabled
E	31.3	Enabled
F	44.8	Enabled

PMBus インターフェース

PMBus は、電力変換デバイスとの通信手段を定義する業界標準です。これは、業界標準の SMBus シリアル・インターフェースと PMBus コマンド言語で構成されています。MAX20810 は、ホスト（マスタ）デバイスと通信するための PMBus インターフェースをサポートしています。本デバイスの PMBus アドレスは、PGM0 ピンと AGND の間に接続されたピンストラップ抵抗 1 個により選択されます（[ピンストラップのプログラマビリティ](#)のセクションを参照）。表 4 に、サポートされている PMBus コマンドを示します。詳細な PMBus コマンド定義とアプリケーション・ノートについては、UG7185：MAX20830/MAX20815/MAX20810 PMBus コマンド・セット・ユーザー・ガイドを参照してください。

表 4. サポートされている PMBus コマンド

COMMAND CODE	COMMAND NAME	DESCRIPTION	TYPE	DATA FORMAT	FACTORY VALUE
0x01	OPERATION	Output enable/disable	R/W Byte	Bit field	0x80
0x02	ON_OFF_CONFIG	EN pin and PMBus operation command setting	R/W Byte	Bit field	0x1F
0x03	CLEAR_FAULTS	Clear any fault bits that have been set	Send Byte		N/A
0x10	WRITE_PROTECT	Level of protection provided by the device against accidental changes	R/W Byte	Bit field	0x20
0x19	CAPABILITY	Summary of PMBus optional communication protocols supported by this device	R Byte	Bit field	0xA0
0x20	VOUT_MODE	Output voltage data format and mantissa exponent	R Byte	Bit field	0x17
0x21	VOUT_COMMAND	Reference voltage setpoint	R/W Word	ULINEAR16	0x0100
0x24	VOUT_MAX	Upper limit of reference voltage setpoint	R/W Word	ULINEAR16	0x019A
0x78	STATUS_BYTE	One byte summary of the unit's fault condition	R Byte	Bit field	N/A
0x79	STATUS_WORD	Two bytes summary of the unit's fault condition	R Word	Bit field	N/A
0x7A	STATUS_VOUT	Output voltage fault and warning status	R Byte	Bit field	N/A
0x7B	STATUS_IOUT	Output current fault and warning status	R Byte	Bit field	N/A
0x7C	STATUS_INPUT	Input voltage fault and warning status	R Byte	Bit field	N/A
0x7D	STATUS_TEMPERATURE	IC junction temperature fault and warning status	R Byte	Bit field	N/A
0x7E	STATUS_CML	Communication fault and warning status	R Byte	Bit field	N/A
0x80	STATUS_MFR_SPECIFIC	Manufacture specific fault and warning status	R Byte	Bit field	N/A
0x88	READ_VIN	Input voltage telemetry	R Word	LINEAR11	N/A
0x8B	READ_VOUT	Feedback voltage telemetry	R Word	ULINEAR16	N/A
0x8C	READ_IOUT	Output current telemetry	R Word	LINEAR11	N/A
0x8D	READ_TEMPERATURE_1	IC junction temperature telemetry	R Word	LINEAR11	N/A
0xAD	IC_DEVICE_ID	Device root part number	R Block	ASCII	"MAX20810"
0xAE	IC_DEVICE_REV	Device revision code	R Block	ASCII	N/A
0xD0	MFR_PINSTRAP	Manufacture specific device operating configurations	R/W Byte	Bit field	N/A
0xD1	MFR_SCENARIO_0	Manufacture specific device operating configurations	R/W Byte	Bit field	N/A
0xD2	MFR_SCENARIO_1	Manufacture specific device operating configurations	R/W Byte	Bit field	N/A
0xD3	MFR_SCENARIO_2	Manufacture specific device operating configurations	R/W Byte	Bit field	N/A

リファレンス設計手順

出力電圧の検出

MAX20810 のデフォルトのリファレンス電圧は 0.5V です。リファレンス電圧は、PMBus VOUT_COMMAND で、0.4V から 0.8V まで 1.95mV の分解能で調整できます (UG7185: MAX20830/MAX20815/MAX20810 PMBus コマンド・セット・ユーザー・ガイドを参照)。目的の出力電圧が V_{REF} より高い場合、抵抗分圧器 R_{FB1} および R_{FB2} を用いて、出力電圧を検出する必要があります (標準アプリケーション回路を参照)。 R_{FB2} の値は $5k\Omega$ 以下にすることを推奨します。抵抗分圧比は次の式で求められます。

$$V_{OUT} = V_{REF} \times \left(1 + \frac{R_{FB1}}{R_{FB2}} \right)$$

ここで、

V_{OUT} = 出力電圧

V_{REF} = リファレンス電圧

R_{FB1} = 上部分圧器抵抗

R_{FB2} = 下部分圧器抵抗

スイッチング周波数の選択

MAX20810 では、スイッチング周波数を 500kHz~2MHz の広い範囲から選択できます。スイッチング周波数の選択は、様々なアプリケーションに対して最適化できます。ソリューション・サイズを優先するアプリケーションには、出力 LC フィルタの値とサイズを小さくできるように、より高いスイッチング周波数を推奨します。スイッチング損失の低減のため効率と放熱を優先するアプリケーションには、より低いスイッチング周波数を推奨します。周波数は、制御可能な最小オン時間と制御可能な最小オフ時間に違反しないように選択する必要があります。推奨最大スイッチング周波数は、次の式で計算します。

$$f_{SWMAX} = \text{MIN} \left\{ \frac{V_{OUT}}{t_{ONMIN} \times V_{DDHMAX}}, \frac{V_{DDHMIN} - V_{OUT}}{t_{OFFMIN} \times V_{DDHMIN}} \right\}$$

ここで、

f_{SWMAX} = 選択可能な最大スイッチング周波数

V_{DDHMAX} = 最大入力電圧

V_{DDHMIN} = 最小入力電圧

t_{ONMIN} = 制御可能な最小オン時間

t_{OFFMIN} = 制御可能な最小オフ時間

MAX20810 は、オン時間中に電流ループに勾配補償を適用する機能を内蔵しており、安定性を確保し、ノイズ耐性を向上します。勾配補償が電流ループを飽和させないようにするには、最大オン時間を次の式により制限する必要があります。

$$T_{ONMAX} = \frac{5pF \left[800mV \times \left(I_{OUTMAX} + \frac{I_{RIPPLE}}{2} \right) \times \frac{1.6\Omega}{62.5} \right]}{1.89\mu A}$$

ここで、

T_{ONMAX} = ハイサイド MOSFET の最大オン時間

I_{OUTMAX} = 最大負荷電流

I_{RIPPLE} = インダクタ電流リップルのピーク to ピーク値

推奨最小スイッチング周波数は、次の式で計算します。

$$f_{\text{SWMIN}} = \frac{V_{\text{OUT}}}{T_{\text{ONMAX}} \times V_{\text{DDHMIN}}}$$

ここで、

f_{SWMIN} = 選択可能な最小スイッチング周波数

システム・ノイズの注入により、定常状態の動作であっても、通常、LX の立上がりエッジと立下がりエッジには、ランダムなジッタ・ノイズが発生します。スイッチング周波数 (f_{sw}) を選択する場合は、ジッタを考慮に入れ、 f_{SWMIN} より高く、 f_{SWMAX} より低くする必要があります。LX ジッタを改善するには、より小さいインダクタ値を用いて、電圧ループ・ゲインを低くし、ノイズ感度を最小限に抑えることを推奨します。

出力インダクタの選択

出力インダクタは、電圧レギュレータの全体的なサイズ、コスト、効率に重要な影響を及ぼします。インダクタは通常、システム内では比較的大きな部品の 1 つであるため、最小インダクタ値は、スペースに制約のあるアプリケーションでは特に重要です。インダクタ値を小さくすると、過渡応答も速くなり、過渡耐性の維持に必要な出力容量の値が減少します。通常、出力インダクタの選択では、最適な性能を発揮するために、インダクタ電流リップルが最大負荷電流の 20%~40% になるようにします。電流ループ・ノイズ耐性を向上するには、インダクタ電流リップルを 2A 以上にすることを推奨します。インダクタ値は、次の式で計算します。

$$L = \frac{V_{\text{OUT}}(V_{\text{DDH}} - V_{\text{OUT}})}{V_{\text{DDH}} \times I_{\text{RIPPLE}} \times f_{\text{SW}}}$$

ここで、

V_{DDH} = 入力電圧

I_{RIPPLE} = インダクタ電流リップルのピーク to ピーク値

インダクタは、選択した POCP スレッシュホールドで最大負荷電流の供給能力が確保されるように選択することも必要です。MAX20810 には 4 つの POCP スレッシュホールド (15A、13A、11A、9A) があり、PGM0 ピンで選択できます (ピンストラップのプログラマビリティのセクションを参照)。特定のアプリケーションの使用例では、POCP コンパレータのトリッピングからハイサイド MOSFET の電源オフまでのデグリッチ遅延があるため、調整後の POCP スレッシュホールドには、インダクタ値、入力電圧、出力電圧を考慮に入れる必要があります。これらは次の式で計算できます。

$$\text{POCP}_{\text{ADJUST}} = \text{POCP} + \frac{(V_{\text{DDH}} - V_{\text{OUT}}) \times t_{\text{POCP}}}{L}$$

ここで、

$\text{POCP}_{\text{ADJUST}}$ = 調整済みの POCP スレッシュホールド

POCP = 電気的特性の表で指定されている POCP レベル

t_{POCP} = POCP デグリッチ遅延時間 (代表値 40ns)

通常動作時のピーク・インダクタ電流が、調整後の最小 POCP スレッシュホールドを超えていないことを確認する必要があります。

$$I_{\text{OUTMAX}} + \frac{I_{\text{RIPPLE}}}{2} < \text{POCP}_{\text{ADJUST(MIN)}}$$

ここで、

I_{OUTMAX} = 最大負荷電流

$\text{POCP}_{\text{ADJUST(MIN)}}$ = 調整後の最小 POCP スレッシュホールド (POCP スレッシュホールドの最小値を用いて計算)

表 5 に、適切なインダクタの製品番号の一部を示します。これらは、最適な性能を提供するために MAX20810 評価用キットで検証されています。

表 5. 推奨インダクタ

COMPANY	VALUE (nH)	I _{SAT} (A)	R _{DC} (mΩ)	FOOTPRINT (mm)	HEIGHT (mm)	PART NUMBER
Eaton	220	58	0.17	10.8 × 8.0	8.0	FP1008R5-R220-R
Eaton	270	44	0.17	10.8 × 8.0	8.0	FP1008R5-R270-R
Pulse	330	40	0.4	10.0 × 7.0	10.0	PA5034.331HLT
Pulse	470	30	0.4	10.0 × 7.0	10.0	PA5034.471HLT
Pulse	1000	20.5	0.81	10.0 × 7.0	10.0	PA4987.102HLT

出力コンデンサの選択

必要な総出力容量の主な決定要因の 1 つは、出力電圧リップルです。出力電圧リップル条件を満たすには、最小出力容量が次の式を満たす必要があります。

$$C_{OUT} \geq \frac{I_{RIPPLE}}{8 \times f_{SW} \times (V_{OUTRIPPLE} - ESR \times I_{RIPPLE})}$$

ここで、

V_{OUTRIPPLE} = 最大許容出力電圧リップル

ESR = 出力コンデンサの ESR

必要な総出力容量の他の重要な決定要因は、負荷過渡応答時の最大許容出力電圧オーバーシュートおよびアンダーシュートです。所定の増加または減少の電流ステップに対し、最小限必要な出力容量は次の式も満たす必要があります。

$$C_{OUT} \geq \text{MAX} \left\{ \frac{\left(\Delta I + \frac{I_{RIPPLE}}{2} \right)^2 \times L}{2 \times \Delta V_{OUT} \times (V_{DDH} - V_{OUT})}, \frac{\left(\Delta I + \frac{I_{RIPPLE}}{2} \right)^2 \times L}{2 \times \Delta V_{OUT} \times V_{OUT}} \right\}$$

ここで、

C_{OUT} = 出力容量

ΔI = 増加または減少の電流ステップ

ΔV_{OUT} = 最大許容出力電圧アンダーシュートまたはオーバーシュート

入力コンデンサの選択

入力容量の選択は、入力電圧リップルの条件によって決まります。最小限必要な入力容量は、次の式で算出します。

$$C_{IN} \geq \frac{I_{OUT(MAX)} \times V_{OUT}}{f_{SW} \times V_{DDH} \times V_{INPP}}$$

ここで、

I_{OUT(MAX)} = 最大出力電流

V_{OUT} = 出力電圧

f_{SW} = スイッチング周波数

V_{INPP} = ピーク to ピーク入力電圧リップル

最小限必要な入力容量の他に、V_{DDH} ピンに隣接して 0.1μF と 1μF の高周波デカップリング・コンデンサを配置して、高周波スイッチング・ノイズを抑制することを推奨します。

電圧ループ・ゲイン

安定性を確保するために、電圧ループ帯域幅 (BW) は、スイッチング周波数の 1/5 より小さくすることを推奨します。対象の周波数範囲でほぼ理想的なインピーダンス特性を持ち、ESR と ESL が無視できる MLCC 出力コンデンサを用いる事例について考察してみます。電圧ループ BW は、次の式で算出することができます。

$$BW = \frac{R_{FB2}}{R_{FB2} + R_{FB1}} \times \frac{R_{VGA}}{10k\Omega} \\ 2\pi \times 8m\Omega \times C_{OUT}$$

ここで、

R_{VGA} = 選択したシナリオによって設定される電圧ループ・ゲイン抵抗 (表 3)

代表的なリファレンス設計

リファレンス回路図の例については、[標準アプリケーション回路](#)を参照してください。表 6 に、一般的な出力電圧に対応したリファレンス設計の例を示します。

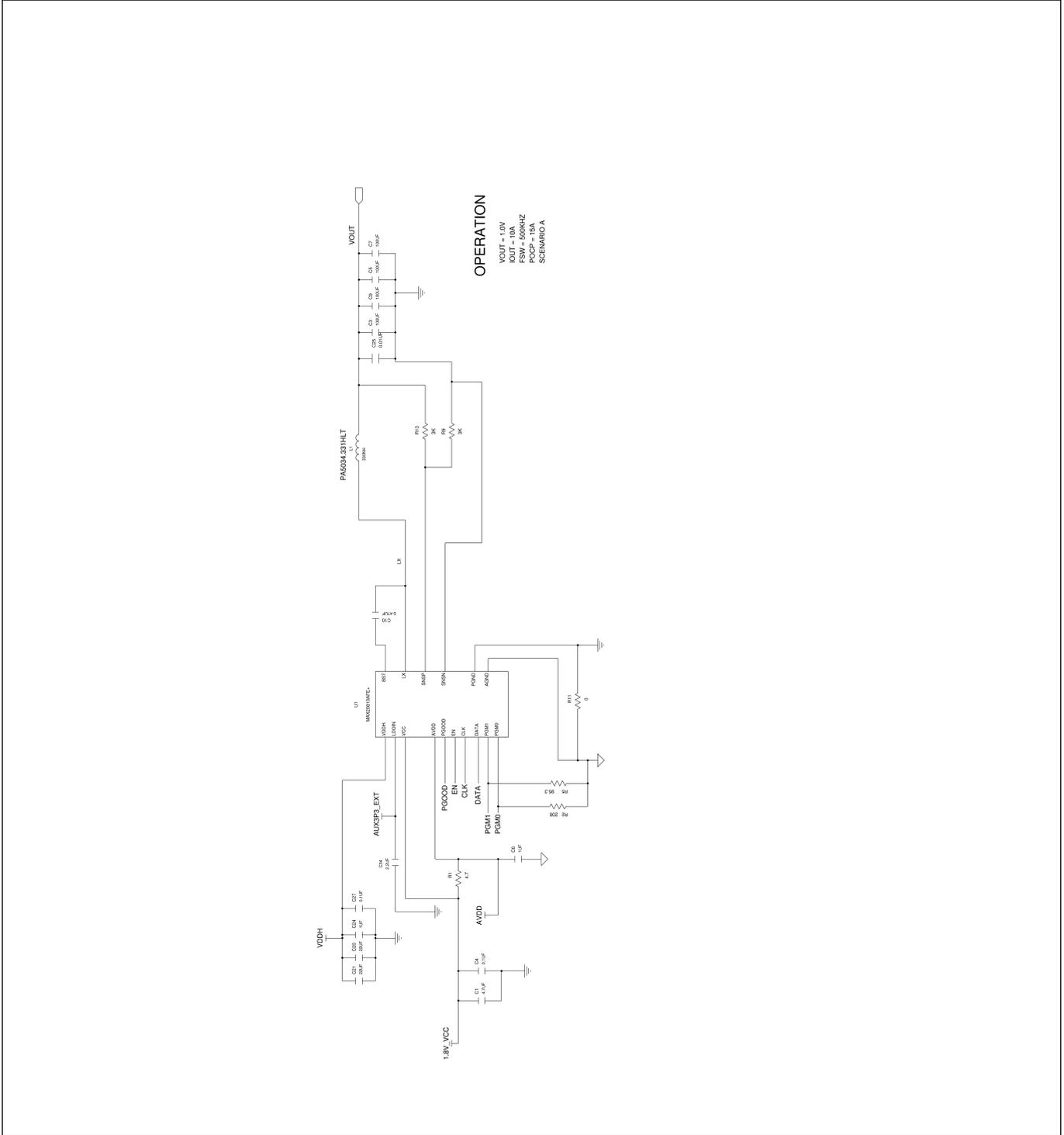
表 6. リファレンス設計の例

V _{OUT} (V)	I _{OUT} (A)	f _{SW} (kHz)	R _{FB1} (kΩ)	R _{FB2} (kΩ)	PGM0 (Ω)	PGM1 (Ω)	L (nH)	C _{IN}	C _{OUT}
0.8	10	750	1.82	3.01	95.3	2150	330	2 × 10μF + 1μF + 0.1μF	4 × 100μF
0.9	10	750	2.40	3.01	95.3	2150	330	2 × 10μF + 1μF + 0.1μF	4 × 100μF
1.0	10	750	3.01	3.01	95.3	2150	330	2 × 10μF + 1μF + 0.1μF	4 × 100μF
1.2	10	750	4.22	3.01	95.3	2150	470	2 × 10μF + 1μF + 0.1μF	4 × 100μF
1.8	8	1000	7.87	3.01	1050	16900	470	2 × 10μF + 1μF + 0.1μF	3 × 100μF
3.3	7	1200	16.9	3.01	3740	48700	1000	2 × 10μF + 1μF + 0.1μF	3 × 100μF
5.0	6	2000	22.6	2.49	42200	115000	1000	2 × 10μF + 1μF + 0.1μF	3 × 47μF

PCB レイアウト時のガイドライン

- 電気的および熱的な理由から、PCB の上面および下面から 2 番目の層は、電源グランド (PGND) プレーン用に確保する必要があります。
- 入力デカップリング・コンデンサは、IC に最も近接して、V_{DDH} ピンから 40 ミル以内に配置する必要があります。
- V_{CC} デカップリング・コンデンサは、PGND に接続し、V_{CC} ピンのできるだけ近くに配置する必要があります。
- アナログ制御信号グランドをすべて接続するには、アナログ・グランドの銅ポリゴンまたはアイランドを使用する必要があります。この「静かな」アナログ・グランドの銅ポリゴンまたはアイランドは、AGND ピンに近接した 1 つの接続部を介して PGND に接続する必要があります。アナログ・グランドは、制御信号のシールドおよびグランド・リファレンスとして使用できます。
- AVDD デカップリング・コンデンサは、AGND に接続し、AVDD ピンのできるだけ近くに配置する必要があります。
- 昇圧コンデンサは、PCB の IC と同じ面にある LX および BST ピンのできるだけ近くに配置する必要があります。
- フィードバック抵抗分圧器とオプションの外部補償ネットワークは、IC の近くに配置して、ノイズの注入を最小限に抑える必要があります。
- 出力電圧は差動リモート検出ラインによって検出する必要があります。このラインは、負荷点からの出力コンデンサから直接配線し、グランド・プレーンによってシールドし、スイッチング・ノードとインダクタから離して配置します。
- 大電流を流すすべての経路のため、および放熱のため、複数のビアの使用を推奨します。
- 入力コンデンサと出力インダクタは、IC の近くに配置し、部品までのパターンはできるだけ短く幅広くして、寄生インダクタンスと抵抗を最小限に抑える必要があります。

標準アプリケーション回路



オーダー情報

Part Number	Temp Range	Pin-Package
MAX20810AFE+	-40°C to +125°C	16 FC2QFN
MAX20810AFE+T	-40°C to +125°C	16 FC2QFN

+は鉛 (Pb) フリー/RoHS 準拠のパッケージであることを示します。
T=テープ&リール。

改訂履歴

版数	改訂日	説明	改訂ページ
0	11/22	市場投入のためのリリース	-