

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。  
この正誤表は、2023 年 8 月 2 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。  
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2023 年 8 月 2 日

製品名： MAX17571

対象となるデータシートのリビジョン(Rev)： Rev.0

訂正箇所： 2 ページ、絶対最大定格の項、右の段、下から 4 行目

**【誤】**

ジャンクション温度 ..... +150° C

**【正】**

ジャンクション温度 ..... +150° C Note 1

## 4V~60V、1.5A、高効率同期整流式 降圧 DC/DC コンバータ

MAX17571

### 製品のハイライト

- 外付け部品と総コストを削減
  - ショットキー不要の同期整流動作
  - 内部補償
  - セラミック・コンデンサのみを使用した小型レイアウトが可能
- DC/DC レギュレータの在庫を削減
  - 幅広い入力電圧範囲：4V~60V
  - 調整可能な出力電圧範囲：0.9V~ $V_{IN}$  の 90%
  - 外部クロック同期を使用した可変スイッチング周波数：400kHz~2.2MHz
- 消費電力を低減
  - ピーク効率：94%
  - 外部バイアス入力による効率向上が可能
  - シャットダウン電流：4.65 $\mu$ A
- 工業環境の悪条件下において信頼性の高い動作
  - ヒカップ・モードによる過負荷保護機能を内蔵
  - $\overline{\text{RESET}}$  を備えた出力電圧モニタリング機能を内蔵
  - 調整可能なソフトスタート
  - プログラマブルな EN/UVLO スレッシュホールド
  - プリバイアスされた出力電圧への単調増加性スタートアップ
  - 過熱保護
  - CISPR 32 クラス B 準拠

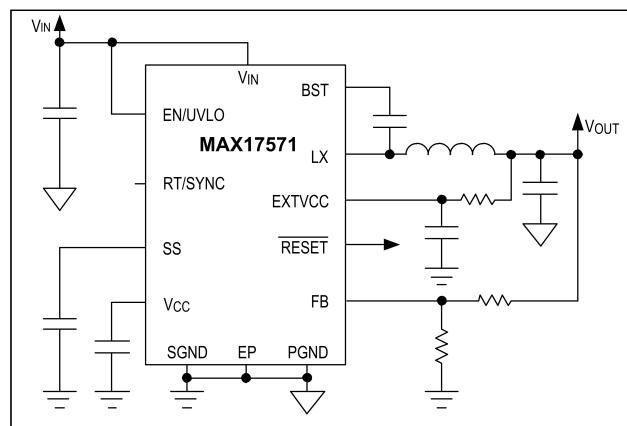
### 概要

Himalaya シリーズの電圧レギュレータ IC、パワー・モジュール、およびチャージャは、より低温、小型、簡素な電源ソリューションを実現します。MAX17571 は、MOSFET を内蔵した高効率、高電圧の Himalaya 同期整流式降圧 DC/DC コンバータで、4V~60V の入力電圧範囲で動作します。このコンバータは、最大 1.5A の電流を供給できます。出力電圧は、0.9V から  $V_{IN}$  の 90% までの範囲で設定可能です。 $-40^{\circ}\text{C}$ ~ $+125^{\circ}\text{C}$  での帰還電圧のレギュレーション精度は $\pm 1.2\%$ です。出力電圧範囲にわたる補償機能を内蔵しているため、外付けの補償部品は不要です。

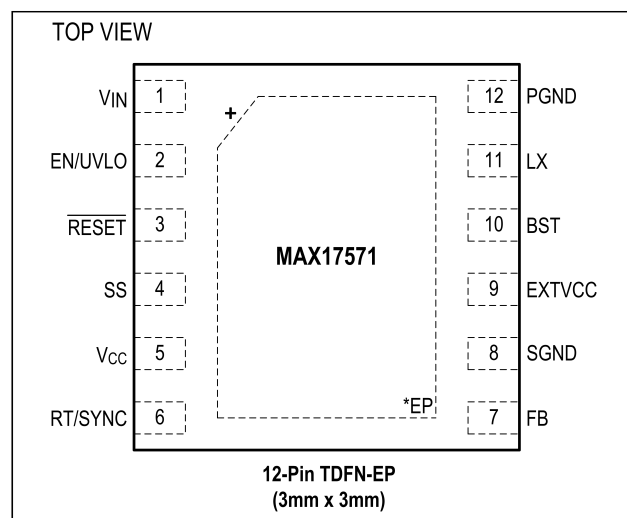
MAX17571 は、ピーク電流モード制御のアーキテクチャを採用し、固定周波数の強制パルス幅変調 (PWM) モードで動作します。プログラマブルなソフトスタート機能により、入力突入電流を低減することができます。また、このデバイスはイネーブル/入力低電圧ロックアウト・ピン (EN/UVLO) も搭載しており、必要な入力電圧レベルでデバイスをオンすることができます。MAX17571 は最小オン時間が短いため高いスイッチング周波数を実現でき、また、小型のソリューション・サイズが可能です。

MAX17571 は、12 ピンの TDFN-EP パッケージ (3mm x 3mm) を採用しています。シミュレーション・モデルも提供されています。

### 簡略化したアプリケーション回路図



### 端子説明



オーダー情報はデータシート末尾に記載されています。

## 絶対最大定格

|                               |                                |
|-------------------------------|--------------------------------|
| V <sub>IN</sub> ~PGND .....   | -0.3V~+65V                     |
| EN/UVLO~SGND .....            | -0.3V~(V <sub>IN</sub> + 0.3V) |
| EXTVCC~SGND .....             | -0.3V~+26V                     |
| BST~PGND .....                | -0.3V~+70V                     |
| LX~PGND .....                 | -0.3V~(V <sub>IN</sub> + 0.3V) |
| BST~LX .....                  | -0.3V~+6.5V                    |
| BST~V <sub>CC</sub> .....     | -0.3V~+65V                     |
| RESET, SS, RT/SYNC~SGND ..... | -0.3V~+6.5V                    |
| PGND~SGND .....               | -0.3V~+0.3V                    |
| FB~SGND .....                 | -0.3V~+1.5V                    |

|                                                                                  |              |
|----------------------------------------------------------------------------------|--------------|
| V <sub>CC</sub> ~SGND .....                                                      | -0.3V~+6.5V  |
| LX の全 RMS 電流 .....                                                               | ±1.6A        |
| 連続消費電力 (T <sub>A</sub> = +70°C、+70°C を超えると 24.4mW/°C で<br>ディレーティング) (多層基板) ..... | 1951mW       |
| 出力短絡時間 .....                                                                     | 連続           |
| 動作温度範囲 .....                                                                     | -40°C~+125°C |
| ジャンクション温度 .....                                                                  | +150°C       |
| 保存温度範囲 .....                                                                     | -65°C~+150°C |
| リード温度 (はんだ処理、10s) .....                                                          | +300°C       |
| はんだ処理温度 (リフロー) .....                                                             | +260°C       |

Note 1 : ジャンクション温度が+125°C を超えると、動作寿命が短くなります。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## パッケージ情報

| Package Type: 12 TDFN                                  |           |
|--------------------------------------------------------|-----------|
| Package Code                                           | TD1233+1C |
| Outline Number                                         | 21-0664   |
| Land Pattern Number                                    | 90-0397   |
| Thermal Resistance, Four Layer Board:                  |           |
| Junction-to-Ambient (θ <sub>JA</sub> )                 | 41°C/W    |
| Junction-to-Case Thermal Resistance (θ <sub>JC</sub> ) | 8.5°C/W   |

パッケージの熱抵抗は、JEDEC 規格 JESD51-7 に記載の方法で 4 層基板を使用して求めたものです。パッケージの熱に対する考慮事項の詳細については、[www.maxim-ic.com/thermal-tutorial](http://www.maxim-ic.com/thermal-tutorial) を参照してください。

最新のパッケージ外形図とランド・パターン（フットプリント）に関しては、[www.maximintegrated.com/packages](http://www.maximintegrated.com/packages) で確認してください。パッケージ・コードの「+」、「#」、「-」は RoHS 対応状況のみを示します。パッケージ図面は異なる末尾記号が示されている場合がありますが、図面は RoHS 状況に関わらず該当のパッケージについて図示しています。

## 電気的特性

(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $R_{RT/SYNC} = 40.2k\Omega$ 、 $C_{VCC} = 2.2\mu F$ 、 $V_{PGND} = V_{SGND} = V_{EXTVCC} = 0V$ 、 $LX = SS = \overline{RESET}$  = オープン、 $V_{BST} - V_{LX}$  間 =  $5V$ 、 $V_{FB} = 1V$ 、 $T_A = -40^{\circ}C \sim 125^{\circ}C$ 。代表値は  $T_A = +25^{\circ}C$  での値です。特に指定のない限りすべての電圧は  $SGND$  を基準としています。) (Note 2)

| PARAMETER                                    | SYMBOL              | CONDITIONS                                                          | MIN   | TYP   | MAX   | UNITS     |
|----------------------------------------------|---------------------|---------------------------------------------------------------------|-------|-------|-------|-----------|
| <b>INPUT SUPPLY (<math>V_{IN}</math>)</b>    |                     |                                                                     |       |       |       |           |
| Input Voltage Range                          | $V_{IN}$            |                                                                     | 4     |       | 60    | V         |
| Input Shutdown Current                       | $I_{IN-SH}$         | $V_{EN/UVLO} = 0V$ (Shutdown mode)                                  |       | 4.65  | 7.25  | $\mu A$   |
| Input Quiescent Current                      | $I_{Q\_PWM}$        | Normal Switching, $V_{FB} = 0.8V$                                   |       | 5.2   |       | mA        |
| <b>ENABLE/UNDERVOLTAGE LOCKOUT (EN/UVLO)</b> |                     |                                                                     |       |       |       |           |
| EN/UVLO Threshold                            | $V_{ENR}$           | $V_{EN/UVLO}$ rising                                                | 1.19  | 1.215 | 1.26  | V         |
|                                              | $V_{ENF}$           | $V_{EN/UVLO}$ falling                                               | 1.068 | 1.09  | 1.131 |           |
| EN/UVLO Input Leakage Current                | $I_{ENLKG}$         | $V_{EN/UVLO} = 1.25V$ , $T_A = +25^{\circ}C$                        | -50   | 0     | +50   | nA        |
| <b>LINEAR REGULATORS (IN-LDO, EXT-LDO)</b>   |                     |                                                                     |       |       |       |           |
| $V_{CC}$ Output Voltage                      | $V_{CC}$            | $1mA \leq I_{VCC} \leq 15mA$                                        | 4.75  | 5     | 5.25  | V         |
|                                              |                     | $6V \leq V_{IN} \leq 60V$ ; $I_{VCC} = 1mA$                         | 4.75  | 5     | 5.25  |           |
| $V_{CC}$ Current Limit                       | $I_{VCC-MAX}$       | $V_{CC} = 4.3V$ , $V_{IN} = 6.5V$                                   | 25    | 54    | 100   | mA        |
| $V_{CC}$ Dropout                             | $V_{CC-DO}$         | $V_{IN} = 4.5V$ , $I_{VCC} = 15mA$                                  |       |       | 0.35  | V         |
| $V_{CC}$ Undervoltage Threshold              | $V_{CC-UVR}$        | Rising                                                              | 3.65  | 3.8   | 3.9   | V         |
|                                              | $V_{CC-UVF}$        | Falling                                                             | 3.43  | 3.58  | 3.68  |           |
| EXTVCC Switchover Threshold                  | $V_{EXTVCC-UVR}$    | EXTVCC rising                                                       | 4.56  | 4.7   | 4.84  | V         |
|                                              | $V_{EXTVCC-UVF}$    | EXTVCC falling                                                      | 4.3   | 4.45  | 4.6   |           |
| EXTVCC Dropout                               | $EXTVCC_{DO}$       | $V_{EXTVCC} = 4.75V$ , $I_{VCC} = 15mA$                             |       |       | 0.3   | V         |
| EXTVCC Current Limit                         | $EXTVCC_{ILIM}$     | $V_{CC} = 4.5V$ , $EXTVCC = 7V$                                     | 26.5  | 60    | 100   | mA        |
| <b>HIGH-SIDE AND LOW-SIDE MOSFETS</b>        |                     |                                                                     |       |       |       |           |
| High-Side nMOS On-Resistance                 | $R_{DS-ONH}$        | $I_{LX} = 0.3A$ , sourcing                                          |       | 330   | 620   | $m\Omega$ |
| Low-Side nMOS On-Resistance                  | $R_{DS-ONL}$        | $I_{LX} = 0.3A$ , sinking                                           |       | 170   | 320   | $m\Omega$ |
| LX Leakage Current                           | $I_{LX\_LKG}$       | $T_A = 25^{\circ}C$ , $V_{LX} = (V_{PGND} + 1V)$ to $(V_{IN} - 1V)$ | -2    |       | +2    | $\mu A$   |
| <b>SOFT-START (SS)</b>                       |                     |                                                                     |       |       |       |           |
| Soft-Start Current                           | $I_{SS}$            | $V_{SS} = 0.5V$                                                     | 4.7   | 5     | 5.3   | $\mu A$   |
| <b>FEEDBACK (FB)</b>                         |                     |                                                                     |       |       |       |           |
| FB Regulation Voltage                        | $V_{FB\_REG}$       |                                                                     | 0.889 | 0.9   | 0.911 | V         |
| FB Input-Bias Current                        | $I_{FB}$            | $0 \leq V_{FB} \leq 1V$ , $T_A = +25^{\circ}C$                      | -50   |       | +50   | nA        |
| <b>CURRENT LIMIT</b>                         |                     |                                                                     |       |       |       |           |
| Peak Current-Limit Threshold                 | $I_{PEAK-LIMIT}$    |                                                                     | 2.39  | 2.79  | 3.18  | A         |
| Runaway Current-Limit Threshold              | $I_{RUNAWAY-LIMIT}$ |                                                                     | 2.58  | 3.09  | 3.48  | A         |
| Negative Current-Limit Threshold             |                     |                                                                     |       | 1     |       | A         |
| <b>RT/SYNC AND TIMINGS</b>                   |                     |                                                                     |       |       |       |           |
| Switching Frequency                          | $f_{SW}$            | $R_{RT/SYNC} = 51.1k\Omega$                                         | 370   | 400   | 430   | kHz       |
|                                              |                     | $R_{RT/SYNC} = 40.2k\Omega$                                         | 475   | 500   | 525   |           |



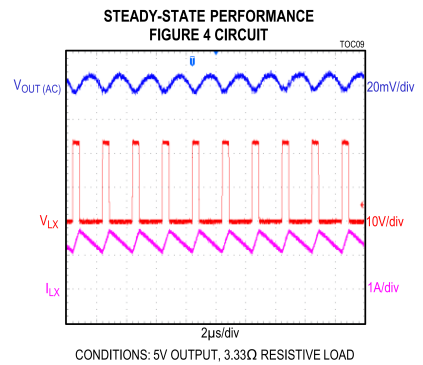
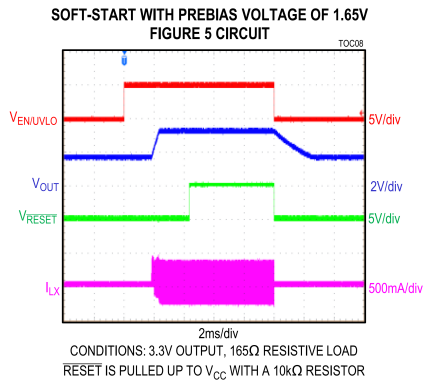
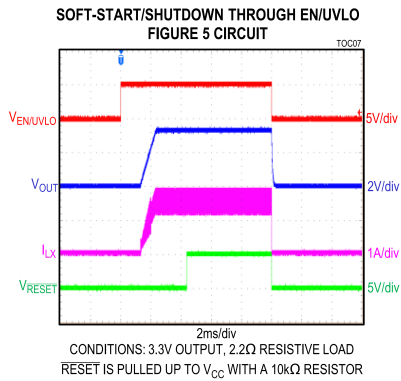
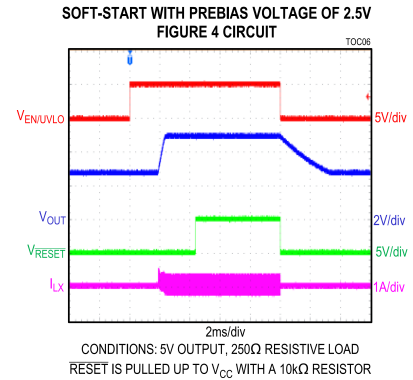
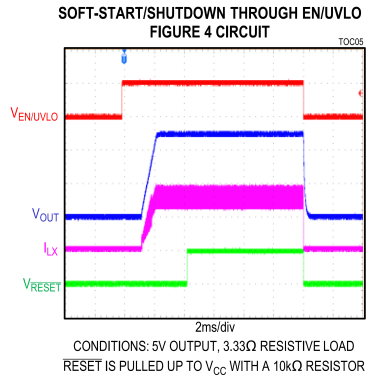
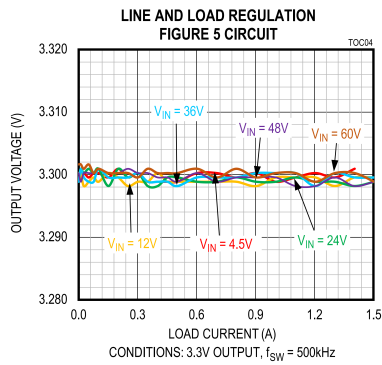
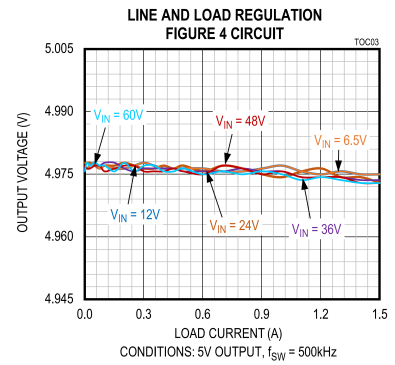
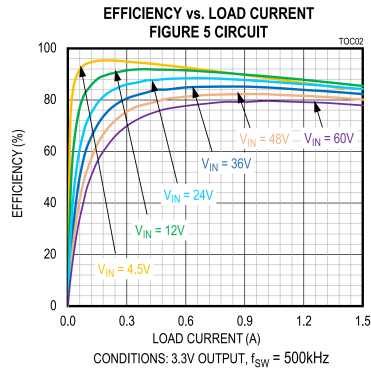
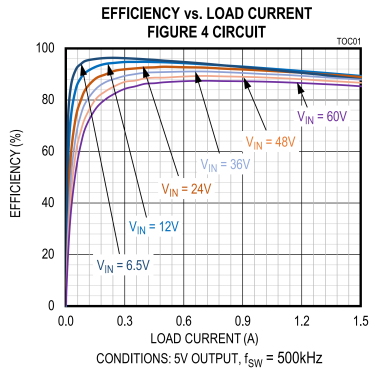
(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $R_{RT/SYNC} = 40.2k\Omega$ 、 $C_{VCC} = 2.2\mu F$ 、 $V_{PGND} = V_{SGND} = V_{EXTVCC} = 0V$ 、 $LX = SS = \overline{RESET}$  =オープン、 $V_{BST} - V_{LX}$  間= 5V、 $V_{FB} = 1V$ 、 $T_A = -40^\circ C \sim 125^\circ C$ 。代表値は  $T_A = +25^\circ C$  での値です。特に指定のない限りすべての電圧は SGND を基準としています。) (Note 2)

| PARAMETER                                               | SYMBOL               | CONDITIONS                                                        | MIN                   | TYP  | MAX  | UNITS                 |     |
|---------------------------------------------------------|----------------------|-------------------------------------------------------------------|-----------------------|------|------|-----------------------|-----|
|                                                         |                      | R <sub>RT</sub> /SYNC = 8.06kΩ                                    | 1950                  | 2200 | 2450 |                       |     |
|                                                         |                      | R <sub>RT</sub> /SYNC = Open                                      | 430                   | 490  | 550  |                       |     |
| V <sub>FB</sub> Undervoltage Trip Level to Cause HICCUP | V <sub>FB-HICF</sub> |                                                                   | 0.56                  | 0.58 | 0.65 | V                     |     |
| HICCUP Timeout                                          |                      |                                                                   | 32768                 |      |      | Cycles                |     |
| Minimum On-Time                                         | t <sub>ON_MIN</sub>  |                                                                   | 60                    |      |      | 80                    | ns  |
| Minimum Off-Time                                        | t <sub>OFF_MIN</sub> |                                                                   | 105                   |      |      | 125                   | ns  |
| LX Dead Time                                            |                      |                                                                   | 5                     |      |      |                       | ns  |
| SYNC Frequency Capture Range                            |                      | f <sub>SW</sub> set by R <sub>RT</sub> /SYNC                      | 1.1 x f <sub>SW</sub> |      |      | 1.4 x f <sub>SW</sub> | kHz |
| SYNC Pulse Width                                        |                      |                                                                   | 50                    |      |      |                       | ns  |
| SYNC Threshold                                          | V <sub>IH</sub>      |                                                                   | 2.1                   |      |      | V                     |     |
|                                                         | V <sub>IL</sub>      |                                                                   | 0.8                   |      |      |                       |     |
| OUTPUT VOLTAGE STATUS (RESET)                           |                      |                                                                   |                       |      |      |                       |     |
| RESET Output Level Low                                  |                      | I <sub>RESET</sub> = 10mA                                         | 400                   |      |      | mV                    |     |
| RESET Output Leakage Current                            |                      | T <sub>A</sub> = T <sub>J</sub> = 25°C, V <sub>RESET</sub> = 5.5V | -100                  |      |      | +100                  | nA  |
| FB Threshold for RESET Deassertion                      | V <sub>FB-OKR</sub>  | V <sub>FB</sub> rising                                            | 93.8                  | 95   | 97.8 | %                     |     |
| FB Threshold for RESET Assertion                        | V <sub>FB-OKF</sub>  | V <sub>FB</sub> falling                                           | 90.5                  | 92   | 94.6 | %                     |     |
| RESET Delay after FB Reaches V <sub>FB-OKR</sub>        |                      |                                                                   | 1024                  |      |      | Cycles                |     |
| THERMAL SHUTDOWN                                        |                      |                                                                   |                       |      |      |                       |     |
| Thermal Shutdown Threshold                              |                      | Temperature rising                                                | 165                   |      |      | °C                    |     |
| Thermal Shutdown Hysteresis                             |                      |                                                                   | 10                    |      |      | °C                    |     |

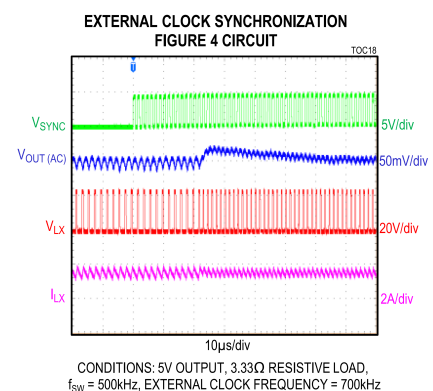
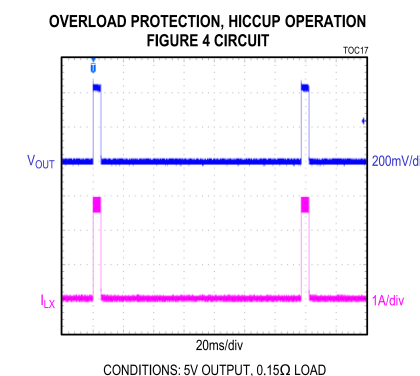
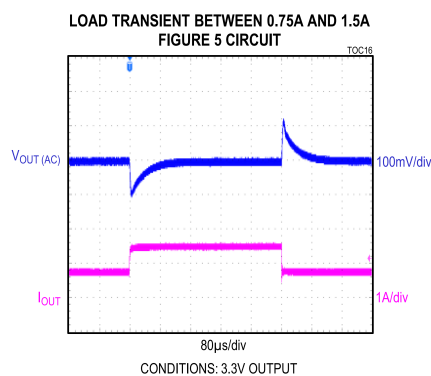
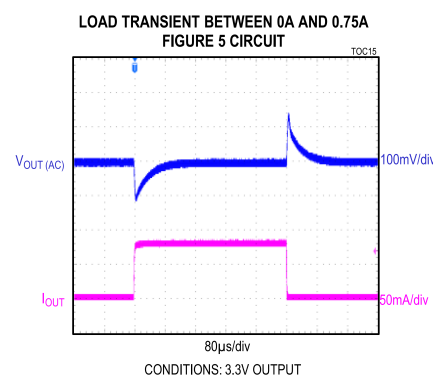
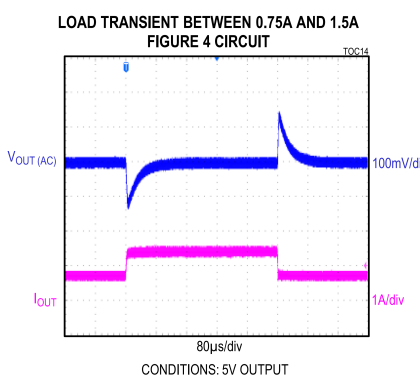
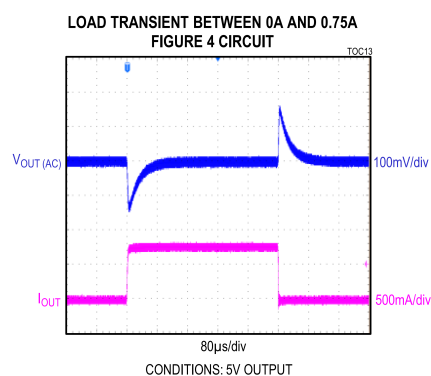
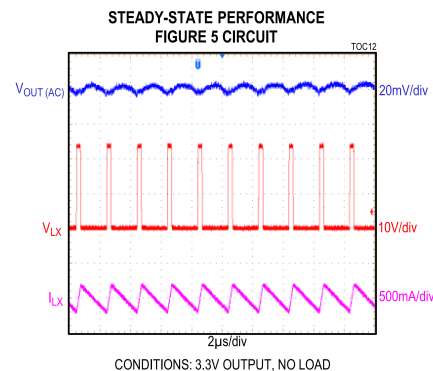
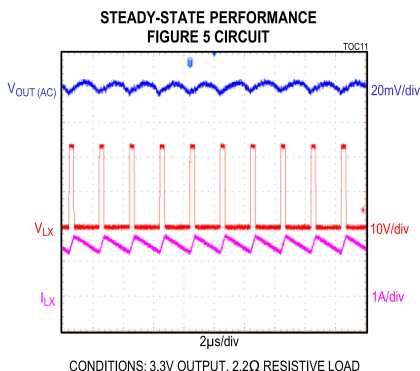
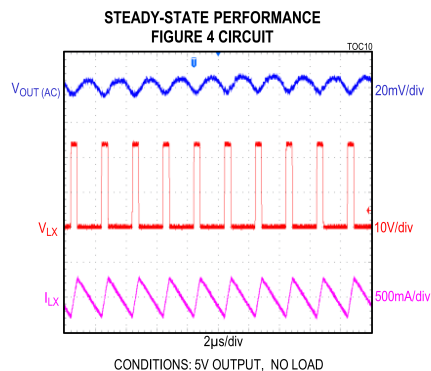
Note 2 : 電気仕様については、 $T_A = +25^\circ C$  の条件で出荷テストが実施されています。全動作温度範囲における仕様は、設計および特性評価により確保されています。

## 標準動作特性

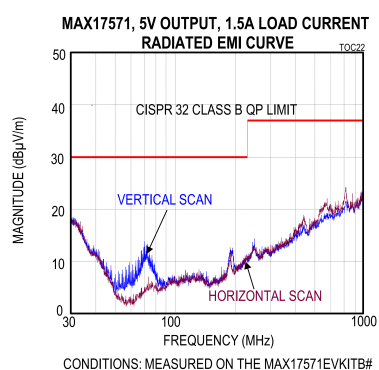
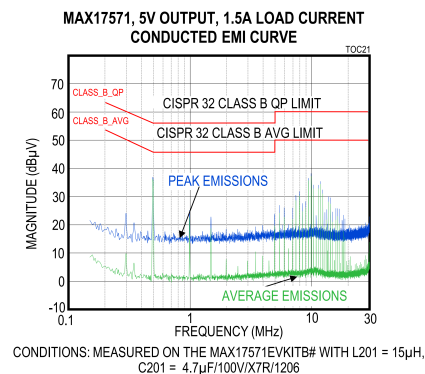
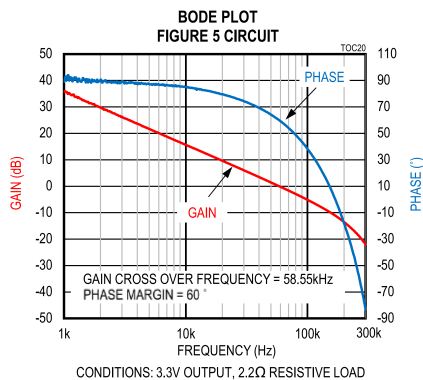
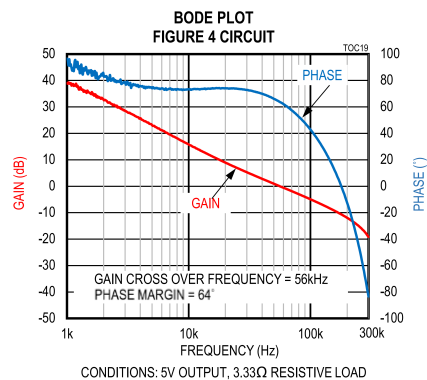
(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $V_{SGND} = V_{PGND} = 0V$ 、 $C_{VCC} = 2.2\mu F$ 。代表値は  $T_A = +25^\circ C$  での値です。すべての電圧は SGND を基準としています。)



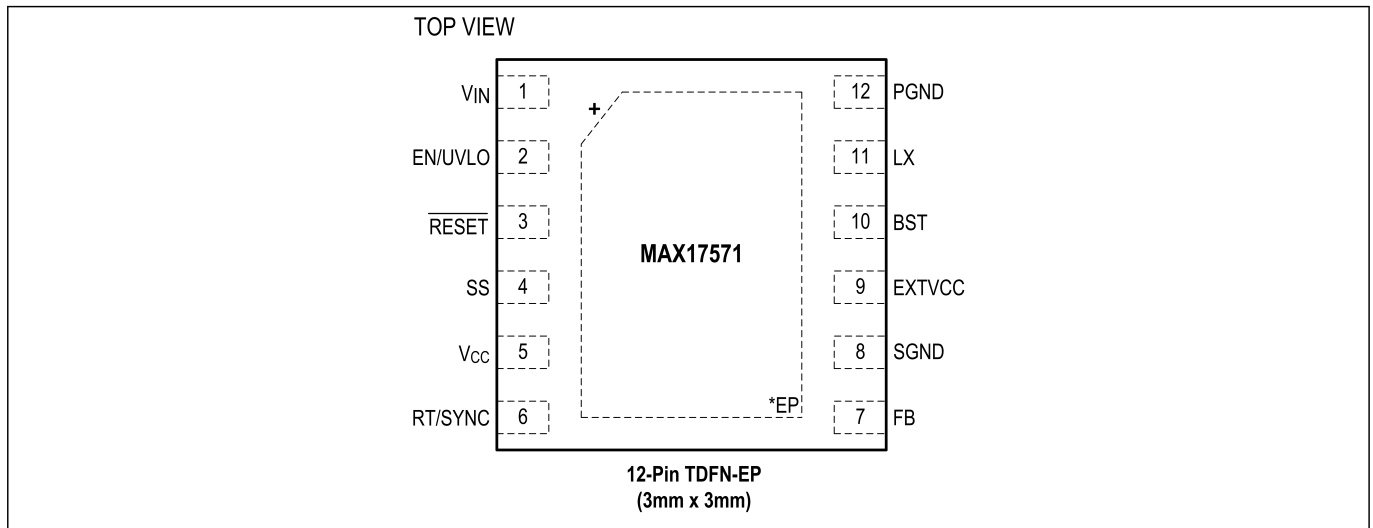
(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $V_{SGND} = V_{PGND} = 0V$ 、 $C_{VCC} = 2.2\mu F$ 。代表値は  $T_A = +25^\circ C$  での値です。すべての電圧は SGND を基準としています。)



(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $V_{SGND} = V_{PGND} = 0V$ 、 $C_{VCC} = 2.2\mu F$ 。代表値は  $T_A = +25^\circ C$  での値です。すべての電圧は SGND を基準としています。)



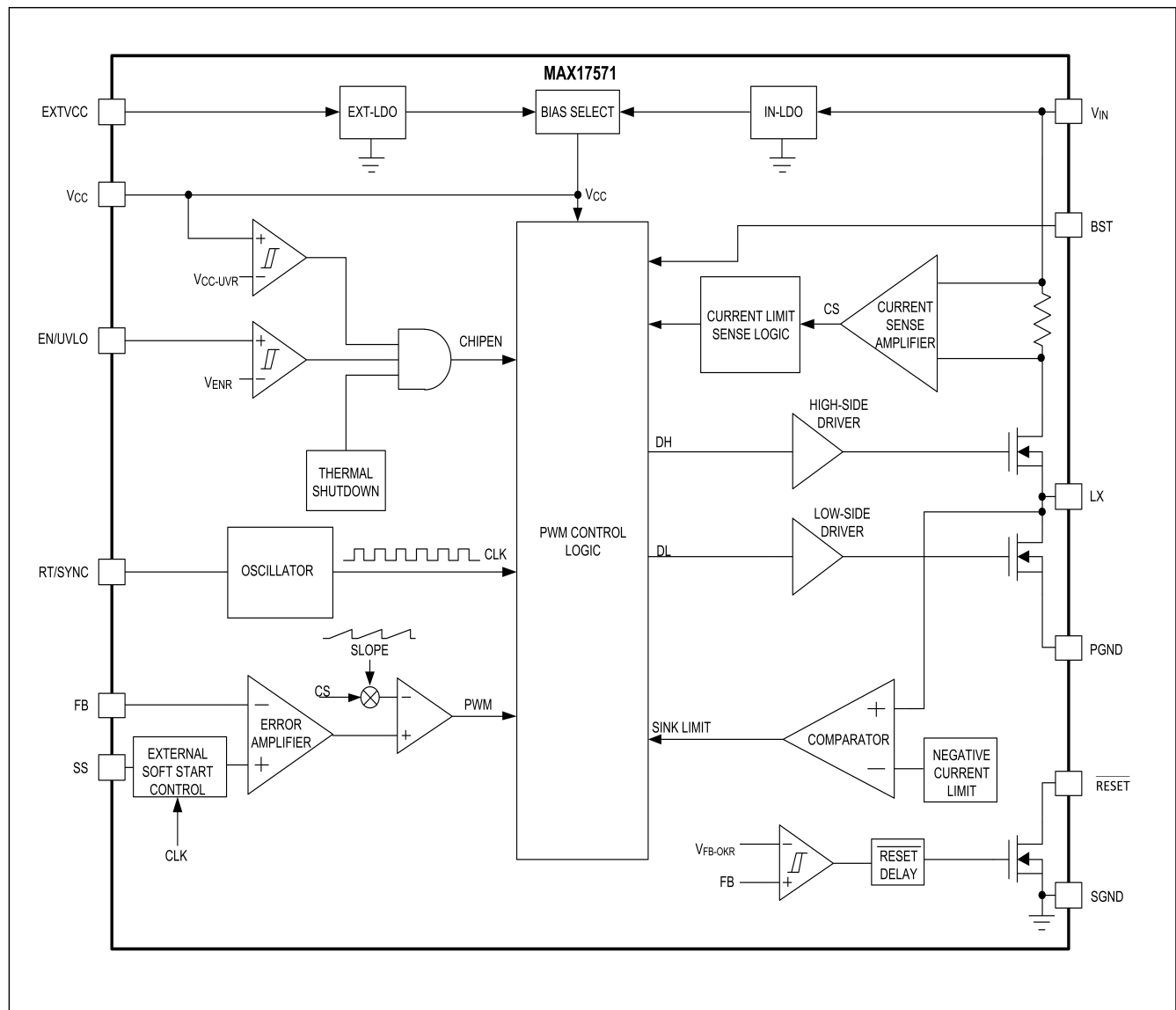
## ピン配置



## 端子説明

| ピン | 名称              | 説明                                                                                                                                                                                                                              |
|----|-----------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 1  | V <sub>IN</sub> | 電源入力。入力電源範囲は 4V~60V です。                                                                                                                                                                                                         |
| 2  | EN/UVLO         | イネーブル／低電圧ロックアウト入力。EN/UVLO をハイにすると、出力電圧がイネーブルされます。V <sub>IN</sub> と SGND の間に配置された抵抗分圧器の中間ノードに接続して、デバイスがオンになる入力電圧（低電圧スレッシュホールド）を設定します。常時動作させるには、V <sub>IN</sub> にプルアップします。                                                        |
| 3  | RESET           | オーブンドレインのステータス出力。プルアップ抵抗を介してRESETピンを V <sub>CC</sub> に接続することで、出力電圧の状態をモニタできます。FB が設定値の 92%を下回ると、RESET出力はローになります。FB が設定値の 95%を上回った後、1024 クロック・サイクル経過してからRESETはハイになります。デバイスがイネーブルの状態では V <sub>IN</sub> が 4V を超えている場合に、RESETは有効です。 |
| 4  | SS              | ソフトスタート入力。SS と SGND の間にコンデンサを接続してソフトスタート時間を設定します。                                                                                                                                                                               |
| 5  | V <sub>CC</sub> | 5V LDO 出力。最小 2.2μF/0603 の低 ESR セラミック・コンデンサを V <sub>CC</sub> と SGND の間に接続します。                                                                                                                                                    |
| 6  | RT/SYNC         | スイッチング周波数の設定、および外部クロック同期入力。RT/SYNCとSGNDの間に抵抗を接続することで、スイッチング周波数を400kHz~2.2MHzの範囲で設定できます。また、このピンを使用してデバイスを外部クロックに同期させることができます。詳細については、 <a href="#">スイッチング周波数の選択と外部周波数同期</a> のセクションを参照してください。                                      |
| 7  | FB              | フィードバック入力。FB は、出力電圧と SGND の間に配置された抵抗分圧器の中間ノードに接続します。                                                                                                                                                                            |
| 8  | SGND            | 信号グランド。                                                                                                                                                                                                                         |
| 9  | EXTVCC          | 内部 LDO 用の外部電源入力。EXTVCC ピンに 5V~24V の電圧が印加されると、内部 LDO がバイパスされ効率が向上します。                                                                                                                                                            |
| 10 | BST             | ブートストラップ・コンデンサ・ピン。BST と LX の間に 0.1μF のセラミック・コンデンサを接続します。                                                                                                                                                                        |
| 11 | LX              | スイッチング・ノード・ピン。LX はインダクタのスイッチ側に接続します。デバイスがシャットダウン・モードに入っている場合、LX は高インピーダンスです。                                                                                                                                                    |
| 12 | PGND            | 電源グランド。PGND は外部の電力グランド・プレーンに接続します。SGND ピンと PGND ピンを 1 つにまとめ、V <sub>CC</sub> バイパス・コンデンサのグランド・リターン・パスに接続します。                                                                                                                      |
| -  | EP              | 露出パッド。EP は必ず IC の SGND ピンに接続してください。また、複数のサーマル・ビアを使用して EP を大きなグランド・プレーンに接続することで最適な熱性能が得られます。EP とサーマル・ビアの正しい接続例については、MAX17571 EVKIT のデータシートを参照してください。                                                                             |

## 機能図



## 詳細

MAX17571 は、MOSFET を内蔵した高効率、高電圧の Himalaya 同期整流式降圧 DC/DC コンバータで、4V~60V の幅広い入力電圧範囲で動作します。このデバイスは、最大 1.5A を供給し、0.9V から  $V_{IN}$  の 90% までの範囲の出力電圧を生成します。出力電圧とスイッチング周波数の全範囲にわたる補償機能を内蔵しているため、外付けの補償部品は不要です。帰還電圧のレギュレーション精度は、-40°C~+125°C の範囲で  $\pm 1.2\%$  です。

このデバイスは、ピーク電流モード制御のアーキテクチャを採用し、固定周波数の強制 PWM モードで動作します。内部のトランスコンダクタンス誤差アンプが内部ノードで積分誤差電圧を生成します。そして、PWM コンパレータ、ハイサイド電流検出アンプ、スロープ補償発生器を使用してデューティ・サイクルを設定します。クロックの各立上がりエッジでハイサイド MOSFET がオンになり、最大デューティ・サイクルに達するまで、もしくはピーク電流制限値が検出されるまで、オンの状態を維持します。ハイサイド MOSFET がオンの間、インダクタ電流が増加してインダクタにエネルギーを蓄積し、出力に電流を提供します。スイッチング・サイクルの残りの期間は、ハイサイド MOSFET がオフになり、ローサイド MOSFET がオンになります。インダクタ電流が減少すると、インダクタは蓄積したエネルギーを放出して出力に電流を提供します。

このデバイスは RT/SYNC ピンを搭載しており、スイッチング周波数の設定と外部クロックへの同期が可能です。また、調整可能な入力低電圧ロックアウト (EN/UVLO)、調整可能なソフトスタート (SS)、オープンドレインの  $\overline{\text{RESET}}$ 、および外部バイアス入力 (EXTVCC) を搭載しています。

## リニア電圧レギュレータ ( $V_{CC}$ )

MAX17571 は、 $V_{CC}$  に電源を供給する 2 つの低ドロップアウト・レギュレータ (IN-LDO と EXT-LDO) を内蔵しています。IN-LDO は  $V_{IN}$  ピンから、EXT-LDO は EXTVCC ピンから電源が供給されます。IN-LDO は、 $V_{IN}$  と EN/UVLO がパワーアップされている間インエーブルになります。EXTVCC ピンの電圧に応じて、これら 2 つのリニア電圧レギュレータのうちの 1 つだけが動作します。パワーアップ時に EXTVCC ピンの電圧が 4.7V ( $V_{EXTVCC-UVR}$ ) より高い場合、設定されたソフトスタート時間の終了時に IN-LDO から EXT-LDO への切替えが発生します。EXT-LDO から  $V_{CC}$  に電源を供給することでチップの内部損失を低減し、高入力電圧での効率を向上させることができます。5V~24V の出力電圧範囲では、効率を向上させるため EXTVCC ピンをコンバータの出力電圧ノードに接続してください。代表的な  $V_{CC}$  の出力電圧は 5V です。 $V_{CC}$  は、2.2 $\mu\text{F}$  の低 ESR セラミック・コンデンサを使用して SGND にバイパスしてください。 $V_{CC}$  は、内部ブロックとローサイド MOSFET ドライバに電源を供給し、外部ブートストラップ・コンデンサを再充電します。

MAX17571 は、 $V_{CC}$  の電圧が 3.8V ( $V_{CC-UVR}$ ) より高い場合にのみ、スイッチングを開始します。このデバイスは低電圧ロックアウト回路を採用しており、 $V_{CC}$  が 3.58V ( $V_{CC-UVF}$ ) を下回るとコンバータをオフにします。220mV の UVLO ヒステリシスにより、パワーアップ/パワーダウン時のチャタリングを防止します。

降圧コンバータの出力を EXTVCC ピンに接続するアプリケーションでは、出力がグラウンドに短絡した場合、通常の機能に影響を及ぼすことなく EXT-LDO から IN-LDO にシームレスに切り替わります。EXTVCC は 0.1 $\mu\text{F}$  の低 ESR セラミック・コンデンサを使用して SGND にバイパスしてください。また、降圧コンバータの出力ノードと EXTVCC ピンの間に 4.7 $\Omega$  の抵抗を接続することで、 $V_{CC}$  バイパス・コンデンサの放電電流を制限し、誘導性の出力短絡状態が生じたときに EXTVCC ピンが絶対最大定格 (-0.3V) に達することがないように保護します。EXTVCC ピンを使用しない場合は SGND に接続します。

## スイッチング周波数の選択と外部周波数同期

MAX17571 のスイッチング周波数は、RT/SYNC ピンと SGND の間に接続した抵抗を使用して、400kHz~2.2MHz の値に設定できます。抵抗を使用しない場合、周波数は 490kHz に設定されます。スイッチング周波数 ( $f_{SW}$ ) と RT/SYNC ピンに接続した抵抗 ( $R_{RT/SYNC}$ ) の関係は、次式によって表されます。

$$R_{RT/SYNC} = \frac{21 \times 10^3}{f_{SW}} - 1.7$$

ここで、 $R_{RT/SYNC}$  の単位は k $\Omega$ 、 $f_{SW}$  の単位は kHz です。一般的に使用されるいくつかのスイッチング周波数に対する RT/SYNC の抵抗値を表 1 に示します。

RT/SYNC ピンを使用して、デバイスの内部発振器と外部システムのクロックを同期させることができます。MAX17571 を外部クロックに同期するには、RT/SYNC ピンと SGND の間に抵抗を接続する必要があります。外部クロックは、図 1 に示すような回路を介して RT/SYNC ピンにカップリングしてください。外部クロックを RT/SYNC ピンに印加すると、外部クロックの立上がりエッジを 16 回検出した後、内部発振器の周波数が (RT/SYNC の設定に基づく元の周波数から) 外部クロックの周波数に切り替わります。外部クロックのロジックハイ・レベルは 2.1V より高く、ロジックロー・レベルは 0.8V より低くする必要があります。また外部クロックのパルス幅は 50ns 以上にする必要があります。RT/SYNC の抵抗は、スイッチング周波数が外部クロック周波数より 10%低い値になるように選択してください。

表 1. スイッチング周波数と RT/SYNC 抵抗の関係

| SWITCHING FREQUENCY (kHz) | RT/SYNC RESISTOR |
|---------------------------|------------------|
| 400                       | 51.1             |
| 490                       | OPEN             |
| 1000                      | 19.1             |
| 2200                      | 8.06             |

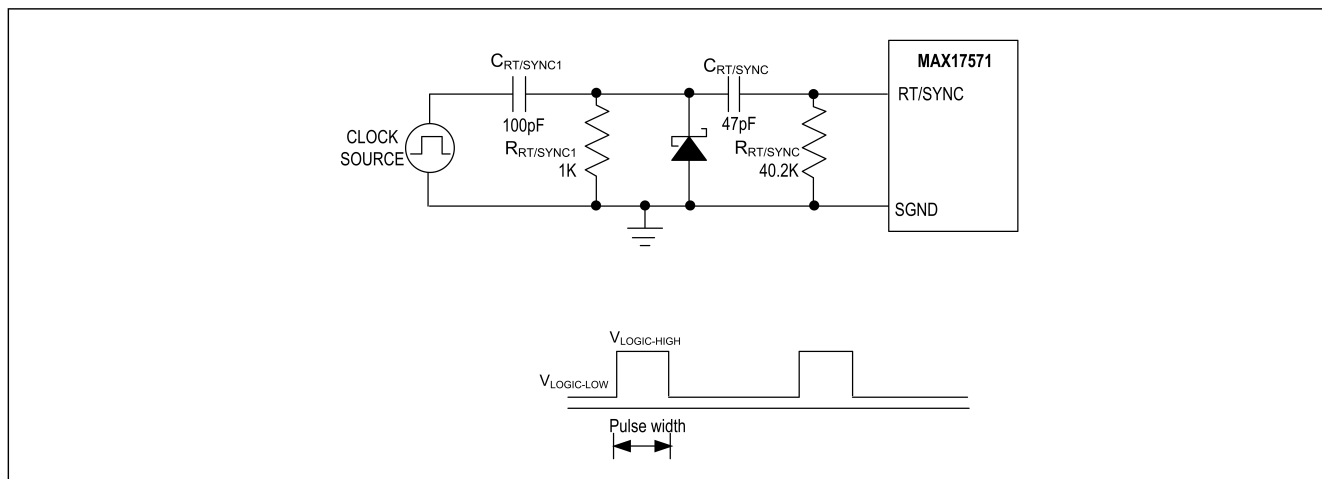


図 1. 外部クロック同期

## 動作入力電圧範囲

目的の出力電圧に対する動作入力電圧の最小値と最大値は、以下に示すように計算します。

$$V_{IN(MIN)} = \frac{V_{OUT} + (I_{OUT(MAX)} \times (R_{DCR(MAX)} + R_{DS\_ONL(MAX)}))}{1 - (f_{SW(MAX)} \times t_{OFF\_MIN(MAX)})} + I_{OUT(MAX)} \times (R_{DS\_ONH(MAX)} - R_{DS\_ONL(MAX)})$$

$$V_{IN(MAX)} = \frac{V_{OUT}}{f_{SW(MAX)} \times 10^3 \times t_{ON\_MIN(MAX)}}$$

ここで、

$V_{IN(MIN)}$  = 最も厳しい条件での最小入力電圧

$V_{IN(MAX)}$  = 最も厳しい条件での最大入力電圧

$V_{OUT}$  = 公称出力電圧の設定値

$I_{OUT(MAX)}$  = 最大負荷電流

$R_{DCR(MAX)}$  = 最も厳しい条件でのインダクタの DC 抵抗

$f_{SW(MAX)}$  = 最大スイッチング周波数 (kHz)

$t_{OFF\_MIN(MAX)}$  = 最も厳しい条件での最小スイッチ・オフ時間 (125ns)

$t_{ON\_MIN(MAX)}$  = 最も厳しい条件での最小スイッチ・オン時間 (80ns)

$R_{DS\_ONL(MAX)}$ 、および  $R_{DS\_ONH(MAX)}$  = 最も厳しい条件でのローサイド MOSFET のオン抵抗、およびハイサイド MOSFET のオン抵抗

$V_{IN(MIN)}$  は、最大  $I_{OUT(MAX)}$  の負荷電流に対して出力を  $V_{OUT}$  にレギュレーションできる最小入力電圧です。負荷電流が  $I_{OUT(MAX)}$  より低い場合は、それに応じて必要な最小入力電圧も低くなります。 $I_{OUT(MAX)}$  の負荷に対して  $V_{IN(MIN)}$  より低い入力電圧が印加された場合、出力電圧をレギュレーションできない可能性があります。

$V_{IN(MAX)}$  は、コンバータのスイッチング周波数を設定値に維持できる最大入力電圧です。 $V_{IN(MAX)}$  を超える入力電圧が印加された場合、スイッチング・パルススキップすることで実効的なスイッチング周波数を低下させ、出力を  $V_{OUT}$  にレギュレーションします。



## 過電流保護

MAX17571 は堅牢な過電流保護 (OCP) 方式を備えており、過負荷条件下および出力短絡条件下のデバイスを保護します。ハイサイド・スイッチ電流が内部制限値の 2.79A ( $I_{PEAK-LIMIT}$ ) を超えたときは常に、サイクルごとに動作するピーク電流制限によってハイサイド MOSFET がオフになり、ローサイド MOSFET がオンになります。ハイサイド・スイッチ電流の暴走に対する 3.09A ( $I_{RUNAWAY-LIMIT}$ ) の電流制限によって、高入力電圧下や、十分な出力電圧が得られない出力短絡条件下のデバイスを保護し、降圧コンバータのオン時間の間に生成されたインダクタ電流を元に戻します。暴走電流の制限が 1 回発生しただけでヒカップ・モードがトリガされます。また、ソフトスタートの完了後、何らかの故障が原因で帰還電圧が 0.58V ( $V_{FB-HICF}$ ) を下回ると常に、ヒカップ・モードが有効になります。

ヒカップ・モードでは、ヒカップ・タイムアウト時間 (スイッチング周波数の半分の 32,768 クロック・サイクル) の間、スイッチングを一時停止することにより、コンバータを保護します。ヒカップ・タイムアウト時間が終わると、すぐにソフトスタートを再試行します。過負荷条件下でソフトスタートが試行されたときに帰還電圧が  $V_{FB-HICF}$  を超えていない場合、デバイスは設定されたスイッチング周波数の半分の周波数で、ソフトスタートの設定時間と 1024 クロック・サイクルの期間、スイッチングを続けます。出力短絡条件下では、ヒカップ・モード動作により消費電力を低減します。

## RESET 出力

MAX17571 は、**RESET** コンパレータを内蔵し、出力電圧の状態をモニタします。オープンドレインの **RESET** 出力には、外付けのプルアップ抵抗が必要です。**RESET** は、帰還電圧 ( $V_{FB}$ ) が 95% ( $V_{FB-OKR}$ ) より高くなった後、1024 スwitching・サイクル経過してからハイ (高インピーダンス) になります。 $V_{FB}$  が 92% 未満 ( $V_{FB-OKF}$ ) に低下すると **RESET** はローになります。サーマルシャットダウンの間、または EN/UVLO ピンが  $V_{ENF}$  より低くなった場合にも、**RESET** はローになります。

## プリバイアス出力

デバイスがプリバイアスされた出力で開始した場合、コンバータが出力から電流をシンクしないようにハイサイド・スイッチとローサイド・スイッチの両方がオフになります。ハイサイドおよびローサイド・スイッチは、PWM コンパレータから最初の PWM パルスの指示が来たら、スイッチングを開始します。その後、出力電圧は内部リファレンスに合わせて目標値まで滑らかに上昇します。

## サーマルシャットダウン保護

MAX17571 は、サーマルシャットダウン保護機能を内蔵し、デバイスの平均総消費電力を制限します。デバイスのジャンクション温度が +165°C を超えると、内蔵のサーマル・センサーがデバイスをシャットダウンすることで冷却できるようにします。ジャンクション温度が冷却されて 10°C 下がると、デバイスはソフトスタートによってオンします。通常動作時に不要なサーマルシャットダウン保護をトリガしないで済むように、総消費電力は注意深く評価してください ([消費電力](#)のセクションを参照)。

## アプリケーション情報

### 入力コンデンサの選択

入力フィルタ・コンデンサは、電源から流れるピーク電流を低減すると共に、回路のスイッチングによって生じる入力ノイズと電圧リップルを低減します。入力コンデンサの RMS 電流 ( $I_{RMS}$ ) は次式で定義されます。

$$I_{RMS} = I_{OUT(MAX)} \times \frac{\sqrt{V_{OUT} \times (V_{IN} - V_{OUT})}}{V_{IN}}$$

ここで、 $I_{OUT(MAX)}$  は最大負荷電流です。

$I_{RMS}$  は、入力電圧が出力電圧の 2 倍 ( $V_{IN} = 2 \times V_{OUT}$ ) になったときに最大値をとるため、次式が得られます。

$$I_{RMS(MAX)} = \frac{I_{OUT(MAX)}}{2}$$

長期的に最高の信頼性を確保するために、RMS 入力電流での温度上昇が +10°C 未満となる入力コンデンサを選択してください。入力には、高いリップル電流性能を備えた低 ESR のセラミック・コンデンサを使用します。工業用アプリケーションでは、温度安定性に優れた X7R コンデンサを推奨します。入力容量は、次式を使用して計算します。

$$C_{IN} = \frac{I_{OUT(MAX)} \times D \times (1 - D)}{\eta \times f_{SW} \times 10^3 \times \Delta V_{IN}}$$

ここで、

$D = V_{OUT}/V_{IN}$  で、コンバータのデューティ比

$f_{SW}$  = スwitchング周波数 (kHz)

$\Delta V_{IN}$  = 許容入力電圧リップル

$\eta$  = 効率

入力コンデンサを選択する際には、DC バイアス電圧によるセラミック・コンデンサのディレーティングを考慮する必要があります。ディレーティング曲線は、主要なセラミック・コンデンサのメーカーから入手可能です。

電源がデバイスの入力から離れているアプリケーションでは、セラミック・コンデンサと並列に電解コンデンサを接続する必要があります。これにより、長い入力電源パスのインダクタンスと入力セラミック・コンデンサによって発振が生じた場合でも減衰させることができます。

### インダクタの選択

インダクタンス値 ( $L$ )、インダクタの飽和電流 ( $I_{SAT}$ )、および DC 抵抗 ( $R_{DCR}$ ) は、インダクタにとって重要な 3 つのパラメータで、デバイスを動作させるために仕様規定する必要があります。スイッチング周波数と出力電圧によって、インダクタ値を次式のように求めます。

$$L = \frac{1.6 \times V_{OUT}}{f_{SW} \times 10^3}$$

ここで、 $V_{OUT}$  と  $f_{SW}$  は公称値で、 $f_{SW}$  の単位は kHz です。この式で計算された値に最も近い値を持つインダクタを選択します。

計算値に最も近い低損失のインダクタで、許容可能なサイズと可能な限り低 DC 抵抗を持つものを選択します。インダクタの定格飽和電流 ( $I_{SAT}$ ) は、ピーク電流制限値を超えた場合にのみ飽和が生じるよう、十分に大きな値にする必要があります。

### 出力コンデンサの選択

工業用アプリケーションでは、優れた温度安定性を備えている X7R セラミック出力コンデンサが使用に適しています。出力コンデンサは、アプリケーションにおける最大出力電流の 50% の負荷ステップに対応できる大きさにします。これにより、出力電圧の変動を出力電圧の約 3% 以内に抑えられます。必要な最小出力容量は次のように計算されます。

$$C_{OUT} = \frac{1}{2} \times \frac{I_{STEP} \times t_{RESPONSE}}{\Delta V_{OUT}}$$

$$t_{\text{RESPONSE}} \cong \frac{0.33}{f_c}$$

ここで、

$I_{\text{STEP}}$  = 負荷電流ステップ

$t_{\text{RESPONSE}}$  = コントローラの応答時間

$\Delta V_{\text{OUT}}$  = 許容される出力電圧変動

$f_c$  = クローズドループの目標クロスオーバー周波数 (Hz)

$f_{\text{SW}}$  = スイッチング周波数

スイッチング周波数が 500kHz 以下の場合、 $f_c$  には  $f_{\text{SW}}$  の 1/9 を選択します。スイッチング周波数が 500kHz より高い場合、 $f_c$  には 55kHz を選択します。出力コンデンサを選択する際には、DC 電圧によるセラミック・コンデンサのディレーティングを考慮する必要があります。ディレーティング曲線は、主要なセラミック・コンデンサのメーカーから入手可能です。

## ソフトスタート・コンデンサの選択

MAX17571 は、調整可能なソフトスタート動作によって突入電流を低減します。SS ピンと SGND の間にコンデンサを接続して、ソフトスタート時間を設定します。選択した出力容量 ( $C_{\text{OUT\_SEL}}$ ) および出力電圧 ( $V_{\text{OUT}}$ ) から、次式のようにソフトスタート・コンデンサに必要な最小値が得られます。

$$C_{\text{SS}} = 56 \times 10^{-6} \times C_{\text{OUT\_SEL}} \times V_{\text{OUT}}$$

ソフトスタート時間 ( $t_{\text{SS}}$ ) と SS に接続されたコンデンサ ( $C_{\text{SS}}$ ) の関係は、次式で表されます。

$$t_{\text{SS}} = \frac{C_{\text{SS}}}{5.55 \times 10^{-6}}$$

例えば、ソフトスタート時間を 2ms に設定する場合、SS ピンと SGND の間に 12nF のコンデンサを接続します。デバイスは、スタートアップの間、設定された出力公称電圧の 66.7% に達するまで、設定されたスイッチング周波数の半分の周波数で動作します。

## 出力電圧の調整

出力電圧は、出力コンデンサ ( $V_{\text{OUT}}$ ) の正端子と SGND の間に接続した抵抗分圧器を使用して設定します (図 2 参照)。分圧器の中間ノードは FB ピンに接続します。以下の手順で抵抗分圧器の値を計算します。

出力と FB ピンの間の抵抗  $R_{\text{FB\_TOP}}$  は次のように計算します。

$$R_{\text{FB\_TOP}} = \frac{110}{f_c \times C_{\text{OUT\_SEL}}}$$

ここで、

$R_{\text{FB\_TOP}}$  の単位は  $k\Omega$

$f_c$  = クロスオーバー周波数 (Hz)

$C_{\text{OUT\_SEL}}$  = 選択した出力コンデンサの DC バイアス電圧における実際の容量 (F)

FB ピンと SGND の間の抵抗  $R_{\text{FB\_BOT}}$  は次のように計算します。

$$R_{\text{FB\_BOT}} = \frac{R_{\text{FB\_TOP}} \times 0.9}{(V_{\text{OUT}} - 0.9)}$$

$R_{\text{FB\_BOT}}$  の単位は  $k\Omega$  です。

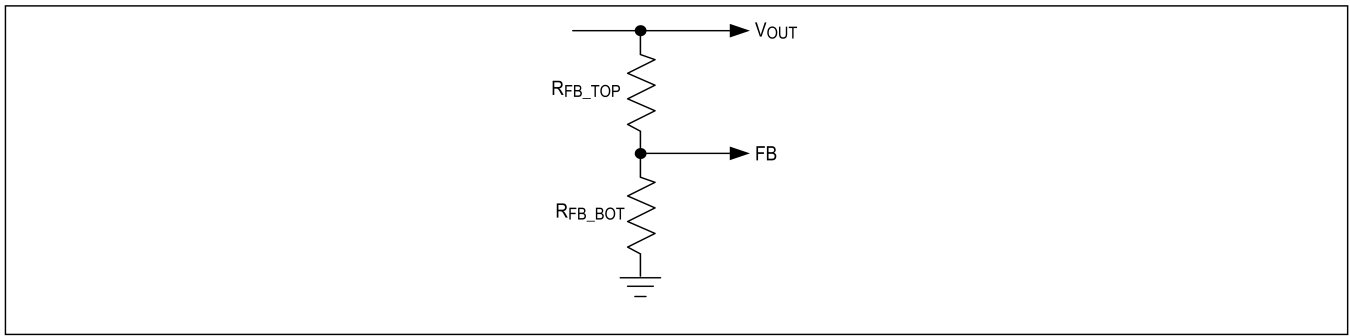


図 2. 出力電圧の調整

## 低電圧ロックアウト・レベルの設定

このデバイスは、調整可能な入力低電圧ロックアウトを備えています。デバイスがオンになる電圧は、 $V_{IN}$  と  $SGND$  の間に接続した抵抗分圧器を使用して設定します（図 3 参照）。分圧器の中間ノードは  $EN/UVLO$  に接続します。 $R_{UVL\_TOP}$  には  $3.3M\Omega$  を選び、 $R_{UVL\_BOT}$  は次のように計算します。

$$R_{UVL\_BOT} = \frac{R_{UVL\_TOP} \times 1.215}{(V_{INU} - 1.215)}$$

ここで、 $V_{INU}$  はデバイスをオンにしなければならない電圧です。 $V_{INU}$  は、 $0.8 \times V_{OUT}$  より高い値にして、スロー・パワーアップ（ソフトスタートより低速）／スロー・パワーダウン時にヒカップが生じないようにしてください。

$EN/UVLO$  ピンが外部の信号源で駆動されている場合は、信号源の出力と  $EN/UVLO$  ピンの間に最小  $1k\Omega$  の直列抵抗を接続することを推奨します。これにより、ラインの電圧リンギングを低減します。

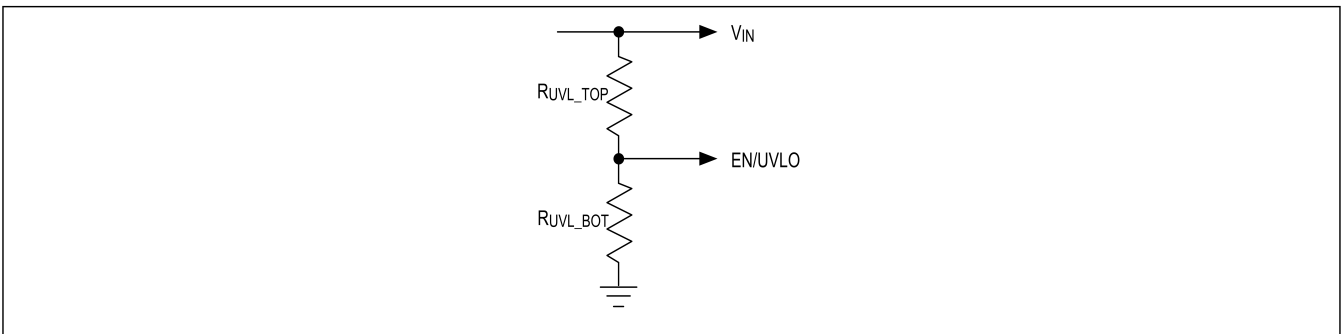


図 3. 入力低電圧ロックアウトの設定

## 消費電力

ある動作条件において、デバイスの温度上昇をもたらす電力損失は次のように見積もることができます。

$$P_{LOSS} = \left( P_{OUT} \times \left( \frac{1}{\eta} - 1 \right) \right) - I_{OUT}^2 \times R_{DCR}$$

$$P_{OUT} = V_{OUT} \times I_{OUT}$$

ここで、

$P_{OUT}$  = 出力電力

$\eta$  = コンバータの効率

$R_{DCR}$  = インダクタの DC 抵抗

標準的な多層基板におけるパッケージの熱性能の指標を以下に示します。

$$\theta_{JA} = 41^\circ\text{C/W}$$

$$\theta_{JC} = 8.5^\circ\text{C/W}$$

デバイスのジャンクション温度は、与えられた周囲温度の最大値 ( $T_{A(MAX)}$ ) に対して次式を使用して見積もることができます。

$$T_{J(\text{MAX})} = T_{A(\text{MAX})} + (\theta_{JA} \times P_{\text{LOSS}})$$

アプリケーションが温度管理システムを備えており、適切なヒート・シンクの使用によりデバイスの露出パッドが所定の温度 ( $T_{EP(\text{MAX})}$ ) に保たれている場合、デバイスのジャンクション温度は最大周囲温度から次のように見積もることができます。

$$T_{J(\text{MAX})} = T_{EP(\text{MAX})} + (\theta_{JC} \times P_{\text{LOSS}})$$

ジャンクション温度が+125°Cを超えると、動作寿命が短くなります。

## PCB レイアウト時のガイドライン

パルス電流が流れるすべての接続は、できるだけ短く、かつ幅広にしてください。電流の  $di/dt$  が高くなってしまうため、これらのパターンのインダクタンスは絶対最小値を保つようにしてください。電流が流れるループのインダクタンスはループで囲まれた面積に比例するため、ループの面積が非常に小さければインダクタンスは低減します。また、電流ループの面積を小さくすると放射 EMI が低減します。IC の周囲にパターンを配線する場合、信号グランド (SGND) とスイッチング電流の電源グランド (PGND) は分離してください。PCB レイアウトは、設計における熱性能にも影響を与えます。

- 入力コンデンサは  $V_{IN}$  ピンと PGND ピンのできるだけ近くに配置します。
- $V_{CC}$  コンデンサは  $V_{CC}$  ピンの近くに接続し、もう一方の端子は SGND プレーンに接続します。
- BST コンデンサは BST ピンと LX ピンの近くに配置します。
- インダクタは LX ピンのできるだけ近くに配置します。LX ピンとインダクタの間を接続するパターンの長さや面積を最小限に抑えます。
- 出力コンデンサは、インダクタのできるだけ近くに配置し、スイッチとは反対側に接続します。
- 入力コンデンサと出力コンデンサの PGND 端子は、PGND ピンのできるだけ近くに配置して、PGND プレーンに接続します。
- RT/SYNC 抵抗、SS コンデンサ、および FB 抵抗は、それぞれのピンのできるだけ近くに配置します。これらの部品の反対側の端子は SGND プレーンに接続します。
- 電源と負荷へのすべての接続を短くして、インダクタンスを最小レベルに保ちます。
- PGND ノードと SGND ノードは 1 点で接続します。そして、スイッチング動作が最小になる  $V_{CC}$  バイパス・コンデンサの負端子で接続します。
- 複数のサーマル・ビアを使用して EP を大きなグランド・プレーンに接続することで最適な熱性能が得られます。

推奨される PCB レイアウトおよび配線については、MAX17571 の評価用キット ([www.maximintegrated.com](http://www.maximintegrated.com) から入手可能) のレイアウトを参照してください。

## 代表的なアプリケーション回路

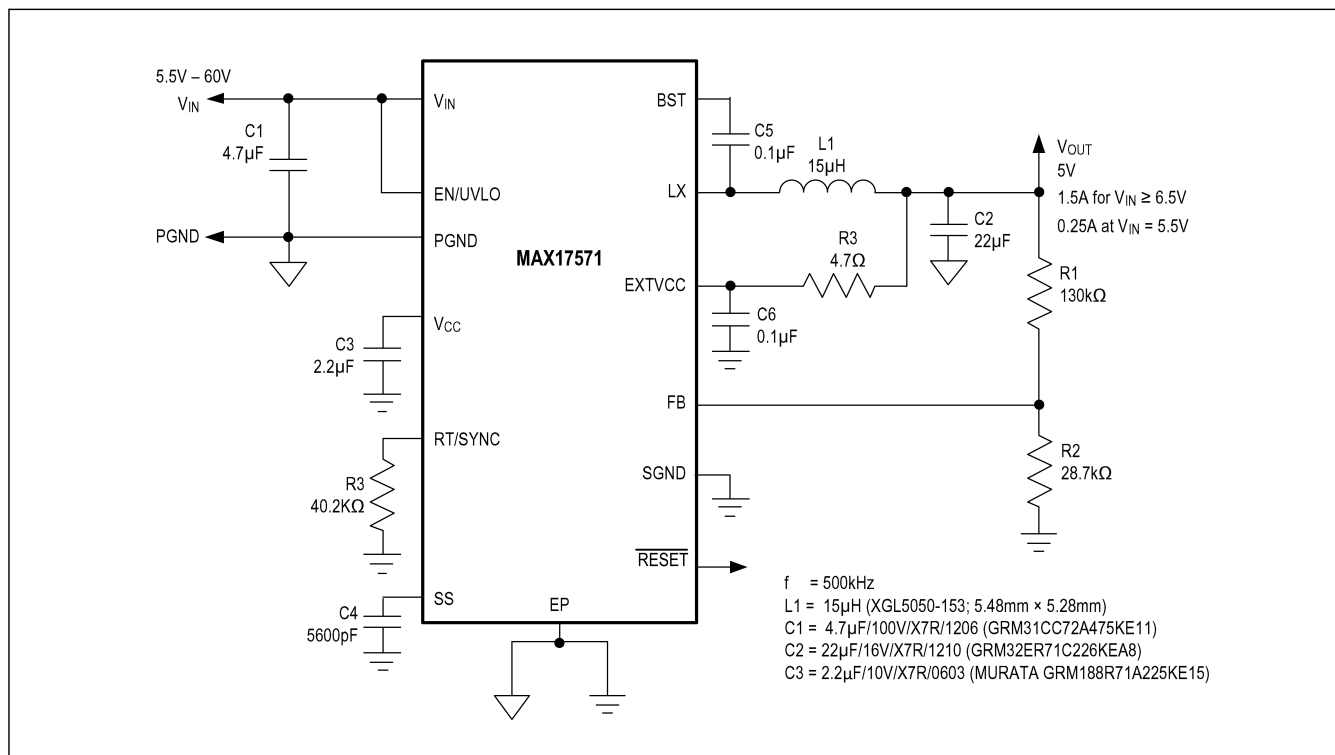


図 4. 5V 出力の標準アプリケーション回路

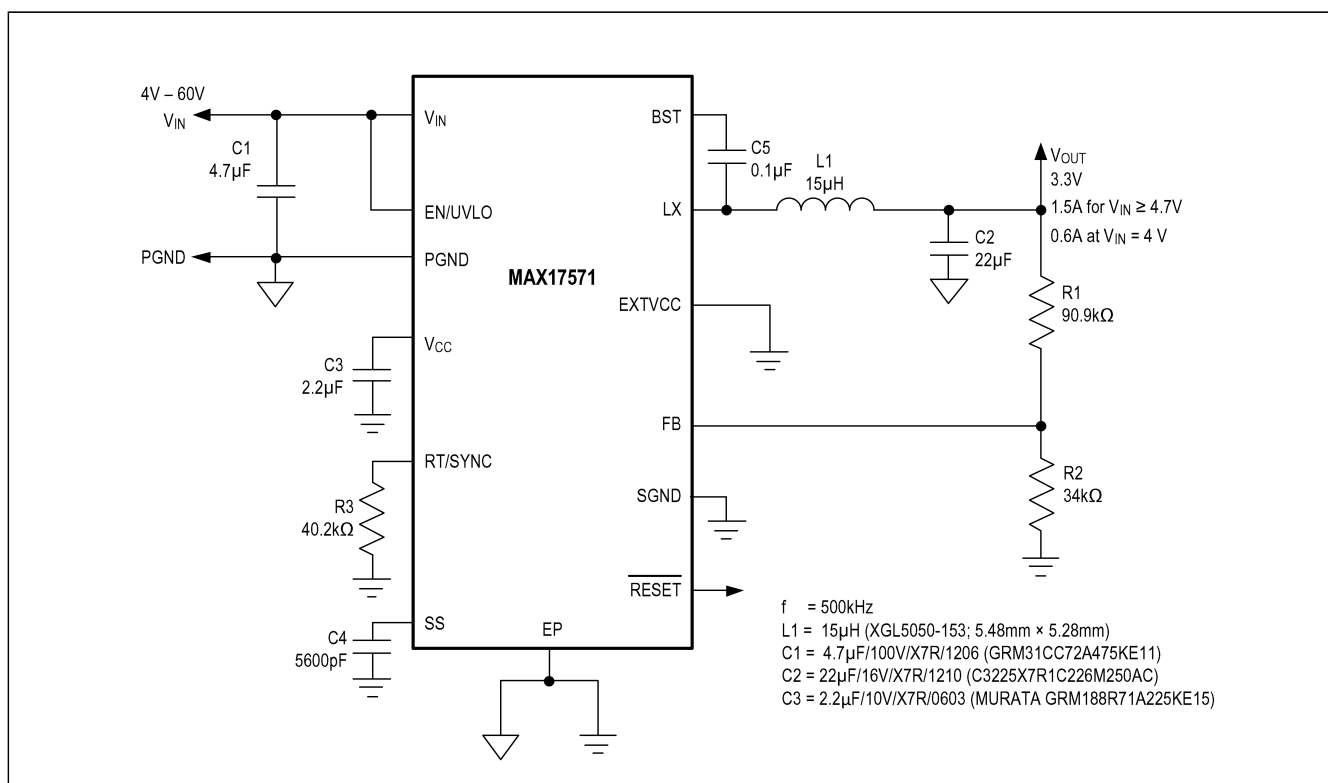


図 5. 3.3V 出力の標準アプリケーション回路

---

## オーダー情報

| PART NUMBER   | TEMP RANGE     | PIN-PACKAGE           |
|---------------|----------------|-----------------------|
| MAX17571ATC+  | -40°C to 125°C | 12 TDFN-EP* 3mm x 3mm |
| MAX17571ATC+T | -40°C to 125°C | 12 TDFN-EP* 3mm x 3mm |

+は鉛 (Pb) フリー／RoHS 準拠のパッケージであることを示します。

T = テープ & リール。

\*EP = 露出パッド。

改訂履歴

| 版数 | 改訂日  | 説明           | 改訂ページ |
|----|------|--------------|-------|
| 0  | 7/22 | 市場投入のためのリリース | -     |