



4.5V~60V、300mA、超小型、高効率の同期整流式 降圧DC/DCコンバータ

MAX17570

製品のハイライト

- 外付け部品と総コストを削減
 - ・ ショットキーなしの同期整流動作
 - ・ 内部補償
 - ・ 内部ソフトスタート
 - ・ セラミック・コンデンサのみを使用した超小型レイアウト
- システム内の複数の電源レールをサポートする柔軟性
 - ・ 広い入力電圧範囲：4.5V~60V
 - ・ 3.3Vと5Vの固定出力電圧
 - ・ 調整可能な出力電圧範囲：0.9V~VINの97%
 - ・ 供給可能な負荷電流：最大300mA
 - ・ 外部クロック同期によりスイッチング周波数を調整可能：200kHz~1MHz
- 消費電力を低減
 - ・ ピーク効率：95.8% (VIN = 15V、VOUT = 12V、IOUT = 150mA)
 - ・ シャットダウン電流：2.2μA (代表値)
 - ・ PFMオプションにより優れた軽負荷効率を実現
- 工業環境の悪条件下でも信頼性の高い動作
 - ・ ヒカップ・モードによる電流制限と起動の自動リトライ
 - ・ オープンドレインのパワー・グッド出力 (RESETピン)
 - ・ 設定可能なEN/UVLO閾値
 - ・ プリバイアスされた出力電圧への単調性起動
 - ・ 過熱保護
 - ・ 高い工業用動作周囲温度範囲：-40°C~+125°C、ジャンクション温度範囲：-40°C~+150°C
 - ・ CISPR32 (EN55032) クラスBの伝導エミッションと放射エミッションに準拠。

主なアプリケーション

- ファクトリ・オートメーション

ファクトリ・オートメーションの分野では多様なアプリケーションが存在しますが、その重要な条件の1つが熱の発生を抑制することです。システム内の熱をコントロールして、過熱やシャットダウンを防ぐ必要があります。MAX17570は完全な同期整流式DC-DCコンバータで、効率の高いFETを内蔵しているため、熱の発生が抑えられています。スイッチング・レギュレータの効率が低いほど電力の損失が少なく、したがってシステムで発生する熱も抑えられます。

- 自動車アフターマーケット

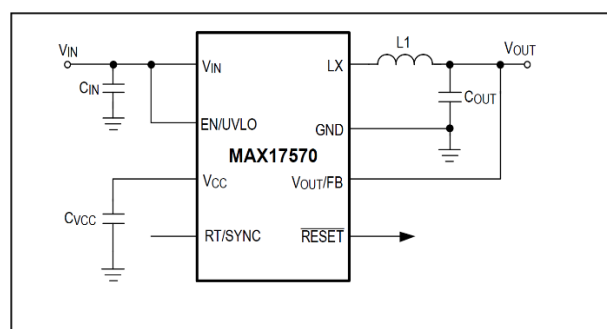
自動車アフターマーケット分野において、MAX17570が効果を発揮する利用例の1つが資産追跡アプリケーションです。モニタのワイヤレス接続が容易になったことから資産追跡の導入例が増えています。通常、これらのユニットはできる限り小型となるよう

に設計されます。MAX17570はFETと補償回路を内蔵しているほか、出力電圧を予め設定することが可能なので、ソリューションのサイズを非常に小さくすることができます。サイズが小さく部品点数も少なくできるので、システム設計の全体コストを低減することができます。

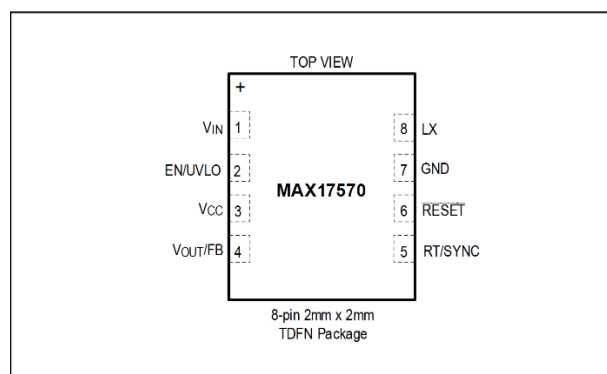
- 汎用ポイントオブロード

汎用ポイントオブロードとは、数多くのアプリケーションや設計環境で使用されるスイッチング・レギュレータに使われる一般的な用語です。どのような環境でも重要なのは、安定して電力を変換できることです。MAX17570は動作温度範囲が-40°C~+125°Cであり、電流制限保護機能と過熱保護機能を備えていることに加えて、CISPR-32クラスBの排出物基準に適合しているので、きわめて厳しい環境であっても小さいサイズで効率の高い電力変換を実現し、高い安定性と信頼性を設計者に提供します。

簡略アプリケーション回路図



端子説明



オーダー情報はデータシート末尾に記載されています。

MAX17570

4.5V～60V、300mA、超小型、高効率の同期整流式
降圧DC/DCコンバータ

絶対最大定格

V _{IN} ～GND.....	-0.3V～+70V	連続消費電力（T _A = +70℃）（+70℃以上は6.2mW/℃でディレーティング）	496mW
EN/UVLO、LX～GND.....	-0.3V～V _{IN} + 0.3V	動作温度範囲（Note 1）	-40℃～+125℃
V _{CC} 、V _{OUT} /FB、 <u>RESET</u> ～GND	-0.3V～+6V	ジャンクション温度	+150℃
RT/SYNC～GND.....	-2V～+6V	保管温度範囲	-65℃～+150℃
LXの全RMS電流	800mA	はんだ処理温度（リフロー）	+260℃
出力短絡時間	連続	リード温度（はんだ処理、10秒）	+300℃

Note 1： ジャンクション温度が+125℃を超えると、動作寿命が短くなります。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格を超える状態に置くとデバイスの信頼性に影響を与えます。

パッケージ情報

Package Code	T822C+6C
Outline Number	21-100514
Land Pattern Number	90-100183
Thermal Resistance, Four Layer Board	
Junction-to-Ambient (θ _{JA})	162℃/W
Junction-to-Case Thermal Resistance (θ _{JC})	20℃/W

パッケージの最新の外形情報およびランドパターン（フットプリント）については、www.maximintegrated.com/packagesを参照してください。パッケージ・コード内の「+」、「#」、「-」は、RoHSステータスのみを示します。パッケージ図面には異なるサフィックスが表示される場合がありますが、図面はRoHSステータスに関係なくパッケージに固有のものです。

パッケージの熱抵抗は、JEDEC仕様JESD51-7に記載の方法により、4層基板を用いて求めたものです。パッケージの熱的考察の詳細については、www.maximintegrated.com/thermal-tutorialを参照してください。

電氣的特性

特に指定のない限り、 $V_{IN} = 24V$ 、 $V_{GND} = 0V$ 、 $RT/SYNC =$ 未接続 ($f_{SW} = 400kHz$)、 $C_{IN} = C_{VCC} = 1\mu F$ 、 $V_{EN/UVLO} = 1.5V$ 、 $LX = \overline{RESET} = OPEN$ 、 $T_A = -40^{\circ}C \sim +125^{\circ}C$ 。代表値は $T_A = +25^{\circ}C$ での値で、特に指定のない限り電圧は全てGNDが基準。(Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
INPUT SUPPLY (V _{IN})						
Input Voltage Range	V _{IN}		4.5		60	V
Input Shutdown Current	I _{IN-SH}	V _{EN/UVLO} = 0V, shutdown mode		2.2	4	μA
Input Supply Current	I _{Q-PFM}	MAX17570D/E/F, V _{OUT} /FB = 1.03 x V _{OUT} /FB-REG		145	300	μA
	I _{Q-PWM}	MAX17570A/B/C, Normal switching mode, V _{IN} = 24V		2.5	4	mA
ENABLE/UVLO (EN/UVLO)						
EN/UVLO Threshold	V _{ENR}	V _{EN/UVLO} rising	1.19	1.215	1.24	V
	V _{ENF}	V _{EN/UVLO} falling	1.06	1.09	1.15	
	V _{EN-TRUESD}	V _{EN/UVLO} falling, true shutdown		0.75		
EN/UVLO Input Leakage Current	I _{EN/UVLO}	V _{EN/UVLO} = 60V, T _A = +25°C	-100		+100	nA
LDO (V _{CC})						
V _{CC} Output Voltage Range	V _{CC}	6V ≤ V _{IN} ≤ 60V, 0mA < I _{VCC} < 10mA	4.75	5	5.25	V
V _{CC} Current Limit	I _{VCC-MAX}	V _{CC} = 4.3V, V _{IN} = 12V	13	30	50	mA
V _{CC} Dropout	V _{CC-DO}	V _{IN} = 4.5V, I _{VCC} = 5mA		0.15	0.3	V
V _{CC} UVLO	V _{CC-UVR}	V _{CC} rising	4.05	4.18	4.3	V
	V _{CC-UVF}	V _{CC} falling	3.7	3.8	3.95	
POWER MOSFETs						
High-Side pMOS On-Resistance	R _{DS-ONH}	I _{LX} = 0.3A, (sourcing)		1.38	2.76	Ω
Low-Side nMOS On-Resistance	R _{DS-ONL}	I _{LX} = 0.3A, (sinking)		0.5	1	μ
LX Leakage Current	I _{LX-LKG}	V _{EN/UVLO} = 0V, V _{IN} = 60V, T _A = +25°C, V _{LX} = (V _{GND} + 1V) to (V _{IN} - 1V)	-1		+1	μA
SOFT-START (SS)						
Soft-Start Time	t _{SS}	Soft-Start Clock Period is twice the RT calculated period		512		Cycles
FEEDBACK (FB)						
FB Regulation Voltage	V _{FB-REG}	MAX17570C	0.887	0.9	0.913	V
		MAX17570F	0.887	0.915	0.936	
FB Leakage Current	I _{FB}	MAX17570C, MAX17570F, T _A = +25°C	-100	-25		nA
OUTPUT VOLTAGE						
V _{OUT} Regulation Voltage	V _{OUTREG}	MAX17570A	3.25	3.3	3.35	V
		MAX17570D	3.25	3.35	3.42	
		MAX17570B	4.93	5	5.07	
		MAX17570E	4.93	5.08	5.18	
V _{OUT} Leakage Current	I _{VOUT}	MAX17570A, MAX17570B, MAX17570D, MAX17570E		11.5		uA
CURRENT LIMIT						

MAX17570

4.5V~60V、300mA、超小型、高効率の同期整流式
降圧DC/DCコンバータ

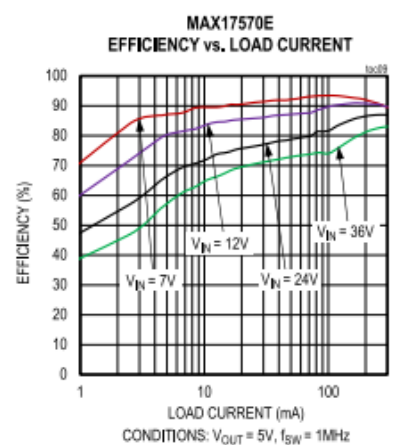
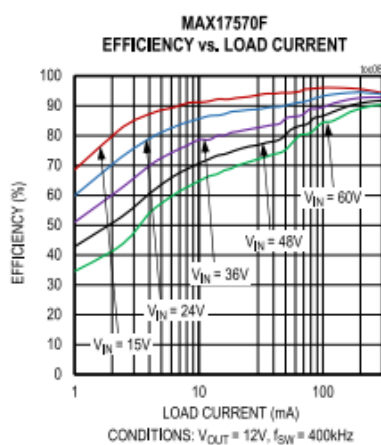
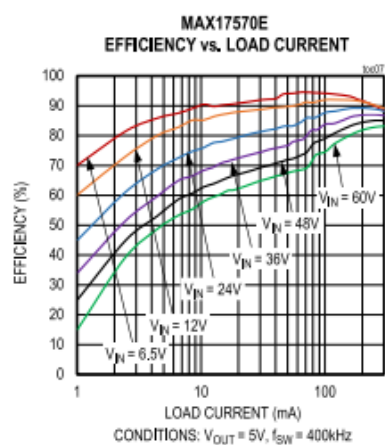
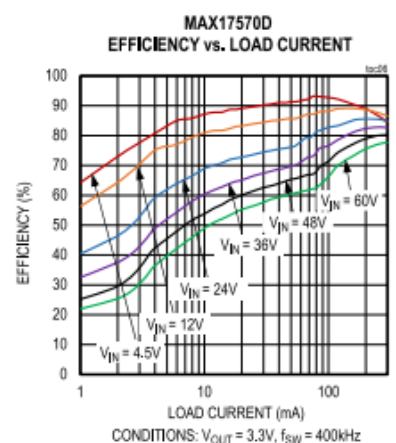
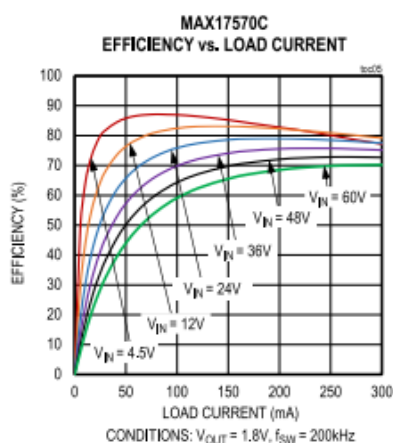
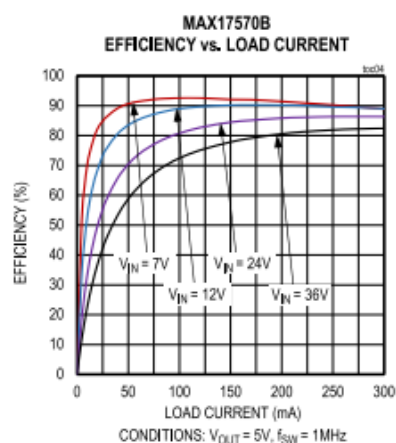
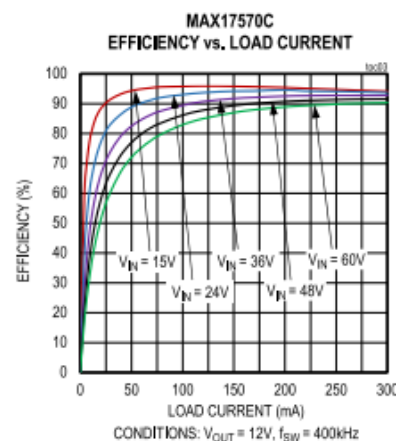
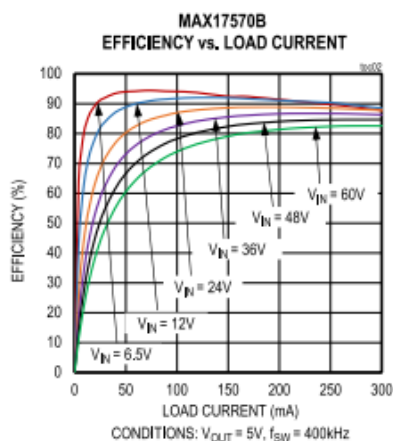
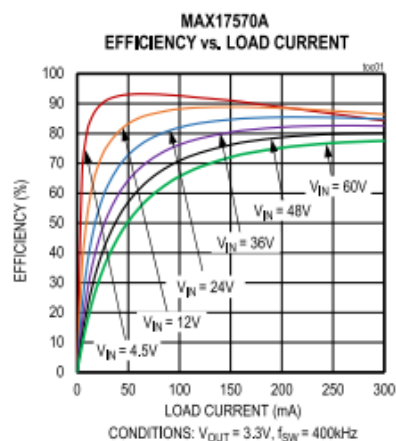
特に指定のない限り、 $V_{IN} = 24V$ 、 $V_{GND} = 0V$ 、 $RT/SYNC =$ 未接続 ($f_{SW} = 400kHz$)、 $C_{IN} = C_{VCC} = 1\mu F$ 、 $V_{EN/UVLO} = 1.5V$ 、 $LX = \overline{RESET} = OPEN$ 、 $T_A = -40^{\circ}C \sim +125^{\circ}C$ 。代表値は $T_A = +25^{\circ}C$ での値で、特に指定のない限り電圧は全てGNDが基準。(Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Peak Current-Limit Threshold	$I_{PEAK-LIMIT}$		0.49	0.56	0.62	A
Runaway Current-Limit Threshold	$I_{RUNAWAY-LIMIT}$		0.58	0.66	0.73	A
Negative Current-Limit Threshold	$I_{SINK-LIMIT}$	MAX17570A/B/C	-0.25	-0.3	-0.35	A
		MAX17570D/E/F		+15		mA
Pulse-Frequency Modulation (PFM) Current Level	I_{PFM}	MAX17570D/E/F		0.15		A
RT AND SYNC						
Switching Frequency	f_{SW}	$R_{RT} = 4.7k$	180	200	220	kHz
		$R_{RT} = 26.4k$	900	1000	1100	
		$R_{RT} = \text{unconnected}$	360	400	440	
V_{FB} Undervoltage Trip Level to Cause Hiccup	$V_{FB-HICF}$		62.5	64.5	66.5	%
HICCUP Timeout		Hiccup Clock Period is twice the R_T calculated period		32768		Cycles
Minimum On-Time	t_{ON-MIN}			90	130	ns
Minimum Off-Time	$t_{OFF-MIN}$			125	145	ns
LX Dead Time				5		ns
RT/SYNC Bias Current	I_{RT_BIAS}			45		uA
SYNC Frequency Capture Range		f_{SW} set by $R_{RT/SYNC}$	1.1 X f_{SW}		1.4 X f_{SW}	kHz
SYNC Pulse Width	t_{SYNC}		100			ns
SYNC Duty-Cycle Range	D_{SYNC}		10		90	%
SYNC Threshold	V_{IH}	At RT/SYNC pin (Note 3)	$V_{RT/SYN C} + 0.2$			V
	V_{IL}	At RT/SYNC pin (Note 3)			$V_{RT/SYN C} - 0.2$	V
RESET						
FB/ V_{OUT} Threshold for $\overline{RESET}$ Rising		V_{OUT}/FB rising	93.5	95	97.5	%
FB/ V_{OUT} Threshold for $\overline{RESET}$ Falling		V_{OUT}/FB falling	90	92	94	%
$\overline{RESET}$ Delay After FB/ V_{OUT} Reaches 95% Regulation		$\overline{RESET}$ Clock Period is the R_T calculated period		1024		Cycles
$\overline{RESET}$ Output Level Low		$I_{RESET} = 1mA$			0.2	V
$\overline{RESET}$ Output Leakage Current		$V_{RESET} = V_{CC} = 5.5V$, $T_A = +25^{\circ}C$			0.1	μA
THERMAL SHUTDOWN						
Thermal-Shutdown Threshold		Temperature rising		166		$^{\circ}C$
Thermal-Shutdown Hysteresis				20		$^{\circ}C$

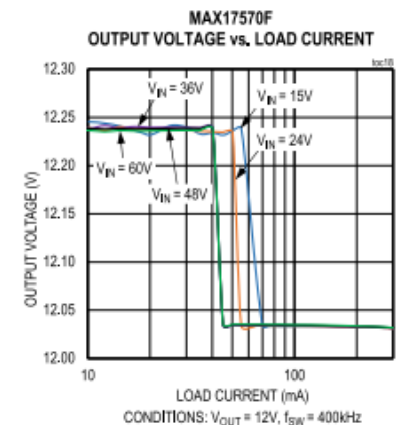
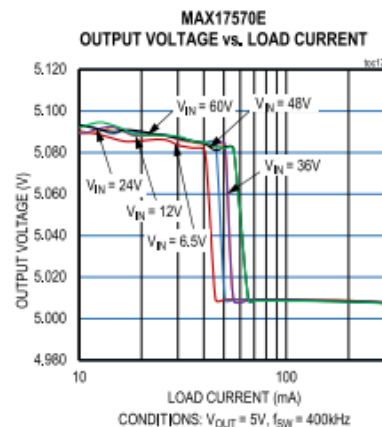
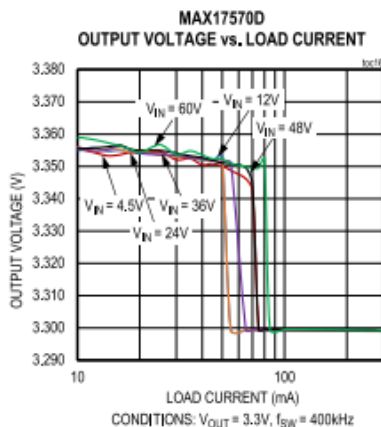
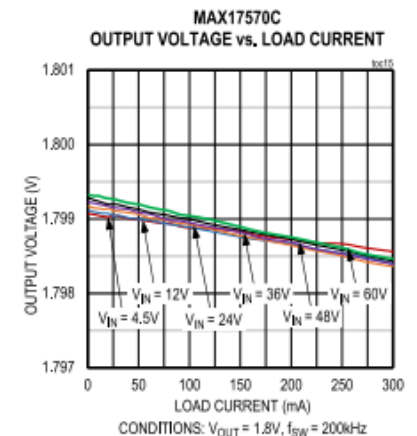
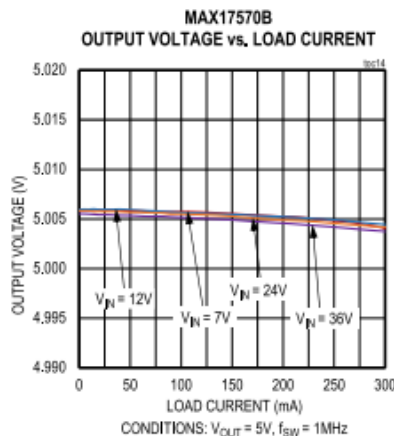
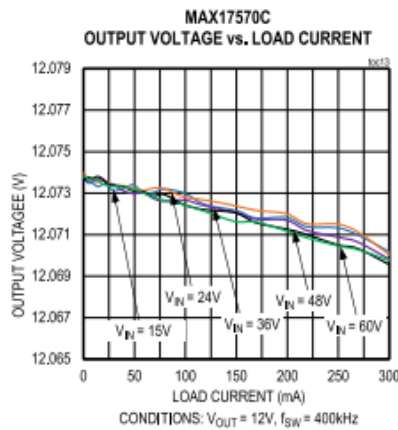
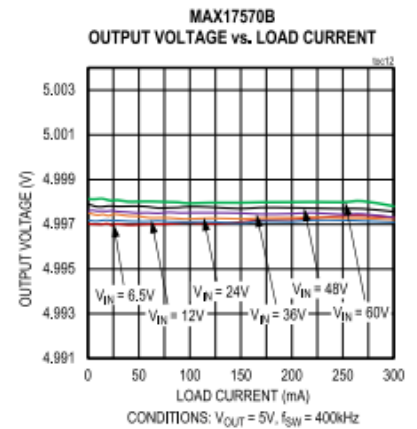
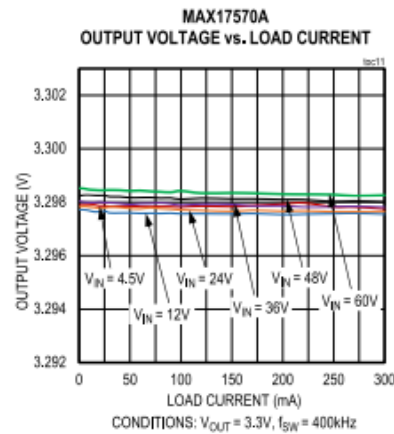
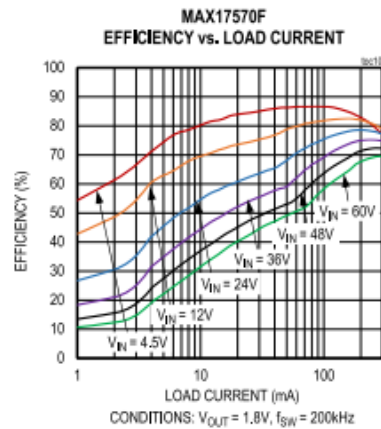
Note 2 : すべての制限値は $T_A = +25^{\circ}\text{C}$ で100%テスト済みです。温度に対する制限値は設計により確保されています。

Note 3 : $V_{RT/SYNC} = I_{RT_BIAS} \times R_{RT/SYNC}$ 。詳細については、[スイッチング周波数とクロック同期](#)のセクションを参照してください。

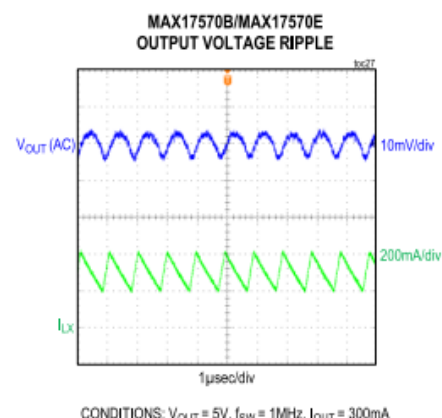
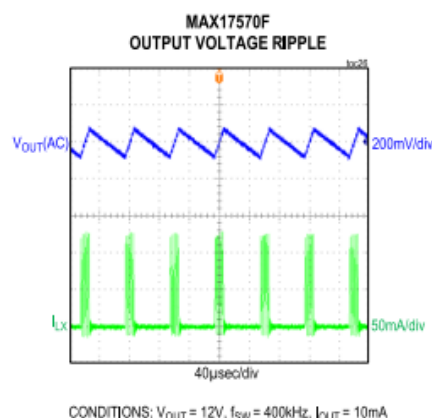
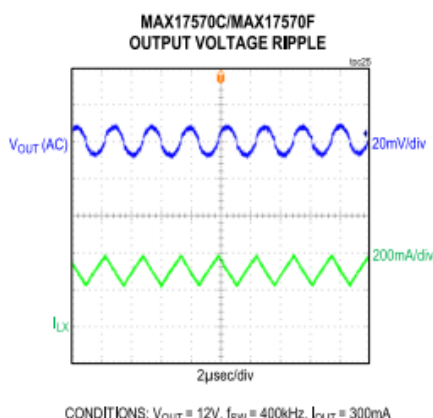
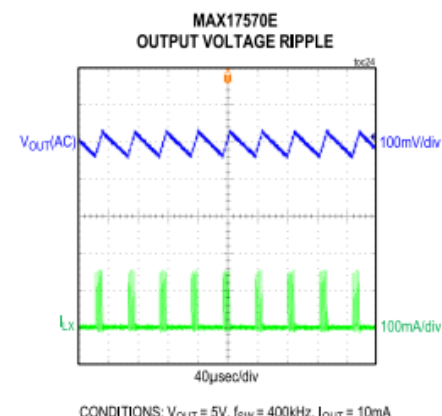
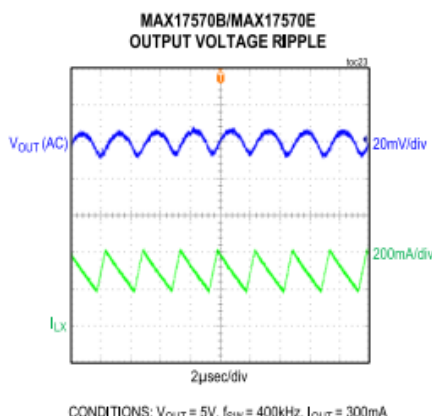
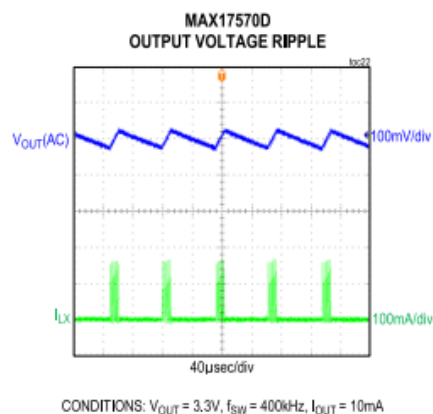
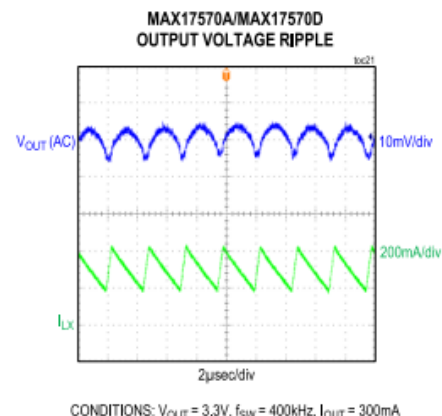
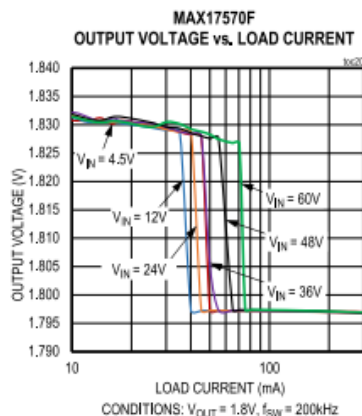
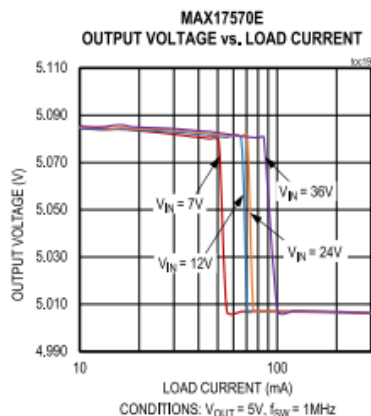
代表的な動作特性

(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $C_{IN} = C_{VCC} = 1\mu F$ 、 $T_A = +25^\circ C$)

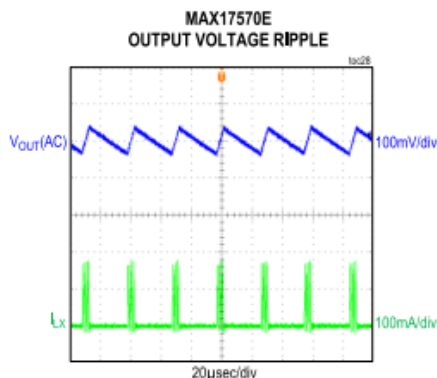
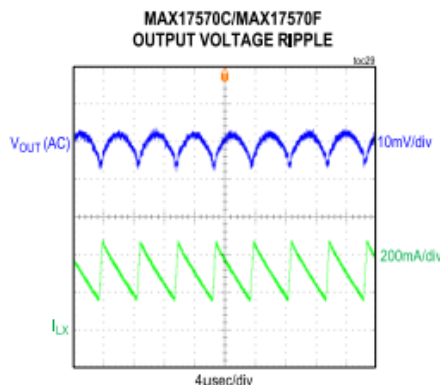
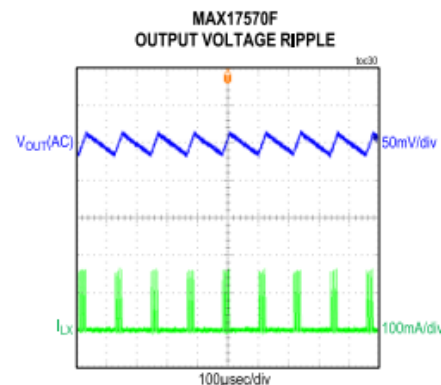
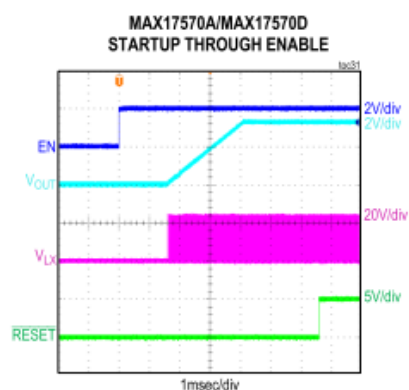
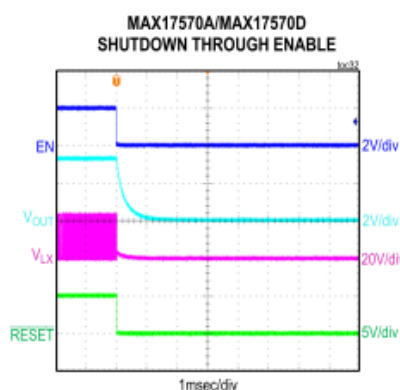
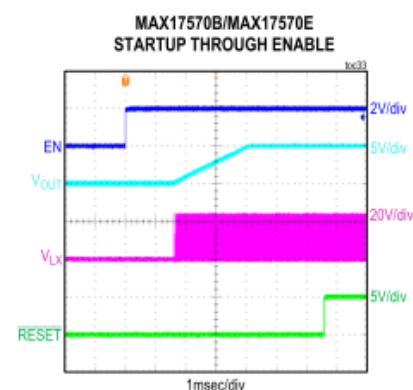
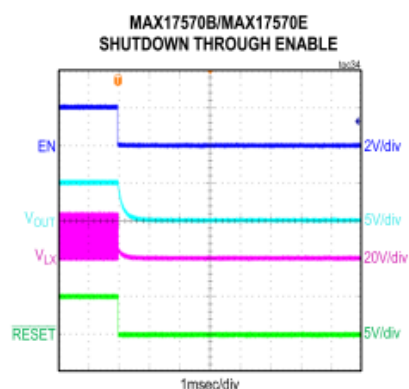
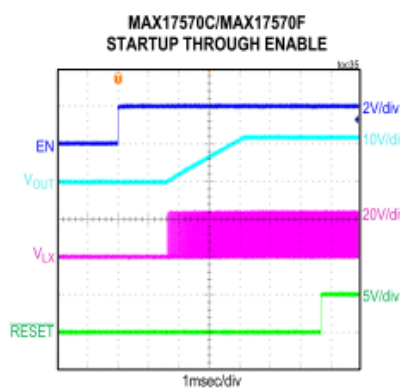
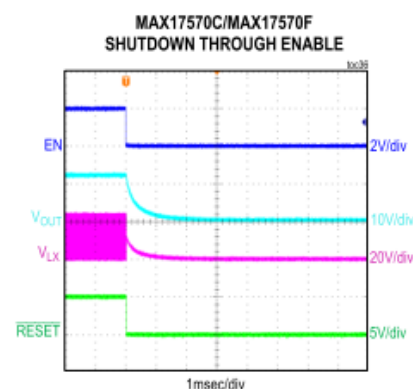
代表的な動作特性（続き）

(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $C_{IN} = C_{VCC} = 1\mu F$ 、 $T_A = +25^\circ C$)

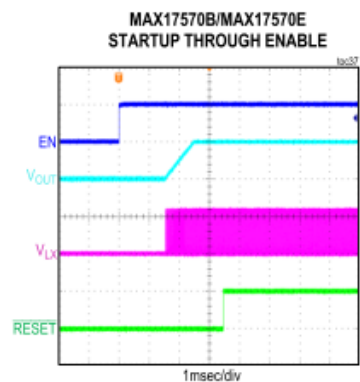
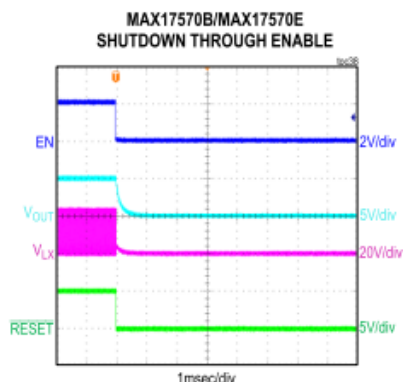
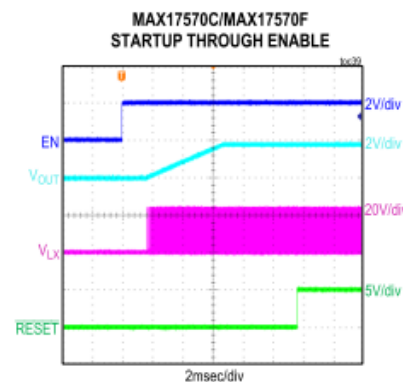
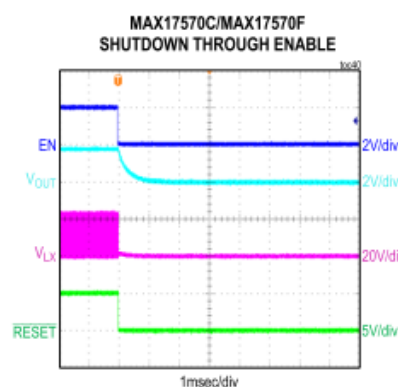
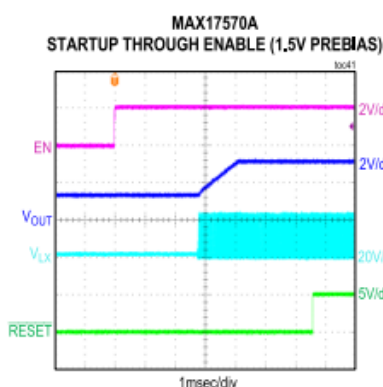
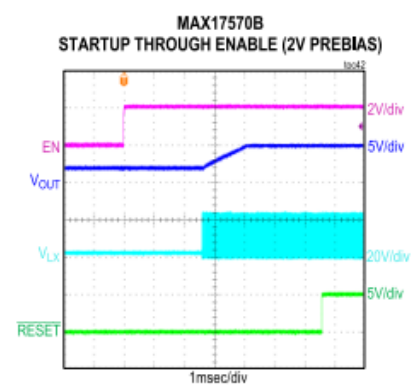
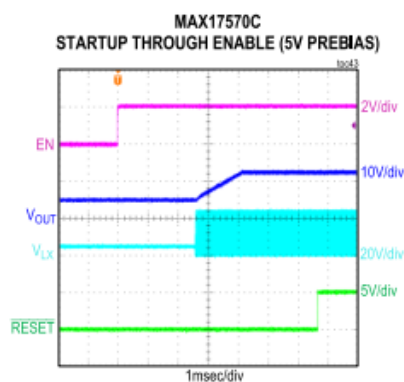
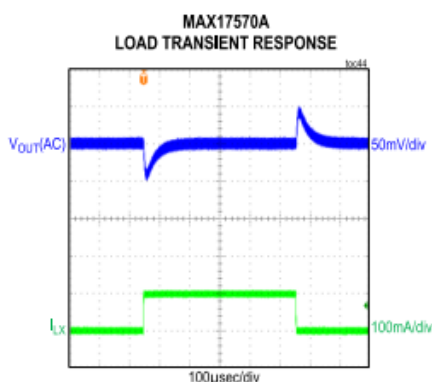
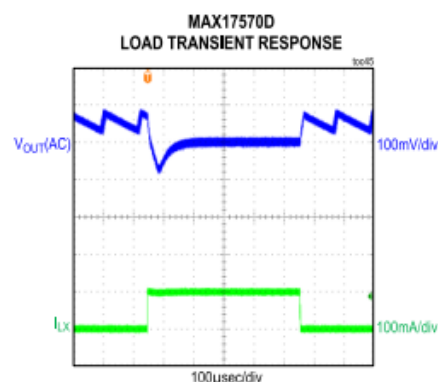
代表的な動作特性（続き）

(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $C_{IN} = C_{VCC} = 1\mu F$ 、 $T_A = +25^\circ C$)

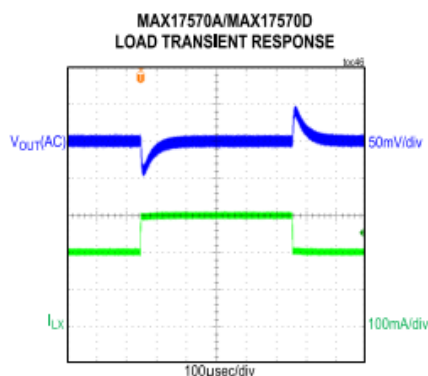
代表的な動作特性（続き）

(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $C_{IN} = C_{VCC} = 1\mu F$ 、 $T_A = +25^\circ C$)CONDITIONS: $V_{OUT} = 5V$, $f_{SW} = 1MHz$, $I_{OUT} = 10mA$ CONDITIONS: $V_{OUT} = 1.8V$, $f_{SW} = 200kHz$, $I_{OUT} = 300mA$ CONDITIONS: $V_{OUT} = 1.8V$, $f_{SW} = 200kHz$, $I_{OUT} = 10mA$ CONDITIONS: $V_{OUT} = 3.3V$, $f_{SW} = 400kHz$, $I_{OUT} = 300mA$ CONDITIONS: $V_{OUT} = 3.3V$, $f_{SW} = 400kHz$, $I_{OUT} = 300mA$ CONDITIONS: $V_{OUT} = 5V$, $f_{SW} = 400kHz$, $I_{OUT} = 300mA$ CONDITIONS: $V_{OUT} = 5V$, $f_{SW} = 400kHz$, $I_{OUT} = 300mA$ CONDITIONS: $V_{OUT} = 12V$, $f_{SW} = 400kHz$, $I_{OUT} = 300mA$ CONDITIONS: $V_{OUT} = 12V$, $f_{SW} = 400kHz$, $I_{OUT} = 300mA$

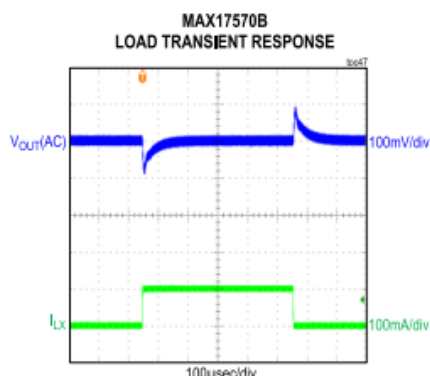
代表的な動作特性（続き）

(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $C_{IN} = C_{VCC} = 1\mu F$ 、 $T_A = +25^\circ C$)CONDITIONS: $V_{OUT} = 5V$, $f_{SW} = 1MHz$, $I_{OUT} = 300mA$ CONDITIONS: $V_{OUT} = 5V$, $f_{SW} = 1MHz$, $I_{OUT} = 300mA$ CONDITIONS: $V_{OUT} = 1.8V$, $f_{SW} = 200kHz$, $I_{OUT} = 300mA$ CONDITIONS: $V_{OUT} = 1.8V$, $f_{SW} = 200kHz$, $I_{OUT} = 300mA$ CONDITIONS: $V_{OUT} = 3.3V$, $f_{SW} = 400kHz$, $I_{OUT} = 10mA$ CONDITIONS: $V_{OUT} = 5V$, $f_{SW} = 400kHz$, $I_{OUT} = 10mA$ CONDITIONS: $V_{OUT} = 12V$, $f_{SW} = 400kHz$, $I_{OUT} = 10mA$ CONDITIONS: $V_{OUT} = 3.3V$, $f_{SW} = 400kHz$
LOAD STEP BETWEEN 5mA to 100mACONDITIONS: $V_{OUT} = 3.3V$, $f_{SW} = 400kHz$
LOAD STEP BETWEEN 5mA to 100mA

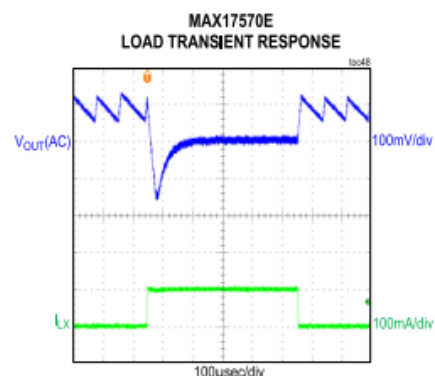
代表的な動作特性（続き）

(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $C_{IN} = C_{VCC} = 1\mu F$ 、 $T_A = +25^\circ C$)

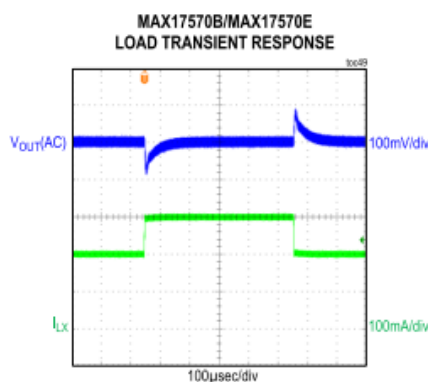
CONDITIONS: $V_{OUT} = 3.3V$, $f_{SW} = 400kHz$
LOAD STEP BETWEEN 200mA to 300mA



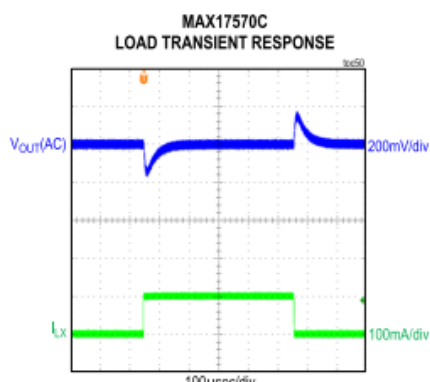
CONDITIONS: $V_{OUT} = 5V$, $f_{SW} = 400kHz$
LOAD STEP BETWEEN 5mA to 100mA



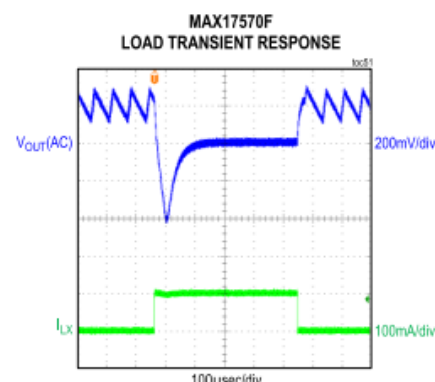
CONDITIONS: $V_{OUT} = 5V$, $f_{SW} = 400kHz$
LOAD STEP BETWEEN 5mA to 100mA



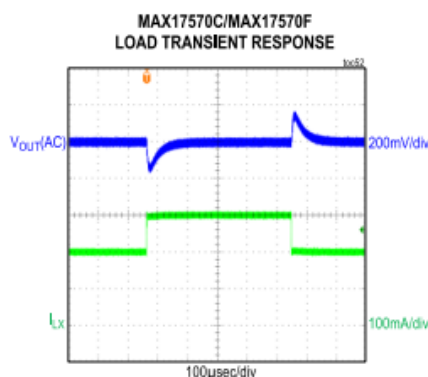
CONDITIONS: $V_{OUT} = 5V$, $f_{SW} = 400kHz$
LOAD STEP BETWEEN 200mA to 300mA



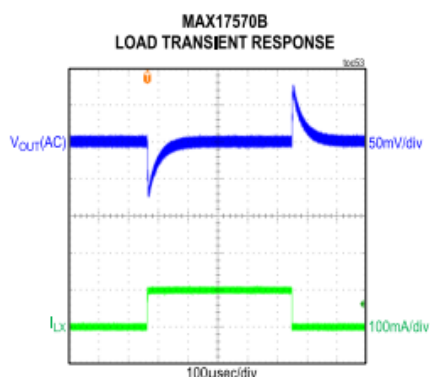
CONDITIONS: $V_{OUT} = 12V$, $f_{SW} = 400kHz$
LOAD STEP BETWEEN 5mA to 100mA



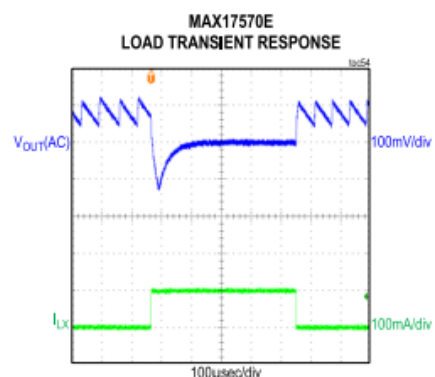
CONDITIONS: $V_{OUT} = 12V$, $f_{SW} = 400kHz$
LOAD STEP BETWEEN 5mA to 100mA



CONDITIONS: $V_{OUT} = 12V$, $f_{SW} = 400kHz$
LOAD STEP BETWEEN 200mA to 300mA

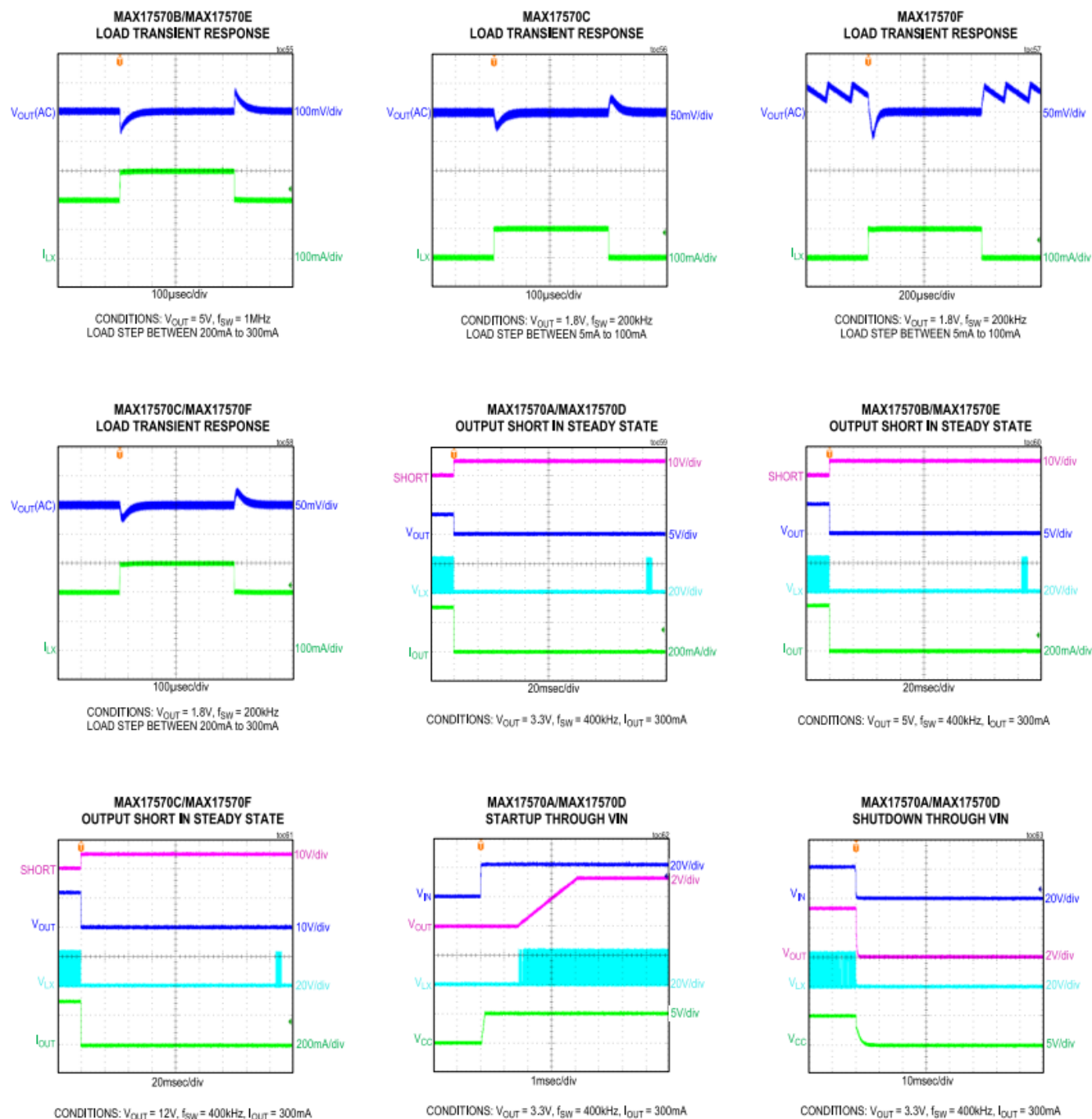


CONDITIONS: $V_{OUT} = 5V$, $f_{SW} = 1MHz$
LOAD STEP BETWEEN 5mA to 100mA

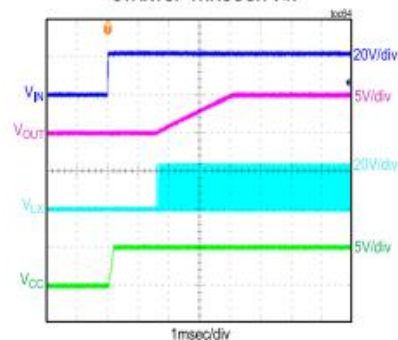
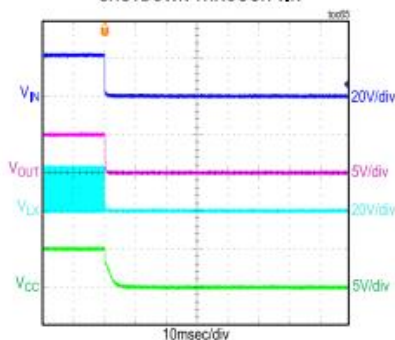
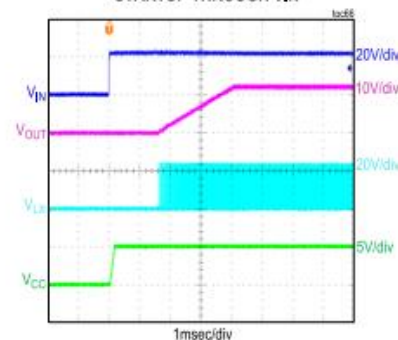
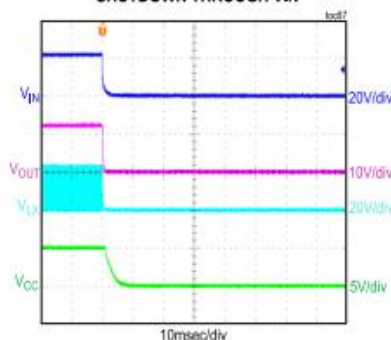
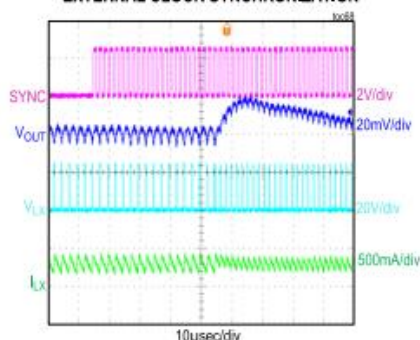
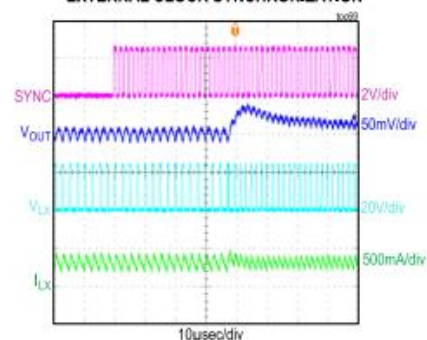
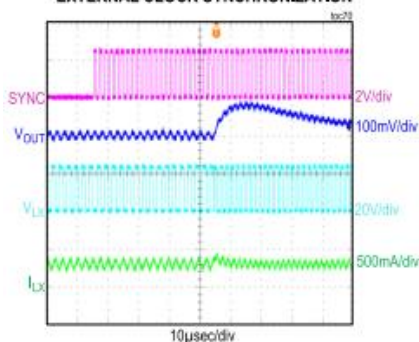
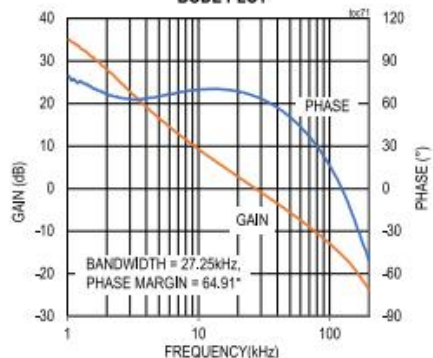
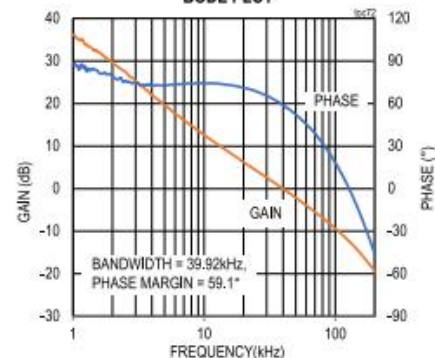


CONDITIONS: $V_{OUT} = 5V$, $f_{SW} = 1MHz$
LOAD STEP BETWEEN 5mA to 100mA

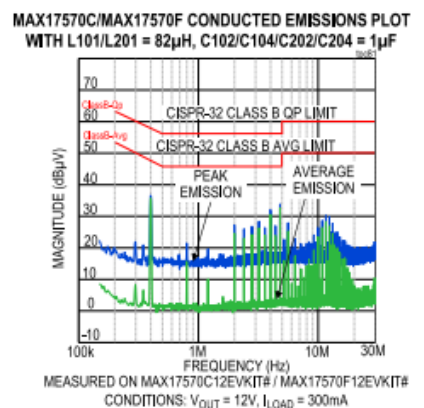
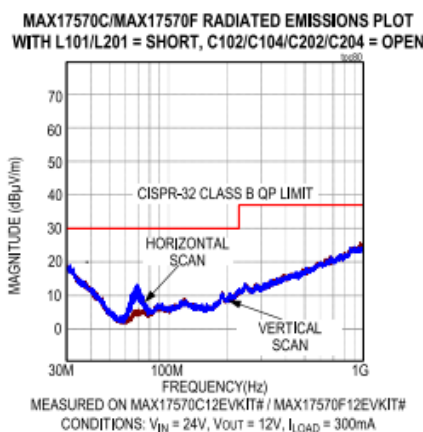
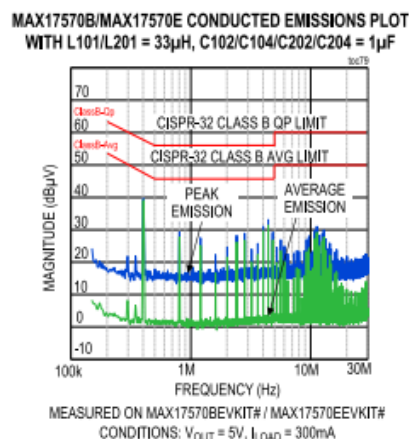
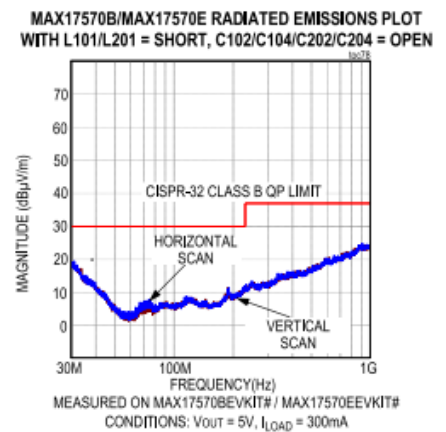
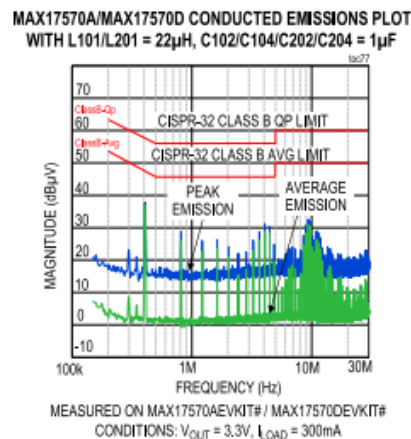
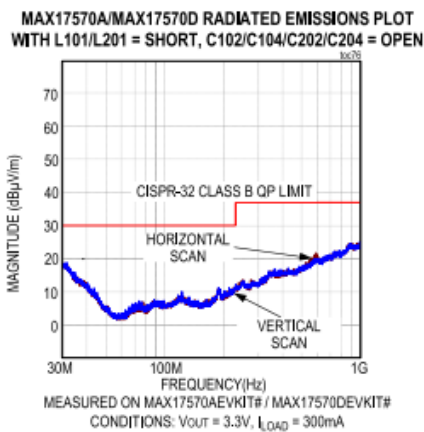
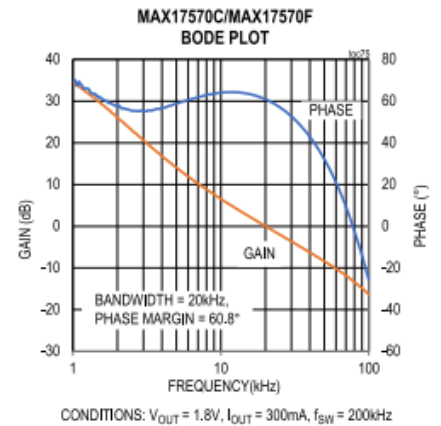
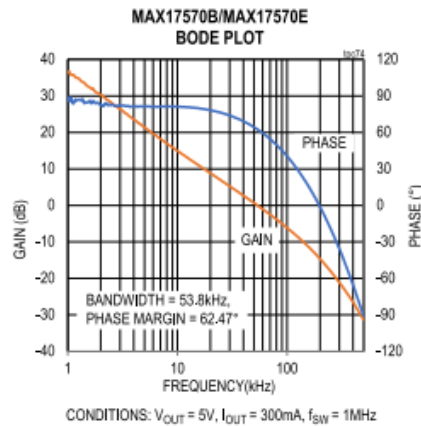
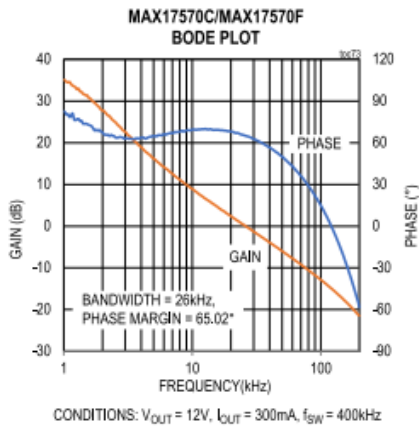
代表的な動作特性（続き）

(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $C_{IN} = C_{VCC} = 1\mu F$ 、 $T_A = +25^\circ C$)

代表的な動作特性（続き）

(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $C_{IN} = C_{VCC} = 1\mu F$ 、 $T_A = +25^\circ C$)MAX17570B/MAX17570E
STARTUP THROUGH VINCONDITIONS: $V_{OUT} = 5V$, $f_{SW} = 400kHz$, $I_{OUT} = 300mA$ MAX17570B/MAX17570E
SHUTDOWN THROUGH VINCONDITIONS: $V_{OUT} = 5V$, $f_{SW} = 400kHz$, $I_{OUT} = 300mA$ MAX17570C/MAX17570F
STARTUP THROUGH VINCONDITIONS: $V_{OUT} = 12V$, $f_{SW} = 400kHz$, $I_{OUT} = 300mA$ MAX17570C/MAX17570F
SHUTDOWN THROUGH VINCONDITIONS: $V_{OUT} = 12V$, $f_{SW} = 400kHz$, $I_{OUT} = 300mA$ MAX17570A
EXTERNAL CLOCK SYNCHRONIZATIONCONDITIONS: $V_{OUT} = 3.3V$, $f_{SW} = 400kHz$, $I_{OUT} = 300mA$,
 $f_{SYNC} = 560kHz$ MAX17570B
EXTERNAL CLOCK SYNCHRONIZATIONCONDITIONS: $V_{OUT} = 5V$, $f_{SW} = 400kHz$, $I_{OUT} = 300mA$,
 $f_{SYNC} = 560kHz$ MAX17570C
EXTERNAL CLOCK SYNCHRONIZATIONCONDITIONS: $V_{OUT} = 12V$, $f_{SW} = 400kHz$, $I_{OUT} = 300mA$,
 $f_{SYNC} = 560kHz$ MAX17570A/MAX17570D
BODE PLOTCONDITIONS: $V_{OUT} = 3.3V$, $I_{OUT} = 300mA$, $f_{SW} = 400kHz$ MAX17570B/MAX17570E
BODE PLOTCONDITIONS: $V_{OUT} = 5V$, $I_{OUT} = 300mA$, $f_{SW} = 400kHz$

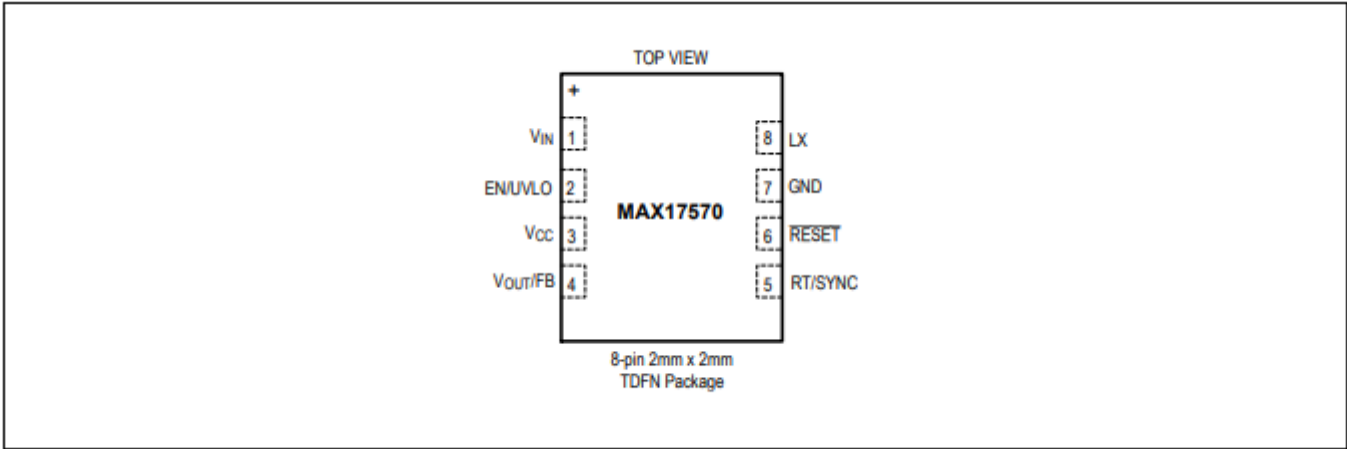
代表的な動作特性（続き）

(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $C_{IN} = C_{VCC} = 1\mu F$ 、 $T_A = +25^\circ C$)

MAX17570

4.5V~60V、300mA、超小型、高効率の同期整流式
降圧DC/DCコンバータ

ピン配置



端子説明

端子	名称	機能
1	V _{IN}	スイッチング・レギュレータの電源入力。バイパス用として、V _{IN} とGNDの間にX7R 1μFセラミック・コンデンサを接続します。
2	EN/UVLO	アクティブ・ハイのイネーブル／低電圧検出入力。EN/UVLOをGNDに接続すると、レギュレータ出力をディスエーブルできます。EN/UVLOをV _{IN} に接続すると、常時ON動作になります。抵抗分圧器をV _{IN} 、EN/UVLO、GNDの間に接続すると、デバイスがイネーブルされてオンになる入力電圧を設定できます。
3	V _{CC}	内部LDOの電力出力。V _{CC} は1μF以上のコンデンサでGNDにバイパスします。
4	V _{OUT} /FB	帰還入力。固定出力電圧バージョンの場合は、V _{OUT} /FBを出力に直接接続します。出力電圧を調整できるバージョンでは、V _{OUT} /FBをV _{OUT} とGNDの間の抵抗分圧器に接続して、出力電圧を0.9Vから0.97 × V _{IN} までの範囲に設定します。
5	RT/SYNC	発振器のタイミング抵抗入力。RTとグラウンドの間に抵抗を接続してスイッチング周波数を設定します。周波数は200kHz~1MHzに設定できます。RT/SYNCピンを使用すると、コンバータを外部クロックに同期させることができます。PFMデバイス（MAX17570D/E/F）でSYNC機能を使用することはできません。詳細については、 スイッチング周波数とクロック同期 のセクションを参照してください。
6	$\overline{\text{RESET}}$	オープンドレインのリセット出力。外付け抵抗を使用してRESETを外部電源にプル・アップします。 $\overline{\text{RESET}}$ は、出力電圧が設定された公称レギュレーション電圧の92%未満に低下すると、ローになります。 $\overline{\text{RESET}}$ は、出力電圧がレギュレーション値の95%を超えてから1024クロック・サイクルが経過すると、高インピーダンスになります。閾値については、 電氣的特性 の表を参照してください。
7	GND	グラウンド。GNDは電源グラウンド・プレーンに接続します。回路のすべてのグラウンド接続は1点で行ってください。詳細については、 PCBレイアウト時のガイドライン のセクションを参照してください。
8	LX	インダクタの接続。LXはインダクタのスイッチ側に接続します。デバイスがシャットダウンされた状態では、LXは高インピーダンスです。

機能図

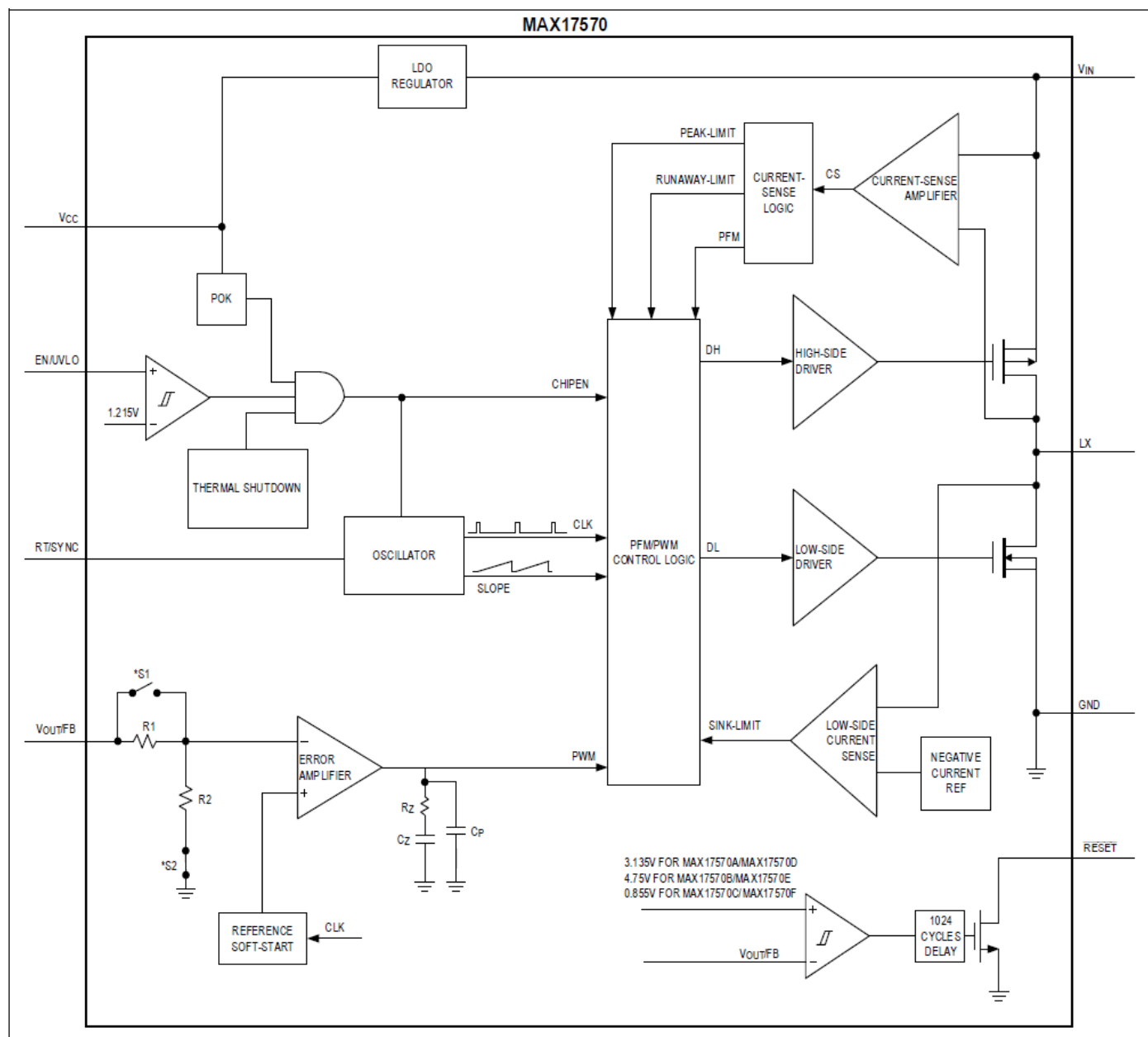


表1. レギュレータ・スイッチと抵抗の特性

REGULATOR PART NUMBER	S1	S2	R1 (kΩ)	R2 (kΩ)
MAX17570A/D	OPEN	CLOSE	206	77
MAX17570B/E	OPEN	CLOSE	352	77
MAX17570C/F	CLOSE	OPEN	OPEN	OPEN

MAX17570

4.5V～60V、300mA、超小型、高効率の同期整流式
降圧DC/DCコンバータ

詳細

MAX17570は、MOSFETを内蔵した高効率、高電圧の同期整流式降圧DC/DCコンバータで、4.5V～60Vの広い入力電圧範囲で動作します。このコンバータは、3.3V（MAX17570A、MAX17570D）、5V（MAX17570B、MAX17570E）および調整可能な出力電圧（MAX17570C、MAX17570F）で、最大300mAの電流を出力します。EN/UVLOおよびV_{CC} UVLOの条件が満たされると、内部パワーアップ・シーケンスがエラーアンプ・リファレンスをソフトスタートさせて、負荷電流に関係なく、クリーンな単調性の出力電圧ソフトスタートが可能になります。V_{OUT}/FBピンは、抵抗分圧器を通じて出力電圧をモニタします。RESETピンは、出力電圧がレギュレーション値の95%に達してから1024サイクルが経過した後に、高インピーダンス状態に移移します。デバイスはEN/UVLOピンをローにプルダウンすることによってシャットダウン・モードに入り、スタンバイ時の消費電流がわずか2.2μA（代表値）になります。

MAX17570A/B/Cはすべての負荷においてパルス周波数変調（PWM）モードで動作し、MAX17570D/E/Fは軽負荷時にPFMモードで動作します。PWMモードではインダクタ電流が負になることがあります。PWMモードは周波数の影響を受けやすいアプリケーションに有効で、あらゆる負荷条件において固定スイッチング周波数で動作します。PFMモードではコンバータが負のインダクタ電流をディスエーブルし、さらに軽負荷時にはパルスをスキップして効率を改善します。PFMモードでは、出力が公称電圧の102.3%になるまで、すべてのクロック・サイクルでインダクタ電流がピーク値150mAに固定されます。出力が公称電圧の102.3%に達すると、ハイサイドFETとローサイドFETが両方ともオフになり、負荷の放電によって出力が公称電圧の101.1%に低下するまでデバイスはハイバネート動作に移行します。ハイバネート動作では、自己消費電流を抑えるためにほとんどの内部ブロックがオフになります。出力が公称電圧の101.1%未満に低下すると、デバイスはハイバネート動作を終了してすべての内部ブロックをオンにし、公称出力電圧の102.3%になるまでエネルギー・パルスを出力に供給する処理を再開します。PFMモードの利点は、電源からの自己消費電流が小さくなるので軽負荷時の効率が向上することです。

DC/DCスイッチング・レギュレータ

このデバイスは、内部補償された固定周波数の電流モード制御方式を使用します（機能図を参照）。ハイサイドpMOSFETは、内部クロックの立上がりエッジでオンになります。内部エラーアンプは、帰還電圧を固定内部リファレンス電圧と比較して誤差電圧を生成します。この誤差電圧は、PWMコンパレータにより電流検出電圧と勾配補償電圧の和と比較され、オン時間が設定されます。pMOSFETのオン時間中、インダクタの電流がランプアップします。スイッチング期間の残りの時間（オフ時間）ではpMOSFETがオフに保たれ、ローサイドnMOSFETがオンになります。オフ時間中は、インダクタに蓄積されたエネルギーを放電して出力に電流が供給されますが、この間、インダクタ電流はランプダウンしていきます。過負荷条件では、サイクルごとの電流制限機能により、ハイサイドpMOSFETをオフにしてローサイドnMOSFETをオンにし、インダクタのピーク電流を制限します。

スイッチング周波数とクロック同期

MAX17570のスイッチング周波数は、RT/SYNCピンとGNDの間に接続した抵抗を使用して、200kHz～1MHzの値に設定できます。必要なスイッチング周波数（f_{sw}）に対応するRT/SYNCピンの抵抗値（R_{RT}）は、次式を使って計算します。

$$R_{RT/SYNC} = \frac{375}{\frac{16400}{f_{sw}} - 2.1}$$

ここで、R_{RT/SYNC}の単位はkΩ、f_{sw}の単位はkHzです。f_{sw}がデフォルトの400kHzの場合は、RT/SYNCピンをオープンのままにします。一般に使われるいくつかのスイッチング周波数に対するR_{RT/SYNC}抵抗の値については、表2を参照してください。

表2. スwitchング周波数とRRT抵抗の関係

SWITCHING FREQUENCY (kHz)	R _{RT} RESISTOR (kΩ)
400	Open
400	9.65
200	4.7
1000	26.4

図1に示すように、RT/SYNCピンは、デバイスの内部発振器をMAX17570A/B/Cの外部クロックに同期させるために使用できます。PFMデバイス（MAX17570D/E/F）ではSYNC機能を使用できません。外部クロックの周波数は、1.1 × f_{sw}～1.4 × f_{sw}の範囲内とする必要があります。ここでf_{sw}は、RT/SYNCピンに接続した抵抗によって設定される周波数です。外部クロックをRT/SYNCピンに印加する場合、印加

される外部クロックが8サイクル以上になると、内部発振器のサイクルが16回繰り返されてから、内部発振器の周波数が外部クロックの周波数に切り替わります。外部クロックのパルス幅は100ns (t_{SYNC}) より広くする必要があり、許容されるデューティ・サイクル (D_{SYNC}) 範囲は10%～90%です。

外部クロック信号はRT/SYNCピンにAC結合されます。外部クロックの振幅 ($V_{\text{SYNC_PK_PK}}$) は、次式に基づいて選ぶ必要があります。

$20\% \leq D_{\text{SYNC}} \leq 80\%$ の場合：

$$V_{\text{SYNC_PK_PK}} > \frac{1.3V}{45}$$

$$C_{\text{SYNC}} = \frac{45}{(V_{\text{SYNC_PK_PK}} - 1)}$$

$10\% \leq D_{\text{SYNC}} < 20\%$ の場合：

$$V_{\text{SYNC_PK_PK}} > \frac{0.26}{D_{\text{SYNC}}},$$

$$C_{\text{SYNC}} = \frac{45}{(5 \times D_{\text{SYNC}} \times V_{\text{SYNC_PK_PK}}) - 1}$$

$80\% < D_{\text{SYNC}} \leq 90\%$ の場合：

$$V_{\text{SYNC_PK_PK}} > \frac{0.26}{1 - D_{\text{SYNC}}},$$

$$C_{\text{SYNC}} = \frac{45}{(5 \times (1 - D_{\text{SYNC}}) \times V_{\text{SYNC_PK_PK}}) - 1}$$

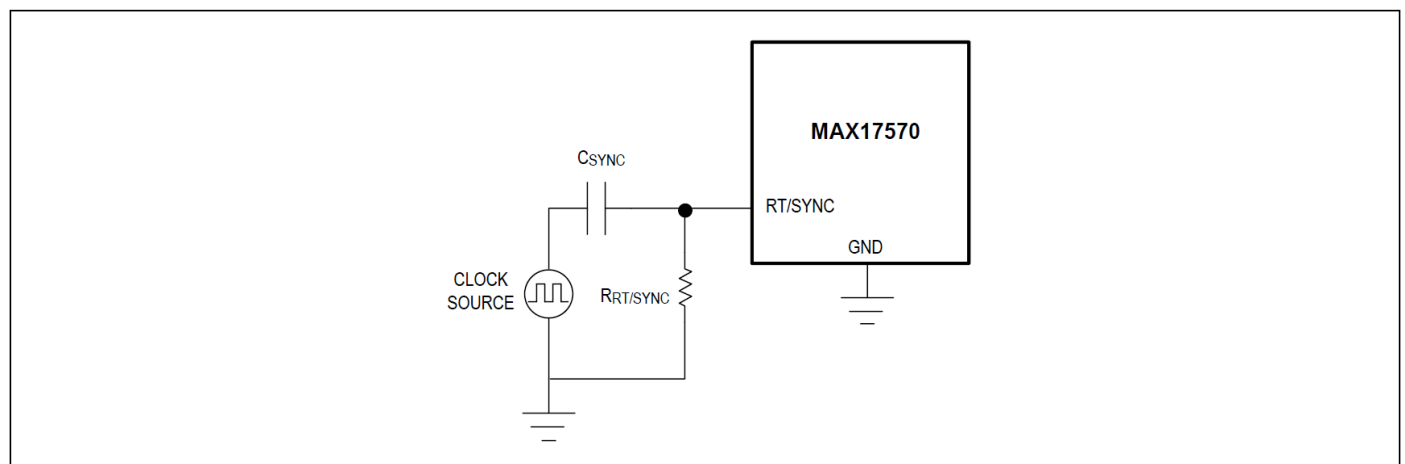


図1. 外部クロックへの同期

内部5Vリニア・レギュレータ

内部レギュレータは5Vの公称電源を提供し、各種内部機能に電力を供給してパワーMOSFETを駆動します。リニア・レギュレータの出力 (V_{CC}) は、1μFのコンデンサを使ってGNDにバイパスする必要があります。 V_{CC} レギュレータのドロップアウト電圧は代表値で150mVです。低電圧ロックアウト回路は、 V_{CC} が3.8V (代表値) を下回ると同期整流式DC/DCコンバータをディスエーブルします。約400mVの V_{CC} UVLOヒステリシスは、パワーアップ/パワーダウン時のチャタリングを防止します。

イネーブル入力（EN/UVLO）、ソフトスタート

EN/UVLO電圧が1.215V（代表値）を超えると、デバイス内部にある誤差アンプのリファレンス電圧が上昇し始めます。ソフトスタートの上昇時間は、設定スイッチング周波数の半分の周波数の512サイクル分で、これにより出力電圧が滑らかに上昇します。スイッチング周波数によるSS時間の変化は次式で得られます。

$$SS\ Time = \frac{1024}{f_{sw}}$$

ここで、

SS Time = ソフトスタート時間（msec）

f_{sw} = スwitchング周波数（kHz）

EN/UVLOをローにすると、パワーMOSFETとその他の内部回路の両方がディスエーブルされて、VINの自己消費電流が2.2μA未満に減少します。EN/UVLOは、入力電圧UVLOの調整入力として使用できます。VIN、EN/UVLO、GNDの間にある外部分圧器は、デバイスがオンまたはオフになる入力電圧を調整します。入力UVLOのプログラミングが不要な場合は、EN/UVLOをVINに接続します（EN/UVLOの立上がりおよび立下がり閾値電圧については、[電氣的特性](#)の表を参照）。

リセット出力（RESET）

デバイスにはオープンドレインのRESET出力があり、出力電圧をモニタできます。出力が上昇して公称設定値の95%を超えると、設定スイッチング周波数の1024サイクル後にRESETが高インピーダンスになり、出力電圧が設定された公称レギュレーション電圧の92%未満に低下すると、ローになります。ヒカップ・タイムアウト時間内は、RESETがローにアサートされます。

プリバイアス出力への起動

このデバイスは、出力コンデンサを放電することなくプリバイアス出力へソフトスタートできます。このような機能は、複数のレールを有するデジタル集積回路に電力供給するアプリケーションに有効です。

動作入力電圧範囲

最大動作入力電圧は制御可能な最小オン時間によって決まり、最小動作入力電圧は最大デューティ・サイクルと回路の電圧降下によって決まります。所定の出力電圧に対する動作入力電圧の最小値と最大値は、次式で計算します。

$$V_{INMIN} = \frac{V_{OUT} + (I_{OUT(MAX)} \times (R_{DCR(MAX)} + R_{DS-ONL(MAX)}))}{1 - f_{SW(MAX)} \times t_{OFF-MIN(MAX)}} + I_{OUT} \times (R_{DS-ONH(MAX)} - R_{DS-ONL(MAX)})$$

$$V_{INMAX} = \frac{V_{OUT}}{t_{ON-MIN(MAX)} \times f_{SW(MAX)}}$$

ここで、

V_{OUT} = 定常状態での出力電圧

$I_{OUT(MAX)}$ = 最大負荷電流

$R_{DCR(MAX)}$ = インダクタのDC抵抗

$f_{SW(MAX)}$ = 最大スイッチング周波数

$t_{OFF-MIN(MAX)}$ = 最も厳しい条件での制御可能な最小スイッチ・オフ時間（145ns）

$t_{ON-MIN(MAX)}$ = 最も厳しい条件での制御可能な最小スイッチ・オン時間（130ns）

$R_{DS-ONH(MAX)}$ = 最も厳しい条件でのハイサイド内部MOSFETのオン抵抗

$R_{DS-ONL(MAX)}$ = 最も厳しい条件でのローサイド内部MOSFETのオン抵抗

過電流保護／ヒカップ・モード

このデバイスは、過負荷および出力短絡状態でデバイスを保護する、堅牢な過電流保護方式を備えています。サイクルごとのピーク電流制限により、ハイサイド・スイッチ電流が内部制限値**0.56A**（代表値）を超えた時は常にハイサイドMOSFETがオフになります。ハイサイド・スイッチの**0.66A**（代表値）の暴走電流制限は、降圧コンバータのオン期間中に高まったインダクタ電流を元に戻すだけの十分な出力電圧が得られないような高入力電圧および出力短絡状態にあるデバイスを保護します。暴走電流制限が1回作動すると、ヒカップ・モードがトリガされます。更に、何らかの障害が原因でソフトスタート完了後の任意の時点で出力電圧が代表値の65%まで低下した場合も、ヒカップ・モードがトリガされます。ヒカップ・モードでは、ヒカップ・タイムアウト時間（設定されたスイッチング周波数の半分の周波数の**32768**サイクル分）が経過するまでスイッチングを一時停止することによって、コンバータを保護します。ヒカップ・タイムアウト時間が終了すると、ソフトスタートが再試行されます。ヒカップ・モード動作は、出力短絡条件下での消費電力を低減します。短絡状態で V_{OUT}/FB ピンの絶対最大定格を超えることがないよう、ボード・レイアウトとシステム配線には注意する必要があります。このような状態下では、出力コンデンサまたは短絡した負荷との間のボードまたは配線のインダクタンスによってセラミック出力コンデンサが発振する可能性があり、発振した場合は V_{OUT}/FB の絶対最大定格（**-0.3V**）を超えてしまうおそれがあります。 V_{OUT}/FB の絶対最大定格を超えないようにするには、ボードまたは配線の寄生インダクタンスを最小限に抑えると共に、短絡動作時の出力電圧波形を確認する必要があります。

熱過負荷保護

熱過負荷保護機能により、デバイスの総消費電力が制限されます。ジャンクション温度が**166°C**を超えると、オンチップのサーマル・センサーがデバイスをシャットダウンし、内蔵の電源MOSFETをオフにして、デバイスの温度が下がるようにします。ジャンクション温度が**20°C**下がると、サーマル・センサーによってデバイスがオンになります。

アプリケーション情報

インダクタの選択

インダクタは、できるだけDC抵抗が小さく、割り当てられた寸法に合っていて、なおかつ低損失のものを選ぶ必要があります。飽和電流（ I_{SAT} ）は、最大電流制限値未満で飽和が発生することがないように、十分に大きな値でなければなりません。所定のアプリケーションに必要なインダクタンスは、次式で求めることができます。

$$L = 3.7 \times \frac{V_{OUT}}{f_{SW}}$$

ここで、

V_{OUT} = 出力電圧

f_{SW} = スイッチング周波数（Hz）

L = インダクタンス（H）

L の値が決まったら、次に適切なコア素材を選択します。コアによく使われるのはフェライトと鉄粉です。フェライト・コアは損失が小さいので、高効率の設計に適しています。鉄粉コアはフェライトより損失が大きいですが、低価格です。

入力低電圧ロックアウト・レベルの設定

このデバイスは、入力低電圧ロックアウトのレベルを調整できます。 V_{IN} とGNDの間に接続された抵抗分圧器を使って、デバイスがオンになる電圧を設定します（図2を参照）。分圧器の中間ノードはEN/UVLOに接続します。3.3M Ω を最大値としてR1を選択し、次式によりR2を計算します。

$$R2 = \frac{R1 \times 1.215}{V_{INU} - 1.215}$$

ここで、 V_{INU} はデバイスをオンにしなければならない電圧です。EN/UVLOピンが外部の信号源で駆動されている場合は、信号源の出力とEN/UVLOピンの間に最小1k Ω の直列抵抗を接続することを推奨します。これにより、ラインの電圧リンギングを低減できます。

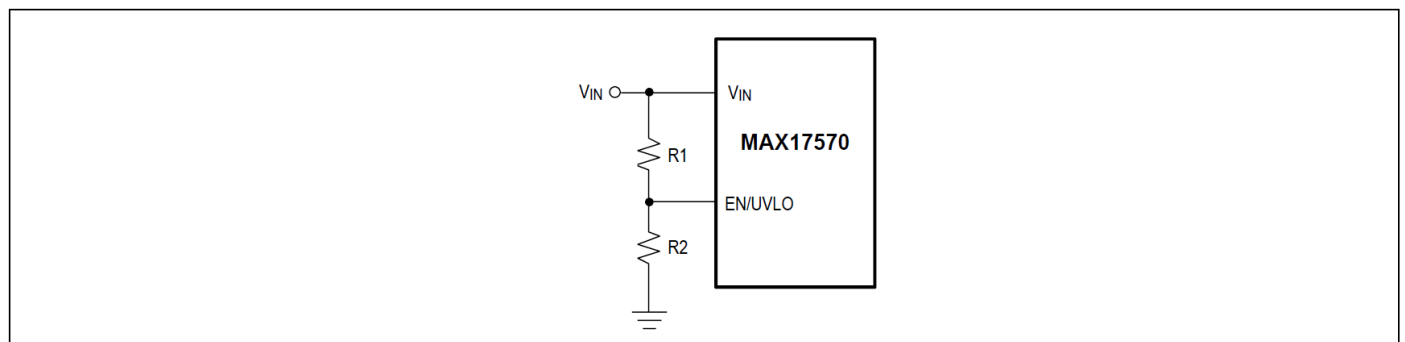


図2. 調整可能なEN/UVLO回路

入力コンデンサ

入力フィルタ・コンデンサは、電源から流れるピーク電流を低減すると共に、回路のスイッチングによって生じる入力ノイズと電圧リップルを低減します。入力コンデンサの実効電流の条件（ I_{RMS} ）は、次式で定義されます。

$$I_{RMS} = I_{OUT(MAX)} \times \frac{\sqrt{V_{OUT}(V_{IN} - V_{OUT})}}{V_{IN}}$$

$$C_{IN} = I_{OUT(MAX)} \times D \times \frac{1 - D}{\eta \times f_{SW} \times \Delta V_{IN}}$$

ここで、

$D = V_{OUT}/V_{IN}$ (コンバータのデューティ比)

f_{SW} = スイッチング周波数 (Hz)

ΔV_{IN} = 許容入力電圧リップル

η = 効率

電源がデバイスの入力から離れているアプリケーションでは、セラミック・コンデンサと並列に電解コンデンサを接続する必要があります。これにより、長い入力電源経路のインダクタンスと入力セラミック・コンデンサによって発振が生じた場合でも、必要な減衰を得ることができます。

出力コンデンサ

このデバイスには、小さいセラミック製X7Rグレード・コンデンサで十分なので、このコンデンサの使用を推奨します。出力コンデンサには、次の2つの役割があります。1つは、デバイスと出力インダクタによって生成される方形波を除去する働きです。もう1つは、負荷過渡応答条件下で出力電圧を出力できるようにすると共に、デバイスの内部制御ループを安定させることができるよう、十分なエネルギーを貯蔵することです。通常、出力コンデンサはアプリケーションの最大出力電流の33%の負荷ステップに対応できる大きさにします。これにより、出力電圧の変動が出力電圧の約3%未満に抑えられます。必要な出力コンデンサの値は次式で計算できます。

$$C_{OUT} = \frac{1.16}{V_{OUT} \times f_C}$$

ここで、

C_{OUT} = 出力容量 (F)

V_{OUT} = 出力電圧

f_C = 必要なクロスオーバー周波数 (Hz)。 f_C は、スイッチング周波数の1/12または50kHzのいずれか小さい方の値とします。

出力コンデンサを選択する場合は、(定常状態の出力電圧リップルに等しい) 適切なAC電圧で、DC電圧によるセラミック・コンデンサのディレーティングを考慮する必要があります。

出力電圧の調整

MAX17570C/Fの出力電圧は、0.9V～0.97 × V_{IN} の範囲で調整できます。出力電圧は、出力、FB、GNDの間に抵抗分圧器を接続することによって設定します(図3を参照)。出力電圧を6V未満とするには、50k Ω ～150k Ω の範囲でR6を選択します。出力電圧を6Vより大きくするには、25k Ω ～75k Ω の範囲でR6を選択し、次式でR5を計算します。

$$R5 = R6 \left[\frac{V_{OUT}}{0.9} - 1 \right]$$

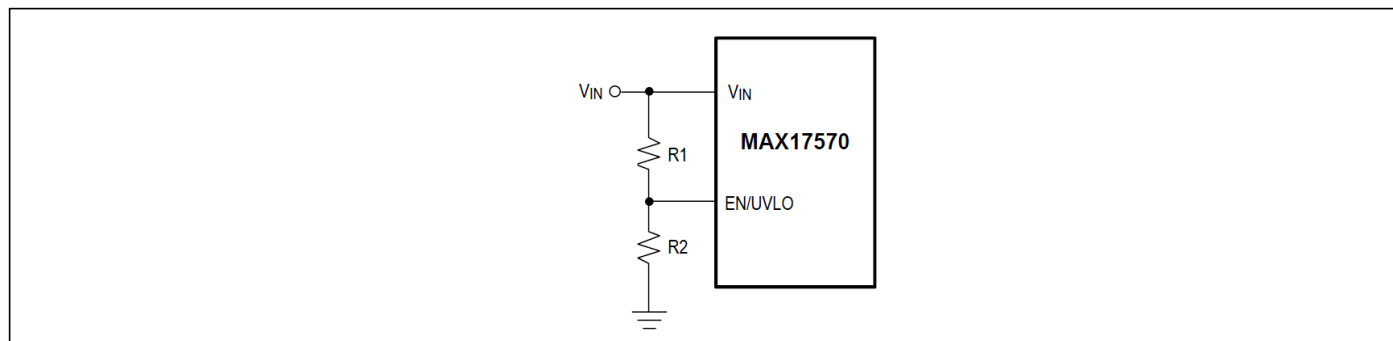


図3. 出力電圧の設定

消費電力

ある動作条件において、デバイスの温度上昇をもたらす電力損失は次のように見積もることができます。

$$P_{\text{LOSS}} = \left[P_{\text{OUT}} \times \left(\frac{1}{\eta} - 1 \right) \right] - (I_{\text{OUT}}^2 \times R_{\text{DCR}})$$

$$P_{\text{OUT}} = V_{\text{OUT}} \times I_{\text{OUT}}$$

ここで、

P_{OUT} = 出力電力

η = コンバータの効率

R_{DCR} = インダクタのDC抵抗

V_{OUT} = 出力電圧

I_{OUT} = 出力電流

デバイスのジャンクション温度 (T_J) は、次式により任意の周囲温度 (T_A) で計算できます。

$$T_J = T_A + (\theta_{JA} \times P_{\text{LOSS}})$$

ここで、 θ_{JA} はジャンクションと周囲空気間でのパッケージの熱インピーダンスです。ジャンクション温度が+125℃を超えると、動作寿命が短くなります。

PCBレイアウト時のガイドライン

クリーンで安定した動作を実現するには、PCBレイアウトでの配慮が重要です。スイッチング電力段には特に注意が必要です。以下のガイドラインに従って、PCBレイアウトを適切なものにしてください。

- ・ V_{IN} ピンとGNDピンのできるだけ近くに、入力セラミック・コンデンサを配置します。
- ・ V_{CC} バイパス・コンデンサの負の端子は、できるだけ短いパターンでGNDピンまたはグラウンド・プレーンに接続します。
- ・ 放射EMIを減らすために、LXピンとインダクタの接続によって形成される面積を最小限に抑えます。
- ・ V_{CC} デカップリング・コンデンサは、 V_{CC} ピンのできるだけ近くに配置します。
- ・ すべての帰還接続はできるだけ短くして、直接接続します。
- ・ 高速スイッチング・ノード (LX) は、 V_{OUT}/FB ピン、 $\overline{\text{RESET}}$ ピン、RTピンから離して配線します。

初回で成功するPCBレイアウト例については、MAX17570評価用キットのレイアウトを参照してください (www.maximintegrated.com/MAX17570から入手可能)。

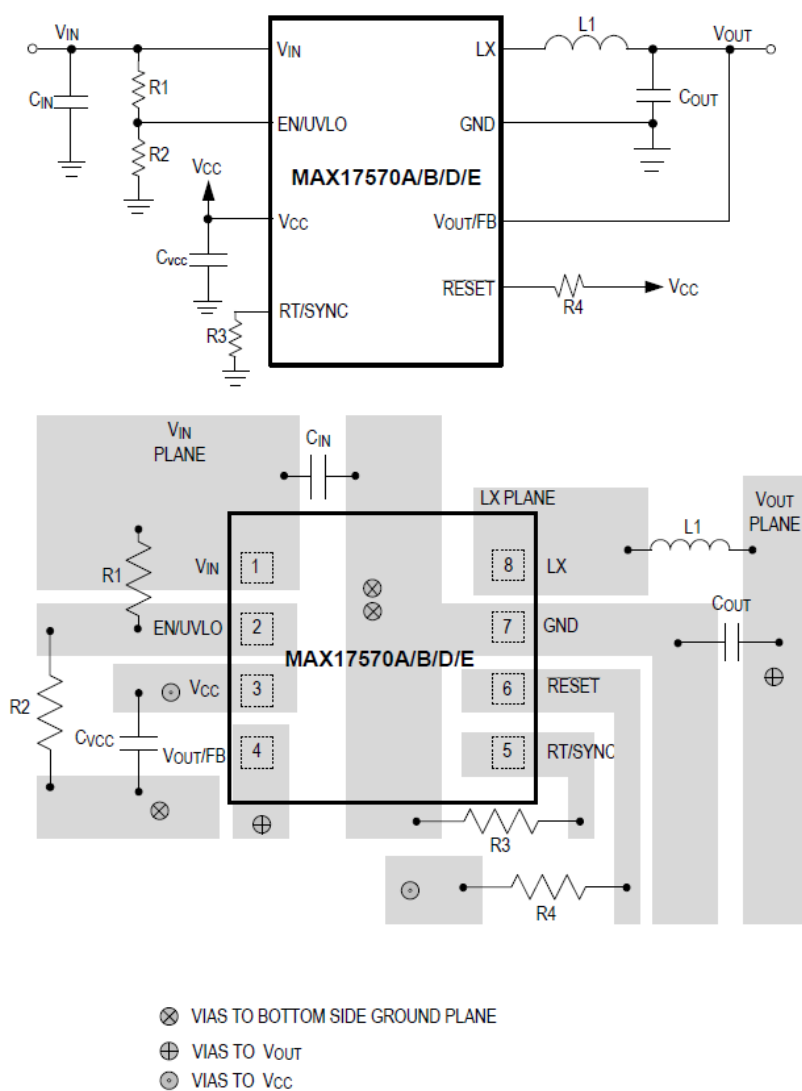


図4. MAX17570A/B/D/Eのレイアウト・ガイドライン

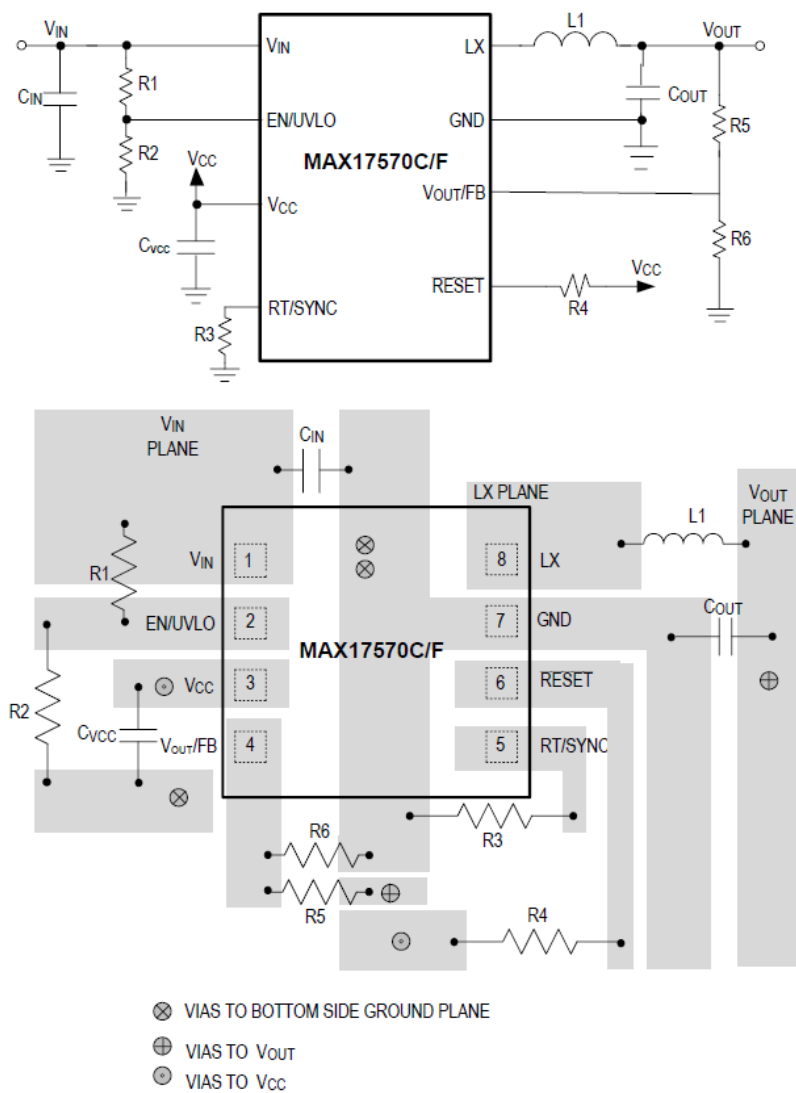


図5. MAX17570C/Fのレイアウト・ガイドライン

標準アプリケーション回路

3.3V固定、400kHzの標準アプリケーション回路

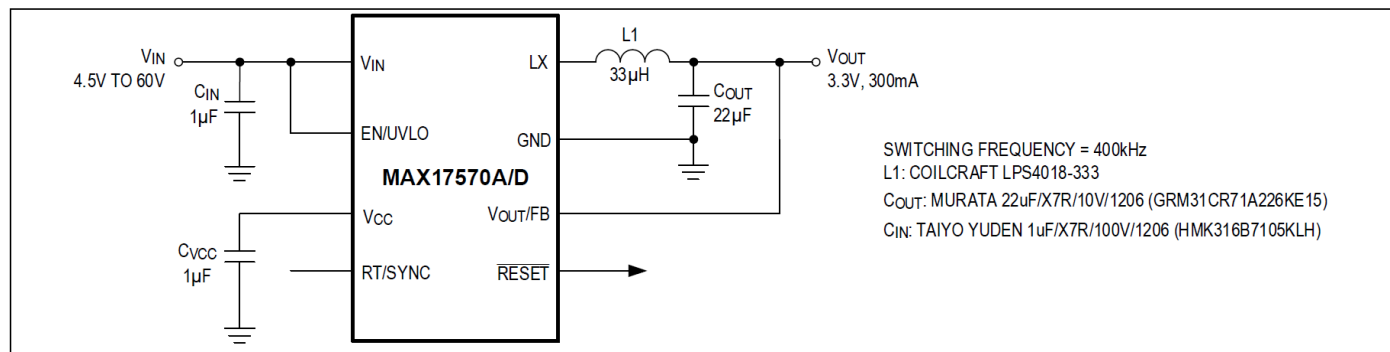


図6. 3.3V出力、スイッチング周波数400kHz

5V固定、400kHzの標準アプリケーション回路

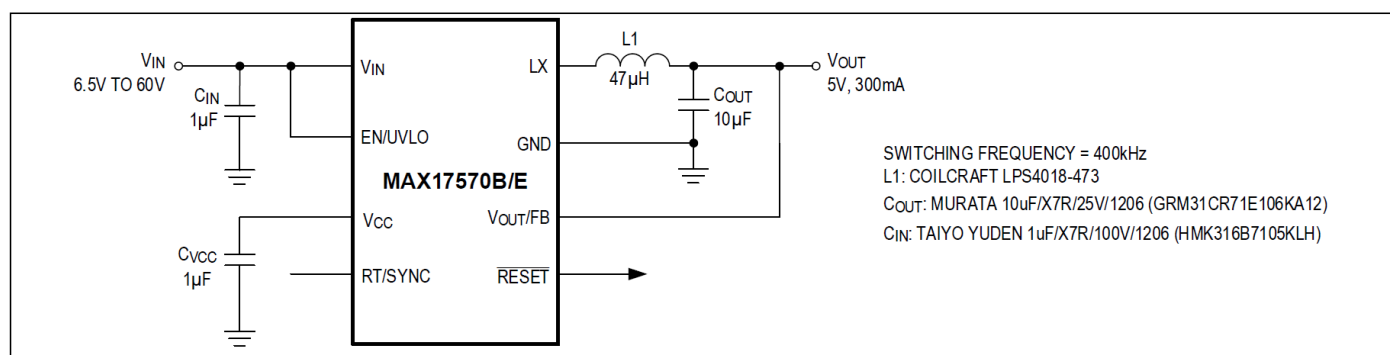


図7. 5V出力、スイッチング周波数400kHz

12V可変、400kHzの標準アプリケーション回路

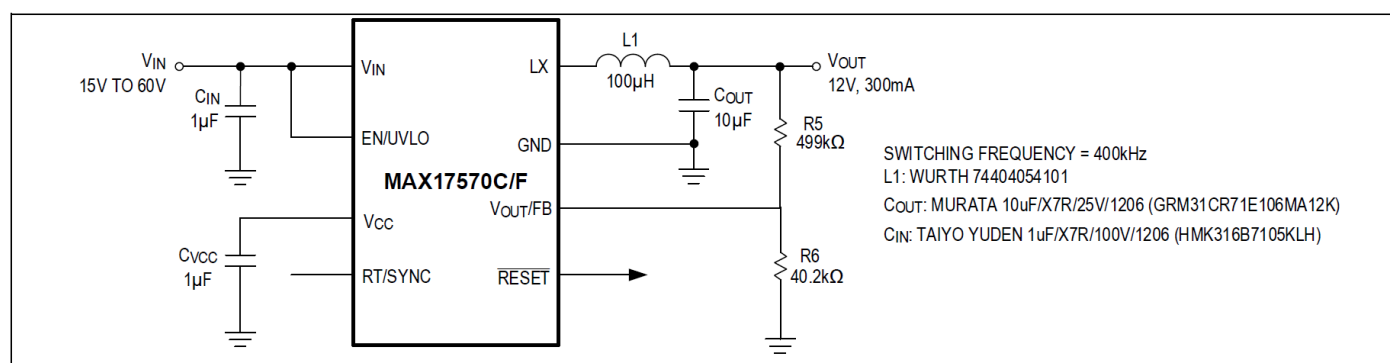


図8. 12V出力、スイッチング周波数400kHz

5V固定、1MHzの標準アプリケーション回路

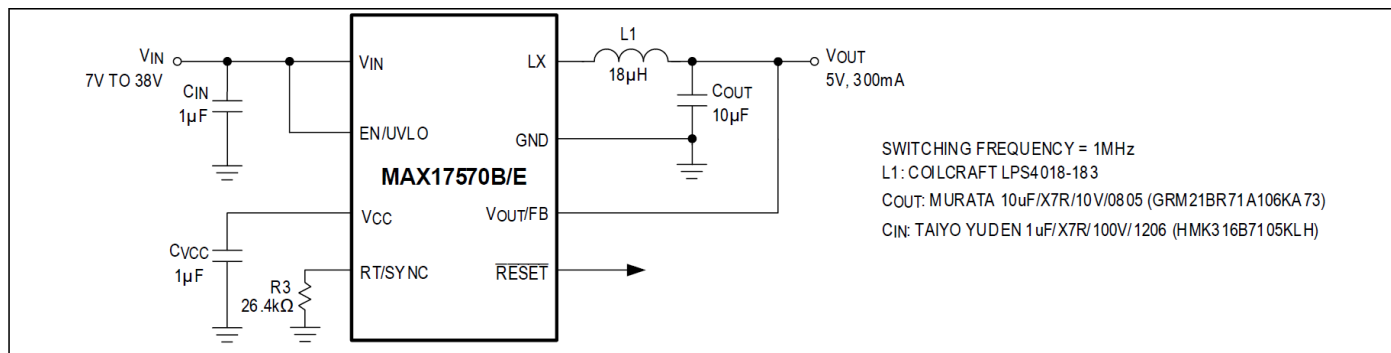


図9. 5V出力、スイッチング周波数1MHz

1.8V可変、200kHzの標準アプリケーション回路

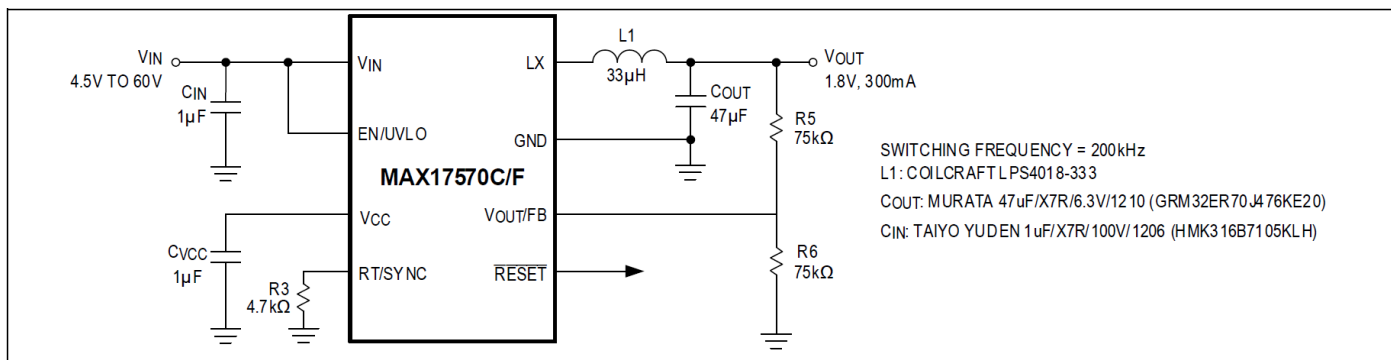


図10. 1.8V出力、スイッチング周波数200kHz

MAX17570

4.5V~60V、300mA、超小型、高効率の同期整流式
降圧DC/DCコンバータ

オーダー情報

PART NUMBER	TEMP RANGE	PIN-PACKAGE	V _{OUT}	MODE OF OPERATION
MAX17570AATA+	-40°C to +125°C	8-pin TDFN 2mm x 2mm	3.3	PWM
MAX17570AATA+T	-40°C to +125°C	8-pin TDFN 2mm x 2mm	3.3	PWM
MAX17570BATA+	-40°C to +125°C	8-pin TDFN 2mm x 2mm	5	PWM
MAX17570BATA+T	-40°C to +125°C	8-pin TDFN 2mm x 2mm	5	PWM
MAX17570CATA+	-40°C to +125°C	8-pin TDFN 2mm x 2mm	Adjustable	PWM
MAX17570CATA+T	-40°C to +125°C	8-pin TDFN 2mm x 2mm	Adjustable	PWM
MAX17570DATA+	-40°C to +125°C	8-pin TDFN 2mm x 2mm	3.3	PFM
MAX17570DATA+T	-40°C to +125°C	8-pin TDFN 2mm x 2mm	3.3	PFM
MAX17570EATA+	-40°C to +125°C	8-pin TDFN 2mm x 2mm	5	PFM
MAX17570EATA+T	-40°C to +125°C	8-pin TDFN 2mm x 2mm	5	PFM
MAX17570FATA+	-40°C to +125°C	8-pin TDFN 2mm x 2mm	Adjustable	PFM
MAX17570FATA+T	-40°C to +125°C	8-pin TDFN 2mm x 2mm	Adjustable	PFM

+は鉛（Pb）フリー／ROHS準拠のパッケージであることを示します。

Tはテープ&リールを示します。

改訂履歴

版数	改訂日	説明	改訂ページ
0	6/23	Release for market intro	—
1	7/23	Updated TOC12, TOC17, TOC18, TOC41, TOC42, TOC43, TOC61, and TOC67 in Typical Operating Characteristics section	7, 10, 12, 13