

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2023 年 4 月 27 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2023 年 4 月 27 日

製品名： **MAX14663**

対象となるデータシートのリビジョン(Rev)： Rev.6

訂正箇所： 41 ページ、左の段、レジスタの一覧の項、下から 2 行目

【誤】

・・・表 33 に示すように・・・

【正】

・・・表 32 に示すように・・・

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2023 年 4 月 27 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2023 年 4 月 27 日

製品名： MAX14663

対象となるデータシートのリビジョン(Rev)： Rev.6

訂正箇所： 47 ページ、改訂履歴の 3 の説明欄

【誤】

．．．Jetta．．．

【正】

．．．JEITA．．．

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2023 年 4 月 27 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2023 年 4 月 27 日

製品名： MAX14663

対象となるデータシートのリビジョン(Rev)： Rev.6

訂正箇所： 47 ページ、改訂履歴の 5 の説明欄

【誤】

・・・代表的な動作回路・・・

【正】

・・・代表的なアプリケーション回路・・・



ケーブル検出機能を備えたポータブル医療機器用 パワー・マネージメント・ソリューション

MAX14663

概要

MAX14663 は、血糖値計などのポータブル医療機器用全機能内蔵型電源ソリューションです。

このデバイスは、小型バッテリーを用いたスペースに制約があるポータブルアプリケーション向けに、高効率のシングルセル・リチウムイオン・スイッチング・チャージャを内蔵しています。

スタンバイ電流を大幅に低減し、長期保存時のバッテリー電荷を保存する超低電力シールド・モードも備えています。このモードはバッテリーの在庫寿命を延長し、購入後そのまま直ちに使用することができるため顧客にとって利用価値が向上します。

更に、MAX14663 は再充電可能リチウムイオン・バッテリーの利用可能容量を高精度で予測する、アナログ・デバイス独自の ModelGauge™ (残量ゲージ) も内蔵しています。

OLED ディスプレイまたは LED バックライトの給電用のブースト・コンバータおよび LED 電流シンクも内蔵されています。

内蔵のケーブル検出回路によって、MAX14663 は USB ケーブルが無給電であったり接続されていなかったりする場合にそれを識別することができます。ポータブル・システムはこの情報を使用して動作モードを適切に選択し、精度の最大化と測定誤差の最小化を実現することができます。

MAX14663 は -20°C ~ +70°C の温度範囲で動作し、40 ピン TQFN-EP パッケージ (5mm × 5mm) で提供されます。

アプリケーション

- ポータブル血糖値メーター
- ポータブル医療機器
- USB 接続デバイス

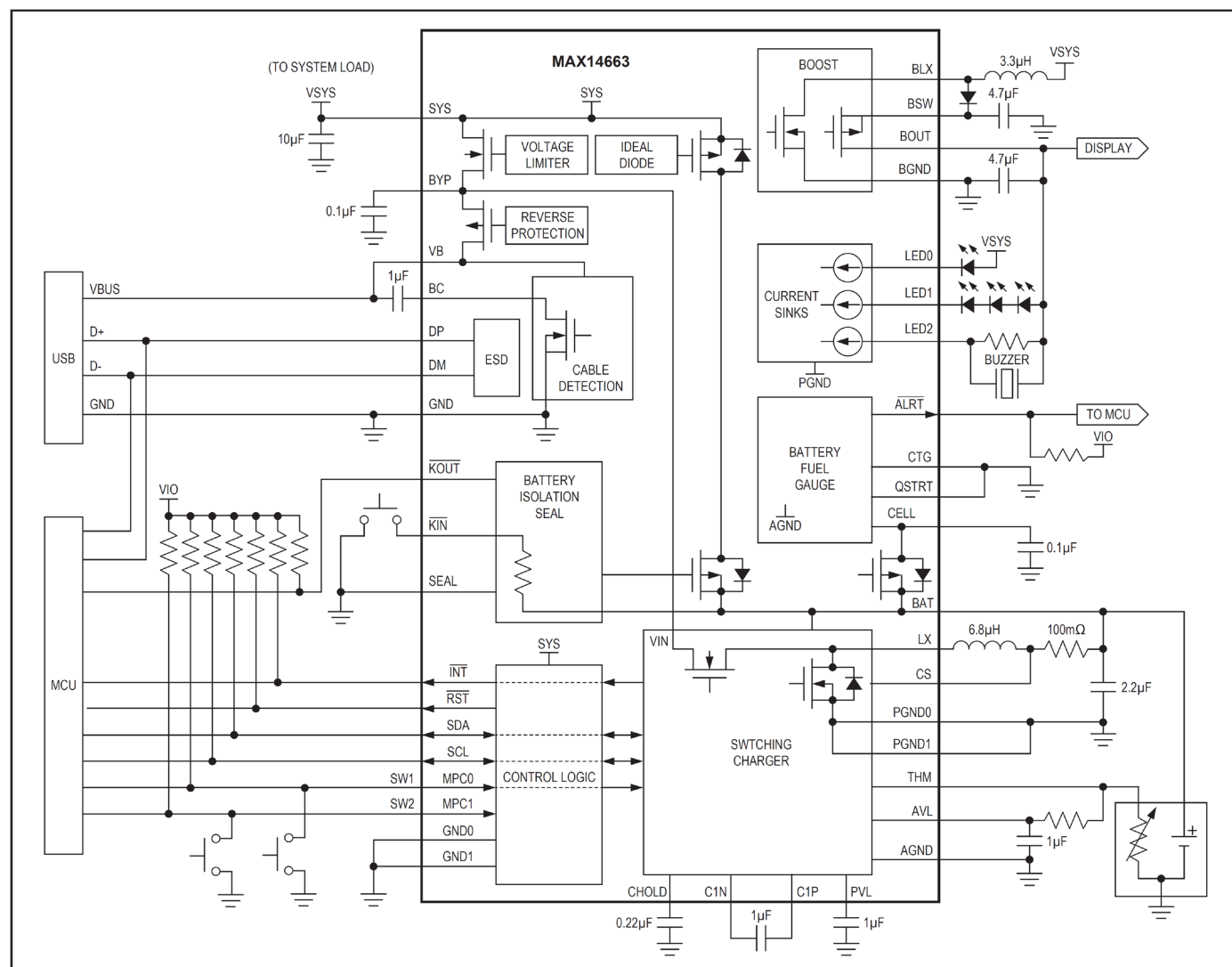
機能と利点

- 小容量バッテリー用に調整された高効率スイッチング・チャージャによってスペースを節約しバッテリー寿命を延長
- バッテリー絶縁スイッチによってバッテリーの保存寿命を延長
 - ハードウェア/ソフトウェア設定可能
 - 電源キー・モニタ内蔵
- 高集積によってディスプレイ駆動回路を簡素化/小型化
 - 3 チャンネルのプログラマブル LED 電流シンク
 - 昇圧コンバータ内蔵
- 保護機能および制御機能の内蔵により信頼性の高い性能を実現
 - 全機能内蔵のケーブル検出コントローラによって測定精度を確保
 - 過電圧および加熱保護
 - 28V 耐性の VB 入力接続
 - 高 ESD 保護 (VB、DP、DM、 $\overline{KIN}$)
 - ±15kV HBM ESD 保護
 - ±10kV 気中放電保護
 - ±8kV 接触放電保護
 - 手動リセット・コントローラ
 - プログラマブルな割込み生成 (I²C)
- 内蔵の ModelGauge ホスト側残量ゲージによってスペースを節約し残容量値を高精度で推定
 - ModelGauge アルゴリズム
 - 温度と負荷の変動に対する耐性
 - 誤差の蓄積なし
 - 学習が不要
 - 電流検出抵抗が不要

オーダー情報はデータシート末尾に記載されています。

ModelGauge™ は Analog Devices Inc. の登録商標です。

代表的なアプリケーション回路図／機能図



絶対最大定格

(電圧は全てグランド基準)

BAT, $\overline{\text{KIN}}$, $\overline{\text{KOUT}}$, CS, THM, AVL, PVL, SYS, SEAL, MPC0, MPC1, $\overline{\text{INT}}$, $\overline{\text{RST}}$, SDA, SCL, $\overline{\text{ALRT}}$, CTG, QSTRT, DP, DM	−0.3V~+6V	PGND0~GSUB0, PGND1~GSUB1	−0.3V~+0.3V
CELL	−0.3V~BAT+0.3V	BGND~GSUB0, GSUB1	(GSUB0 と GSUB1 は内部で短絡) −0.3V~+0.3V
LX	−0.3V~PVL+0.3V	AGND~GSUB0, GSUB1	(GSUB0 と GSUB1 は内部で短絡) −0.3V~+3.0V
BBSW, BLX, LED0, LED1, LED2	−0.3V~+20V	VB, BAT への連続電流	±800mA
BOUT	−0.3V~BSW+0.3V	連続消費電力 (多層基板で T _A = +70°C) :	
BYP	−0.3V~+30V	40 ピン TQFN (5mm × 5mm)	
VB	−0.3V~BYP+0.3V	(70°C より上は 35.7mW/°C でディレーティング)	2857mW
C1N	−0.3V~PVL+0.3V	動作温度範囲	−40°C~+85°C
C1P	PVL−0.3V~CHOLD+0.3V	ジャンクション温度	−40°C~+150°C
C1P~C1N	−0.3V~+6V	保存温度範囲	−65°C~+150°C
CHOLD	PVL−0.3V~PVL+6V	リード温度 (ハンダ処理、10 秒)	+300°C
VBC	−0.3V~+6V	はんだ処理温度 (リフロー)	+260°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

パッケージ熱特性 (Note 1)

40 TQFN-EP	
ジャンクション-環境間の熱抵抗 (θ _{JA})	28°C/W
ジャンクション-ケース間の熱抵抗 (θ _{JC})	2°C/W

Note 1 : パッケージの熱抵抗は、JEDEC 仕様書 JESD51-7 に記載されている方法で、4 層基板を用いて求めています。パッケージの熱的考察の詳細については、www.maximintegrated.com/thermal-tutorial を参照してください。

電气的特性

(特に指定のない限り T_A = −20°C~+70°C。代表値は T_A = +25°C での値。) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
GLOBAL SUPPLY CURRENT (V _{VB} = +5V, V _{BAT} = 3.6V, CD_EN = 00, CHG_EN = 00, BST_EN = 00, LDO_EN = 00, I _{BYP} = 0mA, I _{SYS} = 0mA.) (Fuel gauge disabled (FG_DIS = 1), LED disabled (LED0_CFG[2:0] = LED1_CFG[2:0] = LED2_CFG[2:0] = 000.))						
VB Input Supply Current	I _{VB}	All functions disabled		0.9	1.3	mA
		Cable detection enabled CD_EN = 11		1.5	2.5	
		Charger enabled, I _{CHG} = 0mA CEN_O = 11		5	10	
		Boost enabled, I _{BOUT} = 0mA BST_EN = 01		2.7	5	

電气的特性（続き）

(特に指定のない限り $T_A = -20^{\circ}\text{C} \sim +70^{\circ}\text{C}$ 。代表値は $T_A = +25^{\circ}\text{C}$ での値。) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
BAT Input Supply Current	I _{BAT}	Battery-isolation switch open, (SEAL condition active), V _{VB} = 0V		0.01	1	μA
		Battery-isolation switch closed, (SEAL condition off), V _{VB} = 0V, all functions disabled		2.7	4.5	μA
		Battery-isolation switch closed, (SEAL condition off), V _{VB} = 0V, fuel gauge active		23	45	μA
		Battery-isolation switch closed, V _{VB} = 0V, boost enabled (BST_V[3:0] = 0000), I _{BOUT} = 0mA, BST_EN = 1		1.3	2.3	mA
		Battery-isolation switch closed, V _{VB} = 0V, cable detect active, CD_EN = 11		300		μA
		Battery-isolation switch closed, V _{VB} = 0V, LED enabled		600		μA
POWER SWITCHES (V _{VB} = 4.4V to 28V, unless otherwise noted. Typical values are at V _{VB} = 5.0V, V _{BAT} = 3.6V.)						
VB Input Supply Voltage	V _{VB}		0		28	V
Q _{RPP} REVERSE POLARITY PROTECTION SWITCH (VB to BYP)						
RPP Switch On-Resistance	R _{ON_RPP}	V _{VB} = 4.4V		150	260	mΩ
Q _{OVP} OVERVOLTAGE PROTECTION SWITCH (BYP to SYS)						
Overvoltage Lockout Threshold	V _{OVLO}	BYP rising	6.15	6.7	7.2	V
Overvoltage Lockout Hysteresis	V _{OVLOH}	BYP falling		300		mV
Undervoltage Lockout Threshold	V _{UVLO}	BYP rising	3.3	3.8	4.2	V
Undervoltage Lockout Hysteresis	V _{UVLOH}	BYP falling		200		mV
V _{BYP} OVP Pulldown Current	I _{BYP_OVP}	V _{BYP} > V _{OVLO}		300		μA
V _{BYP} to BAT Shutdown UVLO Threshold		V _{VB} rising, V _{BYP} – V _{BAT} threshold	40	111	200	mV
		V _{VB} falling, V _{BYP} – V _{BAT} threshold	0.8	58	120	
SYS Voltage Regulation Voltage	V _{SYS}	I _{SYS} = 250mA	4.44	5	5.5	V
SYS UVLO	V _{SYS_UVLO}	SYS rising	2.0	2.4	2.8	V
SYS UVLO Hysteresis	V _{SYS_UVLOH}	SYS falling		130		mV
BAT UVLO	V _{BAT_UVLO}	BAT rising	1.95	2.2	2.5	V
BAT UVLO Hysteresis	V _{BAT_OVLOH}	BAT falling		110		mV
OVP Switch On-Resistance	R _{ON_OVP}	V _{VB} = 4.4V		220	500	mΩ
BAT OVLO	V _{BAT_OVLO}	BAT rising	4.3	4.38	4.55	V

電気的特性（続き）

(特に指定のない限り $T_A = -20^{\circ}\text{C} \sim +70^{\circ}\text{C}$ 。代表値は $T_A = +25^{\circ}\text{C}$ での値。) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
BAT OVLO Hysteresis	$V_{\text{BAT_OVLOH}}$	BAT falling		60		mV
SYS Turn-On Time	t_{ON}	$V_{\text{OVLO}} > V_{\text{VB}} > V_{\text{UVLO}}$ (Note 3)		16		ms
SYS Voltage Rise Time		V_{SYS} from 20% to 80% of $V_{\text{VB}} = 5\text{V}$ (Note 3)		1.1		ms
SYS Turn-Off time	t_{OFF}	$R_{\text{LOAD}} = 20\Omega$, $C_{\text{SYS}} = 10\mu\text{F}$, $V_{\text{VB}} > V_{\text{OVLO}}$ to $V_{\text{SYS}} = 80\%$ of V_{VB} (Note 3)		200		μs
Q_{DIO} IDEAL DIODE SWITCH (SYS to BAT)						
Ideal Diode Switch On-Resistance	$R_{\text{ON_DIO}}$	$V_{\text{BAT}} = 3.6\text{V}$		150	250	m Ω
BAT-SYS Ideal Switch Turn-On Threshold	$V_{(\text{BATSYS})_PPON}$			20.6		mV
BAT-SYS Ideal Switch Turn-Off Threshold	$V_{(\text{BATSYS})_PPOFF}$			2		mV
IBAT-to-SYS Current Limit	$I_{\text{BS_LIMIT}}$			1.3		A
Q_{ISO} BATTERY ISOLATION SWITCH (CELL to BAT)						
FG Seal Switch On-Resistance	$R_{\text{ON_ISO}}$	$V_{\text{BAT}} = 3.6\text{V}$		15	25	Ω
CABLE DETECTOR AND ESD PROTECTION DIODES ($V_{\text{VB}} = 4.4\text{V}$ to 28V , unless otherwise noted. Typical values are at $V_{\text{VB}} = 5.0\text{V}$.)						
DP, DM Capacitance				15		pF
CABLE DETECTOR						
Capacitance Threshold 1	C_{TH1}	Room temperature only (Note 4)		20		pF
Capacitance Threshold 2	C_{TH2}	Room temperature only (Note 4)		40		pF
Capacitance Threshold 3	C_{TH3}	Room temperature only (Note 4)		60		pF
Capacitance Threshold 4	C_{TH4}	Room temperature only (Note 4)		80		pF
Maximum Injected Current During Cable Detection		$\text{CTH_SEL}[1:0] = 00$		1		μA
Maximum VB Voltage During Cable Detection				1		V
VBC On-Resistance		$V_{\text{VB}} = 0\text{V}$		0.24	1	Ω
TIMING CHARACTERISTICS						
Cable Detection Time	t_{DET}			470		ms
VB-Off Debounce Time	$t_{\text{DEB_FALL}}$	Cable detection active (VB falling edge)		64		ms
VB-On Debounce Time	$t_{\text{DEB_RIS}}$	Cable detection NOT active (VN rising edge)		36		ms
THERMAL PROTECTION (VB Supplied)						
Thermal Shutdown				150		$^{\circ}\text{C}$

電气的特性（続き）

(特に指定のない限り $T_A = -20^{\circ}\text{C} \sim +70^{\circ}\text{C}$ 。代表値は $T_A = +25^{\circ}\text{C}$ の値。) (Note 2)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Thermal Hysteresis					20		°C
THERMAL PROTECTION (VBAT Supplied)							
Thermal Shutdown					150		°C
Thermal Hysteresis					20		°C
BATTERY CHARGER							
(V _{VB} = 5V, 1μF capacitor from VB to PGND, 100nF from BYP to GND, 1μF capacitor from AVL, PVL to GND, (JEITA disabled, JEN = 0), V _{THM} = 2.5V, 1μF from C1P to C1N, L = 6.8μH, R _S = 100mΩ, CON_FR1 = 0, CON_FR2 = 0, unless otherwise noted.)							
BYP INPUT							
BYP to BAT Charger Shut-down Threshold	V _{BYPvsBAT}	VB rising: V _{BYP} – V _{BAT} threshold		200	360	550	mV
		VB falling: V _{BYP} – V _{BAT} threshold		40	100	200	
BATTERY CHARGER							
Battery Regulation Voltage	V _{CHG}	6-bit programmable from 3.5V to 4.4V in 20mV steps		3.5		4.4	V
		VCHG reduction for JEITA enabled and active			120		mV
Battery Regulation Voltage Accuracy		Linear charger mode	T _A = +25°C	–0.5		0.5	%
			T _A = –20°C to +70°C	–1		1	
Battery Refresh Threshold	BATRFH	Below regulation point	VRSTRT = 0	90	135	180	mV
			VRSTRT = 1	170	214	270	
Battery Overvoltage Protection	BATOV	BAT threshold over regulation voltage to turn off charger during charge (% of regulation voltage)		101	102.5	104	%
		Hysteresis (V _{BAT} Falling)			65		mV
Battery Removal Threshold		Battery voltage rising			5		
Battery Prequalification Threshold	V _{PQ}	3-bit programmable, BAT rising		2.4		3.1	V
		Hysteresis BAT falling			100		mV
Battery Prequalification Threshold Accuracy		T _A = +25°C		–1		1	%
Battery Prequalification Current	I _{PQ}	2.1V < V _{BAT} < V _{PQ} ; T _A = +25°C		20	25	30	mA
		V _{BAT} < 2.1V			13		
Battery Fast-Charge Current	I _{CHG}	4-bit programmable (Note 5), R _S = 50mΩ		50		750	mA
		I _{CHG} percentage for JEITA enabled and active I _{CHG} ≥ 100mA			50		

電気的特性（続き）

(特に指定のない限り $T_A = -20^{\circ}\text{C} \sim +70^{\circ}\text{C}$ 。代表値は $T_A = +25^{\circ}\text{C}$ での値。) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Battery-Fast-Charge Current Accuracy		$50\text{mA} < I_{\text{CHG}} < 500\text{mA}; T_A = +25^{\circ}\text{C}$	-10		10	%
		$100\text{mA} < I_{\text{CHG}} < 500\text{mA}; T_A = -20^{\circ}\text{C} \text{ to } +70^{\circ}\text{C}$				
Charge-Current Termination Threshold	I_{DONE}	3-bit programmable, independent from JEITA	12.5		150	mA
		Hysteresis ICHARGE rising, $I_{\text{DONE}} = 50\text{mA}$		25		
Charge-Current Termination Accuracy		$I_{\text{DONE}} > 25\text{mA}$	-25		+25	%
		$I_{\text{DONE}} \leq 25\text{mA}$	-60		+60	
Charge-Current Termination Deglitch	$I_{\text{DONE_DGL}}$	Deglitch time with 2mV overdrive, 100ns rise/fall time		4		ms
Battery Leakage Current	I_{BATLKG}	CHG_EN low, SEAL MODE		0.01	1	μA
Thermal Regulation Temperature	TH_{REG}	ICHG reduces thermal regulation temperature when die temp rises above		120		$^{\circ}\text{C}$
Thermal Regulation Gain	TH_{GN}	Charge current drops to 0 at $+120^{\circ}\text{C}$		5		$\%/^{\circ}\text{C}$
Charger Soft-Start Time	t_{SF}			160		ms
BATTERY CHARGER TIMER						
Prequalification Time	t_{PQ}	$V_{\text{BAT}} < V_{\text{PQ}}$		60		min
Fast-Charge Time	t_{FCH}	CHGTM[1:0] = 11		10		hrs
Charger-DONE Delay Time	I_{DONEDLY}	From I_{DONE} threshold detection until charger turns off and CHG goes high		15		s
Timer Accuracy				20		%
BUCK REGULATOR						
Switching Frequency	f_{SW}	CON_FR1 = 1, CON_FR2 = 0, $T_A = +25^{\circ}\text{C}$	0.95	1.1	1.25	MHz
		CON_FR1 = 1, CON_FR2 = 0, $T_A = +25^{\circ}\text{C}$	0.6	0.7	0.8	
Max Duty Cycle	$D_{\text{T_MAX}}$			99.7		%
Maximum On-Time	$t_{\text{ON_MAX}}$			8		μs
Minimum Off-Time	$t_{\text{ON_MIN}}$			40		ns
High-Side Resistance	R_{ONH}			90	210	$\text{m}\Omega$
Low-Side Resistance	R_{ONL}			120	240	$\text{m}\Omega$
JEITA THERMISTOR MONITOR SPECIFICATIONS						
Open Threshold	V_{THOP}	Battery missing	92	94	96	% of AVL

電气的特性（続き）

(特に指定のない限り $T_A = -20^{\circ}\text{C} \sim +70^{\circ}\text{C}$ 。代表値は $T_A = +25^{\circ}\text{C}$ での値。) (Note 2)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
THM Threshold T1	V _{THT1}	1.2% hysteresis		70.5	74	77.6	% of AVL
		Thermistor temperature falling			0		°C
THM Threshold T2	V _{THT2}	1.2% hysteresis		61.6	65	67.8	% of AVL
		Thermistor temperature falling			10		°C
THM Threshold T3	V _{THT3}	1.2% hysteresis		48	50	52	% of AVL
		Thermistor temperature falling			25		°C
THM Threshold T4	V _{THT4}	1.2% hysteresis		31.2	33	34.3	% of AVL
		Thermistor temperature rising			45		°C
THM Threshold T5	V _{THT5}	1.2% hysteresis		22.1	23	24.1	% of AVL
		Thermistor temperature rising			60		°C
SHORT Threshold	V _{THSH}	Thermistor fault		3	5	7	% of AVL
THM Pulldown Impedance, Shutdown	R _{THM_SD}	JEN = 0			12		kΩ
THM Input Bias Current	I _{THM}	VTHM = AVL and 0V, JEN = High	T _A = +25°C	− 0.1		+0.1	μA
			T _A = +70°C	0.1			
AVL/PVL OUTPUT VOLTAGE							
AVL Regulated Output Voltage	V _{AVL}	5.5V < V _{VB} , I _{AVL} OUT < 1mA		4.3	4.5	4.7	V
PVL Regulated Output Voltage	V _{PVL}	5.5V < V _{VB} , I _{PVL} OUT < 1mA		4.8	5.1	5.25	V
FUEL GAUGE (V _{IN} = 2.5V to 4.5V, T _A = −20°C to +70°C, unless otherwise noted.)							
Supply Voltage	V _{CELL}	(Note 6)		2.5		4.5	
Fuel-Gauge SOC Reset (VRESET Register)	V _{RST}	Configuration range, in 40mV steps		2.28		3.48	V
		Trimmed at 3V		2.85	3	3.15	

電気的特性（続き）

(特に指定のない限り $T_A = -20^{\circ}\text{C} \sim +70^{\circ}\text{C}$ 。代表値は $T_A = +25^{\circ}\text{C}$ での値。) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Current	I_{DD0}	Sleep mode, $T_A < +50^{\circ}\text{C}$		0.5	2	μA
		Hibernate mode, reset comparator enabled (VRESET.Dis = 1)		3	5	
		Hibernate mode, reset comparator disabled (VRESET.Dis = 0)		4		
	I_{DD1}	Active mode		23	40	
Time Base Accuracy	t_{ERR}	Active, hibernate modes (Note 7)	-3.5		3.5	%
ADC Sample Period		Active mode		250		ms
		Hibernate mode		45		S
Voltage Error	V_{ERR}	$V_{CELL} = 3.6\text{V}$, $T_A = +25^{\circ}\text{C}$ (Note 8)	-7.5		7.5	mV
		$T_A = -20^{\circ}\text{C}$ to 70°C	-20		20	
Voltage Measurement Resolution				1.25		mV
Voltage Measurement Range		V_{CELL} pin	2.5		4.5	V
BOOST CONVERTER ($V_{SYS} = 3.6\text{V}$.)						
Input Operating Range		Input voltage = V_{SYS}	2.7		5.5	V
Output Voltage Range			6		17	V
Output-Voltage Resolution		4 bits		1000		mV
Operating Frequency			1400	1500	1700	kHz
Oscillator Maximum Duty Cycle				96		%
Output Regulation Error			-2.5		2	%
BLX On-Resistance		$I_{BLX} = 50\text{mA}$		200	600	$\text{m}\Omega$
True-Shutdown Switch [BSW to BOUT] On-Resistance		$V_{BSW} = 5.8\text{V}$		1	2	Ω
BLX Leakage Current		$T_A = +25^{\circ}\text{C}$			26	μA
BLX Current Limit		Duty cycle = 80%	1.5	1.8	2.1	A
Soft-Start Period				50		ms

電気的特性（続き）

(特に指定のない限り $T_A = -20^{\circ}\text{C} \sim +70^{\circ}\text{C}$ 。代表値は $T_A = +25^{\circ}\text{C}$ の値。) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Max Operative Boost Current				50		mA
CURRENT SINKS ($V_{\text{SYS}} = 3.6\text{V}$, $V_{\text{GND}} = V_{\text{PGND}} = 0\text{V}$.)						
Allowed V_{LED} Voltage Range	V_{INLED}				17	V
I_{LED} Input-Current Range		0.6mA steps, (register 0A) LEDISTEP[1:0] = 00	0.6		15	mA
		1mA steps, (register 0A) register LEDISTEP[1:0] = 01	1		25	
		1.2mA steps, (register 0A) LEDISTEP[1:0] = 11	1.2		30	
I_{LED} Current Accuracy		$I_{\text{LED}} = 25\text{mA}$ $T_A = +25^{\circ}\text{C}$			2.6	%
		$I_{\text{LED}} = 25\text{mA}$ $T_A = -20^{\circ}\text{C}$ to $+70^{\circ}\text{C}$			5	
I_{LED} Dropout Voltage	$V_{\text{LED_DROP}}$	V_{LED} AT $I_{\text{LED}} = 0.9 \times 25\text{mA}$	$T_A = +25^{\circ}\text{C}$	200	400	mV
			$T_A = -20^{\circ}\text{C}$ to $+70^{\circ}\text{C}$		620	
Leakage in Shutdown		$V_{\text{LED}} = 17\text{V}$		0.1	5	μA
Open LED Detection Threshold		LED_ enabled, LED_ISTEP[1:0] = 00		87	150	mV
DIGITAL SIGNALS ($V_{\text{SYS}} = 2.5\text{V}$ to 5.5V .)						
CTG, SDA, SCL, QSTRT, SEAL, MPC0, MPC1, $\overline{\text{KIN}}$, Input Logic-High	V_{IH}		1.4			V
CTG, SDA, SCL, QSTRT, SEAL, MPC0, MPC1, $\overline{\text{KIN}}$, Input Logic-Low	V_{IL}				0.5	V
SDA, ALRT, RST, INT, $\overline{\text{KOUT}}$ Output Logic-Low	V_{OL}	$I_{\text{OL}} = 4\text{mA}$			0.4	V
ALRT, RST, INT, $\overline{\text{KOUT}}$ High-Level Leakage Current	I_{LK}				1	μA
$\overline{\text{KIN}}$ Pullup Resistance to BAT	R_{PULL}		10	20	35	k Ω
SDA, SCL Bus Low-Detection Current	I_{PD}	$V_{\text{SDA}} = V_{\text{SCL}} = 0.4\text{V}$ (Note 9)		0.2	0.4	μA
Bus Low Detection Timeout	t_{SLEEP}	(Note 10)		2.25		s
SCL Clock Frequency	f_{SCL}	(Note 11)			400	kHz
Bus Free Time Between a STOP and START Condition	t_{BUF}		1.3			μs

電氣的特性（続き）

(特に指定のない限り $T_A = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$ 。代表値は $T_A = +25^{\circ}\text{C}$ での値。) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
START Condition (Repeated) Hold Time	$t_{\text{HD:STA}}$	(Note 12)	0.6			μs
Low Period for SCL Clock	t_{LOW}		1.3			μs
High Period for SCL Clock	t_{HIGH}		0.6			μs
Setup Time for Repeated START Condition	$t_{\text{SU:STA}}$		0.6			μs
Data Hold Time	$t_{\text{HD:DAT}}$	(Write hold time) (Note 13, 14)			0	μs
Data Setup Time	$t_{\text{SU:DAT}}$	(Note 13)	100			ns
Setup Time for STOP Condition	$t_{\text{SU:STO}}$		0.6			μs
Spike Pulse Widths Suppressed by Input Filter	t_{SP}	(Note 15)		100		ns
SCL, SDA Input Capacitance	$C_{\text{B,IN}}$	(Note 16)		11		pF
ESD PROTECTION						
DP, DM, VB, $\overline{\text{KIN}}$, VBC		Human Body Model		± 15		kV
		IEC61000-4-2 Air Gap		± 10		
		IEC61000-4-2 Contact		± 8		
All Other Pins		Human Body Model		± 2		kV

Note 2 : 部品は $+25^{\circ}\text{C}$ で100%テストされており、全温度範囲における制限値は設計との相関付けによって裏付けられています。Note 3 : SYS の容量範囲 $C_{\text{SYS}} = 10\mu\text{F} \sim 50\mu\text{F}$ 。Note 4 : 詳細については [ケーブル検出](#) のセクションを参照してください。

Note 5 : 最大充電電流と SYS 電流は VB に流れる全電流で制限されます。VB に流れる電流は 50% デューティ・サイクルまでは 800mA、50% より高いデューティ・サイクルでは 640mA を超えてはなりません。

Note 6 : 電圧は全て VSS 基準です。

Note 7 : テストは実装なし／はんだなしの部品で実施しています。

Note 8 : 電圧は 16 回の平均操作により調整と検証が行われています。

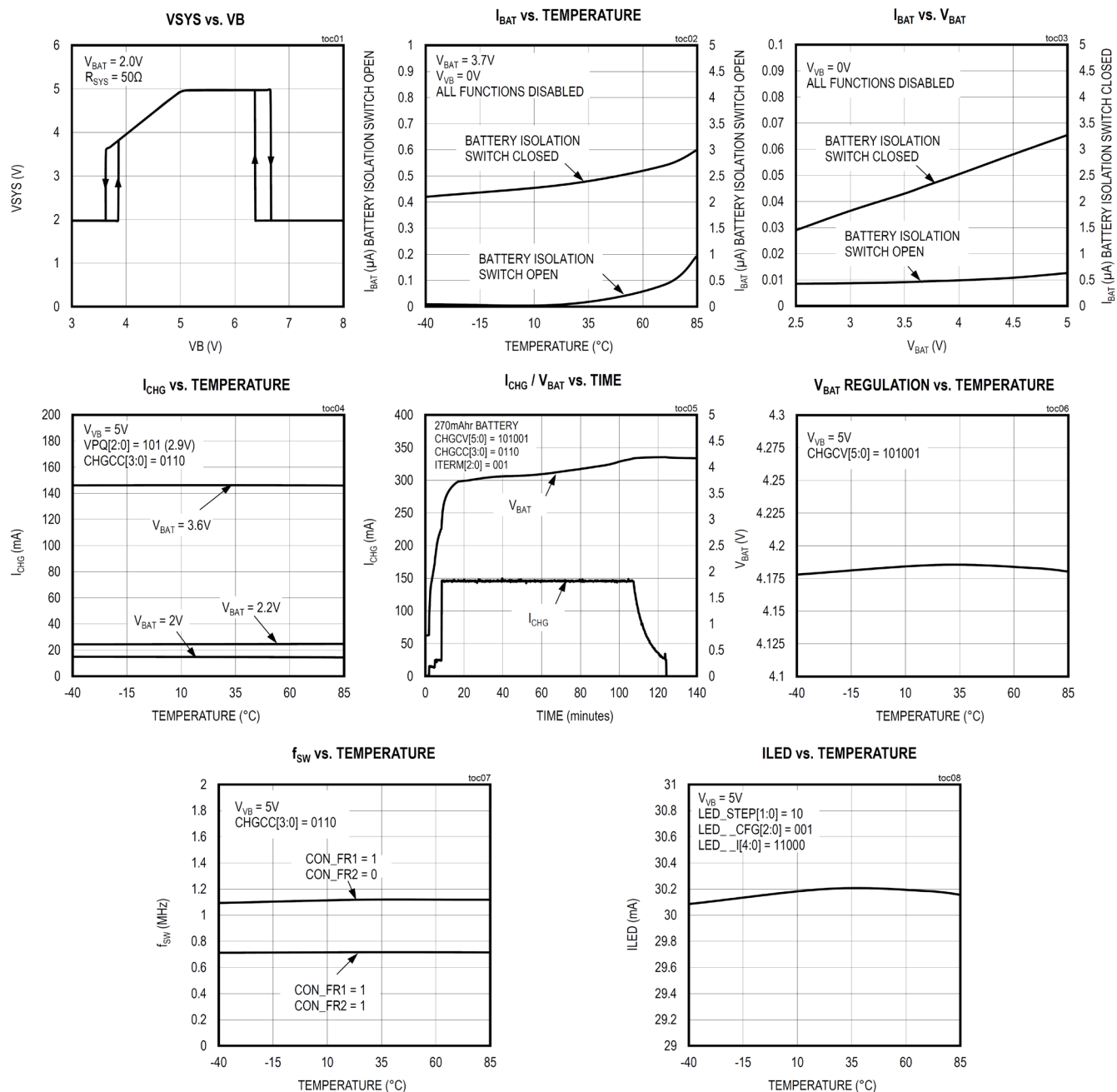
Note 9 : 電流は常時存在しています。

Note 10 : t_{SLEEP} より長い時間 $\text{SCL} < V_{\text{IL}}$ かつ $\text{SDA} < V_{\text{IL}}$ になると、デバイスはシャットダウンモードに入ります。Note 11 : タイミングは、 t_{SLEEP} より長い期間バスがローになることでデバイスがスリープ・モードに入らないよう、十分高速であることが必要です。Note 12 : t_{SCL} は最短のクロック・ロー時間と立上がり／立下がり時間の合計を満たすことが必要です。Note 13 : デバイスが SCL 信号のロー時間 (t_{LOW}) を延長しない場合は、 $t_{\text{HD:DAT}}$ が最大となるだけで構いません。Note 14 : SCL の立下がりエッジの不定領域を越えるために、このデバイスは、SDA 信号に対して少なくとも 100ns (SCL 信号の V_{IH} (最小値) 基準) のホールド・タイムを設けています。

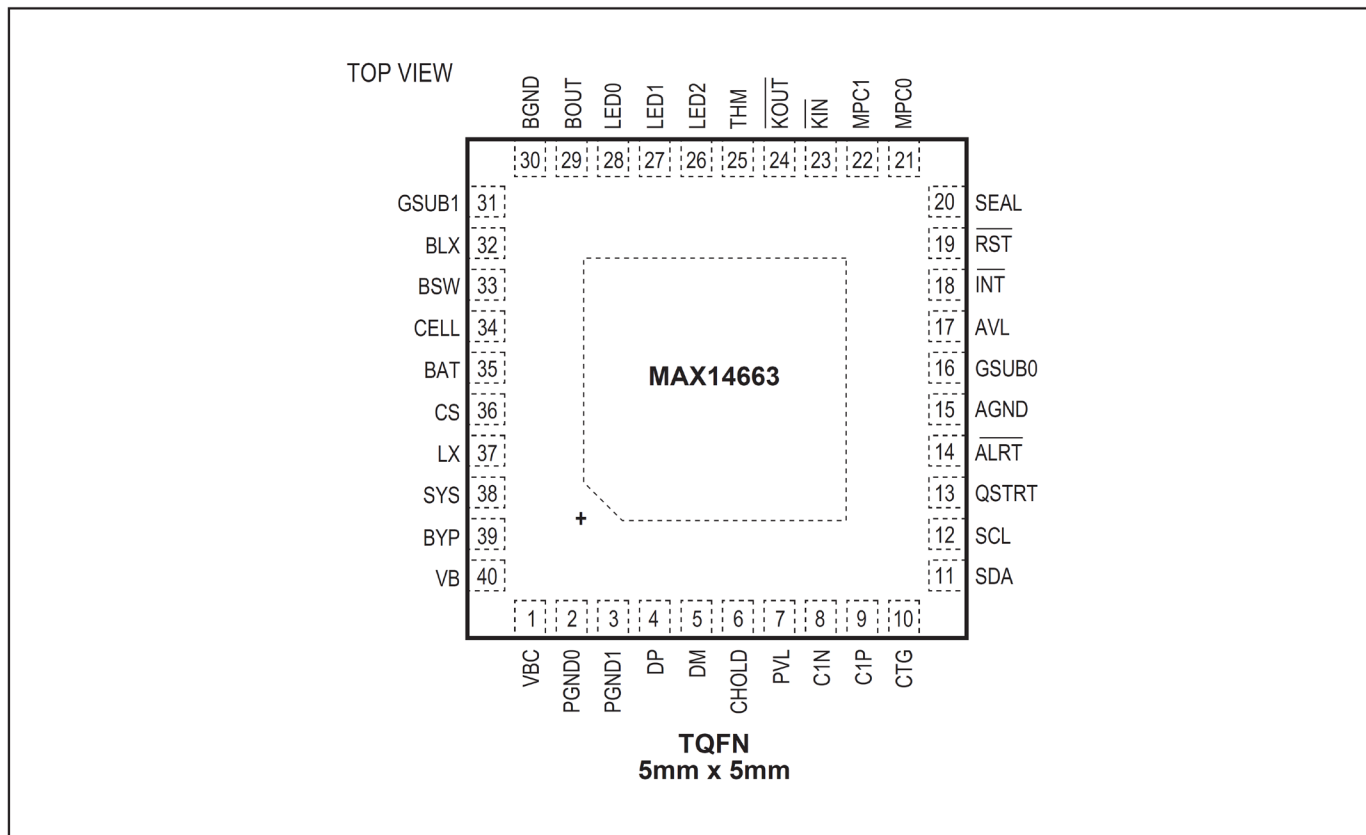
Note 15 : SDA と SCL のフィルタは入力バッファのノイズ・スパイクを抑制しサンプリング・タイミングを遅延させます。

Note 16 : CB は 1 本のバスラインの合計容量 (pF 単位) です。

標準動作特性

(特に指定のない限り、 $R_S = 100\text{m}\Omega$ 、 $T_A = +25^\circ\text{C}$ 。)

ピン配置



端子説明

ピン	名称	I/O	説明
1	VBC	I/O	VB バイパス・コンデンサ接続。ケーブル検出アルゴリズム用の電流注入と計測のポイントとして使用します。
2	PGND0	GND	チャージャ部電源グランド。
3	PGND1	GND	チャージャ部電源グランド。
4	DP	I	D+の ESD 保護。
5	DM	I	D-の ESD 保護。
6	CHOLD	O	チャージ・ポンプ出力。
7	PVL	O	チャージャ電源の 5.25V 安定化電圧。
8	C1N	O	チャージポンプ・コンデンサ負端子。
9	C1P	O	チャージポンプ・コンデンサ正端子。
10	CTG	I	グランドに接続。

端子説明（続き）

ピン	名称	I/O	説明
11	SDA	I/O	I ² C データ。
12	SCL	I/O	I ² C クロック。
13	QSTRT	I	クイック・スタート入力。ハードウェアによる残量ゲージのリセットができます。使用しない場合は GND に接続します。
14	$\overline{\text{ALRT}}$	O	残量ゲージ割込み。
15	AGND	GND	アナログ・グラウンド。
16	GSUB0	GND	基板。グラウンドに接続します。
17	AVL	O	チャージャのアナログ 4.5V 安定化電源。
18	$\overline{\text{INT}}$	O	割込み出力、アクティブロー、オープンドレイン。
19	$\overline{\text{RST}}$	O	リセット出力、アクティブロー、オープンドレイン。
20	SEAL	I	バッテリー保存時のシール入力。
21	MPC0	I	多用途制御入力 0（チャージャ／ケーブル検出／LED）。
22	MPC1	I	多用途制御入力 1（チャージャ／ケーブル検出／LED）。
23	$\overline{\text{KIN}}$	I	キー入力、電源ボタン監視。アクティブロー、内部で BAT にプルアップ。 $\overline{\text{KIN}}$ には GND との間にモーメンタリ・プッシュボタンを接続します。
24	$\overline{\text{KOUT}}$	O	キー出力、アクティブロー、オープンドレインのバッファリングされた $\overline{\text{KIN}}$ のコピーです。
25	THM	I	サーミスタ温度検出端子。
26	LED2	O	プログラマブルな電流シンク。
27	LED1	O	プログラマブルな電流シンク。
28	LED0	O	プログラマブルな電流シンク。
29	BOUT	I	昇圧コンバータ出力。
30	BGND	GND	昇圧部電源グラウンド。
31	GSUB1	O	基板。グラウンドに接続します。
32	BLX	O	昇圧コンバータのスイッチングノード端子。
33	BSW	O	昇圧コンバータ出力のパワースイッチ入力。
34	CELL	I	残量ゲージ電圧入力。
35	BAT	I/O	リチウムイオン・バッテリーの接続。
36	CS	I	チャージャの電流検出。
37	LX	O	スイッチング・チャージャのスイッチ・ノード。
38	SYS	I/O	システムの電力接続。
39	BYP	O	反転保護が施されたバイパス端子。
40	VB	I	USB VBUS 電源。

詳細

MAX14663 はハイエンドの血糖値計などポータブル医療機器でよく見られる電源関連回路を統合したものです。先進的なディスプレイを備え、電力の消費が大きく充電式バッテリーを必要とするような、現行のハイエンド機器を想定しています。バッテリー・チャージャ、残量ゲージ、電圧に対する保護と変換、ケーブル検出と保護の機能を備えています。

ケーブル検出器と ESD 保護

MAX14663 は血糖値計 (BGM) 用のケーブル検出器を備えており、VB ノードにプローブ電流を流すことによって VB における容量を測定し、ケーブルの存在を検出します。

ケーブル検出

MAX14663 は有効な VB 電圧 (VB) もしくはケーブルの存在を検出します。有効な VB 電圧が存在する状況では、DET 状態ビットがアサートされ、割込みが発生します。有効な VB 電圧が存在しない状況では、ケーブル検出が有効になります。ケーブル検出ループの間、容量計測を最小限に抑えるために VB 検出は通常は無効化されていますが、定期的に有効化されて VB が再度与えられているかを確認します。ENB=0 のとき、DET は 200 μ s の期間のケーブル検出サイクルの終了時ごとに更新され、同時に BSY がハイになります。MAX14663 は自動的に内部回路を調整し、設定されたスレッシュホールドに合わせます。検出された容量が選択されたスレッシュホールドより高い場合には、ケーブルが挿入されているとみなされます。検出された容量が選択されたスレッシュホールドより低い場合には、ケーブルが存在しないとみなされます。容量のスレッシュホールド値については CD-CFG レジスタを参照してください。

バッテリー・チャージャ

このチャージャはポータブル医療用アプリケーション向けのものです。消費電力を最小に抑えながらバッテリーを充電できるように設計されています。図 1 に示す充電プロファイルに基づいて安定化電流を供給します。この図に示した電流は、入力や熱に関する考慮事項によって制限を受けていないという前提を置いたものです。

予備充電モード

このモードはバッテリーの予備充電中 (VBAT < VPQ) に使用されます。このモードにおける電流制限は、280mA の容量のバッテリーに対しては 0.1C 未満のプリチャージ、かつ短絡もしくは損傷したバッテリーに供給されても危険を生じないよう十分に低い電力とすることが仕様規定されています。

高速充電モード

標準的な定電流/定電圧充電モードです。このモードでは、チャージャは高速充電電流レジスタで指定されている電流でバッテリーを充電しようとします。高速充電電流は 50mA から 750mA まで 25mA 刻みで設定できます。0mA から数えた 4 ビット値で設定されます。

充電の終了

チャージャが充電を終了する条件はいくつか存在します。I_{PC} のコマンドにより手動で停止することができます。AUTOSTP ビットがセットされている場合は自動的に停止することもできます。AUTOSTP が有効になった場合、充電電流は ITERM で指定された値まで低下し、タイマー TopOffTime が経過すると、チャージャは充電終了状態に移行し自動的に停止します。この状態ではバッテリーから 1.8mA (標準値) の放電電流を流し、チャージャの内部制御ブロックに供給します。AUTOSTP が有効な場合、そのときの充電電圧設定である VCHG (バッテリーレギュレーション電圧) よりも BATRFH スレッシュホールドだけ電圧が低下すると、チャージャが再開します。

JEITA コントロール

このチャージャはサーミスタ・インターフェースを備えており、バッテリーの温度に応じて充電設定を調整できます。温度は、T1 (0°C)、T2 (10°C)、T3 (25°C)、T4 (45°C) の境界温度で区切られる 5 つの領域に区分されます。T1 未満もしくは T4 を超える場合、チャージャは動作を停止し、T2 と T3 の間ではチャージャは通常動作します。T1-T2 間、T3-T4 間の領域での挙動は JEITA 制御レジスタで指定されます。各領域に対しそれぞれ独立に、充電電圧や充電電流を減少させるかどうかを図 2 に示すように指定できます。各領域で、電圧は 120mV 減少させることができ、高速充電電流は半減させることができます。サーミスタのモニタには 60°C に設定された 5 番目のスレッシュホールド (T5) もあり、割込みの生成によってシステムで使用できます。

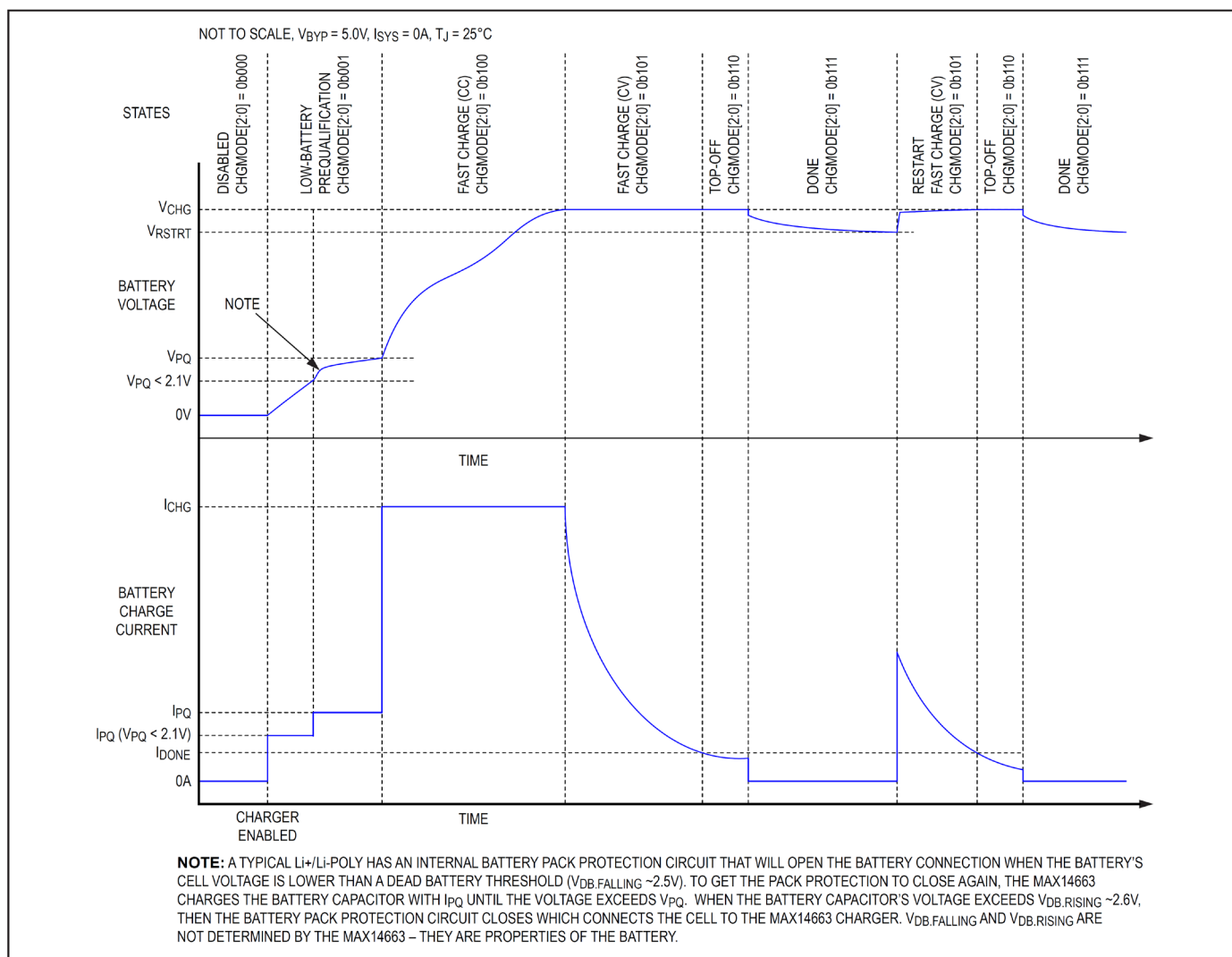


図 1. 充電プロファイル

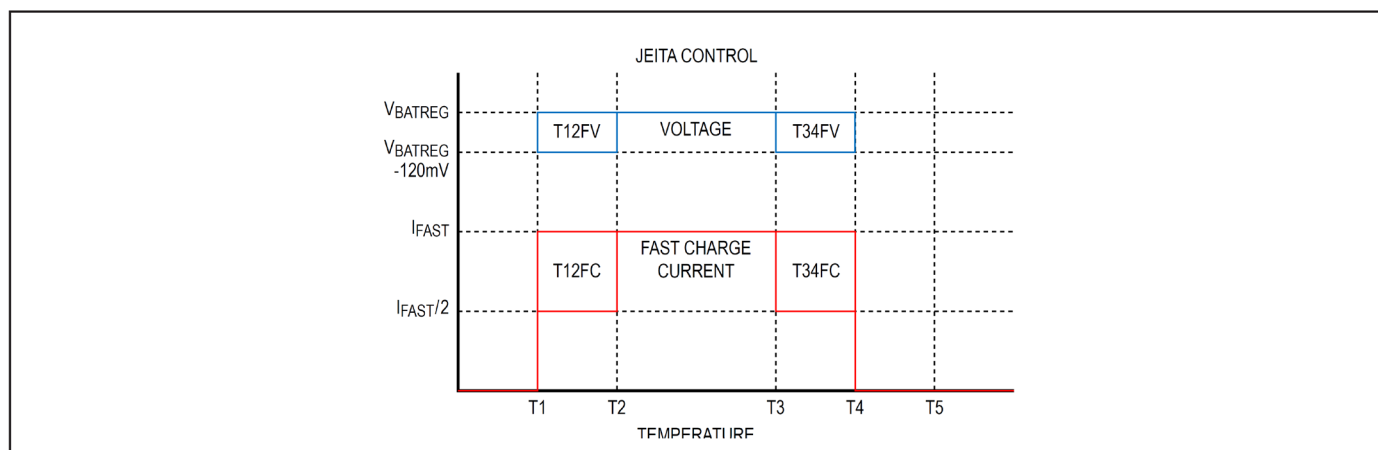


図 2. JEITA コントロール

安全タイマー

チャージャは安全タイマーを備えており、様々な充電モードで経過する時間の上限を設定します。

残量ゲージ

ModelGauge の動作原理

MAX14663 の残量ゲージはスタンドアロンの残量ゲージである MAX17048 を元にしており、リチウムイオン (Li+) バッテリ内部の非直線的なダイナミクスをシミュレートして、その充電状態 (SOC) を判定します。この高度なバッテリー・モデルは、バッテリー内のインピーダンスおよび低速の化学反応を考慮しています。ModelGauge は、バッテリーの特性を正確にモデル化するため複数の放電電流および温度における特性を評価して得られるカスタム・モデルを使用した場合に、最高の性能を示します。パワーオン・リセット (POR) 時、IC はブリロードされた ROM モデルで動作し、一部のバッテリーではこれによっても十分な性能が得られます。

残量ゲージの性能

クーロン・カウンタ・ベースの残量ゲージでは、電流検出 ADC の測定オフセット誤差が時間と共に蓄積するため、SOC のドリフトが発生します。瞬間的な誤差はごくわずかですが、正確にゼロになることはありません。それらのシステムでは時間と共に誤差が蓄積するため (通常は 1 日あたり 0.5%~2%)、定期的な補正が必要になります。一部のアルゴリズムは、以下のような不定期に発生するイベントを使用してドリフトを補正しており、そのイベントが発生するまではアルゴリズムの誤差は制限なく増え続けます。

- フルまたはエンプティに近い予め定義された SOC レベルへの到達時
- 長期間にわたり動作がなかった後の緩和状態のバッテリー電圧の測定時
- 完全な充放電サイクルの完了時

ModelGauge は、時間の経過に対して安定している電圧のみを使用するため、補正イベントを必要としません。ModelGauge は前記のイベントがいずれも発生しない状態においても精度を維持し、時間の経過にともなうドリフトや誤差の蓄積がありません。

残量ゲージの性能をエンドユーザが経験する状態で正しく評価するためには、バッテリーを動的に動作させてください。単純なサイクルのみによって精度を完全に判断することは不可能です。

バッテリー電圧と充電状態

リチウムイオン・バッテリーのオープン回路電圧 (OCV) からその SOC が一意に決定されます。1 つの SOC に対して、OCV の 1 つの値のみが存在します。これと対照的に VCELL は、時間、OCV、負荷、温度、経年、インピーダンスなどの関数であるため、特定の VCELL が様々な OCV の値で発生する場合があります。OCV の 1 つの値に対して、多数の VCELL の値が存在し得ます。

したがって、1 つの SOC が多数の VCELL の値を持つため、VCELL から SOC を一意に決定することはできません。

高度なテーブルを使用して電圧および負荷の両方を考慮する場合でさえ、システムで一般的に発生する負荷過渡応答が原因で大幅な誤差が発生します。充電中または放電中、およびその後約 30 分間は、VCELL と OCV の間に大きな差が発生し、VCELL はそれまで数時間のバッテリー動作の影響を受けます。ModelGauge は電圧を包括的に使用します。

温度補償

最高の性能を実現するために、ホスト・マイクロコントローラはバッテリーの温度を定期的に測定し、それに応じて ModelGauge のパラメータである RCOMP を少なくとも 1 分間に 1 回補正する必要があります。個々のカスタム・モデルで、RCOMP0 (デフォルトは 0x97)、TempCoUp (デフォルトは -0.5)、および TempCoDown (デフォルトは -5.0) の定数を定義します。新しい CONFIG.RCOMP の値は、次のように計算します。

T はバッテリーの温度 (°C) とする。

```
if (T > 20) {  
    RCOMP = RCOMP0 + (T - 20) x TempCoUp;  
}  
else {  
    RCOMP = RCOMP0 + (T - 20) x TempCoDown;  
}
```

エンプティ電圧の選択による影響

ほとんどのアプリケーションには、それ以下ではシステムが直ちにパワーオフする最低動作電圧 (エンプティ電圧) が存在します。バッテリーの特性を指定してカスタム・モデルを作成するときには、エンプティ電圧を注意深く選択してください。エンプティ電圧の増大にともなってシステムで利用することができない容量が急速に増大します。

シャットダウン管理を確実にするには、例えば 3% または 5% でシャットダウンするなど、SOC の何らかの下限スレッショルドに基づく動作マージンを残量ゲージに含めることを検討してください。これによって、エンプティ電圧に誤差マージンを付加するよりも効率的にバッテリーが利用されます。

バッテリー装着

バッテリーが最初にシステムに装着される時点では、残量ゲージ IC にはバッテリーの SOC に関する事前の情報がありません。バッテリーが緩和していると仮定して、IC はその最初の VCELL 測定値を SOC の最良の初期推定値に変換します。バッテリーが緩和状態でないことによる初期誤差は、この最初の変換の後の負荷に関係なく時間と共に減少します。クーロン・カウンタによって推定される SOC が拡散するのに対して、ModelGauge の SOC は誤差が自動的に補正されるため収束します。初期誤差は、長期的にわたる影響を及ぼしません。

バッテリー装着デバウンス

IC のパワーオンまたはリセットが行われるたびに (**VRESET/ID レジスタ (0x18)** のセクションを参照)、OCV を 16 回の VCELL サンプル (各 1ms、フル 12 ビット分解能) の最大値として推定します。OCV はバッテリー装着の 17ms 後に利用可能になり、SOC は 175ms 後に利用可能になります。

バッテリー交換の検出

VCELL が VRST を下回った場合、VCELL が VRST 以上に戻った時点で IC はクイック・スタートを開始します。これはバッテリー交換に対応するためであり、それまでのバッテリーの SOC は新しいバッテリーの SOC に影響を与えません。**クイック・スタート**のセクションおよび **VRESET/ID レジスタ (0x18)** のセクションを参照してください。

クイック・スタート

IC が誤った初期 SOC を生成した場合、バッテリー挿入およびシステム・パワーアップの電圧波形を調べて、クイック・スタートが必要かどうか、およびそのコマンドを実行するのに最適なタイミングを判断する必要があります。IC は最初の 17ms 間における最大の VCELL をサンプリングします。**バッテリー装着デバウンス**のセクションを参照してください。VCELL が完全に緩和していない限り、サンプリングされた中の最良の電圧でさえ OCV より高い場合や低い場合があります。そのため、クイック・スタートの使用には注意が必要です。

装着時におけるバッテリー端子の断続的な接続など、スタートアップ時の問題の大部分は IC が透過的に処理するため、ほとんどのシステムではクイック・スタートを使用すべきではありません。**図 6** に示すようにバッテリー電圧が 17ms より早く安定化した場合は、クイック・スタートを使用しないでください。

クイック・スタートのコマンドによって、IC の初期パワーアップ時と同様に残量ゲージの計算が再スタートします。システムのパワーアップ・シーケンスでのノイズが非常に多いために、SOC の初期推定に許容限度を超える誤差が含まれる場合は、システムのマイクロコントローラでクイック・スタートを使用することによって誤差を減少させることができる可能性があります。クイック・スタートは、QSTRT 端子の立上がりエッジによって、または MODE レジスタのクイック・スタート・ビットに 1 を書き込むことによって開始されます。

パワーオン・リセット (POR)

POR にはクイック・スタートが含まれるため、バッテリーが完全に緩和している場合にのみ使用してください。**クイック・スタート**のセクションを参照してください。このコマンドによって、全てのレジスタがデフォルト値に戻ります。このコマンドの実行後は、カスタム・モデルを再ロードしてください。**CMD レジスタ (0xFE)** のセクションを参照してください。

ハイバネート・モード

この IC は、充放電レートが低い場合にバッテリーの残量ゲージを高精度で行うことができる低電力ハイバネート・モードを備えています。デフォルトでは、デバイスは充放電レートに応じてハイバネート・モードへの移行と終了を自動的にに行い、残量ゲージの精度を損なうことなく自己消費電流を最小限 (5fA 未満) に抑えます。IC を強制的にハイバネート・モードまたはア

クティブ・モードに移行させることも可能です。最大負荷が C/4 のレート以下のアプリケーションでは、IC を強制的にハイバネート・モードに移行して消費電力を低減してください。これより負荷の高いアプリケーションの場合は、デフォルト設定のハイバネート・モード自動制御を推奨します。

ハイバネート・モードでは、デバイスはその ADC 変換周期および SOC の更新を 45 秒に 1 回の割合に低減します。IC の自動的なハイバネート・モードへの移行と終了の詳細については、**HIBRT レジスタ (0x0A)** のセクションを参照してください。

アラート割込み

この IC は、5 つの設定可能なアラートを使用してシステムのマイクロコントローラに割込みを発行できます。全てのアラートは、ソフトウェアによってイネーブルまたはディスエーブルが可能です。割込みが発生した場合、システムのマイクロコントローラは STATUS レジスタによって原因を判断することができます。

アラートがトリガされた場合、IC は ALRT 端子をロジック・ローに駆動し、CONFIG.ALRT = 1 に設定します。システムのソフトウェアが CONFIG.ALRT = 0 を書き込んでアラートをクリアするまで、ALRT 端子はロジック・ローを保ちます。アラート機能はデフォルトでイネーブルされているため、どのアラートもパワーアップ時に直ちに発生する可能性があります。スリープ・モードへの移行ではアラートはクリアされません。

スリープ・モード

スリープ・モード時、IC は全ての動作を停止して、電流消費を 1μA 以下に低減します。スリープ・モードの終了後、IC は通常動作を継続します。スリープ・モード中は、IC は自己放電を検出しません。IC のスリープ中にバッテリーの状態が変化した場合、IC はそれを検出することができず、SOC の誤差が発生します。充電または放電の前に、IC をウェイクアップしてください。スリープ・モードへ移行するには、MODE.EnSleep = 1 を書き込んだ上で、次のいずれかを行ってください。

- SDA および SCL を t_{SLEEP} の間ロジック・ローに保持する。SDA または SCL の立上がりエッジで IC はウェイクアップします。
- CONFIG.SLEEP = 1 を書き込む。IC をウェイクアップするには、CONFIG.SLEEP = 0 を書き込んでください。その他の通信では、IC はウェイクアップされません。POR は IC をウェイクアップします。

4μA を許容可能なアプリケーションでは、スリープ・モードではなくハイバネートを使用してください。

電力保護と電力の供給

MAX14663 は USB コネクタもしくはバッテリーからシステムに安定した電力を供給し、電力源の切り替えをシステム動作の中断なく行えるように設計されています。システムに電力を配送することに加え、MAX14663 は USB VB 入力に発生しうる一般的な異常状態、例えば過電圧に対する保護機能を備えています。これは 5 個の電力結合間を結ぶ 4 個の電力スイッチの作用で行われます。

RPP スイッチ

Q_{RPP} は VB と BYP の間を接続するスイッチです。このスイッチは、ケーブル検出中に VB 端子からバイパス容量を遮断するためにも利用されます。

過電圧保護スイッチ

Q_{OVP} は BYP と SYS の間を接続するスイッチです。+28V までの VB 入力に対して、システムの電力出力が過電圧にならないよう保護します。この電圧保護機能には電圧制限モードもあり、V_{LIM} (に所定の負荷電流での最小ドロップアウト電圧を加えた電圧) より高く、V_{OVL0} より低い電圧に対し、OVP スイッチはリニア電圧レギュレータとして作用します。V_{OVL0} より高い電圧ではスイッチが開放されて電力源が部品から切断され、V_{LIM} 未満ではスイッチは閉じて VB に供給される電圧が直接部品に通過します。OVP 回路は逆電流を防止し、バッテリーがチャージャのケーブル検出回路から電流を引き込むのを防ぎます。OVP の状態は I²C インターフェースを介してアクセスが可能で、割込みを発生するよう設定できます。突入電流を最小化するため、MAX14663 はソフトスタート機能を備えており、内部の MOSFET を緩やかに立ち上げます。VB がデバウンス時間 t_{DEB} より長く有効になっていれば、ソフトスタートが起動します。

理想ダイオード・スイッチ

Q_{DIO} は SYS と BAT の間を接続するスイッチです。このスイッチはバッテリーとシステムの電力出力 (SYS) の間の理想ダイオードとして作用します。このスイッチの目的は、VB が対応可能な範囲に入っていないなくても、バッテリーからシステム出力への電力を供給することです。このスイッチはまたバッテリー・シール時のアイソレーション・モードでシステム負荷をバッテリーから切断する目的でも使用されます。

バッテリー・アイソレーション・スイッチ

Q_{ISO} は CELL と BAT の間を接続するスイッチです。このバッテリー・アイソレーション・スイッチは、製品が陳列棚で購入待ちの状態でのバッテリー寿命を保ちます。このスイッチは、工場でパッケージされる直前に、SEAL 端子をハイにする操作か I²C コマンドによって開放されます。内蔵の電源ボタン監視回路によって、エンドユーザが電源ボタン ($\overline{\text{KIN}}$) を押した場合に、あるいは VB に V_{UVLO} より高い電圧が印加された場合に、スイッチが閉じます。バッテリー・シールの回路には $\overline{\text{KIN}}$ の押下を監視し、システムにバッファ付き出力 ($\overline{\text{KOUT}}$) するためのプルアップがあります。

割込み

MAX14663 には割込み出力があり、様々な信号やイベントのために状態変化を通知するよう設定可能です。割込みの挙動と状態の設定や読み取りは I²C インターフェースを介して行います。各々の割込み発生源についてはレジスタの説明に記載しています。

リセット

MAX14663 は、キーの押下やその他のシステム状態信号を検出し、プロセッサをリセットすることができます。次のような条件で手動リセットが実行されます。

- VB > VB_{UVLO}
- MPC1、MPC0、 $\overline{\text{KIN}}$ が全てロー保持

これらの条件が 2 秒間継続したときにリセットが実行され、どれか 1 つの条件が満たされなくなるまでリセット状態が継続します。VSYS が有効になった直後にパワーオン・リセット状態になった場合にもリセットが有効になります。

昇圧コンバータ

MAX14663 は OLED ディスプレイや白色 LED バックライトに電力を供給するのに適した昇圧コンバータを備えています。この昇圧 DC-DC コンバータは 2.7V~5.5V の電源で動作します。オン抵抗の低い高電圧 nMOSFET スイッチも内蔵しています。真のシャットダウン機能により、バッテリーを負荷から切り離し消費電源電流を最小限に抑えます。この DC-DC コンバータの出力電圧は 6V~17V の範囲で 1V 刻みで調整できます。

プログラマブルな電流シンク

MAX14663 は、LED₊ と PGND の間に低ドロップアウトの電流レギュレータを 3 つ備えています。この電流シンクレギュレータは外付けの LED のカソード端子から電流を引き込むのに適しています。LED₊ の電流は各々 I₂C で設定可能なレベルにレギュレーションされ、その値はオフから 30mA までの 25 ステップで各々の LED₊ に対して個別に設定できます。3 種類のステップ幅から 1 つを選択するレジスタが 1 つあり、この設定は 3 つの電流シンク全てに対して適用されます。電流シンクの挙動はプログラマブルです。PWM 信号でゲートして更に精密な調光制御を行うよう設定することや、バッテリー・チャージャの状態などの状態情報を示すよう設定することも可能です。LED PWM の入力周波数範囲は 5MHz~50MHz です。LED PWM の入力デューティ・サイクルは 10%~100% です。

I²C インターフェース

MAX14663 は 2 線式の I²C インターフェースを用いてホスト・マイクロプロセッサと通信します。その設定と I²C インターフェースで提供される状態情報の詳細は、レジスタの説明に記載しています。

I²C アドレス

MAX14663 はバス上で 3 つの別々の I²C デバイスとして見えるようになっており、既存の ModelGauge™ ベースの残量ゲージ、ス

イッチング・チャージャ、ケーブル検出器用に設計されたドライバのコードを簡単に再利用できます。残量ゲージ用のレジスタはスレーブ・アドレス 0110110（書込み 0x6C／読出し 0x6D）でアクセスできます。スイッチング・チャージャ用のレジスタはスレーブ・アドレス 0100101（書込み 0x4A および、読出し 0x4B）でアクセスできます。その他の設定レジスタはスレーブ・アドレス 0101000（書込み 0x50／読出し 0x51）でアクセスできます。これらのアドレス空間については、以下で詳細に説明します。

I²C アドレス 0101000 のレジスタ・マップ（ケーブル検出器、LED ドライバ）

表 1. TOP グリッドのレジスタ・マップ（スレーブ・アドレス 0101000）

REGISTER ADDRESS	REGISTER NAME	B7	B6	B5	B4	B3	B2	B1	B0	POR	R/W
GLOBAL											
0x00	DEVICE_ID	CHIP_ID[7:0]								0x18	R
0x01	RSVD	—	—	—	—	—	—	—	—	0x00	R/W
0x02	INT	—	—	—	—	CD_DETI	CD_BSYI	CD_VBOVPI	CD_VBDETI	0x00	COR
0x03	STATUS	—	—	—	—	CD_DET	CD_BSY	CD_VBOVP	CD_VBDET	0x00	R
0x04	INTMASK	—	—	—	—	CD_DETM	CD_BSYM	CD_VBOVPM	CD_VBDETM	0x00	R/W
0x05	CD_CFG	CD_EN[1:0]		—	—	—	VB_DSC	CTH_SEL[1:0]		0x00	R/W
0x06	R_CNT1	—	—	—	—	—	R_CNT[10:8]			0x00	R
0x07	R_CNT0	R_CNT[7:0]								0x00	R

表 1. TOP グリッドのレジスタ・マップ（スレーブ・アドレス 0101000）（続き）

REGISTER ADDRESS	REGISTER NAME	B7	B6	B5	B4	B3	B2	B1	B0	POR	R/W
CONFIGURATION											
0x08	DEBOUNCE	D_CNT[7:0]								0x80	R/W
0x09	BST_CFG	BST_EN[1:0]	—	—	BST_V[3:0]					0x00	R/W
0x0A	LED_ISTEP	—	—	—	—	—	—	LED_ISTEP[1:0]		0x01	R/W
0x0B	LED0	LED0_CFG[2:0]			LED0_I[4:0]					0x00	R/W
0x0C	LED1	LED1_CFG[2:0]			LED1_I[4:0]					0x00	R/W
0x0D	LED2	LED2_CFG[2:0]			LED2_I[4:0]					0x00	R/W
0x0E	SEAL	SEAL_CMD[7:0]								0x00	R/W
0x0F	PINS	—	—	—	KOUT	SEAL	—	MPC1_IN	MPC0_IN	0x00	R
0x10	DIAG	—	—	—	—	—	LEDLO[2:0]			0x00	R
0x11	EXTRA_CFG	BST_TMR	—	—	—	—	—	—	FG_DIS	0x00	R/W

I²C アドレス 0101000 のレジスタの説明

表 2. DEVICE_ID レジスタ（0x00）

レジスタ	ビット	名称	説明
0x00		DEVICE_ID	デバイス識別レジスタ
	7	CHIP_ID[7:0]	デバイス ID
	6		
	5		
	4		
	3		
	2		
	1		
	0		

表 3. INT レジスタ (0x02)

レジスタ	ビット	名称	説明
0x02		INT	割込みレジスタ 読出し後クリア・レジスタ、読出し後に全ビットがクリアされます。
	7	—	
	6	—	
	5	—	
	4	—	
	3	CD_DETI	ケーブル検出割込み 0 = 変化なし 1 = CD_DET 状態が変更
	2	CD_BSYI	ケーブル検出ビジー割込み 0 = 変化なし 1 = CD_BSY 状態が変更
	1	CD_VBOVPI	VB OVP 割込み 0 = 変化なし 1 = CD_VBOVP 状態が変更
	0	CD_VBDETI	VB 検出割込み 0 = 変化なし 1 = CD_VBDET 状態が変更

表 4. STATUS レジスタ (0x03)

レジスタ	ビット	名称	説明
0x03		STATUS	ステータスレジスタ
	7	—	
	6	—	
	5	—	
	4	—	
	3	CD_DET	ケーブル検出ステータス 0 = ケーブル検出なし 1 = ケーブル検出もしくは VB が存在。VB > VBuvlo かつ VB < VBovlo かつ VB > VBAT、長いデグリッチ付き
	2	CD_BSY	ケーブル検出ビジー 0 = ケーブル検出実行中 1 = ケーブル検出の実行なし
	1	CD_VBOVP	VB OVP のステータス 0 = VB < VBOVP 1 = VBOVP < VB
	0	CD_VBDET	VB 検出ステータス 0 = VB < V _{UVLO} 1 = VB > V _{UVLO}

表 5. INTMASK レジスタ (0x04)

レジスタ	ビット	名称	説明
0x04		INTMASK	割込みマスク・レジスタ
	7	—	
	6	—	
	5	—	
	4	—	
	3	CD_DETM	ケーブル検出割込みマスク 0 = マスクあり 1 = マスクなし
	2	CD_BSYM	ケーブル検出ビジー割込みマスク 0 = マスクあり 1 = マスクなし
	1	CD_VBOVPM	VB OVP 割込みマスク 0 = マスクあり 1 = マスクなし
	0	CD_VBDETM	VB 検出割込みマスク 0 = マスクあり 1 = マスクなし

表 6. CD_CFG レジスタ (0x05)

レジスタ	ビット	名称	説明
0x05		CD_CFG	ケーブル検出設定
	7	CD_EN[1:0]	ケーブル検出イネーブル 00 = ディスエーブル (MPC0/1 によらず) 01 = イネーブル (MPC0/1 によらず) 10 = MPC0 がハイのときにイネーブル (MPC1 によらず) 11 = MPC1 がハイのときにイネーブル (MPC0 によらず)
	6		
	5	—	
	4	—	
	3	—	
	2	VB_DSC	VB 放電無効。VB は 250ms ごとの最初の起動で放電されます (その前の 250ms の全期間 VB が存在していた場合)。 0 = 有効 1 = 無効
	1	CTH_SEL[1:0]	容量スレッシュホールドの設定。CTH_SEL は必要とされる容量スレッシュホールドを設定します。 00 = 1 番目のスレッシュホールド (容量スレッシュホールド) = 20pF 01 = 2 番目のスレッシュホールド (容量スレッシュホールド) = 40pF 10 = 3 番目のスレッシュホールド (容量スレッシュホールド) = 60pF 11 = 4 番目のスレッシュホールド (容量スレッシュホールド) = 80pF
	0		

表 7. R_CNT1 レジスタ (0x06)

レジスタ	ビット	名称	説明
0x06		R_CNT1	ランプ・カウンタの MSB
	7	—	
	6	—	
	5	—	
	4	—	
	3	—	
	2	R_CNT[10:8]	ランプ・カウンタの上位ビット R_CNT は検出期間中の外部クロック発振器のパルス数を読み取ります。
	1		
	0		

表 8. R_CNT0 レジスタ (0x07)

レジスタ	ビット	名称	説明
0x07		R_CNT0	ランプ・カウンタの LSB
	7	R_CNT[7:0]	ランプ・カウンタの下位ビット R_CNT は検出期間中の外部クロック発振器のパルス数を読み取ります。
	6		
	5		
	4		
	3		
	2		
	1		
	0		

表 9. DEBOUNCE レジスタ (0x08)

レジスタ	ビット	名称	説明
0x08		DEBOUNCE	VB 無効デバウンス時間
	7	D_CNT[7:0]	デバウンス・カウンタ D_CNT は負のスロープで VB のデバウンスに必要な時間数を設定します。最短デバウンス・ステップ (LSB) は 0.5ms です。デフォルトのデバウンス時間は 65ms (代表値) です。
	6		
	5		
	4		
	3		
	2		
	1		
	0		

表 10. BST_CFG レジスタ (0x09)

レジスタ	ビット	名称	説明							
0x09		BST_CFG	昇圧設定レジスタ							
	7	BST_EN[1:0]	昇圧イネーブル							
			00	ディスエーブル			10	MPC0 がハイのとき イネーブル		
			01	イネーブル			11	MPC1 がハイのとき イネーブル		
	6									
	5	—								
	4	—								
	3	BST_V[3:0]	昇圧出力電圧（電圧設定の変更時には、昇圧レギュレータはディスエーブルする 必要があります）。							
			0000	6V	0100	10V	1000	14V	1100	8V
			0001	7V	0101	11V	1001	15V	1101	8V
			0010	8V	0110	12V	1010	16V	1110	8V
0011			9V	0111	13V	1011	17V	1111	8V	
2										
1										
0										

表 11. LED_ISTEP レジスタ (0x0A)

レジスタ	ビット	名称	説明							
0x0A		LED_ISTEP	LED 電流ステップ設定							
	7	—								
	6	—								
	5	—								
	4	—								
	3	—								
	2	—								
	1	LED_ISTEP[1:0]	LED ステップ電流							
	0		00	0.6mA	10	1.2mA				
			01	1.0mA	11	1.2mA				

表 12. LED0 レジスタ (0x0B)

レジスタ	ビット	名称	説明					
		LED0	LED0 設定					
0x0B	7 6 5	LED0_CFG[2:0]	電流シンク設定					
			000	オフ	011	内部チャージャ・ステータス信号により制御	110	外部 MPC1 端子により制御、フィルタなし
			001	オン	100	外部 MPC0 端子により制御、フィルタなし	111	外部 MPC1 端子により制御、PWM フィルタ
			010	内部ケーブル検出信号により制御	101	外部 MPC0 端子により制御、PWM フィルタ		
	4 3 2 1 0	LED0_I[4:0]	LED シンク電流設定					
			LED_ISTEP[1:0]		00	01	10/11	
			00000		0.6mA	1.0mA	1.2mA	
			00001		1.2mA	2.0mA	2.4mA	
			00010		1.8mA	3.0mA	3.6mA	
								
			11000		15mA	25mA	30mA	
			11001		15mA	25mA	30mA	
								
			11111		15mA	25mA	30mA	

表 13. LED1 レジスタ (0x0C)

レジスタ	ビット	名称	説明						
		LED1	LED1 設定						
0x0C	7	LED1_CFG[2:0]	電流シンク設定						
			000	オフ	011	内部チャージャ・ステータス信号により制御	110	外部 MPC1 端子により制御、フィルタなし	
			001	オン	100	外部 MPC0 端子により制御、フィルタなし	111	外部 MPC1 端子により制御、PWM フィルタ	
	010		内部ケーブル検出信号により制御	101	外部 MPC0 端子により制御、PWM フィルタ				
	6	LED1_I[4:0]	LED シンク電流設定						
	LED_ISTEP[1:0]		00	01	10/11				
	00000		0.6mA	1.0mA	1.2mA				
	3		00001		1.2mA	2.0mA	2.4mA		
	2		00010		1.8mA	3.0mA	3.6mA		
									
	1		11000		15mA	25mA	30mA		
			11001		15mA	25mA	30mA		
	0								
			11111		15mA	25mA	30mA		

表 14. LED2 レジスタ (0x0D)

レジスタ	ビット	名称	説明					
		LED2	LED2 設定					
0x0D	7 6 5	LED2_CFG[2:0]	電流シンク設定					
			000	オフ	011	内部チャージャ・ステータス信号により制御	110	外部 MPC1 端子により制御、フィルタなし
			001	オン	100	外部 MPC0 端子により制御、フィルタなし	111	外部 MPC1 端子により制御、PWM フィルタ
			010	内部ケーブル検出信号により制御	101	外部 MPC0 端子により制御、PWM フィルタ		
	4 3 2 1 0	LED2_I[4:0]	LED シンク電流設定					
			LED_ISTEP[1:0]		00	01	10/11	
			00000		0.6mA	1.0mA	1.2mA	
			00001		1.2mA	2.0mA	2.4mA	
			00010		1.8mA	3.0mA	3.6mA	
								
			11000		15mA	25mA	30mA	
			11001		15mA	25mA	30mA	
								
			11111		15mA	25mA	30mA	

表 15. SEAL レジスタ (0x0E)

レジスタ	ビット	名称	説明
0x0E		SEAL	シール・コマンド
	7	SEAL_CMD[7:0]	シール・コマンド 0xA5 = 書き込み時にバッテリー・シール・モードに入る その他 = 何もしない 常に 0x00 と読み出されます
	6		
	5		
	4		
	3		
	2		
	1		
	0		

表 16. PINS Register (0x0F)

レジスタ	ビット	名称	説明
0x0F		PINS	
	7	—	
	6	—	
	5	—	
	4	KOUT	KOUT 出力状態 0 = $\overline{\text{KIN}}$ がローかつデバウンス 1 = $\overline{\text{KIN}}$ オープン
	3	SEAL	シール入力状態 0 = 端子ロー 1 = 端子ハイ
	2	—	
	1	MPC1_IN	MPC1 入力状態 0 = 端子ロー 1 = 端子ハイ
	0	MPC0_IN	MPC0 入力状態 0 = 端子ロー 1 = 端子ハイ

表 17. DIAG レジスタ (0x10)

レジスタ	ビット	名称	説明
0x10		PINS2	電流シンク診断
	7	—	
	6	—	
	5	—	H : LED2 が短絡でハイ
	4	—	H : LED1 が短絡でハイ
	3	—	H : LED0 が短絡でハイ
	2	LEDLO[2:0]	H : LED2 がオープン
	1		H : LED1 がオープン
	0		H : LED0 がオープン

表 18. EXTRA_CFG レジスタ (0x11)

レジスタ	ビット	名称	説明
0x11		EXTRA_CFG	残量ゲージ設定
	7	BST_TMR	昇圧部起動時間 0 = 標準の昇圧部起動時間 1 = 昇圧部起動時間を延長 (倍化)
	6	–	
	5	–	
	4	–	
	3	–	
	2	–	
	1	–	
	0	FG_DIS	残量ゲージ・ディスエーブル 0 = 残量ゲージ・イネーブル 1 = 残量ゲージ・ディスエーブル (BAT から切断)

I²C アドレス 0100101 のレジスタ・マップ (バッテリー・チャージャ)

表 19. CHG レジスタ・マップ

REGISTER ADDRESS	REGISTER NAME	B7	B6	B5	B4	B3	B2	B1	B0	POR	R/W
STATUS											
0x00	CHG_ID	CHG_ID[7:0]								0x18	R
0x01	INT	–	–	THMI	ChgEn bldI	CHGE RRI	OVPI	POKI	EOCI	0x00	COR
0x02	STATUS1	–	–	THME	ChgEn bld	CHGE RR	OVP	POK	EOC	0x00	R
0x03	STATUS2	–		CHGMODE[2:0]		–		TMP[2:0]		0x00	R
CONTROL											
0x04	INTMASK	–	–	THMM	ChgEn bldM	CHGE RRM	OVPM	POKM	EOCM	0x00	R/W
0x05	CHGTMR	–	–	SCTDS	PQTDS	TopOffTime[1:0]		CHGTM[1:0]		0x07	R/W
0x06	CHGCTL	–	–	CEN_O[1:0]		–	VPQ[2:0]			0x05	R/W
0x07	CHGCV	–	–	CHGCV[5:0]						0x29	R/W
0x08	CHGCC	–	–	–	CHGCC[3:0]					0x04	R/W
0x09	CHGTRM	AUTOSTP	–	–	VRSTRT	–	ITERM[2:0]			0x81	R/W
0x0A	JEITA	JEN	–	–	–	T34FV	T12FV	T34FC	T12FC	0x8F	R/W
0x0B	FUNC	THsoft OFF	EIC_LIM	EN_SKIP	–	CON_FR1	CON_FR2	ABS_OFF	EIN_LIM	0x68	R/W

Note: R : 読み出し専用
COR : 読み出し後クリア
R/W : 読み書き可能

I²C アドレス 0100101 のレジスタの説明

表 20. CHG_ID レジスタ (0x00)

レジスタ	ビット	名称	説明
0x00		CHG_ID	チャージャ識別レジスタ
	7	CHG_ID[7:0]	チャージャ ID
	6		
	5		
	4		
	3		
	2		
	1		
	0		

表 21. INT レジスタ (0x01)

レジスタ	ビット	名称	説明
0x01		INT	割込みレジスタ。読出し後クリア・レジスタ、読出し後に全ビットがクリアされます。
	7	—	
	6	—	
	5	THMI	サーミスタ温度ゾーン変更割込み 0 = 変化なし 1 = 割込み (TMP[2:0]のビットが変更)
	4	ChgEnbldI	バッテリー・チャージャ・イネーブル割込み 0 = 変化なし 1 = 割込み (ChgEnbld ビットが変更)
	3	CHGERRI	バッテリー高速充電タイマー終了割込み 0 = 変化なし 1 = 割込み (CHGERR ビットが変更)
	2	OVPI	VB 過電圧保護割込み 0 = 変化なし 1 = 割込み (OVP ビットが変更)
	1	POKI	チャージャ電力 OK 割込み (VB が V _{UYLO} を超えたときに発生) 0 = 変化なし 1 = 割込み (POK ビットが変更)
	0	EOCI	充電終了割込み 0 = 変化なし 1 = 割込み (EOC ビットが変更)

表 22. status1 レジスタ (0x02)

レジスタ	ビット	名称	説明
0x02		STATUS1	ステータスレジスタ 1
	7	—	
	6	—	
	5	THME	サーミスタ・エラー 0 = サーミスタ・エラーなし 1 = サーミスタが開放または短絡
	4	ChgEnbld	バッテリー・チャージャが有効かどうかを示します。チャージャが電流を供給しているかどうかではなく、チャージャのロジックが有効になっているかどうかのみを示します。EOC で充電が実行中かどうかが決まります。 0 = チャージャは無効 1 = チャージャは有効
	3	CHGERR	バッテリー高速充電タイマー終了 0 = タイマーは終了せず 1 = タイマーは終了
	2	OVP	VB 過電圧保護トリップ・レベル通知 – OVP の立上がりと立下がりでの割込みを生成 $0 = V_{VB} \leq V_{OVLO}$ $1 = V_{VB} > V_{OVLO}$ このビットはチャージャが有効時のみ有効であることに注意してください。同じ情報が CD_VBOVP ビットでも得られ、これは常に有効です。
	1	POK	チャージャ電力 OK モニタ $0 = V_{VB} < (VB \text{ 低電圧ロックアウト})$ $1 = V_{VB} \geq (VB \text{ 低電圧ロックアウト})$ このビットはチャージャが有効時のみ有効であることに注意してください。同じ情報が CD_VBDET ビットでも得られ、これは常に有効です。
	0	EOC	充電終了ステータス 0 = チャージャがトップオフもしくは無効状態 1 = チャージャが予備充電もしくは高速充電状態

表 23. STATUS2 レジスタ (0x03)

レジスタ	ビット	名称	説明
0x03		STATUS2	ステータスレジスタ 2
	7	—	
	6	CHGMODE[2:0]	チャージャ動作モードの提示 000 = チャージャ無効化 001 = 予備充電 010 = 定常電流低速充電 011 = 定常電圧低速充電 100 = 定常電流高速充電 101 = 定常電圧高速充電 110 = トップオフ 111 = 完了 (充電済み)
	5		
	4		
	3	—	
	2	TMP[2:0]	バッテリ・サーミスタ温度 000 = サーミスタ開放 001 = TMP < 0C (T1) 010 = 0C (T1) < TMP < 10C (T2) 011 = 10C (T2) < TMP < 25C (T3) 100 = 25C (T3) < TMP < 45C (T4) 101 = 45C (T4) < TMP < 60C (T5) 110 = 60C (T5) < TMP 111 = サーミスタ短絡
	1		
	0		

表 24. INTMASK レジスタ (0x04)

レジスタ	ビット	名称	説明
0x04		INTMASK	割込みマスク・レジスタ
	7	—	
	6	—	
	5	THMM	サーミスタ温度ゾーン変更割込みマスク 0 = マスクあり 1 = マスクなし
	4	ChgEnbldM	バッテリー・チャージャ・イネーブル割込みマスク 0 = マスクあり 1 = マスクなし
	3	CHGERRM	バッテリー高速充電タイマー経過割込みマスク 0 = マスクあり 1 = マスクなし
	2	OVPM	VB 過電圧保護割込みマスク 0 = マスクあり 1 = マスクなし
	1	POKM	チャージャ電力 OK 割込みマスク 0 = マスクあり 1 = マスクなし
	0	EOCM	充電終了割込みマスク 0 = マスクあり 1 = マスクなし

表 25. CHGTMR レジスタ (0x05)

レジスタ	ビット	名称	説明
0x05		CHGTMR	チャージャ・タイミング設定レジスタ
	7	—	
	6	—	
	5	SCTDS	低速充電タイマー無効化（低速充電のタイマーは高速充電と同じ） 0 = 低速充電中のタイマーが有効 1 = 低速充電中はタイマー無効
	4	PQTDS	予備充電タイマー無効化（固定時間 = 60 分） 0 = 予備充電タイマー有効 1 = 予備充電タイマー無効
	3	TopOffTime[1:0]	トップオフタイマー設定 00 = タイマー無効 01 = 1 分 10 = 10 分 11 = 30 分
	2		
	1	CHGTM[1:0]	チャージャ終了時間設定 00 = タイマー無効 01 = 2.5 時間 10 = 5 時間 11 = 10 時間
	0		

表 26. CHGCTL レジスタ (0x06)

レジスタ	ビット	名称	説明
0x06		CHGCTL	チャージャ制御レジスタ
	7	—	
	6	—	
	5	CEN_O[1:0]	チャージャ有効 00 = 無効 01 = 有効 10 = MPC0 端子がハイのとき有効 11 = 有効
	4		
	3	—	
	2	VPQ[2:0]	予備充電電圧スレッシュホルド 000 = 2.4V 001 = 2.5V 010 = 2.6V 011 = 2.7V 100 = 2.8V 101 = 2.9V 110 = 3.0V 111 = 3.1V
	1		
	0		

表 27. CHGCV レジスタ (0x07)

レジスタ	ビット	名称	説明					
		CHGCV	チャージャ定電圧設定					
0x07			CHGV[1:0]					
	7	－	CHGCV[5:2]		11	10	01	00
				0000	3.5V	3.5V	3.5V	3.5V
				0001	3.52V	3.5V	3.5V	3.5V
	6	－		0010	3.60V	3.58V	3.56V	3.54V
				0011	3.68V	3.66V	3.64V	3.62V
				0100	3.76V	3.74V	3.72V	3.70V
	5	CHGCV[5:0]		0101	3.84V	3.82V	3.80V	3.78V
				0110	3.92V	3.90V	3.88V	3.86V
	4			0111	4.00V	3.98V	3.96V	3.94V
				1000	4.08V	4.06V	4.04V	4.02V
	3			1001	4.16V	4.14V	4.12V	4.10V
				1010	4.24V	4.22V	4.20V	4.18V
	2			1011	4.32V	4.30V	4.28V	4.26V
				1100	4.40V	4.38V	4.36V	4.34V
	1			1101	4.40V	4.40V	4.40V	4.40V
				1110	4.40V	4.40V	4.40V	4.40V
	0			1111	4.40V	4.40V	4.40V	4.40V

表 28. CHGCC レジスタ (0x08)

レジスタ	ビット	名称	説明									
0x08		CHGCC	高速充電の定電流制限値許容可能なバッテリー充電電流の最大値に設定します。									
	7	－										
	6	－										
	5	－										
	4	－										
	3	CHGCC[3:0]			CHGCC[1:0]							
					11		10		01		00	
	Rs = 50mΩ				Rs = 100mΩ	Rs = 50mΩ	Rs = 100mΩ	Rs = 50mΩ	Rs = 100mΩ	Rs = 50mΩ	Rs = 100mΩ	
	2		CHGCC [3:2]	00	150mA	75mA	100mA	50mA	100mA	50mA	100mA	50mA
				01	350mA	175mA	300mA	150mA	250mA	125mA	200mA	100mA
				10	550mA	275mA	500mA	250mA	450mA	225mA	400mA	200mA
				11	750mA	375mA	700mA	350mA	650mA	325mA	600mA	300mA
	1											
0												

表 29. CHGTRM レジスタ (0x09)

レジスタ	ビット	名称	説明						
0x09		CHGTRM	チャージャ終了制御レジスタ						
	7	AUTOSTP	イネーブルすると充電完了後に充電動作の停止と再開を自動で行います。 0 = イネーブル時は常に充電（状態制御は急速充電後トップオフの状態を継続） 1 = レジスタ設定に基づき停止と開始を実行 (Note : AUTOSTP がイネーブルされていてチャージャが充電完了に達したとき、バッテリーに 1.8mA（代表値）の負荷が発生し、内部の充電制御回路に電力を供給します。)						
	6	—							
	5	—							
	4	VRSTRT	再開電圧スレッシュホールド 0 = CHGCV 設定より 135mV 低い電圧 1 = CHGCV 設定より 214mV 低い電圧						
	3	—							
	2	ITERM[2:0]	mA 単位の終了電流設定（Rs=50mΩ/Rs=100mΩ）						
			000	25 / 12.5	011	100 / 50	110	250 / 125	
	1			001	50 / 25	100	150 / 75	111	300 / 150
	0			010	75 / 37.5	101	200 / 100		

表 30. JEITA レジスタ (0x0A)

レジスタ	ビット	名称	説明
0x0A		JEITA	JEITA 制御レジスタ
	7	JEN	JEITA イネーブル。デフォルト値を OTP で設定可能 0 = サーマスタによる制御なし 1 = T1 より下、T4 より上では充電動作せず、以下のように動作
	6	—	
	5	—	
	4	—	
	3	T34FV	T3-T4 フロート電圧 (温度が T3 と T4 の間の場合) 0 = CHGCV – 120mV 1 = CHGCV
	2	T12FV	T1-T2 フロート電圧 (温度が T1 と T2 の間の場合) 0 = CHGCV – 120mV 1 = CHGCV
	1	T34FC	T3-T4 高速充電制限 (温度が T3 と T4 の間の場合) 0 = MAX(CHGCC/2, 50mA)、CHGCC > 100mA の場合 JEITA では高速充電タイムアウトは中止されます。CHGCC = 50mA の場合、I _{FAST} 充電は T3 と T4 の間ではゼロになります。 1 = CHGCC
	0	T12FC	T1-T2 高速充電制限 (温度が T1 と T2 の間の場合) 0 = MAX(CHGCC/2, 50mA)、CHGCC > 100mA の場合 JEITA では高速充電タイムアウトは延長されます。CHGCC = 50mA の場合、I _{FAST} 充電は T1 と T2 の間ではゼロになります。 1 = CHGCC

表 31. FUNC レジスタ (0x0B)

レジスタ	ビット	名称	説明			
0x0B		FUNC	チャージャ機能制御レジスタ			
	7	THsoftOFF	ソフト・サーマル・シャットダウンの無効化 0 = ソフト・サーマル・シャットダウン有効 1 = ソフト・サーマル・シャットダウン無効			
	6	EIC_LIM	充電電流制御制限イネーブル 0 = 充電電流制御制限ディスエーブル 1 = 充電電流制御制限イネーブル			
	5	EN_SKIP	スキップ・モード・イネーブル 0 = チャージャ・スキップ・モード無効 1 = チャージャ・スキップ・モード有効			
	4	—				
	3	CON_FR1	デューティ・サイクル 周波数依存ディス エーブル	FR1	FR2	
				0	0	50%デューティでの Fsw = 1.1MHz 定常リップルモード
				0	1	50%デューティでの Fsw = 700kHz 定常リップルモード
	2	CON_FR2	充電電流周波数依存 性ディスエーブル	1	0	Fsw = 1.1MHz
				1	1	Fsw = 700kHz
	1	ABS_OFF	安全チャージポンプ・モード有効			
	0	—				

I²C アドレス 0110110 のレジスタ・マップ (残量ゲージ)

レジスタの一覧

全てのレジスタの書き込みと読出しは 16 ビットワードで行う必要があります。8 ビット書き込みは無効です。X (ドント・ケア) とマークされたビットや読出し専用のビットは、他のビットと合わせて書き込む必要がありますが、書き込まれた値は無視されます。ドント・ケア・ビットで読み出した値は不定値です。レジスタの値は、表 33 に示すように、16 ビット・ワードにレジスタの LSB 分の値を乗じて計算します。

VCELL レジスタ (0x02)

MAX14663 は VDD 端子と GND 端子の間で VCELL を計測します。VCELL は 4 つの ADC 変換の平均です。この値はアクティブ・モード中は 250ms ごとに、ハイバネート・モード中は 45 秒ごとに更新されます。

SOC レジスタ (0x04)

ModelGauge アルゴリズムを用いて SOC を計算します。ModelGauge は相対的な SOC を自然に認識できるため、バッテリーのサイズの変化に自動的に適応します。

上位バイトの LSB の単位は 1% です。下位バイトで更に分解能が得られます。

初回の更新は IC の POR の約 1 秒後に得られます。その後の更新は、アプリケーションの状況に応じて変わる間隔で発生します。

表 32. MDGG レジスタ・マップ

アドレス	レジスタ名	16 ビット LSB	説明	読出し/書き込み	デフォルト
0x02	VCELL	78.125μV/cell	VCELL の ADC 計測値。	R	—
0x04	SOC	1%/256	バッテリーの充電状態。	R	—
0x06	MODE	—	クイック・スタートの開始、ハイバネート・モードの報告、スリープ・モードの有効化を行います。	W	0x0000
0x08	VERSION	—	IC の製造バージョン。	R	0x001_
0x0A	HIBRT	—	ハイバネート・モードへの遷移と終了のスレッシュホールドを制御します。	R/W	0x8030
0x0C	CONFIG	—	性能最適化のための補償、スリープ・モード、アラート提示、設定。	R/W	0x971C
0x14	VALRT	—	外れるとアラートが生成される VCELL 範囲の設定。	R/W	0x00FF
0x16	CRATE	0.208%/hr	バッテリーの概略の充放電レート。	R	—
0x18	VRESET/ID	—	下回ると IC が自己リセットする VCELL スレッシュホールドの設定。ID は工場書き込みのワンタイム識別子。	R/W	0x96__
0x1A	STATUS	—	過電圧、低電圧、SOC 変更、SOC ロー、リセットのアラートを提示。	R/W	0x01__
0x40 to 0x7F	TABLE	—	バッテリーのパラメータ設定。	W	—
0xFE	CMD	—	POR コマンドの送信。	R/W	0xFFFF

MODE レジスタ (0x06)

MODE レジスタによってシステム・プロセッサは IC に特別なコマンドを送信できます (図 3 参照)。

- **Quick-Start** は、セル電圧の即値を用いて OCV や SOC の一次推定値を出します。使用には注意が必要です。クイック・スタートのセクションを参照してください。
- **EnSleep** はスリープ・モードを有効にします。スリープ・モードのセクションを参照してください。
- **HibStat** は IC がハイバネート・モードに入っていることを示します (読出し専用)。

VERSION レジスタ (0x08)

この読出し専用のレジスタの値は IC の製造バージョンを示します。

HIBRT レジスタ (0x0A)

ハイバネート・モードを無効にするには、HIBRT = 0x0000 に設定します。ハイバネート・モードを常に使用するには、HIBRT = 0xFFFF に設定します (図 4 参照)。

- **ActThr** (アクティブ化スレッシュホールド) : いずれかの ADC サンプルで|OCV-CELL|が ActThr より高ければ、IC はハイバネート・モードを終了します。1 LSB = 1.25mV です。
- **HibThr** (ハイバネート・スレッシュホールド) 。CRATE の絶対値が 6 分を超えて HibThr より低くなると、IC はハイバネート・モードに入ります。1 LSB = 0.208%/hr です。

CONFIG レジスタ (0x0C)

図 5 を参照してください。

- **RCOMP** は 8 ビットの値を持ち、様々なリチウムの化学特性や動作温度に対して IC の性能を最適化するように調整できます。最適化の詳細についてはアナログ・デバイセズにお問い合わせください。RCOMP の POR 値は 0x97 です。
- **SLEEP** は、Mode EnSleep が設定されている条件で、IC のスリープ・モードを強制的に開始または終了します。1 を書き込むと IC をスリープ・モードにし、0 を書き込むとスリープ・モードを終了します。SLEEP の POR 値は 0 です。

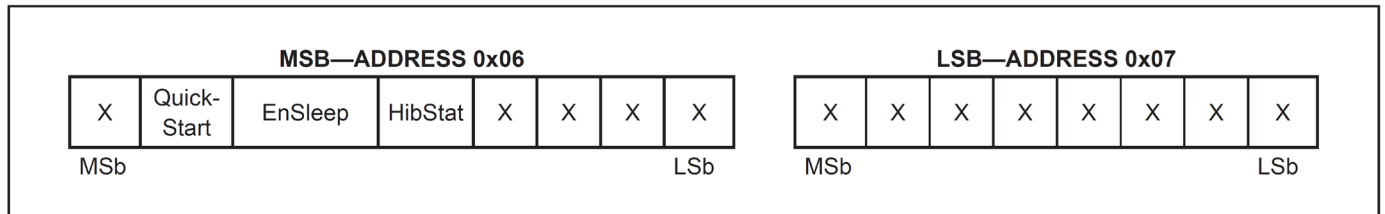


図 3. Mode レジスタのフォーマット

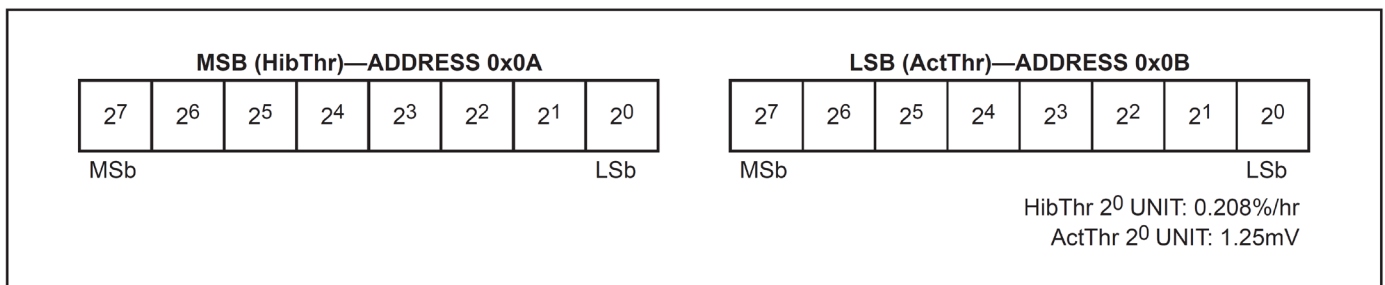


図 4. HIBRT レジスタのフォーマット

- **ALSC** (SOC 変化アラート) は SOC が 1%以上変化したときにアラートを発します。各アラートは STATUS SC がクリアされるまでの間保持され、このレジスタがクリアされるとアラートも自動的にクリアされ、再び SOC が 1%変化するのを待ちます。このアラートを SOC の変化を蓄積する目的では使用しないでください。
- **ALRT** (アラート状態ビット) は、アラートが発生したときに IC が設定します。このビットがセットされている場合、ALRT 端子がローにアサートされます。ALRT 端子を処理してデアサートするには、このビットをクリアします。ALRT のパワーアップ時のデフォルト値は 0 です。STATUS レジスタは ALRT 端子がアサートされた要因を示します。
- **ATHD** (エンプティ・アラート・スレッシュホールド) は割込みが ALRT 端子に生成される SOC のスレッシュホールドを設定しますが、1%から 32%までの範囲で設定可能です。その値は $(32 - \text{ATHD})\%$ になります (例えば 00000b : 32%、00001b : 31%、00010b : 30%、11111b : 1%)。ATHD の POR 値は 0x1C、すなわち 4%です。アラートは設定されたスレッシュホールドを下回る立下がりエッジでのみ発生します。

VALRT レジスタ (0x14)

このレジスタは次の 2 つのスレッシュホールドに分割されます。電圧アラート最大値 (VALRT.MAX) と最小値 (VALRT.MIN) です。どちらのレジスタも 1LSb = 20mV です。VCELL > VALRT.MAX または VCELL < VALRT.MIN のときに IC はアラートを生成します (図 6 を参照)。

CRATE レジスタ (0x16)

平均的な SOC 変化率の概略値を計算します。1LSb = 0.208%/hr (アンペア換算用ではありません)。

VRESET/ID レジスタ (0x18)

図 7 を参照してください。

- **ID** は 8 ビットの読出し専用の値で、工場でワнтаイム書き込みされ、生産時のセルタイプの識別用の識別子として使用します。これらのビットへの書き込みは無視されます。

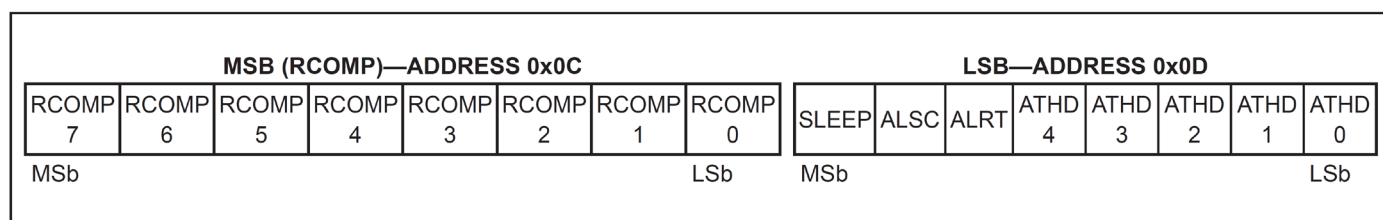


図 5. CONFIG レジスタのフォーマット

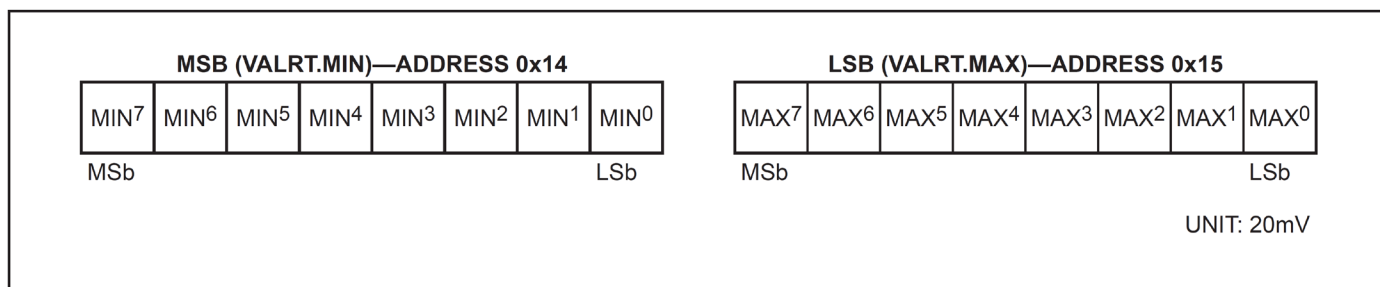


図 6. VALRT レジスタのフォーマット

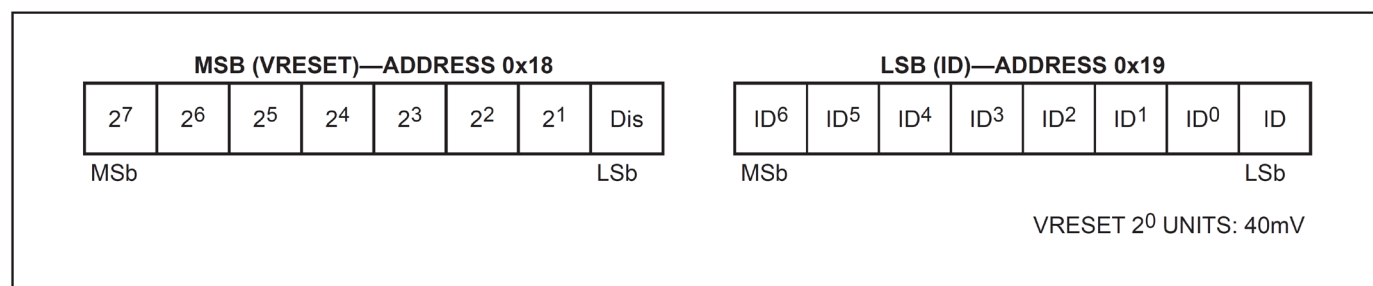


図 7. VRESET/ID レジスタのフォーマット

- **VRESET[7:1]**は、バッテリーの取り外しと再装着を検出できるよう、高速アナログ・コンパレータと低速 ADC のスレッシュホールドを調整します。固定されたバッテリーに対しては 2.5V に設定します。取り外し可能なバッテリーに対しては、アプリケーションで求められるリセット・スレッシュホールドに従い、空容量時の電圧より少なくとも 300mV 低い電圧に設定します。比較器が有効であるとき、IC は VCELL がこのスレッシュホールドを超えて上昇すると 1ms 後にリセットします。有効でない場合、IC は VCELL がこのスレッシュホールドを超えて上昇すると 250ms 後にリセットします。
- **Dis**。Dis = 1 に設定するとハイバネート・モードでのアナログ比較器動作が無効になり、約 0.5μA を削減できます。

STATUS レジスタ (0x1A)

アラートは様々な条件を示す場合があります。STATUS レジスタにより、どのアラート条件が該当しているかを特定できます。アラートへの対処をした後、対応のビットをクリアしてください (図 8 参照)。

リセット・インジケータ :

- **RI** (リセット・インジケータ) はデバイスのパワーアップ時にセットされます。このビットがセットされている間は IC の設定がされていないため、モデルをロードしてビットをクリアします。

アラートの説明 :

これらのビットは、アラートを発生させた場合のみセットされます (例えば、もし CONFIG.ALSC = 0 なら SC はセットされることはありません)。

- **VH** (電圧ハイ) は VCELL が ALRT.VALRTMAX より高いときにセットされます。
- **VL** (電圧ロー) は VCELL が ALRT.VALRTMIN より低いときにセットされます。

- **VR** (電圧リセット) は、EnVr に関わらずデバイスがリセットされたときにセットされます。
- **HD** (SOC ロー) は SOC が CONFIG.ATHD の値をクロスしたときにセットされます。
- **SC** (1% SOC 変化) は、CONFIG.ALSC が設定されている場合、SOC が 1%以上変化するとセットされます。

VRESET アラートのイネーブルまたはディスエーブル :

- **EnVr** (電圧リセットアラートの有効化) は、1 にセットされていると、VRESET/ID レジスタで記述される条件により電圧リセット・イベントが発生したときに ALRT 端子をアサートします。

TABLE レジスタ (0x40~0x7F)

このレジスタの設定についての詳細は、アナログ・デバイスズにお問い合わせください。リチウムイオン電池の一部はデフォルト値で適切に動作します。

TABLE レジスタのロックを外すためにはアドレス 0x3F に 0x57 を書き込み、アドレス 0x3E に 0x4A を書き込みます。TABLE のロックが外れている間は、ModelGauge レジスタは更新されないため、できるだけ早くアドレス 0x3F に 0x00 を、アドレス 0x3E に 0x00 を書き込んで再度ロックしてください。

CMD レジスタ (0xFE)

このレジスタに値 0x5400 を書き込むと、電源が切断された後と同様に、デバイスが完全なリセット動作を行います ([パワーオン・リセット \(POR\)](#) のセクションを参照)。リセットは最後のビットがクロック・インされた場合に発生します。IC はこのコマンド・シーケンスの後に I2C の ACK を返しません。

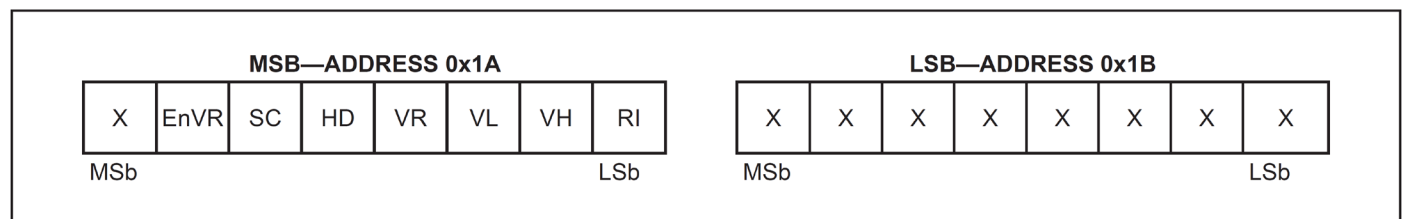


図 8. STATUS レジスタのフォーマット

表 33. CMD レジスタ (0xFF)

レジスタ	ビット	名称	説明
0xFF		CMD	コマンドレジスタ LSB
	7	CMD[7:0]	
	6		
	5		
	4		
	3		
	2		
	1		
	0		

オーダー情報

PART	TEMP RANGE	PIN-PACKAGE
MAX14663ETL+	−40°C to +85°C	40 TQFN −EP*

+は鉛（Pb）フリー／ROHS 準拠のパッケージを表します。
*EP = 露出パッド。

チップ情報

プロセス : BiCMOS

パッケージ情報

最新のパッケージ外形図とランド・パターン（フットプリント）に関しては、www.maximintegrated.com/packages で確認してください。パッケージ・コードの「+」、「#」、「−」は RoHS 対応状況のみを示します。パッケージ図面は異なる末尾記号が示されている場合がありますが、図面は RoHS 状況に関わらず該当のパッケージについて図示しています。

PACKAGE TYPE	PACKAGE CODE	OUTLINE NO.	LAND PATTERN NO.
40 TQFN	T4055+1	21-0140	90-0016

改訂履歴

版数	改訂日	説明	改訂ページ
0	9/13	初版発行	—
1	1/15	1 ページ目の内容を更新	1
2	7/16	充電電流量に関するあいまいな記載を更新	1, 3, 6, 8–11, 15, 21, 27–29, 40
3	10/16	電気的特性の表での、T3 の Jetta サーミスタ立下がり温度の仕様のタイポを修正	8
4	1/17	Model Gauge のセクションで、温度補償計算の誤りとタイポを修正	17, 18, 44
5	3/17	代表的な動作回路／機能図と電気的特性の表を更新、表 3 を削除、その他様々なテキスト修正	2, 10, 15, 19, 20, 22, 38
6	8/20	機能と利点、電気的特性、端子説明、およびバッテリー・アイソレーション・スイッチのセクションを更新	1, 10–11, 14, 19