

## 16V<sub>IN</sub>、8A超低ノイズSilent Switcher®（サイレント・スイッチャ） μModuleレギュレータ

### 特長

- 1cm<sup>2</sup>（片面PCB）または0.5cm<sup>2</sup>（両面PCB）未満のフル機能ソリューション
- 低ノイズSilent Switcher®（サイレント・スイッチャ）アーキテクチャ
  - 超低EMI放射
  - 超低RMS出力ノイズ（10Hz～100kHz）：  
8μV<sub>RMS</sub>
- ライン、負荷、温度に対する最大総合DC出力誤差：  
±1.5%
- 入力電圧範囲：3V～16V
- 出力電圧範囲：0.3V～5.7V
- 最大連続出力電流：8A
- 調整と同期が可能：300kHz～3MHz
- 電流モード制御、高速過渡応答
- 強制連続モード機能
- 電流分担による多相並列接続
- プログラマブルなパワー・グッド
- 6.25mm × 6.25mm × 5.07mm BGAパッケージ

### アプリケーション

- テレコム、ネットワーク、産業用機器
- RF電源：PLL、VCO、ミキサ、LNA、PA
- 低ノイズ計測器
- 高速／高精度データ・コンバータ

### 概要

LTM4702は、6.25mm × 6.25mm × 5.07mmの小型BGAパッケージに収容されたフル機能の8A降圧 Silent Switcher® μModuleレギュレータです。パッケージには、スイッチング・コントローラ、パワーMOSFET、インダクタ、およびサポート部品が含まれています。LTM4702は、3V～16Vの入力電圧範囲で動作し、0.3V～5.7Vの範囲の電圧を出力します。1つの抵抗で出力電圧を設定でき、出力範囲全域でユニティ・ゲイン動作が可能です。また、出力電圧とは無関係に実質的に一定の出力ノイズを維持できます。設計を仕上げるのに必要なのは、入出力のバルク・コンデンサのみです。

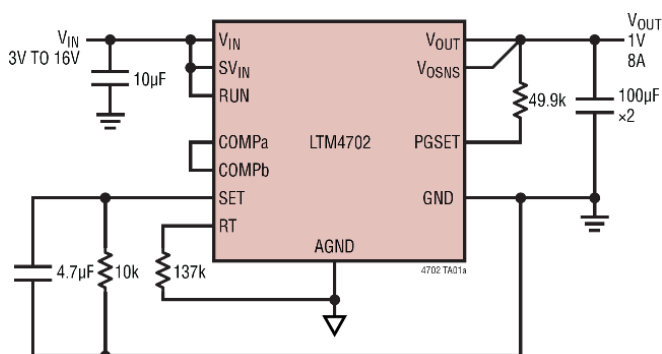
LTM4702は、ホット・ループ・バイパス・コンデンサを内蔵した Silent Switcherアーキテクチャを採用しており、低EMIと高効率を実現できます。また、超低ノイズのアーキテクチャを採用しており、出力ノイズは極めて低い周波数（<100kHz）となっています。この低EMIおよび低ノイズの特長から、LTM4702は、大電流アプリケーションやノイズに敏感なアプリケーションに最適です。これは、同期スイッチング・レギュレータの高い効率によるものです。

LTM4702は、RoHS準拠の端子仕上げで提供されます。

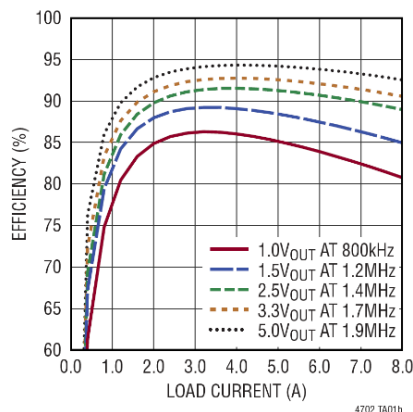
本紙記載の登録商標および商標は、全て各社の所有に属します。

### 標準的応用例

3V～16V入力、1V/8A出力



効率、V<sub>IN</sub> = 12V



※こちらのデータシートには正誤表が付属しています。当該資料の最終ページ以降をご参照ください。

Rev. A

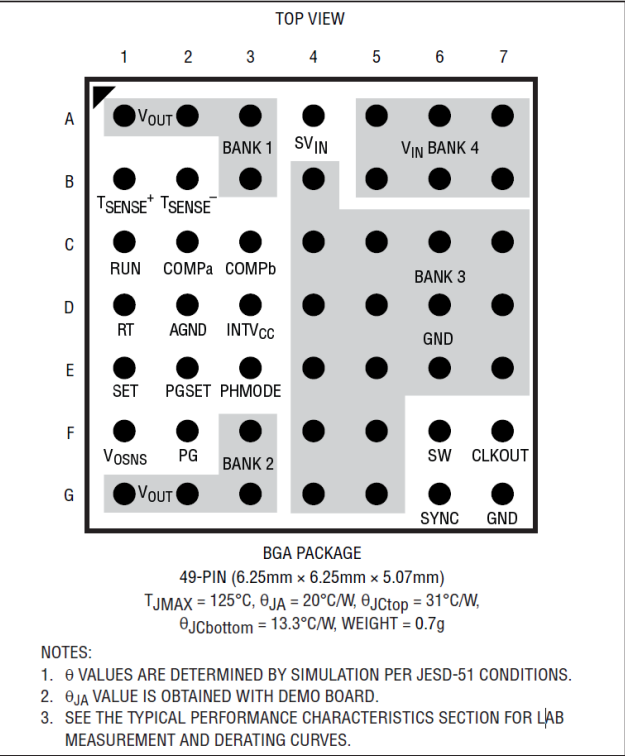
# LTM4702

## 絶対最大定格

(Note1、2)

|                                                     |             |
|-----------------------------------------------------|-------------|
| V <sub>IN</sub> 、SV <sub>IN</sub> 、RUN、PG           | 18V         |
| SYNC、V <sub>OUT</sub> 、V <sub>OSNS</sub> 、SET、PGSET | 6V          |
| PHMODE、COMP <sub>a</sub> 、RT                        | 4V          |
| T <sub>SENSE+</sub> ~T <sub>SENSE-</sub> （電流）       | 5mA         |
| 動作ジャンクション温度範囲                                       |             |
| Eグレード、Iグレード                                         | -40°~125°C  |
| 保管温度範囲                                              | -55°C~125°C |
| 最高ハンダ・リフロー・ボディ温度                                    | 250°C       |

## ピン配置



## 発注情報

| 製品番号          | パッド/ボール仕上げ    | 製品マーキング |        | パッケージ・タイプ | MSLレーティング | 温度範囲<br>(Note2参照) |
|---------------|---------------|---------|--------|-----------|-----------|-------------------|
|               |               | デバイス    | 仕上げコード |           |           |                   |
| LTM4702EY#PBF | SAC305 (RoHS) | 4702    | e1     | BGA       | 4         | -40°C~+125°C      |
| LTM4702IY#PBF | SAC305 (RoHS) | 4702    | e1     | BGA       | 4         | -40°C~+125°C      |

●更に広い動作温度範囲仕様のデバイスについては、弊社または弊社代理店までお問い合わせください。パッドまたはボールの仕上げコードはIPC/JEDEC J-STD-609によります。

- 推奨されるLGAおよびBGA PCBのアセンブリおよび製造手順
- [LGAおよびBGAのパッケージ図面とトレイ図面](#)

## 電氣的特性

●は、仕様規定された内部動作ジャンクション温度範囲に適用される仕様を示します（Note 2）。それ以外の仕様は、代表的なアプリケーションにおける $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ での値です（Note 5）。

| SYMBOL                         | PARAMETER                                                                                                              | CONDITIONS                                                                                                                                                                                                                                                                                                                         | MIN            | TYP                   | MAX            | UNITS                        |
|--------------------------------|------------------------------------------------------------------------------------------------------------------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------|-----------------------|----------------|------------------------------|
| $V_{IN}$                       | Power Input DC Voltage                                                                                                 |                                                                                                                                                                                                                                                                                                                                    | ● 3            |                       | 16             | V                            |
| $SV_{IN}$                      | Signal Input DC Voltage (Note 8)                                                                                       |                                                                                                                                                                                                                                                                                                                                    | ● 3            |                       | 16             | V                            |
| $V_{OUT(RANGE)}$               | Output Voltage Range                                                                                                   | $V_{PGSET} = 0.5\text{V}$                                                                                                                                                                                                                                                                                                          | ● 0.3          |                       | 5.7            | V                            |
| $V_{OUT(DC)}$                  | Output Voltage, Total Variation with Line and Load                                                                     | $C_{IN} = 10\mu\text{F}$ , $C_{OUT} = 200\mu\text{F}$ Ceramic, $R_{SET} = 10\text{k}$ , FCM, $V_{IN} = 3\text{V}$ to $16\text{V}$ , $SV_{IN} = 6\text{V}$ , $I_{OUT} = 100\text{mA}$ to $8\text{A}$                                                                                                                                | ● 0.985        | 1                     | 1.015          | V                            |
| $I_{SET}$                      | SET Pin Current                                                                                                        | $V_{IN} = SV_{IN} = 6\text{V}$ , $R_{SET} = 10\text{k}$ , $I_{OUT} = 100\text{mA}$                                                                                                                                                                                                                                                 | 99.5           | 100                   | 100.5          | $\mu\text{A}$                |
| $I_{SET\_START}$               | Fast Start-Up Set Pin Current                                                                                          | $V_{IN} = SV_{IN} = 6\text{V}$ , $V_{SET} = 1\text{V}$ , $V_{PGSET} = 0\text{V}$                                                                                                                                                                                                                                                   | 2              | 2.5                   | 3              | $\text{mA}$                  |
| $t_{START}$                    | Start-Up Time (Notes 3, 9)                                                                                             | $V_{OUT} = 1\text{V}$ , $C_{SET} = 1\mu\text{F}$ , $V_{PGSET} = 0.5\text{V}$<br>$V_{OUT} = 1\text{V}$ , $C_{SET} = 4.7\mu\text{F}$ , $V_{PGSET} = 0.5\text{V}$<br>$V_{OUT} = 1\text{V}$ , $C_{SET} = 1\mu\text{F}$ , $R_{PGSET} = 49.9\text{k}$<br>$V_{OUT} = 1\text{V}$ , $C_{SET} = 4.7\mu\text{F}$ , $R_{PGSET} = 49.9\text{k}$ |                | 25<br>120<br>1<br>2.5 |                | ms<br>ms<br>ms<br>ms         |
| $V_{RUN}$                      | RUN Pin ON Threshold                                                                                                   | $V_{RUN}$ Rising                                                                                                                                                                                                                                                                                                                   |                | 1.32                  | 1.37           | V                            |
|                                | RUN Pin Hysteresis                                                                                                     |                                                                                                                                                                                                                                                                                                                                    |                | 50                    |                | mV                           |
| $V_{INTVCC}$                   | Internal $V_{CC}$ Voltage                                                                                              |                                                                                                                                                                                                                                                                                                                                    | 3.2            | 3.4                   | 3.6            | V                            |
| $I_{Q\_SVIN}$                  | $SV_{IN}$ Quiescent Current                                                                                            | $SV_{IN} = 12\text{V}$ , $V_{RUN} = 0\text{V}$ , Shutdown<br>$SV_{IN} = 12\text{V}$ , $R_T = 47\text{k}$ , FCM                                                                                                                                                                                                                     |                | 50<br>13              | 17             | $\mu\text{A}$<br>$\text{mA}$ |
| $V_{OUT\_SPOTNOISE}$           | Output Noise Spectral Density (2kHz) (Notes 3, 4, 6, 7)                                                                | $SV_{IN} = 12\text{V}$ , $V_{OUT} = 1\text{V}$ , $C_{OUT} = 200\mu\text{F}$ , $R_{SET} = 10\text{k}$ , $C_{SET} = 4.7\mu\text{F}$ , $f_{SW} = 2\text{MHz}$                                                                                                                                                                         |                | 4                     |                | $\text{nV}/\sqrt{\text{Hz}}$ |
| $V_{OUT\_RMSNOISE}$            | Output RMS Noise (10Hz to 100kHz) (Notes 3, 4, 6, 7)                                                                   | $SV_{IN} = 12\text{V}$ , $V_{OUT} = 1\text{V}$ , $\text{BW} = 10\text{Hz}$ to $100\text{kHz}$ , $I_{OUT} = 0.5\text{A}$ , $C_{OUT} = 200\mu\text{F}$ , $R_{SET} = 10\text{k}$ , $C_{SET} = 4.7\mu\text{F}$ , $2\text{MHz}$                                                                                                         |                | 8                     |                | $\mu\text{V}_{RMS}$          |
| $I_{OUT(DC)}$                  | Output Continuous Current                                                                                              | $V_{IN} = 12\text{V}$ , $V_{OUT} = 1\text{V}$                                                                                                                                                                                                                                                                                      |                |                       | 8              | A                            |
| $\Delta V_{OUT(LINE)}/V_{OUT}$ | Output Voltage Line Regulation                                                                                         | $V_{OUT} = 1\text{V}$ , $V_{IN} = 3\text{V}$ to $16\text{V}$ , $SV_{IN} = 6\text{V}$ , $I_{OUT} = 100\text{mA}$                                                                                                                                                                                                                    | ●              | 0.025                 | 0.15           | %/V                          |
| $\Delta V_{OUT(LOAD)}/V_{OUT}$ | Output Voltage Load Regulation                                                                                         | $V_{OUT} = 1\text{V}$ , $V_{IN} = 6\text{V}$ , $SV_{IN} = 6\text{V}$ , $I_{OUT} = 100\text{mA}$ to $8\text{A}$                                                                                                                                                                                                                     | ●              |                       | 1.35           | %                            |
| $I_{VOSNS}$                    | $V_{OSNS}$ Output Current                                                                                              |                                                                                                                                                                                                                                                                                                                                    | 80             | 160                   | 240            | nA                           |
| $V_{OUT(AC)}$                  | Output Ripple Voltage (Note 3)                                                                                         | $I_{OUT} = 100\text{mA}$ , $C_{OUT} = 200\mu\text{F}$ , $V_{IN} = 12\text{V}$ , $V_{OUT} = 1\text{V}$ , $R_T = 137\text{k}$                                                                                                                                                                                                        |                | 8                     |                | mV                           |
| $I_{OUT\_PK}$                  | Output Current Limit                                                                                                   |                                                                                                                                                                                                                                                                                                                                    |                | 15                    |                | A                            |
| $t_{ON\_MIN}$                  | Minimum On-Time                                                                                                        |                                                                                                                                                                                                                                                                                                                                    |                | 15                    |                | ns                           |
| $V_{PGSET}$                    | PGSET Upper Threshold<br>PGSET Upper Threshold Hysteresis<br>PGSET Lower Threshold<br>PGSET Lower Threshold Hysteresis | PGSET Rising<br><br>PGSET Falling                                                                                                                                                                                                                                                                                                  | 525<br><br>455 | 540<br>5<br>465<br>5  | 550<br><br>475 | mV<br>mV<br>mV<br>mV         |
| $I_{PGSET}$                    | PGSET Pin Current                                                                                                      | $V_{PGSET} = 0.5\text{V}$                                                                                                                                                                                                                                                                                                          |                | 10                    |                | $\mu\text{A}$                |
| $I_{PG}$                       | PG Leakage                                                                                                             | $V_{PG} = 3.3\text{V}$ , $SV_{IN} = 0\text{V}$                                                                                                                                                                                                                                                                                     | -40            |                       | 40             | nA                           |

電気的特性

●は、仕様規定された内部動作ジャンクション温度範囲に適用される仕様を示します（Note 2）。それ以外の仕様は、代表的なアプリケーションにおける  $T_A = 25^{\circ}\text{C}$ 、 $V_{IN} = 12\text{V}$ での値です（Note 5）。

| SYMBOL       | PARAMETER               | CONDITIONS                                                                  | MIN | TYP           | MAX | UNITS             |
|--------------|-------------------------|-----------------------------------------------------------------------------|-----|---------------|-----|-------------------|
| $R_{PG}$     | PG Pull-Down Resistance | $V_{PG} = 0.5\text{V}$                                                      |     | 380           | 650 | $\Omega$          |
| $f_{OSC}$    | Oscillator Frequency    | $R_T = 392\text{k}$<br>$R_T = 47\text{k}$<br>$R_T = 28.7\text{k}$           |     | 300<br>2<br>3 |     | kHz<br>MHz<br>MHz |
| SYNC_LEVEL   | SYNC Threshold          | SYNC DC and Clock Low Level Voltage<br>SYNC DC and Clock High Level Voltage | 0.7 |               | 1.5 | V<br>V            |
| $V_{PHMODE}$ | PHMODE Thresholds       | 180° Phase Shift<br>90° Phase Shift                                         | 2.7 |               | 0.7 | V<br>V            |

Note 1：上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性と寿命に影響を与えることがあります。

Note 2：LTM4702は  $T_J \approx T_A$  となるようなパルス負荷条件下でテストされています。LTM4702Eは、 $0^{\circ}\text{C} \sim 125^{\circ}\text{C}$ の内部動作温度範囲内で性能仕様を満たすよう設計されています。 $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ の内部動作温度範囲全体における仕様は、設計、特性評価、および統計のプロセス制御との相関付けによって裏付けられています。LTM4702Iは $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ の内部動作温度範囲全域で仕様を満たすよう設計されています。なお、ここに示す仕様に見合った最大周囲温度は、具体的な動作条件と、ボード・レイアウト、パッケージの熱抵抗定格値、およびその他の環境条件の組み合わせによって決まります。

Note 3：出荷テストは実施していません。

Note 4： $V_{OSNS}$ が $V_{OUT}$ に直接接続されています。

Note 5：電気的特性の表のテスト回路とテスト条件は、代表的なアプリケーションとは異なる場合があります。

Note 6：SETピンの抵抗にコンデンサを追加すると、出力電圧ノイズが減少します。このコンデンサの追加により、SETピンの抵抗の熱ノイズとリファレンス電流のノイズがバイパスされます。SETピンにバイパス・コンデンサを使用すると、スタートアップ時間が長くなることにもつながります。

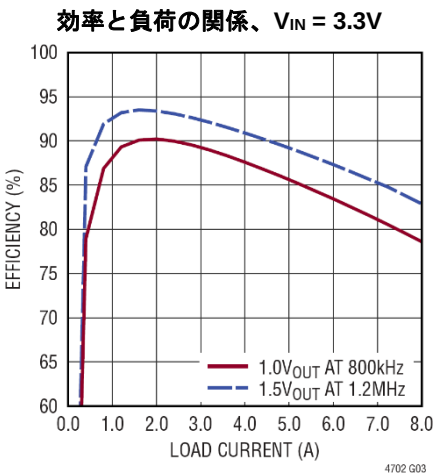
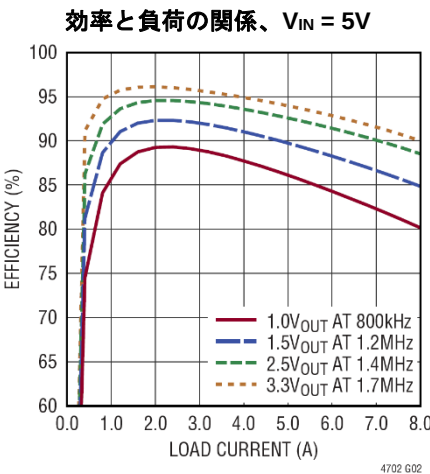
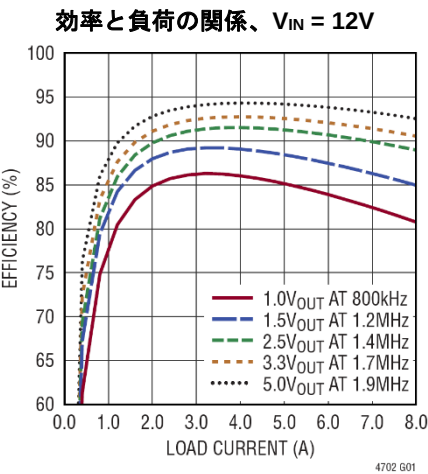
Note 7：他の $V_{IN}$ 、 $V_{OUT}$ および $T_A$ については、出力電流ディレーティング曲線を参照してください。

Note 8： $SV_{IN}$ は内蔵回路およびレギュレータに電流を供給します。ライン電源、負荷、温度に対する最大全DC出力電圧誤差が $\pm 1.5\%$ となるレギュレーションを行うには、 $SV_{IN}$ を4Vより高くする必要があります。また、SETピンの電流リファレンスに十分なヘッドルームを確保するには、 $SV_{IN}$ を目的の $V_{OUT}$ より0.4V高くする必要があります。

Note 9：スタートアップ時間は、RUNピンの立上りがRUN閾値を超えてから $V_{OUT}$ が公称値の90%に達するまでに要する時間として定義されます。

代表的な性能特性

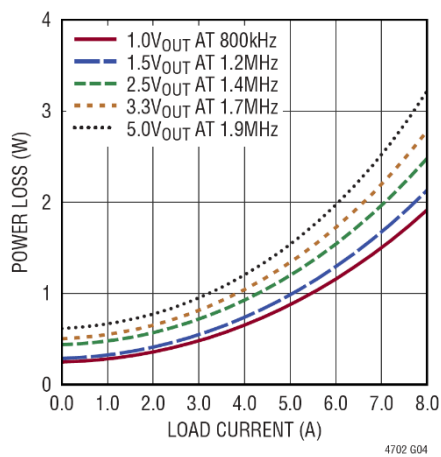
特に指定のない限り、 $T_A = 25^{\circ}\text{C}$ 。



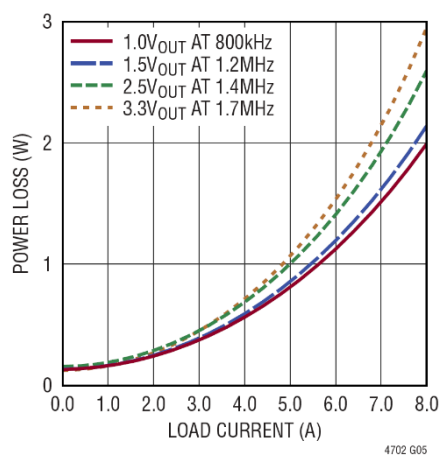
## 代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

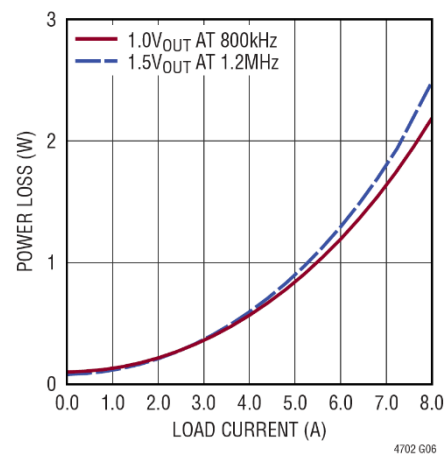
電力損失と負荷の関係、 $V_{IN} = 12\text{V}$



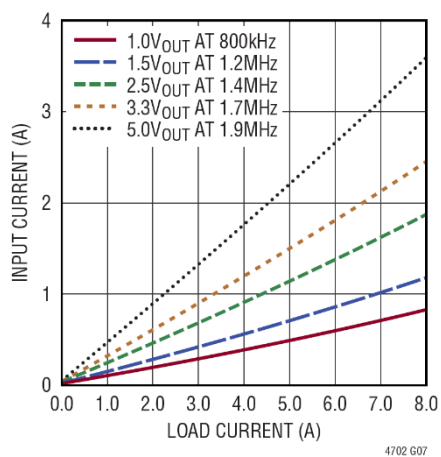
電力損失と負荷の関係、 $V_{IN} = 5\text{V}$



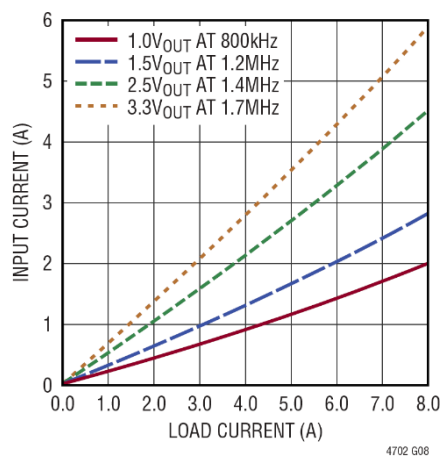
電力損失と負荷の関係、 $V_{IN} = 3.3\text{V}$



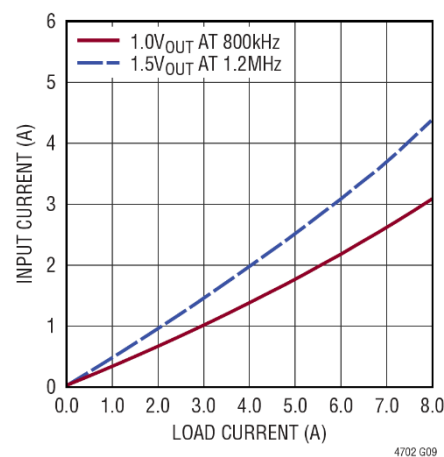
入力と負荷電流の関係、 $V_{IN} = 12\text{V}$



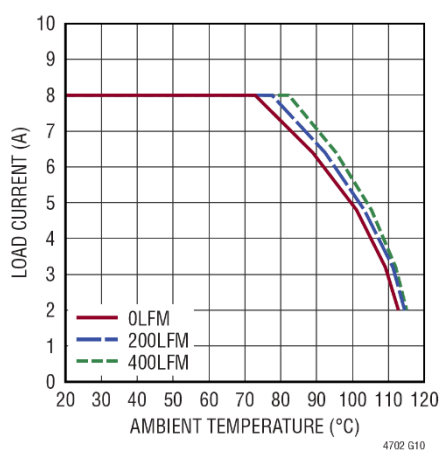
入力と負荷電流の関係、 $V_{IN} = 5\text{V}$



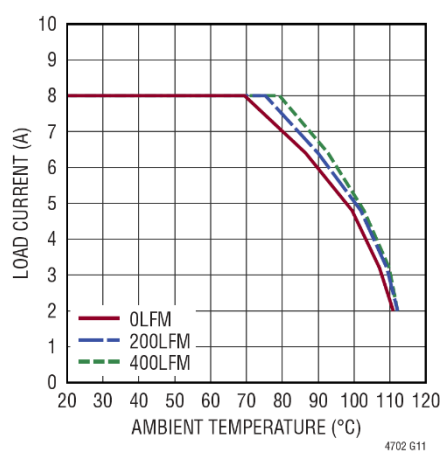
入力と負荷電流の関係、 $V_{IN} = 3.3\text{V}$



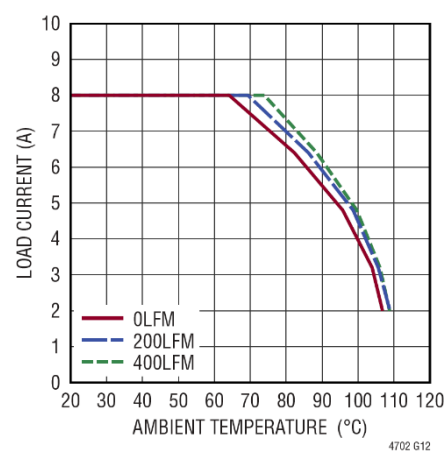
ディレーティング曲線、 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 1\text{V}$



ディレーティング曲線、 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 1.5\text{V}$



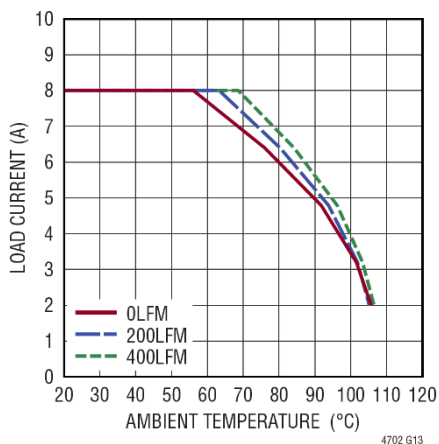
ディレーティング曲線、 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 2.5\text{V}$



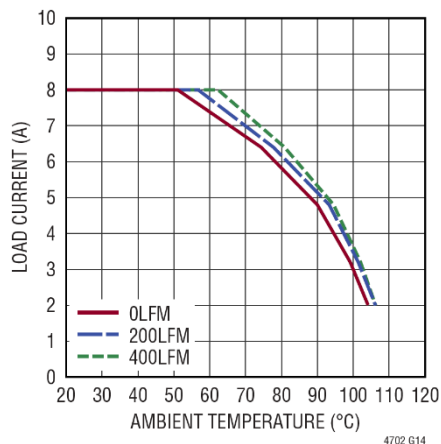
## 代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

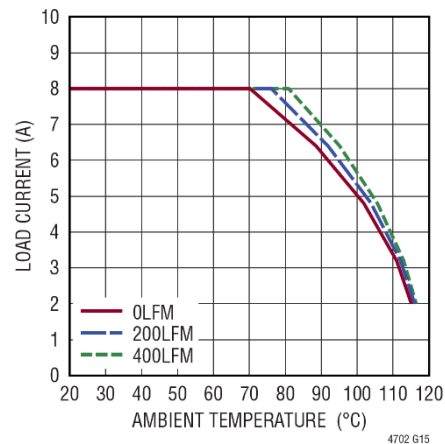
ディレーティング曲線、 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 3.3\text{V}$



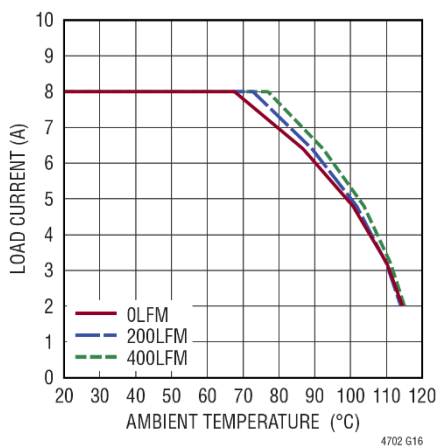
ディレーティング曲線、 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 5\text{V}$



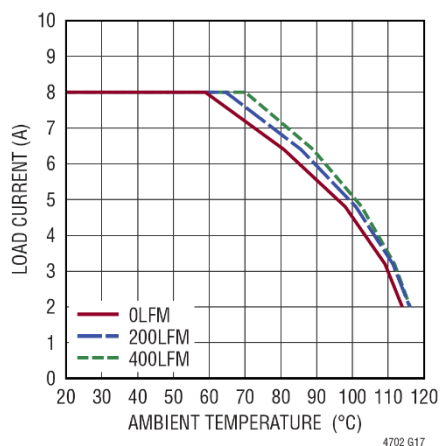
ディレーティング曲線、 $V_{IN} = 5\text{V}$ 、 $V_{OUT} = 1\text{V}$



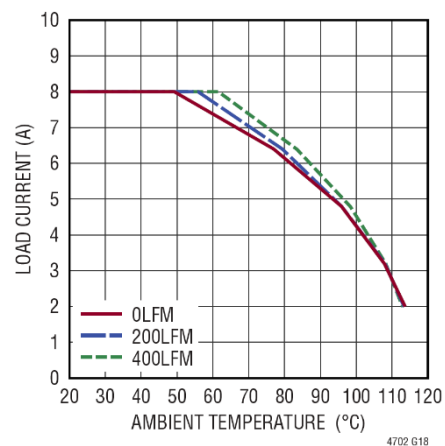
ディレーティング曲線、 $V_{IN} = 5\text{V}$ 、 $V_{OUT} = 1.5\text{V}$



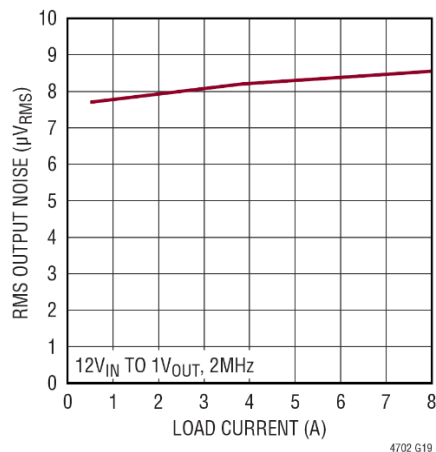
ディレーティング曲線、 $V_{IN} = 5\text{V}$ 、 $V_{OUT} = 2.5\text{V}$



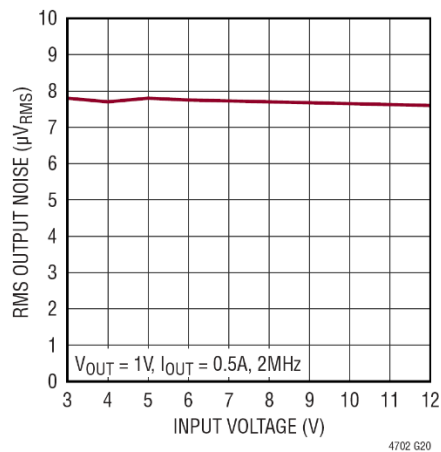
ディレーティング曲線、 $V_{IN} = 5\text{V}$ 、 $V_{OUT} = 3.3\text{V}$



積分RMS出力ノイズと負荷の関係 (10Hz~100kHz)



積分RMS出力ノイズと入力の関係 (10Hz~100kHz)

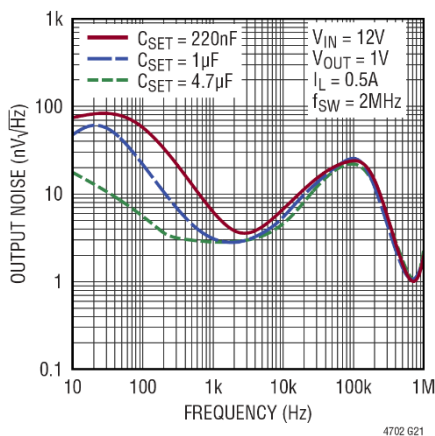




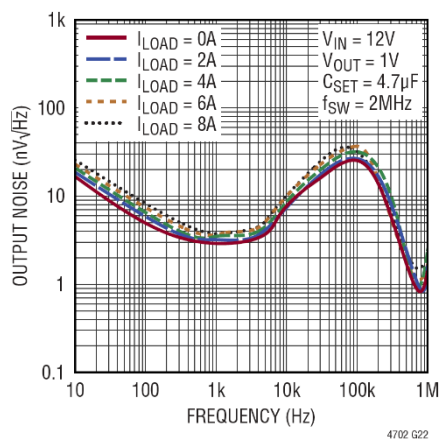
## 代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

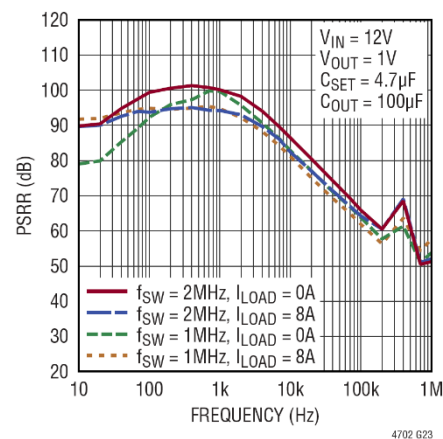
### ノイズ・スペクトル密度と $C_{SET}$ の関係



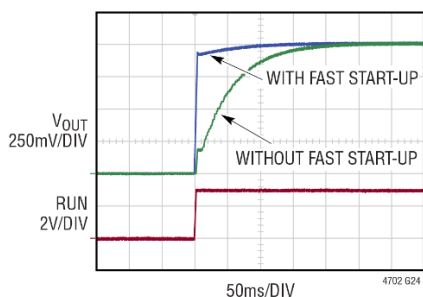
### ノイズ・スペクトル密度と負荷の関係



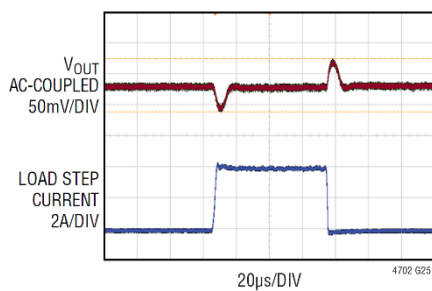
### 電源電圧リップル除去



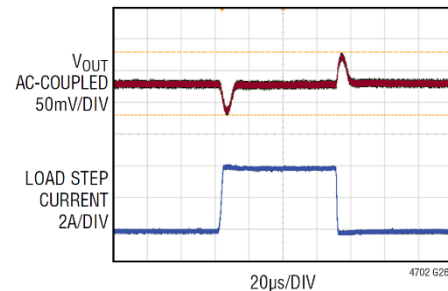
### 高速スタートアップ回路有効時と無効時のスタートアップ時間 (大 $C_{SET}$ )



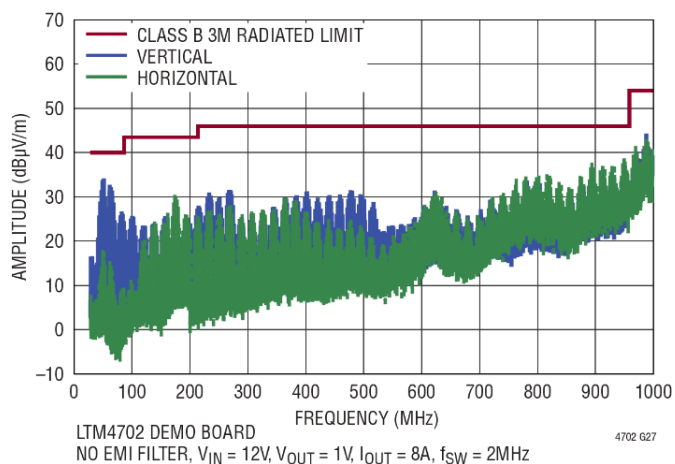
### 1V出力の過渡応答



### 5V出力の過渡応答



### CISPR22クラスB放射



## ピン機能



μModule製品では、パッケージの行と列のラベル表示が製品ごとに異なることがあります。各パッケージのレイアウトをよく確認してください。

**SV<sub>IN</sub> (ピンA4)** : 信号のV<sub>IN</sub>。このピンはLTM4702の内部回路およびレギュレータに電流を供給します。V<sub>IN</sub>以外の別の電源に接続する場合は、このピンに1μFの局所的なバイパス・コンデンサを接続してください。

**V<sub>OUT</sub> (バンク1および2)** : 電力出力ピン。これらのピンとGNDピンの間に出力負荷を加えます。これらのピンとGNDピンの間には、出力デカップリング・コンデンサを直接接続することを推奨します。

**GND (バンク3およびピンG7)** : 入出力リターン用電源グラウンド・ピン。

**V<sub>IN</sub> (バンク4)** : 電力入力ピン。これらのピンとGNDピンの間に入力電圧を印加します。V<sub>IN</sub>ピンとGNDピンの間には、入力デカップリング・コンデンサを直接接続することを推奨します。

**T<sub>SENSE</sub><sup>+</sup> (ピンB1)** : 内蔵温度モニタの高電圧側ピン。ダイオード接続された内部NPNトランジスタがT<sub>SENSE</sub><sup>+</sup>ピンとT<sub>SENSE</sub><sup>-</sup>ピンの間に配置されています。アプリケーション情報のセクションを参照してください。

**T<sub>SENSE</sub><sup>-</sup> (ピンB2)** : 内蔵温度モニタの低電圧側ピン。

**RUN (ピンC1)** : 実行制御入力。RUNを1.32V (代表値) を超える電圧に接続することでチップを動作させることができます。0.4V未満の電圧に接続するとデバイスはシャットダウンします。

**COMP<sub>A</sub> (ピンC2)** : 内蔵エラー・アンプの出力。このピンの電圧はピーク・スイッチ電流を制御します。並列動作させる場合は、COMP<sub>A</sub>ピンを互いに接続してください。内部補償を使用するためには、COMP<sub>B</sub>に接続します。また、カスタマイズした補償を使用する場合は、外部のRCネットワークに接続します。

**COMP<sub>B</sub> (ピンC3)** : 内部補償ネットワーク。大多数のアプリケーションでは、COMP<sub>A</sub>に接続して内部補償を使用します。

**RT (ピンD1)** : このピンは、AGNDとの間に接続された外付け抵抗を使って発振周波数を設定します。

**AGND (ピンD2)** : アナログ・グラウンド。SYNCピン、RTピン、COMPピンのグラウンド・リターンです。

**INTV<sub>CC</sub> (ピンD3)** : 3.4V内部レギュレータのバイパス・ピン。内部パワー・ドライバおよび制御回路には、この電圧から給電されます。外部回路を使ってINTV<sub>CC</sub>ピンに負荷をかけることはしないでください。このピンはフロート状態にしてください。

**SET (ピンE1)** : 出力電圧の設定。このピンは、エラー・アンプの非反転入力、LTM4702のレギュレーションの設定値となります。SETは、GNDとの間に接続された外付け抵抗を通じて100μAの高精度電流を供給します。LTM4702の出力電圧はV<sub>SET</sub> = I<sub>SET</sub>・R<sub>SET</sub>によって決まります。出力電圧範囲は0.3V～5.7Vです。SETとGNDの間にコンデンサを追加すると、ノイズは改善されますが、スタートアップ時間が長くなります。最適な負荷レギュレーションを実現するため、SETピンの抵抗のグラウンド側を負荷に直接ケルビン接続します。

**PGSET (ピンE2)** : パワー・グッド設定。PGSETが540mVを超えるか465mV未満になると、PGピンはローに引き下げられます。V<sub>OUT</sub>とPGSETの間にブルアップ抵抗を接続することで、式1に示すパワー・グッド閾値を設定できます。

$$R_{PGSET} = (2 \cdot V_{OUT} - 1) \cdot 49.9k \quad (1)$$

また、アプリケーション情報のセクションで説明するように、PGSETを使用して高速スタートアップ回路を起動することもできます。パワー・グッド状態が確保され、かつ高速スタートアップ機能が不要な場合は、PGSETピンは外部の0.5Vに接続する必要があります。PGSETピンはフロート状態にしないでください。

**PHMODE (ピンE3)** : PHMODEピンは、CLKOUTピンのクロック信号の位相シフトを設定します。180°の位相シフトの場合はPHMODEをグラウンドに接続します。また、120°の位相シフトの場合はフロート状態にし、90°の位相シフトの場合はINTV<sub>CC</sub> (約3.4V) または3Vより高い外部電源に接続してハイ状態にします。

**V<sub>OSNS</sub> (ピンF1)** : 出力電圧の検出。このピンは、エラー・アンプへの反転入力です。最適なトランジェント性能と負荷レギュレーションを実現するため、V<sub>OSNS</sub>は出力コンデンサと負荷に直接ケルビン接続します。また、出力コンデンサのGND接続とSETピン・コンデンサのGND接続を互いに直接接続します。



## ピン機能

**PG (ピンF2)** : 出力パワー・グッド・インジケータ。PGピンは内部コンパレータのオープンドレイン出力です。PGは、 $V_{OSNS}$ ピンが最終レギュレーション電圧の $\pm 7.5\%$ 以内になるまでローのままです。フォルト状態にはなりません。PGは、RUNが1V未満になった場合、 $INTV_{CC}$ が低くなりすぎた場合、 $SV_{IN}$ が低くなりすぎた場合、あるいはサーマル・シャットダウンが発生した場合もローになります。 $SV_{IN}$ が3Vより高い場合はPGが有効です。

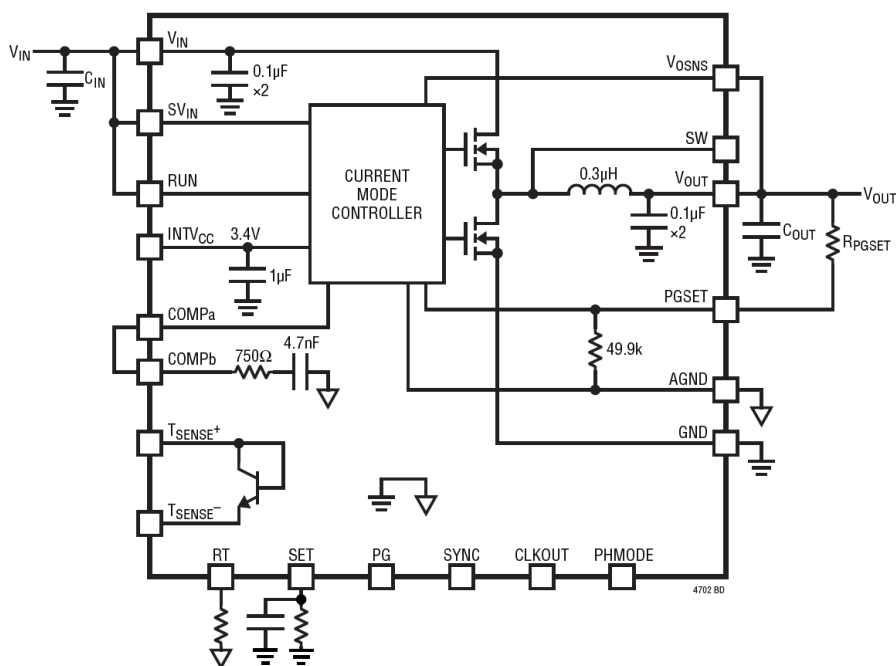
**SW (ピンF6)** : LTM4702のスイッチング・ノード。このピンはテスト専用です。外部回路を使ってSWピンに負荷をかけることはしないでください。

**CLKOUT (ピンF7)** : PolyPhase®動作の出力クロック信号。CLKOUTピンは、スイッチング周波数の50%デューティ・サイクル矩形波を出力します。LTM4702の内部クロックに対するCLKOUTの位相は、PHMODEピ

ンの状態によって決まります。CLKOUTのピークtoピーク振幅は $INTV_{CC} \sim GND$ です。CLKOUT機能を使わない場合は、このピンをフロート状態にしてください。

**SYNC (ピンG6)** : このピンを使用して、次の3種類の動作モードを設定します。1)パルススキッピング・モード。このピンをGNDに接続するとパルススキッピング・モードが有効になり、軽負荷時の効率を向上させることができます。2)強制連続モード (FCM)。このモードでは、広い負荷範囲にわたって高速過渡応答が得られると共に、全周波数範囲での動作が可能になります。このピンを $INTV_{CC}$  (約3.4V) または3Vより高い電圧の外部電源に接続してハイにします。このピンをフロート状態のままにすると、デバイスはデフォルトでこのモードで動作します。3)同期モード。クロック源を用いてこのピンを駆動すると、外部クロックに同期し、デバイスはFCMモードになります。

## ブロック図



## 動作

LTM4702は、スタンドアロンの非絶縁型スイッチングDC/DC電源で、最大8Aの電流を供給できます。連続電流は内部の動作温度に左右されます。このデバイスは、1個の外付け抵抗を使用し、出力電圧を0.3V～5.7Vの間で正確にレギュレーションすることが可能です。入力電圧範囲は3V～16Vです。LTM4702が降圧レギュレータであることを考慮すると、入力電圧は目的の出力電圧と負荷電流に対応できるだけの十分な高さである必要があります。簡略化したブロック図を参照してください。

LTM4702には、電流モード・コントローラ、パワー・スイッチング・エレメント、パワー・インダクタ、適度な容量の入出力コンデンサが内蔵されています。このデバイスは固定周波数PWMレギュレータです。スイッチング周波数はRTピンとAGNDの間に抵抗を接続するだけで設定できます。

内蔵レギュレータが制御回路に電力を供給しています。すべての負荷に対する効率を改善するために、 $SV_{IN}$ ピンは、 $V_{IN}$ より低い電圧の独立した電源から給電できます。RUNピンが0.4Vを下回ると、LTM4702はシャットダウンされ、入力から流れ込む電流は50 $\mu$ Aになります。RUNピンが1.32V（代表値）を超えると、LTM4702はアクティブになります。

軽負荷状態で低出力リップルおよび高効率が必要なアプリケーションでは、SYNCピンをGNDに接続してパルススキッピング・モードを使用する必要があります。軽負荷時には、内蔵の電流コンパレータが数サイクルの間作動したままになり、上側MOSFETを数サイクルの間オフにしたままにするため、サイクルがスキップされます。このモードではインダクタ電流は反転しません。

低電流での効率より固定周波数の動作が重要なアプリケーション、および出力リップルを最小限に抑える必要があるアプリケーションでは、強制連続モード（FCM）動作を使用する必要があります。FCM動作は、SYNCピンをINTV<sub>CC</sub>に接続することで有効化します。このモードでは、低出力負荷の間、インダクタ電流を反転させる

ことができ、COMP電圧が終始電流コンパレータの閾値を制御し、上側MOSFETは常に発振器のパルスごとにオンになります。スタートアップ時にはFCMは無効になっており、LTM4702の出力電圧がレギュレーション状態になるまでインダクタ電流が反転するのを防ぎます。

LTM4702には高速スタートアップ回路があり、超低ノイズ・アプリケーション用に大きな値のSETピン・コンデンサを用いながらもデバイスは短時間で起動できます。詳細については、アプリケーション情報のセクションを参照してください。

LTM4702には、PGSETピンが465mV～540mVの範囲になった場合に作動するパワー・グッド・コンパレータが内蔵されています。PG出力はオープンドレイン・トランジスタで、出力がレギュレーション状態にある場合はオフになるため、外付け抵抗によってPGピンをハイにプルアップできます。PG信号が有効になるのは、 $SV_{IN}$ が3Vより高い場合です。 $SV_{IN}$ が3Vを上回りRUNがローの場合は、PGはローのままとなります。

LTM4702には、ジャンクション温度が高い場合にパワー・スイッチングを行わないようにするサーマル・シャットダウン機能が備わっています。この機能が有効となる閾値は、通常動作との干渉を避けるため125°Cより高い値となっています。そのため、サーマル・シャットダウンが作動する状態で長時間または繰り返し動作するとデバイスの信頼性を損なう可能性があります。

複数のLTM4702を並列動作させると、より大きな電流を生成することができます。また、COMP<sub>A</sub>ピンとCLKOUTピンを使用すれば、複数のLTM4702を異なる位相で動作させ、必要な入出力コンデンサの数を減らすことができます。PHMODEピンは、様々なマルチフェーズ・アプリケーションに合わせてCLKOUTの位相設定を選択します。COMP<sub>A</sub>ピンを使用すれば、高速過渡応答に対応するようLTM4702のループ補償を最適化できます。

## アプリケーション情報

ほとんどのアプリケーションでは、設計プロセスは簡単です。その概要を以下に示します。

1. 表1を参照し、目的の入力範囲と出力電圧を満たす行を見つけます。
2.  $C_{IN}$ 、 $C_{OUT}$ 、 $R_{SET}$ 、 $R_T$ の推奨値を適用します。
3.  $C_{SET}$ を（SETとGNDの間に）適用します。

これらの素子の組み合わせは適切な動作が実現できるようテストされていますが、目的のシステムのライン電源、負荷、環境などの条件に対し動作が適切であることをユーザの責任において検証してください。最大出力電流は、ジャンクション温度、入力と出力の電圧の大きさおよび極性の関係、およびその他の要因によって制限されるという点に注意してください。詳細については、代表的な性能特性のセクションのグラフを参照してください。

LTM4702がスイッチングできる最大周波数（および付随する $R_T$ 値）は、表1の最大 $f_{sw}$ の列に示されていますが、所定の入力条件に対して最適な効率を実現する推奨周波数（および $R_T$ 値）は、 $f_{sw}$ の列に示されています。同期機能を使用する場合は、これ以外にもいくつかの条件を満たす必要があります。詳細については、同期のセクションを参照してください。

### コンデンサの選択に関する考慮事項

表1の $C_{IN}$ と $C_{OUT}$ のコンデンサの値は、対応する動作条件において推奨される最小値です。表1に示した値より小さいコンデンサを採用することは、望ましくない動作の原因となる可能性があるため、推奨しません。必要に応じてこれより大きな値を使用することは一般的に可能で、

動的応答が向上する可能性があります。その場合でも、目的のシステムのライン電源、負荷、環境などの条件に対し動作が適切であることをユーザの責任において検証してください。

セラミック・コンデンサは小型、堅牢で、ESRが非常に小さいコンデンサです。ただし、すべてのセラミック・コンデンサが適しているわけではありません。X5RタイプおよびX7Rタイプは温度と印加電圧に対し安定で、信頼できる性能を持っています。Y5VやZ5Uなどのその他のタイプでは、コンデンサの温度係数と電圧係数が非常に大きくなっています。アプリケーション回路によっては、これらのコンデンサの公称容量にわずかな誤差があるだけで、予想を超える大きな出力電圧リップルが発生する原因となる可能性があります。

セラミック・コンデンサには圧電効果もあります。パルススキッピング・モード時のLTM4702はより低い電流制限値で動作するので、通常は非常に静かでノイズが気になることはありませんが、許容できない場合は、出力に高性能の電解コンデンサを使用してください。セラミック・コンデンサと低コストの電解コンデンサを並列に組み合わせることも可能です。

セラミック・コンデンサに関する最後の注意点は、LTM4702の最大入力電圧定格に関することです。セラミック入力コンデンサにパターンまたはケーブルのインダクタンスが組み合わさることにより、高いQ（不足減衰）のタンク回路が構成されます。LTM4702回路が通電状態の電源に接続された場合、入力電圧は公称値の2倍に達し、デバイスの定格を超える可能性があります。この状況は容易に回避可能です。ホットプラグにおける安全性のセクションを参照してください。

表1. 推奨部品値と設定（ $T_A = 25^\circ\text{C}$ ）

| $V_{IN}^*$<br>(V) | $V_{OUT}$<br>(V) | $R_{SET}$<br>(k $\Omega$ ) | $C_{IN}^{**}$                 | $C_{OUT}$                                  | $f_{sw}$<br>(kHz) | $R_T$<br>(k $\Omega$ ) | MAX $f_{sw}$<br>(MHz) | MIN $R_T$<br>(k $\Omega$ ) |
|-------------------|------------------|----------------------------|-------------------------------|--------------------------------------------|-------------------|------------------------|-----------------------|----------------------------|
| 3 to 16           | 1                | 10                         | 10 $\mu\text{F}$ X7R 25V 1210 | 100 $\mu\text{F}$ $\times 2$ X7R 6.3V 1210 | 800               | 137                    | 2500                  | 35.7                       |
| 3.3 to 16         | 1.5              | 15                         | 10 $\mu\text{F}$ X7R 25V 1210 | 100 $\mu\text{F}$ $\times 2$ X7R 6.3V 1210 | 1200              | 86.6                   | 2500                  | 35.7                       |
| 3.9 to 16         | 2.5              | 24.9                       | 10 $\mu\text{F}$ X7R 25V 1210 | 100 $\mu\text{F}$ $\times 2$ X7R 6.3V 1210 | 1400              | 71.5                   | 2500                  | 35.7                       |
| 4.5 to 16         | 3.3              | 33.2                       | 10 $\mu\text{F}$ X7R 25V 1210 | 100 $\mu\text{F}$ $\times 2$ X7R 6.3V 1210 | 1700              | 57.1                   | 2500                  | 35.7                       |
| 7.5 to 16         | 5                | 49.9                       | 10 $\mu\text{F}$ X7R 25V 1210 | 100 $\mu\text{F}$ $\times 2$ X7R 10V 1210  | 1900              | 49.9                   | 3000                  | 28.7                       |

\*LTM4702はより低い入力電圧で動作できる場合もありますが、スイッチング・サイクルがスキップされる可能性があります。

\*\*バルク・コンデンサが必要です。

## アプリケーション情報

### 周波数の選択

LTM4702は固定周波数のPWMアーキテクチャを採用しており、RTピンとグラウンドの間に抵抗を接続することによって、300kHz～3MHzの範囲でスイッチング周波数を設定できます。表2に、 $R_T$ 抵抗値とそれによる周波数を示します。

表2. スwitchング周波数と $R_T$ 値の関係

| $f_{sw}$ (MHz) | $R_T$ (k $\Omega$ ) |
|----------------|---------------------|
| 0.3            | 392                 |
| 0.4            | 287                 |
| 0.5            | 226                 |
| 0.6            | 187                 |
| 0.7            | 154                 |
| 0.8            | 137                 |
| 0.9            | 118                 |
| 1.0            | 105                 |
| 1.2            | 86.6                |
| 1.4            | 71.5                |
| 1.6            | 61.9                |
| 1.8            | 53.6                |
| 2              | 47                  |
| 2.5            | 35.7                |
| 3              | 28.7                |

### 動作周波数のトレードオフ

入出力動作条件に対し、表2に示す最適な $R_T$ 値を使用することを推奨します。ただし、システム・レベルやその他の考慮事項によっては別の動作周波数が必要となる場合があります。LTM4702は広い範囲の動作周波数に対応できる柔軟性を備えていますが、周波数を無計画に選択すると、特定の動作条件やフォルト条件において好ましくない動作を示す原因となる可能性があります。周波数が高すぎると、効率が低下したり過剰な熱が発生したりすることがあります。また、出力が過負荷または短絡回路となっている場合にはLTM4702が損傷する可能性もあります。周波数が低すぎると、最終設計において出力リップルが大きすぎたり、出力コンデンサが大きくなりすぎたりする可能性があります。

### 最大負荷

LTM4702が駆動できる実用最大連続負荷は、定格では8Aとなっていますが、実際には内部電流制限値と内部温度の両方に依存します。内部電流制限値は、過負荷時や短絡回路時にLTM4702の損傷を防ぐよう設計されています。LTM4702の内部温度は、周囲温度、供給電力、システムのヒート・シンク能力などの動作条件によって異なります。例えば、LTM4702が1Vでレギュレーションするよう構成されている場合、周囲温度が空気流なしで73°C未満に制御されていれば、12V<sub>IN</sub>から8Aの連続電流を供給できます。代表的な性能特性のセクションの12V<sub>IN</sub>、1V<sub>OUT</sub>のデレギュレーション曲線を参照してください。同様に、出力電圧が5V、周囲温度が85°Cの場合、LTM4702が12V<sub>IN</sub>から供給できるのはせいぜい5.5A程度で、これは8Aの連続電流定格より小さい値です。

### 負荷分担

複数のLTM4702は並列化することでより大きな電流を生成することができます。これを行うには、並列化するすべてのLTM4702のV<sub>IN</sub>、V<sub>OUT</sub>、V<sub>OSNS</sub>、COMP<sub>a</sub>、COMP<sub>b</sub>ピンを互いに接続します。複数のLTM4702で負荷分担を行うように構成した例を標準的応用例のセクションに示します（図11および図12）。

CLKOUT信号を後続のLTM4702のSYNCピンに接続すれば、システム全体の周波数と位相の両方を揃えることができます。PHMODEピンをGNDピンに接続すると、LTM4702の内部クロックとCLKOUTの間には180°の位相差が生じます。これは2相動作に相当します。また、INTV<sub>CC</sub>ピンに接続した場合は位相差90°で4相動作、フロート状態のままにした場合は位相差120°で3相動作になります。それぞれのLTM4702のPHMODEピンを異なる電圧レベルにプログラムすることによって、合計12位相を互いに位相の異なる状態で同時に並列動作させることができます。図1は4相アプリケーションの例で、4つのLTM4702を並列に接続して、1つの出力で最大32Aを供給できるようにしています。FCMモードおよび同期モードでは、すべてのデバイスが同じ周波数で動作します。n個のユニット間で負荷が分担され1個のR<sub>SET</sub>が用いられている場合は、抵抗の値は式2で与えられます。



## アプリケーション情報

$$R_{SET} = \frac{V_{OUT}}{n \cdot 100\mu A} \quad (2)$$

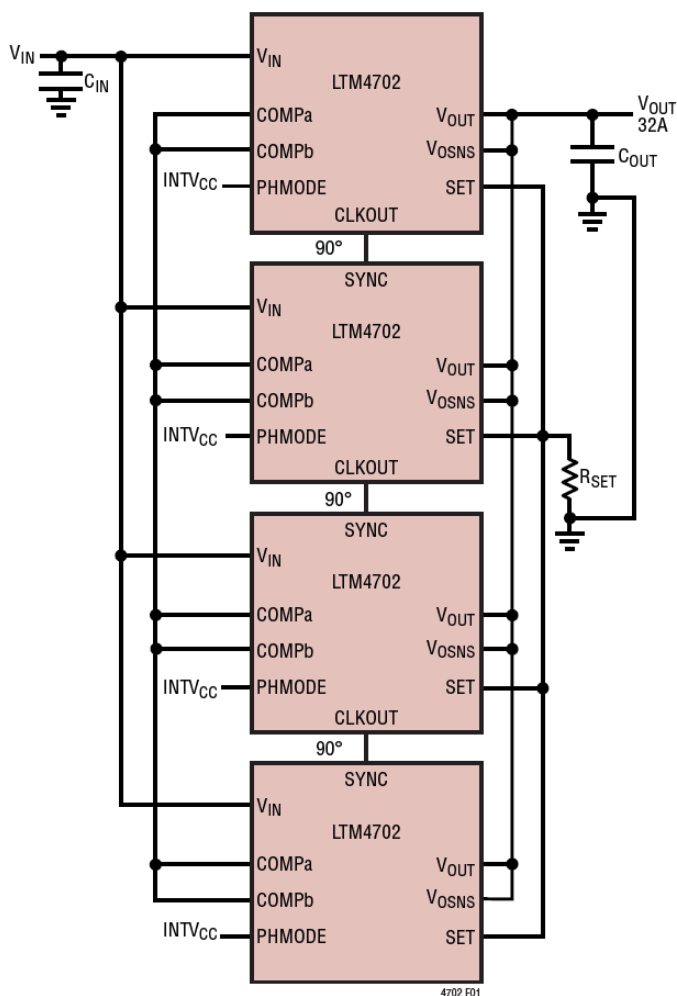


図1. 4つのLTM4702デバイスの並列接続

## 最小入力電圧

LTM4702は降圧レギュレータであるため、出力をレギュレーション状態に維持するには最低限のヘッドルームが必要です。適切な動作を維持するには、 $V_{IN}$ が3Vを上回るようにしてください。SV<sub>IN</sub>およびV<sub>IN</sub>が異なる電源から給電される場合、INTV<sub>CC</sub> = 3.4Vを維持し最適なレギュレーションを確保するために、SV<sub>IN</sub>の電圧は4Vより高い値になるようにしてください。電圧トランジェントやリップルの谷が原因でSV<sub>IN</sub>が3V未満になると、LTM4702がオフになる可能性があります。

## SETピン（バイパス）容量：ノイズ、過渡応答、ソフトスタート

SETピンのバイパス・コンデンサを用いると、出力ノイズを減らす他に、SETピンに加わる電圧スパイクの寄生カップリングに対する感度を減らすこともできます。なお、バイパス・コンデンサのリークにより、LTM4702のDCレギュレーション性能は低下します。コンデンサのリークが100nAの場合でも0.1%のDC誤差が生じます。そのため、高品質で低リークのセラミック・コンデンサを使用することを推奨します。

また、SETピンのバイパス・コンデンサは、出力のソフトスタートと突入電流の制限にも使用できます。出力のソフトスタートは、入力電源の電流サージを防ぎます。SETピンのコンデンサと抵抗の値により、リファレンス電圧の立上がり時間が設定され、出力電圧はこの電圧に追従します。SETピンの抵抗は、アプリケーションに必要な出力電圧によって決まりますが、容量は、必要な立上がり時間を実現するように選択できます。

高速スタートアップを有効化していない場合は、SETピンの抵抗とコンデンサで形成されるRC時定数によってソフトスタート時間が制御されます。PGSETピンを0.5Vに接続すると高速スタートアップを無効化できます。公称V<sub>OUT</sub>の0%から90%に達するまでの上昇率は式3で与えられます。

$$t_{START\_NO\_FAST\_START-UP} = 2.3 \cdot R_{SET} \cdot C_{SET} \quad (3)$$

高速スタートアップを有効化している場合は、式4で与えられる公称V<sub>OUT</sub>の0%から90%に達するまでの立上がり時間に従い、スタートアップ時間は大幅に短縮されます。

$$t_{START\_FAST\_START-UP} = \frac{100\mu A \cdot R_{SET} \cdot C_{SET}}{2.7mA} \quad (4)$$

ほとんどのアプリケーションでは、高速スタートアップが有効化されます。その場合、リファレンス電圧の過充電を防ぐと共に良好なノイズ性能を確保するために、SETコンデンサを1μF以上とするよう推奨します。

## ソフトスタートおよび電源投入シーケンス

SETピン（バイパス）容量：ノイズ、過渡応答、ソフトスタートのセクションで説明したように、ソフトスタートは、SETピン電圧の制御された立上がり時間を通じて行われます。ソフトスタートが確実に行われるのは、V<sub>IN</sub>とSV<sub>IN</sub>が互いに接続されている場合です。

## アプリケーション情報

$V_{IN}$ と $SV_{IN}$ が異なる電源から給電されている場合、電源投入シーケンスは、ソフトスタートが確実に実行されるよう考慮しなくてはなりません。SETピン電圧は、 $V_{IN}$ が印加されている場合、0Vから開始する必要があります。ソフトスタートを確実に実行するには、 $V_{IN}$ 、 $SV_{IN}$ 、RUNのシーケンスにおいて $V_{IN}$ が最後に給電されることのないようにします。例えば、 $V_{IN}$ に給電する前に $SV_{IN}$ およびRUNに給電するようなケースは避けるべきです。 $V_{IN}$ に電圧が印加された時点で、SETピンの電圧が0Vよりもある程度高い電圧に上昇しており、LTM4702はソフトスタートを正しく実行できません。

## 高速スタートアップ

低1/fノイズが（すなわち、100Hz未満の周波数で）要求される超低ノイズのアプリケーションでは、22 $\mu$ Fに達する大容量のSETピン・コンデンサが必要となります。これより大きな値のコンデンサも使用できますが、リークに関して注意が必要です。大きな値のコンデンサを用いると、一般的にはレギュレータのスタートアップ時間が大幅に増加しますが、LTM4702にはスタートアップ時にSETピン電流を約2.7mAまで増加させる高速スタートアップ回路が内蔵されています。

スタートアップ時、2.7mAの電流源は、PGSETが465mVのパワー・グッド閾値未満である限り、動作し続けます。ただし、レギュレータがサーマル・シャットダウン状態にある、 $SV_{IN}$ が低すぎる、INTV<sub>CC</sub>が低下しすぎている場合を除きます。

PGSETがパワー・グッド閾値をひとたび超えると、デバイスがパワー・ダウンスするか、RUNピンがGNDに引き下げられてデバイスがシャットダウン状態になるまで、高速スタートアップ回路は無効のままとなります。

スタートアップ時に2.7mAの電流源が無効化される条件はもう1つあります。この条件の目的は $V_{SET}$ が過充電になるのを防ぐことです。デバイスでは、PGSETピンがSETピンの電圧を正確に示していることを前提としているため、 $V_{OSNS}$ が $V_{SET}$ に厳格に追従するものとしています。ただし、これが常に当てはまるとは限りません。例えば、出力容量が非常に大きい場合、あるいは何らかの理由で出力がGNDに短絡している場合です。そのため、COMP<sub>A</sub>ピンがその最大値まで上昇した場合（ $V_{SET}$ が $V_{OSNS}$ を大幅に上回った場合）も、常に高速充電が無効化されます。これにより、 $V_{SET}$ がその想定された値を超えた場合でも2.7mAの電流源がオン状態を維持するというような、不適切な動作をするのを防ぐことができます。

つまり、リファレンス電圧の過充電となることなく高速スタートアップを用いるには、最小SETコンデンサ条件もあるということです。この場合、最大値まで上昇したCOMP<sub>A</sub>ピン電圧によってデバイスに高速充電の停止が伝達されるため、補償ネットワークに依存することになります。

リファレンス電圧の過充電を防ぐために推奨される最小SET容量は式5で示されます。

$$\text{Minimum } C_{SET} = 27 \cdot \frac{C_{COMP}}{V_{SET}} \quad (5)$$

プログラマブルなパワー・グッド機能および高速スタートアップ機能が不要な場合、PGSETピンは0.5Vに接続する必要があります。この0.5Vは、PGSET用の外部電圧リファレンスとすることもできます。図9の回路にその例を示します。

## 連続強制モード

LTM4702を強制連続モード（FCM）で動作させると、広い負荷範囲にわたって高速過渡応答を得ることができます。また、最大周波数での動作が可能です。FCMでは発振器が連続的に動作し、正のSW遷移がクロックに同期されます。軽負荷時や大きなトランジェント状態時には、負のインダクタ電流が許容されます。FCMにより負荷ステップに対する過渡応答が改善されます（図2参照）。軽負荷時にはFCM動作の方がパルススキッピング動作より効率が低下しますが、スイッチング高調波が信号帯域内に入らないようにする必要のあるアプリケーションでは、FCMの方が適している場合があります。出力に電流をシンクさせる必要がある場合はFCMを使用してください。FCMを有効化するには、SYNCピンをINTV<sub>CC</sub>または3Vより高い電圧に接続するか、フロート状態にします。

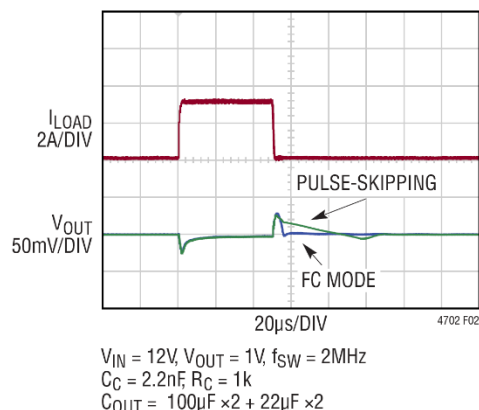


図2. 強制連続モード使用時と未使用時における0.1A～3.1Aの負荷ステップに対する過渡応答



## アプリケーション情報

$V_{OUT}$ が高すぎる場合（PGSETピンが540mVより高い電圧に維持）、 $V_{IN}$ 過電圧状態（ $V_{IN}$ ピンが18Vより高い電圧に維持）になるとFCMは無効化されます。また、スタートアップ時には、 $V_{OUT}$ の電圧がその最終値の92.5%まで充電される（PGSETピンが465mVより高い電圧に上昇したことが示される）まで、FCMは無効化されています。この2つの状態については、PGSETピンが適切な抵抗により出力電圧に接続されていることが前提となります。このような形でFCMが無効化された場合は、負のインダクタ電流が許容されず、LTM4702はパルススキッピング・モードで動作します。

### パルススキッピング・モード

強制連続モードで動作しない場合、LTM4702はパルススキッピング・モードで動作します。このモードでは負のインダクタ電流は許容されません。また、パルススキッピング・モードでは、LTM4702は、負荷が非常に軽い場合に効率を向上させたり、非常に高いデューティ・サイクル時にドロップアウトを改善させたりするために、スイッチング・サイクルをスキップする場合があります。パルススキップ・モードを有効化するには、SYNCピンをGNDに接続します。

### 同期

LTM4702の発振器を外部周波数に同期させるには、SYNCピンに矩形波を接続します。この矩形波は、最小オン時間と最小オフ時間が50nsで、振幅の谷が0.4V未満、山が1.5Vを超える（最大6V）ものとする必要があります。

LTM4702は強制連続モードで動作し、外部クロックに同期しながらレギュレーションを維持します。LTM4702は300kHz～3MHzの範囲で同期できます。 $R_T$ 抵抗は、LTM4702のスイッチング周波数が最小同期入力を約20%下回るように選ぶ必要があります。例えば、同期信号が500kHz以上になる場合は、スイッチング周波数が400kHzとなるように $R_T$ を選択します。

### プログラマブルなパワー・グッド

LTM4702では、OUTピンとPGSETピンの間に1つの抵抗を接続することでプログラマブルなパワー・グッドが可能です（式6）。

$$V_{OUT(PG\_THRESHOLD)} = 0.5V \cdot$$

$$\left(1 + \frac{R_{PGSET}}{49.9k}\right) + I_{PGSET} \cdot R_{PGSET} \quad (6)$$

PGSETピンの電圧が540mVより高くなるか465mV未満になると、オープンドレインのPGピンがデアサートされ、低インピーダンスになります。パワー・グッド・コンパレータには5mVのヒステリシスがあります。抵抗の値を決める際には、電気的特性の表より、PGSETピンの電流（ $I_{PGSET}$ ）を考慮する必要があります。なお、プログラマブルなパワー・グッド機能と高速スタートアップ機能は、PGSETが0.5Vに接続されている場合、またはデバイスがシャットダウン状態にある場合は、無効化される点に注意してください。一般的な $V_{OUT}$ 構成に対する1% $R_{PGSET}$ 抵抗の値を表3に示します。

表3. 推奨 $R_{PGSET}$ 抵抗値

| $V_{OUT}$ (V) | $R_{PGSET}$ (k $\Omega$ ) |
|---------------|---------------------------|
| 0.8           | 30.1                      |
| 0.9           | 40.2                      |
| 1             | 49.9                      |
| 1.2           | 69.8                      |
| 1.5           | 100                       |
| 1.8           | 130                       |
| 2.5           | 200                       |
| 3.3           | 280                       |
| 5             | 453                       |

### 短絡保護と逆入力保護

LTM4702への電力の入力がない場合でも出力が高い電圧に維持されるシステムでは注意が必要です。このような状態となる可能性があるのは、バッテリーやその他の電源がLTM4702の出力とダイオードOR接続されているバッテリー充電アプリケーションやバッテリー・バックアップ・システムです。 $V_{IN}$ ピンをフロート状態にできる場合に、（ロジック信号によって、あるいは $V_{IN}$ に接続されているために）RUNピンがハイに保持されていると、LTM4702の内部回路には内部パワー・スイッチを通じて静止電流が流れます。システムがこの状態で数mAの電流を許容できる場合は、このことが問題になることはありません。RUNピンが接地されていれば内部電流は実質的にゼロに低下します。しかし、出力を高い値に保持した状態で $V_{IN}$ ピンが接地されている場合は、出力が

## アプリケーション情報

ら  $V_{IN}$  ピンを通して、LTM4702内部の寄生ダイオードに大きな電流が流れる可能性があります。図3に示すように  $V_{IN}$  ピンと RUN ピンを接続すれば、LTM4702は入力電圧が加わっているときにのみ動作し、短絡入力や逆入力に対して保護されます。

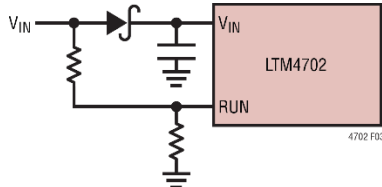


図3. 逆入力保護

## 温度モニタリング

式7の標準的なダイオードの式で表される電流、電圧、温度の関係により、ダイオードの絶対温度を測定することができます。

$$I_D = I_S \cdot e^{\left(\frac{V_D}{\eta \cdot V_T}\right)} \quad (7)$$

or

$$V_D = \eta \cdot V_T \cdot \ln \frac{I_D}{I_S}$$

ここで、 $I_D$ はダイオード電流、 $V_D$ はダイオード電圧、 $\eta$ は理想係数（通常1.0に近い値）、 $I_S$ （飽和電流）はプロセス依存パラメータです。式8から  $V_T$  を計算できます。

$$V_T = \frac{k \cdot T}{q} \quad (8)$$

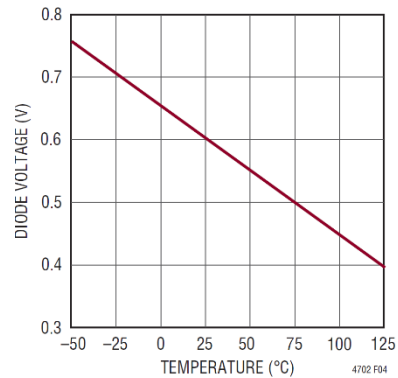
ここで、 $T$ はダイオードのジャンクション温度（単位：ケルビン）、 $q$ は電荷、 $k$ はボルツマン定数です。 $V_T$ は室温（298K）では約26mVで、ケルビン温度に比例して増加します。ダイオードが温度センサーに適している理由は、この直線的な温度依存性にあります。式8の  $I_S$  の項は、ダイオード接合を通じて流れる電流をダイオードの端子間電圧がゼロ・ボルトの場合にまで外挿した値です。この  $I_S$  項は、プロセスによっても温度によっても異なりますが、定義により常に  $I_D$  より小さい値となります。すべての定数を1つの項にまとめます（式9）。

$$K_D = \frac{\eta \cdot k}{q} \quad (9)$$

ここで  $K_D = 8.26 \times 10^{-5}$  であり、 $I_D$  は常に  $I_S$  より大きいので式10の  $I_n (I_D/I_S)$  は常に正の値となることがわかります。

$$V_D = T_{(KELVIN)} \cdot K_D \cdot \ln \frac{I_D}{I_S} \quad (10)$$

したがって、 $V_D$  は温度と共に増加します。電流源によりバイアスされたシリコン・ダイオードは、約  $-2mV/^\circ C$  の温度依存性を持つことが一般に知られています（図4）。これは式と食い違っています。実際は、 $I_S$  の項が温度と共に増加するため、絶対値が低下し、約  $-2mV/^\circ C$  という複合的なダイオード電圧勾配を生み出しています。

図4. ダイオード電圧  $V_D$  と温度の関係

電圧と温度の直線的な関係を引き出すために、自然対数項の  $I_S$  変数を打ち消して式9の  $I_S$  依存性をなくす必要があります。これを行うには、2つの電流  $I_1$  と  $I_2$  でダイオード電圧を測定します。ここで、 $I_1 = 10 \cdot I_2$  で、減算を行うことで式11が得られます。

$$\Delta V_D = T_{(KELVIN)} \cdot K_D \cdot \ln \frac{I_1}{I_S} - T_{(KELVIN)} \cdot K_D \cdot \ln \frac{I_2}{I_S} \quad (11)$$

共通項をまとめて自然対数部を簡素化すると式12が得られます。

$$\Delta V_D = T_{(KELVIN)} \cdot K_D \cdot \ln(10) \quad (12)$$

## アプリケーション情報

式13のように定数を再定義します。

$$K'_D = K_D \cdot \ln(10) = \frac{198\mu V}{K} \quad (13)$$

これにより式14が得られます。

$$\Delta V_D = K'_D \cdot T_{(KELVIN)} \quad (14)$$

温度を求めるには式15を用います。

$$T_{(KELVIN)} = \frac{\Delta V_D}{K'_D} (^\circ\text{CELSIUS}) = T_{(KELVIN)} - 273.15 \quad (15)$$

ここで、

$$300^\circ\text{K} = 27^\circ\text{C}$$

は、10倍異なる2つの電流値で測定したダイオードの電圧の差分をとると、その結果はジャンクション電圧が1ケルビンあたり198  $\mu\text{V}$ となり、0ケルビンでの切片はゼロになることを意味します。

T<sub>SENSE+</sub>ピンとT<sub>SENSE-</sub>ピンの間にダイオード接続されたNPNトランジスタを用いることで、LTM4702の内部温度をモニタできます。

### ホットプラグにおける安全性

セラミック・コンデンサには小型、堅牢、低インピーダンスという特長があるため、LTM4702の入力バイパス・コンデンサの有力な選択肢となります。ただしこのようなコンデンサは、LTM4702が通電状態の電源に接続されている場合には問題を引き起こす可能性があります（詳細についてアナログ・デバイセズの[アプリケーション・ノート88](#)を参照してください）。低損失のセラミック・コンデンサに電源と直列の浮遊インダクタンスが組み合わせると、不足減衰のタンク回路が生じ、LTM4702のV<sub>IN</sub>ピンが通常の入力電圧の2倍以上にまで上昇し、LTM4702の定格を超えて損傷を与える可能性があります。入力電源の制御が良好でない場合やLTM4702が通電状態の電源にホットプラグされる場合は、このオーバーシュートを防止する入力ネットワークを設計する必要があります。これは、小型の抵抗をV<sub>IN</sub>に直列に挿入することでも実現できますが、入力電圧オーバーシュートを制御する最も一般的な方法は、電解バルク・コンデンサをV<sub>IN</sub>回路に追加することです。このコンデンサは等価直列抵抗が比較的高いため、回路を減衰し電圧オーバーシュートを低減できます。コンデンサ

を追加すると低周波数のリップル・フィルタリング機能が向上し、回路の効率も若干向上できます。ただし、回路の中で最も大型の部品となる可能性があります。



図5. 空気流なし、ヒート・シンクなしの場合の12VIN、1V/8A出力時の熱画像

### 熱に関する考慮事項

高い周囲温度での動作が求められる場合は、LTM4702の出力電流のディレーティングが必要になることもあります。電流ディレーティングの量は、入力電圧、出力電力、周囲温度によって異なります。代表的な性能特性のセクションに示したディレーティング曲線をガイドとして使用できます。これらのグラフは、LTM4702を50cm<sup>2</sup>の6層FR4プリント回路基板に実装して測定したものです。その他のサイズや層数の基板を使用すると、熱特性が異なる可能性があります。そのため、目的のシステムのライン電源、負荷、環境などの動作条件に対し、ユーザの責任において動作が適切であることを検証してください。

実際のアプリケーションに対する精度と忠実度を向上させるため、多くの設計者はFEA（有限要素解析）を使用して熱性能を予測しています。以下に、そのための4つの熱係数を示します。

1.  $\theta_{JA}$  – ジャンクションから周辺への熱抵抗
2.  $\theta_{JCBot}$  – ジャンクションから製品ケース底部までの熱抵抗
3.  $\theta_{JCTop}$  – ジャンクションから製品ケース上部までの熱抵抗

## アプリケーション情報

これらはわかりやすい係数に思えるかもしれませんが、JEDECでは混乱や矛盾を避けるためそれぞれの意味を定義しています。これらの定義はJESD51-12に示されており、以下のように引用もしくは言い換えることができます。

1.  $\theta_{JA}$ は、1立方フィートの密封容器内で測定された、自然対流下におけるジャンクションと周囲温度の間の空気熱抵抗です。この環境は「静止空気」と呼ばれることもあります。実際には自然対流により空気の動きが生じます。この値はデバイスをJESD51-9定義のテスト基板にマウントして得られたものであり、実際のアプリケーションや現実的な動作条件を反映したものではありません。
2.  $\theta_{JChot}$ は、デバイスの消費電力のすべてがパッケージ底部まで流れる場合のジャンクションと基板の間の熱抵抗です。代表的な $\mu$ Moduleレギュレータでは熱の大半はパッケージ底部を通じて流出しますが、周囲環境への熱放散も常に発生します。その結果、この熱抵抗の値はパッケージの比較には有用な場合がありますが、テストの条件は一般にはユーザーのアプリケーションに即したものではありません。
3.  $\theta_{JCTop}$ は、デバイスの消費電力のほぼすべてがパッケージ上部まで流れるものとして定められます。代表的な $\mu$ Moduleの電気的接続はパッケージ底部で行われるため、熱の大半がジャンクションからデバイス上部まで流れるようなアプリケーションはまれです。 $\theta_{JChot}$ の場合のように、この値はパッケージの比較には有用な場合がありますが、テストの条件は一般に

はユーザーのアプリケーションに即したものではありません。

こうした定義を見ると、これらの熱係数のいずれも $\mu$ Moduleレギュレータの実際の物理動作条件を反映していないことは明らかです。したがって、これらを個別に使用して製品の熱性能を正確に予測することはできません。同様に、いずれか1つの係数を使用して製品データシートに記載されたジャンクション温度と負荷の関係を示すグラフに関係づけることは不適切です。これらの係数を用いる唯一の適切な方法は、熱抵抗のすべてを同時に考慮するFEAなどの詳細な熱解析を実行することです。

これらの熱抵抗を図6に視覚的に示します。パッケージ側面から流れる熱など、一部の熱抵抗要素はJEDEC規格では定義されておらず、図示されていません。青色で示した抵抗は $\mu$ Moduleレギュレータ内部にあるもので、緑色は外側にあるものです。

LTM4702のダイ温度は、最大定格より低くなければなりません。そのため、回路のレイアウト時には、LTM4702の良好なヒート・シンクが確保できるよう注意を払う必要があります。LTM4702からの熱流の大部分はパッケージ底部とパッドを通じてプリント回路基板に流れます。したがって、プリント回路基板の設計に問題があると過剰な熱が生じ、性能や信頼性の低下につながります。プリント回路基板設計の推奨事項については、PCBレイアウトのセクションを参照してください。

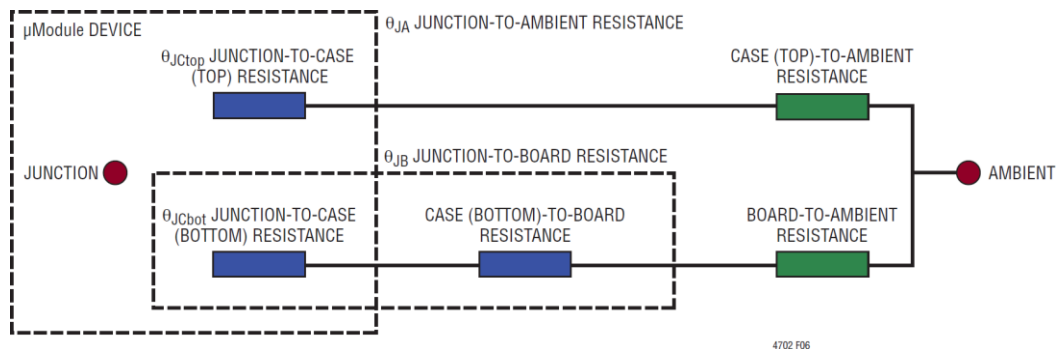


図6. 熱係数の概要を示す図、JESD51-12の用語を含む

## アプリケーション情報

### PCBレイアウト

PCBレイアウトに関する問題のほとんどは、LTM4702の高レベルの集積によって緩和もしくは除去されています。しかしながら、LTM4702はスイッチング電源であり、EMIを最小化し適切な動作を確保するための注意が必要です。集積レベルが高いとはいえ、無計画なレイアウトや粗雑なレイアウトでは、仕様規定された動作を実現できない可能性があります。推奨レイアウトについては図7を参照してください。グラウンディングやヒート・シンクが許容可能なものであることを確認してください。

留意すべきいくつかのルールを以下に示します。

1.  $C_{SET}$ 、 $R_{SET}$ 、 $R_T$ はそれぞれのピンのできるだけ近くに配置します。
2.  $C_{IN}$ コンデンサはLTM4702の $V_{IN}/SV_{IN}$ とGNDの接続部のできるだけ近くに配置します。
3.  $C_{OUT}$ コンデンサはLTM4702の $V_{OUT}$ とGNDの接続部のできるだけ近くに配置します。
4.  $C_{IN}$ コンデンサと $C_{OUT}$ コンデンサはそれらのグラウンド電流がLTM4702の直近または下を流れるように配置します。
5. すべてのGND接続部を最上層のできるだけ大きなベタ銅箔またはプレーン面に接続してください。外部部品とLTM4702の間のグラウンド接続が断線しないようにしてください。
6. ビアを使用してGND銅領域を基板の内部グラウンド・プレーンに接続します。このようなGNDビアを多数配置することにより、プリント回路基板の内層プレーンとの良好なグラウンド接続および熱経路を実現できます。図7のサーマル・ビアの位置と密集度に注意を払ってください。LTM4702は、電力処理を行う内蔵部品の近くにビアがあるため、その場所の内部GNDプレーンに接続されたビアによるヒート・シンクのメリットを生かすことができます。サーマル・ビアの最適な数はプリント回路基板の設計に依存します。例えば、非常に小さいビア・ホールを使用する基板もあります。その場合、大きなホールを使用する基板よりも多くのサーマル・ビアを使用する必要があります。

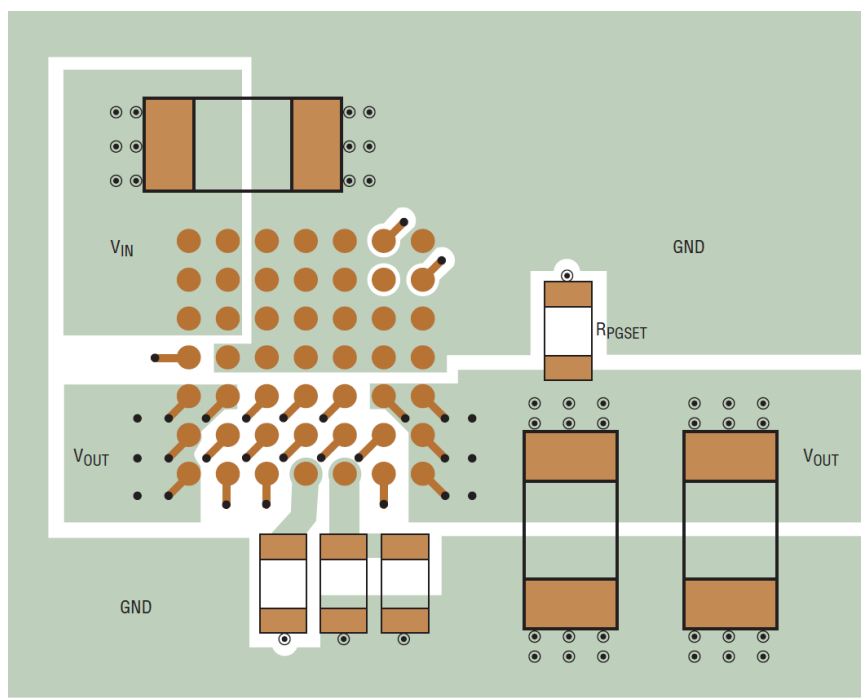
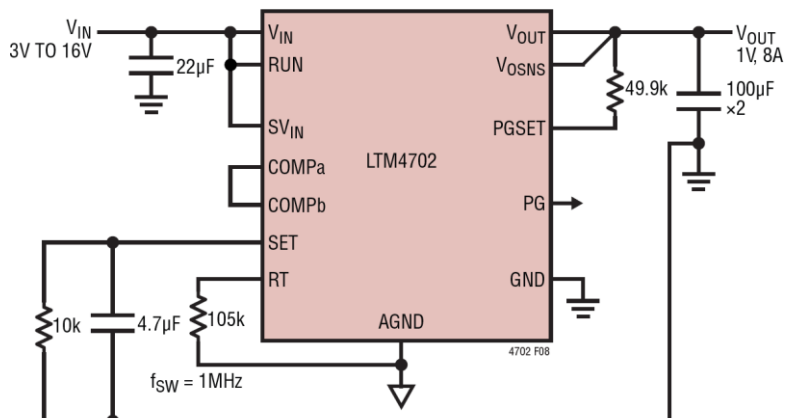


図7. 推奨外部部品、GNDプレーン、サーマル・ビアを示したレイアウト（最上層）

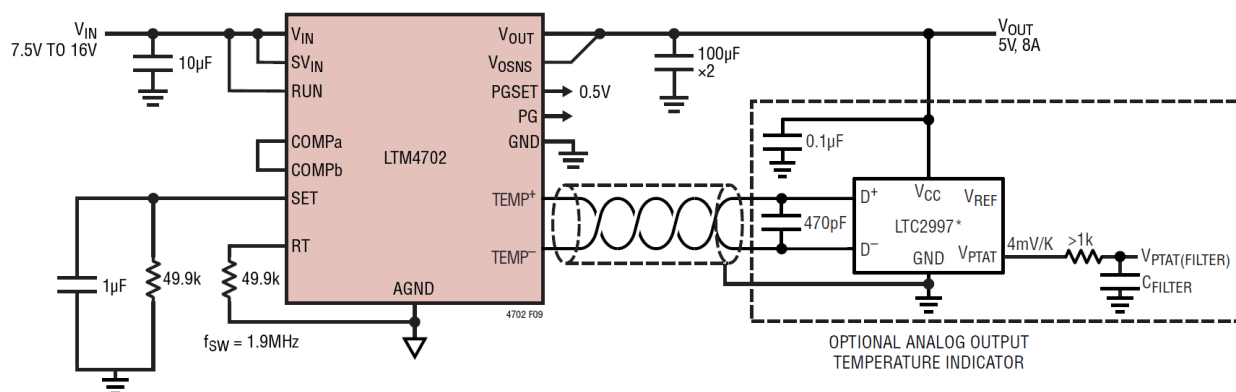


## 標準的応用例



PINS NOT USED: SW, SYNC, PHMODE, CLKOUT, INTV<sub>CC</sub>, T<sub>SENSE</sub><sup>+</sup>, T<sub>SENSE</sub><sup>-</sup>.  
TO GUARANTEE SOFT-START, DO NOT POWER V<sub>IN</sub> LAST WHEN  
SEQUENCING V<sub>IN</sub>, SV<sub>IN</sub> AND RUN.

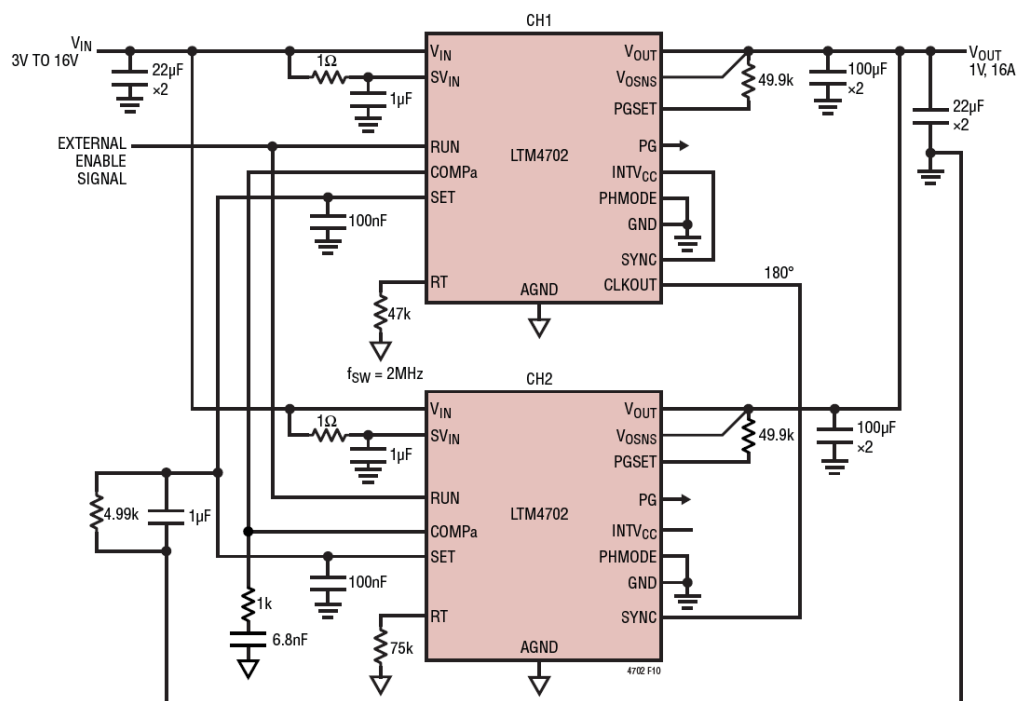
図8. ソフトスタート、高速スタートアップ、およびパワー・グッド機能を備えた、1MHz、3V~16V<sub>IN</sub>、1V/8A出力



PINS NOT USED: SW, SYNC, PHMODE, CLKOUT, INTV<sub>CC</sub>.

図9. ソフトスタート、温度インジケータ、パワー・グッド機能を備えた、1.9MHz、7.5V~16V<sub>IN</sub>、5V/8A出力

## 標準的応用例



PINS NOT USED: COMPb, SW, T<sub>SENSE</sub><sup>+</sup>, T<sub>SENSE</sub><sup>-</sup>.

NOTES:

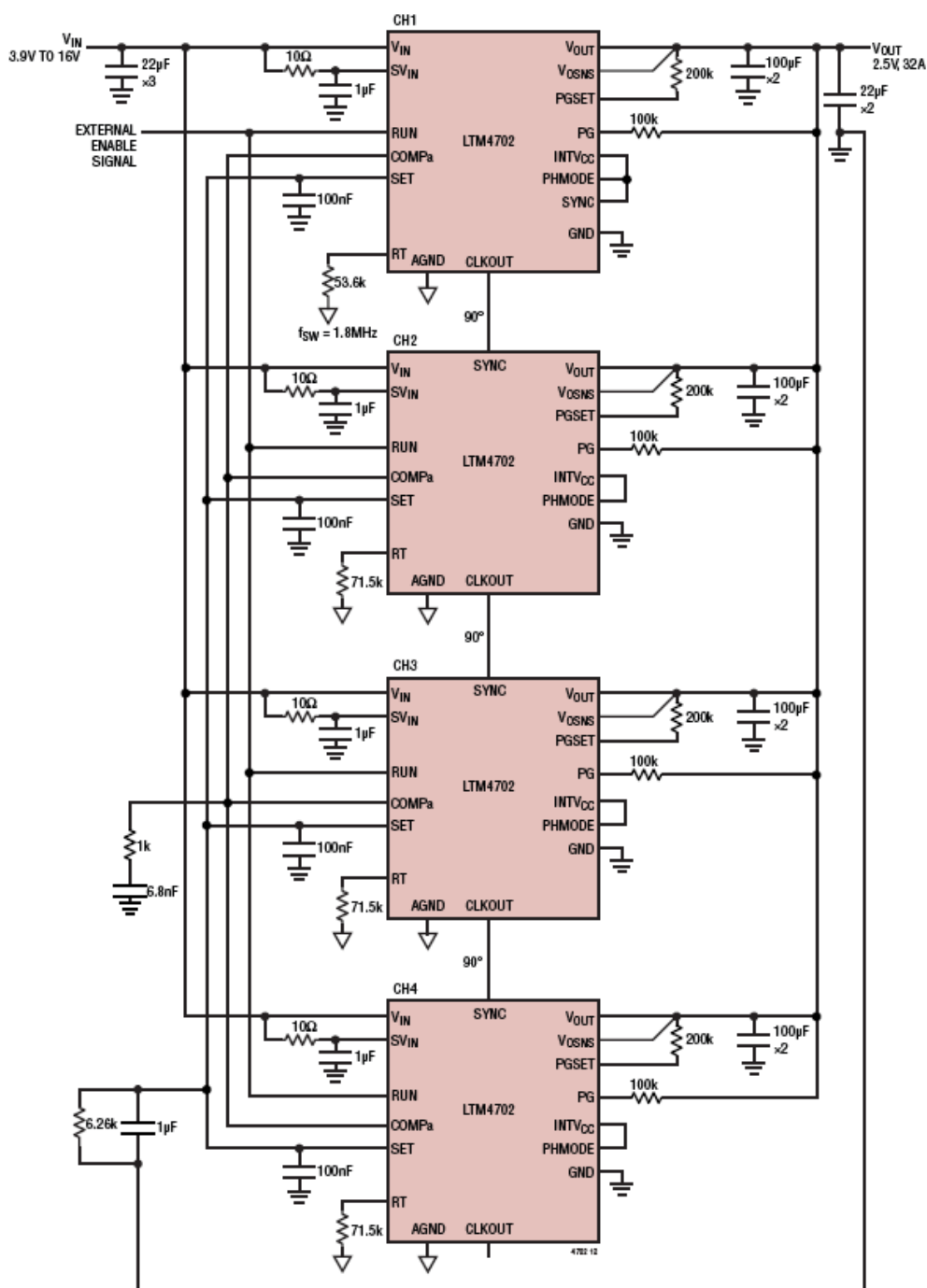
1. CH2 IS SYNCHRONIZED TO 2MHz VIA SYNC PIN.  $R_T$  RESISTOR VALUE MUST SET INTERNAL OSCILLATOR TO <1.6MHz (80% OF 2MHz).
2. COMP<sub>a</sub> PINS TIED TOGETHER.
3. PHMODE PINS TIED TO GND FOR 180 DEG. PHASE SHIFT AT CLKOUT.
4. SET PINS CAN BE TIED TOGETHER FOR 200 $\mu$ A CURRENT REFERENCE; THIS PROVIDES LOWER 1/f NOISE AND BETTER CURRENT SHARING.

図10. ソフトスタート、高速スタートアップ、パワー・グッド機能を備えた、2MHz、3V~16V<sub>IN</sub>、2相1V/16A出力



図11. ソフトスタート、高速スタートアップ、パワー・グッド機能を備えた、1.3MHz、4.5V~16VIN、3相3.3V/24A出力

## 標準的応用例



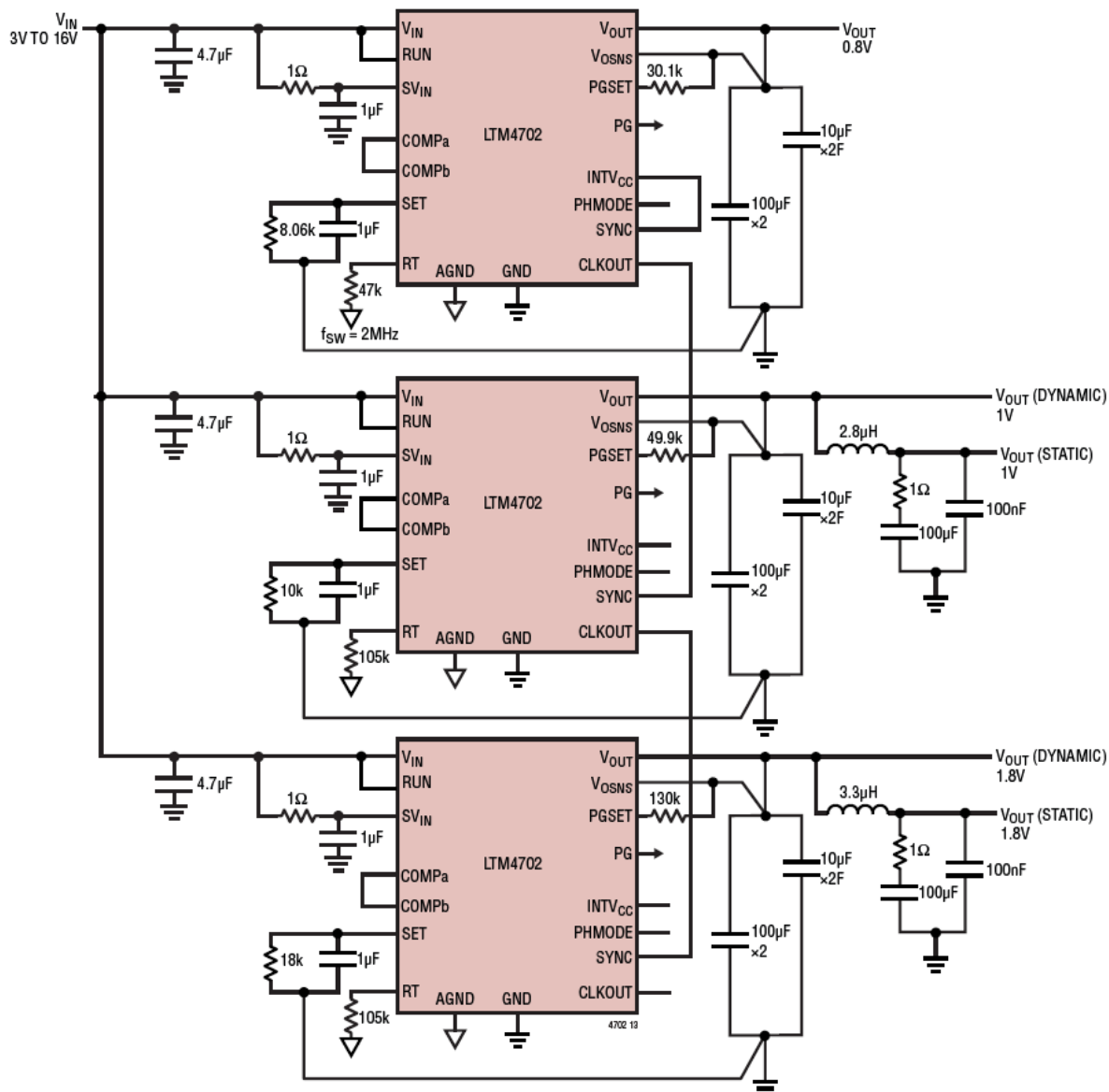
PINS NOT USED: COMPb, SW, TSENSE<sup>+</sup>, TSENSE<sup>-</sup>.

## NOTES:

1. CH2 AND CH3 ARE SYNCHRONIZED TO 1.8MHz VIA SYNC PIN. R<sub>T</sub> RESISTOR VALUE MUST SET INTERNAL OSCILLATOR TO <1.4MHz (80% OF 1.8MHz).
2. COMPa PINS TIED TOGETHER.
3. PHMODE TIED TO GND FOR 90 DEG. PHASE SHIFT AT CLKOUT.
4. SET PINS CAN BE TIED TOGETHER FOR 400µA CURRENT REFERENCE; THIS PROVIDES LOWER 1/f NOISE AND BETTER CURRENT SHARING.

図12. ソフトスタート、高速スタートアップ、パワー・グッド機能を備えた、1.8MHz、3.9V~16VIN、4相2.5V/32A出力

## 標準的応用例



PINS NOT USED: SW,  $T_{SENSE}^+$ ,  $T_{SENSE}^-$ .  
NOTE: LC FILTER IS ADDED FOR 1V AND 1.8V STATIC OUTPUTS TO ACHIEVE A VERY LOW OUTPUT NOISE BELOW 55µV<sub>RMS</sub>.

図13. 3個のLTM4702を使用したトランシーバーへの給電



## パッケージの説明

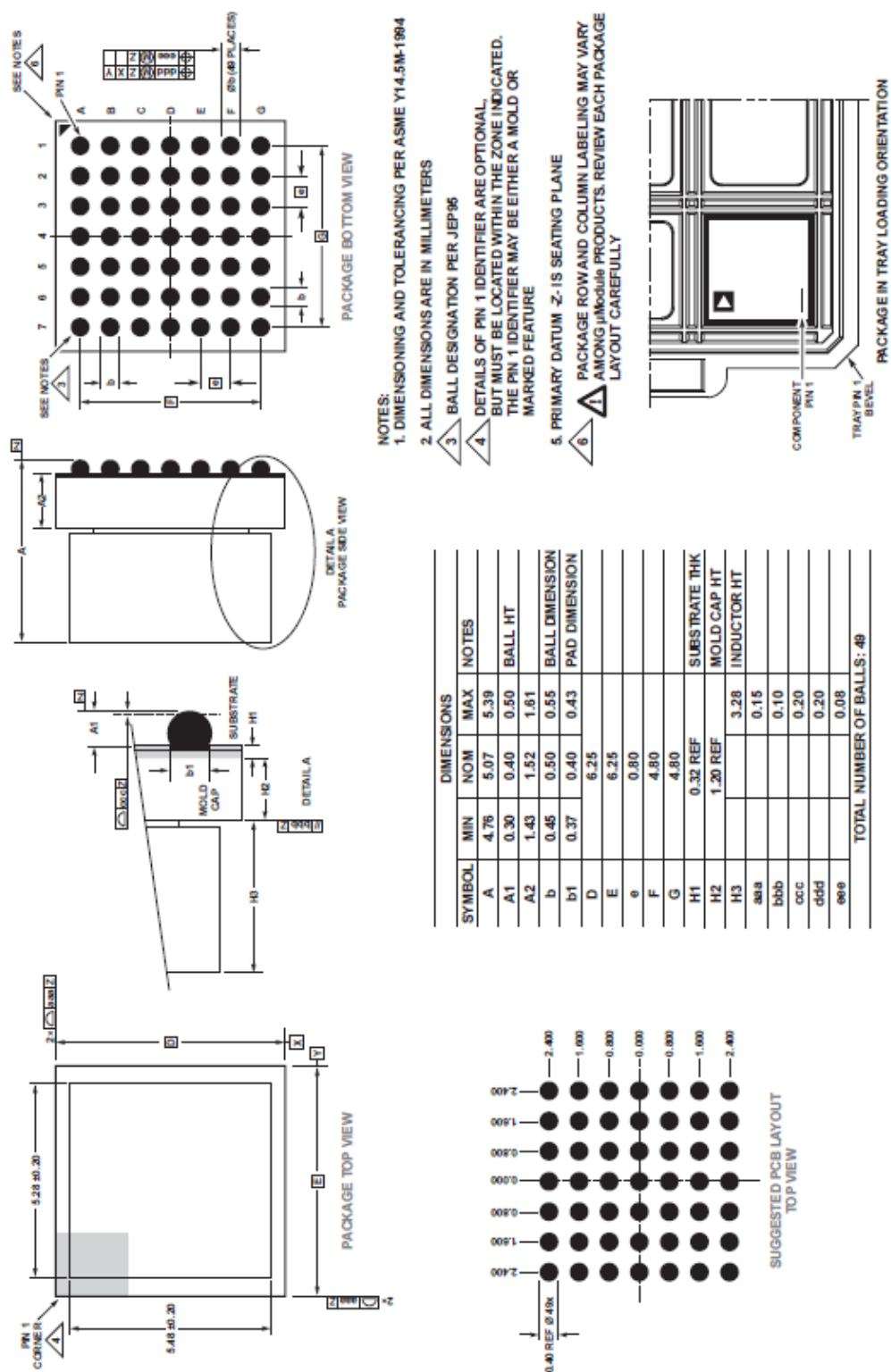


μModule製品では、パッケージの行と列のラベル表示が製品ごとに異なることがあります。各パッケージのレイアウトをよく確認してください。

表4. LTM4702のBGAピン配置

| PIN ID | FUNCTION                        | PIN ID | FUNCTION                        | PIN ID | FUNCTION           | PIN ID | FUNCTION         | PIN ID | FUNCTION        | PIN ID | FUNCTION        | PIN ID | FUNCTION        |
|--------|---------------------------------|--------|---------------------------------|--------|--------------------|--------|------------------|--------|-----------------|--------|-----------------|--------|-----------------|
| A1     | V <sub>OUT</sub>                | A2     | V <sub>OUT</sub>                | A3     | V <sub>OUT</sub>   | A4     | SV <sub>IN</sub> | A5     | V <sub>IN</sub> | A6     | V <sub>IN</sub> | A7     | V <sub>IN</sub> |
| B1     | T <sub>SENSE</sub> <sup>+</sup> | B2     | T <sub>SENSE</sub> <sup>-</sup> | B3     | V <sub>OUT</sub>   | B4     | GND              | B5     | V <sub>IN</sub> | B6     | V <sub>IN</sub> | B7     | V <sub>IN</sub> |
| C1     | RUN                             | C2     | COMP <sub>a</sub>               | C3     | COMP <sub>b</sub>  | C4     | GND              | C5     | GND             | C6     | GND             | C7     | GND             |
| D1     | RT                              | D2     | AGND                            | D3     | INTV <sub>CC</sub> | D4     | GND              | D5     | GND             | D6     | GND             | D7     | GND             |
| E1     | SET                             | E2     | PGSET                           | E3     | PHMODE             | E4     | GND              | E5     | GND             | E6     | GND             | E7     | GND             |
| F1     | V <sub>OSNS</sub>               | F2     | PG                              | F3     | V <sub>OUT</sub>   | F4     | GND              | F5     | GND             | F6     | SW              | F7     | CLKOUT          |
| G1     | V <sub>OUT</sub>                | G2     | V <sub>OUT</sub>                | G3     | V <sub>OUT</sub>   | G4     | GND              | G5     | GND             | G6     | SYNC            | G7     | GND             |

49-Ball Chip Scale Package Ball Grid Array [CSP\_BGA]  
6.25mm x 6.25mm x 5.07mm  
(Reference DWG # BC-49-9)



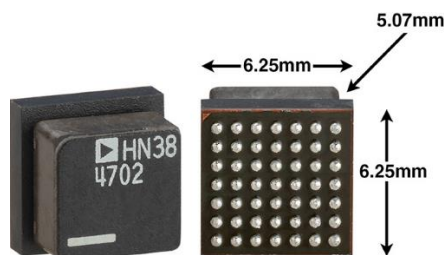
改訂履歴

| REV | DATE  | DESCRIPTION                                           | PAGE NUMBER |
|-----|-------|-------------------------------------------------------|-------------|
| 0   | 04/23 | Initial Release                                       | —           |
| A   | 06/23 | Updated I <sub>PGSET</sub> units<br>Updated Figure 11 | 3<br>22     |

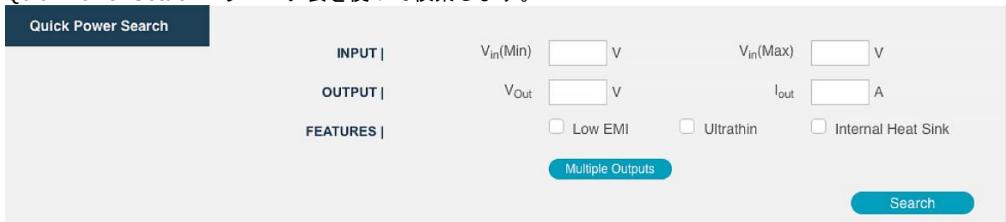
# LTM4702

## パッケージ写真

製品マーキングはインク・マーキングまたはレーザ・マーキングです。



## 設計リソース

| 項目                                   | 説明                                                                                                                                                                          |                                                                          |
|--------------------------------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------|
| <a href="#">μModuleの設計と製造リソース</a>    | 設計：<br>・選択ガイド<br>・デモ・ボードとガーバー・ファイル<br>・無償シミュレーション・ツール                                                                                                                       | 製造：<br>・クイック・スタート・ガイド<br>・PCBの設計、アセンブリ、製造のガイドライン<br>・パッケージおよびボード・レベルの信頼性 |
| <a href="#">μModuleレギュレータ製品検索</a>    | 1. パラメータごとに製品をソートし、結果をスプレッドシートとしてダウンロードします。<br>2. Quick Power Searchパラメータ表を使って検索します。<br> |                                                                          |
| <a href="#">デジタルパワー・システム・マネージメント</a> | アナログ・デバイセズのデジタル電源管理ICファミリは、電源モニタリング、監視、マーギニング、シーケンシングなどの必須機能と、ユーザ設定およびフォルト・ログ記録の保存のためのEEPROMを備えた、高度に集積化されたソリューションです。                                                        |                                                                          |

## 関連製品

| 製品番号                    | 概要                                                  | 注釈                                                                                        |
|-------------------------|-----------------------------------------------------|-------------------------------------------------------------------------------------------|
| <a href="#">LTM8053</a> | 40V、3.5A低EMIのSilent Switcher μModuleレギュレータ          | $3.4V \leq V_{IN} \leq 40V$ 、 $0.97V \leq V_{OUT} \leq 15V$ 、6.25mm × 9mm × 3.32mm BGA    |
| <a href="#">LTM8065</a> | 40V、2.5A低EMIのSilent Switcher μModuleレギュレータ          | $3.4V \leq V_{IN} \leq 40V$ 、 $0.97V \leq V_{OUT} \leq 18V$ 、6.25mm × 6.25mm × 2.32mm BGA |
| <a href="#">LTM8063</a> | 40V、2A低EMIのSilent Switcher μModuleレギュレータ            | $3.2V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 15V$ 、4mm × 6.25mm × 2.22mm BGA     |
| <a href="#">LTM8074</a> | 40V、1.2A低EMIのSilent Switcher μModuleレギュレータ          | $3.2V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 12V$ 、4mm × 4mm × 1.82mm BGA        |
| <a href="#">LTM8024</a> | 40V、デュアル3.5A低EMIのSilent Switcher μModuleレギュレータ      | $3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 8V$ 、9mm × 11.25mm × 3.32mm BGA       |
| <a href="#">LTM8078</a> | 40V、デュアル1.4A低EMIのSilent Switcher μModuleレギュレータ      | $3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 10V$ 、6.25mm × 6.25mm × 2.32mm BGA    |
| <a href="#">LTM8060</a> | 40V、クワッド3A低EMIのSilent Switcher μModuleレギュレータ        | $3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 8V$ 、11.9mm × 16mm × 3.32mm BGA       |
| <a href="#">LTM8051</a> | 40V、クワッド1.2A低EMIのSilent Switcher μModuleレギュレータ      | $3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 8V$ 、6.25mm × 11.25mm × 2.32mm BGA    |
| <a href="#">LTM8080</a> | 40VIN、デュアル500mAまたはシングル1Aの超低ノイズ、超高PSRR μModuleレギュレータ | $3.5V \leq V_{IN} \leq 40V$ 、 $0V \leq V_{OUT} \leq 8V$ 、6.25mm × 9mm × 3.32mm BGA        |
| <a href="#">LTM4657</a> | 8A μModuleレギュレータ、LTM4638とピン互換                       | $3.1V \leq V_{IN} \leq 20V$ 、 $0.5V \leq V_{OUT} \leq 5.5V$ 、6.25mm × 6.25mm × 3.87mm BGA |
| <a href="#">LTM4626</a> | 12A μModuleレギュレータ、LTM4638とピン互換                      | $3.1V \leq V_{IN} \leq 20V$ 、 $0.6V \leq V_{OUT} \leq 5.5V$ 、6.25mm × 6.25mm × 3.87mm BGA |
| <a href="#">LTM4638</a> | 15A μModuleレギュレータ、LTM4657/LTM4626とピン互換              | $3.1V \leq V_{IN} \leq 20V$ 、 $0.6V \leq V_{OUT} \leq 5.5V$ 、6.25mm × 6.25mm × 5.02mm BGA |

Rev. A

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。  
この正誤表は、2023 年 11 月 7 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。  
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2013 年 11 月 7 日

製品名：LTM4702

対象となるデータシートのリビジョン(Rev)：Rev. A

訂正箇所：

P.16

英文データシートの Temperature Monitoring の左コラム下の部分で、The Is term in Equation 8 is と記述があります。このうち Equation 8 は間違いで、正しくは Equation 7 となります。

日本語データシートの当該部分は英語の原文に合わせて、式(8)と訳しておりますが、式(7)と読み替えてください。

P.17

英文データシートの Thermal Consideration の下の部分で、To that end, below are the four thermal coefficients.と記述があります。このうち four は間違いで、下の 3 つの箇条書き部分をご覧くださいてもわかるように、正しくは three となります。

日本語データシートの当該部分は英語の原文に合わせて、「4 つ」と訳しておりますが、「3 つ」と読み替えてください。