

構成可能な3A出力アレイを備えた 超薄型のクワッドμModuleレギュレータ

特長

- 出力チャンネル当たり3Aのクワッド出力降圧μModule®レギュレータ
- 広い入力電圧範囲: 4V~20V
 - 外部バイアス接続時は2.375V~20V
- 出力電圧: 0.6V~3.3V
- 各チャンネルのDC出力電流: 3A
- 全出力電圧レギュレーション: ±1.5%
- 電流モード制御、高速過渡応答
- 並列接続により出力電流の増加に対応
- 出力電圧のトラッキング
- 内部温度検知ダイオード出力
- 外部周波数同期
- 過電圧保護、過電流保護、および過熱保護
- 9mm×15mm×1.82mm LGAパッケージおよび9mm×15mm×2.42mm BGAパッケージ

アプリケーション

- FPGA、GPU、ASICの各アプリケーション
- PCIeおよびPCB裏面への取り付け

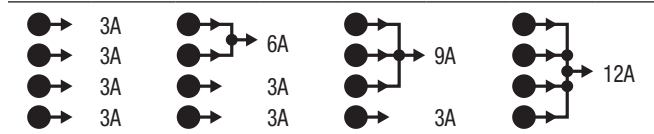
全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

概要

LTM®4643は、各出力当たり3Aを供給できるクワッドDC/DC降圧μModule (パワー・モジュール)レギュレータです。出力はアレイ状に並列接続して、最大12Aに対応できます。スイッチング・コントローラ、パワーFET、インダクタ、および周辺部品がパッケージに搭載されています。LTM4643は、4V~20Vまたは2.375V~20V (外部バイアス電源接続時)の入力電圧範囲で動作し、0.6V~3.3Vの出力電圧範囲をサポートしており、出力電圧をそれぞれ1本の外付け抵抗で設定できます。高効率設計により、1チャンネルにつき3Aの連続出力電流を供給します。必要なのは入力と出力のバルク・コンデンサだけです。

障害保護機能には、過電圧保護、過電流保護、過熱保護が含まれます。LTM4643は、端子仕上げがRoHS準拠の9mm×15mm×1.82mm LGAパッケージと端子仕上げがSnPbの9mm×15mm×2.42mm BGAパッケージで供給されます。

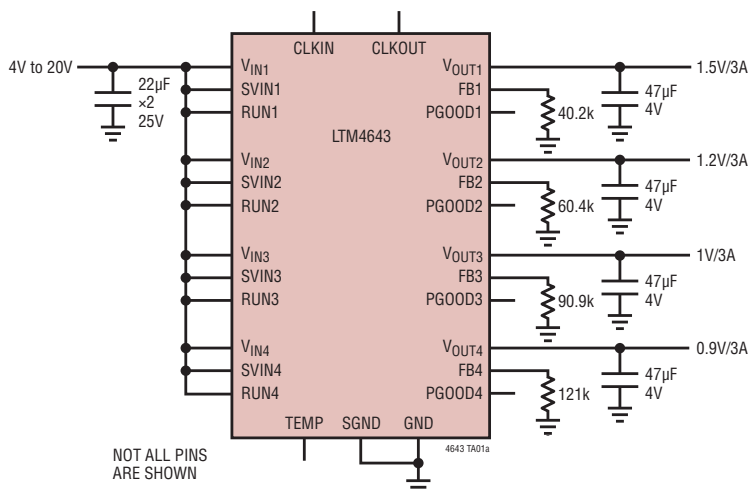
構成可能な出力アレイ*



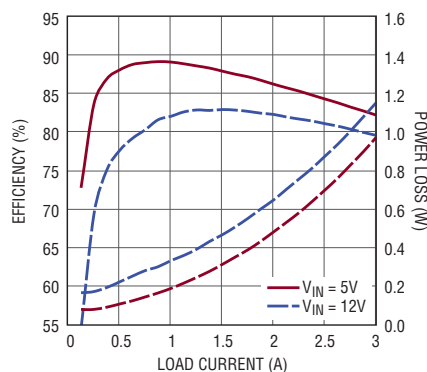
* Note 4

標準的応用例

4V~20V入力、0.9V、1V、1.2V、および
1.5V出力のクワッドDC/DC μModuleレギュレータ



1.5V出力の効率と
電力損失(各チャンネル)

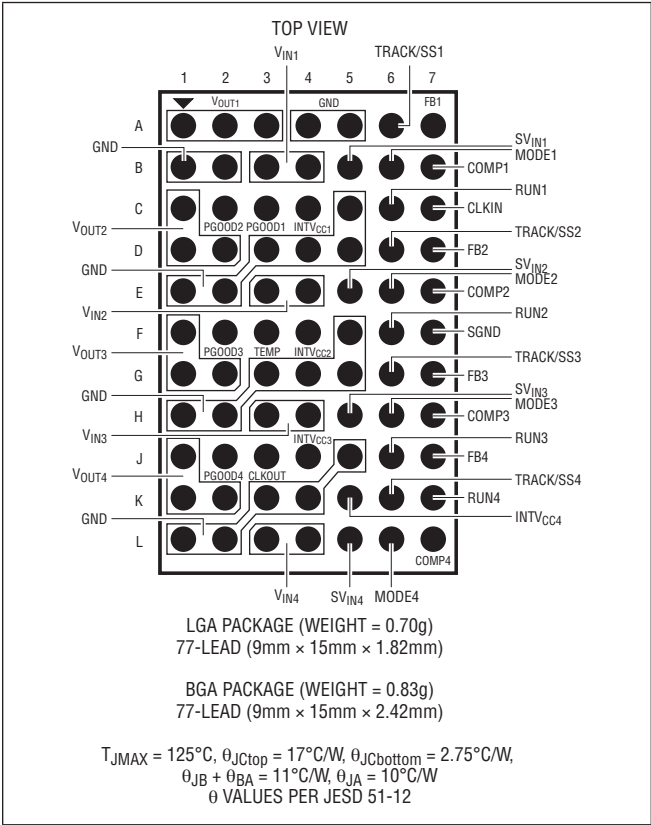


絶対最大定格

(Note 1)

V_{IN} 、 SV_{IN} (チャンネル当たり) $-0.3V \sim 22V$
 V_{OUT} (チャンネル当たり) (Note 3) $-0.3V \sim SV_{IN}$ または $6V$
RUN (チャンネル当たり) $-0.3V \sim 22V$
 $INTV_{CC}$ (チャンネル当たり) $-0.3V \sim 3.6V$
PGOOD、MODE、TRACK/SS、
FB (チャンネル当たり) $-0.3V \sim INTV_{CC}$
CLKOUT (Note 3)、CLKIN $-0.3V \sim INTV_{CC}$
内部動作温度範囲
(Note 2、5) $-40^{\circ}C \sim 125^{\circ}C$
保存温度範囲 $-65^{\circ}C \sim 150^{\circ}C$
ハンダ・リフローのピーク・ボディ温度 $260^{\circ}C$

ピン配置



発注情報

製品番号	パッド／ボール仕上げ	製品マーキング*		パッケージ・ タイプ	MSL定格	温度範囲 (Note 2参照)
		デバイス	仕上げコード			
LTM4643EV#PBF	Au (RoHS)	LTM4643V	e4	LGA	3.	$-40^{\circ}C$ to $125^{\circ}C$
LTM4643IV#PBF	Au (RoHS)	LTM4643V	e4	LGA	3.	$-40^{\circ}C$ to $125^{\circ}C$
LTM4643MPV#PBF	Au (RoHS)	LTM4643V	e4	LGA	3.	$-55^{\circ}C$ to $125^{\circ}C$
LTM4643EY#PBF	SAC305 (RoHS)	LTM4643Y	e1	BGA	3.	$-40^{\circ}C \sim +125^{\circ}C$
LTM4643IY#PBF	SAC305 (RoHS)	LTM4643Y	e1	BGA	3.	$-40^{\circ}C \sim +125^{\circ}C$
LTM4643MPY#PBF	SAC305 (RoHS)	LTM4643Y	e1	BGA	3.	$-55^{\circ}C \sim +125^{\circ}C$
LTM4643IY	SnPb (63/37)	LTM4643Y	e0	BGA	3.	$-40^{\circ}C \sim +125^{\circ}C$
LTM4643MPY	SnPb (63/37)	LTM4643Y	e0	BGA	3.	$-55^{\circ}C \sim +125^{\circ}C$

• 更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* デバイスの温度グレードは出荷時のコンテナのラベルに表示されます。パッド／ボール仕上げのコードはIPC/JEDEC J-STD-609による。

- 推奨されるLGA/BGAのPCBアセンブリおよび製造方法
- LGA/BGAパッケージおよびトレイの図面

電氣的特性

●は規定の内部動作ジャンクション温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ の値 (Note 2)。

$V_{IN} = 12\text{V}$ 、標準的応用例に基づく。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
スイッチング・レギュレータ部:チャンネル当たり							
V _{IN} , SV _{IN}	Input DC Voltage	SV _{IN} = V _{IN}	●	4		20	V
V _{OUT} (RANGE)	Output Voltage Range		●	0.6		3.3	V
V _{OUT} (DC)	Output Voltage, Total Variation with Line and Load	C _{IN} = 22μF, C _{OUT} = 100μF Ceramic, R _{FB} = 40.2k, MODE = INTV _{CC} , V _{IN} = 4V to 20V, I _{OUT} = 0A to 3A (Note 4)	●	1.477	1.50	1.523	V
V _{RUN}	RUN Pin On Threshold	V _{RUN} Rising		1.1	1.2	1.3	V
I _Q (SV _{IN})	Input Supply Bias Current	V _{IN} = 12V, V _{OUT} = 1.5V, MODE = INTV _{CC} V _{IN} = 12V, V _{OUT} = 1.5V, MODE = GND Shutdown, RUN = 0, V _{IN} = 12V			6 2 11		mA mA μA
I _S (V _{IN})	Input Supply Current	V _{IN} = 12V, V _{OUT} = 1.5V, I _{OUT} = 3A			0.45		A
I _{OUT} (DC)	Output Continuous Current Range	V _{IN} = 12V, V _{OUT} = 1.5V (Note 4)		0		3	A
ΔV _{OUT} (Line)/V _{OUT}	Line Regulation Accuracy	V _{OUT} = 1.5V, V _{IN} = 4V to 20V, I _{OUT} = 0A	●		0.01	0.05	%/V
ΔV _{OUT} (Load)/V _{OUT}	Load Regulation Accuracy	V _{OUT} = 1.5V, I _{OUT} = 0A to 3A	●		0.5	1.0	%
V _{OUT} (AC)	Output Ripple Voltage	I _{OUT} = 0A, C _{OUT} = 100μF Ceramic, V _{IN} = 12V, V _{OUT} = 1.5V			5		mV
ΔV _{OUT} (START)	Turn-On Overshoot	I _{OUT} = 0A, C _{OUT} = 100μF Ceramic, V _{IN} = 12V, V _{OUT} = 1.5V			30		mV
t _{START}	Turn-On Time	C _{OUT} = 100μF Ceramic, No Load, TRACK/SS = 0.01μF, V _{IN} = 12V, V _{OUT} = 1.5V			2.5		ms
ΔV _{OUTLS}	Peak Deviation for Dynamic Load	Load: 0% to 50% to 0% of Full Load, C _{OUT} = 47μF Ceramic, V _{IN} = 12V, V _{OUT} = 1.5V			160		mV
t _{SETTLE}	Settling Time for Dynamic Load Step	Load: 0% to 50% to 0% of Full Load, C _{OUT} = 47μF Ceramic, V _{IN} = 12V, V _{OUT} = 1.5V			40		μs
I _{OUTPK}	Output Current Limit	(V _{IN} = 12V, V _{OUT} = 1.5V)		3.5	5		A
V _{FB}	Voltage at FB Pin	I _{OUT} = 0A, V _{OUT} = 1.5V, −40°C to 125°C	●	0.593	0.60	0.607	V
I _{FB}	Current at FB Pin	(Note 3)				±30	nA
R _{FBHI}	Resistor Between V _{OUT} and FB Pins			60.05	60.40	60.75	kΩ
I _{TRACK/SS}	Track Pin Soft-Start Pull-Up Current	TRACK/SS = 0V			2.5	4	μA
V _{IN} (UVLO)	V _{IN} Undervoltage Lockout	V _{IN} Falling V _{IN} Hysteresis		2.4	2.6 350	2.8	V mV
t _{ON} (MIN)	Minimum On-Time	(Note 3)			40		ns
t _{OFF} (MIN)	Minimum Off-Time	(Note 3)			70		ns
V _{PGOOD}	PGOOD Trip Level	V _{FB} With Respect to Set Output V _{FB} Ramping Negative V _{FB} Ramping Positive		−13 7	−10 10	−7 13	% %
I _{PGOOD}	PGOOD Leakage					2	μA
V _{PGL}	PGOOD Voltage Low	I _{PGOOD} = 1mA			0.02	0.1	V
V _{INTVCC}	Internal V _{CC} Voltage	SV _{IN} = 4V to 20V		3.1	3.3	3.4	V
V _{INTVCC} Load Reg	INTV _{CC} Load Regulation	I _{CC} = 0mA to 20mA			0.5		%
f _{osc}	Oscillator Frequency				1.2		MHz
CLKIN	CLKIN Threshold				0.7		V

電気的特性

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTM4643は T_J が T_A にほぼ等しいパルス負荷条件でテストされる。LTM4643Eは、 0°C ~ 125°C の内部動作温度範囲で性能仕様に適合することが確認されている。 -40°C ~ 125°C の全内部動作温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTM4643Iは -40°C ~ 125°C の全内部動作温度範囲で仕様に適合することが確認されている。LTM4643MPは -55°C ~ 125°C の全内部動作温度範囲で仕様に適合することが確認されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因に関連した特定の動作条件によって決まることに注意。

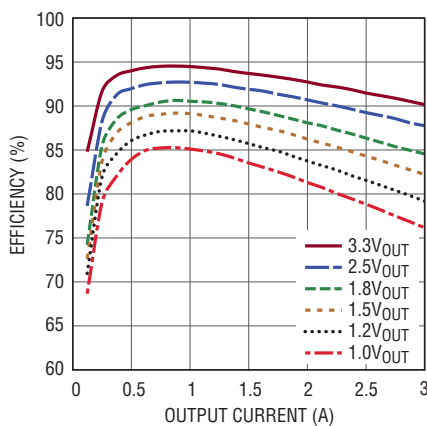
Note 3: ウェーハ・レベルで全数テストされる。

Note 4: 異なる V_{IN} 、 V_{OUT} 、および T_A については出力電流のデレーティング曲線を参照。

Note 5: このデバイスには、短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなときジャンクション温度は 125°C を超える。規定された最大動作ジャンクション温度を超えた状態で動作が継続すると、デバイスの信頼性を損なう恐れがある。

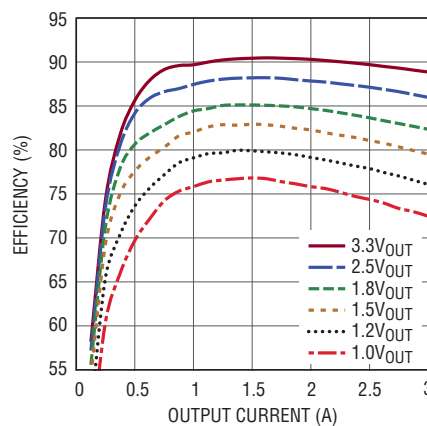
代表的な性能特性 (チャンネル当たり)

5V入力での効率と負荷電流
(1チャンネルが動作)



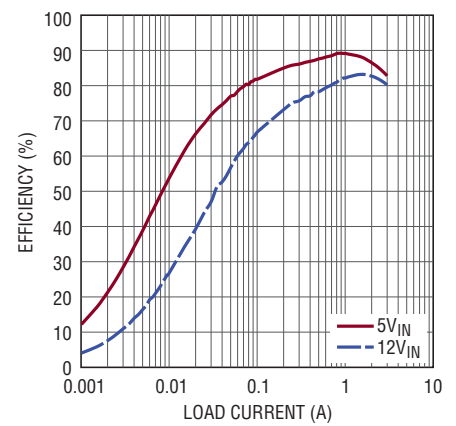
4643 G01

12V入力での効率と負荷電流
(1チャンネルが動作)



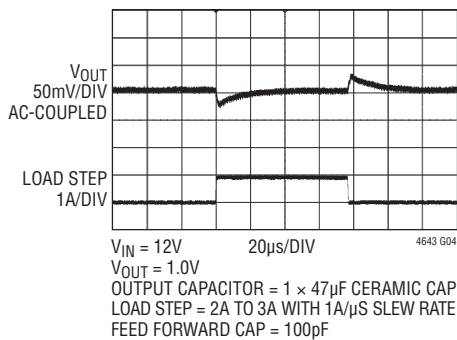
4643 G02

1.5V出力でのDCMモードの効率



4643 G03

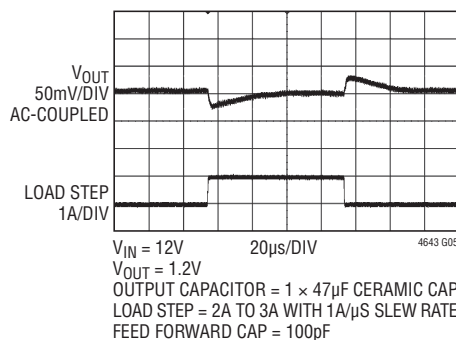
1.0V出力の過渡応答



4643 G04

$V_{IN} = 12\text{V}$
 $V_{OUT} = 1.0\text{V}$
OUTPUT CAPACITOR = $1 \times 47\mu\text{F}$ CERAMIC CAP
LOAD STEP = 2A TO 3A WITH 1A/ μs SLEW RATE
FEED FORWARD CAP = 100pF

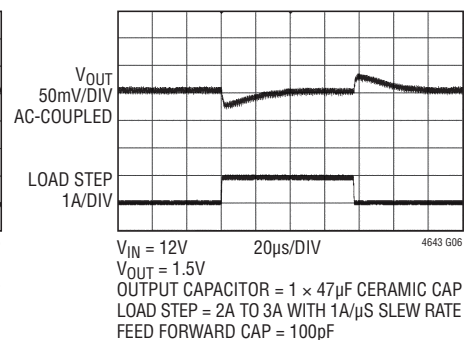
1.2V出力の過渡応答



4643 G05

$V_{IN} = 12\text{V}$
 $V_{OUT} = 1.2\text{V}$
OUTPUT CAPACITOR = $1 \times 47\mu\text{F}$ CERAMIC CAP
LOAD STEP = 2A TO 3A WITH 1A/ μs SLEW RATE
FEED FORWARD CAP = 100pF

1.5V出力の過渡応答

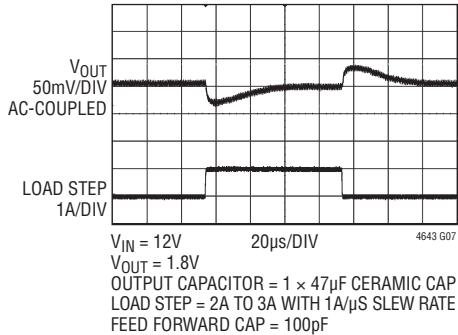


4643 G06

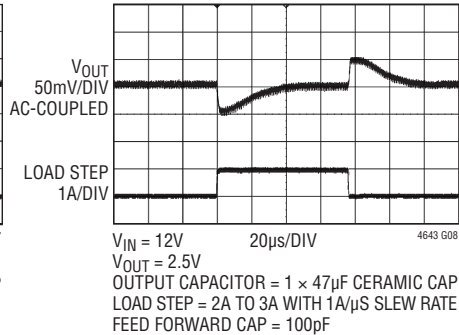
$V_{IN} = 12\text{V}$
 $V_{OUT} = 1.5\text{V}$
OUTPUT CAPACITOR = $1 \times 47\mu\text{F}$ CERAMIC CAP
LOAD STEP = 2A TO 3A WITH 1A/ μs SLEW RATE
FEED FORWARD CAP = 100pF

代表的な性能特性

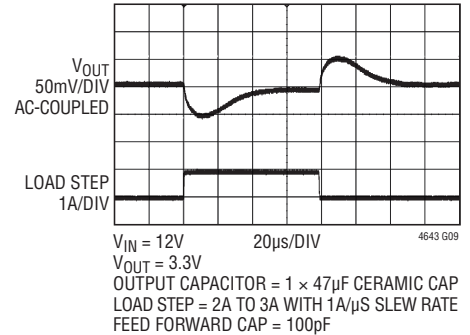
1.8V 出力の過渡応答



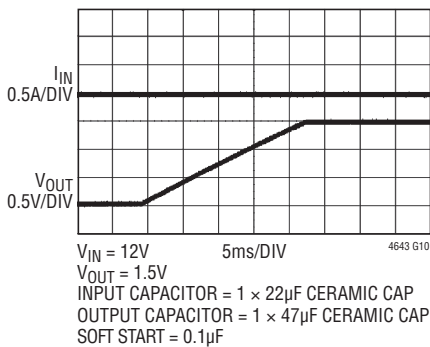
2.5V 出力の過渡応答



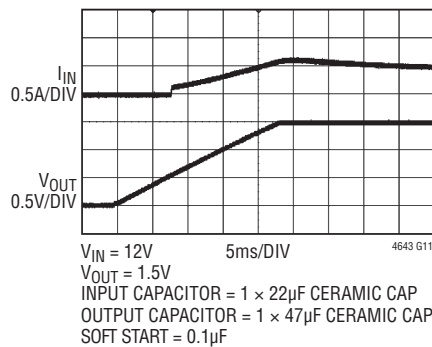
3.3V 出力の過渡応答



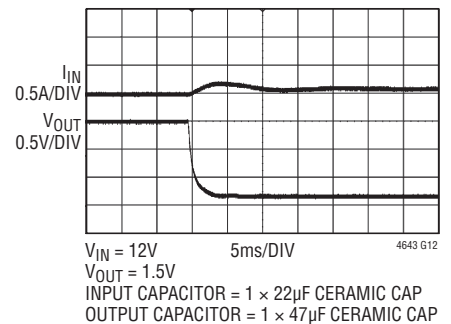
無負荷での起動



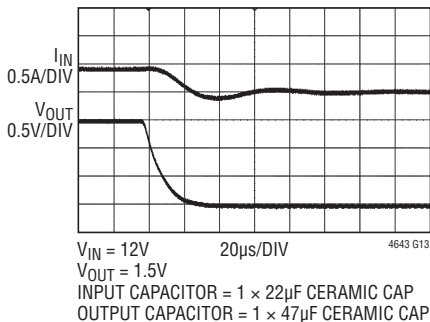
3A 負荷での起動



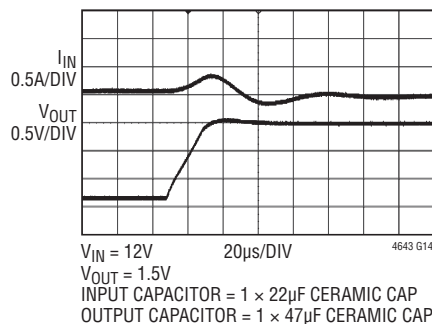
無負荷電流での短絡



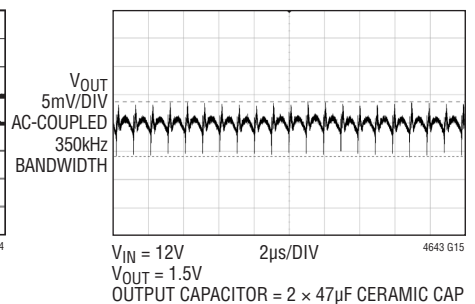
負荷電流 3A での短絡



負荷電流 3A での短絡



出力リップル



ピン機能



パッケージの行と列のラベルはμModule製品間で異なります。各パッケージのレイアウトをよく確認してください。

V_{OUT1} (A1, A2, A3)、V_{OUT2} (C1, D1, D2)、V_{OUT3} (F1, G1, G2)、V_{OUT4} (J1, K1, K2) : 各スイッチング・モード・レギュレータ・チャンネルの電源出力ピン。これらのピンとGNDピンの間に出力負荷を接続します。出力デカップリング・コンデンサはこれらのピンとGNDピンの間に直接配置することを推奨します。出力の並列接続については、アプリケーション情報のセクションを参照してください。

GND (A4~A5, B1~B2, C5, D3~D5, E1~E2, F5, G3~G5, H1~H2, J5, K3~K4, L1~L2) : 入力帰路と出力帰路の両方の電源グラウンド・ピン。PCBの銅箔面積を広くして、全てのGNDを互いに接続します。

V_{IN1} (B3, B4)、V_{IN2} (E3, E4)、V_{IN3} (H3, H4)、V_{IN4} (L3, L4) : 電源入力ピン。スイッチング・モード・レギュレータの各チャンネルの内部上側MOSFETのドレインに接続されています。これらのピンとGNDピンの間に入力電圧を印加します。入力デカップリング・コンデンサは、V_{IN}ピンとGNDピンのそれぞれの間に直接配置することを推奨します。

PGOOD1、PGOOD2、PGOOD3、PGOOD4 (C3, C2, F2, J2) : スwitchング・モード・レギュレータの各チャンネルのオープン・ドレイン・ロジック付き出力パワーグッド・ピン。FBピンの電圧が内部0.6Vリファレンスの±10%以内に入らない場合、PGOODはグラウンド電位になります。

CLKOUT (J3) : モジュールのPolyPhase®動作の出力クロック信号。CLKOUTの位相はCLKINを基準にして180°に設定されます。CLKOUTでのピークtoピークの振幅範囲はINTV_{CC}からGNDまでです。詳細については、アプリケーション情報のセクションを参照してください。このピンは出力専用なので、駆動しないでください。CLKOUTがアクティブなのは、RUN4をイネーブリングした場合に限ります。

INTV_{CC1}、INTV_{CC2}、INTV_{CC3}、INTV_{CC4} (C4, F4, J4, K5) : 各スイッチング・モード・レギュレータ・チャンネルの内部3.3Vレギュレータ出力。内部パワー・ドライバおよび制御回路はこの電圧から電力を供給されます。各ピンは低ESRの1μFセラミック・コンデンサにより、内部で既にGNDにデカップリングされています。

SV_{IN1}、SV_{IN2}、SV_{IN3}、SV_{IN4} (B5, E5, H5, L5) : 信号用V_{IN}ピン。各スイッチング・モード・レギュレータ・チャンネルの制御回路を対象とした内部3.3Vレギュレータへのフィルタ処理済み入力電圧。ほとんどのアプリケーションでは、このピンをV_{IN}ピンにそれぞれ接続します。SV_{IN}には、4V以上で、かつV_{OUT}より電圧を高くする必要がある外部電源に接続します。

TRACK/SS1、TRACK/SS2、TRACK/SS3、TRACK/SS4 (A6, D6, G6, K6) : スwitchング・モード・レギュレータの各チャンネルの出力トラッキング/ソフトスタート・ピン。このピンを使うと、出力電圧の立上がり時間を制御できます。このピンの電圧が0.6Vより低くなると、エラーアンプへの内部リファレンス入力バイパスされ、代わりにFBピンの電圧がTRACK/SSピンの電圧に一致するようサーボ制御されます。0.6Vより高くなるとトラッキング機能が停止し、内部リファレンスによるエラーアンプの制御が再開されます。このピンにはINTV_{CC}から2.5μAのプルアップ電流が流れるので、このピンにコンデンサを接続すると、ソフトスタート機能を実現できます。

MODE1、MODE2、MODE3、MODE4 (B6, E6, H6, L6) : 各スイッチング・モード・レギュレータ・チャンネルの動作モード選択ピン。全ての出力負荷条件で連続同期動作を強制するには、このピンをINTV_{CC}に接続します。このピンをSGNDに接続すると、軽負荷時に不連続電流モード動作がイネーブリングされます。このピンはフロート状態のままにしないでください。

RUN1、RUN2、RUN3、RUN4 (C6, F6, J6, K7) : スwitchング・モード・レギュレータの各チャンネルの動作制御入力。特定のRUNピンを1.2Vより高い電圧に接続することにより、レギュレータの動作をイネーブリングします。このピンの電圧を1.1Vより低くすると、レギュレータの各チャンネルがシャットダウンします。このピンはフロート状態のままにしないでください。

FB1、FB2、FB3、FB4 (A7, D7, G7, J7) : スwitchング・モード・レギュレータの各チャンネルのエラーアンプの負入力。このピンは内部で60.4kΩの高精度抵抗を介して各チャンネルのV_{OUT}に接続されています。FBピンとGNDピンの間に抵抗を追加して、様々な出力電圧をプログラムできます。PolyPhase動作では、FBピンを相互接続することによって並列動作が可能になります。詳細については、アプリケーション情報のセクションを参照してください。

ピン機能

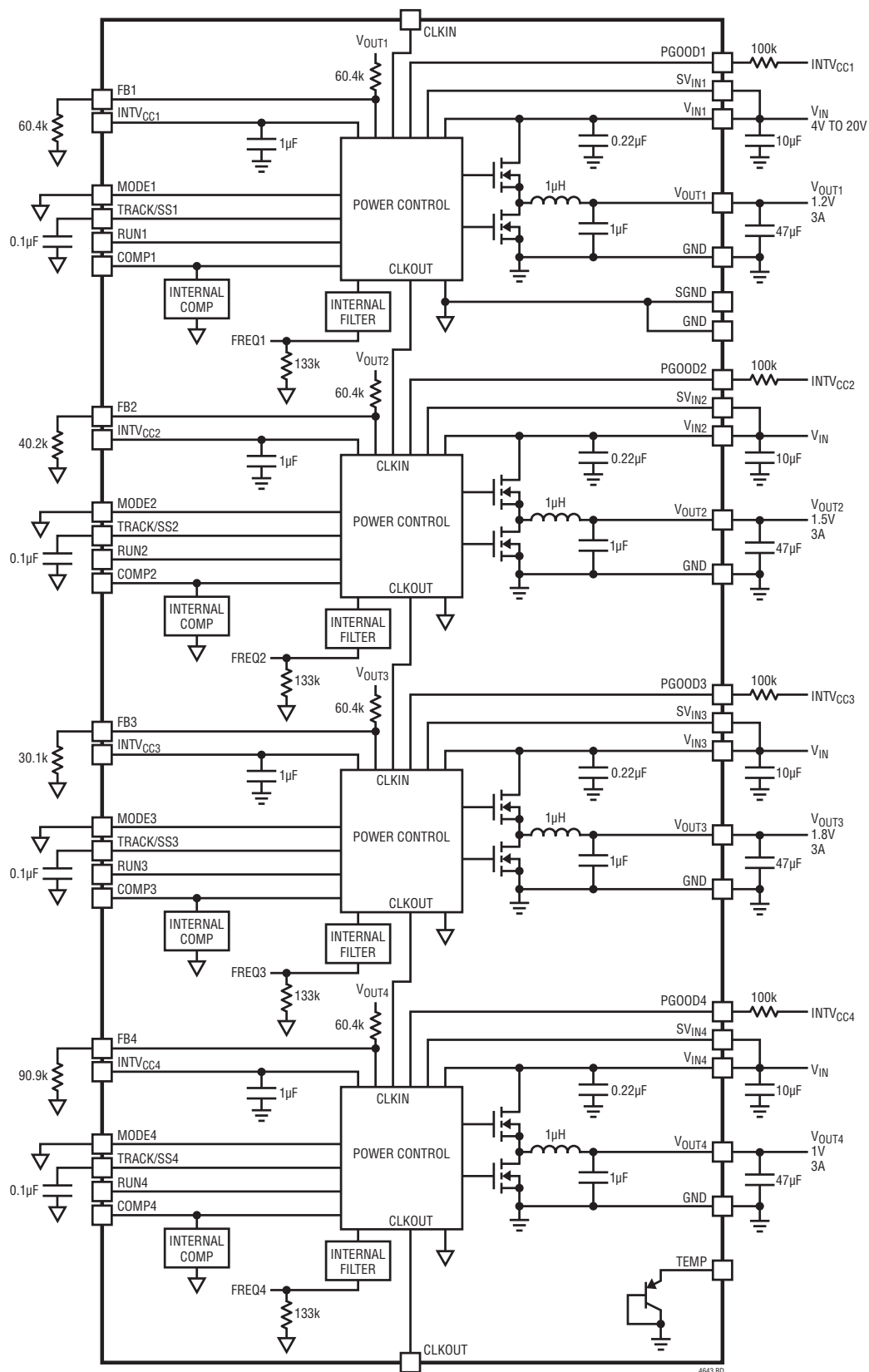
COMP1、COMP2、COMP3、COMP4 (B7、E7、H7、L7) : スイッチング・モード・レギュレータの各チャンネルの電流制御閾値およびエラーアンプ補償ポイント。内部電流コンパレータの閾値は、この電圧に比例します。並列動作を行うにはCOMPピンを相互に接続します。このデバイスは内部で補償されています。

CLKIN (C7) : モジュールの位相検出器の外部同期入力。このピンは $20\text{k}\Omega$ により、内部でSGNDに終端されています。フェーズ・ロック・ループ(PLL)により、チャンネル1のターンオン信号は、CLKIN信号の立上がりエッジと同期します。また、チャンネル2、チャンネル3、およびチャンネル4もCLKIN信号の立上がりエッジと同期しますが、所定の位相シフトを伴います。詳細については、アプリケーション情報のセクションを参照してください。

SGND (F7) : 信号グラウンド接続ピン。SGNDは内部でGNDに一点で接続されています。信号ピンに接続される帰還抵抗などの部品のグラウンドには、別のSGNDグラウンド銅箔領域を使用します。PGNDプレーンとSGNDプレーンの間に別の接続箇所を設け、モジュールの下側のPCBの裏側に配置することを推奨します。

TEMP (F3) : 温度によるVBEジャンクション電圧の変化をモニタする内蔵の温度検出ダイオード。アプリケーション情報のセクションを参照してください。

ブロック図



デカップリング条件 (チャンネル当たり)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
C _{IN}	External Input Capacitor Requirement (V _{IN} = 4V to 20V, V _{OUT} = 1.5V)	I _{OUT} = 3A	4.7	10		μF
C _{OUT}	External Output Capacitor Requirement (V _{IN} = 4V to 20V, V _{OUT} = 1.5V)	I _{OUT} = 3A	22	47		μF

動作

LTM4643はクワッド出力の独立型非絶縁スイッチ・モードDC/DC電源で、9mm × 15mm × 1.82mmの超薄型パッケージに収容されています。このデバイスは、独立した4つのレギュレータ・チャンネルを内蔵しており、それぞれが最大3Aの連続出力電流を供給できる上に、わずか数個の外付け入力コンデンサと出力コンデンサで済みます。各レギュレータは、4V～20Vの入力電圧範囲にわたり、1個の外付け抵抗によって0.6V～3.3Vの範囲で設定可能な高精度の安定化出力電圧を供給します。外部からバイアス電圧を供給すると、このモジュールは最小2.375Vの入力電圧で動作できます。標準的応用例の回路図を図29に示します。

LTM4643は、オン時間を一定の周波数で制御する4つの独立した谷電流モード・レギュレータ、パワーMOSFET、インダクタ、その他のディスクリート周辺部品を内蔵しています。代表的なスイッチング周波数は1.2MHzに設定されます。スイッチング・ノイズの影響を受けやすいアプリケーションでは、このμModuleレギュレータを850kHz～1.5MHzのクロックに外部同期可能です。アプリケーション情報のセクションを参照してください。

電流モード制御と内部帰還ループ補償により、LTM4643モジュールは、広範囲の出力コンデンサを使って(全てセラミック出力コンデンサを使用する場合でも)十分に余裕のある安定性と良好なトランジェント性能を達成します。

電流モード制御により、個々のレギュレータ・チャンネルのいずれかを並列接続して高精度の電流分担が可能な柔軟性を備えています。LTM4643は、それぞれ2つのレギュレータ・チャンネル間を交互に切り替わる内蔵クロックにより、2+2、3+1、または全4チャンネルの並列動作を簡単に構成でき

ます。これにより、マルチレールPOLアプリケーションに合わせた設計の柔軟性が更に向上します。その上、LTM4643は、複数のデバイスの周波数同期や多相動作に対応するCLKINピンおよびCLKOUTピンを備えているので、最大8相をカスケード接続して同時に動作させることができます。

また、電流モード制御により、サイクルごとに高速で電流をモニタリングします。過電流状態では、フォールドバック電流制限回路が動作するので、V_{FB}が低下すると、インダクタの谷電流は元の値の約40%まで減少します。内蔵の過電圧コンパレータと低電圧コンパレータは、出力帰還電圧がレギュレーション点の±10%の範囲から外れると、オープンドレインのPGOOD出力をローにします。OV状態とUV状態の間は連続導通モード(CCM)動作が強制されます。ただし、TRACK/SSピンの電圧が0.6Vまで上昇している起動時は除きます。

RUNピンの電圧を1.1Vより低い値まで下げると、コンローラは強制的にシャットダウン状態になり、上下両側のパワーMOSFETおよびほとんどの内部制御回路はオフします。軽負荷電流では、MODEピンの電圧をSGNDに設定することにより、不連続導通モード(DCM)動作をイネーブルして、連続導通モード(CCM)に比べて高い効率を達成できます。TRACK/SSピンは電源トラッキングとソフトスタートの設定に使用されます。アプリケーション情報のセクションを参照してください。

モジュールの内部には、モジュールの温度をモニタリングする温度検出ダイオードが組み込まれています。詳細については、アプリケーション情報のセクションを参照してください。

アプリケーション情報

LTM4643の標準的なアプリケーション回路を図29に示します。外部部品の選択は主に、入力電圧、出力電圧、および最大負荷電流で決まります。個々のアプリケーションに対する外付けコンデンサの具体的な条件については、表6を参照してください。

V_{IN}からV_{OUT}への降圧比

各レギュレータには最小オフ時間と最小オン時間の制限があるので、所定の入力電圧で実現可能なV_{IN}とV_{OUT}との最大降圧比には制約があります。最小オフ時間の制限によって最大デューティ・サイクルが決まり、その値は次のように計算できます。

$$D_{MAX} = 1 - t_{OFF(MIN)} \cdot f_{SW}$$

ここで、t_{OFF(MIN)}は最小オフ時間でLTM4643では標準で70nsであり、f_{SW}はスイッチング周波数です。反対に、最小オン時間の制限によってコンバータの最小デューティ・サイクルが決まり、その値は次のように計算できます。

$$D_{MIN} = t_{ON(MIN)} \cdot f_{SW}$$

ここで、t_{ON(MIN)}は最小オン時間であり、LTM4643では標準で40nsです。最小デューティ・サイクルを超える稀なケースでは、出力電圧はレギュレーション状態に留まりますが、スイッチング周波数は設定値より減少します。更にサーマル・ディレーティングが適用される可能性があることに注意してください。このデータシートの熱に関する検討事項と出力電流のディレーティングのセクションを参照してください。

出力電圧のプログラミング

PWMコントローラには0.6Vの内部リファレンス電圧があります。ブロック図に示すように、各レギュレータ・チャンネルのV_{OUT}ピンとFBピンは、60.4kの内部帰還抵抗によって接続されています。FBピンとGNDの間に抵抗R_{FB}を追加すると、出力電圧は次のように設定されます。

$$R_{FB} = \frac{60.4k}{\frac{V_{OUT}}{0.6} - 1}$$

表 1. 各種の出力電圧に対するV_{FB}抵抗の表

V _{OUT} (V)	0.6	1.0	1.2	1.5	1.8	2.5	3.3
R _{FB} (k)	Open	90.9	60.4	40.2	30.1	19.1	13.3

チャンネルを並列動作させる場合は、次式を使ってR_{FB}を求めることができます。並列接続する出力ごとに、次式によって求められるGNDへの1個の抵抗を使用して、V_{OUT}ピンとFBピンおよびCOMPピンを互いに接続します。

$$R_{FB} = \frac{\left(\frac{60.4k}{N} \right)}{\left(\frac{V_{OUT}}{0.6} - 1 \right)}$$

入力デカップリング・コンデンサ

LTM4643モジュールは低ACインピーダンスのDC電源に接続する必要があります。各レギュレータ・チャンネルでは、RMSリップル電流のデカップリングのため、10μFの入力セラミック・コンデンサを推奨します。バルク入力コンデンサが必要なのは、長い誘導性のリード線やパターン、または電源の容量不足によって入力信号源インピーダンスが損なわれる場合だけです。バルク・コンデンサは、アルミ電解コンデンサでもポリマー・コンデンサでもかまいません。

インダクタのリップル電流を考慮しない場合、入力コンデンサのRMS電流は次のように概算できます。

$$I_{CIN(RMS)} = \frac{I_{OUT(MAX)}}{\eta\%} \cdot \sqrt{D \cdot (1-D)}$$

ここで、η%は電源モジュールの推定効率です。

出力デカップリング・コンデンサ

高い周波数と広い帯域幅に合わせて最適化された設計により、低ESRの出力セラミック・コンデンサを1つ取り付けるだけで、レギュレータの各チャンネルは低い出力リップル電圧と非常に良好な過渡応答を実現できます。出力リップルや動的トランジェント・スパイクを更に低減するために、システム設計者による出力フィルタの追加が必要になる場合があります。様々な出力コンデンサ構成での過渡応答性能を示す参考情報の一覧を表6に示します。マルチフェーズ動作では、位相数に応じて実効出力リップルが低減されます。このノイズ低減と出力リップル電流の相殺についてはアプリケーション・ノート77で解説していますが、出力容量は安定性と過渡応答との関係で大きく変わります。LTpowerCAD®設計ツールをオンラインでダウンロードして、出力リップル、安定性、過渡応答を解析し、実装される位相数がN倍に増えるたびに出力リップルがどれだけ低減されるかを計算できます。

アプリケーション情報

不連続導通モード (DCM)

電流が中程度のときに低出力リップルと高効率求められるアプリケーションでは、MODEピンをSGNDに接続することにより、不連続導通モード (DCM) を使用します。軽負荷では、内部の電流コンパレータが数サイクルにわたって作動したままになり、上側 MOSFET が数サイクルにわたって強制的にオフになるために、サイクルをスキップすることがあります。インダクタ電流は、このモードでは反転しません。

強制連続導通モード (CCM)

低電流での効率より周波数固定の動作が重要で、更に出力リップルを最小限に抑えることが望ましいアプリケーションでは、強制連続導通モード動作を使用します。強制連続動作をイネーブルするには、MODEピンをINTV_{CC}に接続します。このモードでは、インダクタ電流が低出力負荷の間反転可能で、COMPの電圧が電流コンパレータの閾値を常に制御し、上側の MOSFET は発振器のパルスごとに必ずオンします。起動時には、LTM4643の出力電圧が安定化されるまで、強制連続モードがディスエーブルされ、インダクタ電流の反転が防止されます。

動作周波数

LTM4643の動作周波数は、小型パッケージ・サイズと最小出力リップル電圧を達成し、なおかつ高い効率を維持するように最適化されています。デフォルトの動作周波数は内部で1.2MHzに設定されています。ほとんどのアプリケーションでは、追加の周波数調整は必要ありません。

1.2MHz以外の動作周波数がアプリケーションによって要求される場合は、μModuleレギュレータを850kHz～1.5MHzの外部クロックに同期できます。

LTM4643の最大ピークtoピーク・インダクタ・リップル電流を2A未満に抑えるには、V_{IN}、V_{OUT}の所定の動作条件に対して最小のスイッチング周波数が必要であることを注意してください。ピークtoピーク・インダクタ・リップル電流は、次のように計算できます。

$$\Delta I_{PK-PK} = \frac{V_{OUT}}{f_s (MHz)} \cdot \frac{V_{IN} - V_{OUT}}{V_{IN}}$$

無負荷時の出力電圧レギュレーションを維持するために、谷電流モード制御の特性により、最大2Aのピークtoピーク・インダクタ・リップル電流が強制されます。

周波数同期とクロック入力

この電源モジュールには電圧制御発振器と位相検出器で構成されるフェーズロック・ループが内蔵されています。これにより、内部の上側 MOSFET の全てのターンオンを同じ外部クロックの立上がりエッジにロックできます。外部クロックの周波数範囲は、1.2MHzの設定周波数を中心にして±30%以内にする必要があります。フェーズロック・ループをオンするには、パルス検出回路を使用してCLKINピンのクロックを検出します。クロックのパルス幅は100ns以上にする必要があります。クロックのハイ・レベルは2Vより高くする必要があります。クロックのロー・レベルは0.3Vより低くする必要があります。レギュレータの起動時、フェーズロック・ループ機能はディスエーブルされます。

マルチチャンネル並列動作

3Aを超える出力電流を必要とする負荷の場合は、LTM4643の複数のレギュレータ・チャンネルを簡単に並列接続して、入出力の電圧リップルを増やさずに出力電流を増やすことができます。LTM4643には、4つのレギュレータ・チャンネルのうち各2チャンネルの間に組み込みの位相シフトがプリセットされており、2+2、3+1、または4チャンネルの並列動作を使用するのに適しています。表2に、レギュレータ・チャンネル間の位相差を示します。

表2. レギュレータ・チャンネル間の位相差

チャンネル	CH1	CH2	CH3	CH4
Phase Difference	180°	90°	180°	

図1に、クロックの位相制御を目的とした2+2チャンネルと4チャンネルの並列接続の概念図を示します。

マルチフェーズ電源では、入力と出力のどちらのコンデンサのリップル電流の量も大幅に減少します。RMS入力リップル電流は使用する位相数が増えると低減され、実効リップル周波数は位相数倍されます(入力電圧が、使用される位相数×出力電圧より大きいと仮定)。また、全ての出力を互いに接続して大電流のシングル出力設計を実現する場合は、使用する位相数によって出力リップルの振幅を低減できます。

アプリケーション情報

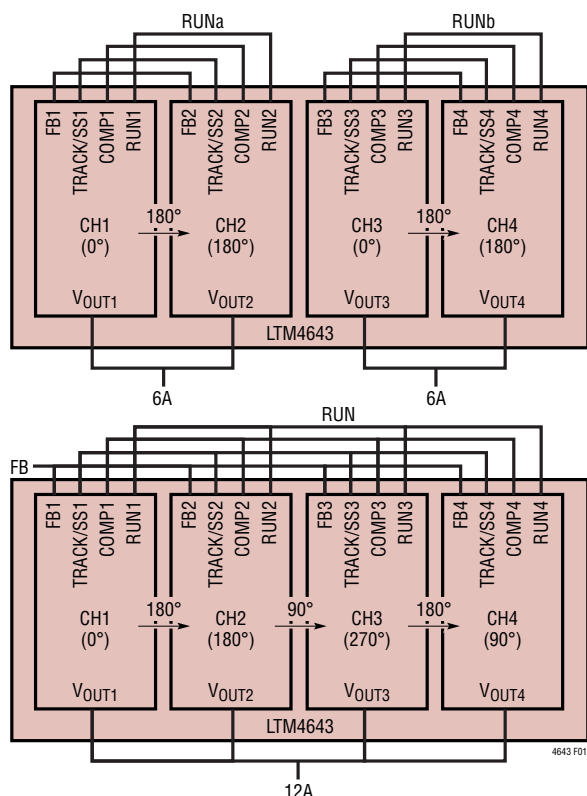


図1. 2+2チャンネルと4チャンネルの並列接続概念図

LTM4643は本来、電流モードで制御されるデバイスなので、並列モジュールは非常に優れた電流分担特性を示します。このため、設計の発熱バランスがよくなります。並列接続する各チャンネルのRUN、TRACK/SS、FB、およびCOMPピンを互いに接続してください。図31および図32に、並列動作とピン接続の例を示します。

入力RMSリップル電流の相殺

マルチフェーズ動作はアプリケーション・ノート77で詳細に説明されています。入力RMSリップル電流の相殺を数学的に導出し、RMSリップル電流の減少を、インタリーブされた位相の数の関数として表したグラフを掲載しています。図2にこのグラフを示します。

ソフトスタートおよび出力電圧トラッキング

TRACK/SSピンによって、各レギュレータ・チャンネルをソフトスタートさせることも、別の電源をトラッキングさせることもできます。TRACK/SSピンに接続されたコンデンサにより、出力電圧の上昇率が設定されます。内部の2.5μA電流源が外付けのソフトスタート・コンデンサを充電して、その電圧がINTV_{CC}ピンの電圧に近づきます。TRACK/SSピンの電圧が

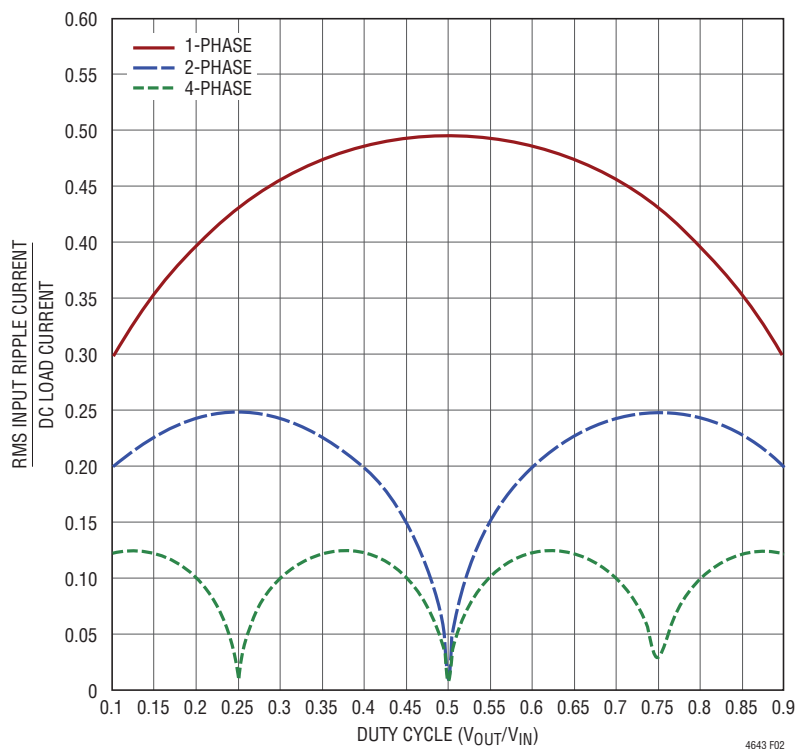


図2. 単相または多相アプリケーションでの正規化されたRMSリップル電流

アプリケーション情報

0.6Vより低くなると、出力電圧の制御は0.6Vの内部リファレンス電圧に引き継がれます。ソフトスタートの合計時間は次のように計算できます。

$$t_{SS} = 0.6 \cdot \frac{C_{SS}}{2.5\mu A}$$

ここで、 C_{SS} はTRACK/SSピンに接続されている容量です。電流フォールドバックと強制連続モードはソフトスタートの間デイスエーブルされます。

出力電圧のトラッキングは、各レギュレータ・チャンネルのTRACK/SSピンを使用して外部から設定することもできます。出力を別のレギュレータに追従させて、その電圧を増減させることができます。スレーブ・レギュレータの出力(V_{OUT2} 、 V_{OUT3} 、および V_{OUT4})スレー・レートがマスタの出力(V_{OUT1})スレー・レートに比例する比例トラッキングの波形および回路図の例を図3および図4に示します。

スレーブ・レギュレータのTRACK/SSピンは抵抗分圧器 $R_{TR(TOP)}/R_{TR(BOT)}$ を介してマスタの出力に接続されており、その電圧は、TRACK/SSピンの電圧が0.6Vより低いとき、スレーブの出力電圧を安定化するために使用されるの

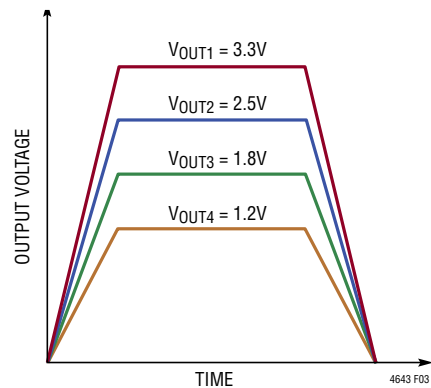


図3. 出力比例トラッキングの波形

で、スレーブの出力電圧とマスタの出力電圧は起動時に次の式を満たす必要があります。

$$V_{OUT(SL)} \cdot \frac{R_{FB(SL)}}{R_{FB(SL)} + 60.4k} = V_{OUT(MA)} \cdot \frac{R_{TR(BOT)}}{R_{TR(TOP)} + R_{TR(BOT)}}$$

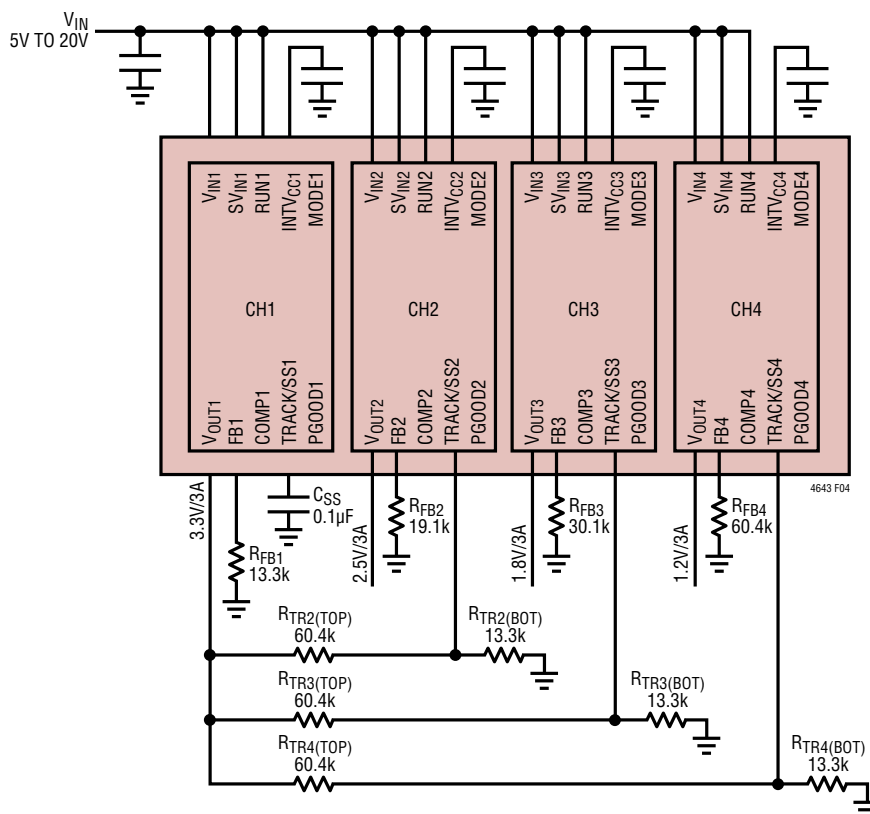


図4. 出力比例トラッキングの回路図

アプリケーション情報

図4に示すように、 $R_{FB(SL)}$ は帰還抵抗であり、 $R_{TR(TOP)}/R_{TR(BOT)}$ はスレーブ・レギュレータのTRACK/SSピンに接続されている抵抗分圧器です。

前述の式に従うと、ボルト／時間を単位とするマスタの出力スルー・レート(MR)とスレーブの出力スルー・レート(SR)は次式により求められます。

$$\frac{MR}{SR} = \frac{\frac{R_{FB(SL)}}{R_{FB(SL)} + 60.4k}}{\frac{R_{TR(BOT)}}{R_{TR(TOP)} + R_{TR(BOT)}}}$$

例えば、図4に示す V_{OUT1} と V_{OUT4} のように、 $V_{OUT(MA)} = 3.3V$ 、 $MR = 3.3V/ms$ および $V_{OUT(SL)} = 1.2V$ 、 $SR = 1.2V/ms$ の場合を考えます。前述の式から、 $R_{TR4(TOP)} = 60.4k$ および $R_{TR4(BOT)} = 13.3k$ が適した組み合わせであると解くことができます。同じ式に従って、 V_{OUT2} と V_{OUT3} についても同じ $R_{TR(TOP)}/R_{TR(BOT)}$ 抵抗分圧器の値を得ることができます。

TRACKピンは、その特定のチャンネルでトラッキングを行うのに抵抗分圧器が使われていると、 $2.5\mu A$ の電流源をオンします。このため、TRACKピン入力にオフセットが生じます。上式で計算した抵抗値と比が同じで、値がより小さな抵抗を使用してもかまいません。例えば、 $60.4k$ が使われている場合、 $6.04k$ を使ってTRACKピンのオフセットを無視できる値に下げることができます。

図5に示す波形のように、同時出力トラッキングは、マスタの出力スルー・レート(MR)がスレーブの出力スルー・レート(SR)と同じである特殊な比例出力トラッキングとしてとらえることができます。

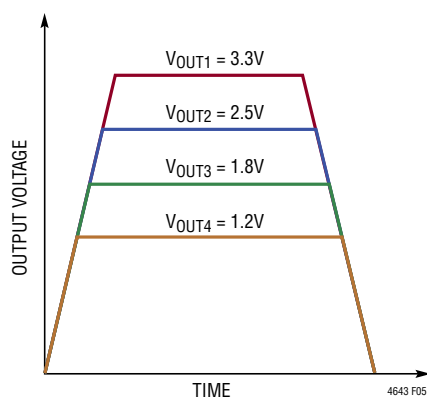


図5. 出力同時トラッキングの波形

式から容易に分かるように、同時トラッキングでは、スレーブ・レギュレータのTRACK/SSピンの抵抗分圧器は、出力電圧の分圧器と常に同じです。

$$\frac{R_{FB(SL)}}{R_{FB(SL)} + 60.4k} = \frac{R_{TR(BOT)}}{R_{TR(TOP)} + R_{TR(BOT)}}$$

例えば、 $R_{TR4(TOP)} = 60.4k$ および $R_{TR4(BOT)} = 60.4k$ は、 $V_{OUT(MA)} = 3.3V$ および $V_{OUT(SL)} = 1.2V$ のアプリケーションの同時トラッキングに適した組み合わせです。

パワーグッド

PGOODピンはオープンドレインのピンで、有効な各出力電圧レギュレーションをモニタするのに使用できます。このピンはレギュレーション点の上下 $\pm 10\%$ の範囲をモニタします。モニタ用の抵抗を特定の電源電圧までプルアップできます。トランジェント時または V_{OUT} の動的変化時にPGOODの不要なグリッチが発生しないように、LTM4643のPGOODの立下がりエッジにはスイッチング・サイクル約52回分のブランキング遅延が含まれています。

安定性補償

LTM4643モジュールの各レギュレータ・チャンネルの内部補償ループは、低ESRのセラミック出力コンデンサのみのアプリケーション向けに設計され、最適化されています。ほとんどのアプリケーションの条件に対して表6が与えられています。オプションの $100pF$ 位相ブースト・コンデンサは、全てのセラミック出力コンデンサ・アプリケーションで、位相余裕を増強するのに役立ちます。制御ループの最適化には、LTpowerCAD設計ツールをダウンロードして利用できます。

RUNイネーブル

各レギュレータ・チャンネルのRUNピンの電圧をグラウンド電位まで下げると、レギュレータは強制的にシャットダウン状態になり、上下両側のパワーMOSFETおよびほとんどの内部制御回路はオフします。RUNピンの電圧を $0.7V$ より高くすると、内部リファレンスだけがオンして、パワーMOSFETはオフに保たれます。RUNピンの電圧を更に $1.2V$ より高くすると、レギュレータのチャンネル全体がオンします。

アプリケーション情報

プリバイアスされた出力での起動

状況によっては、出力コンデンサをある程度充電した状態で電源を起動することが必要です。LTM4643は、出力コンデンサを放電せずに、プリバイアスした状態で安全に起動できます。

LTM4643は、TRACK/SSピンの電圧が0.6Vのリファレンス電圧に達するまで不連続モード(DCM)の動作を強制することにより、これを実現します。これにより、プリバイアスされた出力での起動中にBGがオンして出力を放電することを防ぎます。

LTM4643をINTV_{CC} (3.3V)より高い出力電圧でプリバイアスしないようにしてください。

過熱保護

内蔵されている過熱保護機能は、モジュールのジャンクション温度をモニタします。ジャンクション温度が約160°Cに達すると、温度が約15°C下がるまで両方のパワースイッチがオフします。

低入力電圧アプリケーション

LTM4643モジュールは、レギュレータの各チャンネルに別々のSV_{IN}ピンを備えているため、最小で2.375Vの入力電圧での動作に対応できます。SV_{IN}ピンはレギュレータ制御回路の信号入力であるのに対して、V_{IN}ピンは上側MOSFETのドレインに直接接続される電源入力です。入力電圧範囲が4V~20Vであるほとんどのアプリケーションでは、SV_{IN}ピンを各レギュレータ・チャンネルのV_{IN}ピンに直接接続します。SV_{IN}とV_{IN}のグラウンドとの間に接続した抵抗(1Ω~10Ω)で構成されるオプションのフィルタを配置すれば、ノイズ耐性を更に高めることができます。優れたPCBレイアウト手法に従っている場合には、このフィルタはほとんどの場合、必要ありません(図28参照)。低入力電圧(2.375V~4V)アプリケーションでは、あるいは内部のバイアスLDOによって消費電力を低減する場合は、SV_{IN}を4Vより高い外部電圧に接続し、0.1μFのバイパス・コンデンサを近くに接続してください。図30に、低入力電圧アプリケーションの例を示します。SV_{IN}の電圧をV_{OUT}の電圧より低くできないことに注意してください。

温度のモニタリング

ダイオード接続されたPNPトランジスタの電圧と温度変化の関係をモニタリングすることにより、このトランジスタをTEMPモニタ機能を果たすために使用します。このダイオード電圧の温度依存性は、次式で理解できます。

$$V_D = nV_T \ln \left(\frac{I_D}{I_S} \right)$$

ここで、V_Tは熱電圧(kT/q)であり、LTM4643で使用されているダイオード接続されたPNPトランジスタの場合、n(理想係数)は1です。I_Sは、次に示す代表的な経験式により表されます。

$$I_S = I_0 \exp \left(\frac{-V_{G0}}{V_T} \right)$$

ここで、I₀はプロセスと形状に依存する電流(I₀は室温では代表値でI_Sの約20000倍の大きさ)であり、V_{G0}は絶対零度つまり-273°Cまで外挿された1.2Vのバンドギャップ電圧です。

I_Sの式をV_Dの式に代入すると、次式が得られます。

$$V_D = V_{G0} - \left(\frac{kT}{q} \right) \ln \left(\frac{I_D}{I_0} \right), \quad V_T = \frac{kT}{q}$$

この式が示しているのは、ダイオードの電流が一定で温度が上昇するとダイオードの電圧が減少する(I₀が一定の場合は直線的に減少する)ことです。図6に、LTM4643の動作温度範囲でのV_Dと温度の関係を表すグラフを示します。

この式を温度Tで微分すると、次式が得られます。

$$\frac{dV_D}{dT} = - \frac{V_{G0} - V_D}{T}$$

このdV_D/dT項は温度係数で、約-2mV/Kまたは-2mV/°Cです。この式は1次導関数になるよう単純化されています。

Tについて解くと、T = -(V_{G0} - V_D)/(dV_D/dT)で温度が求められます。

アプリケーション情報

最初の例：図6の27°C (300K) ではダイオードの電圧が0.598Vなので、 $300K = -(1200mV - 598mV) / -2.0 mV/K$

2番目の例：図6の75°C (350K) ではダイオードの電圧が0.50Vなので、 $350K = -(1200mV - 500mV) / -2.0mV/K$

ケルビン目盛りを摂氏に変換するには、ケルビン温度から単純に273を引き算します。

順方向電圧の代表値はデータシートの電気的特性のセクションに記載されており、図6はこの順方向電圧のグラフです。この順方向電圧を27°Cで測定して、基準点を設定します。全温度範囲で順方向電圧を測定しながら前述の式を使用することにより、全体的な温度モニタが得られます。TEMPとV_{IN}の間に抵抗を接続して、電流を100μAに設定します。例については、図31を参照してください。

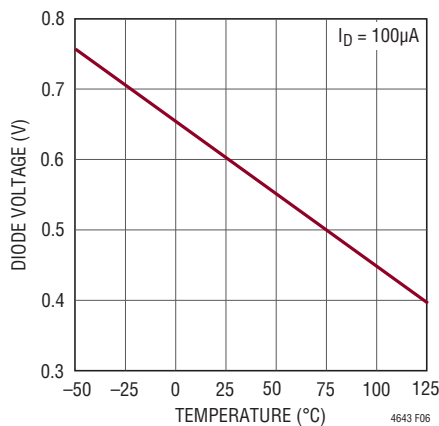


図6. ダイオード電圧V_Dと温度T(°C)

熱に関する検討事項と出力電流のディレーティング

このデータシートのピン配置のセクションに記載された熱抵抗は、JESD 51-12に定義されたパラメータと整合しています。これらのパラメータは、有限要素解析(FEA)ソフトウェアのモデリング・ツールでの使用を意図したものです。モデリング・ツールでは、JESD 51-9 (「Test Boards for Area Array Surface Mount Package Thermal Measurements」) によって定義されたハードウェア・テストボードにμModuleパッケージを実装して行われたハードウェア評価で得られた熱的モデリング、シミュレーション、相関の結果を使用します。これらの熱係数を示す意図は、JESD 51-12 (Guidelines for Reporting and Using Electronic Package Thermal Information)に記載されています。

多くの設計者は、様々な電気および環境的動作条件での実際のアプリケーションにおけるμModuleレギュレータの熱性能を予測するのに、実験室の装置やテスト手段(デモ用基板など)の使用を選択して、FEAの作業を補足することができます。FEAソフトウェアを使用しない場合、ピン配置のセクションに記載された熱抵抗は、それだけでは熱性能の目安を示すことになりません。むしろ、このデータシートに示されたディレーティング曲線を使った方が、アプリケーションへの適用方法に沿った見通しと参考情報が得られ、熱性能をユーザ独自のアプリケーションと対応付けるようにディレーティング曲線を適合させることができます。

ピン配置のセクションには、通常はJESD 51-12に明示的に定義されている4つの熱係数を示しています。これらの係数について以下に示します。

1. θ_{JA} (接合部から周囲までの熱抵抗)は、1立方フィートの密閉された筐体内で測定された、接合部から自然対流する周囲の空気までの熱抵抗です。この環境は、自然対流により空気が移動しますが、「自然空冷」と呼ばれることがあります。この値は、JESD 51-9で定義されているテストボードに実装したデバイスを使って決定されます。このテストボードは実際のアプリケーションまたは実現可能な動作条件を反映するものではありません。
2. $\theta_{JCbottom}$ (接合部から製品のケースの底面までの熱抵抗)は、パッケージの底面を通して流れ出す部品の全消費電力によって決まります。標準的なμModuleレギュレータでは、熱の大半がパッケージの底面から流出しますが、周囲の環境への熱の流出が必ず発生します。その結果、この熱抵抗値はパッケージの比較には役立ちますが、このテスト条件は一般にアプリケーションに合致しません。
3. θ_{JCTop} (接合部から製品のケースの上面までの熱抵抗)は、部品のほぼ全消費電力がパッケージの上面を通して流れ出す状態で決定されます。標準的なμModuleレギュレータの電氣的接続はパッケージの底面なので、接

アプリケーション情報

合部からデバイスの上面に熱の大半が流れるようにアプリケーションが動作することは稀です。 $\theta_{JCbottom}$ の場合のように、この値はパッケージの比較には役立ちますが、このテスト条件は一般にアプリケーションに合致しません。

4. θ_{JB} (接合部からプリント回路基板までの熱抵抗)は、熱の大部分が μ Moduleレギュレータの底面を通して基板に流れ出すときの接合部から基板までの熱抵抗であり、実際には、 $\theta_{JCbottom}$ と、デバイスの底面から半田接合部を通り、基板の一部までの熱抵抗の和です。基板温度は、パッケージから規定された距離をおいて測定されます。

前述の熱抵抗を図式化したものが図7です。青色の部分は μ Moduleレギュレータ内部の熱抵抗、緑色の部分は μ Moduleパッケージの外部に存在する熱抵抗です。

実際には、JESD 51-12またはピン配置のセクションで定義されている4種類の熱抵抗パラメータは、個別でもいくつかの組み合わせでも、 μ Moduleレギュレータの通常の動作条件を再現することも表現することもないので注意してください。例えば、通常の基板実装アプリケーションでは、デバイスの全電力損失(熱)の100%が μ Moduleパッケージの上面のみを通るか底面のみを通して熱的に伝達されることはありません。これは、 θ_{JCtop} および $\theta_{JCbottom}$ を標準規格で個々に定義しているのと同様です。実際には、電力損失はパッケージの両面から熱的に放散されます。ヒートシンクと空気流がない場合には、当然、熱流の大部分は基板に流れます。

LTM4643の内部では、電力損失を生じるパワー・デバイスや部品が複数存在するので、結果として、部品やダイの様々な接合部を基準にした熱抵抗は、パッケージの全電力損失に対して正確には線形になっていないことに注意してください。この複雑な問題をモデリングの簡潔性を犠牲にすることなく、(しかも実用的な現実性を無視せずに)解決するため、制御環境室でのラボ・テストと共にFEAソフトウェア・モデリングを使用するやり方を採用して、このデータシートに記載されている熱抵抗値を合理的に定義して相関をとります。(1)最初に、FEAソフトウェアを使用し、正しい材料係数に加えて正確な電力損失源の定義を使用することにより、LTM4643と指定のPCBの機械的形狀モデルを高精度で作成します。(2)このモデルにより、JESD 51-12に適合するソフトウェア定義のJEDEC環境のシミュレーションを行い、様々な界面での電力損失熱流と温度計測値を予測します。これにより、JEDEC定義の熱抵抗値を計算できます。(3)モデルとFEAソフトウェアを使用してヒートシンクと空気流がある場合のLTM4643の熱性能を評価します。(4)これらの熱抵抗値を計算して分析し、ソフトウェア・モデル内で様々な動作条件によるシミュレーションを行った上で、徹底した実験室評価を実施してシミュレーションで得た状態を再現します。具体的には、制御環境室内で、シミュレーションと同じ電力損失でデバイスを動作させながら、熱電対を使用して

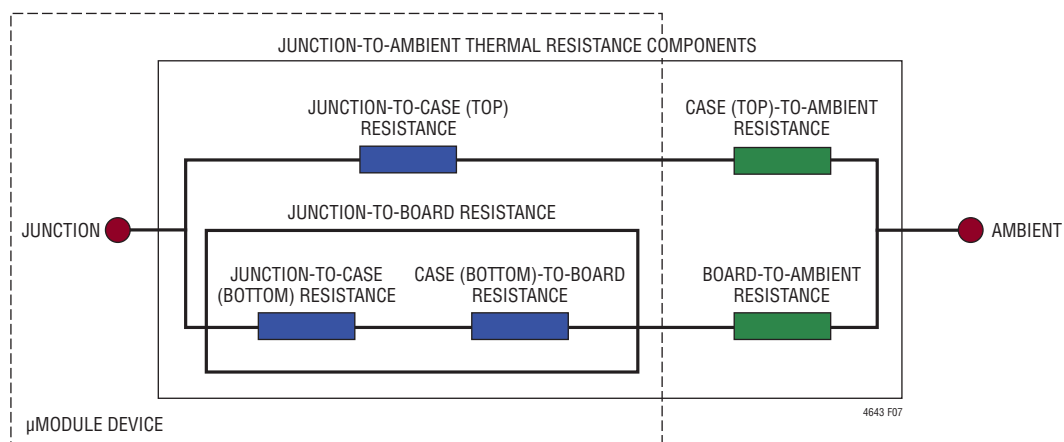


図7. JESD 51-12の熱係数の図解

アプリケーション情報

温度を測定します。このプロセスと必要な作業の結果、このデータシートに示す一連のデレレーティング曲線が得られました。

図8～13の1V～3.3Vの電力損失曲線を図14～図25の負荷電流デレレーティング曲線と組み合わせて使用することにより、LTM4643の概略の θ_{JA} 熱抵抗を様々な放熱条件と空気流条件で計算できます。電力損失曲線は室温で測定されますが、ジャンクション温度に応じた倍率で増加します。この近似倍率は120°Cでは1.3です。デレレーティング曲線は、12Aを始点とする出力電流と30°Cを始点とする周囲温度の関数としてプロットされます。これらが選ばれたのは、低めおよび高めの出力電圧範囲を含むようにして、熱抵抗の相関をとるためです。熱モデルは、恒温槽での数回の温度計測と熱モデリング解析から得られます。空気流ありと空気流なしの条件で周囲温度を上げながらジャンクション温度をモニタします。デレレーティング曲線には、周囲温度の変化に応じた電力損失の増加が加味されます。周囲温度の上昇に合わせて出力電流つまり電力が減少するので、ジャンクション温度は最大で120°Cに維持されます。出力電流が減少することにより、周囲温度が上昇するにつれて内部モジュールの損失は減少します。モニタされた120°Cのジャンクション温度から周囲動作温度を差し引いた値は、どれだけのモジュール温度の上昇を許容できるかを規定します。一例として、図19では、200LFMの空気流、ヒートシンクなし、約67°Cのとき、負荷電流は10Aにデレレーティングされ、12V入力から1.5V/10A出力を得る場合の電力損失は約4.5Wです。4.5Wの損失は、12V入力、1.5V/2.5A出力での各チャンネルの電力損失曲線から得られる0.87Wの室温での損失を4倍した値と、120°Cのジャンクション温度での倍率1.3を使用して算出します。120°Cのジャンクション温度から67°Cの周囲温度を引き、その差の53°Cを4.5Wで割ると、11.7°C/Wの熱抵抗 θ_{JA} が得られます。表3はこれと非常に近い12°C/Wの値を規定しています。表3～5は、空気流とヒートシンクの有無を条件として、様々な出力の等価熱抵抗を示します。様々な

条件で得られた表3～表6の熱抵抗に、周囲温度の関数として計算された電力損失を掛けて、周囲温度を超える温度上昇(したがって最大ジャンクション温度)を求めることができます。室温での電力損失を代表的な性能特性のセクションの効率曲線から求めて、前述のジャンクション温度の倍率で調整できます。プリント回路基板は1.6mm厚の4層構造で、外側2層には2オンス銅箔、内側2層には1オンス銅箔を使用しています。PCBの寸法は95mm×76mmです。

12Aは、全4チャンネルを並列接続し、それぞれ3Aを流すことを表しています。4つの並列チャンネルでは、それぞれの電流を同じ割合で低減して等価な θ_{JA} 回路評価法を編み出し、熱電対またはIRカメラを使用して熱抵抗値の妥当性を検証します。

最大動作周囲温度

図26および図27は、様々な放熱条件および空気流条件での最大許容電力損失と周囲温度の曲線を示しています。このデータは、ジャンクション温度の測定値が120°Cのときに各種の熱デレレーティング試験によって生成された熱抵抗から導出されました。この最大電力損失制限は、全電力損失を計算することで、様々な電圧および電流を持つ複数の出力レールを設計するときのガイドラインの役割を果たします。

例えば、 $V_{OUT1} = 2.5V/0.6A$ 、 $V_{OUT2} = 3.3V/3A$ 、 $V_{OUT3} = 1.8V/1A$ 、 $V_{OUT4} = 1.2V/3A$ 、ヒートシンクなし、400LFMの空気流条件で最大周囲温度を求めるには、図8～図13から読み取れる各チャンネルの全電力損失を単純に合計し(この例では3.0Wになる)、120°Cのジャンクション温度での係数1.3を掛けて、得られる全電力損失の数値3.9Wを図26と比較します。図26は、全電力損失が3.9Wの場合、この特定のアプリケーションでの最大周囲温度が約77°Cであることを示しています。また、図26から、全電力損失が3.4Wの場合、最大周囲温度は、空気流がない場合は約63°Cになり、200LFMの空気流がある場合は約73°Cになることが簡単に分かります。

アプリケーション情報

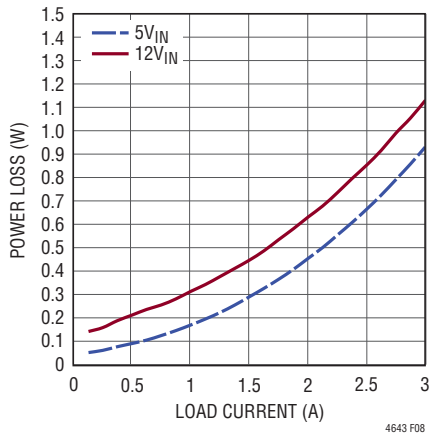


図8. 1V出力での電力損失
(各チャンネル、25°C)

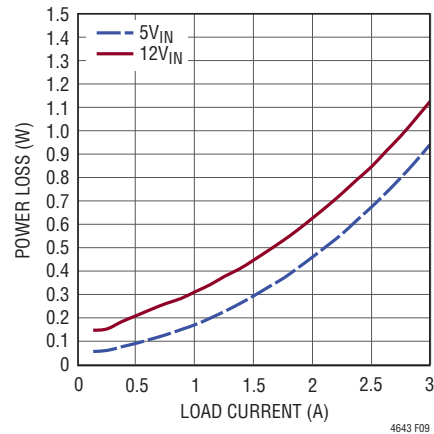


図9. 1.2V出力での電力損失
(各チャンネル、25°C)

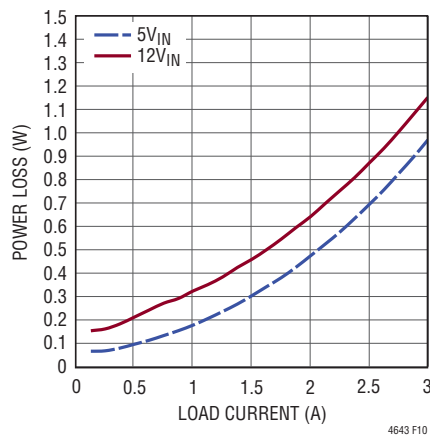


図10. 1.5V出力での電力損失
(各チャンネル、25°C)

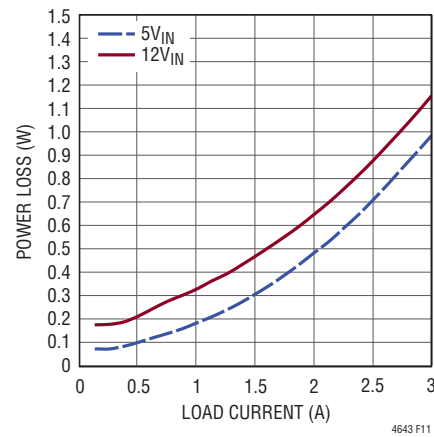


図11. 1.8V出力での電力損失
(各チャンネル、25°C)

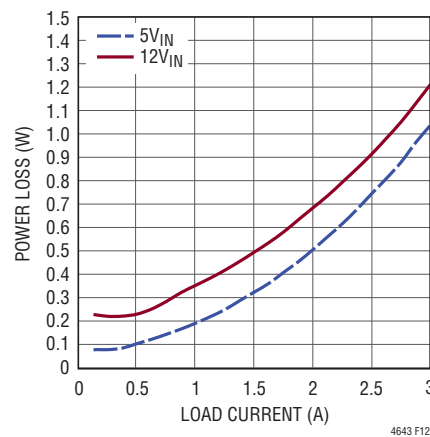


図12. 2.5V出力での電力損失
(各チャンネル、25°C)

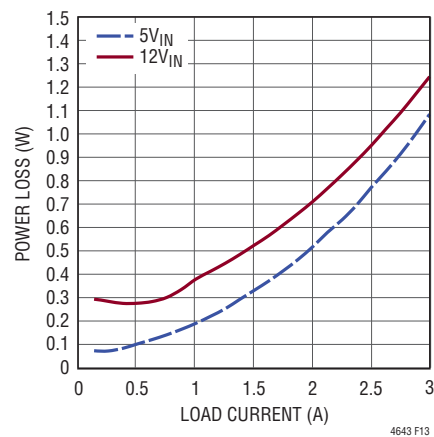


図13. 3.3V出力での電力損失
(各チャンネル、25°C)

アプリケーション情報

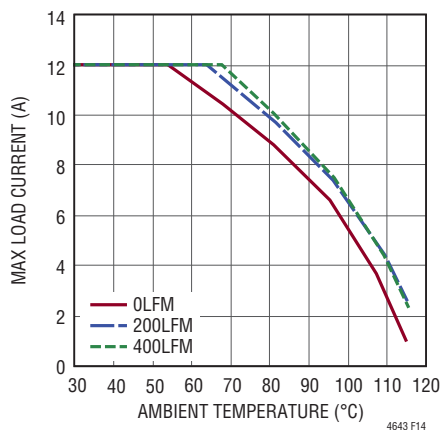


図14. 5V入力、1.0V出力の
ディレーティング曲線、4チャンネル
並列接続、ヒートシンクなし

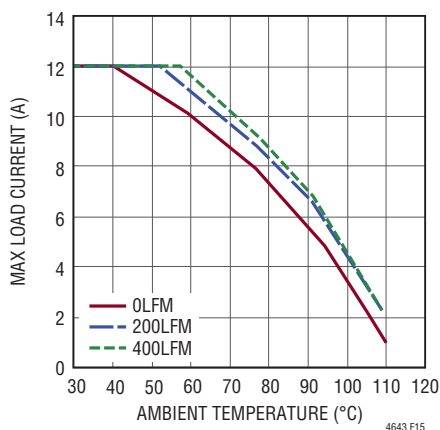


図15. 12V入力、1.0V出力の
ディレーティング曲線、4チャンネル
並列接続、ヒートシンクなし

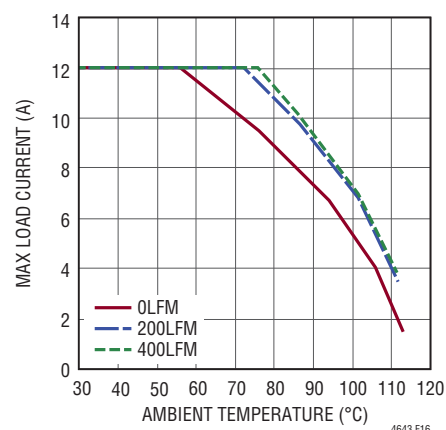


図16. 5V入力、1.0V出力の
ディレーティング曲線、4チャンネル
並列接続、BGAヒートシンク

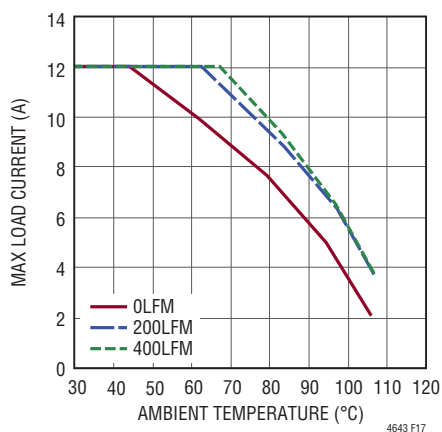


図17. 12V入力、1.0V出力の
ディレーティング曲線、4チャンネル
並列接続、BGAヒートシンク

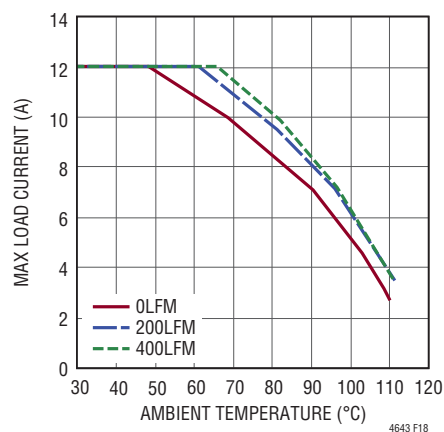


図18. 5V入力、1.5V出力の
ディレーティング曲線、4チャンネル
並列接続、ヒートシンクなし

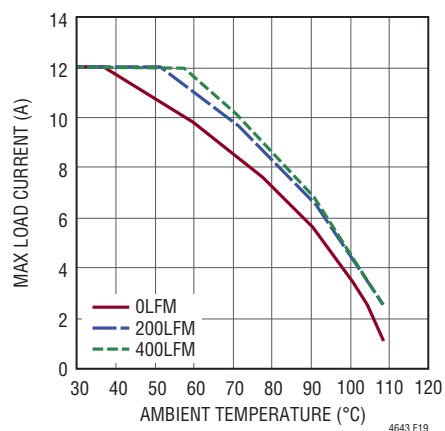


図19. 12V入力、1.5V出力の
ディレーティング曲線、4チャンネル
並列接続、ヒートシンクなし

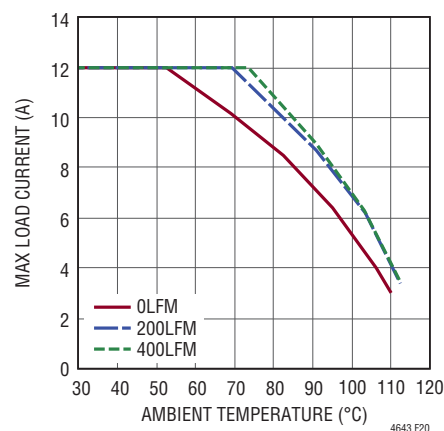


図20. 5V入力、1.5V出力の
ディレーティング曲線、4チャンネル
並列接続、BGAヒートシンク

アプリケーション情報

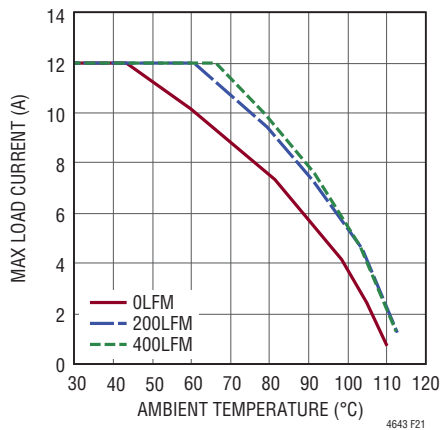


図21. 12V入力、1.5V出力の
ディレーティング曲線、4チャンネル
並列接続、BGA ヒートシンク

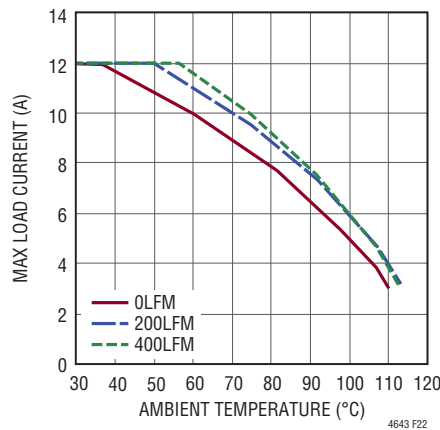


図22. 5V入力、3.3V出力の
ディレーティング曲線、4チャンネル
並列接続、ヒートシンクなし

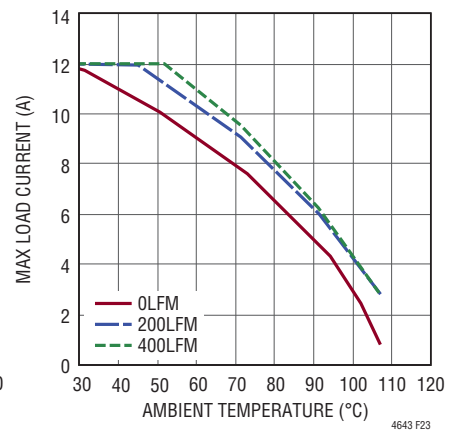


図23. 12V入力、3.3V出力の
ディレーティング曲線、4チャンネル
並列接続、ヒートシンクなし

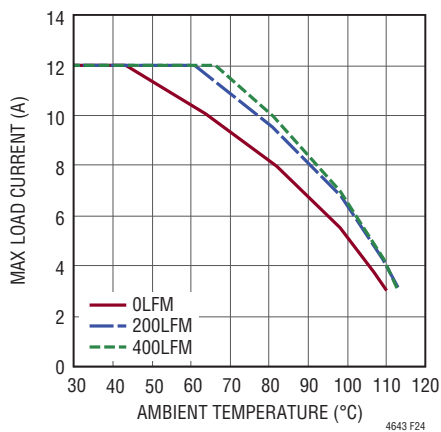


図24. 5V入力、3.3V出力の
ディレーティング曲線、4チャンネル
並列接続、BGA ヒートシンク

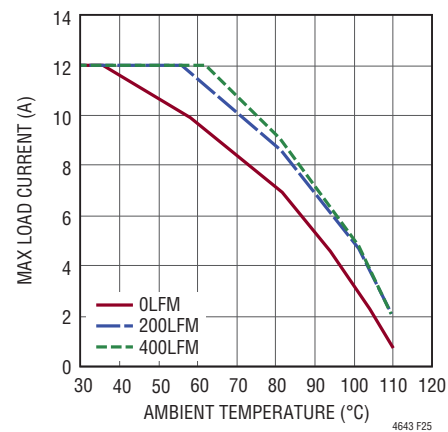


図25. 12V入力、3.3V出力の
ディレーティング曲線、4チャンネル
並列接続、BGA ヒートシンク

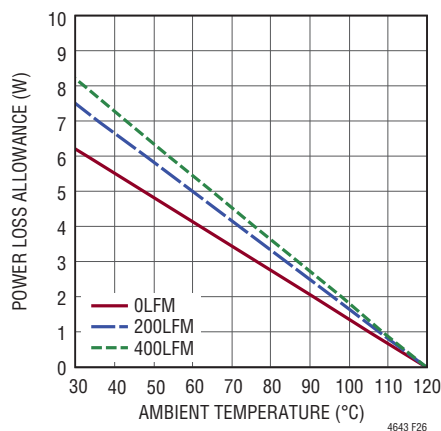


図26. 許容電力損失と周囲温度、
ヒートシンクなし

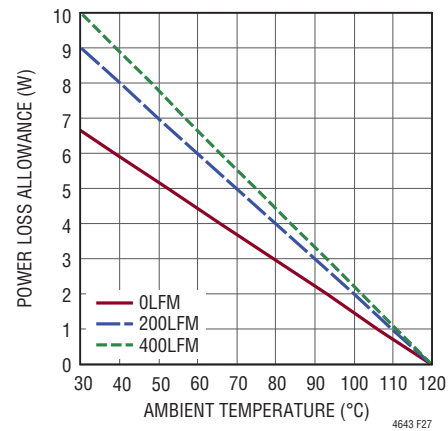


図27. 許容電力損失と周囲温度、
BGA ヒートシンク

アプリケーション情報

表 3. 1.0V 出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	空気流 (LFM)	ヒートシンク	Θ _{JA} (°C/W)
図 14, 15	5, 12	図 8	0	None	14.5
図 14, 15	5, 12	図 8	200	None	12
図 14, 15	5, 12	図 8	400	None	11
図 16, 17	5, 12	図 8	0	BGA Heat Sink	13.5
図 16, 17	5, 12	図 8	200	BGA Heat Sink	10
図 16, 17	5, 12	図 8	400	BGA Heat Sink	9

表 4. 1.5V 出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	空気流 (LFM)	ヒートシンク	Θ _{JA} (°C/W)
図 18, 19	5, 12	図 10	0	None	14.5
図 18, 19	5, 12	図 10	200	None	12
図 18, 19	5, 12	図 10	400	None	11
図 20, 21	5, 12	図 10	0	BGA Heat Sink	13.5
図 20, 21	5, 12	図 10	200	BGA Heat Sink	10
図 20, 21	5, 12	図 10	400	BGA Heat Sink	9

表 5. 3.3V 出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	空気流 (LFM)	ヒートシンク	Θ _{JA} (°C/W)
図 22, 23	5, 12	図 13	0	None	14.5
図 22, 23	5, 12	図 13	200	None	12
図 22, 23	5, 12	図 13	400	None	11
図 24, 25	5, 12	図 13	0	BGA Heat Sink	13.5
図 24, 25	5, 12	図 13	200	BGA Heat Sink	10
図 24, 25	5, 12	図 13	400	BGA Heat Sink	9

アプリケーション情報

表 6.

C _{IN}	製品番号	値	C _{OUT1} (セラミック)	製品番号	値	C _{OUT1} (POSCAP)	製品番号	値
Murata	GRM21BR61E106KA73L	10μF, 25V, 0805, X5R	Murata	GRM21BR60J476ME15	47μF, 6.3V, 0805, X5R	Sanyo	4TPE100MZB	4V 100μF
Taiyo Yuden	TMK212BBJ106KG-T	10μF, 25V, 0805, X5R	Taiyo Yuden	JMK212BJ476MG-T	47μF, 6.3V, 0805, X5R			
Murata	GRM31CR61C226ME15L	22μF, 25V, 1206, X5R						
Taiyo Yuden	TMK316BBJ226ML-T	22μF, 25V, 1206, X5R						

V _{OUT} (V)	C _{IN} (セラミック) (μF)	C _{OUT1} (μF)	C _{FF} (pF)	V _{IN} (V)	電圧 低下量 (mV)	P-P 変動量 (mV)	回復時間 (μs)	負荷ステップ (A)	負荷 ステップの スルー・レート (A/μs)	R _{FB} (kΩ)
セラミックのみ										
1	10	47	100	5, 12	1	59	40	2A to 3A	0	90.9
1.2	10	47	100	5, 12	1	59	40	2A to 3A	0	60.4
1.5	10	47	100	5, 12	1	66	40	2A to 3A	0	40.2
1.8	10	47	100	5, 12	1	75	40	2A to 3A	0	30.1
2.5	10	47	100	5, 12	2	108	50	2A to 3A	0	19.1
3.3	10	47	100	5, 12	3	111	60	2A to 3A	0	13.3
POSCAP										
1.	10	100		5, 12	1	89	40	2A to 3A	0	90.9
1.2	10	100		5, 12	1	94	40	2A to 3A	0	60.4
1.5	10	100		5, 12	1	108	40	2A to 3A	0	40.2
1.8	10	100		5, 12	1	120	40	2A to 3A	0	30.1
2.5	10	100		5, 12	2	144	50	2A to 3A	0	19.1
3.3	10	100		5, 12	3	161	60	2A to 3A	0	13.3

アプリケーション情報

安全性に関する検討事項

LTM4643モジュールでは、 V_{IN} と V_{OUT} の間が電氣的に絶縁されていません。内部にヒューズはありません。必要に応じて、最大入力電流の2倍の定格の低速溶断ヒューズを使って各ユニットを致命的損傷から保護してください。このデバイスはサーマル・シャットダウンおよび過電流保護機能をサポートしています。

レイアウトのチェックリスト／例

LTM4643は高度に集積化されているので、PCB基板のレイアウトが非常に簡単です。ただし、電氣的性能と熱的性能を最適化するには、更にレイアウト上の配慮がいくつか必要です。

- $V_{IN1} \sim V_{IN4}$ 、GND、 $V_{OUT1} \sim V_{OUT4}$ を含む大電流経路では、PCBの銅箔面積を広くします。PCBの導通損失と熱ストレスを最小に抑えるのに役立ちます。
- 入力と出力の高周波用セラミック・コンデンサを V_{IN} 、GNDおよび V_{OUT} の各ピンに隣接させて配置し、高周波ノイズを最小に抑えます。

- ユニットの下に専用の電源グラウンド層を配置します。
- ビアの導通損失を最小限に抑え、モジュールの熱ストレスを減らすため、トップ層と他の電源層の間の相互接続に複数のビアを使用します。
- 充填ビアまたはメッキビアでない限り、パッドの上に直接ビアを置かないでください。
- 信号ピンに接続された部品には、別のSGNDグラウンド銅領域を使います。SGNDとGNDをユニットの下で接続します。
- 並列モジュールの場合は、 V_{OUT} 、 V_{FB} 、COMPピンを互いに接続します。内部層を使ってこれらのピンを互いに近づけて接続します。TRACK/SSピンはレギュレータのソフトスタート用に共通のコンデンサを接続できます。
- 信号ピンからは、モニタリング用にテスト・ポイントを引き出してください。

推奨レイアウトの良い例を図28に示します。

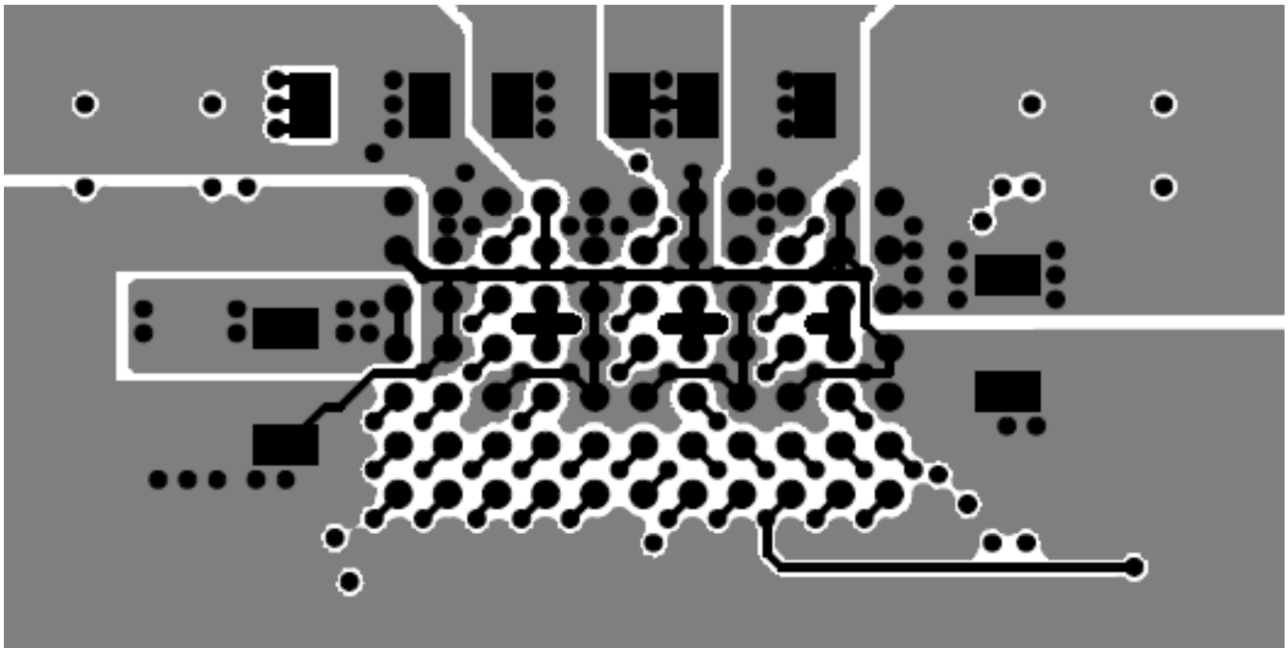


図28. 推奨のPCBレイアウト

標準的応用例

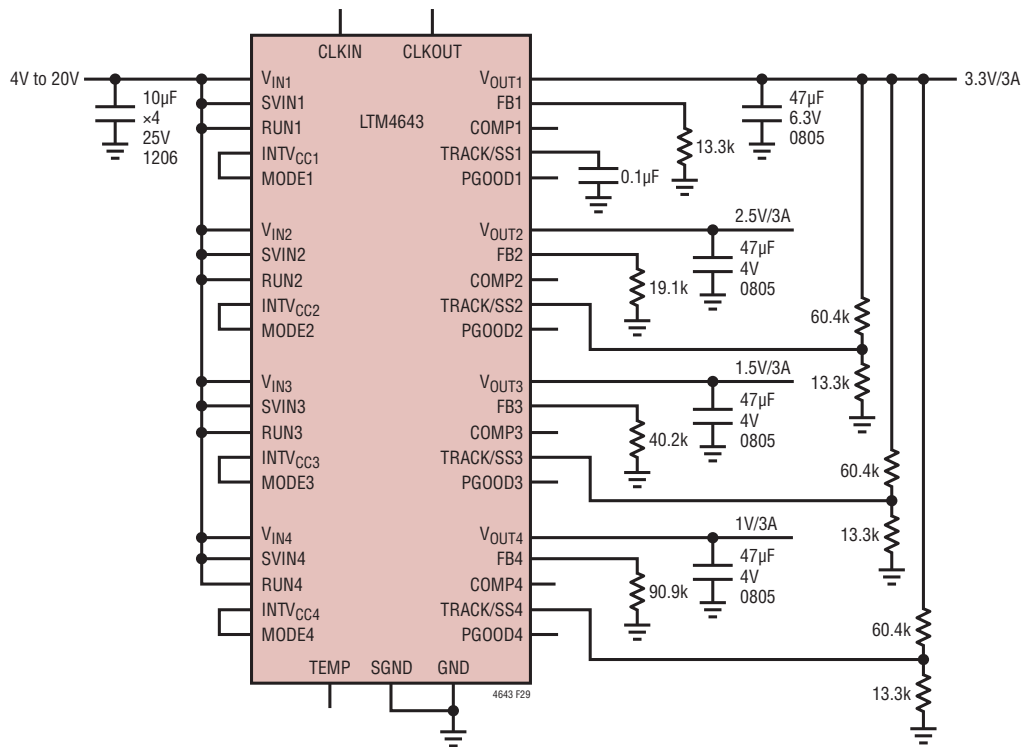


図 29. 4V~20V 入力、クワッド 1.0V、1.5V、2.5V、3.3V 出力、比例トラッキング機能付き

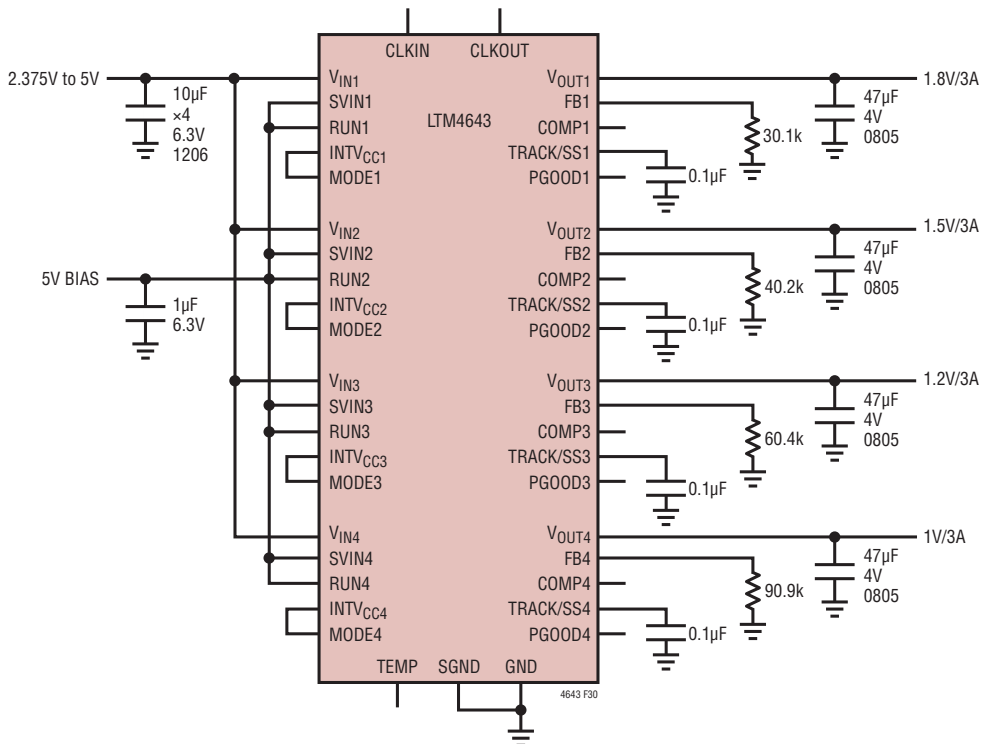


図 30. 2.375V~5V 入力、クワッド 1V、1.2V、1.5V、1.8V 出力

標準的応用例

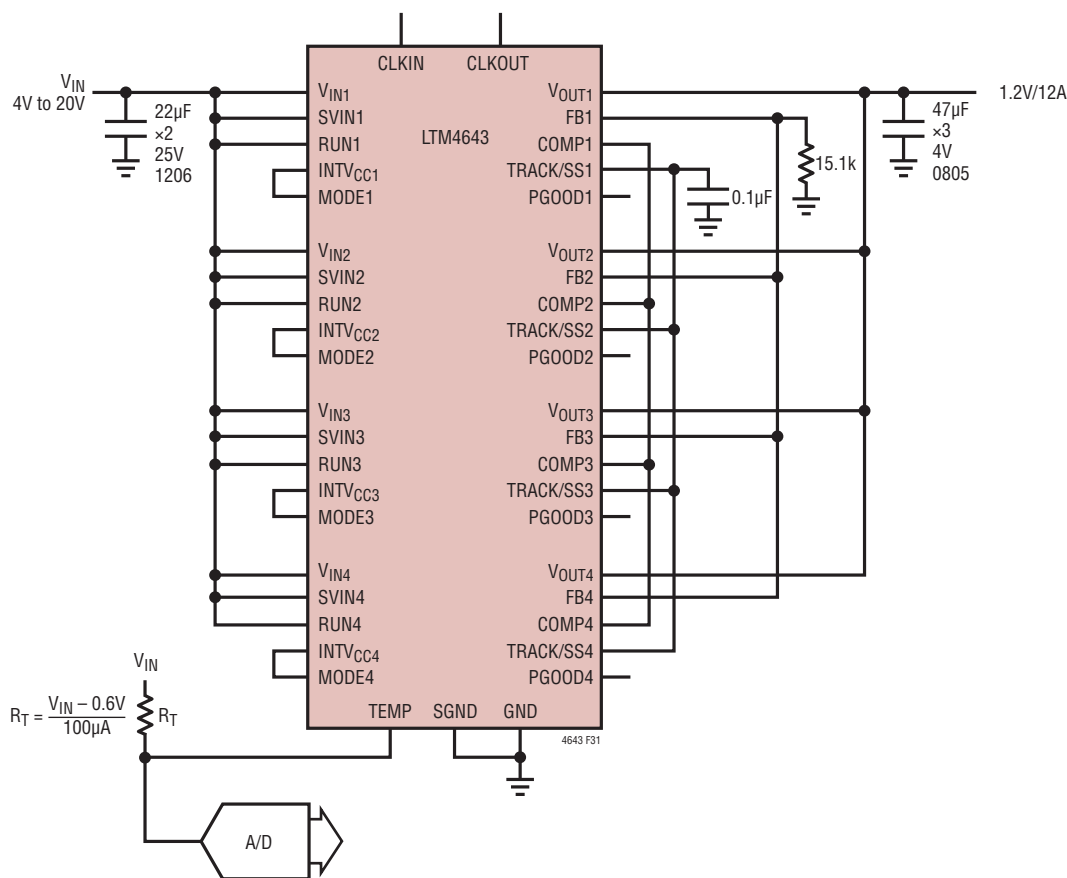


図 31. 4V~20V 入力、4 相、1.2V/12A 出力設計、温度モニタリング機能付き

標準的応用例

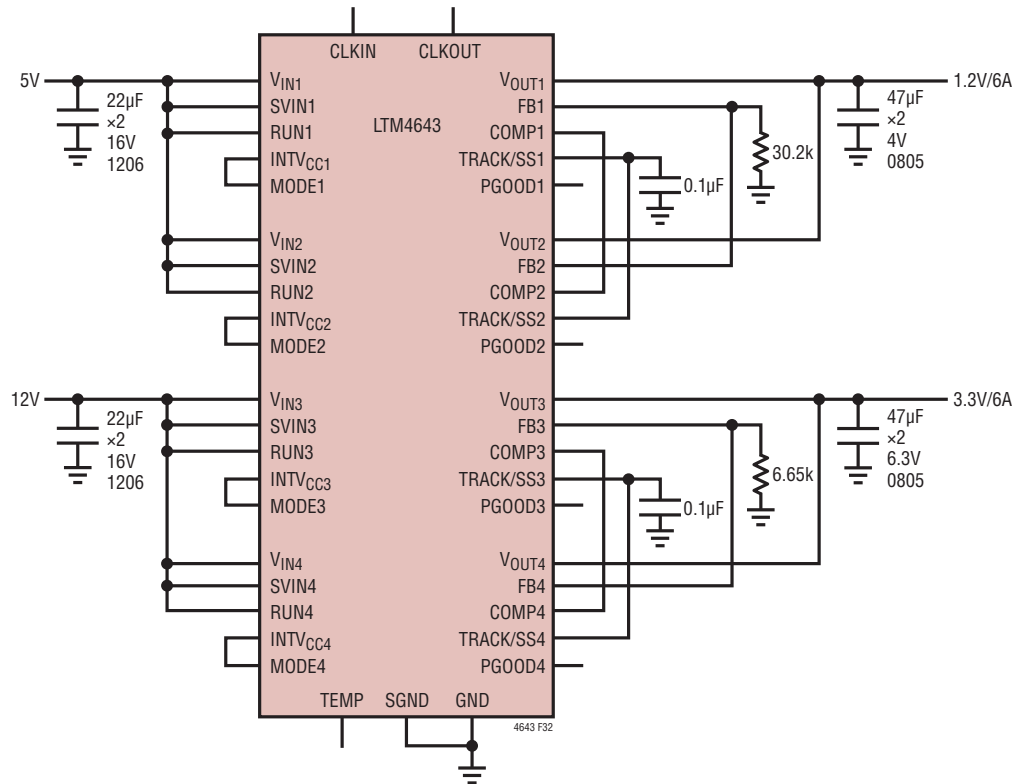


図 32. 12V と 5V の 2 つの独立した入力レール、1.2V/6A 出力および 3.3V/6A 出力

パッケージ



パッケージの行と列のラベルはμModule 製品間で異なります。各パッケージのレイアウトをよく確認してください。

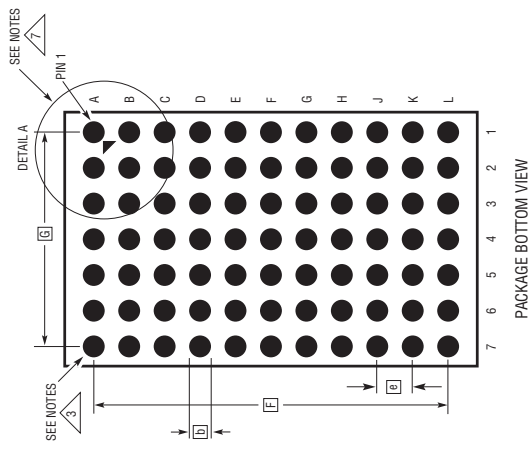
LTM4643の構成要素のLGAおよびBGAピン配列

ピン	名称	ピン	名称	ピン	名称	ピン	名称	ピン	名称	ピン	名称
A1	V _{OUT1}	B1	GND	C1	V _{OUT2}	D1	V _{OUT2}	E1	GND	F1	V _{OUT3}
A2	V _{OUT1}	B2	GND	C2	PGOOD2	D2	V _{OUT2}	E2	GND	F2	PGOOD3
A3	V _{OUT1}	B3	V _{IN1}	C3	PGOOD1	D3	GND	E3	V _{IN2}	F3	TEMP
A4	GND	B4	V _{IN1}	C4	INTV _{CC1}	D4	GND	E4	V _{IN2}	F4	INTV _{CC2}
A5	GND	B5	SV _{IN1}	C5	GND	D5	GND	E5	SV _{IN2}	F5	GND
A6	TRACK/SS1	B6	MODE1	C6	RUN1	D6	TRACK/SS2	E6	MODE2	F6	RUN2
A7	FB1	B7	COMP1	C7	CLKIN	D7	FB2	E7	COMP2	F7	SGND

ピン	名称	ピン	名称	ピン	名称	ピン	名称	ピン	名称		
G1	V _{OUT3}	H1	GND	J1	V _{OUT4}	K1	V _{OUT4}	L1	GND		
G2	V _{OUT3}	H2	GND	J2	PGOOD4	K2	V _{OUT4}	L2	GND		
G3	GND	H3	V _{IN3}	J3	CLKOUT	K3	GND	L3	V _{IN4}		
G4	GND	H4	V _{IN3}	J4	INTV _{CC3}	K4	GND	L4	V _{IN4}		
G5	GND	H5	SV _{IN3}	J5	GND	K5	INTV _{CC4}	L5	SV _{IN4}		
G6	TRACK/SS3	H6	MODE3	J6	RUN3	K6	TRACK/SS4	L6	MODE4		
G7	FB3	H7	COMP3	J7	FB4	K7	RUN4	L7	COMP4		

パッケージ

LGA Package
77-Lead (15.00mm × 9.00mm × 1.82mm)
 (Reference LTC DWG # 05-08-1508 Rev 0)



注:

1. 寸法と許容誤差は ASME Y14.5M-1994 に従う

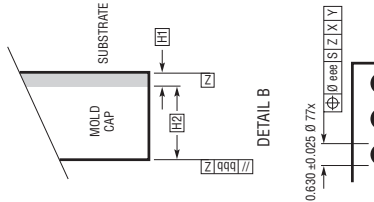
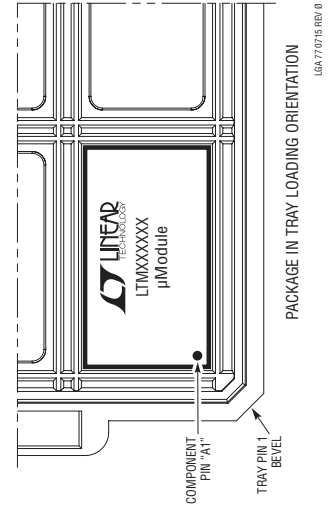
2. 全ての寸法の単位はミリメートル

3. ランドの指定は JESD MO-222, SFP-010 による

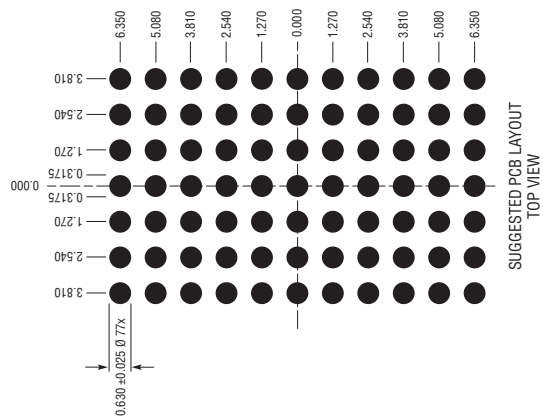
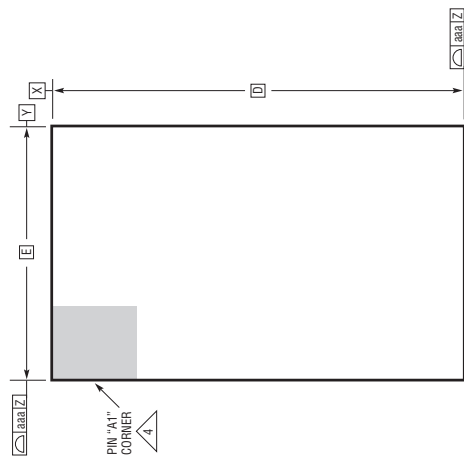
4. パッド1の識別マークはオプショナルだが、表示の領域内に設けてある
パッド1の識別マークはモールドかマーキングのどちらかである

5. 主データム-z-はシーティング・プレーン

6. パッド仕上げ: 金

7. パッケージの行と列のラベルは、μModule 製品間で異なる。
各パッケージのレイアウトを十分に確認すること

PACKAGE TOP VIEW

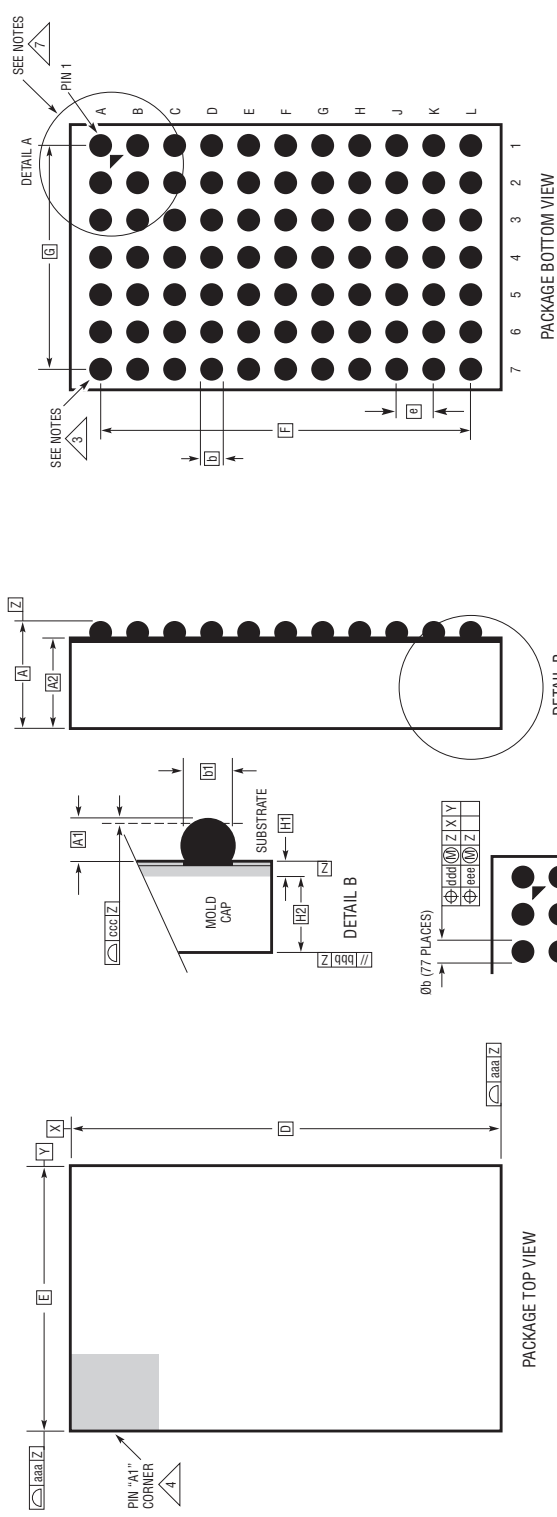


DIMENSIONS				
SYMBOL	MIN	NOM	MAX	NOTES
A	1.72	1.82	1.92	
b	0.60	0.63	0.66	
D		15.00		
E		9.00		
e		1.27		
F		12.70		
G		7.62		
H1	0.27	0.32	0.37	
H2	1.45	1.50	1.55	
aaa		0.15		
bbb		0.10		
eee		0.15		
TOTAL NUMBER OF LGA PADS: 77				

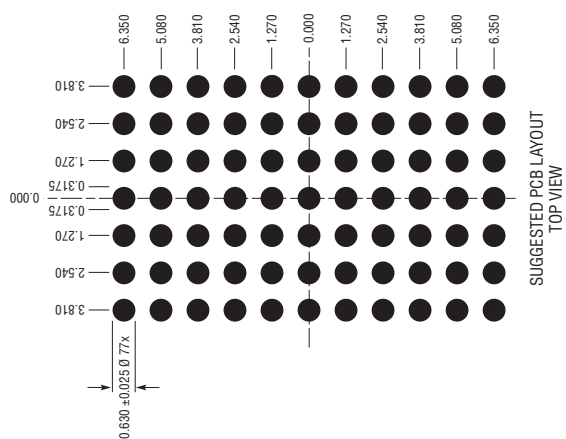
LTM4643

パッケージ

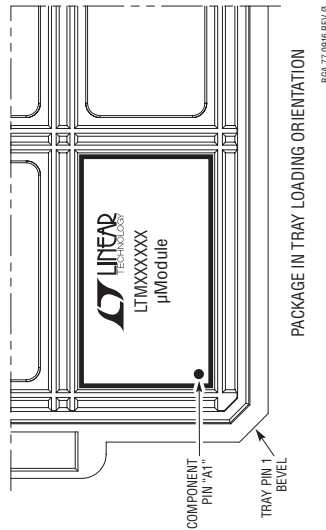
BGA Package
77-Lead (15.00mm × 9.00mm × 2.42mm)
(Reference LTC DWG# 05-08-1559 Rev 0)



- 注:
- 1. 寸法と許容誤差は ASME Y14.5M-1994 に従う
 - 2. 全ての寸法の単位はミリメートル
 - 3. ボールの指定は JEDEC MS-028 および JEP95 による
 - 4. 1 番ピンの識別マークはオプションだが、表示の領域内に設けてある
 - 5. 主データム-z はシーティング・プレーン
 - 6. ハンダ・ボールは、元素組成比がスズ (Sn) 96.5%、銀 (Ag) 3.0%、銅 (Cu) 0.5% の合金、またはスズ鉛共晶ハンダからなる
 - 7. パッケージの列と行のラベルは、μModule 製品間で異なる。各パッケージのレイアウトを十分に確認すること



DIMENSIONS				
SYMBOL	MIN	NOM	MAX	NOTES
A	2.22	2.42	2.62	
A1	0.50	0.60	0.70	
A2	1.72	1.82	1.92	
b	0.60	0.75	0.90	
b1	0.60	0.63	0.66	
D		15.00		
E		9.00		
e		1.27		
F		12.70		
G		7.62		
H1	0.27	0.32	0.37	
H2	1.45	1.50	1.55	
aaa			0.15	
bbb			0.10	
ccc			0.20	
ddd			0.30	
eee			0.15	
TOTAL NUMBER OF BALLS: 77				



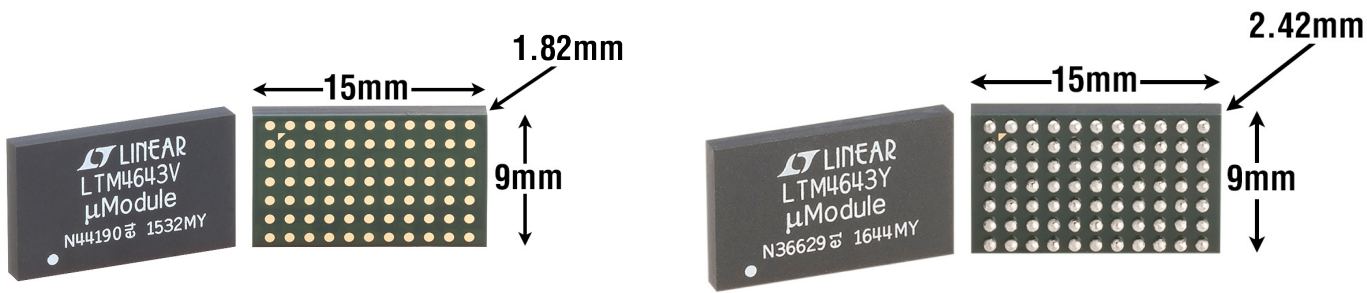
BGA 77 0918 REV 0

改訂履歴

REV	日付	説明	ページ番号
A	03/17	BGAパッケージを追加	1、2、28、30
B	6/17	図4で出力電流を4Aから3Aに訂正	13
		図29のタイトルで出力電圧を1.2Vから1.0Vに訂正	25
C	5/18	保存温度範囲を変更: -65°C~150°C	3
D	01/20	ピン機能のCLKOUTにテキストを追加	6

LTM4643

パッケージの写真



デザイン・リソース

主題	説明	
μModule の設計 / 製造リソース	設計: • 選択ガイド • デモ・ボードおよびガーバー・ファイル • 無料シミュレーション・ツール	製造: • クイック・スタート・ガイド • PCB の設計、組立、および製造ガイドライン • パッケージおよびボード・レベルの信頼性
μModule レギュレータ製品の検索	1. 製品の表をパラメータによって並べ替え、結果をスプレッドシートとしてダウンロードする 2. Quick Power Search パラメトリック・テーブルを使って検索を実行する Quick Power Search INPUT OUTPUT FEATURES V_{in}(Min) V V_{in}(Max) V V_{out} V I_{out} A ☐ Low EMI ☐ Ultrathin ☐ Internal Heat Sink Multiple Outputs Search	
デジタル・パワー・システム・マネージメント	アナログ・デバイスズのデジタル電源管理デバイス・ファミリは、電源の監視、管理、マージン制御およびシーケンス制御などの基本機能を提供する高度に集積されたソリューションであり、設定と障害ログを格納する EEPROM を搭載しています。	

関連製品

製品番号	説明	注釈
LTM4644	大電力、クワッド	クワッド 4A、ピン互換、9mm×15mm×5.01mm BGA
LTM4623	シングル、超薄型	3A、6.25mm×6.25mm×1.8mm LGA および 6.25mm×6.25mm×2.42mm BGA
LTM4622	デュアル、超薄型	デュアル 2.5A またはシングル 5A、6.25mm×6.25mm×1.8mm LGA および 6.25mm×6.25mm×2.42mm BGA
LTM4631	大電力、デュアル、超薄型	デュアル 10A またはシングル 20A、16mm×16mm×1.91mm LGA