

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2022 年 5 月 12 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2022 年 5 月 12 日

製品名： LTC6563

対象となるデータシートのリビジョン(Rev)： Rev.0

訂正箇所： 19 ページ 左の段 出力オフセットと電流制御の項 下から 6 行目

【誤】

ADC の入力振幅を最大化させるため、OUT の DC 値を低くオフセットし、OUT の DC 値を高くオフセットします。

【正】

ADC の入力の振幅範囲を最大限使用するため、 $\overline{\text{OUT}}$ の出力が最大の時に OUT の DC 値が最小になるようにオフセットします。

出力マルチプレクス機能を備えた 4チャンネル・トランスインピーダンス・アンプ

特長

- -3dB 帯域幅: 600MHz (入力容量: 0.5pF)
- 100Ω 差動負荷で最大 2V_{P-P} の振幅を持つ差動出力
- 出力マルチプレクス可能な高速 ADC ドライバ内蔵
- 選択可能なトランスインピーダンス・ゲイン:
22.2/16.7/11.1/5.55kΩ
- 100MHz/600MHz (0.5pF) での入力電流ノイズ密度:
1.8pA/3.7pA/√Hz
- 600MHz (0.5pF) を超える積分入力換算電流ノイズ:
65nA_{RMS}
- 広い線形入力電流範囲: 0μA~90μA
- 大きな過負荷電流: >1A ピーク
- 過負荷時の高速回復: 2.5ns
- 高速チャンネル・スイッチング: 10ns
- 消費電力: 3.3V で 194mW~325mW、出力モードに応じて
変化 (シャットダウン時: 13mW)
- 出力マルチプレクスにより、複数の LTC6563 を組み合わ
せて 8、12、16、...、32 チャンネルのソリューションを構築
- 3mm × 5mm、24 ピン QFN パッケージ、ウェットプル・
フランク
- AECQ-100 Grade 1 の条件に適合 (申請中)

アプリケーション

- 車載探知装置レシーバー
- 産業用探知装置レシーバー

概要

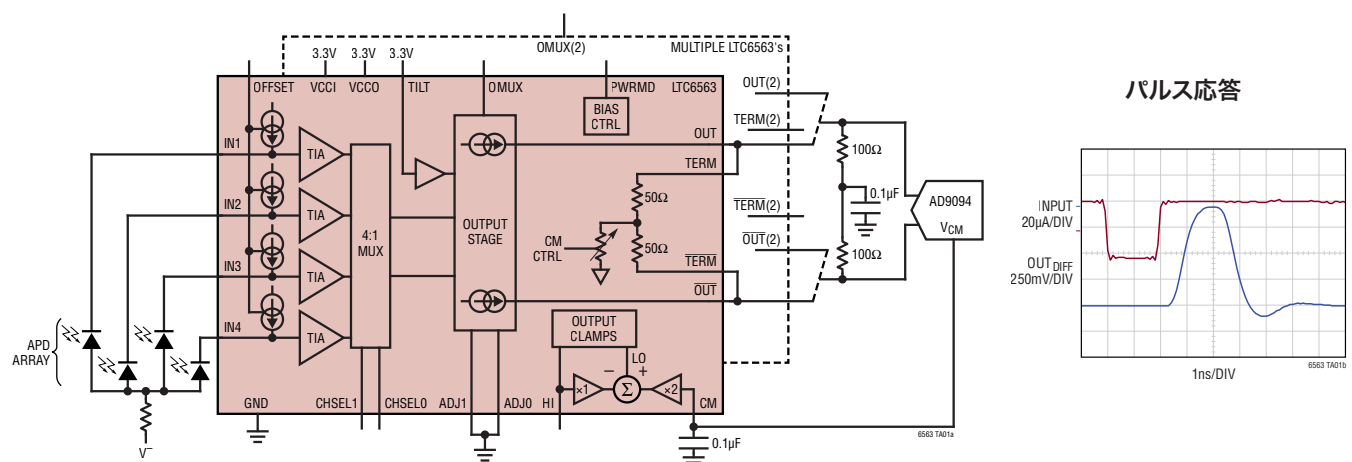
LTC[®]6563 は、帯域幅が 600MHz の低ノイズ 4 チャンネル・トランスインピーダンス・アンプ (TIA) です。LTC6563 TIA は、低ノイズで線形範囲が広く、低消費電力なので、アバランシェ・フォトダイオード (APD) やフォトダイオード (PD) を使用する探知装置レシーバーに最適です。トランスインピーダンス・ゲイン (RT) を 22.2/16.7/11.1/5.55kΩ から選択することができ、90μA の線形入力電流範囲を備えています。全入力容量が 0.5pF の APD を使用する場合、入力電流ノイズ密度は 100MHz で 1.8pA/√Hz、600MHz で 3.7pA/√Hz です。LTC6563 の 3.3V 電源使用時の消費電力は、出力モードに応じて 194mW~325mW です。4:1 のマルチプレクサを内蔵しているため、システム設計が簡素化できます。更に、外部マルチプレクス機能を使用することで、最大 64 チャンネルに拡張でき、スペースと消費電力を節約できます。過負荷時の回復とチャンネルの切り替えが高速なため、複数の APD を備えた探知装置レシーバーに最適です。内蔵の高速差動 ADC ドライバは、最大 2V_{P-P} の振幅で 100Ω の外部差動負荷を駆動できます。

LTC6563 は、露出パッド付きの 3mm × 5mm、24 ピン、ウェットプル・フランク QFN パッケージを採用しています。

全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

ADC を DC カップリング入力で駆動する代表的なアプリケーション



LTC6563

絶対最大定格

(Note 1)

総電源電圧:

$V_{CC1} \sim \text{GND}$ 3.6V

$V_{CC0} \sim \text{GND}$ 3.6V

入力電流 (CHSEL0、CHSEL1、ADJ0、ADJ1、
PWRMD、OMUX、CM、HI、OFFSET、TILT) $\pm 10\text{mA}$

アンプ入力 (IN1、IN2、IN3、IN4):

電圧 $-0.3\text{V} \sim 3.6\text{V}$

電流 $10\mu\text{A} \sim 400\text{mA}_{\text{RMS}}$

電流 (Note 5) -1A トランジェント

アンプ出力 (OUT、OUT):

電圧 $-0.3\text{V} \sim 3.6\text{V}$

電流 $\pm 100\text{mA}$

アンプ出力の終端 (TERM、TERM):

電圧 $-0.3\text{V} \sim 3.6\text{V}$

電流 $-72\text{mA}/6\text{mA}$

動作温度範囲:

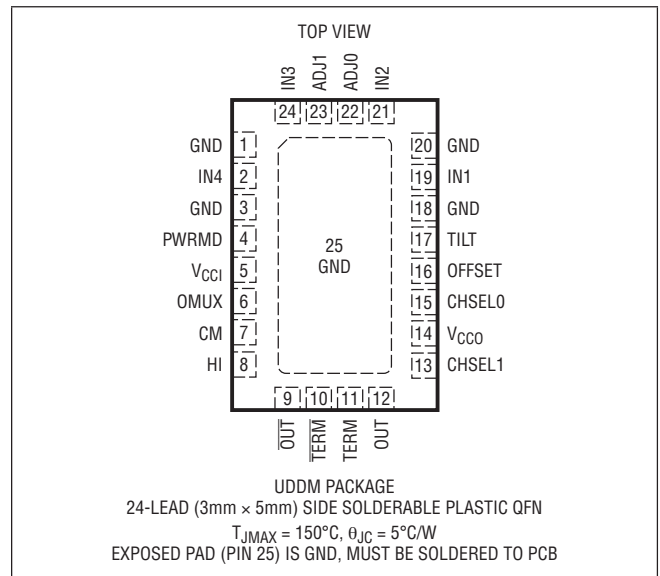
LTC6563I (Note 2) $-40^\circ\text{C} \sim 85^\circ\text{C}$

LTC6563H (Note 3) $-40^\circ\text{C} \sim 125^\circ\text{C}$

保存温度範囲 $-65^\circ\text{C} \sim 150^\circ\text{C}$

ジャンクション温度 150°C

ピン配置



発注情報

鉛フリー仕上げ	テープ&リール	製品マーキング*	パッケージの説明	温度範囲
LTC6563IUDDM#PBF	LTC6563IUDDM#TRPBF	LHMH	24ピン(3mm × 5mm)側面ハンダ付け可能な プラスチックQFN	$-40^\circ\text{C} \sim 85^\circ\text{C}$
LTC6563HUDDM#PBF	LTC6563HUDDM#TRPBF	LHMH	24ピン(3mm × 5mm)側面ハンダ付け可能な プラスチックQFN	$-40^\circ\text{C} \sim 125^\circ\text{C}$

更に広い動作温度範囲仕様のデバイスについては、弊社または弊社代理店までお問い合わせください。*温度グレードは出荷容器のラベルに表示されています。

テープ&リールの仕様。一部のパッケージは指定された販売チャンネルを通じて500個単位のリールで供給され、製品番号末尾に「#TRMPBF」という記号が付いています。

AC 電気的特性

●は、全動作温度範囲に適用される仕様を示しています。それ以外の仕様は、 $T_A = 25^\circ\text{C}$ 、 $\text{ADJ0} = \text{ADJ1} = \text{PWRMD} = \text{OMUX} = V_{\text{CCI}} = \text{HI} = V_{\text{CCO}} = 3.3\text{V}$ 、 $\text{TILT} = \text{OFFSET} = 0$ 、 $V_{\text{CM}} = 1.5\text{V}$ での値です。特に指定のない限り、他のすべての入力ピンはフロート状態です。 V_{OUTCM} は $(\text{OUT} + \text{OUT})/2$ 、 V_{OUTDIFF} は $(\text{OUT} - \text{OUT})$ で定義されます。 $R_{\text{L_EXT}}$ は 100Ω 差動です。OUTはTERMに、 OUT はTERMに接続されています。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
BW	-3dB Bandwidth	$200\text{mV}_{\text{P-P,OUT}}$ and $C_{\text{IN,TOT}} = 0.5\text{pF}$		600		MHz
SR	Slew Rate	$C_{\text{IN,TOT}} = 0.5\text{pF}$		3000		V/us
$t_{\text{r/f}}$	Rise/Fall Time	$C_{\text{IN,TOT}} = 0.5\text{pF}$		0.6		ns
R_{T} Differential	Small Signal Transimpedance	$I_{\text{IN}} < 2\mu\text{A}_{\text{P-P}}$, ADJ00	4.9	5.55	6.5	k Ω
		$I_{\text{IN}} < 2\mu\text{A}_{\text{P-P}}$, ADJ01	9.6	11.1	12.5	k Ω
		$I_{\text{IN}} < 2\mu\text{A}_{\text{P-P}}$, ADJ10	14.1	16.7	18.2	k Ω
		$I_{\text{IN}} < 2\mu\text{A}_{\text{P-P}}$, ADJ11	18.1	22.2	23.4	k Ω
TCR_{T}	Transimpedance Temperature Coefficient	$I_{\text{IN}} < 2\mu\text{A}_{\text{P-P}}$, ADJ00		-0.00125		k $\Omega/^\circ\text{C}$
		$I_{\text{IN}} < 2\mu\text{A}_{\text{P-P}}$, ADJ01		-0.00246		k $\Omega/^\circ\text{C}$
		$I_{\text{IN}} < 2\mu\text{A}_{\text{P-P}}$, ADJ10		-0.00403		k $\Omega/^\circ\text{C}$
		$I_{\text{IN}} < 2\mu\text{A}_{\text{P-P}}$, ADJ11		-0.00609		k $\Omega/^\circ\text{C}$
R_{IN}	Input Impedance	$f = 100\text{kHz}$ Active Channel		225		Ω
		$f = 100\text{kHz}$ Inactive Channel		409		Ω
$R_{\text{TERM_DIFF}}$	Internal Diff Termination Impedance	Measured from TERM to TERMBAR		100		Ω
I_{n}	Input Current Noise Density	$f = 100\text{MHz}$, $C_{\text{IN_TOT}} = 0.5\text{pF}$		1.8		pA/ $\sqrt{\text{Hz}}$
		$f = 200\text{MHz}$, $C_{\text{IN_TOT}} = 0.5\text{pF}$		2.3		pA/ $\sqrt{\text{Hz}}$
		$f = 300\text{MHz}$, $C_{\text{IN_TOT}} = 0.5\text{pF}$		2.5		pA/ $\sqrt{\text{Hz}}$
		$f = 400\text{MHz}$, $C_{\text{IN_TOT}} = 0.5\text{pF}$		3		pA/ $\sqrt{\text{Hz}}$
		$f = 500\text{MHz}$, $C_{\text{IN_TOT}} = 0.5\text{pF}$		3.4		pA/ $\sqrt{\text{Hz}}$
		$f = 600\text{MHz}$, $C_{\text{IN_TOT}} = 0.5\text{pF}$		3.7		pA/ $\sqrt{\text{Hz}}$
	Integrated Input Current Noise	$f = 0.1\text{MHz to } 100\text{MHz}$, $C_{\text{IN_TOT}} = 0.5\text{pF}$		19		nARMS
		$f = 0.1\text{MHz to } 200\text{MHz}$, $C_{\text{IN_TOT}} = 0.5\text{pF}$		27		nARMS
		$f = 0.1\text{MHz to } 300\text{MHz}$, $C_{\text{IN_TOT}} = 0.5\text{pF}$		36		nARMS
		$f = 0.1\text{MHz to } 400\text{MHz}$, $C_{\text{IN_TOT}} = 0.5\text{pF}$		45		nARMS
		$f = 0.1\text{MHz to } 500\text{MHz}$, $C_{\text{IN_TOT}} = 0.5\text{pF}$		55		nARMS
		$f = 0.1\text{MHz to } 600\text{MHz}$, $C_{\text{IN_TOT}} = 0.5\text{pF}$		65		nARMS
t_{RECOVER}	Overload Recovery and Pulse Extension	$I_{\text{IN}} = -4\text{mA}$, $C_{\text{IN_TOT}} = 0.5\text{pF}$		2.5		ns
$t_{\text{CH_SWITCH}}$	Channel Switching Time	Any Channel to Any Channel		10		ns
$t_{\text{OMUX_SWITCH}}$	Output MUX Switching Time	OMUX		20		ns
Isolation	Channel to Channel Isolation	400MHz, PWRMD = Logic Low, Selected Channel to Any Unselected Channel		48		dB

DC 電気的特性

●は、全動作温度範囲に適用される仕様を示しています。それ以外の仕様は、 $T_A = 25^\circ\text{C}$ 、 $\text{ADJ0} = \text{ADJ1} = \text{PWRMD} = \text{OMUX} = V_{\text{CCI}} = \text{HI} = V_{\text{CCO}} = 3.3\text{V}$ 、 $\text{TILT} = \text{OFFSET} = 0$ 、 $V_{\text{CM}} = 1.5\text{V}$ での値です。特に指定のない限り、他のすべての入力ピンはフロート状態です。 V_{OUTCM} は $(\text{OUT} + \text{OUT})/2$ 、 V_{OUTDIFF} は $(\text{OUT} - \text{OUT})$ で定義されます。 $R_{\text{L_EXT}}$ は 100Ω 差動です。OUTはTERMに、 OUT はTERMに接続されています。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
IN1, IN2, IN3, IN4 Pins							
V _{IN}	Input Bias Voltage	Active Channel Inactive Channel			0.8 0.7		V V
I _{IN}	DC Input Current Range	Tilt = 0V Tilt = 3.3V			40 90		μA μA
OUT and OUT Pins							
V _{OCM_DEFAULT}	Default Output Common-Mode Voltage	ADJ = 00			0.9		V
V _{OOD}	Differential Output Offset Voltage	I _{IN} = 0μA		-75	±10	75	mV
TCV _{OOD}	Differential Output Offset Voltage Temperature Coefficient	I _{IN} = 0μA,			-0.044		mV/°C

DC 電気的特性

●は、全動作温度範囲に適用される仕様を示しています。それ以外の仕様は、 $T_A = 25^\circ\text{C}$ 、 $\text{ADJ0} = \text{ADJ1} = \text{PWRMD} = \text{OMUX} = V_{\text{CCI}} = \text{HI} = V_{\text{CCO}} = 3.3\text{V}$ 、 $\text{TILT} = \text{OFFSET} = 0$ 、 $V_{\text{CM}} = 1.5\text{V}$ での値です。特に指定のない限り、他のすべての入力ピンはフロート状態です。 V_{OUTCM} は $(\text{OUT} + \text{OUT})/2$ 、 V_{OUTDIFF} は $(\text{OUT} - \text{OUT})$ で定義されます。 $R_{\text{L_EXT}}$ は 100Ω 差動です。 OUT は TERM に、 OUT は TERM に接続されています。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
$V_{\text{SWINGDIFF}}$	Differential Output Voltage Swing	$I_{\text{IN}} = 0$ to $-200\mu\text{A}$, $\text{Tilt} = 3.3\text{V}$	●	1.13 1.03	1.50		$V_{\text{P-P}}$ $V_{\text{P-P}}$
		$I_{\text{IN}} = 0$ to $-90\mu\text{A}$, $\text{Tilt} = 3.3\text{V}$, $R_{\text{L_EXT}} = 75\Omega$ SE on Each Output with Center Grounded (see Figure 3)			2.4		$V_{\text{P-P}}$
V_{OUTLOW}	Output Voltage Swing Low	Single-Ended Measurement, $I_{\text{IN}} = 0$ to $-200\mu\text{A}$, $\text{Tilt} = 3.3\text{V}$			1.02		V
V_{OUTHIGH}	Output Voltage Swing High	Single-Ended Measurement, $I_{\text{IN}} = 0$ to $-200\mu\text{A}$, $\text{Tilt} = 3.3\text{V}$			2.2		V
$V_{\text{COMPLIANCE}}$	Output Voltage Compliance	Single-Ended Measurement, $I_{\text{IN}} = 0$ to $-200\mu\text{A}$, $\text{Tilt} = 3.3\text{V}$		2.0	$V_{\text{CCO}} - 1$		V

Output Common Mode Voltage Control (CM Pin)

A_{CM}	CM Pin Voltage Gain, CM Pin to Differential OUT	$V_{\text{CM}} = 1.5\text{V}$ to 1.7V		0.95	1	1.05	V/V
TCAV_{CM}	A_{CM} Temperature Coefficient				9.3		$(\mu\text{V/V})/^\circ\text{C}$
$V_{\text{CM_DEFAULT}}$	Default CM Pin Voltage				0.9		V
$V_{\text{CM_OS}}$	Common Mode Offset Voltage	$V_{\text{OUTCM}} - V_{\text{CM}}$		-50	10	20	mV
$\text{TCV}_{\text{CM_OS}}$	Common Mode Offset Voltage Temperature Coefficient	$V_{\text{OUTCM}} - V_{\text{CM}}$			-0.021		$\text{mV}/^\circ\text{C}$
$V_{\text{OUTCM_MIN}}$	V_{OUTCM} Minimum Voltage	$V_{\text{CM}} = 0\text{V}$, ADJ00			0.38	0.43	V
$V_{\text{OUTCM_MAX}}$	V_{OUTCM} Maximum Voltage	$V_{\text{CM}} = 2.6\text{V}$, ADJ11		2.2	2.3		V
R_{CM}	CM Pin Input Resistance				16.3		k Ω
C_{CM}	CM Pin Input Capacitance				1.5		pF

Output Clamping (HI Pin) See Note 4

$V_{\text{HI_DEFAULT}}$	Default HI Pin Voltage				1.8		V
$V_{\text{HI_VOS}}$	High Side Clamp Offset Voltage	$V_{\text{OUT(MAX)}} - V_{\text{HI}}$, $\text{HI} = 1.7\text{V}$, $I_{\text{IN}} = -200\mu\text{A}$		-160	-65	25	mV
$V_{\text{LO_VOS}}$	Low Side Clamp Offset Voltage	$V_{\text{OUTBAR(MIN)}} - (2 \cdot V_{\text{CM}} - V_{\text{HI}})$, $\text{HI} = 1.7\text{V}$, $I_{\text{IN}} = -200\mu\text{A}$		-50	50	150	mV
R_{HI}	HI Pin Input Impedance				13.6		k Ω
C_{HI}	HI Pin Input Capacitance				1.5		pF

Input Current Cancellation (OFFSET Pin)

$V_{\text{OFFSET_DEFAULT}}$	Default OFFSET Pin Voltage				0		V
$I_{\text{CANCEL_MIN}}$	Minimum Input Cancellation Current	$V_{\text{OFFSET}} = 0\text{V}$			0		μA
$I_{\text{CANCEL_MAX}}$	Maximum Input Cancellation Current	$V_{\text{OFFSET}} = 3.3\text{V}$, $\text{Tilt} = 3.3\text{V}$		200	240		μA
G_{OFFSET}	OFFSET Pin Transconductance (OFFSET Pin Voltage to Input Offset Current)	$V_{\text{OFFSET}} = 0.2\text{V}$ to 0.4V , $I_{\text{IN}} = -40\mu\text{A}$		-145	-110	-75	$\mu\text{A}/\text{V}$
R_{OFFSET}	OFFSET Pin Impedance				6.6		k Ω
$t_{\text{s_OFFSET}}$	Offset Voltage to Output Settling	1% of Final Value, $I_{\text{IN}} = -40\mu\text{A}$			100		ns

Output Offset (TILT Pin)

$V_{\text{TILT_DEFAULT}}$	Default Tilt Pin Voltage				2		mV
A_{TILT}	TILT Pin Slope, TILT to Differential Out	$V_{\text{TILT}} = 0.2\text{V}$ to 0.4V		-1.25	-1	-0.7	V/V
TCA_{TILT}	A_{TILT} Temperature Coefficient	$V_{\text{TILT}} = 0.2\text{V}$ to 0.4V			-680		$(\mu\text{V/V})/^\circ\text{C}$
R_{TILT}	TILT Pin Input Impedance				22.7		k Ω

DC 電気的特性

●は、全動作温度範囲に適用される仕様を示しています。それ以外の仕様は、 $T_A = 25^\circ\text{C}$ 、 $\text{ADJ0} = \text{ADJ1} = \text{PWRMD} = \text{OMUX} = V_{\text{CCI}} = \text{HI} = V_{\text{CCO}} = 3.3\text{V}$ 、 $\text{TILT} = \text{OFFSET} = 0$ 、 $V_{\text{CM}} = 1.5\text{V}$ での値です。特に指定のない限り、他のすべての入力ピンはフロート状態です。 V_{OUTCM} は $(\text{OUT} + \text{OUT})/2$ 、 V_{OUTDIFF} は $(\text{OUT} - \text{OUT})$ で定義されます。 $R_{\text{L_EXT}}$ は 100Ω 差動です。OUTはTERMに、 OUT はTERMに接続されています。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
ADJ0, ADJ1, CHSEL0, CHSEL1 Pins with Internal Pull-Down Resistors							
V_{IL}	Input Low Voltage					0.8	V
V_{IH}	Input High Voltage			2.4			V
I_{IL}	Input Low Current	Pin Voltage = 0.8V			3.8		μA
I_{IH}	Input High Current	Pin Voltage = 2.4V			7.2		μA
C_{IN}	Pin Input Capacitance				1.5		pF
R_{IN}	Pin Input Impedance	To GND			218		k Ω
OMUX, PWRMD, Pins with Internal Pull-Up Resistors							
V_{IL}	Input Low Voltage					0.8	V
V_{IH}	Input High Voltage			2.4			V
I_{IL}	Input Low Current	Pin Voltage = 0.8V			-12		μA
I_{IH}	Input High Current	Pin Voltage = 2.4V			-8.6		μA
C_{IN}	Pin Input Capacitance				1.5		pF
R_{IN}	Pin Input Impedance	To V_{CCI}			208		k Ω
Power Supply							
V_{S}	Operating Supply Range			3.15	3.3	3.45	V
I_{VCCI}	Input Supply Current	Any Adjust Setting	●	27.8	34	39.4 40.4	mA mA
$I_{\text{VCCI_SHUTDOWN}}$	Input Supply Current	PWRMD = OMUX = Logic Low	●		4.5	5.5 6	mA mA
I_{VCCO}	Output Supply Current	ADJ1 = Logic High, ADJ0 = Logic High $V_{\text{CM}} = 1.50\text{V}$	●	49.4	64.5	81 82	mA mA
		ADJ1 = Logic High, ADJ0 = Logic Low $V_{\text{CM}} = 1.25\text{V}$	●		51.5	64.9 65.9	mA mA
		ADJ1 = Logic Low, ADJ0 = Logic High $V_{\text{CM}} = 1.0\text{V}$	●		38	48 49	mA mA
		ADJ1 = Logic Low, ADJ0 = Logic Low $V_{\text{CM}} = 0.75\text{V}$	●		24.5	30.8 31.8	mA mA
$I_{\text{VCCO_SHUTDOWN}}$	Output Supply Current	PWRMD = OMUX = Logic Low	●		0.1	0.2 0.22	mA mA
I_{S}	Total Supply Current ($I_{\text{S(VCCI)}} + I_{\text{S(VCCO)}}$)	ADJ1 = Logic High, ADJ0 = Logic High $V_{\text{CM}} = 1.50\text{V}$	●		98.5	120.4 122.4	mA mA
		ADJ1 = Logic High, ADJ0 = Logic High $V_{\text{CM}} = 1.25\text{V}$	●		85.5	104.3 106.3	mA mA
		ADJ1 = Logic Low, ADJ0 = Logic High $V_{\text{CM}} = 1.0\text{V}$	●		72	87.4 89.4	mA mA
		ADJ1 = Logic Low, ADJ0 = Logic Low $V_{\text{CM}} = 0.75\text{V}$	●		58.5	70.2 72.2	mA mA
$I_{\text{S_SHUTDOWN}}$	Total Supply Current ($I_{\text{S(VCCI)}} + I_{\text{S(VCCO)}}$)	PWRMD = OMUX = Logic Low	●		4.6	5.8 6.3	mA mA
$\text{PSRR}(V_{\text{CCI}})$	Input Power Supply Rejection Ratio ($\Delta V_{\text{OUT}}/\Delta V_{\text{CCI}}$)	$V_{\text{CCI}} = 3.15\text{V}$ to 3.45V , $V_{\text{CCO}} = 3.3\text{V}$		33	36		dB
$\text{PSRR}(V_{\text{CCO}})$	Output Power Supply Rejection Ratio ($\Delta V_{\text{OUT}}/\Delta V_{\text{CCO}}$)	$V_{\text{CCO}} = 3.15\text{V}$ to 3.45V , $V_{\text{CCI}} = 3.3\text{V}$		35	38		dB

DC 電気的特性

Note 1: 上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性と寿命に影響を与えることがあります。

Note 2: LTC6563I は、 -40°C ~ 85°C で仕様規定された性能を満たすよう設計されています。

Note 3: LTC6563H は、 -40°C ~ 125°C で仕様規定された性能を満たすよう設計されています。

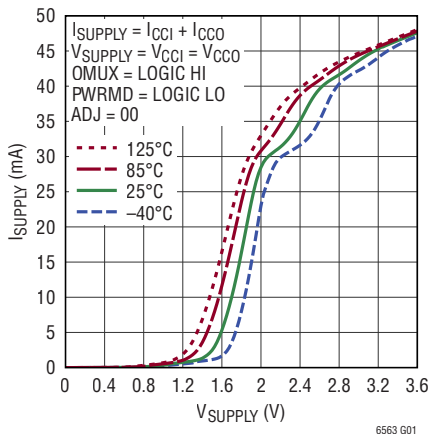
Note 4: HI ピン電圧は、 V_{CM} より 0.2V 以上高い値にしてください。

Note 5: このパラメータは、設計、もしくは特性評価によって仕様規定されており、出荷テストは行っていません。

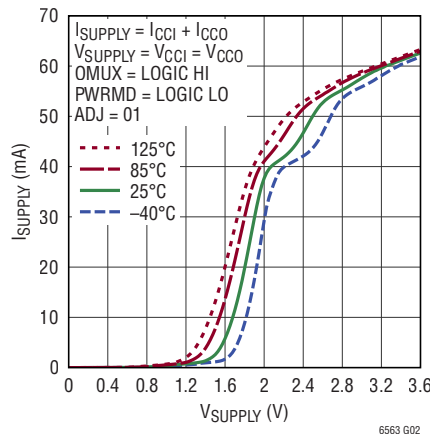
代表的な性能特性

特に指定のない限り、仕様は、CHSEL0 = TILT = OFFSET = 0V、HI = CHSEL1 = PWRMD = ADJ0 = ADJ1 = $V_{\text{CCI}} = V_{\text{CCO}} = 3.3\text{V}$ 、CM = 1.5V の値です。 V_{OUTCM} は $(\text{OUT} + \text{OUT})/2$ 、 V_{OUTDIFF} は $(\text{OUT} - \text{OUT})$ で定義されます。 $R_{\text{L_EXT}}$ は 100Ω 差動です。OUT は TERM に、 OUT は TERM に接続されています。

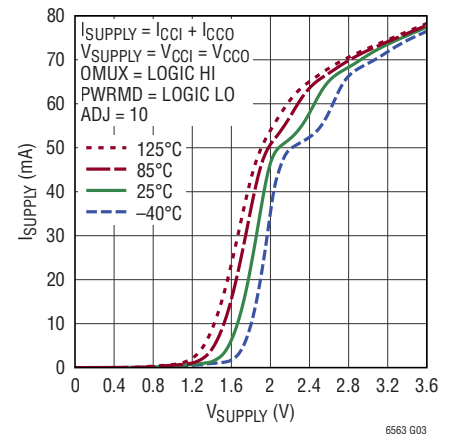
様々な温度での I_{SUPPLY} と V_{SUPPLY} の関係



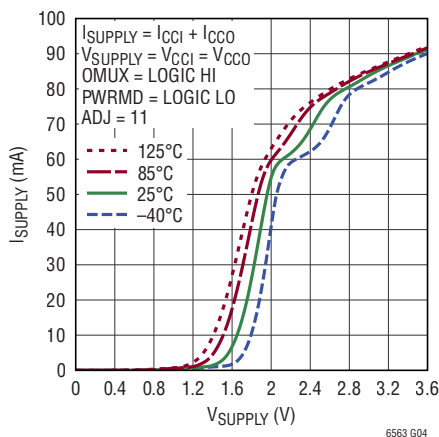
様々な温度での I_{SUPPLY} と V_{SUPPLY} の関係



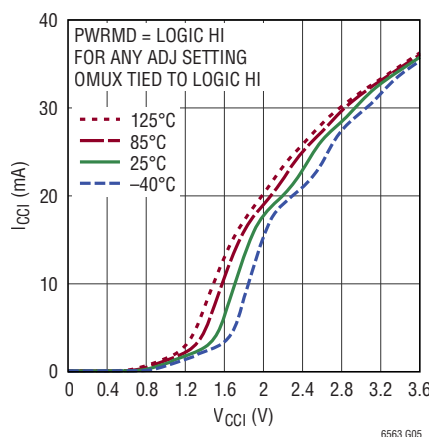
様々な温度での I_{SUPPLY} と V_{SUPPLY} の関係



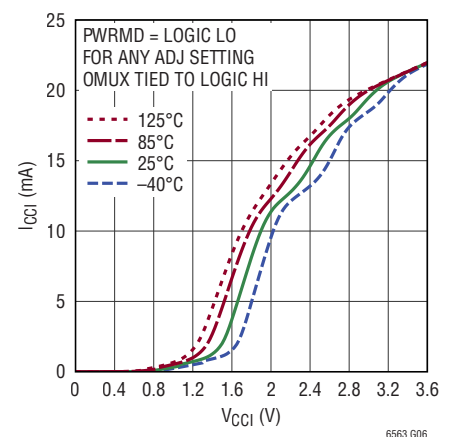
様々な温度での I_{SUPPLY} と V_{SUPPLY} の関係



様々な温度での I_{CCI} と V_{CCI} の関係



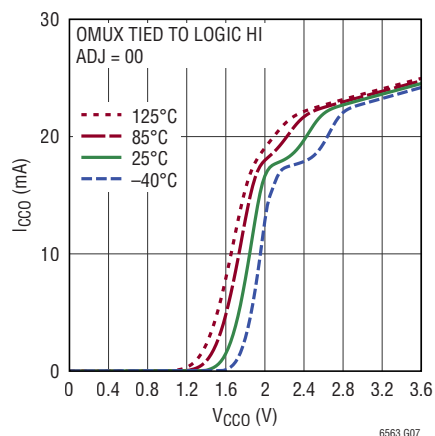
様々な温度での I_{CCI} と V_{CCI} の関係



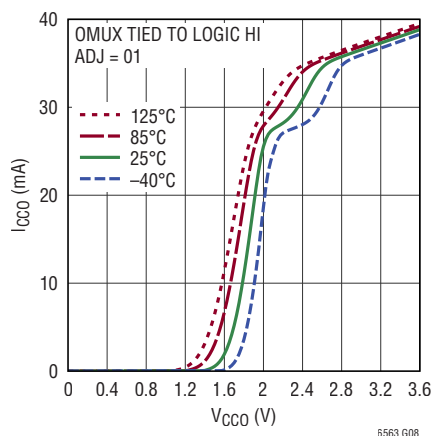
代表的な性能特性

特に指定のない限り、仕様は、CHSEL0 = TILT = OFFSET = 0V, HI = CHSEL1 = PWRMD = ADJ0 = ADJ1 = $V_{CCI} = V_{CCO} = 3.3V$, CM = 1.5Vでの値です。 V_{OUTCM} は $(OUT + \overline{OUT})/2$ 、 $V_{OUTDIFF}$ は $(OUT - \overline{OUT})$ で定義されます。 R_{L_EXT} は100 Ω 差動です。OUTはTERMに、 $\overline{OUT}$ は $\overline{TERM}$ に接続されています。

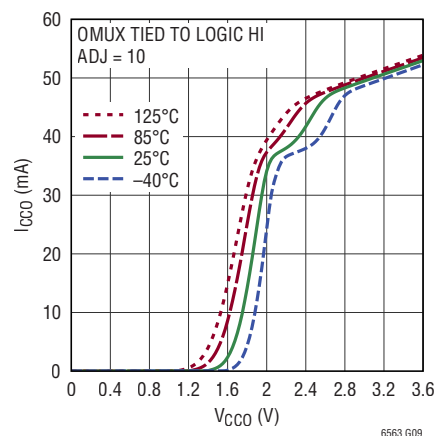
様々な温度での I_{CCO} と V_{CCO} の関係



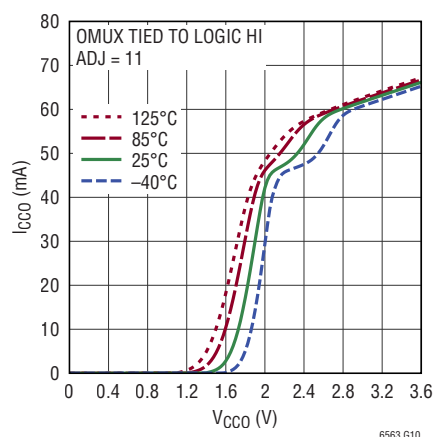
様々な温度での I_{CCO} と V_{CCO} の関係



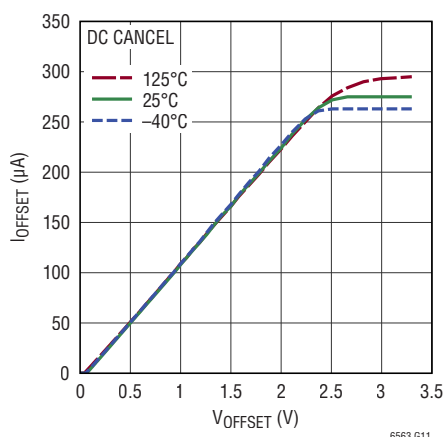
様々な温度での I_{CCO} と V_{CCO} の関係



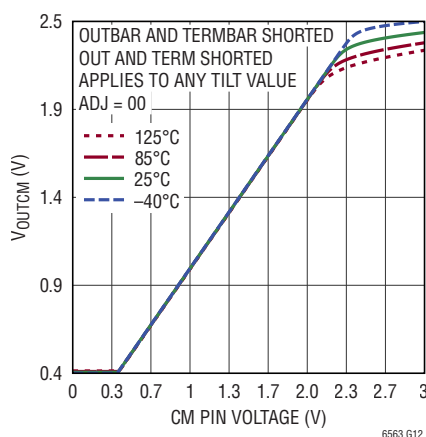
様々な温度での I_{CCO} と V_{CCO} の関係



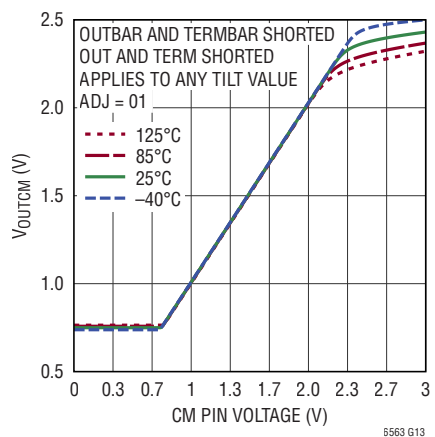
I_{OFFSET} と V_{OFFSET} の関係



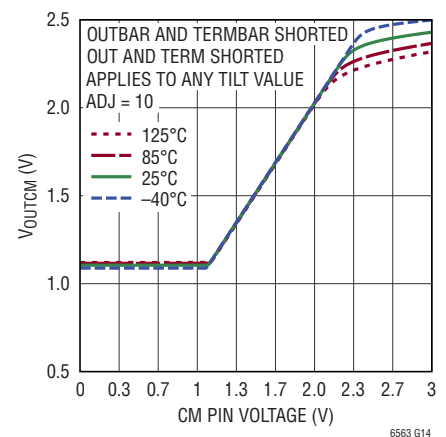
出力コモンモード制御



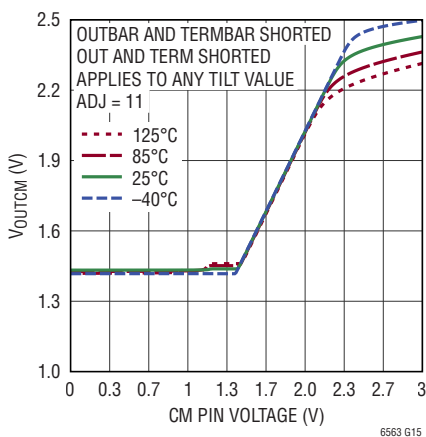
出力コモンモード制御



出力コモンモード制御



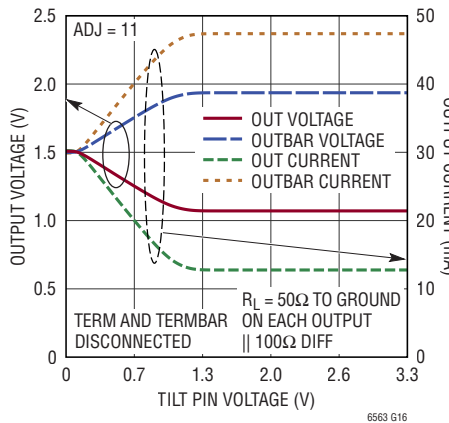
出力コモンモード制御



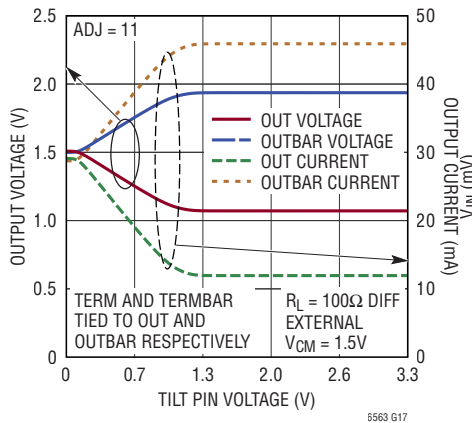
代表的な性能特性

特に指定のない限り、仕様は、CHSEL0 = TILT = OFFSET = 0V、HI = CHSEL1 = PWRMD = ADJ0 = ADJ1 = $V_{CC1} = V_{CC0} = 3.3V$ 、 $CM = 1.5V$ での値です。 V_{OUTCM} は $(OUT + \overline{OUT})/2$ 、 $V_{OUTDIFF}$ は $(OUT - \overline{OUT})$ で定義されます。 R_{L_EXT} は100 Ω 差動です。OUTはTERMに、 $\overline{OUT}$ は $\overline{TERM}$ に接続されています。

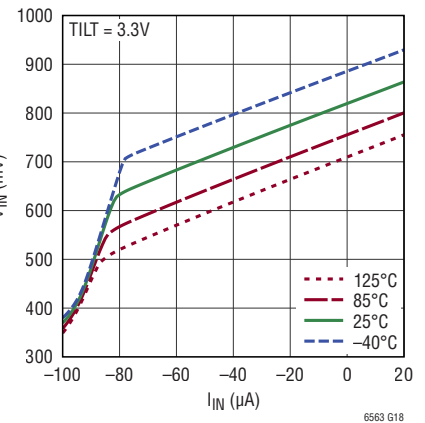
出力チルト制御



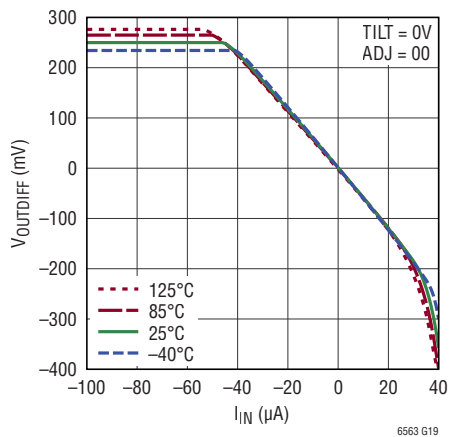
出力チルト制御



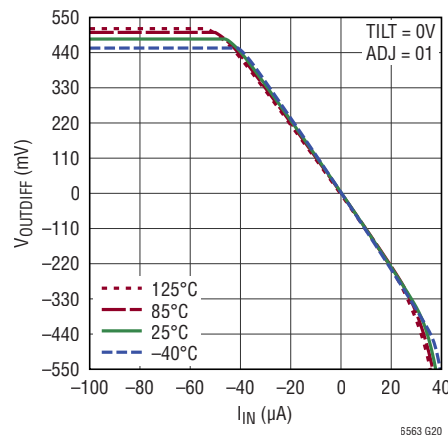
様々な温度での V_{IN} と I_{IN} の関係



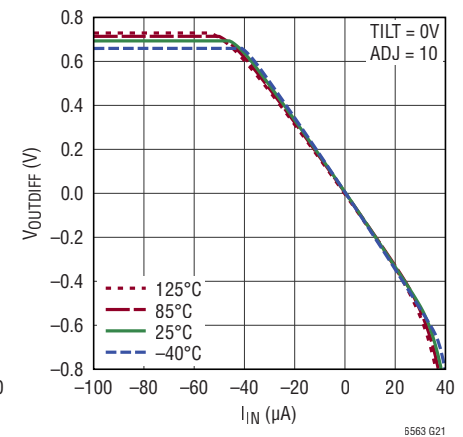
様々な温度での $V_{OUTDIFF}$ と I_{IN} の関係



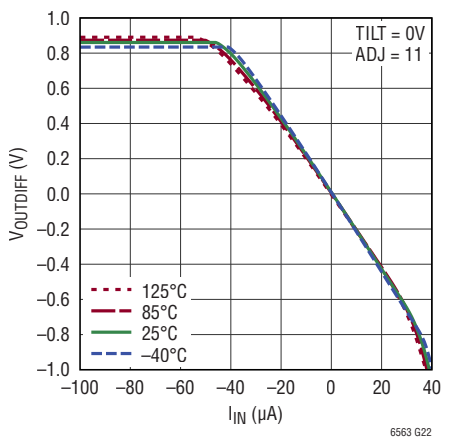
様々な温度での $V_{OUTDIFF}$ と I_{IN} の関係



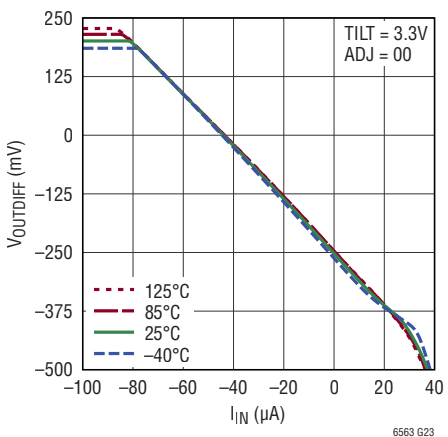
様々な温度での $V_{OUTDIFF}$ と I_{IN} の関係



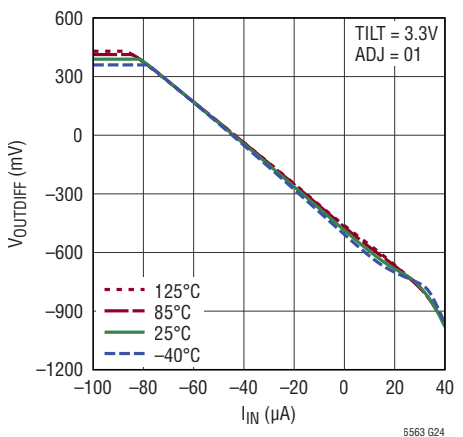
様々な温度での $V_{OUTDIFF}$ と I_{IN} の関係



様々な温度での $V_{OUTDIFF}$ と I_{IN} の関係



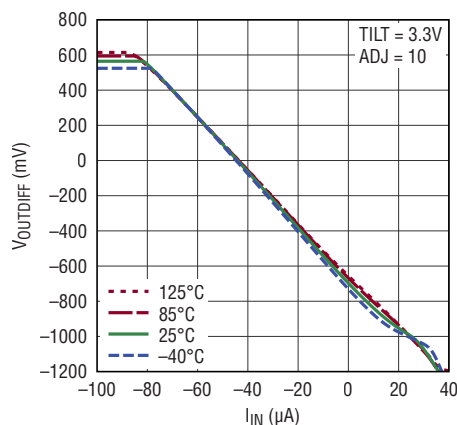
様々な温度での $V_{OUTDIFF}$ と I_{IN} の関係



代表的な性能特性

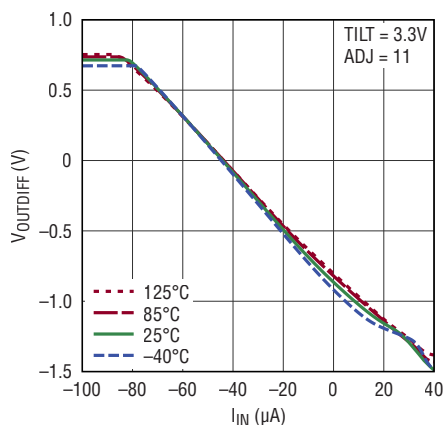
特に指定のない限り、仕様は、CHSEL0 = TILT = OFFSET = 0V、HI = CHSEL1 = PWRMD = ADJ0 = ADJ1 = $V_{CCI} = V_{CCO} = 3.3V$ 、CM = 1.5Vでの値です。 V_{OUTCM} は $(OUT + \overline{OUT})/2$ 、 $V_{OUTDIFF}$ は $(OUT - \overline{OUT})$ で定義されます。 R_{L_EXT} は100 Ω 差動です。OUTはTERMに、 $\overline{OUT}$ は $\overline{TERM}$ に接続されています。

様々な温度での $V_{OUTDIFF}$ と I_{IN} の関係



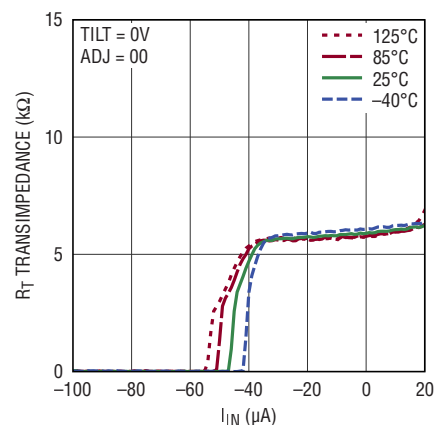
5563 G25

様々な温度での $V_{OUTDIFF}$ と I_{IN} の関係



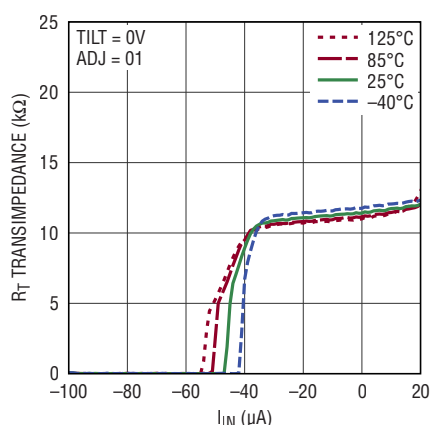
5563 G26

R_T のトランスインピーダンスと I_{IN} の関係



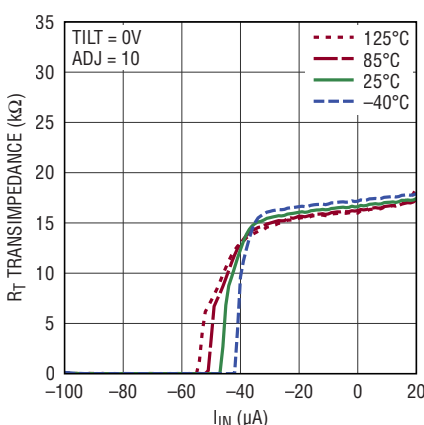
5563 G27

R_T のトランスインピーダンスと I_{IN} の関係



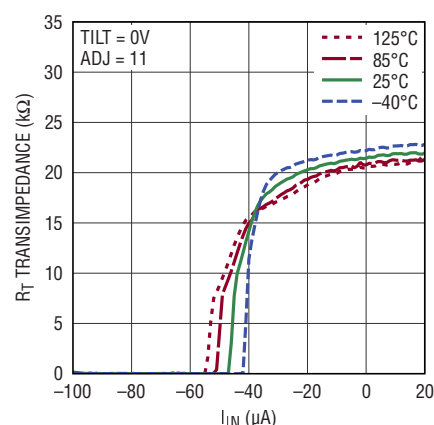
5563 G28

R_T のトランスインピーダンスと I_{IN} の関係



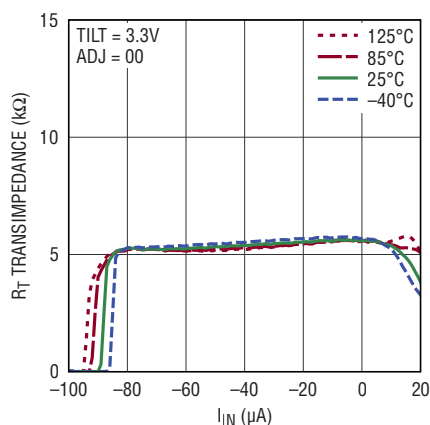
5563 G29

R_T のトランスインピーダンスと I_{IN} の関係



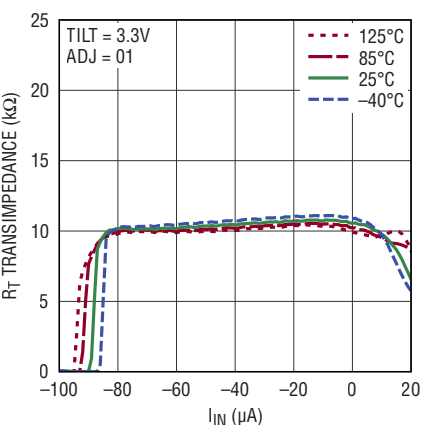
5563 G30

R_T のトランスインピーダンスと I_{IN} の関係



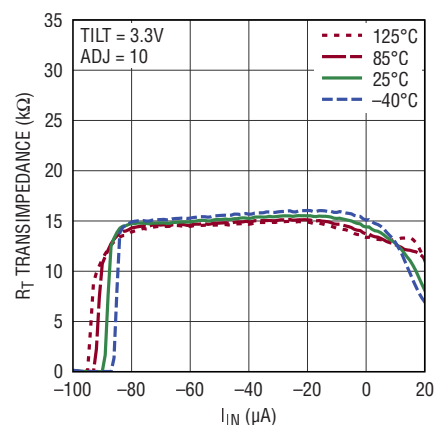
5563 G31

R_T のトランスインピーダンスと I_{IN} の関係



5563 G32

R_T のトランスインピーダンスと I_{IN} の関係

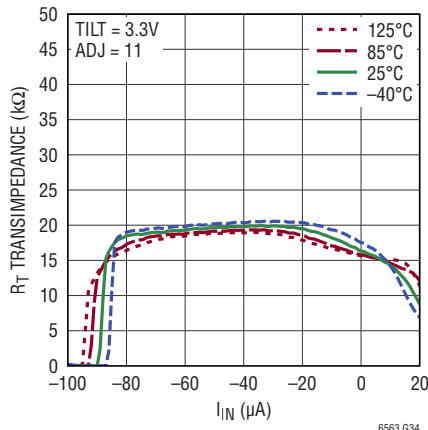


5563 G33

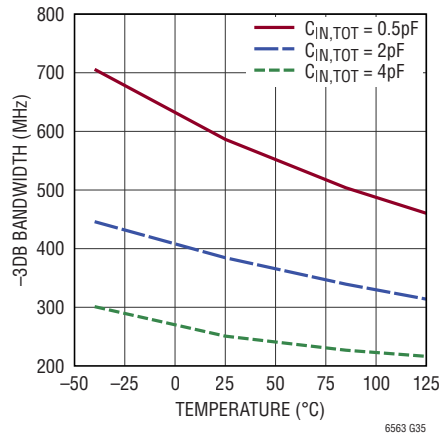
代表的な性能特性

特に指定のない限り、仕様は、CHSEL0 = TILT = OFFSET = 0V、HI = CHSEL1 = PWRMD = ADJ0 = ADJ1 = $V_{CC1} = V_{CC0} = 3.3V$ 、 $CM = 1.5V$ での値です。 V_{OUTCM} は $(OUT + \overline{OUT})/2$ 、 $V_{OUTDIFF}$ は $(OUT - \overline{OUT})$ で定義されます。 R_{L_EXT} は100 Ω 差動です。OUTはTERMに、 $\overline{OUT}$ はTERMに接続されています。

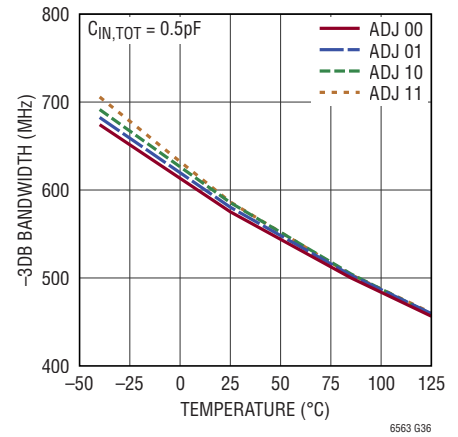
R_T のトランスインピーダンスと I_{IN} の関係



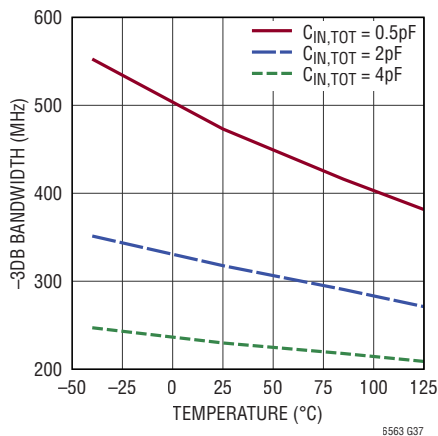
様々な $C_{IN,TOT}$ での-3dB帯域幅の温度特性



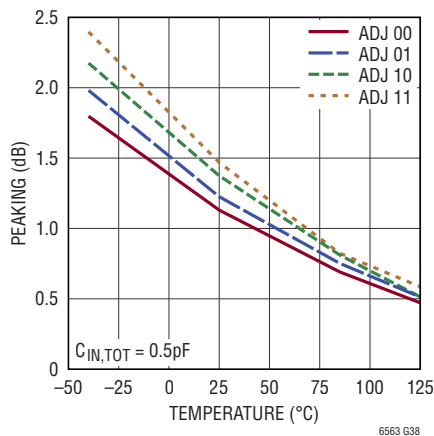
様々なADJ設定での-3dB帯域幅の温度特性



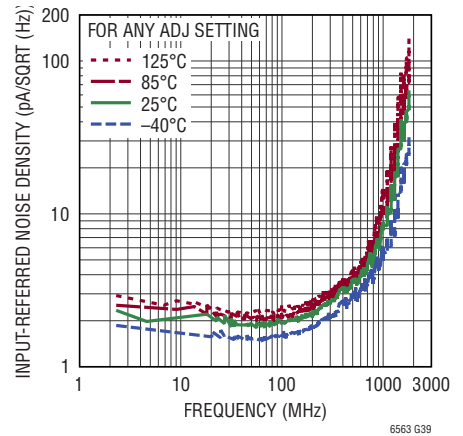
様々な $C_{IN,TOT}$ での-3dB帯域幅の温度特性(チルト時)



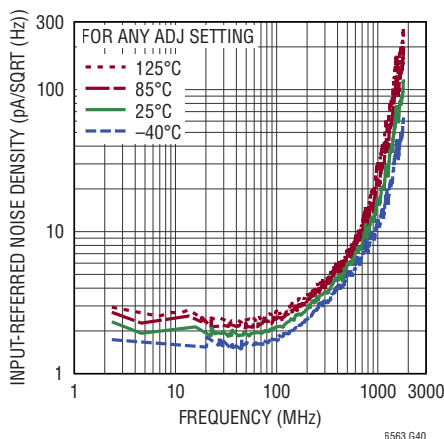
様々なADJ設定でのピーク形成の温度特性



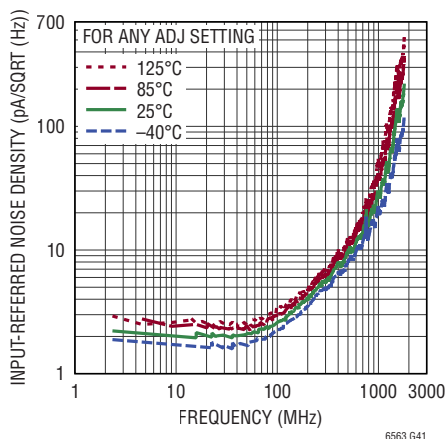
入力換算ノイズ密度、 $C_{IN,TOT} = 0.5pF$



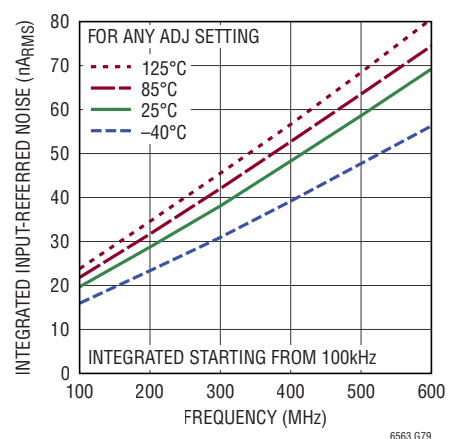
入力換算ノイズ密度、 $C_{IN,TOT} = 2pF$



入力換算ノイズ密度、 $C_{IN,TOT} = 4pF$



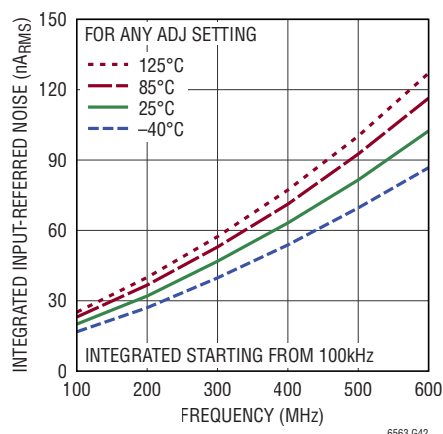
様々な温度での積分入力換算ノイズと帯域幅の関係、 $C_{IN,TOT} = 0.5pF$



代表的な性能特性

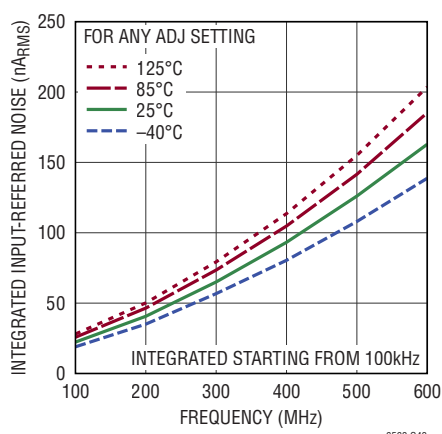
特に指定のない限り、仕様は、CHSEL0 = TILT = OFFSET = 0V、HI = CHSEL1 = PWRMD = ADJ0 = ADJ1 = $V_{CC1} = V_{CC0} = 3.3V$ 、CM = 1.5Vでの値です。 V_{OUTCM} は $(OUT + \overline{OUT})/2$ 、 $V_{OUTDIFF}$ は $(OUT - \overline{OUT})$ で定義されます。 R_{L_EXT} は100 Ω 差動です。OUTはTERMに、 $\overline{OUT}$ はTERMに接続されています。

様々な温度での積分入力換算
ノイズと帯域幅の関係、
 $C_{IN,TOT} = 2pF$



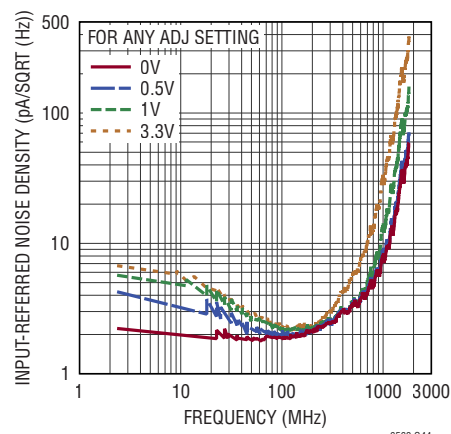
6563 G42

様々な温度での積分入力換算
ノイズ密度と帯域幅の関係、
 $C_{IN,TOT} = 4pF$



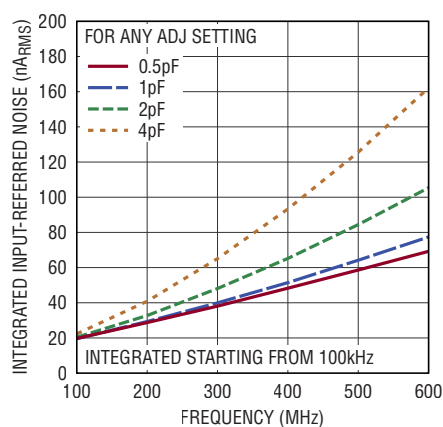
6563 G43

様々なチルト電圧での入力換算
ノイズ密度、 $C_{IN,TOT} = 0.5pF$



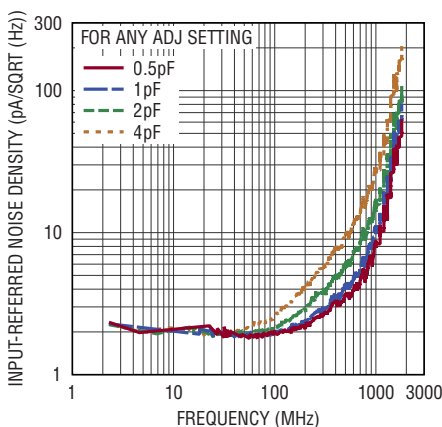
6563 G44

様々な $C_{IN,TOT}$ での積分入力換算
ノイズと帯域幅の関係



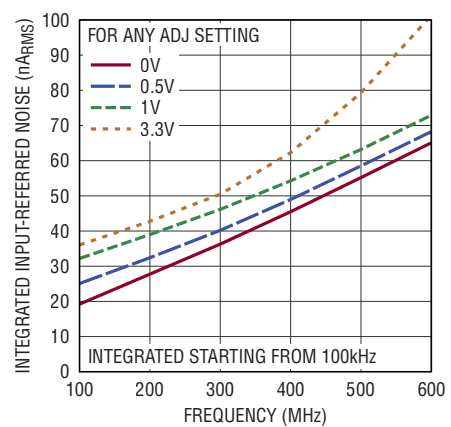
6563 G45

様々な $C_{IN,TOT}$ での
入力換算ノイズ密度



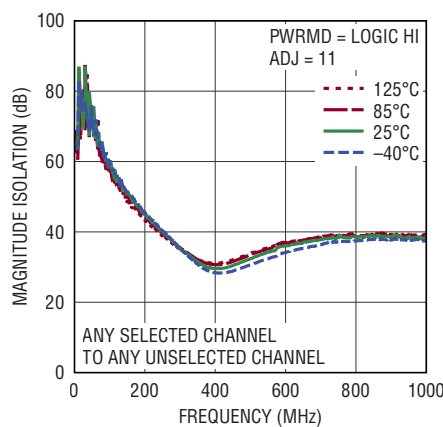
6563 G46

様々なチルト電圧での積分入力
換算ノイズ、 $C_{IN,TOT} = 0.5pF$



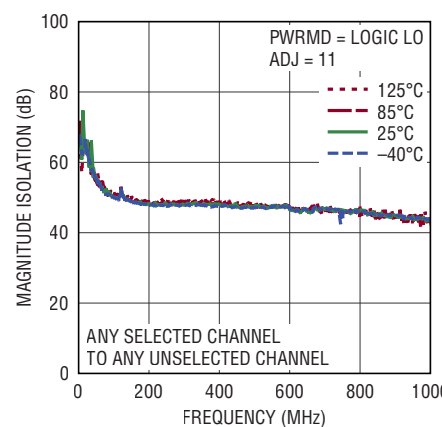
6563 G47

様々な温度でのチャンネル間
アイソレーションの周波数特性



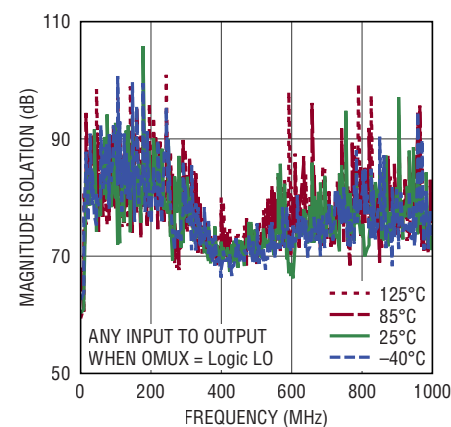
6563 G48

様々な温度でのチャンネル間
アイソレーションの周波数特性



6563 G49

様々な温度でのOMUX
アイソレーションの周波数特性

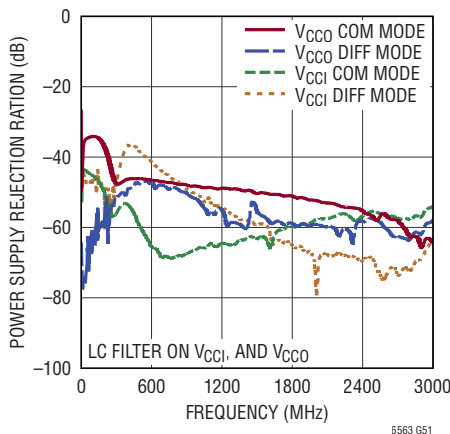


6563 G50

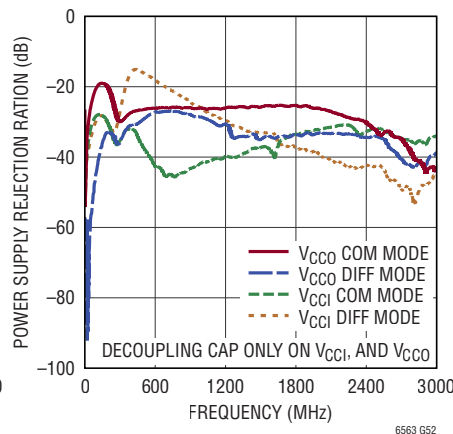
代表的な性能特性

特に指定のない限り、仕様は、CHSEL0 = TILT = OFFSET = 0V、HI = CHSEL1 = PWRMD = ADJ0 = ADJ1 = $V_{CCI} = V_{CCO} = 3.3V$ 、CM = 1.5Vでの値です。 V_{OUTCM} は $(OUT + \overline{OUT})/2$ 、 $V_{OUTDIFF}$ は $(OUT - \overline{OUT})$ で定義されます。 R_{L_EXT} は100 Ω 差動です。OUTはTERMに、 $\overline{OUT}$ はTERMに接続されています。

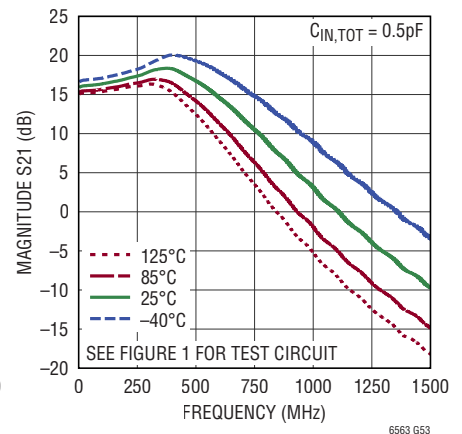
V_{CCI} 、 V_{CCO} のPSRR



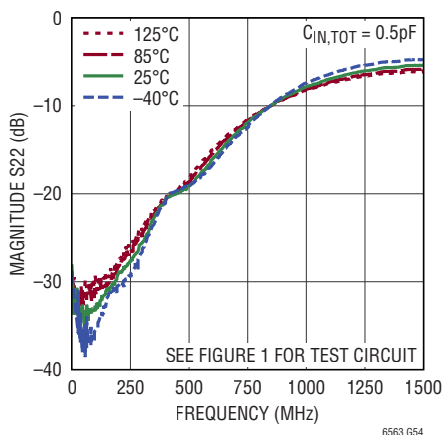
V_{CCI} 、 V_{CCO} のPSRR



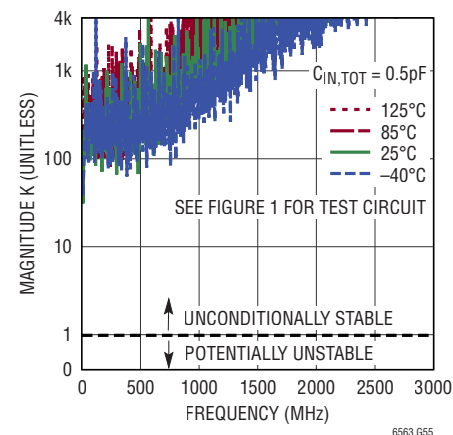
様々な温度での
 S_{21ds} (ゲイン)の周波数特性



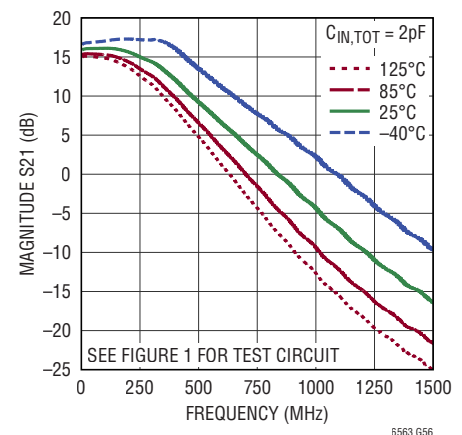
様々な温度での
 S_{22dd} の
周波数特性



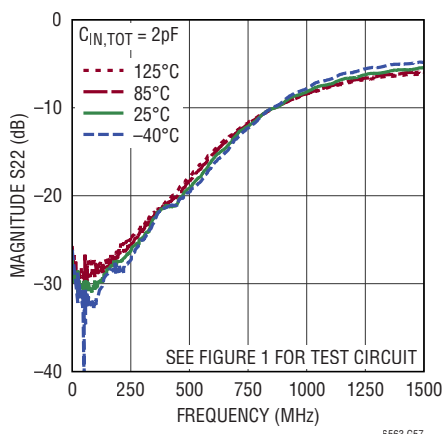
様々な温度での
安定性係数Kの周波数特性



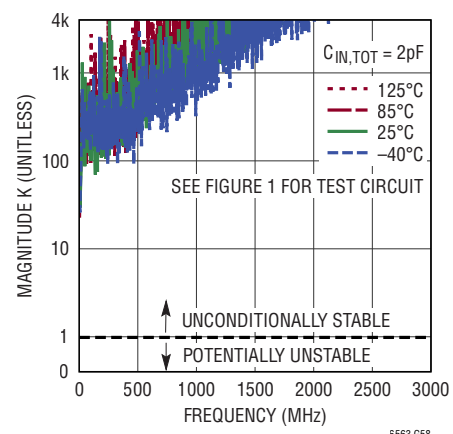
様々な温度での
 S_{21ds} (ゲイン)の周波数特性



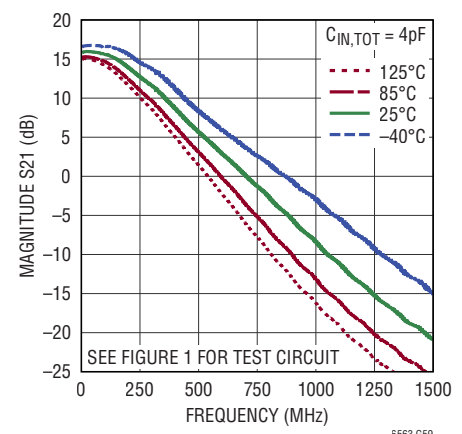
様々な温度での
 S_{22dd} の
周波数特性



様々な温度での
安定性係数Kの周波数特性



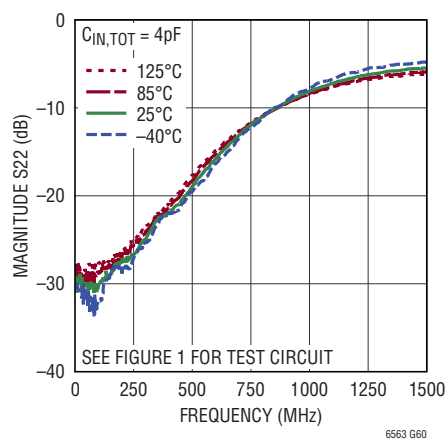
様々な温度での
 S_{21ds} (ゲイン)の周波数特性



代表的な性能特性

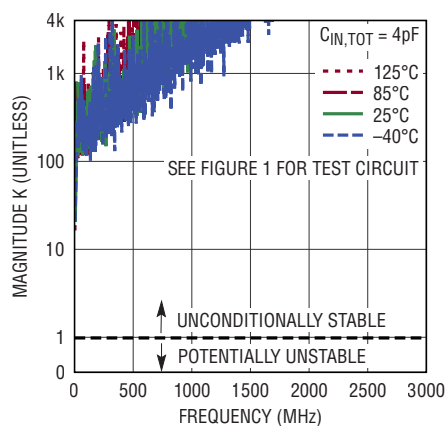
特に指定のない限り、仕様は、CHSEL0 = TILT = OFFSET = 0V、HI = CHSEL1 = PWRMD = ADJ0 = ADJ1 = $V_{CC1} = V_{CC0} = 3.3V$ 、CM = 1.5Vでの値です。 V_{OUTCM} は $(OUT + \overline{OUT})/2$ 、 $V_{OUTDIFF}$ は $(OUT - \overline{OUT})$ で定義されます。 R_{L_EXT} は100 Ω 差動です。OUTはTERMに、 $\overline{OUT}$ は $\overline{TERM}$ に接続されています。

様々な温度でのS22ddの
周波数特性



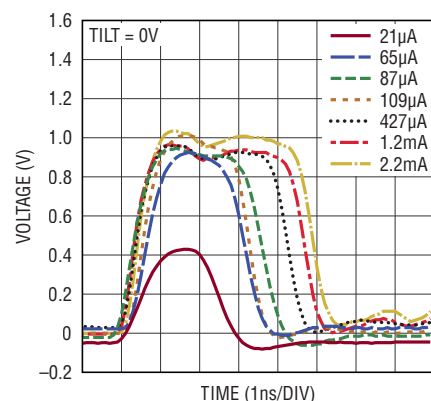
6563 G60

様々な温度での
安定性係数Kの周波数特性



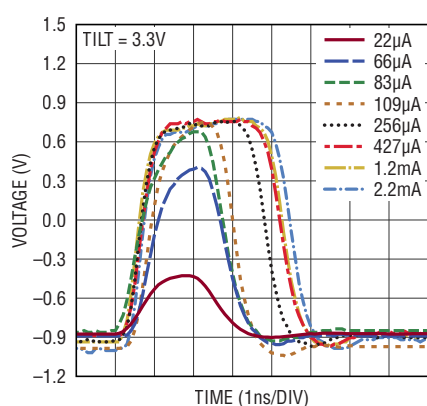
6563 G61

様々な I_{IN} でのパルス応答、
 $C_{IN,TOT} = 1pF$ 、2nsのパルス幅



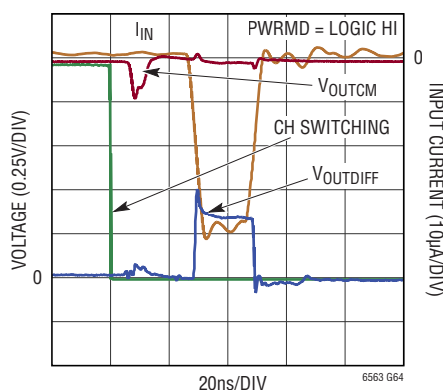
6563 G62

様々な I_{IN} でのパルス応答、
 $C_{IN,TOT} = 1pF$ 、2nsのパルス幅



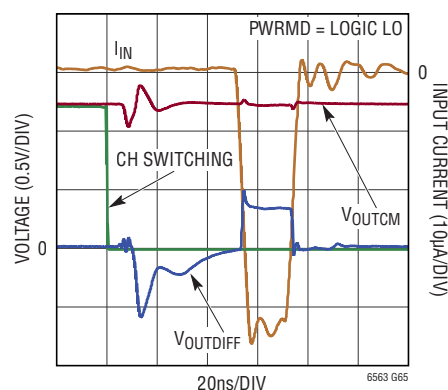
6563 G63

チャンネル・スイッチング時間



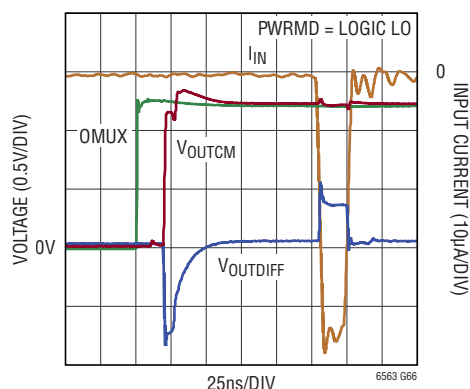
6563 G64

チャンネル・スイッチング時間



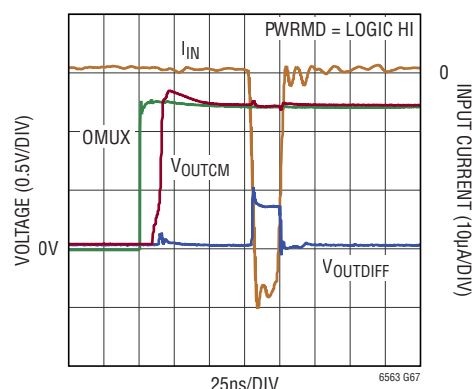
6563 G65

OMUXスイッチング時間



6563 G66

OMUXスイッチング時間

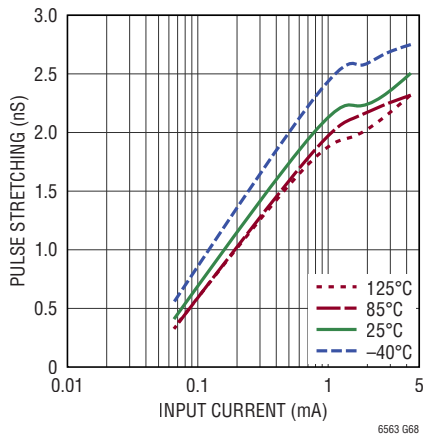


6563 G67

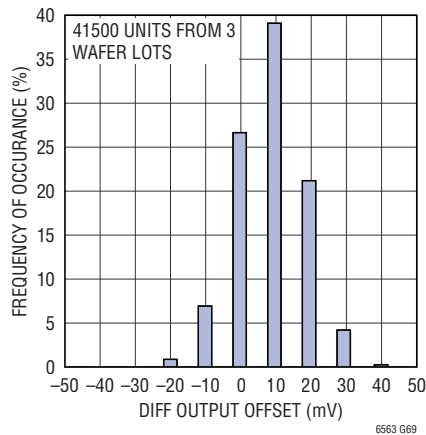
代表的な性能特性

特に指定のない限り、仕様は、CHSEL0 = TILT = OFFSET = 0V、HI = CHSEL1 = PWRMD = ADJ0 = ADJ1 = $V_{CC1} = V_{CC0} = 3.3V$ 、CM = 1.5Vでの値です。 V_{OUTCM} は $(OUT + \overline{OUT})/2$ 、 $V_{OUTDIFF}$ は $(OUT - \overline{OUT})$ で定義されます。 R_{L_EXT} は 100 Ω 差動です。OUT は TERM に、 $\overline{OUT}$ は TERM に接続されています。

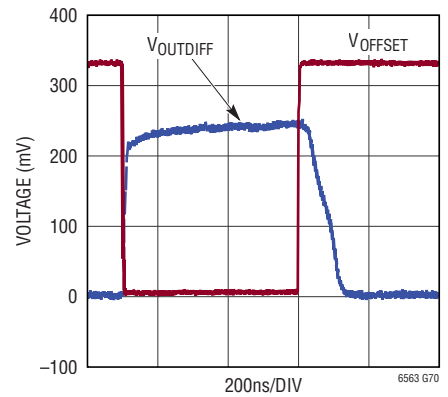
パルス・ストレッチと
入力電流の関係



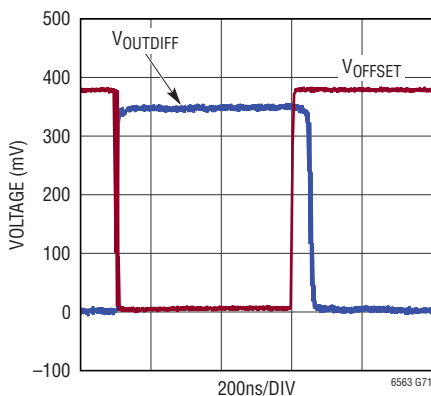
出力オフセットのヒストグラム



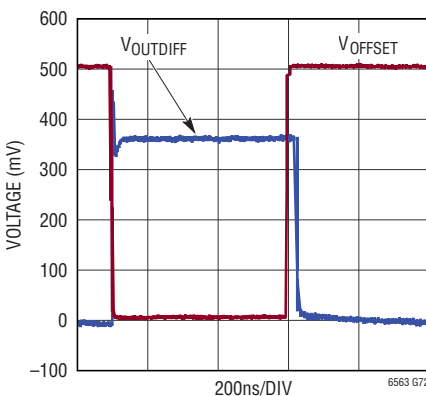
V_{OFFSET} ピンの変化に対する
出力応答



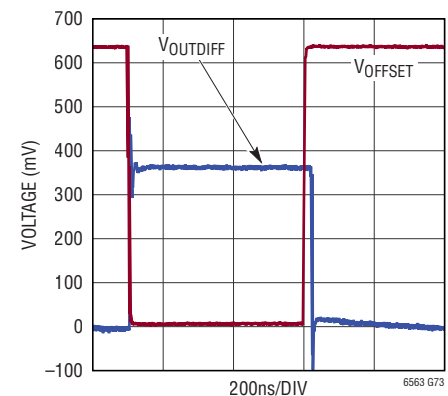
V_{OFFSET} ピンの変化に対する
出力応答



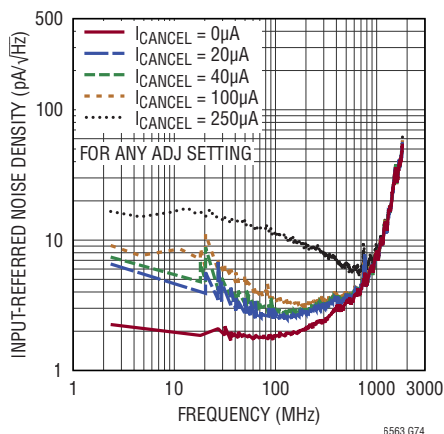
V_{OFFSET} ピンの変化に対する
出力応答



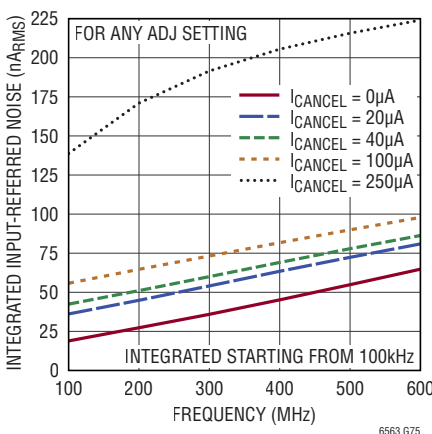
V_{OFFSET} ピンの変化に対する
出力応答



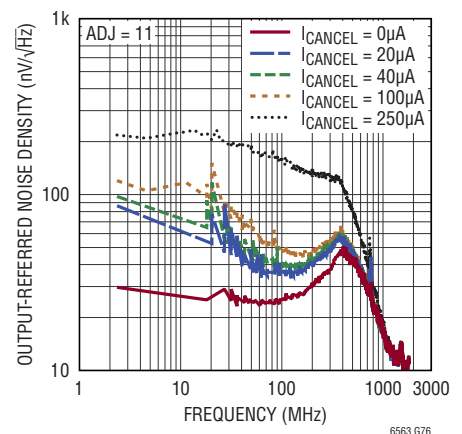
様々な入力電流相殺での入力換算
ノイズ密度、 $C_{IN,TOT} = 0.5pF$



様々な入力電流相殺での積分入力
換算ノイズ、 $C_{IN,TOT} = 0.5pF$



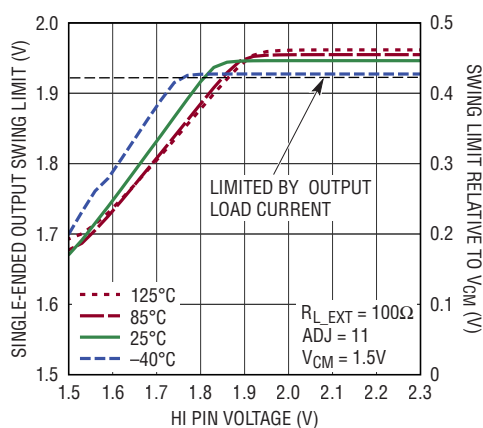
様々な入力電流相殺での出力換算
ノイズ密度、 $C_{IN,TOT} = 0.5pF$



代表的な性能特性

特に指定のない限り、仕様は、CHSEL0 = TILT = OFFSET = 0V、HI = CHSEL1 = PWRMD = ADJ0 = ADJ1 = $V_{CC1} = V_{CC0} = 3.3V$ 、 $V_{CM} = 1.5V$ での値です。 V_{OUTCM} は $(OUT + \overline{OUT})/2$ 、 $V_{OUTDIFF}$ は $(OUT - \overline{OUT})$ で定義されます。 R_{L_EXT} は 100Ω 差動です。OUTはTERMに、 $\overline{OUT}$ はTERMに接続されています。

ハイサイド・クランプとHIピン電圧の関係



ローサイド・クランプとHIピン電圧の関係

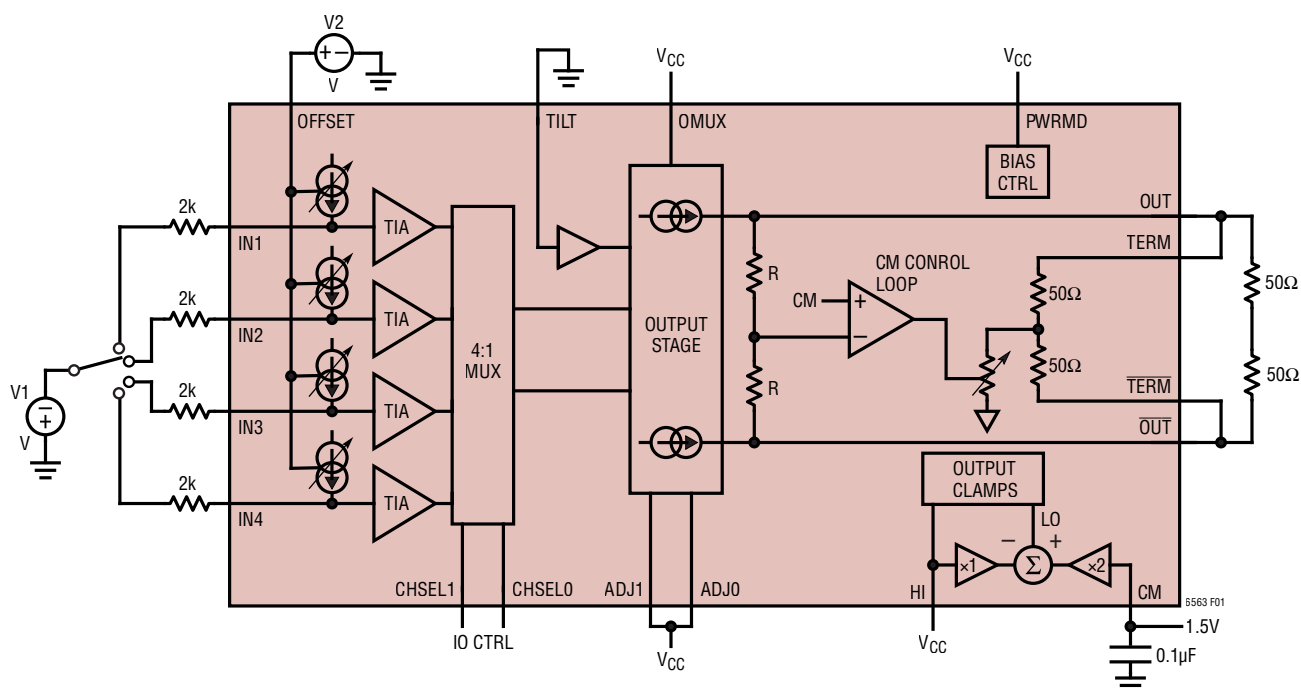
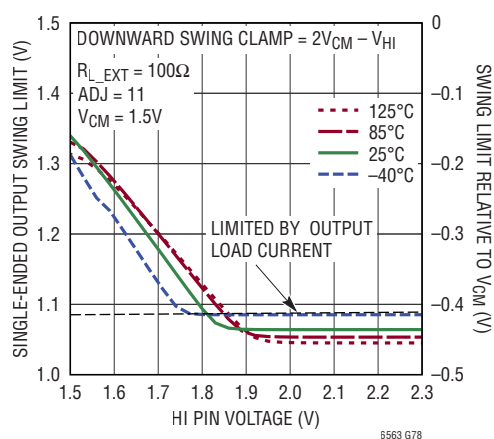


図1. 電気特性のテスト回路

代表的な性能特性

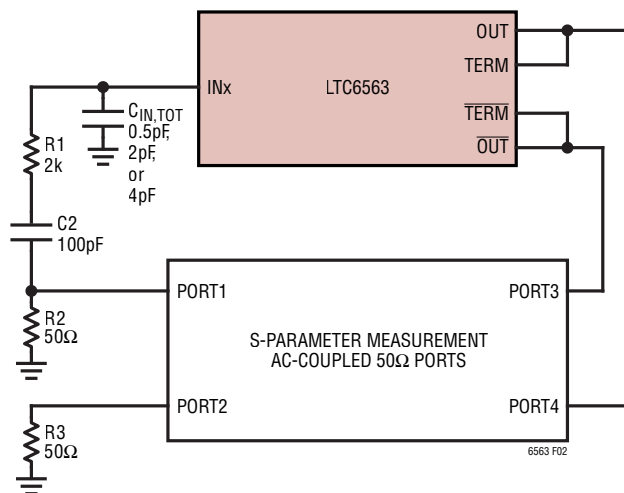


図2. Sパラメータのテスト回路

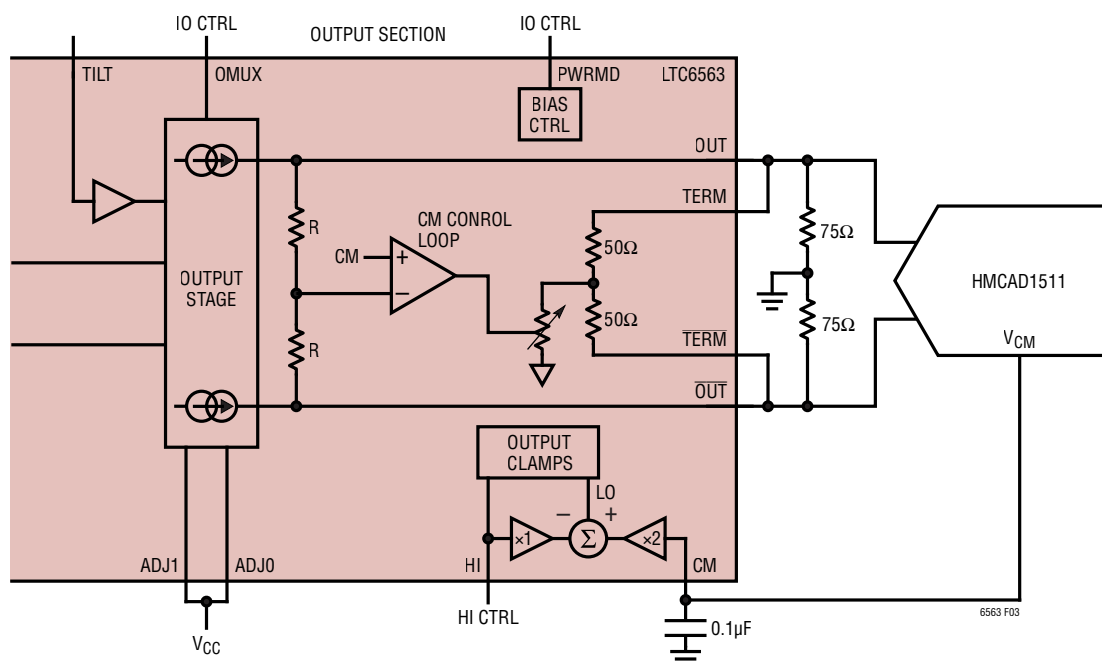


図3. HMCAD1511の駆動 (ADJ11、Tilt = 3.3V、CM = 0.9V、FS = 2.4V_{p,p})

ピン機能

GND (ピン1、3、18、20、露出パッド・ピン25) : 負電源。通常はグラウンドに接続します。すべてのGNDピンと露出パッドは、同じ電圧に接続してください。露出パッド(ピン25)は、インダクタンスの低減と適切な熱伝達のため、複数のビア・ホールを使用して内層のグラウンド・プレーンに接続してください。

IN4、IN1、IN2、IN3 (ピン2、ピン19、ピン21、ピン24) : チャンネル4、1、2、3のトランスインピーダンス・アンプ用入力ピン。アクティブ・チャンネルは内部で0.8Vにバイアスされます。具体的な推奨事項については[アプリケーション情報](#)のセクションを参照してください。

PWRMD (ピン4) : 電力モードはCMOS入力で、消費電力を制御します。PWRMDピンは、V_{CCI}との間に208kの内部プルアップ抵抗を備えています。デフォルト値は3.3Vです。

V_{CCI} (ピン5) : 入力段の正側電源。通常は3.3Vです。MPZ1005A331ETD25などのフェライト・ビーズを直列に接続すると共に、680pFおよび0.1μFのバイパス・コンデンサをV_{CCI}とグラウンドの間でデバイスのできるだけ近くに配置してください。

OMUX (ピン6) : 出力MUXはCMOS入力で、出力のマルチプレクサ機能を制御します。OMUXピンは、V_{CCI}との間に208kの内部プルアップ抵抗を備えています。デフォルト値は3.3Vです。

CM (ピン7) : 出力コモンモード・リファレンス電圧。このピンの電圧で出力コモンモード電圧レベルを設定します。3.3V電源では、CMピンはフロート状態で、デフォルトの0.9Vになります。CMピンの入力インピーダンスは16.3kΩです。CMピンは0.01μF以上の高品質なセラミック・コンデンサでバイパスしてください。

HI (ピン8) : ハイサイド・クランプ電圧。HIピンに印加する電圧で、 $\overline{\text{OUT}}$ ピンとOUTピンの上限電圧を設定します。また、HI電圧は、両方の出力ピンの電圧振幅の下限値を2V_{CM} - HIに制限します。これは、CM電圧に対して対称にクランプするためです。3.3V電源では、HIピンはフロート状態で、デフォルトの1.8Vになります。HIピンの入力インピーダンスは

13.6kΩです。HIピンは0.01μF以上の高品質なセラミック・コンデンサでバイパスしてください。

$\overline{\text{OUT}}$ 、OUT (ピン9、ピン12) : 差動出力ピン。電圧モード出力では、 $\overline{\text{OUT}}$ を $\overline{\text{TERM}}$ に、OUTをTERMに接続します。電流モード出力、または外付けの負荷抵抗を使用している場合は、 $\overline{\text{TERM}}$ とTERMをフロート状態にします。

TERM、TERM (ピン10、ピン11) : 内部終端。これらのピンは、GNDにカップリングされた50Ωの負荷抵抗を備えており、差動出力ピンに接続することを目的としています。

CHSEL1、CHSEL0 (ピン13、ピン15) : チャンネル選択用のMSBおよびLSB。これらのピンは、GNDへの218kの内部プルダウン抵抗を備えたCMOS入力です。

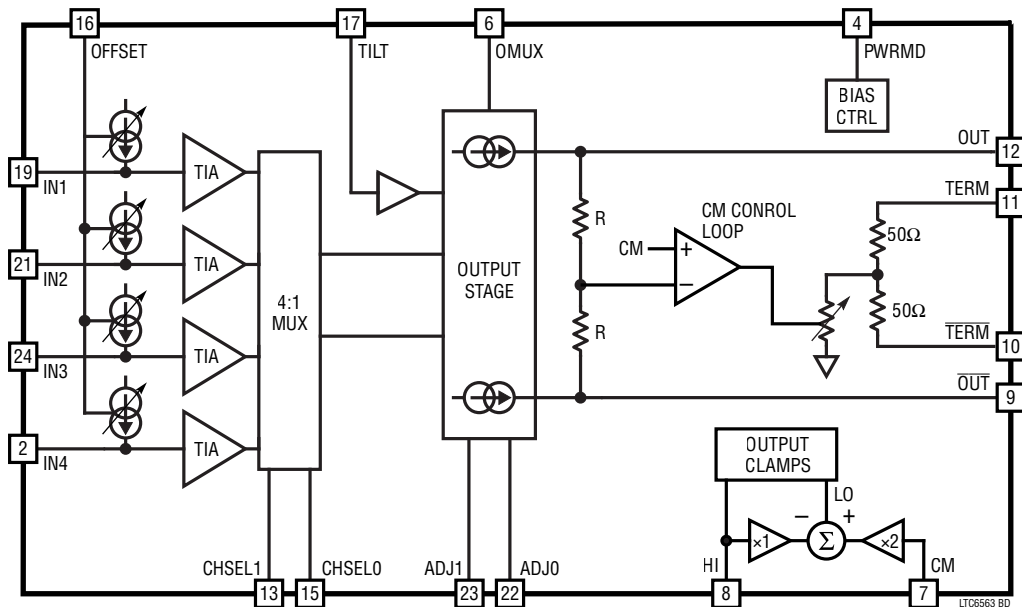
V_{CCO} (ピン14) : 出力段の正側電源。通常は3.3Vです。V_{CCO}は、単電源動作時にはV_{CCI}に接続できます。MPZ1005A331ETD25などのフェライト・ビーズを直列に接続すると共に、680pFおよび0.1μFのバイパス・コンデンサをV_{CCO}とグラウンドの間でデバイスのできるだけ近くに配置してください。

OFFSET (ピン16) : 入力オフセット調整。このピンには、各入力ピンの電流源を制御する電圧を入力します。これらの電流源は、ディテクタに流れるDC電流を相殺するために使用します。OFFSETピンは、GNDとの間に内部プルダウン抵抗を備えています。

TILT (ピン17) : 出力差動オフセット。このピンの電圧は出力の差動オフセットを制御します。TILTピンは、GNDとの間に22.7kの内部プルダウン抵抗を備えています。

ADJ0、ADJ1 (ピン22、ピン23) : 出力ゲインおよび電流調整用のLSBおよびMSB。この調整ピンで出力段の静止電流と電流ゲインを設定します。ADCインターフェースの最適化については、[アプリケーション情報](#)のセクションを参照してください。これらのピンは、GNDへの218kの内部プルダウン抵抗を備えたCMOS入力です。

ブロック図



動作

LTC6563は4:1のマルチプレクサとADC駆動段を内蔵した4チャンネル・トランスインピーダンス・アンプです。各トランスインピーダンス・アンプは、入力された電流を出力電圧に変換します。内蔵の4:1マルチプレクサにより、システム設計が簡略化されると共にスペースと消費電力を削減できます。出力のマルチプレクスには、OMUXピンを使用します。これにより、複数の4チャンネルLTC6563を組み合わせ、8、12、16、...、32個の入力チャンネルを、容易に1つの差動出力にマルチプレクスすることができます。

LTC6563は、高速差動入力A/Dコンバータの駆動に最適です。OUTおよびOUTは、約180mVから $V_{CC0} - 1V$ 付近までの範囲を持つシングルエンド振幅です。LTC6563には、高速ADCの入力振幅に合わせて4つの出力駆動モードがあります。

チルト機能で出力段をオフセットさせることにより、ADCの差動入力範囲全体を利用できます。出力はプログラマブルなクランプ機能を備えており、飽和状態となった場合に出力振幅の制限が可能です。このクランプ機能により、ADCのフ

ロント・エンドを保護できます。HI ピンによって最大振幅を設定すると、最小振幅も内部でシンメトリックに制限されます。

代表的な探知装置アプリケーションでは、LTC6563はAPDの出力電流を増幅します。APDは、ブレイクダウン付近までバイアスすることで高い電流ゲインが得られます。光の照度が高い環境では、1Aを超えるような大電流が流れることがあります。LTC6563は、このような大負荷電流に耐え、高速に回復できます。回復時には、すべてのTIAは後続のパルスを遮断します。LTC6563は、1mAの飽和状態から位相反転することなく2.5ns以下で回復できるため、回復時のデータ・ロスを最小限に抑えます。

探知装置のレシーバー・チェーンでは周辺光が問題となります。DC 電流は、TIA の線形範囲を容易に飽和させることができます。LTC6563 は、DC 相殺による入力制御が可能です、最大 200 μ A の DC 電流を相殺します。DC 相殺は付加ノイズを最小化するように設計されています。

アプリケーション情報

出力オフセットと電流制御

LTC6563の出力段には、多くのオプションがあります。ADJ1ピンとADJ0ピンを使用して、出力電流駆動の4つのオプションが利用できます。出力電圧の振幅は、設定値の調整、外部差動終端抵抗、チルト入力によって決まります。チルト入力の目的は、DC出力電圧をオフセットすることでTIAのフル出力振幅を大きくし、ユニポーラ入力に使用することです。出力TILTは、フォトディテクタからの入力がユニポーラとなるADCでは重要です。ADCの入力振幅を最大化させるため、OUTのDC値を低くオフセットし、OUTのDC値を高くオフセットします。これにより、LTC6563はADCのフル・ダイナミック・レンジを最大化します。これらのピンは、低ノイズの入力に接続してください。

LTC6563のトランスインピーダンス・ゲイン(RT)は、与えられた入力電流に対して出力を生成するために必要な複数

段による、すべてのゲインで構成されます。出力は差動で、出力の1つのみを使用する場合 $\frac{1}{2}$ RTが得られます。

表1および表2に示すように、 R_{L_EXT} を変えることでトランスインピーダンス・ゲイン(RT)を変えることができます。ADJピンは、100ns未満で応答するため、アプリケーションが必要とする場合には、オンザフライでゲイン・スイッチとしても使用できます。例えば、LTC6563が非常に強い信号を受信した場合に、TIAゲインを低下させるために使用します。ゲイン調整に関して重要なことを以下に示します。

- 線形入力電流範囲(チルト無しで40 μ A、フル・チルトで90 μ A)はこれらの変更の影響を受けません。
- R_{L_DIFF} が差動出力から見た総負荷を表すのに対し、 R_{L_EXT} は外部差動負荷を表します。図17～図19に、様々な外部シングルエンド負荷(50 Ω 、75 Ω 、100 Ω)の例を示します。

表1. TILTピン = 0V、OUTをTERMに、 $\overline{OUT}$ をTERMに接続した場合の出力段¹

IIN (μ A)	ADJ1	ADJ0	OUT (mA)	OUTBAR (mA)	$R_T (\Omega)$	$R_T (\Omega)$	$R_T (\Omega)$
					$R_{L_EXT} = 100\Omega$ DIFF	$R_{L_EXT} = 200\Omega$ DIFF	$R_{L_EXT} = OPEN$
0	0	0	7	7	5.55k	7.4k	11.1k
	0	1	14	14	11.1k	14.8k	22.2k
	1	0	21	21	16.65k	22.2k	33.3k
	1	1	28	28	22.2k	29.6k	44.4k
45	0	0	12	2	5.55k	7.4k	11.1k
	0	1	24	4	11.1k	14.8k	22.2k
	1	0	36	6	16.65k	22.2k	33.3k
	1	1	48	8	22.2k	29.6k	44.4k

¹ 出力コンプライアンス電圧はこれより高い R_{L_EXT} およびADJ設定で確認されます。

表2. TILTピン = V_{CC} 、OUTをTERMに、 $\overline{OUT}$ をTERMに接続した場合の出力段¹

IIN (μ A)	ADJ1	ADJ0	OUT (mA)	OUTBAR (mA)	$R_T (\Omega)$	$R_T (\Omega)$	$R_T (\Omega)$
					$R_{L_EXT} = 100\Omega$ DIFF	$R_{L_EXT} = 200\Omega$ DIFF	$R_{L_EXT} = OPEN$
0	0	0	2	12	5.55k	7.4k	11.1k
	0	1	4	24	11.1k	14.8k	22.2k
	1	0	6	36	16.65k	22.2k	33.3k
	1	1	8	48	22.2k	29.6k	44.4k
90	0	0	12	2	5.55k	7.4k	11.1k
	0	1	24	4	11.1k	14.8k	22.2k
	1	0	36	6	16.65k	22.2k	33.3k
	1	1	48	8	22.2k	29.6k	44.4k

¹ 出力コンプライアンス電圧はこれより高い R_{L_EXT} およびADJ設定で確認されます。

アプリケーション情報

- R_{LDIFF} をわずかに増加させると信号の帯域幅は減少します。
- 出力コンプライアンス電圧 ($V_{COMPLIANCE}$) は、 R_{LDIFF} 、 ADJ 設定、および CM 電圧を基準に確認できます。出力コンプライアンス電圧を外れる例を示します。

$R_{LDIFF} = 100\Omega$ 、 $Tilt = V_{CC}$ 、 $ADJ1 = 1$ 、 $ADJ0 = 0$ 、 $CM = 1.7V$ 、 $I_{IN} = 90\mu A$

Output Voltage (max) =

$$V_{CM} + \frac{|I_{OUT} - I_{OUTBAR}|}{2} \cdot \frac{R_{LDIFF}}{2}$$

表2から出力電流値を読みます。

Output Voltage (max) =

$$1.7V + \frac{|36mA - 6mA|}{2} \cdot \frac{100\Omega}{2} = 2.45V!$$

最大出力電圧は、 $V_{COMPLIANCE}$ の定格を守るため、 $V_{CCO} - 1V$ (~2.3V) 未満に維持してください。対処法は、低消費電力の ADJ 設定値を使用するか、入力 APD 電流、差動負荷、 CM 電圧のいずれかを低減することによって出力電流を低くすることです。

電力に関する考慮事項

LTC6563 には多くの動作電力モードがあります。PWRMD ピン、OMUX ピン、 ADJ ピンの状態によって LTC6563 に流れる電流量を決定します。複数の電力モードがあるので、アプリ

ケーションに応じて消費電力を最小限に抑えた最適なモードを選択できます。

TIA 入力の AC カップリングと DC カップリングの比較

LTC6563 は、ディテクタと AC カップリングもできますが、負側にバイアスされた APD に対しては DC カップリングすることで最も良い性能が得られます。DC カップリングは、部品点数を減らして APD からの DC 電流パスを作ることができます。LTC6563 の OFFSET は、DC 電流を相殺するために設計された機能です。スイッチング速度と飽和回復で最高の性能を得られるのは、この DC カップリング構成時です。

TIA 入力を AC カップリングにすると、ディテクタのバイアス・ポイントを設定するために R_B が必要となります。 R_B は、APD 電流にとっては TIA と並列なパスとなるため、シグナル・チェーンの実質的な出力ゲインに影響を与えます。

このバイアス抵抗値と AC カップリング・コンデンサ C_{AC} は、大きな時定数を形成する可能性があります。 C_{AC} は、対象となる周波数でのリアクタンスを基に選定しますが、 R_B は、APD 信号からの電流を TIA パスから奪わないようにするた

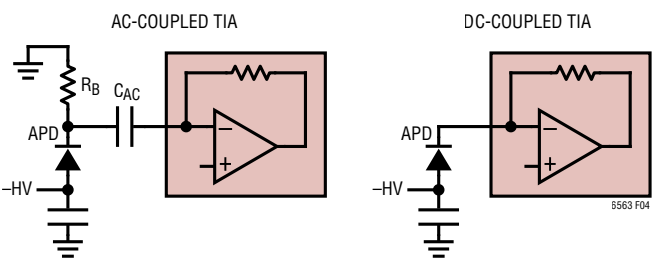


図4. AC カップリングされたディテクタ回路

表3. LTC6563 の消費電力モード。X = ドント・ケア

PWRMD	OMUX	ADJ1	ADJ0	I_{VCCI} (mA)	I_{VCCO} (mA)	I_{TOTAL} (mA)	説明
0	0	X	X	4.5	0.1	4.6	LTC6563 をシャットダウン。
0	1	0	0	21	24.5	45.5	LTC6563 をイネーブル。未選択の入力はパワーダウン。CM ピン制御は無効。この設定は、マルチチップ/マルチチャンネルのアプリケーションにおける応答器デバイスに適しています。
0	1	0	1	21	38	59	
0	1	1	0	21	51.5	72.5	
0	1	1	1	21	64.5	85.5	
1	0	X	X	35	0.1	35.1	LTC6563 をディスエーブル (出力段をオフ)。未選択の入力をパワーアップ。
1	1	0	0	34	24.5	58.5	LTC6563 をイネーブル。未選択の入力をパワーアップ。CM ピン制御を有効にして出力 CM 電圧を設定。この設定は、マルチチップ/マルチチャンネルのアプリケーションにおけるコントローラ・デバイスに適しています。
1	1	0	1	34	38	72	
1	1	1	0	34	51.5	85.5	
1	1	1	1	34	64.5	98.5	

アプリケーション情報

め、大きくするのが理想的です。大きな R_B は大きなRC時定数を形成する一方、小さな R_B はAPDの実効的なゲインを低下させるということです。

このRC回路にはもう1つの負の影響があり、飽和状態で現れます。APDから大信号を受信すると、飽和状態では C_{AC} が充電されます。これにより、TIAの入力バイアスが負側に移動し、TIA入力インピーダンスがトランスインピーダンスの $14k\Omega$ に変わります。この $14k\Omega$ がカップリングされた R_B と C_{AC} による時定数は、飽和回復時間に加算されます。現実的な値として、 $100pF$ の C_{AC} と $2.2k\Omega$ の R_B を使用すると、 $50mA$ を超える入力信号のとき、 $1\mu s$ を超える大きな飽和回復時間となります。これにより、次の入力信号はシグナル・チェーンから実質的に遮断されることになります。

チャンネル選択

LTC6563には4つのTIA入力があります。アクティブ・チャンネルは、CHSEL0とCHSEL1の2つのチャンネル選択ビットを使用して選択します。チャンネルを変更したときにPWRMDがハイの場合、出力グリッチは $10ns$ 未満で安定します。PWRMDがローのときにチャンネルを変更すると、出力グリッチは安定するまでに $500ns$ 近くかかります。PWRMDピンがハイのとき、 $400MHz$ での非アクティブ・チャンネルのチャンネル間アイソレーションは $30dB$ です。PWRMDがローのとき、チャンネル間アイソレーションは $48dB$ 以上に増加します。

表4. チャンネル選択

CHSEL1	CHSEL0	OMUX	ACTIVE CHANNEL
0	0	1	1
0	1	1	2
1	0	1	3
1	1	1	4
X	X	0	Hi-Z

DC入力の相殺

LTC6563は、付加ノイズを最小限に抑えてDC入力電流の相殺を行う電圧制御電流源を備えています。各TIA入力には等しい電流が印加されます。電流相殺の最大値は $200\mu A$ です。OFFSETピンは、外部のクロズドループ設計に対応できるよう、高速セトリングと高速スイッチング時間を備えた設計になっています。伝達関数については、 I_{OFFSET} と V_{OFFSET} の関係を表すカーブを参照してください。OFFSETピンの制御には、高速DACの使用を推奨します。

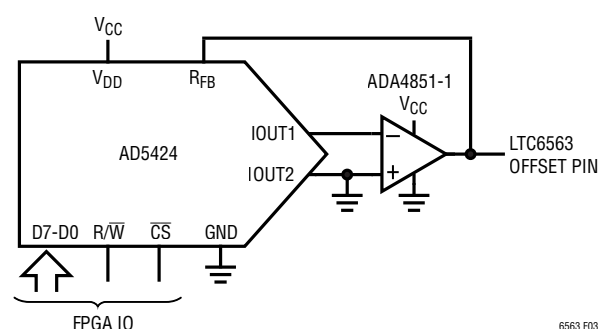


図5. 推奨のDC相殺回路

出力マルチプレクス

図6の回路図を参照してください。出力マルチプレクス（OMUX）には、LTC6563を少なくとも1つ追加し、コントローラ／応答器の関係を構築して動作させる必要があります。複数のLTC6563をマルチプレクスするには、それぞれの出力でDC接続を共有する必要があります。コントローラとなったLTC6563（U1）の出力段は、内部終端抵抗に接続してください。CM制御を機能させるには、すべての並列回路の入力のいずれかがイネーブルの間は、コントローラ・デバイスのPWRMDピンをハイにしておく必要があります。これは、PWRMDがアサート解除される（ローになる）と、CMのサーボ・ループがデイスエーブルされるためです。コントローラ・デバイスの出力回路（U1）は、すべてのマルチプレクシングの共通モードを制御します。CMピン（U1～U4）はすべてADCの共通モードに接続します。出力クランプ機能（HIピン）を実行する場合、適切に動作させるためにすべてのCMピン（U1～U4）を同じ電圧に接続する必要があります。また、すべてのHIピン（U1～U4）を互いに接続して、必要なクランプ電圧を印加してください。HIピンは、出力のハイサイド・クランプ電圧を設定するために使用します。内部回路は、共通モード電圧 V_{CM} を基準に対称となるローサイド・クランプ電圧を生成します。

最大出力ハイサイド電圧 = HIピン電圧

最小出力ローサイド電圧 = $V_{CM} - (HI - V_{CM}) = 2V_{CM} - HI$

出力CM電圧の設定

LTC6563にはCM入力ピンが備えられており、これを使用して出力共通モード（CM）電圧を設定できます。LTC6563でADCを駆動するアプリケーションでは、TIA出力をADCの

アプリケーション情報

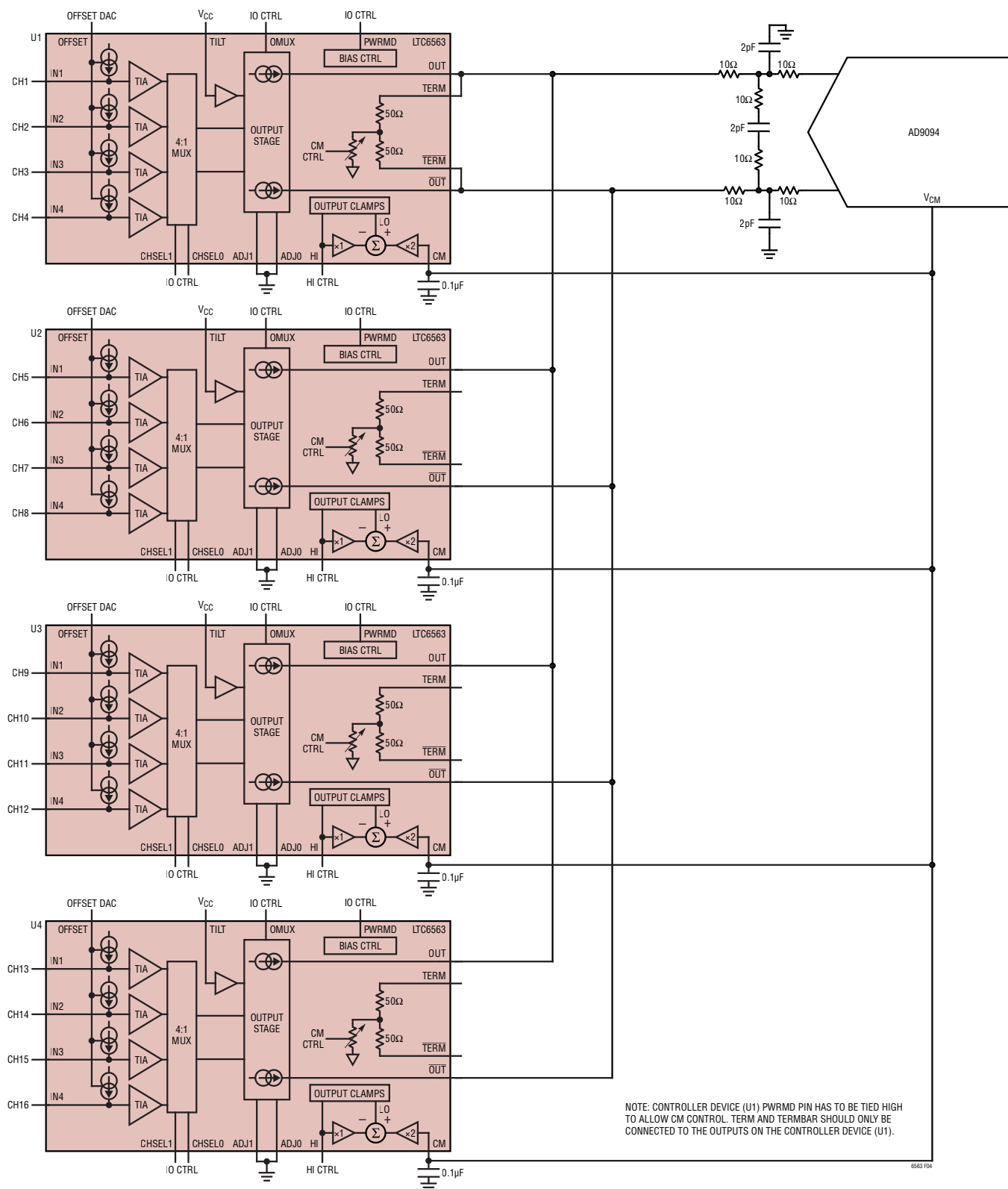


図6. マルチプレクス出力を使用した代表的なアプリケーション

アプリケーション情報

アナログ入力CMとマッチングする際に役に立ちます。これを使用すると、別にADCドライバを用意する必要がなくなるため、コスト、消費電力、基板面積を削減し、基板の複雑さを軽減できます。

CMサーボ・ループは、 V_{CMO} 、すなわち V_{OUT} 電圧と V_{OUTBAR} 電圧の平均値 $((V_{OUT} + V_{OUTBAR})/2)$ がCMに印加された電圧とマッチングするように内蔵のCM CTRL 可変抵抗を変化させることで動作します。このループは、以下の2つの条件が満たされない限り機能しません。

1. PWRMDがハイにセットされ、CM回路がアクティブになっている。
2. OUTがTERMに、 $\overline{OUT}$ が $\overline{TERM}$ にそれぞれDC接続されている。

TERMと $\overline{TERM}$ に内蔵された 50Ω 抵抗がCMサーボ機能の電流経路となり、LTC6563の電流モード出力に対して負荷の役割を果たします。これらの内部抵抗を使用することで、 50Ω の終端された伝送ラインやインピーダンス・マッチングされた負荷を容易に駆動できます。

図6に示す回路図のように、複数のLTC6563を使用して出力マルチプレクスを行う場合、1対のTERMピンとTERMBARピンのみをOUTと $\overline{OUT}$ に接続してください。TERMおよび

$\overline{TERM}$ が接続されたデバイスは、マルチプレクスされた他のデバイスのCMを設定します。

CM範囲の決定

CMサーボ・ループの電圧範囲は、この出力回路を1対の電流源と抵抗で構成された回路として記述できるため(図8参照)、オームの法則を使用して簡単に計算できます。OUTおよび $\overline{OUT}$ の電流源から供給される総電流量はADJの設定によって決まり、出力ピンのインピーダンスは内部および外部の抵抗回路から決まります。これらの要素から、出力可能なDC電圧の範囲が決定します。

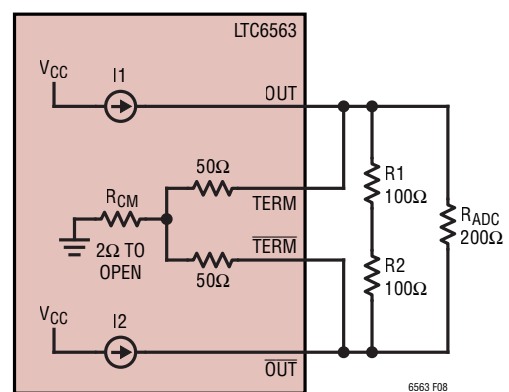


図8. 外部負荷がGND接続されていない(CM基準) ADCを駆動する等価回路

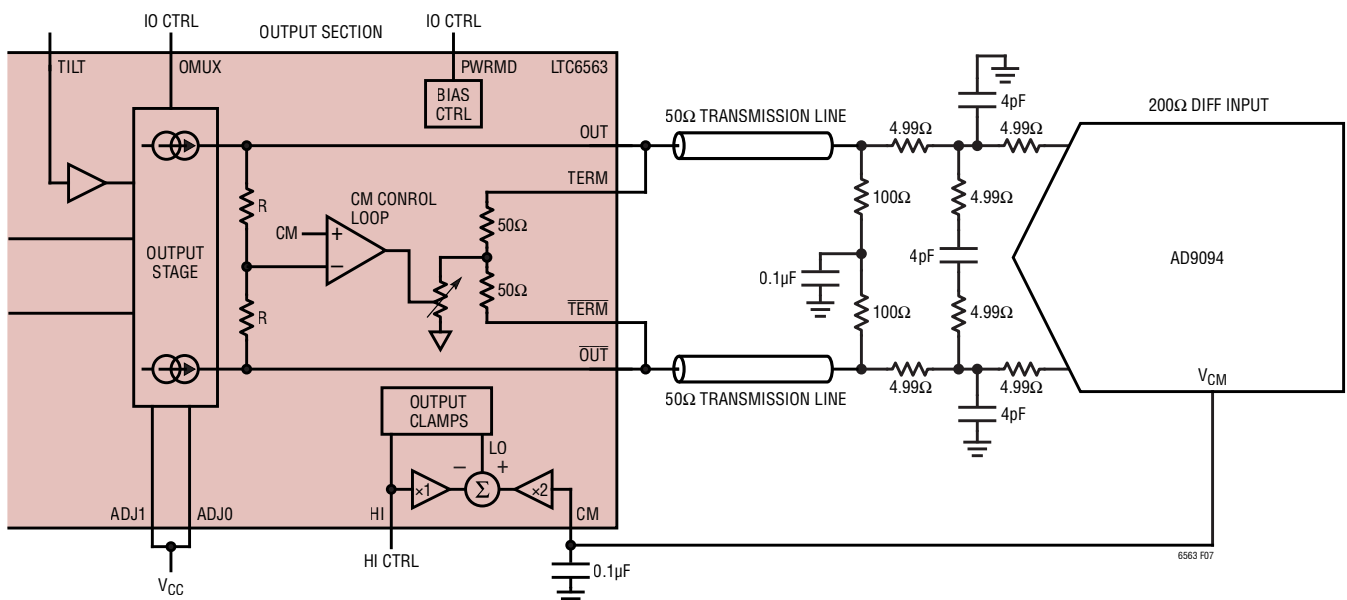


図7. CM制御/ADC駆動の代表的な接続

アプリケーション情報

解析を簡単にするため、出力負荷を直感的に見る方法として図9に示すように等価な半回路を考えます。半回路の手法を使用する場合、2つの半回路の間で共有されるインピーダンスは元の値の倍として表れます(例えば、 R_{CM} は下記のように $2 \cdot R_{CM}$ で表されます)。

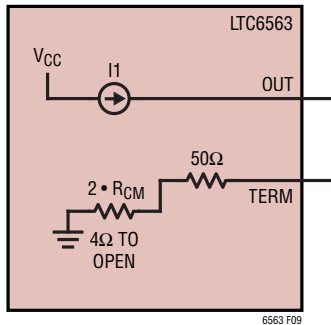


図9. グラウンド接続されていない外部負荷駆動時の等価CM半回路

内部CM CTRL抵抗は、約 2Ω から、実質的なオープン・サーキットまで変化します。CM CTRL抵抗 R_{CM} の下限では、出力CM電圧は到達可能な最小値をとります。そして、 R_{CM} の上限では、出力CM電圧は到達可能な最大値をとります。

外部CM抵抗も、外部負荷が差動で終端されているかGNDで終端されているかによって大きく変化します。

具体例1: 差動終端のみ

外部負荷が接続されていると、出力CM電流は内部TERMピンと外部負荷の両方に流れます。しかし、図7および簡略化した図8に示す構成では、グラウンドに接続された外部CM DC電流パスがないため、すべての出力CM電流は内部TERM抵抗を流れます。

図8で、ADCによる外部負荷とケーブルの終端回路 $R1$ および $R2$ はLTC6563のCM負荷に何の影響も与えません。出力CM電圧範囲は、以下ようになります。

$$V_{CMO} = I_O \cdot (50\Omega + 2R_{CM}) \quad (1)$$

ADJの設定が00、すなわち I_O が7mA(表1および表5参照)のとき、 V_{CMO} の最小値は次のように計算できます($R_{CM} = 2\Omega$ に対応):

$$V_{CMO}(\text{最小値}) = 7\text{mA} \cdot (50\Omega + 2 \cdot 2\Omega) = 380\text{mV} \quad (2)$$

R_{CM} がオープンるとき V_{CMO} は最大となり、出力CM電圧はLTC6563の出力コンプライアンス電圧(V_{CC} から約1V低い値、すなわち $V_{CC} = 3.3\text{V}$ のとき約2.3V)によってのみ制限されます。

もちろん、ADJの設定値が変われば V_{CMO} 範囲もそれに応じて変化します。図7の回路で様々なADJ値に設定したときの、最小出力CM電圧の計算値、出力フルスケール振幅、およびTIAゲイン(RT)を表5に示します。

より高いトランスインピーダンス・ゲイン(RT)やADC FS振幅を得るには、高いADJ出力電流の設定を選択します。表5には、TIAゲインと差動出力電圧振幅へのADJ設定の影響がまとめられています。

ここで、ADJ 00を例に表5の値を計算してみます(正味の差動負荷は 50Ω 、フル・チルト)。

- 最大入力電流 $90\mu\text{A}$ での出力電流値(ADJ 00)(表2より): 12mA、2mA
- 正味の差動出力負荷: 50Ω (各出力で 25Ω)

RT Calculation: $RT(k\Omega) =$

$$c. \frac{25\Omega[(12\text{mA} - 2\text{mA}) - (2\text{mA} - 12\text{mA})]}{90\mu\text{A}} = 5.56k\Omega$$

表5. 図7における様々なADJ設定でのCM最小電圧および他の動作性能値

ADJ1	ADJ0	CM/AVERAGE OUTPUT CURRENT I_O (mA)	RT (k Ω)	ADC FS DIFF VOLTAGE SWING WITH FULL TILT (mV _{p-p})	MIN CM VOLTAGE (mV)
0	0	7	5.6	500	380
0	1	14	11.1	1000	756
1	0	21	16.7	1500	1134
1	1	28	22.2	2000	1512

アプリケーション情報

- d. ADC FS 差動電圧の計算 = $90\mu\text{A} \cdot 5.56\text{k}\Omega = 500\text{mV}_{\text{P-P}}$
- e. I_O CM/平均出力電流 (表1より): 7mA
- f. V_{CMO} (最小値) = $I_O \cdot (50\Omega + 2 \cdot 2\Omega) = 380\text{mV}$ 、ここで $I_O = 7\text{mA}$ 、 50Ω は TERM の内部抵抗、 2Ω は内部 R_{CM} の最小値

表5のデータを使用し、現実的な問題としてAD9094 ADCを駆動する場合について考えると、入力条件は以下のようになります。

差動入力電圧範囲: $1.44\text{V}_{\text{P-P}} \sim 2.16\text{V}_{\text{P-P}}$ (プログラマブル)

コモンモード電圧: 1.43V

表5から分かるように、ADJ 10でLTC6563を動作させると、AD9094に必要なFS振幅電圧 ($1.44\text{V}_{\text{P-P}} \sim 2.16\text{V}_{\text{P-P}}$) の範囲を満足し、出力CM電圧の最小値が 1.13V なのでAD9094に必要なCM電圧 (1.43V) も満足しています。以上より、AD9094の駆動に適した設定はADJ 10となります。

具体例2: TEE 抵抗を使用、または外部DC 終端をグラウンドに接続してCM 電圧を下げる場合

負荷抵抗 (R_1 と R_2) の中間点とグラウンドの間にパスを追加することで、CM 電圧を低下させることができます。これは、 R_1 と R_2 の中央をグラウンディングする形となりますが、代わ

りにTEE 抵抗を追加してグラウンドに接続すると、CM 電圧が低下しすぎることを防止できます。この手法 (図10参照) により、ADCや所定の差動負荷とTIAを調整したり、ADJを設定したりする場合に、より柔軟に対応できるようになります。

TEE 抵抗は、半回路では倍の値として表れます。等価なCM 負荷およびCM 電圧は以下のように記述できます。

$$V_{\text{CMO}} = I_O \cdot [(50\Omega + 2R_{\text{CM}}) \parallel (R_1 + 2R_{\text{TEE}})] \quad (3)$$

回路に R_{TEE} を追加してもCMパラメータに影響を及ぼすだけで、差動電圧振幅や回路のトランスインピーダンス・ゲインには影響を与えません。 R_{TEE} とグラウンドの間にシャント・コンデンサを追加すると、このノードにスプリアスAC信号は現れません。

図7の回路図に $R_{\text{TEE}} = 20\Omega$ を追加しADJ = 11 (表1から $I_O = 28\text{mA}$) に設定した場合、CMサーボ・ループは、式3を使用して、最小 1.1V ($R_{\text{CM}} = 2\Omega$ 、前述では R_{TEE} がないため表5から最小 1.51V) から、最大 2.3V 以上 (デバイスの出力コンプライアンス電圧) の範囲で出力CMを調整できるため、AD9094のCM電圧の条件 (1.43V) を容易に満足できます。

内部CMサーボ・ループを使用しない動作

TIA出力でADCを駆動しない場合のように、LTC6563に内蔵されたCMサーボ・ループ機能が不要なアプリケーション

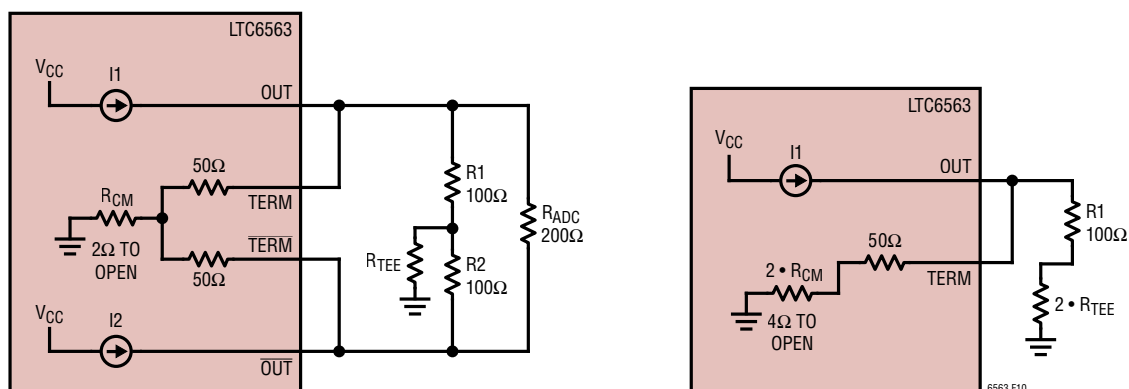


図10. TEE 抵抗負荷 (左図) およびその等価CM 半回路 (右図)

アプリケーション情報

もあります。そのような条件では、以下のピン設定を使用します。

1. TERMと $\overline{\text{TERM}}$ はフロート状態のままにします。
2. 外部回路で出力電流をシンクできるようにします。最も簡単な方法は、外部終端をグラウンドに接続することです。
3. CMピンは、必ず予定している出力CM電圧に接続します。出力クランプ・レベルはCMピンとHIピンで計算されるため、CMピンを適切にセットできないと予期しない信号クランプが生じる可能性があります。

TERMピンと $\overline{\text{TERM}}$ ピンをフロート状態にすると、出力CM電圧はLTC6563のADJ設定と外部CM負荷のみの関数になります。例えば、ADJ11の設定($I_O = 28\text{mA}$)で、各出力とグラウンドの間に 50Ω の負荷を使用した場合、出力CM電圧は下記ようになります。

$$V_{\text{CMO}} = I_O \cdot R_{\text{LOAD_CM}} = 28\text{mA} \cdot 50\Omega = 1.4\text{V} \quad (4)$$

CMサーボ・ループ機能は無効にし、LTC6563のCMピンを、予想されるCM値に近い電圧に接続します(上記の例では1.4V)。出力クランプ回路は、CMが実際の出力CM電圧に等しいことを前提にしています。もしそうでない場合、HIピンで設定されたクランプ電圧は計算違いとなり、予期しない信

号クリッピングが発生する可能性があります。このため、 $k\Omega$ レンジの分圧抵抗を使用して、 V_{CC} ピンから複製の V_{CMO} 電圧を発生させることができます。

出力インピーダンスの増加

出力信号振幅を調整するために、出力の終端インピーダンスを変更したほうが良い場合があります。また、LTC6563の出力構造は柔軟なため、様々な差動負荷や伝送ラインのインピーダンスにマッチングさせることができます。これは、高速信号の完全性に重要な要素です。以下の例では、 75Ω の伝送ラインとADC負荷を駆動するために、 75Ω のソース・インピーダンスになるよう出力回路を変更します。

図11の回路図に示すような構成を考えます。LTC6563の出力インピーダンスは、 50Ω の内部TERM抵抗と直列に 24.9Ω の抵抗を追加することで 75Ω まで増加します。これにより、TIAは、 75Ω の伝送ライン、およびADC側の正味のSEインピーダンスにもマッチングした出力インピーダンスとなります。伝送ラインのADC側インピーダンスは次のように計算できます。

$$((200\Omega/2) + (2 \cdot 4.99)) \parallel 300\Omega = 80\Omega$$

ここで、図11および簡略化された図12の回路図の出力CM電圧について見ていきましょう。

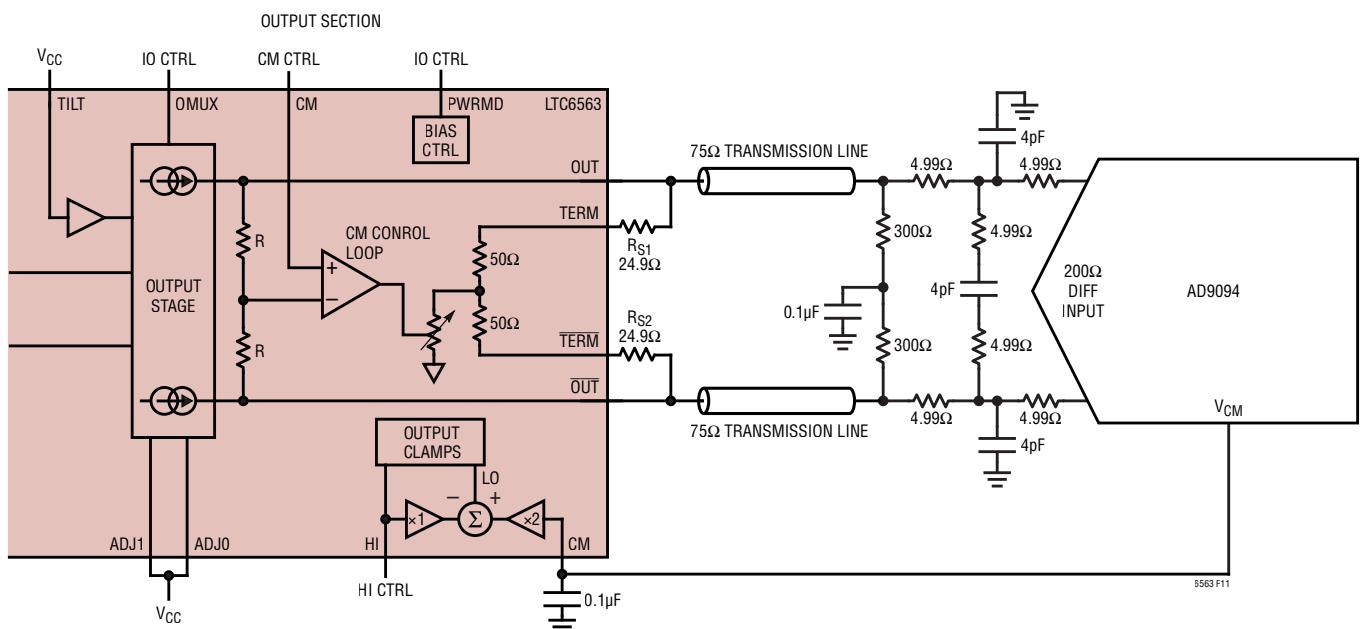


図11. 差動負荷抵抗の増加と 75Ω とのマッチング

アプリケーション情報

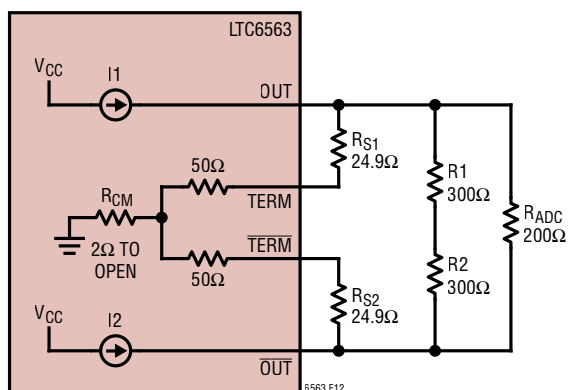


図 12. TIA を 75Ω 負荷にマッチングした等価回路

前述のケース同様、解析のため、図 13 に示すように出力負荷回路を等価な半回路に分けると、CM 電圧への影響を計算する際に便利です。

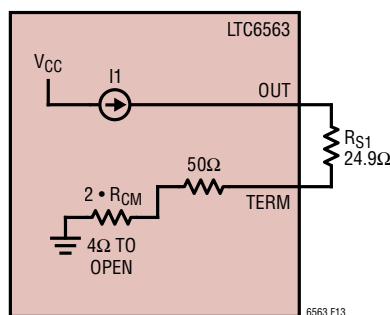


図 13. 75Ω 負荷での等価 CM 半回路

前述同様、CM 回路は R1、R2、および 200Ω の ADC 差動入力インピーダンスの影響を受けません。したがって、出力 CM は次式で得られます。

$$V_{CMO} = I_O \cdot (24.9\Omega + 50\Omega + 2R_{CM}) \quad (5)$$

ここから、TIA 出力インピーダンスの増加に加えて、 R_{S1} と R_{S2} も最小出力 CM 電圧の増加に寄与します。

図 11 の構成において ADJ 設定値を変えた場合の、最小 CM 電圧の計算値、TIA ゲイン (RT)、および ADC FS 差動電圧振幅を表 6 に示します。

ここで、図 11 の回路図に関して ADJ 00 を例に表 6 の値を計算してみます。

- 最大入力電流 90μA での出力電流値 (ADJ 00) (表 2 より): 12mA、2mA
- 正味の差動出力負荷: 75Ω (各出力で 37.5Ω)
- RT Calculation: $RT(k\Omega) = \frac{37.5\Omega[(12mA - 2mA) - (2mA - 12mA)]}{90\mu A} = 8.3k\Omega$
- ADC FS 差動電圧の計算 = $90\mu A \cdot 8.3k\Omega = 750mV_{P-P}$
- I_O CM/ 平均出力電流 (表 1 より): 7mA
- V_{CMO} (最小値) = $I_O \cdot (24.9\Omega + 50\Omega + 2 \cdot 2\Omega) = 553mV$ 、ここで、 $I_O = 7mA$ 、24.9Ω は TERM ピンに直列に接続された抵抗、50Ω は TERM の内部抵抗、2Ω は内部 R_{CM} の最小値

図 11 の回路図と表 6 の結果から、ADJ 11 設定時の最小 CM 電圧は高すぎて使用できないことがわかります。したがって、ADJ 11 を使用する場合、CM 電圧を下げる手法 (具体例

表 6. 図 11 における様々な ADJ 設定での CM 最小電圧および他の動作性能値

ADJ1	ADJ0	CM/AVERAGE OUTPUT CURRENT I_O (mA)	RT (kΩ)	ADC FS DIFF VOLTAGE SWING WITH FULL TILT (mV _{P-P})	MIN CM VOLTAGE (mV)
0	0	7	8.3	750	553
0	1	14	16.7	1500	1106
1	0	21	25.0	2250*	1659
1	1	28	33.3	3000*	2212*

*出力コンプライアンス電圧によって制限

アプリケーション情報

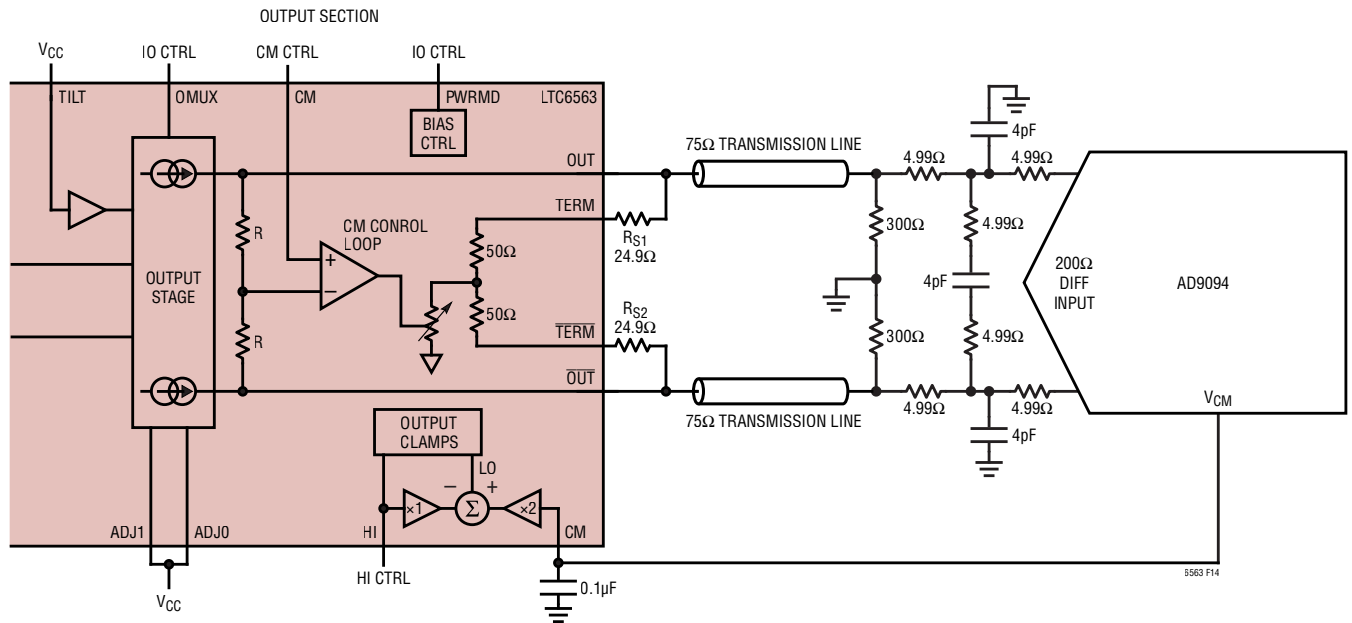


図 14. 外部負荷の中間点でグラウンド接続することで最小 CM 電圧を低下

2)で説明したように、外部負荷(300Ω)の中間点をグラウンドに接続します(図 14 参照)。

図 14 に示す変更回路での CM 電圧は以下のように計算します。

$$V_{CMO} = I_O \cdot [(24.9\Omega + 50\Omega + 2R_{CM}) \parallel 300\Omega] \quad (6)$$

よって、ADJ 11 における最小 V_{CMO} は次のような値になります。

$$V_{CMO}(\text{最小値}) = I_O \cdot [(24.9\Omega + 50\Omega + 2 \cdot 2\Omega) \parallel 300\Omega] = 28\text{mA} \cdot 62.5\Omega = 1.75\text{V} \quad (7)$$

図 14 の構成において ADJ 設定値を変えた場合の、最小 CM 電圧の計算値、TIA ゲイン(RT)、および ADC FS 差動電圧振幅を表 7 に示します。

ここで、図 14 の回路図に関して ADJ 00 を例に表 7 の値を計算してみます。

a. 最大入力電流 90μA での出力電流値(ADJ 00)(表 2 より): 12mA、2mA

b. 正味の差動出力負荷: 75Ω(各出力で 37.5Ω)

RT Calculation: $RT(k\Omega) =$

$$c. \frac{37.5\Omega[(12\text{mA} - 2\text{mA}) - (2\text{mA} - 12\text{mA})]}{90\mu\text{A}} = 8.3\text{k}\Omega$$

d. ADC FS 差動電圧の計算 = $90\mu\text{A} \cdot 8.3\text{k}\Omega = 750\text{mV}_{P-P}$

表 7. 図 14 における様々な ADJ 設定での CM 最小電圧および他の動作性能値

ADJ1	ADJ0	CM/AVERAGE OUTPUT CURRENT I_O (mA)	RT (kΩ)	ADC FS DIFF VOLTAGE SWING WITH FULL TILT (mV _{P-P})	MIN CM VOLTAGE (mV)
0	0	7	8.3	750	437
0	1	14	16.7	1500	875
1	0	21	25.0	2250*	1312
1	1	28	33.3	3000*	1750

*出力コンプライアンス電圧によって制限

アプリケーション情報

- e. I_O CM/平均出力電流 (表1 より): 7mA
- f. V_{CMO} (最小値) = $I_O \cdot [(24.9\Omega + 50\Omega + 2 \cdot 2\Omega) \parallel 300\Omega]$
 $= I_O \cdot [78.9\Omega \parallel 300\Omega] = I_O \cdot 62.5\Omega = 437\text{mV}$, ここで、 I_O
 $= 7\text{mA}$ 、 24.9Ω はTERMピンに直列に接続された抵抗、
 50Ω はTERMの内部抵抗、 2Ω は内部 R_{CM} の最小値

ここで、表6と表7の違いは、最後の欄の最小CM電圧のみであることが分かります。すなわち、表7におけるこの欄の値は、外部負荷抵抗の中間点をグラウンドに接続したことにより小さくなっています。

TIA動作条件およびその影響の概要

LTC6563の電流出力特性は、様々なADCや伝送ラインなど、多様なアプリケーションで使用される負荷の駆動回路として対応できる優れた柔軟性を提供します。TIAゲイン(RT)、フルスケール振幅(FS)、および出力CM電圧の設計は、内部終端回路、外部終端回路(グラウンド・リファレンスおよび差動)、およびADJ設定を使用して最適化できます。

TIA負荷と動作設定値を設計するには、相互に関連性のあるこれらのパラメータを調整する必要があります。表8は、異なるTIA出力動作条件がTIA設計の各項目にどのように影響するかをまとめたものです。

クランプ機能

LTC6563は、差動出力振幅を制限するための出力電圧クランプを内蔵しています。クランプは、OUT電圧と $\overline{\text{OUT}}$ 電圧の

制御を続け、ADCの入力に過負荷がかかることを防止します。クランプ速度はTIAの帯域幅のオーダーなので、出力信号がADC入力範囲を超えることはなく、ADCの機能と信号の完全性への影響は最小限です。

OUTと $\overline{\text{OUT}}$ は、以下の電圧範囲に制限されます。

最大出力ハイサイド電圧 = HIピン電圧

最小出力ローサイド電圧 = $V_{CM} - (HI - V_{CM}) = 2V_{CM} - HI$

V_{CM} はCM入力ピンの電圧です。実際の出力CM電圧がCMピン電圧と異なる場合、予期せぬクランピングが発生します。

ここで、 $CM = 1.4\text{V}$ 、 $HI = 2.2\text{V}$ の場合の例を考えます。CMとHIの差は 0.8V なので、出力は $1.4\text{V} \pm 0.8\text{V}$ の範囲でクランプされます。OUTピンが入力信号によって 2.2V を超えることはありません。同時に、 $\overline{\text{OUT}}$ はCM電圧の下側で同じ振幅、すなわち $1.4\text{V} - 0.8\text{V} = 0.6\text{V}$ に制限されます。このようにして、振幅は対称となり、1つの入力電圧で両方向の振幅に対して電圧制限をかけることができます。

重要なのは、CMデバイス・ピンに印加した電圧が実際の出力CM電圧を表し、そうでない場合、クランプは正しく機能しないということです。TERMピンを使用する場合、LTC6563が出力CM電圧を維持できるよう適切にサーボ動作を行う必要があります。CMサーボ・ループを使用しない場合(すなわち、TERMと $\overline{\text{TERM}}$ がオープン)、CMピンが実際の出力CM電圧近傍の電圧に接続されている限り、クランプは機能します。

表8. LTC6563の出力動作条件および性能への影響の概要

OPERATING CONDITION	EFFECT ON OUTPUT CM	EFFECT ON OUTPUT FS SWING	EFFECT ON TOTAL POWER DISSIPATION	EFFECT ON OVERALL GAIN	EFFECT ON SOURCE IMPEDANCE WHEN DRIVING TRANSMISSION LINE
$R_{L\text{DIFF}}$ Value Increase	No Effect	Increase	No Effect	Increase	Increase
Add/Increase R in Series with TERM	Increase	Increase	No Effect	Increase	Increase
R_{TEE} Value Decrease	Reduce	No Effect	No Effect	No Effect	No Effect
ADJ (Logic Input) Increase	Increase	Increase	Increase	Increase	No Effect

アプリケーション情報

クランプとTILTを使用した場合でのゼロ入力信号
クリッピングの防止

クランプ動作は、主に過渡的な過負荷状態に対する保護機能です。通常動作時には、公称信号レベルやゼロ入力電流信号に対しクランプは機能しません。そのため、HI入力を予定している出力電圧より高く設定するか、HI入力を V_{CCI} に接続してクランプ動作を無効にします。TILT入力を使用して出力振幅が最大になるようにする場合、TILT入力に印加する電圧は、出力がクランプ領域に入ることなく、必要な差動フルスケール電圧を供給するのにちょうど十分な大きさとする必要があります。

図15に以下の特定動作ポイント例を示します。

- ADJ=11。各出力ピンとグラウンドの間に $R_L = 50\Omega$ を接続。CMサーボ・ループは使用しないため、 V_{CM} ピンを1.5Vに接続して実際の出力CMとマッチング。

クランプを使用する場合、クランプ領域に入ることなく最大出力振幅を実現するのに必要なチルト電圧をわずかに上回る、TILT = 1.3Vに設定します。この例では、HIピンは約2V以上に接続します。クランプが無効になっている場合(HIピ

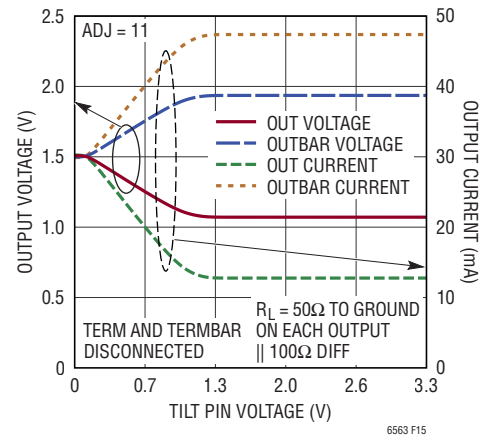


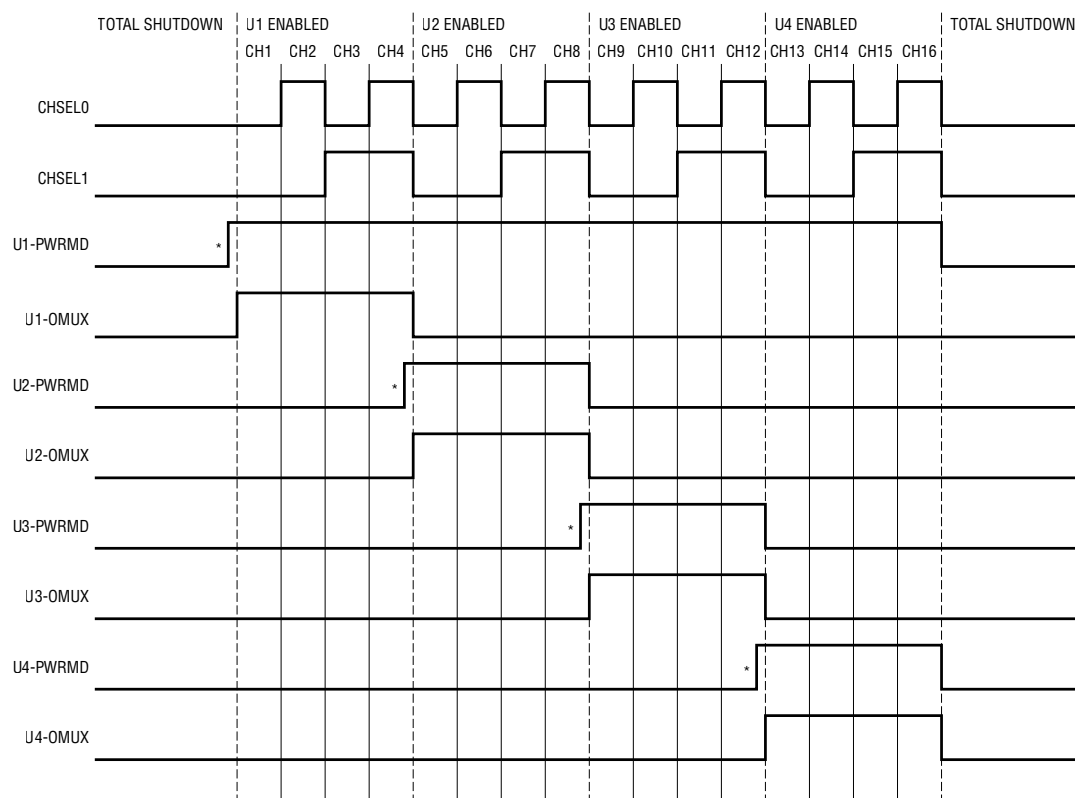
図15. チルト入力の伝達関数の例(ADJ11)、TIA入力電流なし

ンを V_{CCI} に接続)、クランプ領域に入っても問題にならないので、TILT入力を V_{CCI} に接続できます。

出力クランプ・アーキテクチャの限界

出力クランプで防ぐことができるのは、LTC6563のシグナル・チェーン自身から発生した過負荷のみです。LTC6563の外部の要因で発生した過負荷(例えばLTC6563の出力に流入した電流など)をクランプすることはできません。

標準的応用例



*EXTRA SETUP TIME FOR FASTEST OMUX SWITCHING TIMES.
PWRMD MAY HAVE SAME TIMING AS OMUX.

6563 F16

図 16. OMUXとチャンネル制御のタイミング図

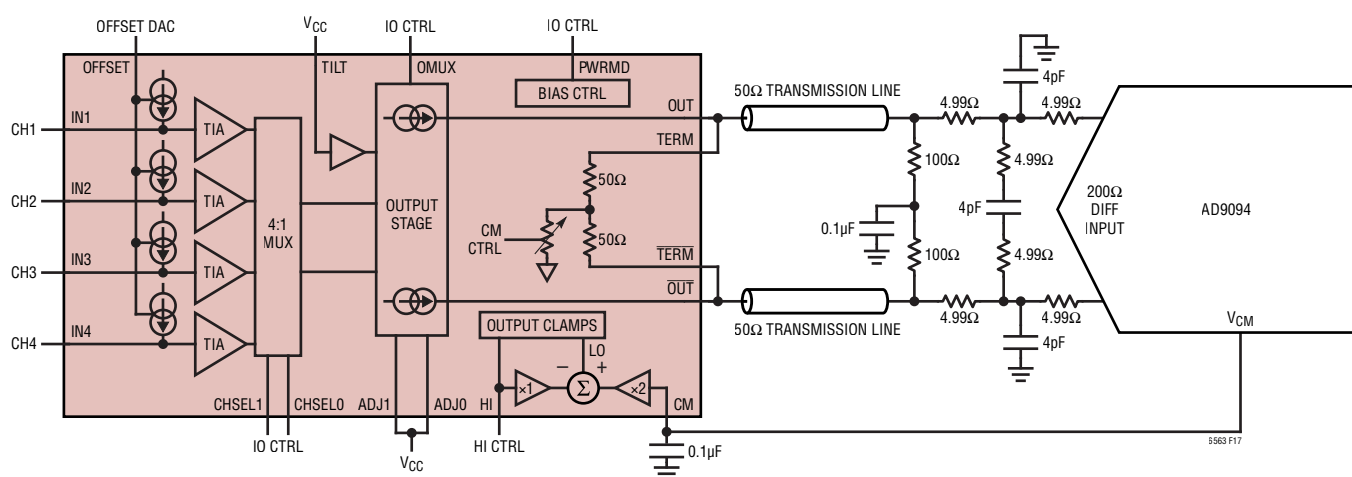


図 17. LTC6563 と 50Ω 伝送ラインの回路

標準的応用例

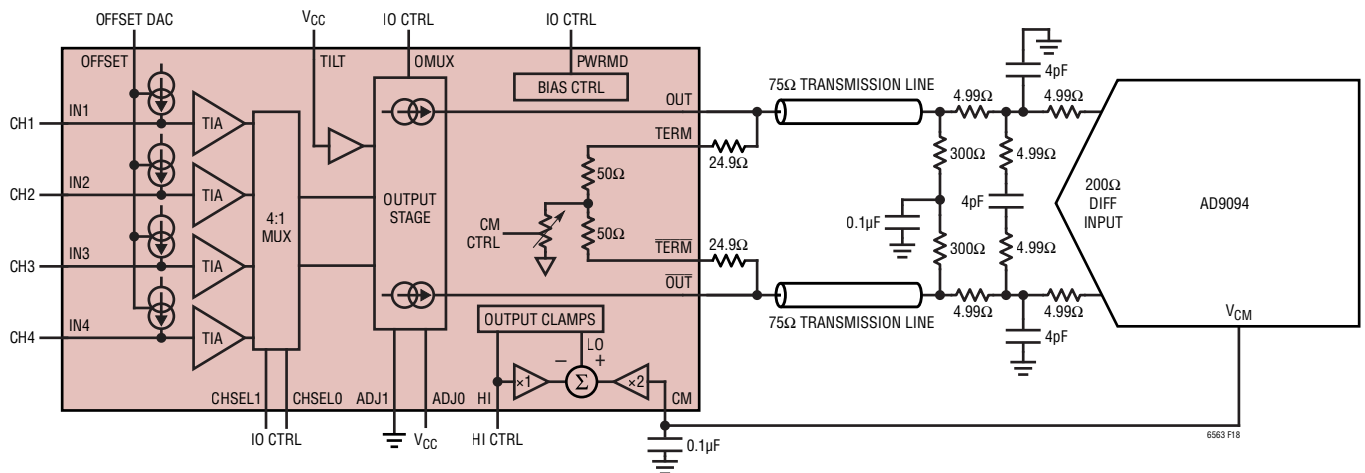


図 18. LTC6563 と 75Ω 伝送ラインの回路

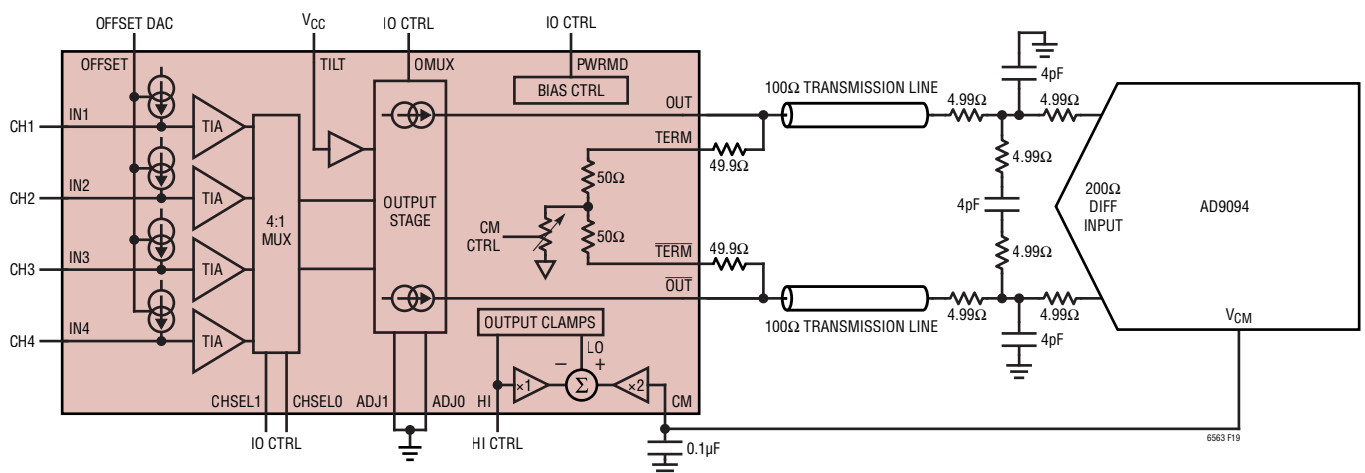
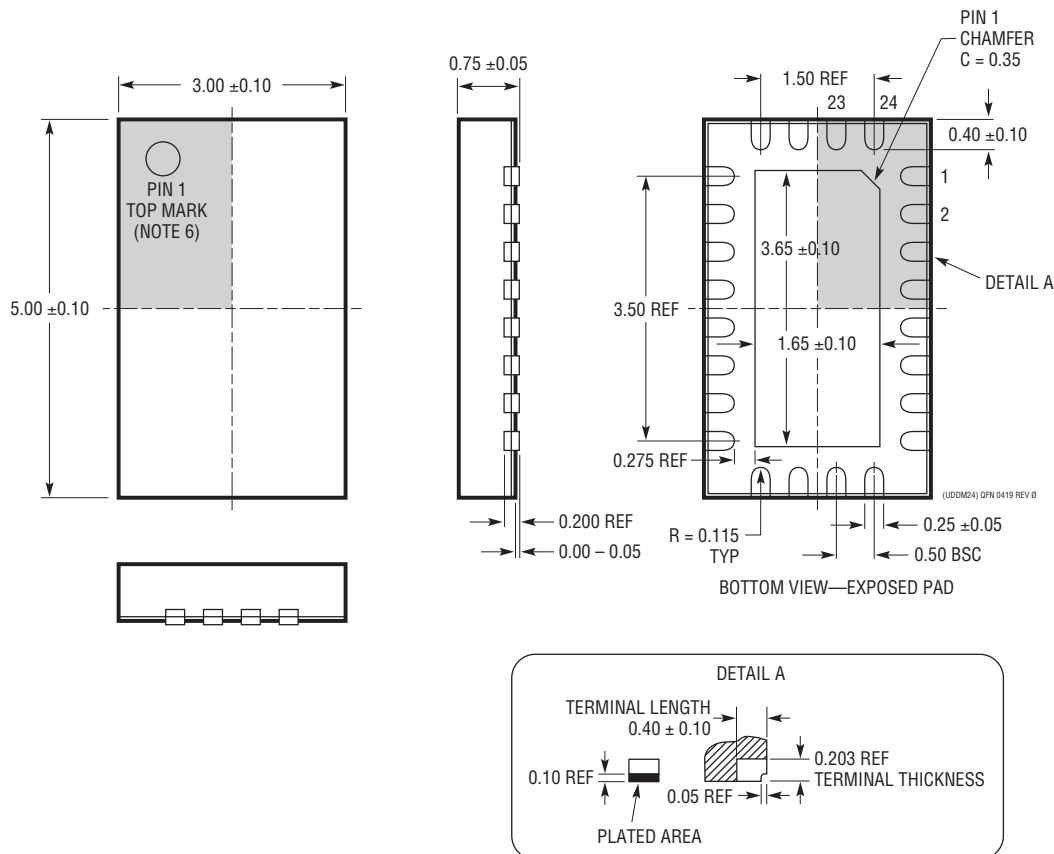


図 19. LTC6563 と 100Ω 伝送ラインの回路

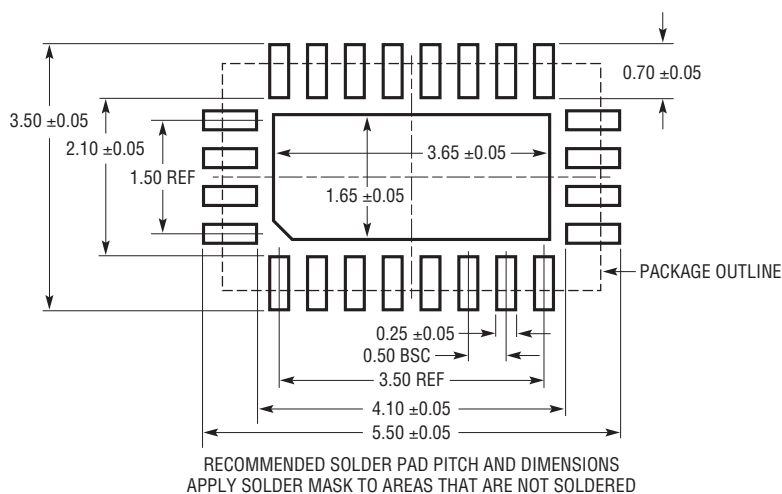
パッケージの説明

UDDM Package
24-Lead Plastic Side Solderable QFN (3mm × 5mm)
 (Reference LTC DWG # 05-08-1795 Rev 0)



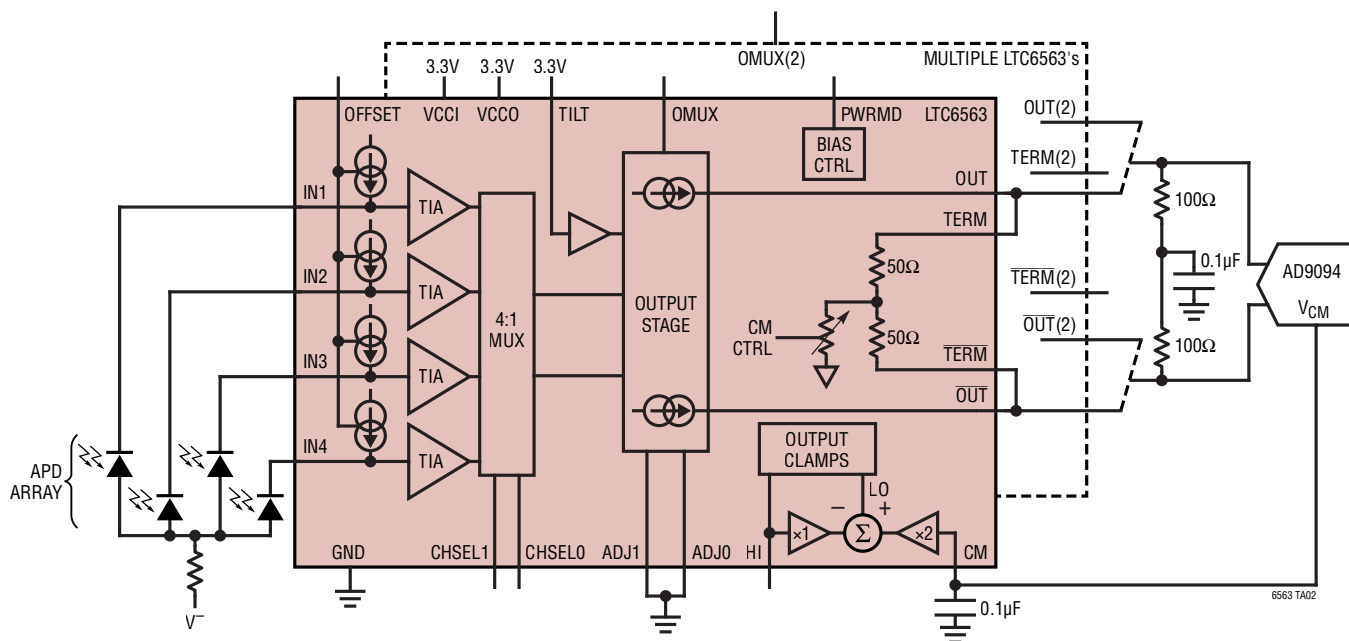
NOTE:

1. DRAWING IS NOT A JEDEC PACKAGE OUTLINE
2. DRAWING NOT TO SCALE
3. ALL DIMENSIONS ARE IN MILLIMETERS
4. DIMENSIONS OF EXPOSED PAD ON BOTTOM OF PACKAGE DO NOT INCLUDE MOLD FLASH. MOLD FLASH, IF PRESENT, SHALL NOT EXCEED 0.15mm ON ANY SIDE
5. EXPOSED PAD SHALL BE SOLDER PLATED
6. SHADED AREA IS ONLY A REFERENCE FOR PIN 1 LOCATION ON THE TOP AND BOTTOM OF PACKAGE



標準的応用例

ADCをDCカップリング入力で駆動する代表的なアプリケーション



関連製品

製品番号	概要	注釈
LTC6560	出力マルチプレクス可能なシングル・チャンネル・トランスインピーダンス・アンプ	220MHz、74kΩのトランスインピーダンス、S/E出力
LTC6561	出力マルチプレクス可能な4チャンネル・トランスインピーダンス・アンプ	220MHz、74kΩのトランスインピーダンス、S/E出力
AD8465	単電源LVDSコンパレータ	1.6nsの伝搬遅延
ADCMP604	単電源LVDSコンパレータ	1.6nsの伝搬遅延
LTC6754	LVDS互換出力を備えた高速レールtoレール入力コンパレータ	1.8ns伝搬遅延
LTC6752	280MHzコンパレータ	2.9ns伝搬遅延
LTC6268	超低バイアス電流の500MHz FET入力オペアンプ	GBW = 500MHz、-3dB BW = 350MHz、 $I_b = \pm 3fA$
LTC6268-10	超低バイアス電流、4GHz FET入力オペアンプ	LTC6268の非補償バージョン、GBW = 4GHz
LTC6409	10GHz帯域幅、1.1nV/√Hzの差動アンプ／ADCドライバ	GBW = 10GHz、 $e_n = 1.1nV/\sqrt{Hz}$
AD9094	8ビット、1 GSPS、JESD204B、クワッド A/D コンバータ	4x JESD204B
AD9694	クワッド 14ビット、500MSPS、1.2V/2.5V A/D コンバータ	4x JESD204B
LT8331	低 I_Q の昇圧／SEPIC／フライバック／反転コンバータ	0.5A、140Vのスイッチ
LT8365	低 I_Q の昇圧／SEPIC／反転コンバータ	1.5A、150Vのスイッチ