

1nV/ $\sqrt{\text{Hz}}$ 、420MHz GBW、180V/ μs 、 低歪みレールtoレール出力オペアンプ

特長

- 超低電圧ノイズ: 1nV/ $\sqrt{\text{Hz}}$
- 低歪み: 4V_{p-p}、1MHzでのHD2/HD3 < -90dB_C (負荷 1k Ω)
- 高スルー・レート: 180V/ μs
- GBW = 420MHz
- -3dBの周波数 ($A_V = +1$): 330MHz
- 負電源レールを含む入力コモンモード電圧範囲
- レールtoレールの出力振幅
- 電源電流: 5.5mA/チャンネル (代表値)
- 動作電源電圧範囲: 2.8V~11.75V
- 入力オフセット電圧: 最大 95 μV
- オフセット・ドリフト: 0.4 $\mu\text{V}/^\circ\text{C}$
- 低消費電力のシャットダウン
- 非常に高いオープンループ・ゲイン: 9V/ μV (139dB)、
R_L = 1k Ω
- 動作温度範囲: -40 $^\circ\text{C}$ ~125 $^\circ\text{C}$
- シングル: 8ピン SOIC、TSOT-23、2mm $\times$ 2mm DFN。
デュアル: 3mm $\times$ 3mm DFN、MS8E

アプリケーション

- 光エレクトロニクス: 高速AC結合トランスインピーダンス・アンプ
- 高ダイナミック・レンジのA/Dコンバータ(ADC)の駆動
- アクティブ・フィルタ
- ビデオ・アンプ
- 低電圧、低歪みの増幅

概要

LTC[®]6226/LTC6227は、ユニティ・ゲインで安定している非常に高速で低ノイズのレールtoレール出力シングル/デュアル・オペアンプです。そのゲイン帯域幅積(GB積)は420MHzであり、スルー・レートは180V/ μs です。わずか1nV/ $\sqrt{\text{Hz}}$ の低い入力換算電圧ノイズと、1MHz時に4V_{p-p}の信号に対して-90dB_C未満の低歪みを誇るこのアンプは、ADCの駆動など、広いダイナミック・レンジが必要で非常に速い信号を処理するアプリケーションに最適です。

低オフセット、低オフセット・ドリフト、高ゲイン(139dB)、および高CMRR(114dB)の組み合わせにより、ダイナミック・レンジの広いアプリケーションにとって優れたデバイスとなります。

LTC6226ファミリは、2.8V~11.75Vの電源電圧で優れた性能を維持します。また、これらのデバイスは、3V、5V、および10V($\pm 5\text{V}$)の電源電圧で仕様が完全に規定されています。

負電源レールに及ぶ入力電圧範囲とレールtoレールの出力段を備えているこのオペアンプは、広振幅信号と真の単電源動作に対応します。

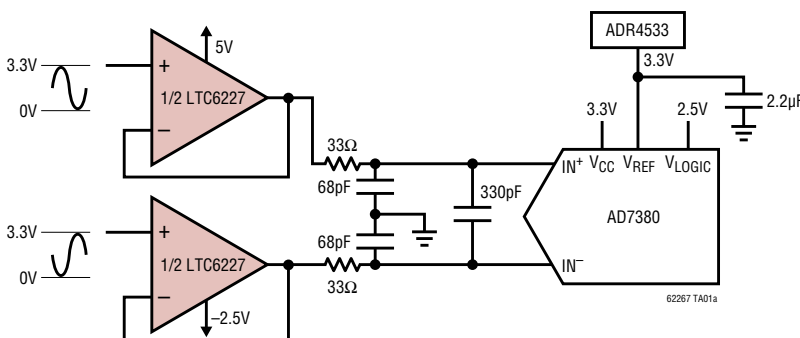
スペースに制約のあるアプリケーション用に、これらのアンプは2mm $\times$ 2mm DFNパッケージ(シングル)および3mm $\times$ 3mm DFNパッケージ(デュアル)で供給されます。また、これらのデバイスは8ピンSOIC、TSOT-23、およびMS8Eでも供給されます。

これらのアンプは、多くの高速オペアンプの代替品として使用して、速度、ノイズ、およびダイナミック・レンジを改善できます。

全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

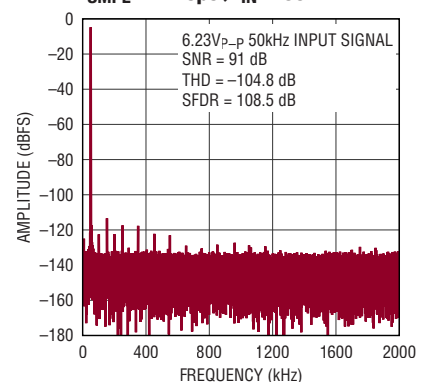
LTC6227ベースの高性能トランスペアレント・ドライバ、16ビットのAD7380向け



16ビットADCドライバの性能

入力信号 = -0.5dBFS

f_{SMPL} = 4Msps, f_{IN} = 50kHz



LTC6227 TA01b

Rev 0

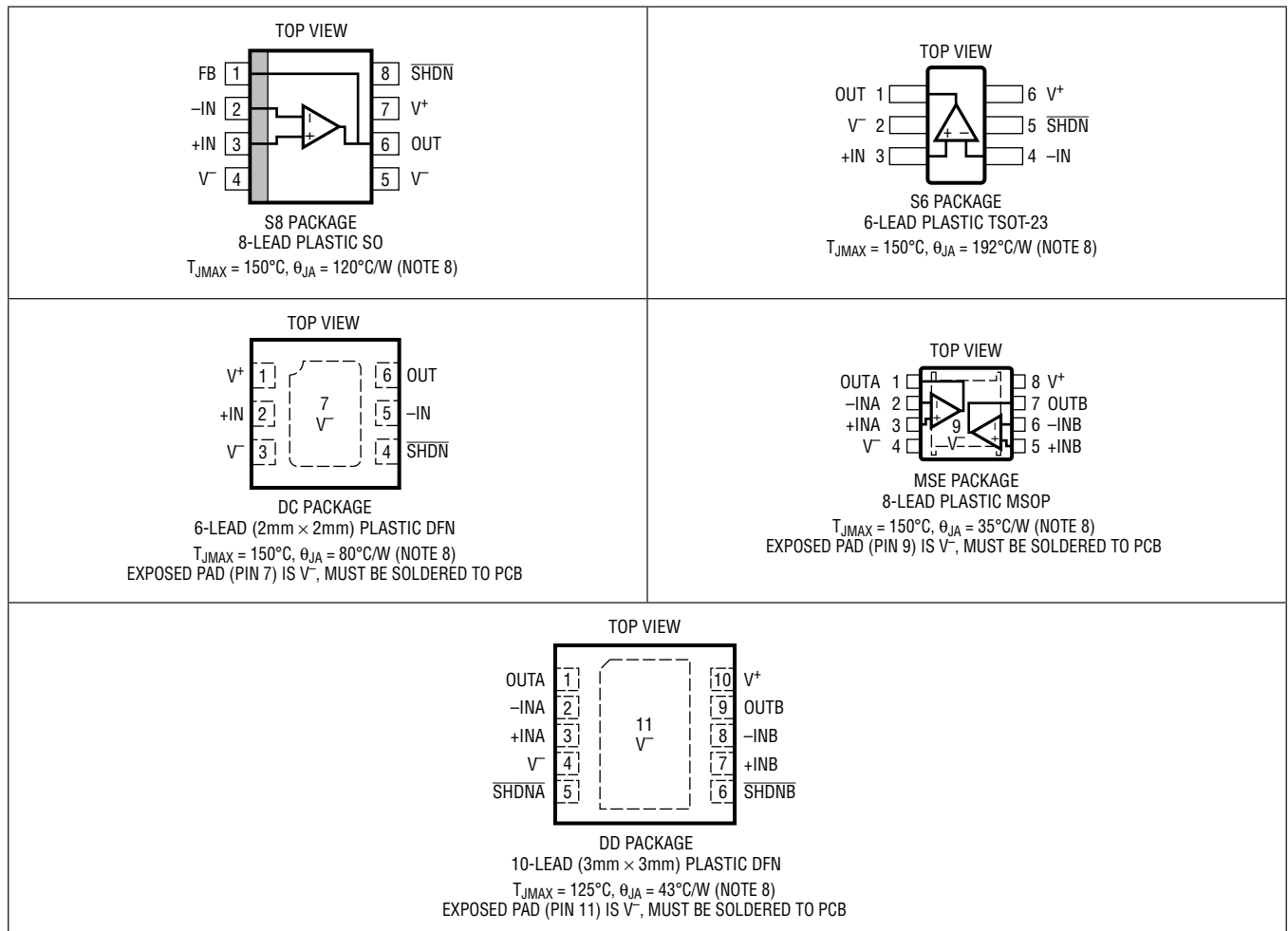
LTC6226/LTC6227

絶対最大定格 (Note 1)

全電源電圧 ($V^- \sim V^+$) 12V
 入力電圧 ($-IN$, $+IN$, $\overline{SHDN}$) ($V^- - 0.3V$) $\sim$ ($V^+ + 0.3V$)
 入力電流 ($-IN$, $+IN$, $\overline{SHDN}$) (Note 2) $\pm 10mA$
 動作温度範囲
 LTC6226/LTC6227I (Note 4) $-40^\circ C \sim 85^\circ C$
 LTC6226H/LTC6227H (Note 4) $-40^\circ C \sim 125^\circ C$
 規定温度範囲
 LTC6226/LTC6227I (Note 4) $-40^\circ C \sim 85^\circ C$
 LTC6226H/LTC6227H (Note 4) $-40^\circ C \sim 125^\circ C$

出力電流 (Note 3) $\pm 100mA$
 出力短絡時間 温度により制限
 保存温度範囲 $-65^\circ C \sim 125^\circ C$
 最大ジャンクション温度 $150^\circ C$
 MSOPピン温度 (ハンダ処理 10 秒) $300^\circ C$

ピン配置



発注情報

鉛フリー仕上げ	テープ&リール	製品マーキング	パッケージ	温度範囲
LTC6226IS6#TRMPBF	LTC6226IS6#TRPBF	LTHGY	6-Lead TSOT-23	-40°C to 85°C
LTC6226HS6#TRMPBF	LTC6226HS6#TRPBF	LTHGY	6-Lead TSOT-23	-40°C to 125°C
LTC6226IDC#TRMPBF	LTC6226IDC#TRPBF	LHGZ	6-Lead 2mm × 2mm DFN	-40°C to 85°C
LTC6226HDC#TRMPBF	LTC6226HDC#TRPBF	LHGZ	6-Lead 2mm × 2mm DFN	-40°C to 125°C
LTC6226IS8#PBF	LTC6226IS8#TRPBF	6226	8-Lead SOIC-8	-40°C to 85°C
LTC6226HS8#PBF	LTC6226HS8#TRPBF	6226	8-Lead SOIC-8	-40°C to 125°C
LTC6227IMS8E#PBF	LTC6227IMS8E#TRPBF	LTHHB	8-Lead MSOP, Exposed Pad	-40°C to 85°C
LTC6227HMS8E#PBF	LTC6227HMS8E#TRPBF	LTHHB	8-Lead MSOP, Exposed Pad	-40°C to 125°C
LTC6227IDD#PBF	LTC6227IDD#TRPBF	LHHC	10-Lead 3mm × 3mm DFN	-40°C to 85°C
LTC6227HDD#PBF	LTC6227HDD#TRPBF	LHHC	10-Lead 3mm × 3mm DFN	-40°C to 125°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

テープ&リールの仕様。一部のパッケージは、#TRMPBF接尾部の付いた指定の販売経路を通じて500個入りのリールで供給可能です。

電気的特性 ($V_S = \pm 5V$)

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_S = \pm 5V$ 、 $V_{CM} = 0V$ 、 $V_{SHDN} = \text{フローティング}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage		-95 -225	20	95 225	μV μV
ΔV_{OS}	Input Offset Voltage Match (Channel to Channel, LTC6227, Note 5)		-140 -400	18	140 400	μV μV
T_{CVOS}	Input Offset Voltage Drift			0.4		$\mu\text{V}/^\circ\text{C}$
I_B	Input Bias Current (Note 6)		-20 -25	-8.4		μA μA
ΔI_B	Input Bias Current Match (Channel to Channel, LTC6227, Note 5)		-2 -3	0.3	2 3	μA μA
I_{OS}	Input Offset Current		-0.35 -0.5	0.2	0.35 0.5	μA μA
ΔI_{OS}	Input Offset Current Match (Channel to Channel, LTC6227, Note 5)		-0.7 -1	0.15	0.7 1	μA μA
e_n	Input Noise Voltage Spectral Density	$f = 1\text{MHz}$		1		$\text{nV}/\sqrt{\text{Hz}}$
	Integrated 1/f Noise	0.1Hz to 10Hz		0.77		$\mu\text{Vp-p}$
i_n	Input Noise Current Spectral Density	$f = 1\text{MHz}$		2.4		$\text{pA}/\sqrt{\text{Hz}}$
C_{IN}	Input Capacitance	Differential Mode Common Mode		3 1		pF pF
R_{IN}	Input Resistance	Differential Mode Common Mode		4.7 6		$\text{k}\Omega$ $\text{M}\Omega$
A_{VOL}	Large Signal Voltage Gain	$R_L = 1\text{k}\Omega$ to Half Supply $V_{OUT} = \pm 4V$	114 110	139		dB dB
		$R_L = 100\Omega$ to Half Supply $V_{OUT} = \pm 2.5V$	93 88	110		dB dB
CMRR	Common Mode Rejection Ratio	$V_{CM} = V^- - 0.1V$ to $V^+ - 1.2V$	100 95	114		dB dB
V_{CMR}	Input Common Mode Range (Note 10)		$V^- - 0.1$		$V^+ - 1.2$	V
PSRR ⁺	Positive Power Supply Rejection Ratio	$V^- = -1V$, $V^+ = 1.8V$ to $10.75V$	100 95	115		dB dB

電氣的特性 ($V_S = \pm 5V$)

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ C$ での値。注記がない限り、 $V_S = \pm 5V$ 、 $V_{CM} = 0V$ 、 $V_{SHDN} = \text{フローティング}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
PSRR ⁻	Negative Power Supply Rejection Ratio	$V^+ = 1.5V$, $V^- = -1.3V$ to $-10.25V$	103 108	127		dB dB
	Supply Voltage Range ($V^+ - V^-$) (Note 7)		2.8		11.75	V
V_{OL}	Output Swing Low ($V_{OUT} - V_{EE}$)	No Load		19	21 26	mV mV
		$I_{SINK} = 5mA$		100	45 120	mV mV
		$I_{SINK} = 25mA$		330	427 670	mV mV
V_{OH}	Output Swing High ($V_{CC} - V_{OUT}$)	No Load		14	20 26	mV mV
		$I_{SINK} = 5mA$		140	180 200	mV mV
		$I_{SOURCE} = 25mA$		600	1000 1370	mV mV
I_{SC}	Output Short-Circuit Current	Sourcing		-64	-42 -35	mA mA
		Sinking	45 32	60		mA mA
I_S	Supply Current per Channel			5.5	5.8 7.4	mA mA
I_{SD}	Disable Supply Current Per Channel, Amplifier Off	$V_{SHDN} = V^+ - 2.75V$		350	450 520	μA μA
V_{L_SHDN}	$\overline{SHDN}$ Pin Input Voltage Low, Disable Amplifier				$V^+ - 2.75$	V
V_{H_SHDN}	$\overline{SHDN}$ Pin Input Voltage High, Enable Amplifier		$V^+ - 1.6$			V
I_{L_SHDN}	$\overline{SHDN}$ Pin Input Current, Disable Amplifier	$V_{SHDN} = V^+ - 2.75V$	-10	-2.5	10	μA
I_{H_SHDN}	$\overline{SHDN}$ Pin Input Current, Enable Amplifier	$V_{SHDN} = V^+ - 1.6V$	-10	-0.3	10	μA
I_{OSD}	Output Leakage Current in Shutdown			100		nA
BW	-3dB Closed Loop Bandwidth	$A_V = 1$, $R_L = 1k\Omega$ to Half Supply		330		MHz
GBW	Gain-Bandwidth Product	$f = 5MHz$, $R_L = 1k\Omega$ to Half Supply	350 300	420		MHz MHz
t_{ON}	Turn-On Time	$V_{SHDN} = V^+ - 2.75V$ to $V^+ - 1.6V$		2100		ns
t_{OFF}	Turn-Off Time	$V_{SHDN} = V^+ - 1.6V$ to $V^+ - 2.75V$		800		ns
$t_{S_0.1}$	Settling Time to 0.1%	$A_V = 1$, 2V Output Step, $R_L = 1k\Omega$		58		ns
		$A_V = 1$, 4V Output Step, $R_L = 1k\Omega$		61		ns
$t_{S_0.01}$	Settling Time to 0.01%	$A_V = 1$, 6V Output Step, $R_L = 1k\Omega$		150		ns

電氣的特性 ($V_S = \pm 5V$)

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ C$ での値。注記がない限り、 $V_S = \pm 5V$ 、 $V_{CM} = 0V$ 、 $V_{SHDN} = \text{フローティング}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
SR	Slew Rate	$A_V = +4$, 8V Output Step (Note 9)	115 90	180		V/ μ S V/ μ S
FPBW	Full Power Bandwidth	$V_{OUT} = 8V_{P-P}$, $A_V = +2$, THD < -40dBc		5.5		MHz
HD2/HD3	Harmonic Distortion, $R_L = 1k\Omega$ to Half Supply, $A_V = +1$	$f_C = 100kHz$, $V_O = 4V_{P-P}$		-128/-136		dBc
		$f_C = 1MHz$, $V_O = 4V_{P-P}$		-99/-91		dBc
		$f_C = 1MHz$, $V_O = 2V_{P-P}$		-104/-95		dBc
		$f_C = 2MHz$, $V_O = 4V_{P-P}$		-89/-79		dBc
		$f_C = 2MHz$, $V_O = 2V_{P-P}$		-91/-80		dBc
	Harmonic Distortion, $R_L = 100\Omega$ to Half Supply, $A_V = +1$	$f_C = 100kHz$, $V_O = 4V_{P-P}$		-111/-123		dBc
		$f_C = 1MHz$, $V_O = 4V_{P-P}$		-93/-77		dBc
		$f_C = 1MHz$, $V_O = 2V_{P-P}$		-96/-80		dBc
		$f_C = 2MHz$, $V_O = 4V_{P-P}$		-89/-70		dBc
		$f_C = 2MHz$, $V_O = 2V_{P-P}$		-90/-70		dBc
ΔG	Differential Gain	$A_V = 2$, $R_L = 150\Omega$		0.4		%
		$A_V = +1$, $R_L = 1k\Omega$		0.08		%
$\Delta\theta$	Differential Phase	$A_V = 2$, $R_L = 150\Omega$		0.025		Deg
		$A_V = +1$, $R_L = 1k\Omega$		0.13		Deg

電氣的特性 ($V_S = 5V$, $0V$)

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ C$ での値。注記がない限り、 $V_S = 5V$, $0V$ 、 $V_{CM} = V_{OUT} = 2.5V$ 、 $V_{SHDN} = \text{フローティング}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage		-100 -235	20	100 235	μ V μ V
ΔV_{OS}	Input Offset Voltage Match (Channel to Channel, LTC6227, Note 5)		-140 -400	18	140 400	μ V μ V
T_{CVOS}	Input Offset Voltage Drift			0.4		μ V/ $^\circ C$
I_B	Input Bias Current (Note 5)		-20 -25	-8.4		μ A μ A
ΔI_B	Input Bias Current Match (Channel to Channel, LTC6227, Note 5)		-2 -3	0.3	2 3	μ A μ A
I_{OS}	Input Offset Current		-0.35 -0.5	0.2	0.35 0.5	μ A μ A
ΔI_{OS}	Input Offset Current Match (Channel to Channel, LTC6227, Note 5)		-0.7 -1	0.15	0.7 1	μ A μ A
e_n	Input Noise Voltage Spectral Density	$f = 1MHz$		1		nV/ $\sqrt{Hz}$
	Integrated 1/f Noise	0.1Hz to 10Hz		0.77		μ V $_{P-P}$
i_n	Input Noise Current Spectral Density	$f = 1MHz$		2.4		pA/ $\sqrt{Hz}$
C_{IN}	Input Capacitance	Differential Mode		3		pF
		Common Mode		1		pF
R_{IN}	Input Resistance	Differential Mode		4.7		k Ω
		Common Mode		6		M Ω
A_{VOL}	Large Signal Voltage Gain	$R_L = 1k\Omega$ to Half Supply $V_{OUT} = 0.5V$ to $4.5V$	114 110	135		dB dB
		$R_L = 100\Omega$ to Half Supply $V_{OUT} = 0.9V$ to $4.1V$	105 93	120		dB dB
CMRR	Common Mode Rejection Ratio	$V_{CM} = V^- - 0.1V$ to $V^+ - 1.2V$	99 95	114		dB dB

電氣的特性 ($V_S = 5V, 0V$)

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ C$ での値。注記がない限り、 $V_S = 5V, 0V$ 、 $V_{CM} = V_{OUT} = 2.5V$ 、 $V_{SHDN} = \text{フローティング}$ 。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{CMR}	Input Common Mode Range (Note 10)		●	$V^- - 0.1$		$V^+ - 1.2$	V
$PSRR^+$	Positive Power Supply Rejection Ratio	$V^- = -1V, V^+ = 1.8V \text{ to } 10.75V$	●	100 95	115		dB dB
$PSRR^-$	Negative Power Supply Rejection Ratio	$V^+ = 1.5V, V^- = -1.3V \text{ to } -10.25V$	●	103 100	127		dB dB
	Supply Voltage Range ($V^+ - V^-$) (Note 7)		●	2.8		11.75	V
V_{OL}	Output Swing Low ($V_{OUT} - V_{EE}$)	No Load	●		16	21 23	mV mV
		$I_{SINK} = 5mA$	●		90	110 155	mV mV
		$I_{SINK} = 15mA$	●		220	270 370	mV mV
V_{OH}	Output Swing High ($V_{CC} - V_{OUT}$)	No Load	●		11	15 20	mV mV
		$I_{SINK} = 5mA$	●		150	180 200	mV mV
		$I_{SOURCE} = 15mA$	●		331	500 650	mV mV
I_{SC}	Output Short-Circuit Current	Sourcing	●		-52	-34 -30	mA mA
		Sinking	●	42 30	57		mA mA
I_S	Supply Current per Channel		●		5.8	6.3 7.6	mA mA
I_{SD}	Disable Supply Current Per Amplifier, Amplifier Off	$V_{SHDN} = V^+ - 2.65V$	●		245	310 330	μA μA
V_{L_SHDN}	$\overline{SHDN}$ Pin Input Voltage Low, Disable Amplifier		●			$V^+ - 2.65$	V
V_{H_SHDN}	$\overline{SHDN}$ Pin Input Voltage High, Enable Amplifier		●	$V^+ - 1.6$			V
I_{L_SHDN}	$\overline{SHDN}$ Pin Input Current, Disable Amplifier	$V_{SHDN} = V^+ - 2.65V$	●	-10	-2.9	10	μA
I_{H_SHDN}	$\overline{SHDN}$ Pin Input Current, Enable Amplifier	$V_{SHDN} = V^+ - 1.6V$	●	-10	-0.3	10	μA
I_{OSD}	Output Leakage Current in Shutdown				100		nA
BW	-3dB Closed Loop Bandwidth	$A_V = 1, R_L = 1k\Omega \text{ to Half Supply}$			490		MHz
GBW	Gain-Bandwidth Product	$f = 5MHz, R_L = 1k\Omega \text{ to Half Supply}$	●	350 290	430		MHz MHz
t_{ON}	Turn-On Time	$V_{SHDN} = V^+ - 2.65V \text{ to } V^+ - 1.6V$			2100		ns
t_{OFF}	Turn-Off Time	$V_{SHDN} = V^+ - 1.6V \text{ to } V^+ - 2.65V$			800		ns
$t_{S_0.1}$	Settling Time to 0.1%	$A_V = 1, 2V \text{ Output Step}, R_L = 1k\Omega$			59		ns

電氣的特性 ($V_S = 5V, 0V$)

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ C$ での値。注記がない限り、 $V_S = 5V, 0V$ 、 $V_{CM} = V_{OUT} = 2.5V$ 、 $V_{SHDN} =$ フローティング。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
SR	Slew Rate	$A_V = +4$, 4V Output Step (Note 9)		140		V/ μ S
FPBW	Full Power Bandwidth	$V_{OUT} = 4V_{P-P}$, $A_V = +2$, THD < -40dBc		6		MHz
HD2/HD3	Harmonic Distortion, $R_L = 1k\Omega$ to Half Supply	$f_C = 100kHz$, $V_O = 2V_{P-P}$		-125/-135		dBc
		$f_C = 1MHz$, $V_O = 2V_{P-P}$		-104/-106		dBc
		$f_C = 2MHz$, $V_O = 2V_{P-P}$		-90/-90		dBc
	Harmonic Distortion, $R_L = 100\Omega$ to Half Supply	$f_C = 100kHz$, $V_O = 2V_{P-P}$		-112/-128		dBc
		$f_C = 1MHz$, $V_O = 2V_{P-P}$		-96/-88		dBc
		$f_C = 2MHz$, $V_O = 2V_{P-P}$		-88/-74		dBc
ΔG	Differential Gain	$A_V = 2$, $R_L = 150\Omega$		0.17		%
		$A_V = +1$, $R_L = 1k\Omega$		0.09		%
$\Delta\theta$	Differential Phase	$A_V = 2$, $R_L = 150\Omega$		0.3		Deg
		$A_V = +1$, $R_L = 1k\Omega$		0.04		Deg

電氣的特性 ($V_S = 3V, 0V$)

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ C$ での値。注記がない限り、 $V_S = 3V, 0V$ 、 $V_{CM} = 1.5V$ 、 $V_{SHDN} =$ フローティング。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage		-110 -250	24	110 250	μ V μ V
ΔV_{OS}	Input Offset Voltage Match (Channel to Channel, LTC6227, Note 5)		-140 -400	18	140 400	μ V μ V
T_{CVOS}	Input Offset Voltage Drift			0.4		μ V/ $^\circ C$
I_B	Input Bias Current (Note 6)	Bias Cancellation Disabled	-20 -26	-8.4		μ A μ A
ΔI_B	Input Bias Current Match (Channel to Channel, LTC6227, Note 5)		-2 -3	0.3	2 3	μ A μ A
I_{OS}	Input Offset Current		-0.35 -0.5	0.2	0.35 0.5	μ A μ A
ΔI_{OS}	Input Offset Current Match (Channel to Channel, LTC6227, Note 5)		-0.7 -1	0.15	0.7 1	μ A μ A
e_n	Input Noise Voltage Spectral Density	$f = 1MHz$		1		nV/ $\sqrt{Hz}$
	Integrated 1/f Noise	0.1Hz to 10Hz		0.77		μ V $_{P-P}$
i_n	Input Current Noise Spectral Density	$f = 1MHz$		2.4		pA/ $\sqrt{Hz}$
C_{IN}	Input Capacitance	Differential Mode		3		pF
		Common Mode		1		pF
R_{IN}	Input Resistance	Differential Mode		4.7		k Ω
		Common Mode		6		M Ω
A_{VOL}	Large Signal Voltage Gain	$R_L = 1k\Omega$ to Half Supply, ($V_{OUT} = V_{CM} \pm 1V$)	114 100	135		dB dB
		$R_L = 100\Omega$ to Half Supply, ($V_{OUT} = V_{CM} \pm 1V$)		114		dB
CMRR	Common Mode Rejection Ratio	$V_{CM} = V^- - 0.1V$ to $V^+ - 1.2V$	98 90	114		dB dB
V_{CMR}	Input Common Mode Range (Note 10)		$V^- - 0.1$		$V^+ - 1.2$	V
PSRR ⁺	Positive Power Supply Rejection Ratio	$V^- = -1V$, $V^+ = 1.8V$ to 10.75V	100 95	115		dB dB

電氣的特性 ($V_S = 3V, 0V$)

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ C$ での値。注記がない限り、 $V_S = 3V, 0V$ 、 $V_{CM} = 1.5V$ 、 $V_{SHDN} = \text{フローティング}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
PSRR ⁻	Negative Power Supply Rejection Ratio	$V^+ = 1.5V$, $V^- = -1.3V$ to $-10.25V$	103 100	127		dB dB
	Supply Voltage Range ($V^+ - V^-$) (Note 7)		2.8		11.75	V
V_{OL}	Output Swing Low ($V_{OUT} - V_{EE}$)	No Load		12	14 18	mV mV
		$I_{SINK} = 5mA$		91	121 160	mV mV
		$I_{SINK} = 10mA$		161	205 275	mV mV
V_{OH}	Output Swing High ($V_{CC} - V_{OUT}$)	No Load		10	14 18	mV mV
		$I_{SINK} = 5mA$		150	180 230	mV mV
		$I_{SOURCE} = 10mA$		250	330 430	mV mV
I_{SC}	Output Short Circuit Current	Sourcing		47		mA
		Sinking		57		mA
I_S	Supply Current/Channel			5.5	6 7.25	mA mA
I_{SD}	Disable Supply Current, Amplifier Off	$V_{SHDN} = V^+ - 2.65V$		195	247 278	μA μA
V_{L_SHDN}	$\overline{SHDN}$ Pin Input Voltage Low, Disable Amplifier				$V^+ - 2.65$	V
V_{H_SHDN}	$\overline{SHDN}$ Pin Input Voltage High, Enable Amplifier		$V^+ - 1.6$			V
I_{L_SHDN}	$\overline{SHDN}$ Pin Input Current, Disable Amplifier	$V_{SHDN} = V^+ - 2.65V$	-10	-2.9	10	μA
I_{H_SHDN}	$\overline{SHDN}$ Pin Input Current, Enable Amplifier	$V_{SHDN} = V^+ - 1.6V$	-10	0.3	10	μA
I_{OSD}	Output Leakage Current in Shutdown			100		nA
BW	-3dB Closed Loop Bandwidth	$A_V = 1$, $R_L = 1k\Omega$ to Half Supply		450		MHz
GBW	Gain-Bandwidth Product	$f = 5MHz$, $R_L = 1k\Omega$ to Half Supply	340 280	415		MHz MHz
t_{ON}	Turn-On Time	$V_{SHDN} = V^+ - 2.65V$ to $V^+ - 1.6V$		2100		ns
t_{OFF}	Turn-Off Time	$V_{SHDN} = V^+ - 1.6V$ to $V^+ - 2.65V$		800		ns
$t_{S_0.1}$	Settling Time to 0.1%	$A_V = 1$, $V_{CM} = 1V$, 1V Output Step, $R_L = 1k\Omega$ to V_{CM}		84		ns
SR	Slew Rate (Note 9)	$A_V = +4$, 2V Output Step		100		V/ μS
FPBW	Full Power Bandwidth	$V_{OUT} = 2V_{P-P}$, $A_V = -1$, THD < -40dBc		8		MHz

電氣的特性 ($V_S = 3V, 0V$)

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ C$ での値。注記がない限り、 $V_S = 3V, 0V$ 、 $V_{CM} = 1.5V$ 、 $V_{SHDN} =$ フローティング。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
HD2/HD3	Harmonic Distortion, $R_L = 1k\Omega$ to V_{CM} , $V_{OUT} = 1V_{P-P}$, $V_{CM} = 1V$	$f_C = 100kHz$		-122/-137		dBc
		$f_C = 1MHz$		-108/-111		dBc
		$f_C = 2MHz$		-95/-95		dBc
	Harmonic Distortion, $R_L = 100\Omega$ to V_{CM} , $V_{OUT} = 1V_{P-P}$, $V_{CM} = 1V$	$f_C = 100kHz$		-113/-130		dBc
		$f_C = 1MHz$		-100/-94		dBc
		$f_C = 2MHz$		-90/-79		dBc

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: 入力にはバック・ツー・バック・ダイオードによって保護される。入力ピンまたはシャットダウン・ピンの電圧が正の電源電圧 + 300mV より高くなるか、負の電源電圧 - 300mV より低くなるか、または差動入力電圧が 0.7V を超える場合は、入力電流を 10mA 未満に制限する必要がある。

Note 3: 出力電流が大きい場合は、ジャンクション温度を絶対最大定格より低く抑えるためにヒートシンクが必要になることがある。

Note 4: LTC6226/LTC6227I は、 $-40^\circ C \sim 85^\circ C$ の温度範囲で仕様規定され、この範囲で機能することが確認されている。LTC6226H/LTC6227H は、 $-40^\circ C \sim 125^\circ C$ の温度範囲で仕様規定され、この範囲で機能することが確認されている。

Note 5: マッチング・パラメータは LTC6227 のアンプ A と B の差を表す。

Note 6: 入力バイアス電流は正負の入力ピンを流れる電流の平均。

Note 7: 電源電圧範囲は電源電圧変動除去比 (PSRR) のテストによって確認される。

Note 8: 熱抵抗は、パッケージに接続した PC 基板の金属の量によって異なる。規定値はピンに接続された短いパターンを含む値。

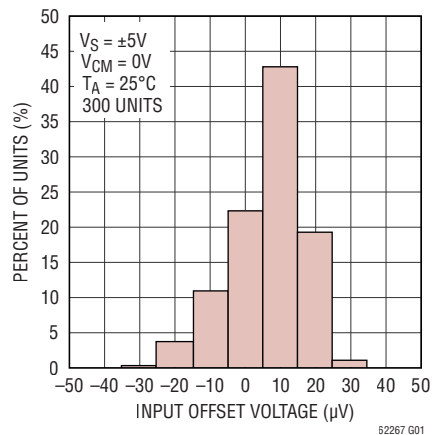
Note 9: スルー・レートの場合は出力波形の中央 2/3 が観察される。
 $R_L = 1k$ を電源電圧の半分の電圧に接続。

Note 10: 入力同相電圧範囲は同相ノイズ除去比のテストによって確認される。

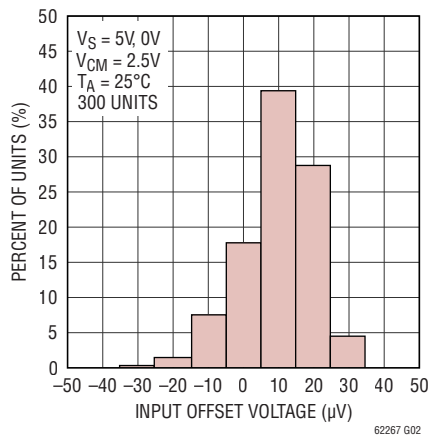
代表的な性能特性

注記がない限り、 $V_S = \pm 5V$ 、 $V_{CM} = 0V$ 、 $R_L = 1k\Omega$ を電源電圧の半分の電圧に接続、 $T_A = 25^\circ C$ 。

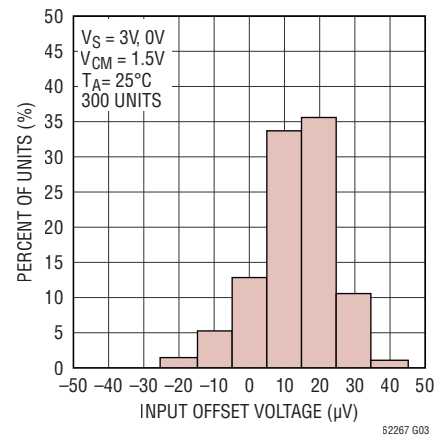
オフセットの分布



オフセットの分布



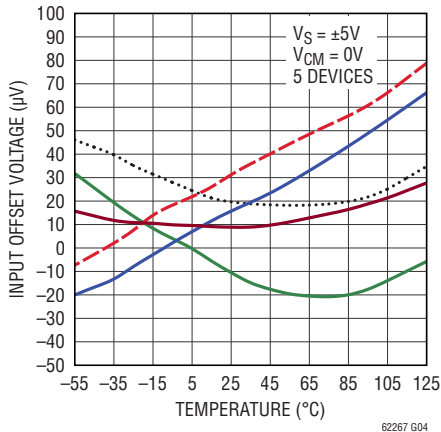
オフセットの分布



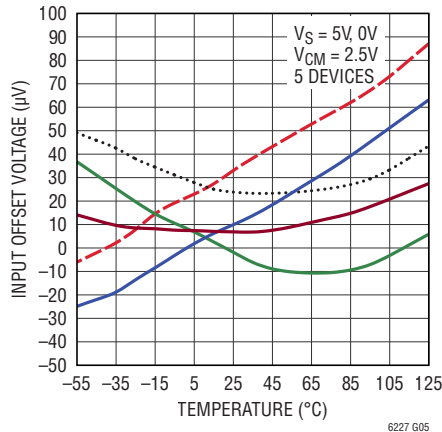
代表的な性能特性

注記がない限り、 $V_S = \pm 5V$ 、 $V_{CM} = 0V$ 、 $R_L = 1k\Omega$ を電源電圧の半分の電圧に接続、 $T_A = 25^\circ C$ 。

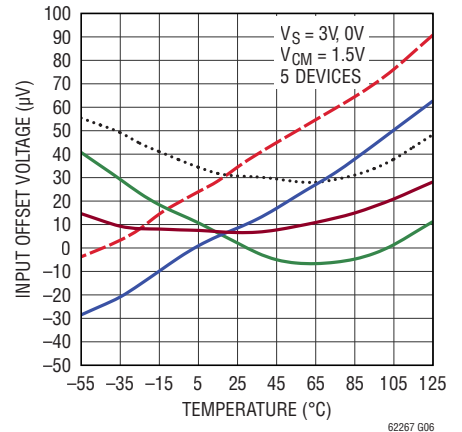
V_{OS} と温度、10V電源



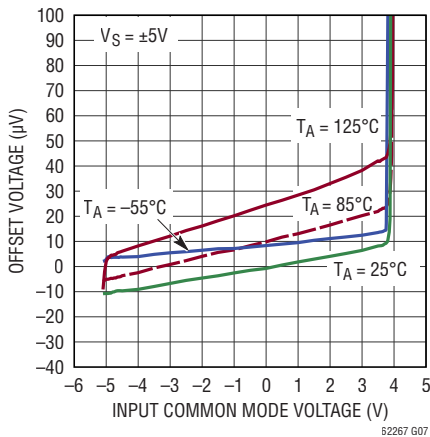
V_{OS} と温度、5V電源



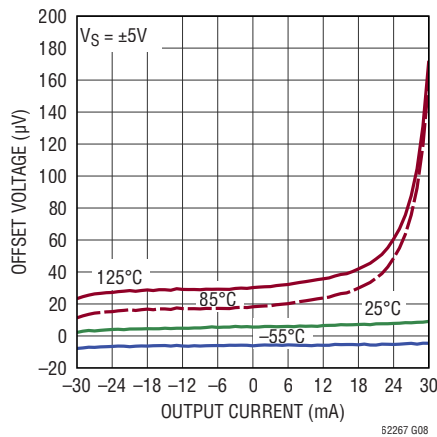
V_{OS} と温度、3V電源



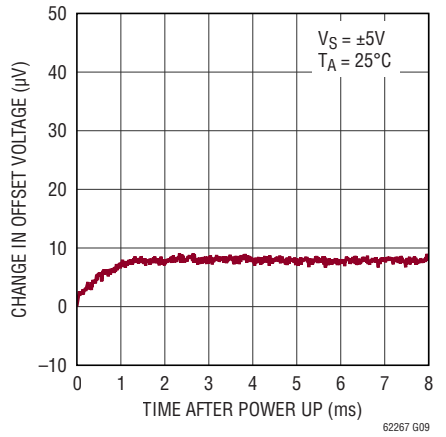
オフセット電圧と
入力同相電圧



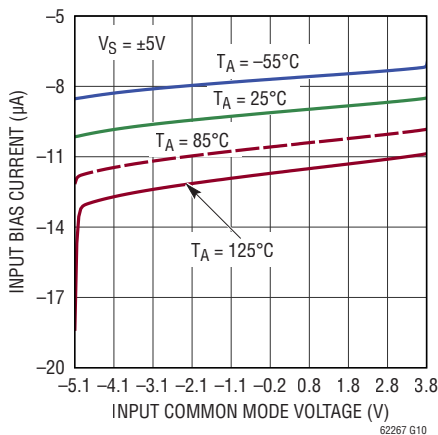
オフセット電圧と出力電流



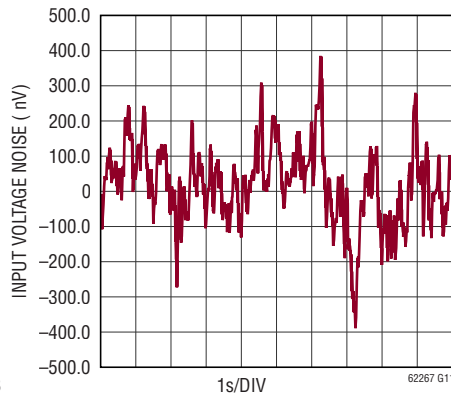
ウォームアップ・ドリフトと時間



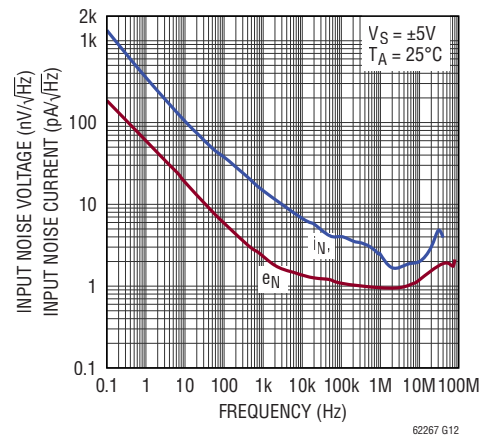
入力バイアス電流と
入力同相電圧



0.1Hz~10Hz 電圧ノイズ



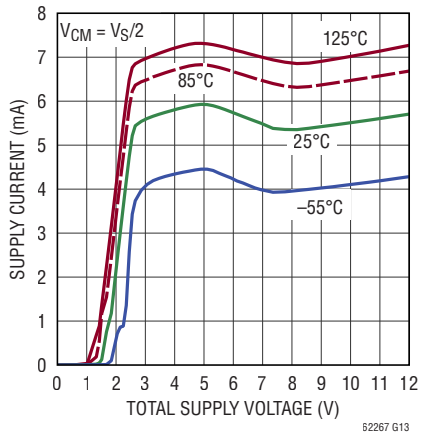
入力ノイズ電圧および入力ノイズ
電流のスペクトラム密度と周波数



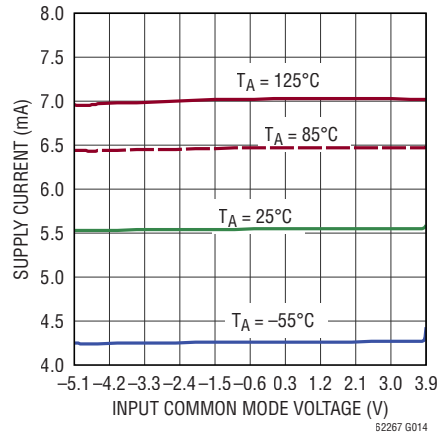
代表的な性能特性

注記がない限り、 $V_S = \pm 5V$ 、 $V_{CM} = 0V$ 、 $R_L = 1k\Omega$ を電源電圧の半分の電圧に接続、 $T_A = 25^\circ C$ 。

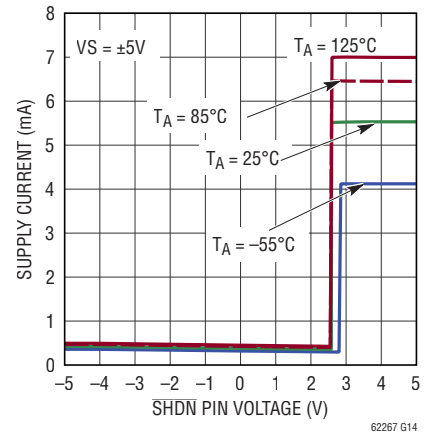
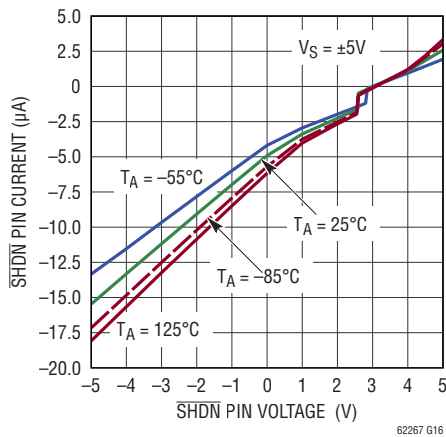
電源電流と電源電圧



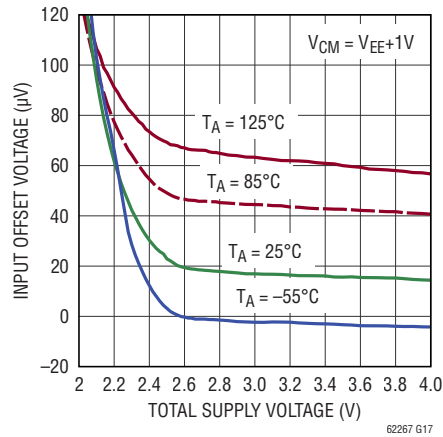
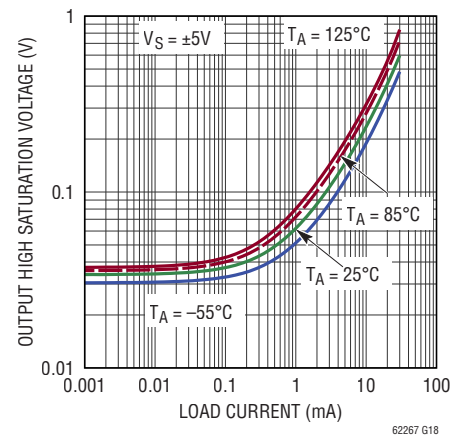
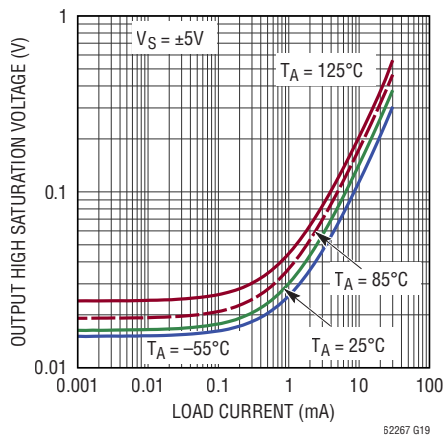
電源電流と入力同相電圧



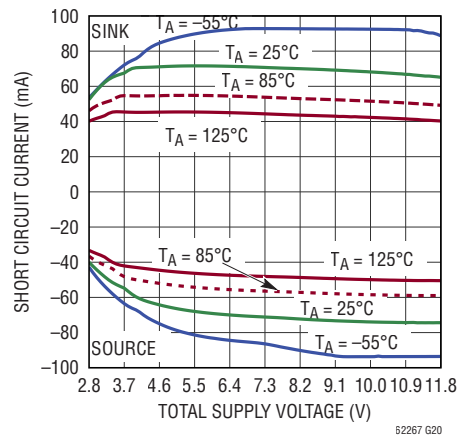
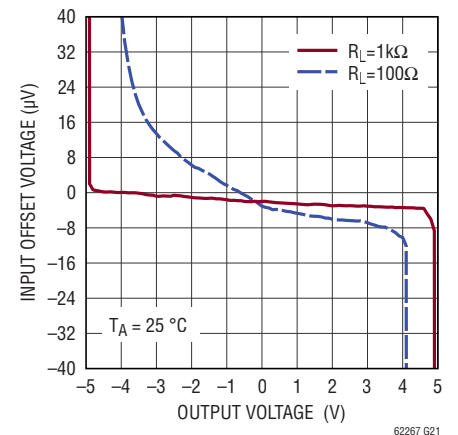
電源電流とSHDN ピンの電圧

SHDN ピンの電流と
SHDN ピンの電圧

最小電源電圧

出力飽和電圧と
負荷電流(出力ハイ)出力飽和電圧と
負荷電流(出力ロー)

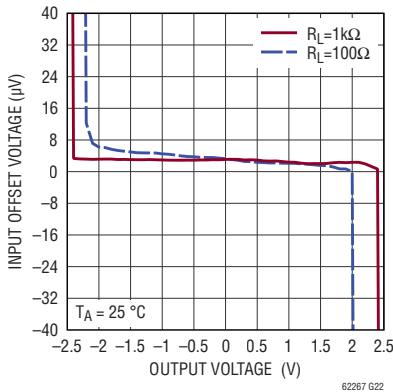
出力短絡電流と電源電圧

オープンループ・ゲイン、 $V_S = \pm 5V$ 

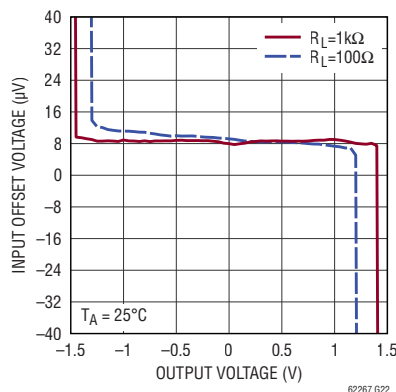
代表的な性能特性

注記がない限り、 $V_S = \pm 5V$ 、 $V_{CM} = 0V$ 、 $R_L = 1k\Omega$ を電源電圧の半分の電圧に接続、 $T_A = 25^\circ C$ 。

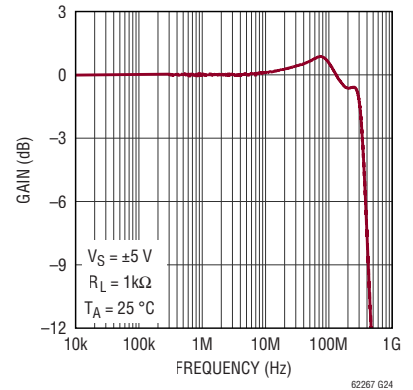
オープンループ・ゲイン、 $V_S = \pm 2.5V$



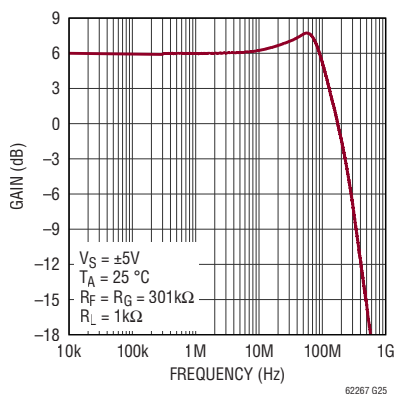
オープンループ・ゲイン、 $V_S = \pm 1.5V$



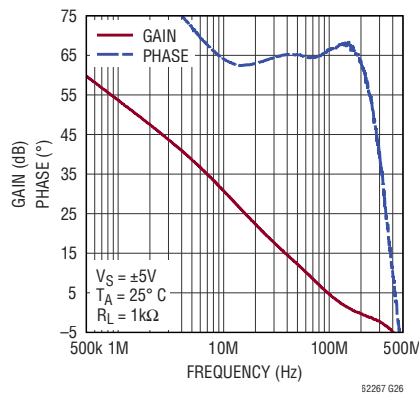
ゲインと周波数、 $A_V = 1$



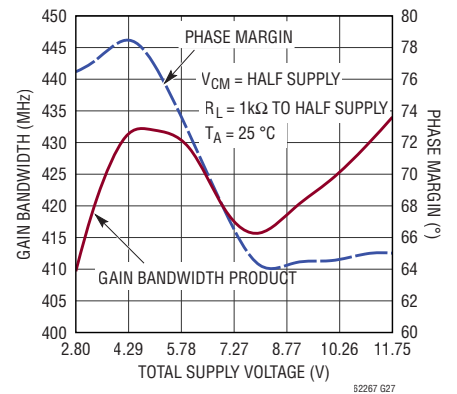
ゲインと周波数、 $A_V = 2$



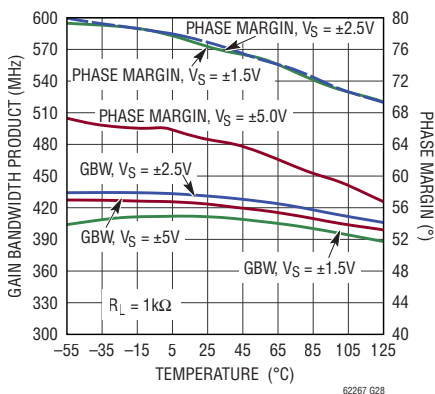
オープンループ・ゲインおよび位相と周波数



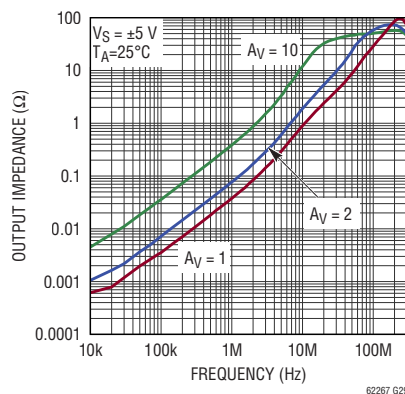
ゲイン帯域幅および位相余裕と電源電圧



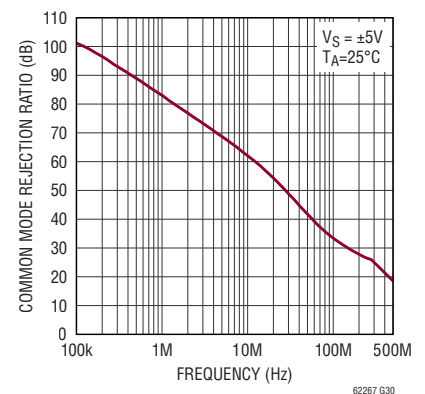
ゲイン帯域幅および位相余裕と温度



出力インピーダンスと周波数



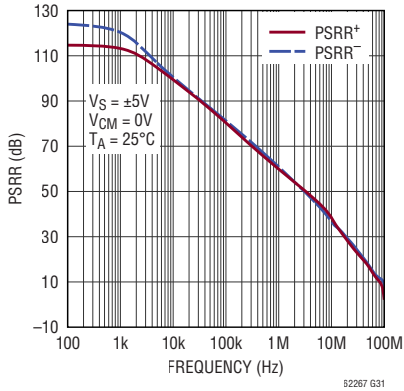
同相ノイズ除去比と周波数



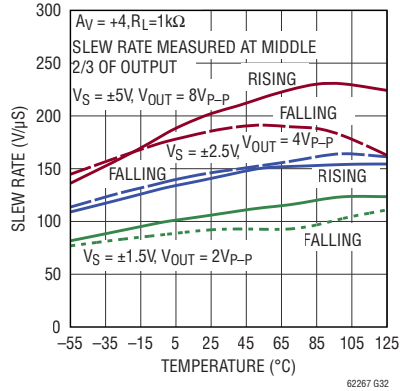
代表的な性能特性

注記がない限り、 $V_S = \pm 5V$ 、 $V_{CM} = 0V$ 、 $R_L = 1k\Omega$ を電源電圧の半分の電圧に接続、 $T_A = 25^\circ C$ 。

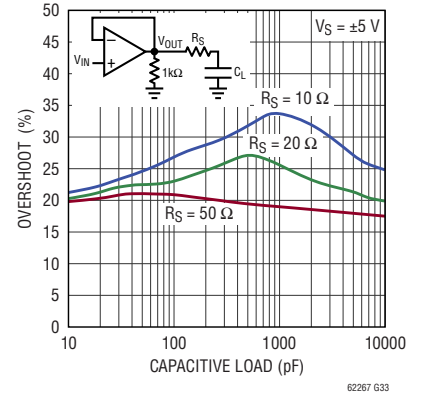
電源電圧変動除去比 (PSRR) と
周波数



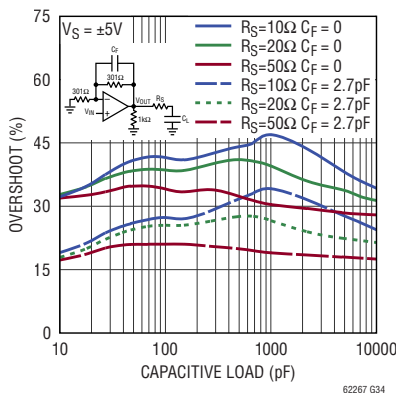
スルー・レートと温度



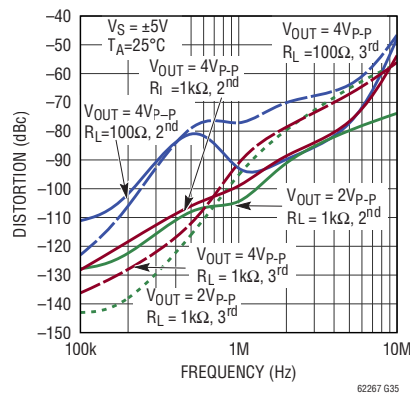
オーバーシュートと
容量性負荷 ($A_V = +1$)



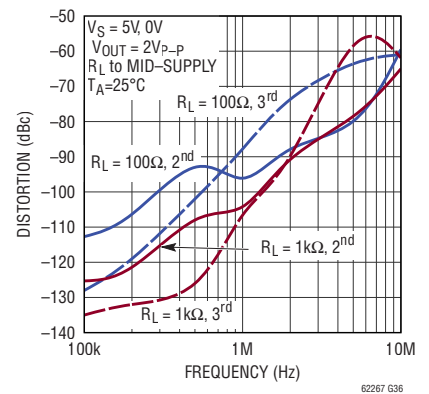
オーバーシュートと
容量性負荷 ($A_V = +2$)



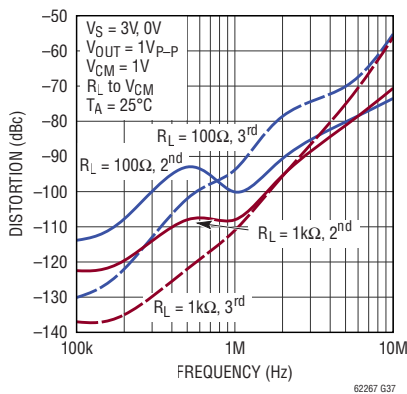
歪みと周波数、
 $A_V = 1$ 、 $\pm 5V$ 電源



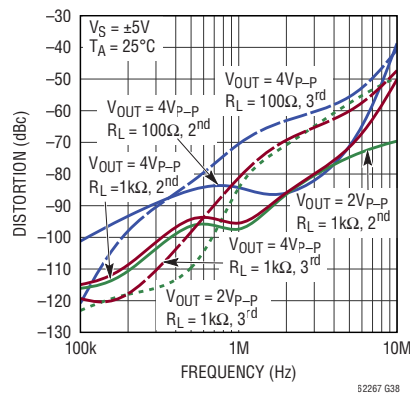
歪みと周波数、
 $A_V = 1$ 、5V 電源



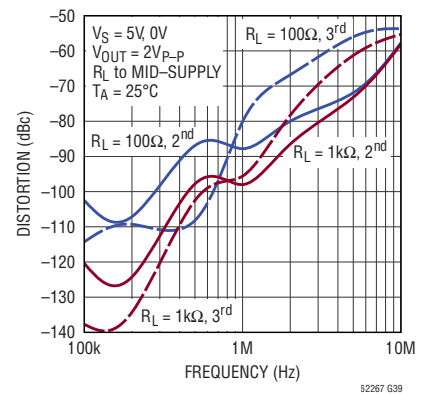
歪みと周波数、
 $A_V = 1$ 、3V 電源



歪みと周波数、
 $A_V = 2$ 、 $\pm 5V$ 電源



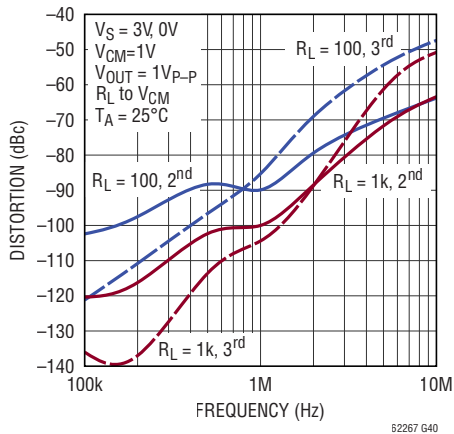
歪みと周波数、
 $A_V = 2$ 、5V 電源



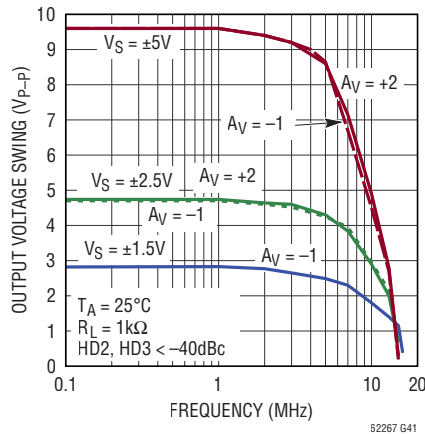
代表的な性能特性

注記がない限り、 $V_S = \pm 5V$ 、 $V_{CM} = 0V$ 、 $R_L = 1k\Omega$ を電源電圧の半分の電圧に接続、 $T_A = 25^\circ C$ 。

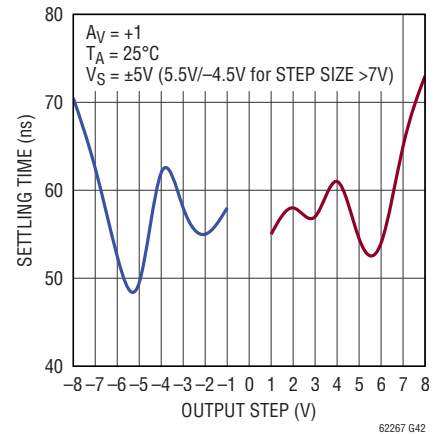
歪みと周波数、
 $A_V = 2$ 、3V 電源



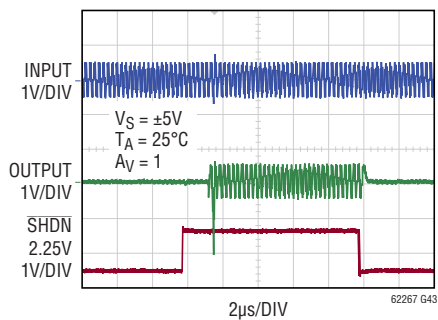
歪みのない最大出力信号と
周波数



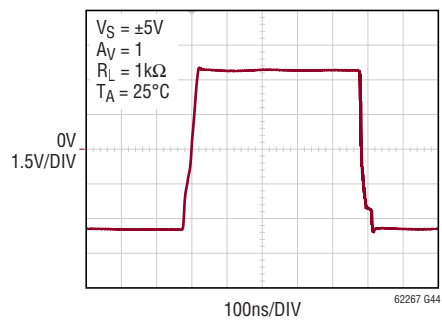
0.1% へのセトリング時間と
出力ステップ



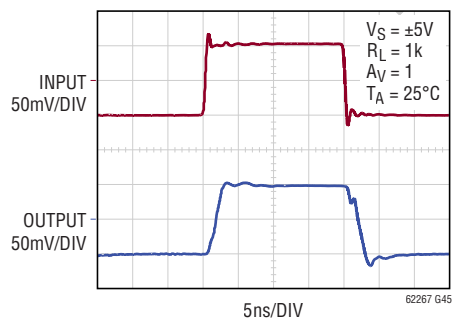
SHDN ピンの応答時間



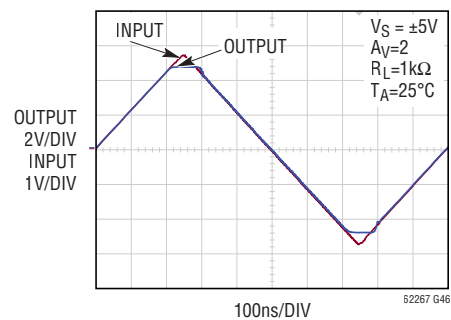
大信号応答



小信号応答



出力オーバードライブ回復特性



ピン機能

FB (SOIC-8のみ): 帰還ピン。内部でOUTに接続します。

+IN: アンプの非反転入力。有効な入力範囲は $V^- \sim (V^+ - 1.2V)$ です。

-IN: アンプの反転入力。有効な入力範囲は $V^- \sim (V^+ - 1.2V)$ です。

OUT: アンプの出力。レール to レールの振幅で動作し、代表値で60mAのソース/シンク電流を供給できます。

SHDN: シャットダウン・ピン(アクティブ・ロー)。 V^+ を基準とします。このピンの電圧が V^+ より2.75V 低くなると、アンプはシャットダウンされて低消費電力モードに移行し、出力は高インピーダンス状態になります。フロート状態のままにしている場合、アンプはオンしています。

V^+ : アンプの正電源。 V^- が0Vの場合、有効な範囲は2.8V ~ 11.75Vです。

V^- : アンプの負電源。通常は0V。 $2.8V \leq (V^+ - V^-) \leq 11.75V$ である限り、負の電圧にすることができます。

アプリケーション情報

回路の説明

LTC6226/LTC6227の入力信号範囲は、負の電源電圧から正の電源電圧より1.2V低い電圧までの範囲にわたります。アンプの簡略回路図を図1に示します。入力段はPNPトランジスタQ1およびQ2で構成されています。ブートストラップ・トランジスタQ13は、Q11およびQ12のベース電流によるオフセットへの影響を低減することにより、DC精度を向上します。これは、Q13のコレクタ電流がQ11およびQ12のコレクタ電流の2倍であるからで、したがってQ11/Q12の電流マッ

ングはトランジスタの β とは無関係になります。また、ブートストラップ配置が出力インピーダンスを向上することにより、ゲインも高くなります。1対の相補的な共通エミッタ段(Q15およびQ14)により、出力振幅をレール to レールにすることができます。**SHDN** インターフェース・ブロックは、**SHDN** 信号を **pwr_dn** に変換して、(電流源I1~I4を非動作状態にすることにより) デバイスの電源を遮断し、(M2およびM1を介してQ15/Q14のベースを電源に短絡することにより) 出力を高インピーダンス状態にします。

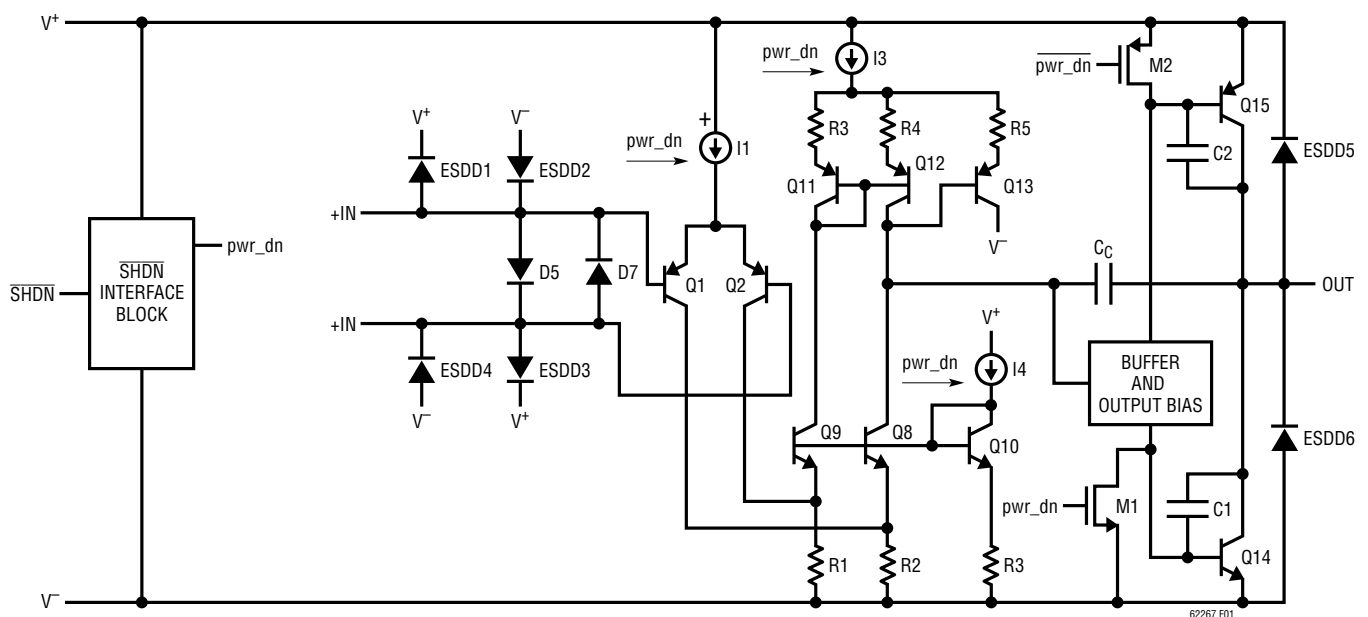


図1. LTC6226/LTC6227の簡略回路図

アプリケーション情報

出力

LTC6226 ファミリーは優れた出力駆動能力を備えています。このアンプは、通常は 10V の全電源電圧で 50mA を超える出力駆動電流を供給可能であり、通常は 25mA の負荷電流でレールから 600mV 以内の振幅を実現します。アンプの電源電圧が下がるにつれて、出力電流も小さくなります。出力が短絡し続けている場合は、デバイスのジャンクション温度を 150°C 未満（消費電力のセクションを参照）に抑えるように注意する必要があります。アンプの出力と各電源との間には、逆バイアスされたダイオードが接続されています。いずれかの電源を超える電圧を出力から強制的に発生させると、極めて大量の電流がこれらのダイオードを流れ、デバイスが損傷することがあります。いずれかの電源電圧を 1V 超える電圧を出力から強制的に発生させると、いずれかのダイオードに数百 mA の電流が流れる可能性があります。したがって、電源電圧を超える電圧を出力から強制的に発生させることは避けてください。

入力保護

LTC6226/LTC6227 は、入力トランジスタのエミッタとベース間のブレイクダウンを防ぎ、差動入力を $\pm 700\text{mV}$ までに制限する、1 対のバック・ツー・バック・ダイオード (D5 および D7) を備えています。他の多くの高性能アンプとは異なり、入力ペア・トランジスタ Q1 および Q2 のベースは、内部抵抗を使用して入力電流を制限するピンには接続されていません。接続するとノイズが増えるからです。例えば、各入力に 1 個の 100Ω 抵抗を直列に接続すると、 $1.8\text{nV}/\sqrt{\text{Hz}}$ のノイズが発生し、アンプの総ノイズ電圧は $1\text{nV}/\sqrt{\text{Hz}}$ から $2.06\text{nV}/\sqrt{\text{Hz}}$ に上昇します。入力差動電圧が $\pm 0.7\text{V}$ を超えたら、保護ダイオードに流れる電流を $\pm 10\text{mA}$ までに制限する必要があります。これは、 $\pm 0.7\text{V}$ を $1/4\text{V}$ (250mV) 超えるごとに 25Ω の保護抵抗が必要になることを意味します。また、入力ピンおよびシャットダウン・ピンと電源の間には、逆バイアスされたダイオードが接続されています。これらのダイオードに流れる電流は、 10mA 未満に制限する必要があります。このアンプをコンパレータやその他のオープンループ・アプリケーションに使用することはできません。

ESD

図 1 に示すように、LTC6226 ファミリーの全ての入力には、逆バイアスされた ESD 保護ダイオードがあります。正電源と負電源の間には、ESD 放電時にデバイスを更に保護する追加クランプがあります。

このデバイスを通電中のソケットに挿入すると、クランプがトリガされて電源ピン間に大電流が流れることがあるため、ホット・プラグ操作は避ける必要があります。

容量性負荷

LTC6226/LTC6227 は広帯域幅のアプリケーション向けに最適化されており、容量性負荷を直接駆動する用途向けには設計されていません。したがって、出力のパターン容量はできるだけ小さくなるようにしてください。出力の容量が増えると、オープンループの周波数応答に余計なポールが発生して、位相余裕が減少します。容量性負荷を駆動する場合は、リングングや発振を防ぐために、アンプの出力と容量性負荷の間に $10\Omega \sim 100\Omega$ の抵抗を接続する必要があります。帰還信号はアンプの出力から直接取る必要があります。電圧ゲインが大きい構成では、クローズドループ帯域幅が狭くなって位相余裕が増加するため、ゲインが小さい構成よりも容量性負荷の駆動能力が向上する傾向があります。オーバーシュートと容量性負荷のグラフは、各種の直列抵抗を使用して容量性負荷を駆動したときのアンプの過渡応答を示しています。

アプリケーション情報

帰還部品

帰還抵抗を使用してゲインを設定する場合は、反転入力の寄生容量と帰還抵抗によって生じるポールが安定性を低下させないように注意する必要があります。例えば、 $1k\Omega$ の利得抵抗および帰還抵抗を使用した+2のゲイン構成でアンプをセットアップした場合、アンプの反転入力での7pFの寄生容量(デバイス + プリント基板)により、45MHzに生じるポールが原因でデバイスが発振します。図2に示すように、帰還抵抗の両端に7pFのコンデンサを追加すると、リングングや発振を防ぐことができます。一般的に、抵抗性帰還回路網で生じるポールの周波数がアンプのクロズドループ帯域幅の範囲内にある場合は、帰還抵抗に対して並列にコンデンサを追加し、ポールの周波数に近いゼロ点周波数を導入することにより、安定性を向上させることができます。高速設計では、寄生インダクタンスを最小限に抑えることが重要です。そのためには、短い側ではなく長い側で電極が終端されているコンデンサ(例えば、0603の代わりに0306コンデンサ)を使用すると効果的です。

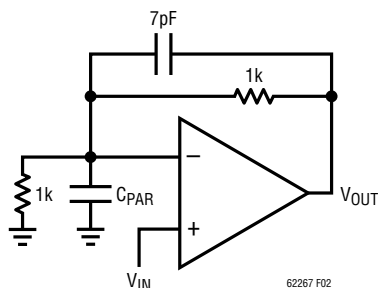


図2. 7pFの帰還コンデンサが寄生ポールを打ち消す

シャットダウン

LTC6226およびLTC6227DDは、アンプをシャットダウンして電源電流を $350\mu A$ (代表値)に低減できる $\overline{SHDN}$ ピンを備えています。シャットダウンするには、 $\overline{SHDN}$ ピンの電圧を正の電源電圧より2.75V低くする必要があります。フロート状態のままにすると、 $\overline{SHDN}$ ピンは正の電源電圧より1.2V低い電圧に内部で引き上げられ、アンプはオンのままになります。シャットダウン中、図1の出力トランジスタQ15およびQ14は高インピーダンス状態になります。

消費電力

ダイのジャンクション温度が $150^{\circ}C$ を超えないように注意する必要があります。

ジャンクション温度(T_J)は、周囲温度(T_A)、消費電力(P_D)、および熱抵抗(θ_{JA})から次式に従って計算されます。

$$T_J = T_A + (P_D \cdot \theta_{JA}).$$

ICの消費電力は、電源電圧、出力電圧、および負荷抵抗と相関関係があります。電源電圧が正負対称で、出力負荷をグラウンドに接続している場合、消費電力 P_D の最悪値(最大値)は、自己消費電流が最大でなおかつ出力電圧が指定の付加抵抗端で電源電圧の1/2の値の場合です。 $P_{D(MAX)}$ のおおよその値は(実際には I_S は出力負荷電流と共に変化するため)次式で計算されます。

$$P_{D(MAX)} = (2 \cdot V_S \cdot I_{S(MAX)}) + (V_S/2)^2/R_L$$

例: 8ピンMSパッケージに収容されたLTC6227が $\pm 5V$ 電源で動作し、グラウンドまでの 250Ω 負荷を駆動する場合、最も厳しい消費電力は、 $P_{D(MAX)}/Amp = (10 \cdot 7.4mA) + (5/2)^2/250 = 99mW$ で概算されます。両方のチャンネルに同じ負荷がかかる場合、全消費電力は198mWです。

絶対最大定格の周囲温度で動作する場合、これらの条件下でのジャンクション温度は次のようになります。

$$T_J = T_A + (P_D \cdot \theta_{JA}) = 125 + 0.198 \cdot 35 = 132^{\circ}C$$

これはLTC6227の絶対最大定格ジャンクション温度より低い値です。

各種パッケージの熱抵抗については、ピン配置のセクションを参照してください。

ボード・レイアウトとバイパス・コンデンサ

関係する信号の速度が非常に高速なので、高速信号およびRF信号のボード・レイアウト手法を採用する必要があります。LTC6226のSOIC-8パッケージ・オプションを使用する場合は、帰還信号を出力ピンからではなくFBピンから取り、信号パターン長を短くします。

安定性の低下を防ぐために、 $-IN$ および $+IN$ ピンの浮遊容量はできるだけ小さくする必要があります。

アプリケーション情報

単電源アプリケーションでは、高品質の0.1μF||1000pFセラミック・バイパス・コンデンサを各V⁺ピンと最も近いV⁻ピンの間に短い配線で直接配置することを推奨します。V⁻ピン(露出パッドを含む)は、低インピーダンスのグラウンド・プレーンに最小限の配線で直接接続する必要があります。デュアル(スプリット)電源の場合は、追加の高品質の0.1μF||1000pFセラミック・コンデンサを使用して、最小限の配線でV⁺ピンとV⁻ピンをそれぞれグラウンドにバイパスすることを推奨します。

ノイズに関する考慮事項

入力換算電圧ノイズは1nV/√Hzと極めて小さく、60Ω抵抗の入力換算電圧ノイズと同等です。全てのBJT入力アンプと同様に、このアンプは入力差動ペアのコレクタ電流を増やすことによって入力換算電圧ノイズを減らしています。これにより入力換算電流ノイズは大きくなります。

図3に、標準的なゲイン構成のLTC6226を示します。

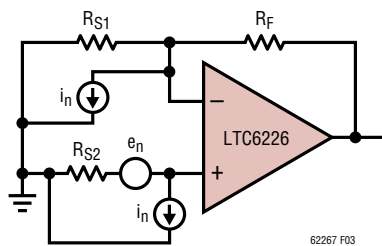


図3.

この図からわかるように、ゲイン段の入力換算ノイズのスペクトラム密度(e_T)は、次式で計算できます。

$$e_T^2 = e_n^2 + i_n^2 R_{EQ}^2 + 4kTR_{EQ}$$

ここで、

$R_{EQ} = R_{S2} + R_{S1} || R_F$ 、 k はボルツマン定数、 T は絶対温度(K)です。

次の条件では、オペアンプの入力換算ノイズによってゲイン段の入力換算ノイズが決まります。

$$R_{EQ} \ll e_n^2 / 4kT$$

次の条件では、抵抗ノイズによってゲイン段の入力換算ノイズが決まります。

$$R_{EQ} \gg e_n^2 / 4kT \text{ かつ } R_{EQ} \ll 4kT / i_n^2$$

次の条件では、オペアンプの入力換算電流ノイズによって入力換算ノイズが決まります。

$$R_{EQ} \gg 4kT / i_n^2$$

入力換算電圧ノイズのスペクトラム密度は1nV/Hzで、入力換算電流ノイズは2.4pA/Hzであるため、ゲイン段の入力換算ノイズは、 $R_{EQ} \ll 60\Omega$ のときはオペアンプの電圧ノイズによって決まり、

$60\Omega \ll R_{EQ} \ll 2.9k\Omega$ のときは抵抗ノイズによって決まることが容易に理解できます。

R_{EQ} が2.9kΩを超えると、入力換算電流ノイズが大きな影響を持ちます。

歪み/ノイズのトレードオフ

前のセクションから明らかなように、 R_{EQ} を小さくすることによってゲイン段のノイズを減らすことができます。ただし、 R_{EQ} の低減には欠点があります。大きな出力信号があると消費電力が増えること以外にも、指定のゲインで小さい抵抗を使用すると、負荷電流が大きくなってオペアンプ内部の直線性が低下するため、歪みが増加します。また、抵抗を小さくすると、オペアンプのゲインが小さくなり、帯域幅に影響を与えることがあります。したがって、LTC6226/LTC6227を使用するシステムを設計する際は、想定される帯域幅より下でインピーダンス寄生容量がゲインに影響を与えないように注意しながら、システム・ノイズの条件によって抵抗値を制限することを推奨します。例えば、帰還抵抗が5kΩの場合、400fFの寄生容量は79MHzより高い周波数でゲインに影響を与えます。

標準的応用例

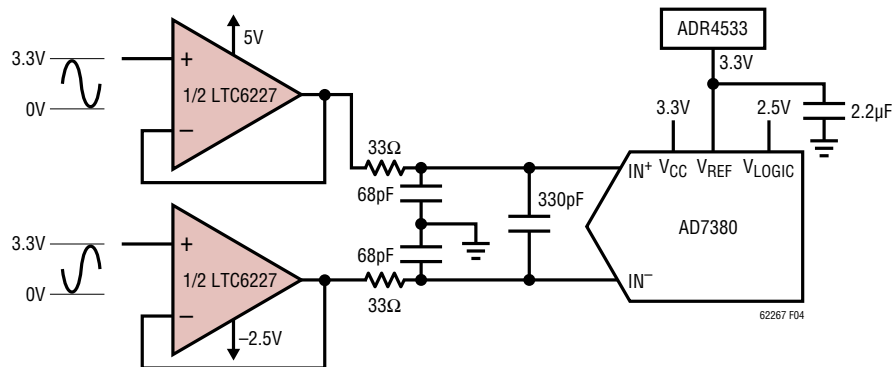


図4. 16ビットADCのトランスペアレント・ドライバ

16ビット高性能トランスペアレントADCドライバ

LTC6226/LTC6227は、その超低ノイズおよび超低歪み性能により、高サンプル・レートで高分解能のADCを駆動する優れた候補デバイスです。図4は、差動入力によって駆動されるLTC6227がAD7380 (4Msps、16ビットADC)を駆動する回路図を示しています。図5は、 -0.5dBFS 、 50kHz の入力信号で得られるFFTを示しています。スプリアス・フリー・ダイナミック・レンジ(SFDR)は 108.5dB で、S/N比は 91dB です。入力周波数を 100kHz まで高くした場合も同様に優れた性能が得られ、THDは -100dBc 、S/N比は 89dB 、SFDRは 104.9dB になります。

16ビットADCドライバの性能
 入力信号 = -0.5dBFS
 $f_{\text{SMPL}} = 4\text{Msps}$ 、 $f_{\text{IN}} = 50\text{kHz}$

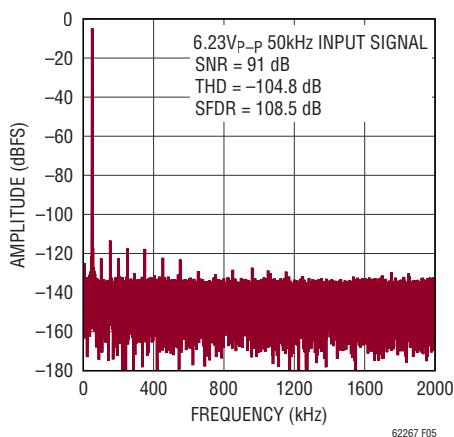


図5. AD7380を駆動するLTC6227ベースのドライバの測定された性能

シングルエンド入力、差動出力の高性能16ビットADCドライバ

多くのアプリケーションでは、デジタル化する信号がシングルエンド信号であるのに対して、ADCでは性能を最大限に高めるために差動入力が必要です。図6に示すように、LTC6227を使用して、シングルエンド入力、差動出力のADCドライバを実装できます。一方のチャンネルをユニティ・ゲインで構成し、ゲインが1の反転ゲイン段で構成されたもう一方のチャンネルを駆動します。こうすることで、両方の出力がRCフィルタを通じてLTC2323-16を駆動します。図7に、 -1dBFS 、 156.25kHz の入力信号と、要求の厳しい 5Msps のサンプル・レートで得られるFFTを示します。得られるS/N比の 81dB は、ADC自体のS/N比と同等なので、ドライバに起因する劣化はありません。得られるSFDRは 84dB です。

標準的応用例

高速、低電圧、低ノイズでCMRRの高い計装アンプ

図8に、幅広い電源電圧で動作し、ゲインが10V/Vで3オペアンプ構成の計装アンプを示します。抵抗は複数のLT5401（整合抵抗アレイ・チップ）を使用して実装しています。U3の抵抗マッチングは、高い同相ノイズ除去性能を達成する上で極めて重要です。フロント・エンドのゲイン段抵抗も複数のLT5401を使用して実装しましたが、これらは同相ノイズ除去性能に対してあまり重要ではないため、他の手段を使用して実装してもかまいません。LT5401を使用して実装する

と、ゲインの温度変動が最小限に抑えられます。アンプは複数のLTC6227MS8を使用して実装し、 $\pm 1.5\text{V}$ の電源電圧を使用しました。図9に、周波数応答の測定結果を示し、図10に、計装アンプのCMRRの測定結果を示します。これらはシングルエンド出力を観測して得られたものです。図11に、 $150\text{mV}_{\text{P-P}}$ の入力方形波に対する過渡応答を示します。オフセットと $1/f$ ノイズが小さいことにより、DCに至るまで広帯域の動作が可能です。 $4.6\text{nV}/\sqrt{\text{Hz}}$ という広帯域の入力換算ノイズは、主に抵抗から発生します。

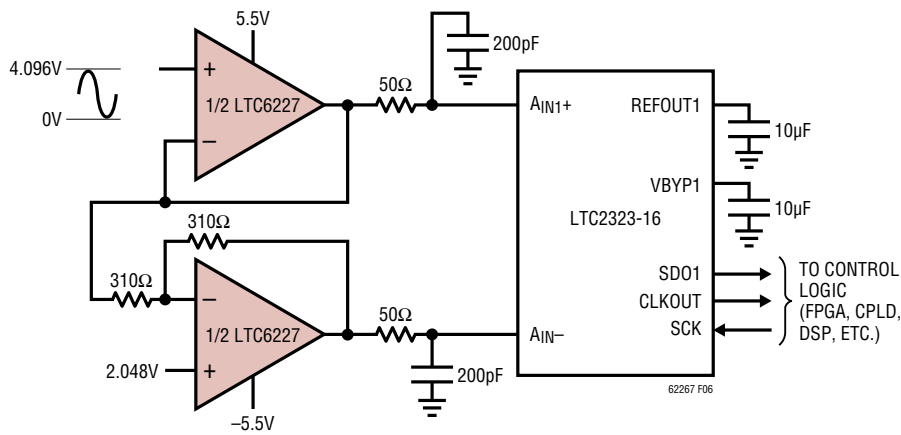


図6. 16ビットADCのシングルエンド入力、差動出力ドライバ

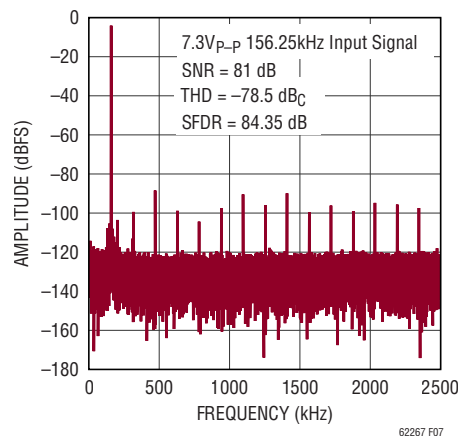


図7. LTC2323-16 ADCを駆動する、LTC6227ベースのシングルエンド入力、差動出力コンバータの性能測定結果

標準的応用例

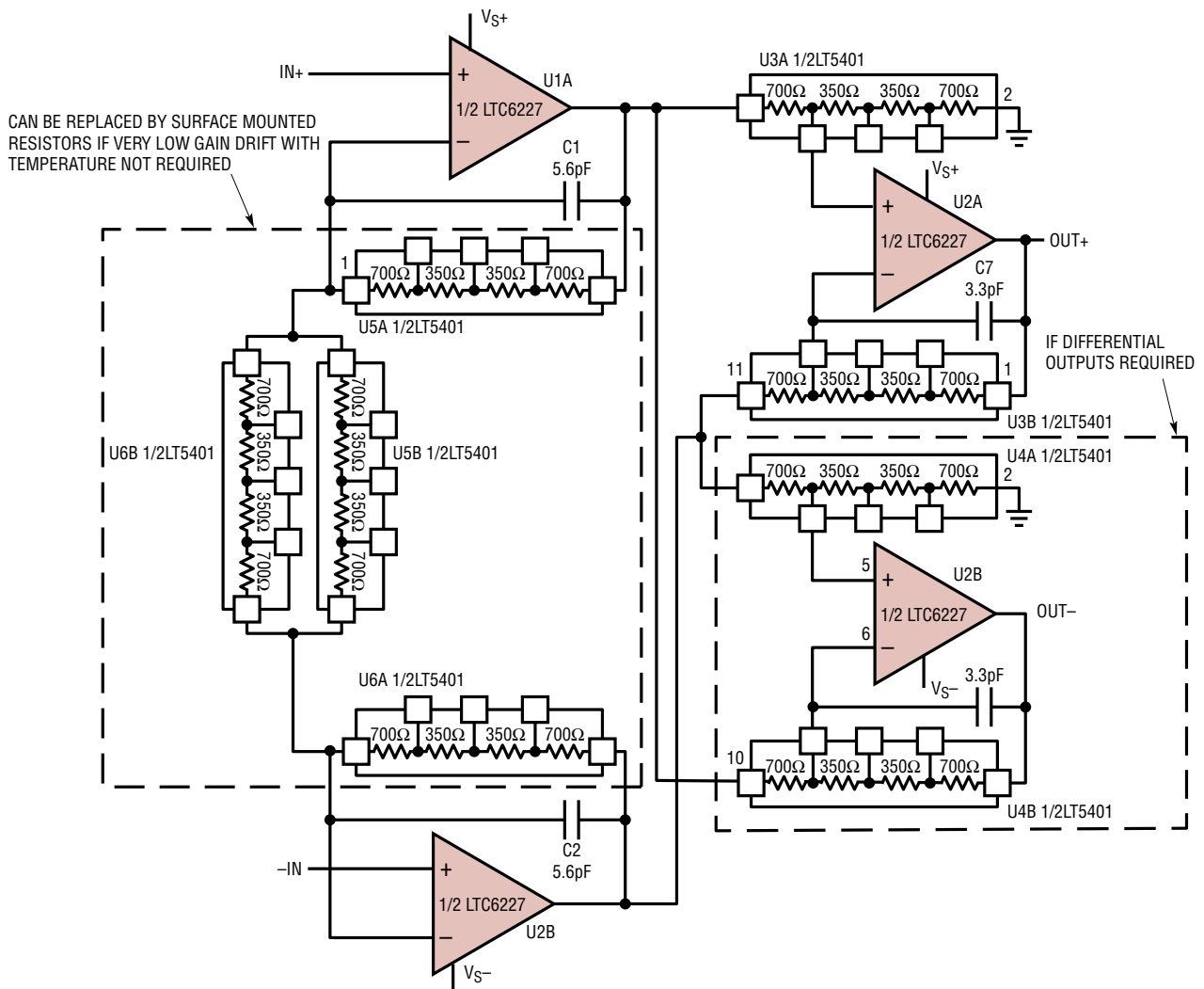


図8. 高速でCMRRの高い計装アンプ

標準的応用例

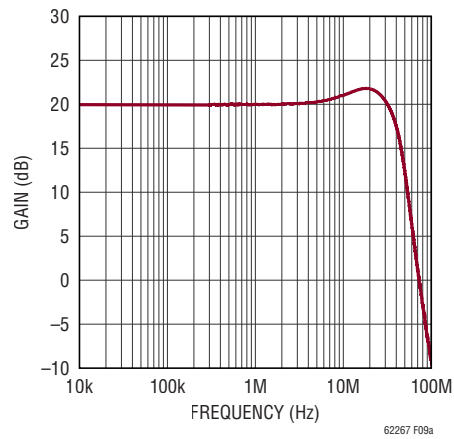


図9. LTC6227-LT5401 ベースの計装アンプの周波数応答

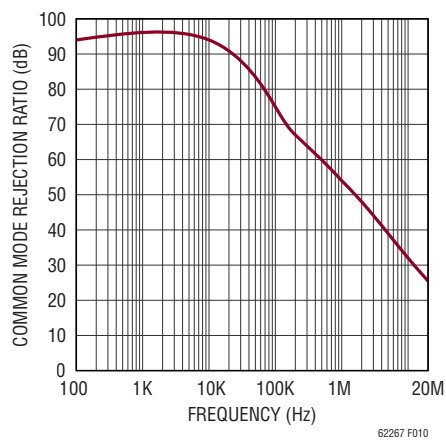


図10. LTC6227-LT5401 ベースの計装アンプの CMRR

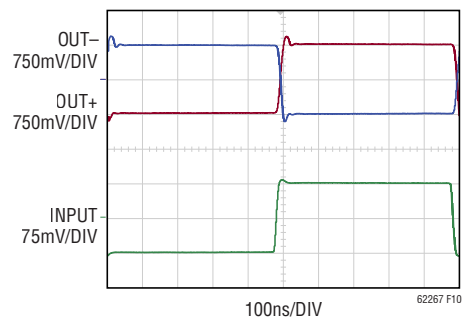
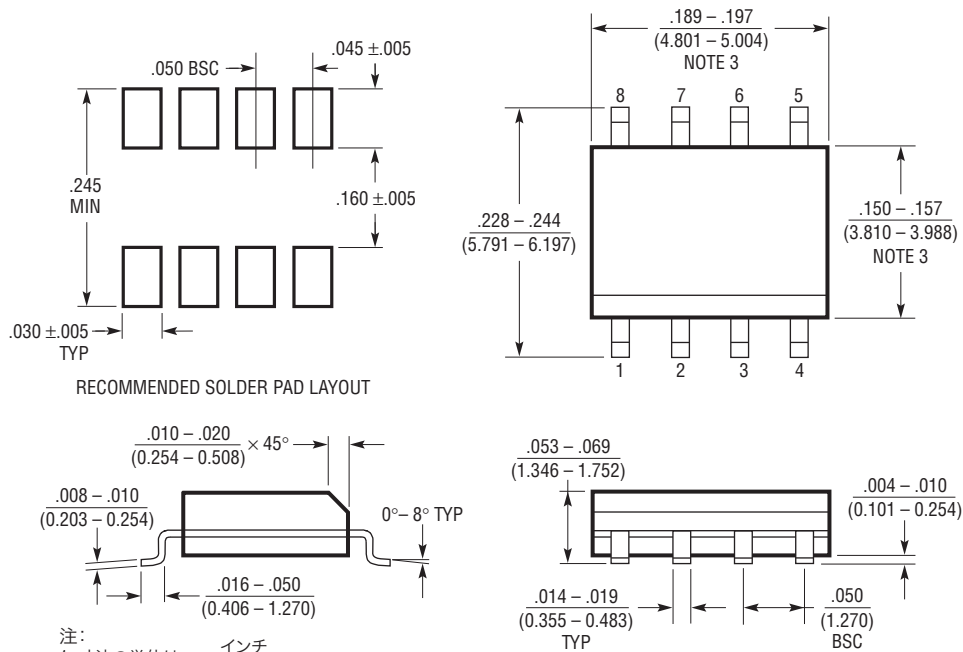


図11. LTC6227-LT5401 ベースの計装アンプの過渡応答

パッケージ

S8 Package
8-Lead Plastic Small Outline (Narrow .150 Inch)
 (Reference LTC DWG # 05-08-1610 Rev G)



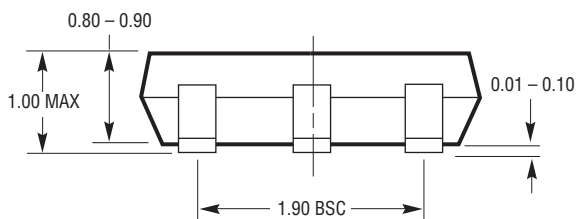
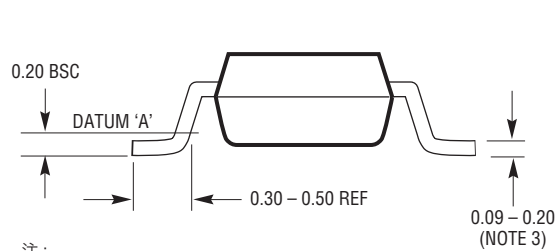
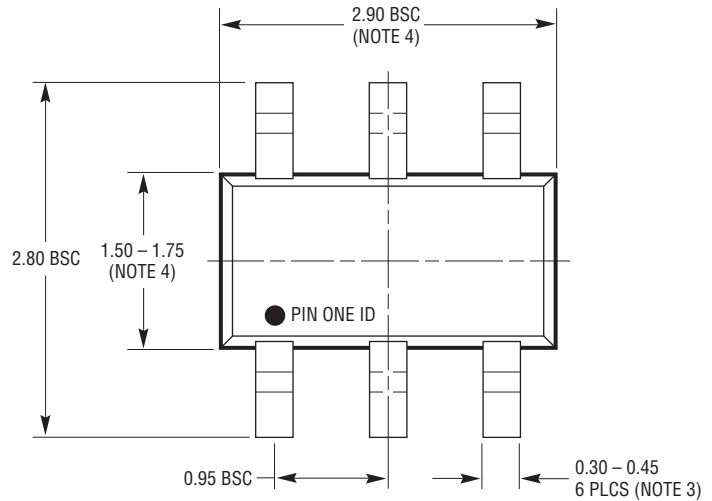
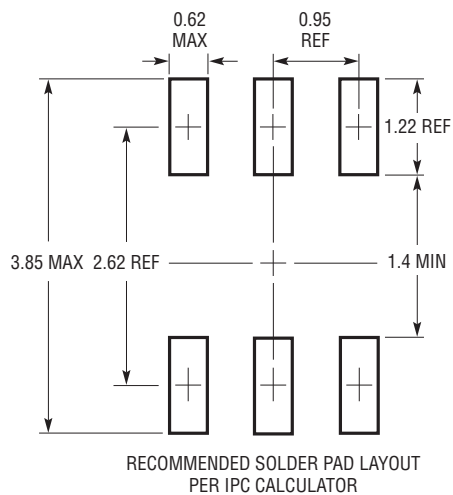
注:

1. 寸法の単位は $\frac{\text{インチ}}{\text{(ミリメートル)}}$
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部を含まない。
モールドのバリ、突出部は、各サイドで 0.152mm (0.006 インチ) を超えないこと
4. 1 番ピンは、はす縁かくぼみになる

S08 REV G 0212

パッケージ

S6 Package 6-Lead Plastic TSOT-23 (Reference LTC DWG # 05-08-1636)



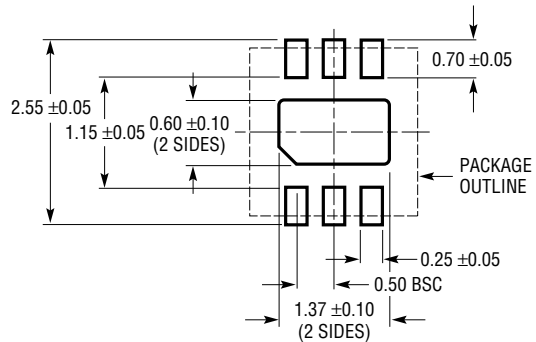
注:

1. 寸法の単位はミリメートル
2. 図は実寸とは異なる
3. 寸法にはメッキも含む
4. 寸法にはモールドのバリ、金属のバリは含まない
5. モールドのバリは 0.254mm を超えないこと
6. JEDEC のパッケージ・リファレンスは MO-193

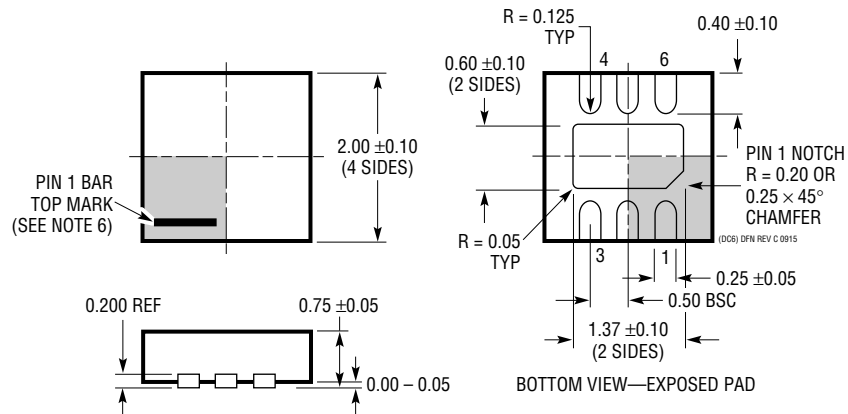
S6 TSOT-23 0302

パッケージ

DC6 Package
6-Lead Plastic DFN (2mm × 2mm)
 (Reference LTC DWG # 05-08-1703 Rev C)



RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS

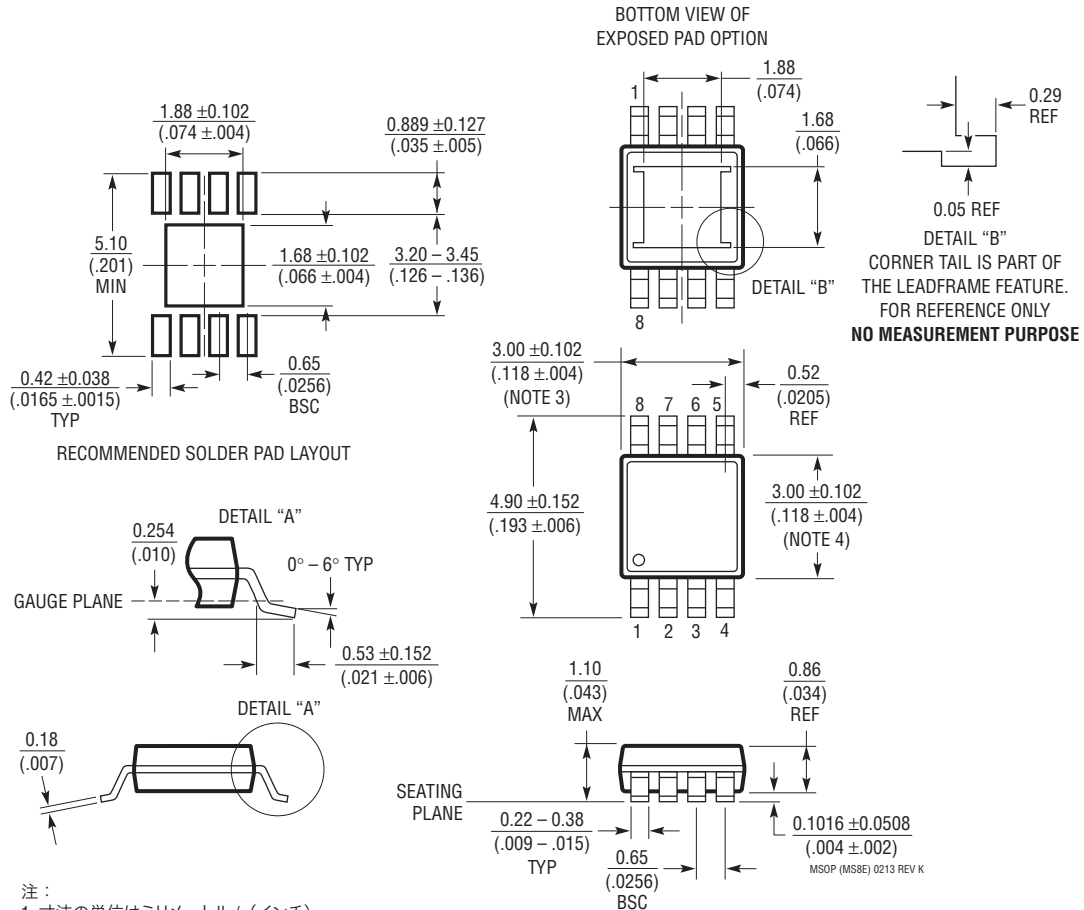


注:

1. 図は JEDEC のパッケージ外形 M0-229 のバリエーション (WCCD-2) に含める予定
2. 図は実寸とは異なる
3. 全ての寸法の単位はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは (もしあれば) 各サイドで 0.15mm を超えない
5. 露出パッドはハンダ・メッキで処理している
6. 灰色の部分はパッケージの上面と底面の 1 番ピンの位置の参考に過ぎない

パッケージ

MS8E Package 8-Lead Plastic MSOP, Exposed Die Pad (Reference LTC DWG # 05-08-1662 Rev K)

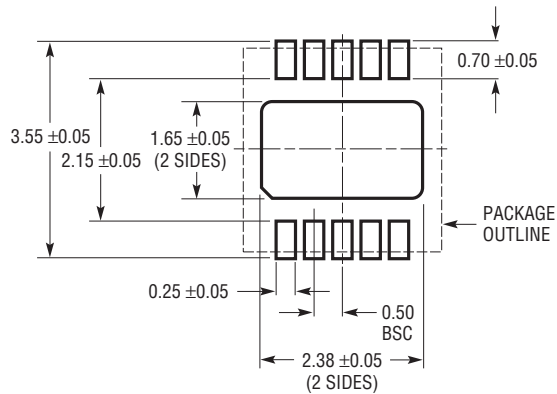
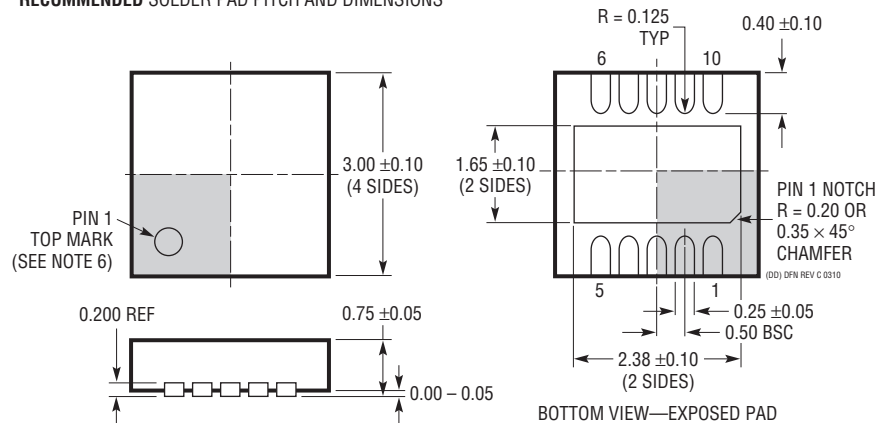


注：

1. 寸法の単位はミリメートル / (インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない。
モールドのバリ、突出部、ゲートのバリは、各サイドで 0.152mm (0.006 インチ) を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない。
リード間のバリと突出部は、各サイドで 0.152mm (0.006 インチ) を超えないこと
5. リードの平坦度 (整形後のリードの底面) は最大 0.102mm (0.004 インチ) であること
6. 露出パッドの寸法にはモールドのバリを含む。露出パッド上のモールドのバリは、各サイドで 0.254mm (0.010 インチ) を超えないこと

パッケージ

DD Package
10-Lead Plastic DFN (3mm × 3mm)
 (Reference LTC DWG # 05-08-1699 Rev C)

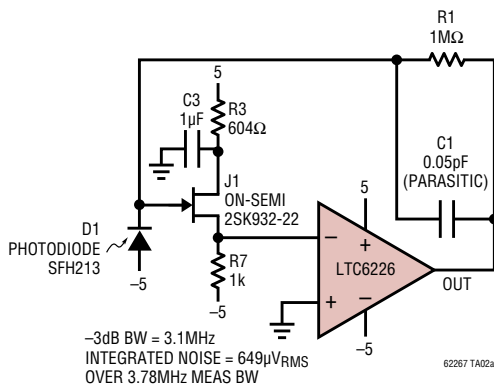
**RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS**

注：

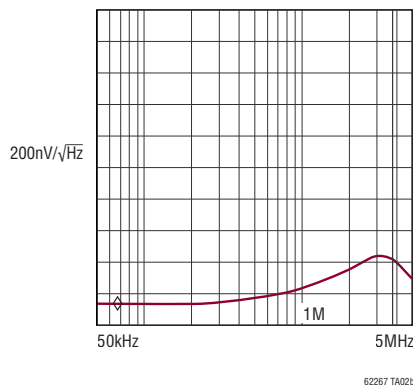
- 図は JEDEC のパッケージ外形 MO-229 のバリエーション (WEED-2) になる予定。
バリエーションの指定の現状については弊社 Web サイトのデータシートを参照
- 図は実寸とは異なる
- 全ての寸法の単位はミリメートル
- パッケージ底面の露出パッドの寸法にはモールドのバリを含めない。
モールドのバリは (もしあれば) 各サイドで 0.15mm を超えないこと
- 露出パッドはハンダ・メッキとする
- 灰色の部分はパッケージの上面と底面の 1 番ピンの位置の参考に過ぎない

標準的応用例

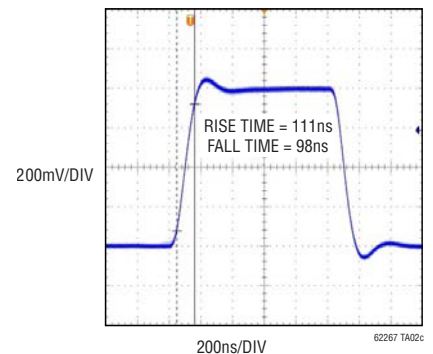
高速、高ダイナミック・レンジの
フォトダイオード・アンプ



フォトダイオード・アンプの
ノイズ・スペクトラム



フォトダイオード・アンプの
過渡応答



関連製品

製品番号	説明	注釈
オペアンプ		
LTC6228/LTC6229	シングル/デュアル高速、超低ノイズ、低歪み、レール to レール出力オペアンプ	0.88nV/√Hz、730MHz、500V/μs、ユニティ・ゲインで安定
LTC6252/LTC6253/LTC6254	シングル/デュアル/クワッド高速レール to レール入出力オペアンプ	720MHz、3.5mA、2.75nV/√Hz、280V/μs、0.35mV、ユニティ・ゲインで安定
ADA4899-1	高速、超低ノイズ、超低歪み	1nV/√Hz、600MHz、310V/μs、ユニティ・ゲインで安定
LTC6268/LTC6269	シングル/デュアル高速 FET 入力オペアンプ	400MHz、4nV/√Hz、入力バイアス電流: ±3fA
LT1818/LT1819	シングル/デュアル広帯域幅、高スルー・レート、低ノイズ、低歪みオペアンプ	400MHz、9mA、6nV/√Hz、2500V/μs、1.5mV、-85dBc (5MHz 時)
ADA4896-1/ADA4896-2	低ノイズ、低消費電力レール to レール出力	3mA、1nV/√Hz、230MHz、120V/μs、ユニティ・ゲインで安定
LT6230/LT6231/LT6232	シングル/デュアル/クワッド低ノイズ、レール to レール出力オペアンプ	215MHz、3.5mA、1.1nV/√Hz、70V/μs、350μV
LTC6246/LTC6247/LTC6248	シングル/デュアル/クワッド高速レール to レール入出力オペアンプ	180MHz、1mA、4.2nV/√Hz、90V/μs、0.5mV
LT6200/LT6201	シングル/デュアル超低ノイズ、レール to レール入出力オペアンプ	165MHz、20mA、0.95nV/√Hz、44V/μs、1mV
LT6202/LT6203/LT6204	シングル/デュアル/クワッド超低ノイズ、レール to レール・オペアンプ	100MHz、3mA、1.9nV/√Hz、25V/μs、0.5mV
LT1801/LT1802	デュアル/クワッド低消費電力、高速レール to レール入出力オペアンプ	80MHz、2mA、8.5nV/√Hz、25V/μs、350μV
LT1028	超低ノイズ、高精度、高速オペアンプ	75MHz、9.5mA、0.85nV/√Hz、11V/μs、40μV
LTC6350	低ノイズ、シングルエンド入力、差動出力コンバータ/ADCドライバ	33MHz (-3dB)、4.8mA、1.9nV/√Hz、0.01% (8V _{P-P}) へのセトリング・タイム: 240ns
ADC		
LTC2387-18	18ビット、15Msps の SAR-ADC	S/N 比: 95.7dB
AD7380	4Msps、16ビットの SAR-ADC	S/N 比: 92dB、入力電圧範囲: 6.6V _{P-P}
LTC2323-16	5Msps、16ビットの SAR-ADC	S/N 比: 81dB、入力電圧範囲: 8V _{P-P}
AD4020	1.8Msps、20ビット SAR-ADC	S/N 比: 99dB