

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2022年9月7日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。

なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2022年9月7日

製品名： **LT8692S**

対象となるデータシートのリビジョン(Rev)： Rev.0

訂正箇所： 26 ページ

関連製品の表、一番下の LT8653 の注釈欄、下線部分

【誤】

2×2A 降圧パワー段、6.2μA 静止電流、800mV FB レギュレーション、全チャンネル 1.25% VOUT 精度、最大 45% 効率、3mm×4mm 20ピン LQFN パッケージ

【正】

2×2A 降圧パワー段、6.2μA 静止電流、800mV FB レギュレーション、全チャンネル 1.25% VOUT 精度、最大 94% 効率、3mm×4mm 20ピン LQFN パッケージ

42V/2A + 3× 8V/1A、2MHzのクワッド・モノリシック同期整流式降圧レギュレータ

特長

- 入力電圧範囲が広く、4出力を供給する柔軟な電源システム
- 高電圧同期整流式降圧レギュレータ:1チャンネル
 - 入力電圧範囲:3V~42V
 - 連続出力電流:最大2A
 - 高効率:最大93%
- 低電圧同期整流式降圧レギュレータ:3チャンネル
 - 入力電圧範囲:1.2V~8V
 - 連続出力電流:最大1A
 - 高効率:最大95%
- Silent Switcher®アーキテクチャ
 - 超低EMI/EMC放射
 - スペクトラム拡散周波数変調
- 超低静止電流のBurst Mode®動作
 - 12VIN1から5V/3.3V/1.8V/1.2VOUT1-4へのレギュレーション時のIQ:9.6μA
 - 出力リップル < 10mV_{PK-PK}
- 外部同期機能
- 強制連続モード機能
- 熱特性が改善された小フットプリント
4mm × 3mm 20ピンLQFNパッケージ
- オートモーティブ・アプリケーション向けのAEC-Q100に適合

概要

LT®8692Sは、4チャンネルの電流モード、モノリシック降圧スイッチング・レギュレータです。全てのレギュレータは、2MHzに周波数を固定した1つの発振器に同期します。製品番号末尾の「S」は第2世代のSilent Switcher®技術を表しており、バイパス・コンデンサを内蔵し、高周波動作と小さいソリューション・サイズを優れたEMI性能で実現します。また、この内蔵のコンデンサにより、レイアウトに対する依存性が減るので、それによっても規定されたEMI性能の実現が容易になります。この性能により、LT8692Sはノイズに敏感なアプリケーションと環境に最適なデバイスとなっています。この高集積4チャンネル・ソリューションにより、スペースが節約でき小型基板の設計が容易になります。

Burst Mode動作はスタンバイ時の超低消費電流を実現し、強制連続モードは全出力負荷範囲を通じて高調波の制御に使用できます。また、スペクトラム拡散動作時にはEMI放射を更に低減することが可能です。

高速でクリーンな上にオーバーシュートの小さいスイッチング・エッジにより、高スイッチング周波数でも高効率の動作が可能で、全体的なソリューション・サイズを小さく抑えつつ高速過渡応答に対して制御ループの帯域を広く取ることができます。

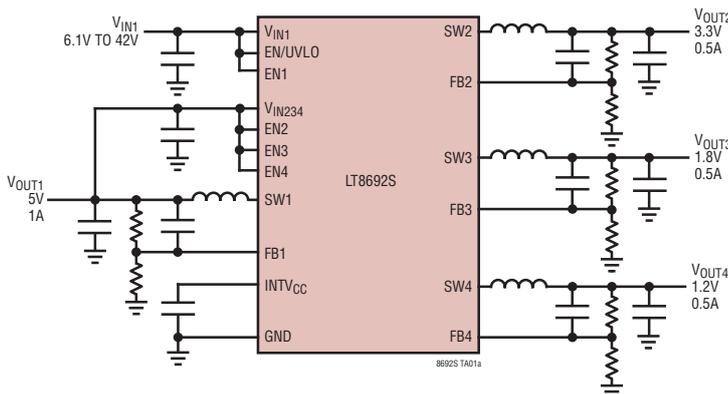
本紙記載の登録商標および商標は、全て各社の所有に属します。第8823345号を含む米国特許により保護されています。

アプリケーション

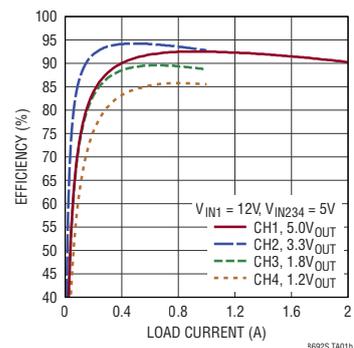
- カメラ・モジュール
- 車載システム
- 産業用制御および電源

標準的応用例

5V/1A、3.3V/0.5A、1.8V/0.5A、1.2V/0.5A、2MHz降圧コンバータ



効率、FCM



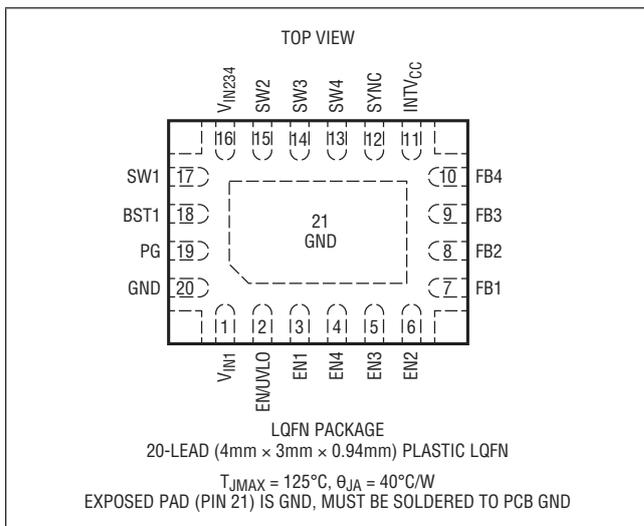
LT8692S

絶対最大定格

(Note 1)

V_{IN1} , EN/UVLO, EN1	42V
PG	25V
EN2, EN3, EN4, V_{IN234}	8V
SYNC	6V
FB1, FB2, FB3, FB4	4V
INTV _{CC} , BST1	(Note 2)
動作ジャンクション温度 (Note 3, 4)	
LT8692SI	-40°C ~ 125°C
保存温度範囲	-65°C ~ 150°C
最大パッケージ・ボディ温度	260°C

ピン配置



発注情報

部品番号	テープ&リール 部品番号	製品 マーキング	仕上げ コード	パッド 仕上げ	パッケージ・タイプ	MSL レーティング	温度範囲 (Note 2)
LT8692SIV#PBF	LT8692SIV#TRPBF	8692S	e4	Au (RoHS)	LQFN (QFN フットプリントの 積層パッケージ)	3	-40°C ~ 125°C

オートモーティブ製品*

LT8692SIV#WPBF	LT8692SIV#WTRPBF	8692S	e4	Au (RoHS)	LQFN (QFN フットプリントの 積層パッケージ)	3	-40°C ~ 125°C
----------------	------------------	-------	----	-----------	--------------------------------	---	---------------

* パッドまたはボールの仕上げコードはIPC/JEDEC J-STD-609によります。

* テープ&リールの仕様。

* 末尾がPBFの製品はRoHSおよびWEEEに準拠しています。

* このデバイスの各バージョンは、オートモーティブ・アプリケーションの品質と信頼性の条件に対応するよう管理された製造工程により提供されています。これらのモデルは「#W」というサフィックスで指定されます。オートモーティブ・アプリケーション向けには、上記のオートモーティブ・グレード製品のみを提供しています。特定製品のオーダー情報とこれらのモデル固有のオートモーティブ信頼性レポートについては、最寄りのアナログ・デバイスまでお問い合わせください。

* 推奨されるBGA PCBのアセンブリおよび製造手順

* BGAのパッケージ図面とトレイ図面

電気的特性

●は、全動作温度範囲に適用される仕様であることを示します。それ以外の仕様は $T_A = 25^\circ\text{C}$ での値です。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V_{IN1} Quiescent Current in Shutdown	$V_{EN/UVLO} = V_{EN1-4} = 0\text{V}$, $V_{SYNC} = 0\text{V}$	●	2.3	5.4 11	μA μA	
$V_{IN1} + V_{CC}$ Quiescent Current in Sleep	$V_{EN/UVLO} = V_{EN1-4} = 2\text{V}$, $V_{FB1-4} > 0.8\text{V}$, $V_{SYNC} = 0\text{V}$	●	5.8	12.5 25	μA μA	
Oscillator Frequency		●	1.8	2	2.2	MHz
PG Upper Threshold Offset from V_{FB1} to V_{FB4}	V_{FB1} to V_{FB4} Rising	●	6	7.5	9	%
PG Lower Threshold Offset from V_{FB1} to V_{FB4}	V_{FB1} to V_{FB4} Falling	●	-9	-7.5	-6	%

電気的特性

●は、全動作温度範囲に適用される仕様であることを示します。それ以外の仕様は $T_A = 25^\circ\text{C}$ での値です。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
PG Hysteresis				0.15		%
PG Leakage	$V_{PG} = 12\text{V}$		-50		50	nA
PG Pull-Down Resistance	$V_{PG} = 0.1\text{V}$	●		200	500	Ω
SYNC Threshold	SYNC DC and Clock Low Level Voltage SYNC Clock High Level Voltage SYNC DC High Level Voltage		0.4		1.5 2.8	V V V
SYNC Frequency			1.6		2.5	MHz
SYNC Current	$V_{SYNC} = 6\text{V}$			15		μA
EN/UVLO Threshold	EN/UVLO Falling	●	0.7	0.74	0.78	V
EN/UVLO Hysteresis				20		mV
EN/UVLO Input Current	$V_{EN/UVLO} = 2\text{V}$		-50		50	nA
Channel 1						
Minimum Input Voltage V_{IN1}		●		2.4	3	V
Feedback Reference Voltage		●	0.79	0.8	0.81	V
Feedback Input Current		●	-50		50	nA
Feedback Voltage Line Regulation			-0.02	0.003	0.02	%/V
Minimum On-Time	$I_{LOAD} = 1.5\text{A}$, FCM	●		20	50	ns
Top Power NMOS Current Limit			3.2	4.2	5.2	A
Bottom Power NMOS Current Limit			2.2	2.9	3.6	A
SW Leakage Current			-5		5	μA
Power FET On-Resistance Main Switch (Top) Synchronous Switch (Bottom)	$I_{SW1} = 1\text{A}$ $I_{SW1} = 1\text{A}$			250 120		m Ω m Ω
EN1 Threshold	EN1 Falling	●	0.64	0.68	0.72	V
EN1 Hysteresis				20		mV
EN1 Input Current	$V_{EN1} = 2\text{V}$	●	-50		50	nA
Channel 2 to Channel 4						
Minimum Input Voltage V_{IN234}		●		1	1.2	V
Feedback Reference Voltage		●	0.79	0.8	0.81	V
Feedback Input Current		●	-50		50	nA
Feedback Voltage Line Regulation			-0.025	0.005	0.025	%/V
Minimum On-Time	$I_{LOAD} = 0.1\text{A}$, FCM	●		20	50	ns
Top Power NMOS Current Limit			1.8	2.4	3	A
Bottom Power NMOS Current Limit			0.9	1.3	1.7	A
SW Leakage Current			-5		5	μA
Power FET On-Resistance Main Switch (Top) Synchronous Switch (Bottom)	$I_{SW24} = 0.8\text{A}$ $I_{SW24} = 0.8\text{A}$			170 65		m Ω m Ω
EN2 to EN4 Threshold	EN2 to EN4 Falling	●	0.64	0.68	0.72	V
EN2 to EN4 Hysteresis				20		mV
EN2 to EN4 Input Current	$V_{EN2-4} = 2\text{V}$	●	-50		50	nA

電気的特性

Note 1: 上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性と寿命に影響を与えることがあります。

Note 2: これらのピンには正または負のソース電圧を接続しないでください。接続すると、デバイスに恒久的な損傷を与えることがあります。

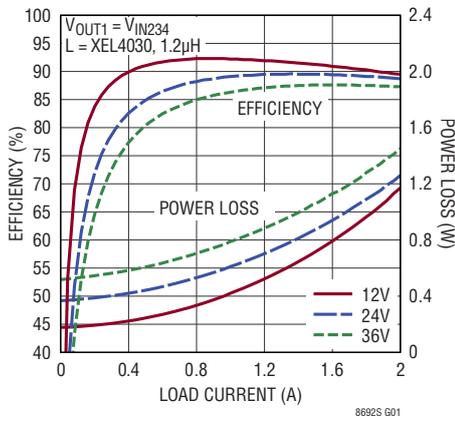
Note 3: LT8692SIは、-40°C~125°Cの動作ジャンクション温度範囲で仕様規定されています。ジャンクション温度が高い場合は、動作寿命が短くなります。ジャンクション温度が125°Cを

超える場合、動作寿命はディレーティングされます。これらの仕様に一致する最大周辺温度は、ボード・レイアウト、パッケージの熱抵抗の定格値、およびその他の環境要因に関係する特定の動作条件によって決まることに注意してください。

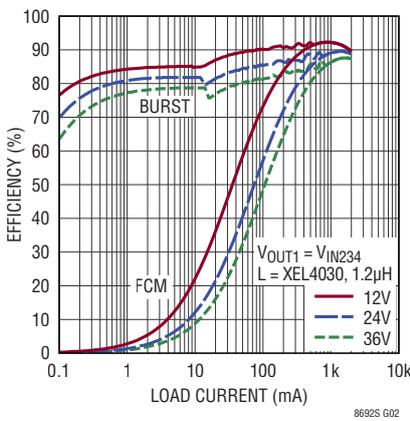
Note 4: このICは、過負荷状態からデバイスを保護することを目的とした過熱保護機能を備えています。過熱保護機能が作動した場合、ジャンクション温度は150°Cを超えます。仕様規定された最大動作ジャンクション温度を超えてデバイスを連続動作させると、寿命が短くなります。

代表的な性能特性

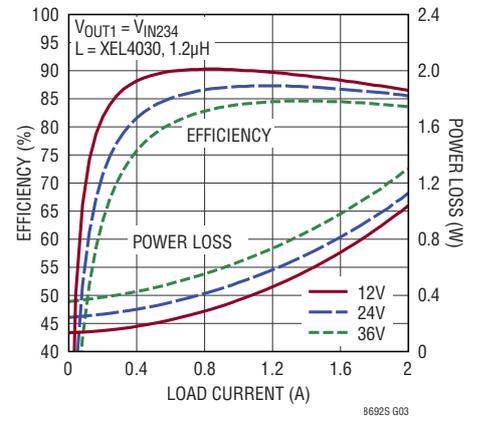
CH1の5V_{OUT}時の効率と電力損失、FCM



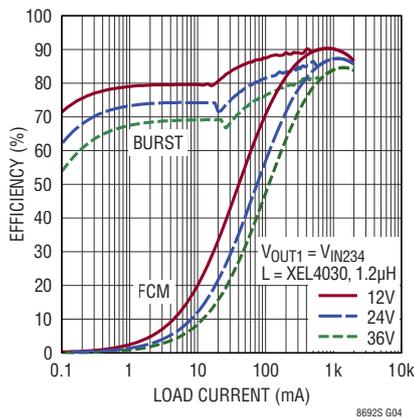
CH1の5V_{OUT}時の効率



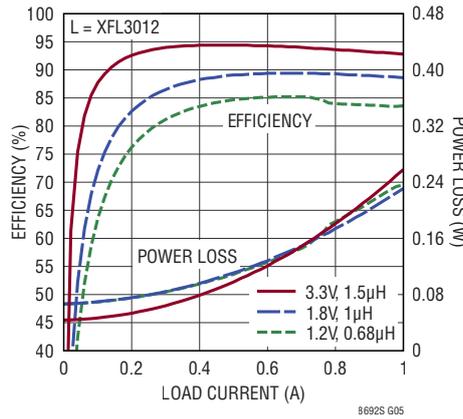
CH1の3.3V_{OUT}時の効率と電力損失、FCM



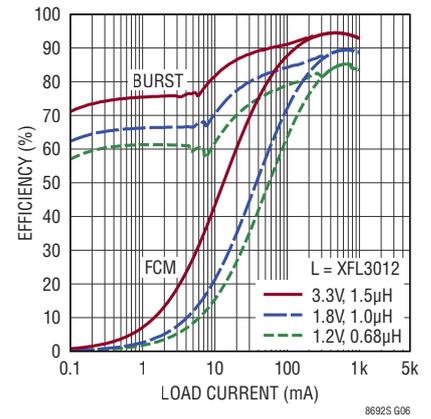
CH1の3.3V_{OUT}時の効率



CH2~CH4の5V_{IN}時の効率と電力損失、FCM

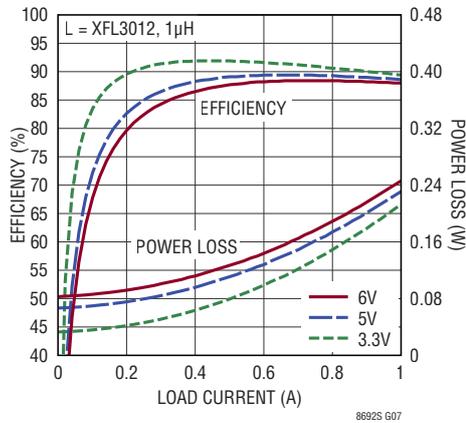


CH2~CH4の5V_{IN}時の効率

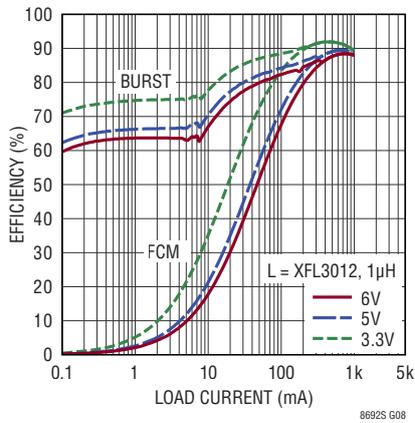


代表的な性能特性

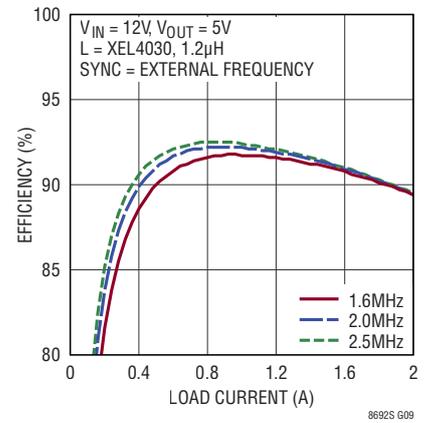
CH2~CH4の1.8V_{OUT}時の効率と電力損失、FCM



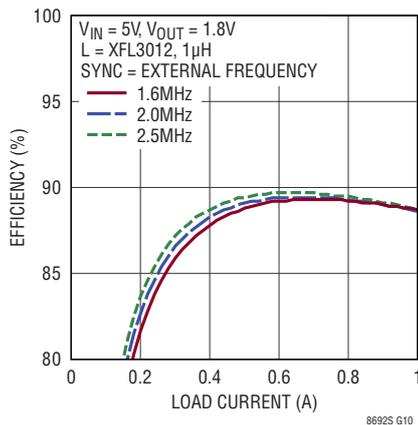
CH2~CH4の1.8V_{OUT}時の効率



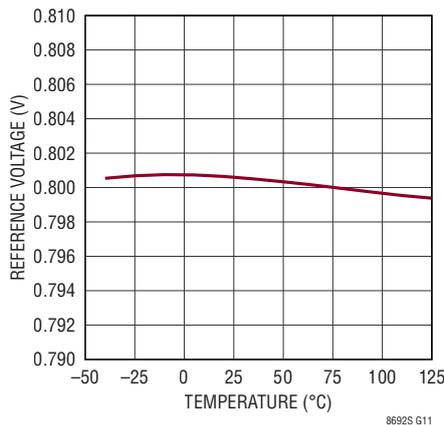
CH1の様々なf_{sw}での効率



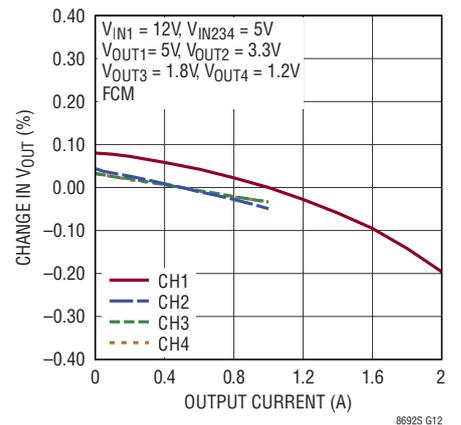
CH2~CH4の様々なf_{sw}での効率



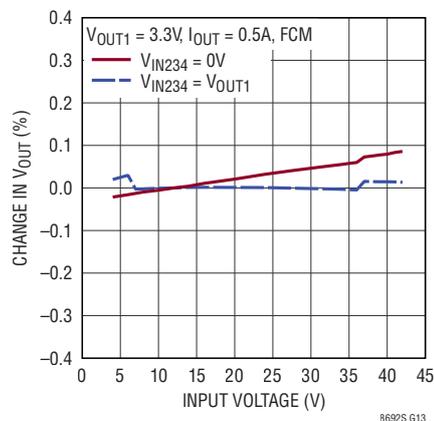
FBリファレンス電圧



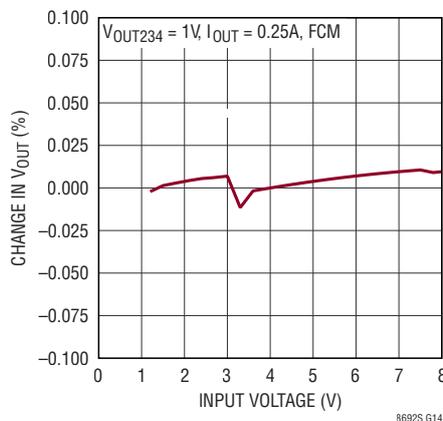
負荷レギュレーション、FCM



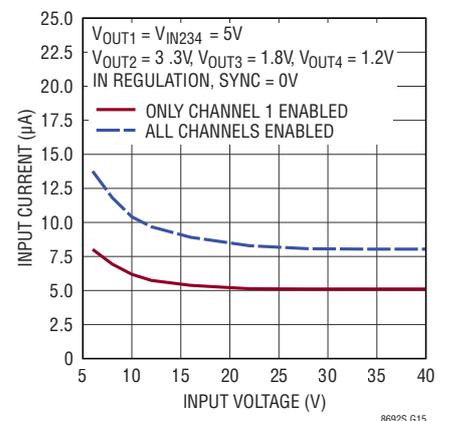
CH1のラインレギュレーション、FCM



CH2~CH4のラインレギュレーション、FCM

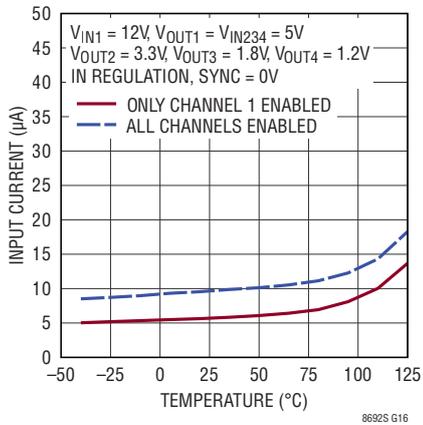


無負荷時の電源電流

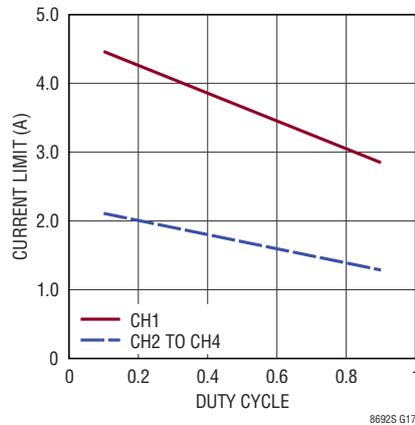


代表的な性能特性

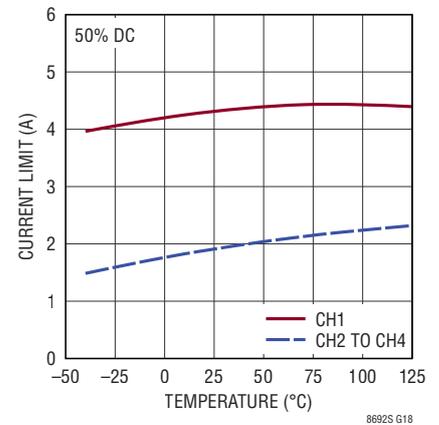
無負荷時の電源電流



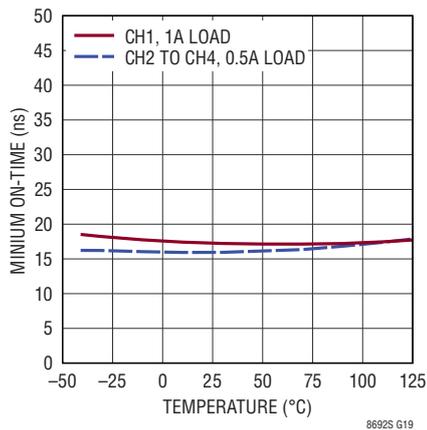
上側 MOSFET の電流制限値



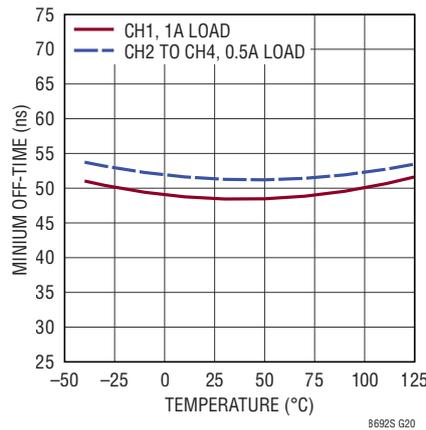
上側 MOSFET の電流制限値



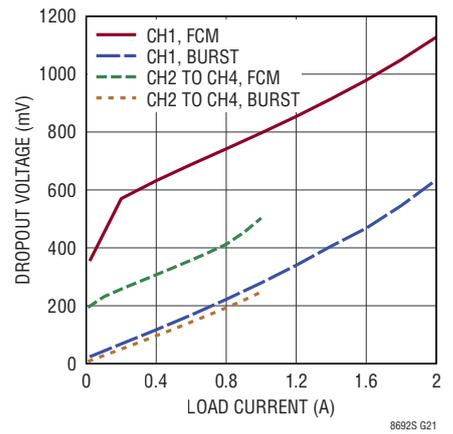
最小オン時間、FCM



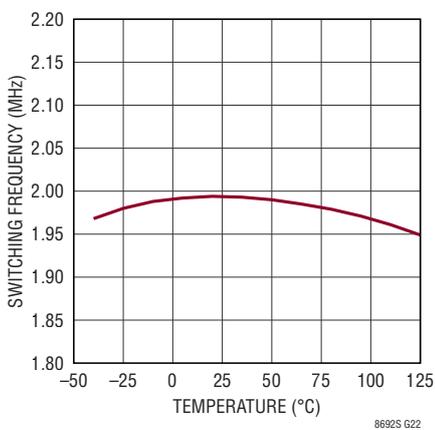
最小オフ時間、FCM



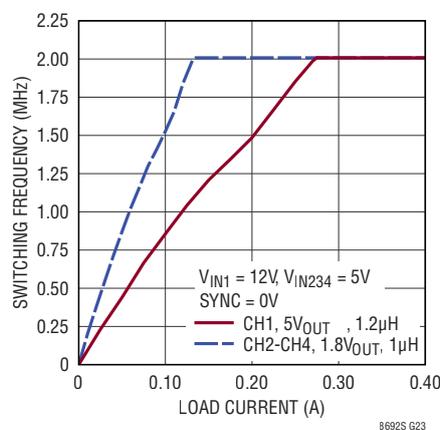
ドロップアウト電圧



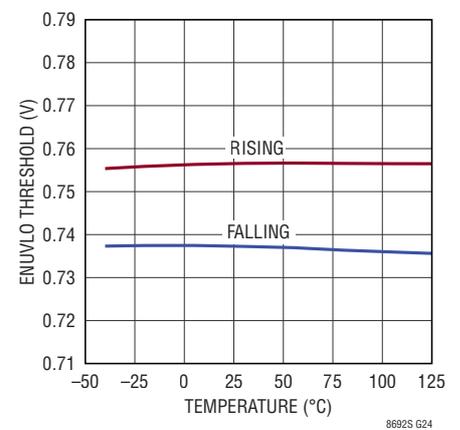
スイッチング周波数



Burst Mode 周波数

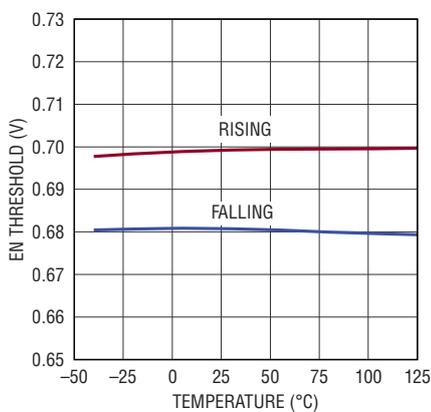


EN/UVLOピンの閾値

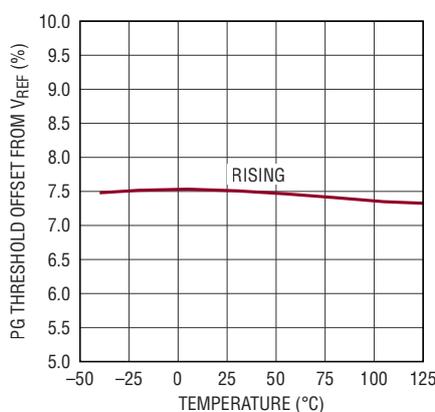


代表的な性能特性

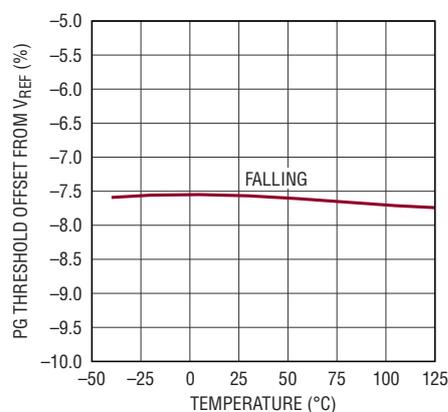
ENピン閾値



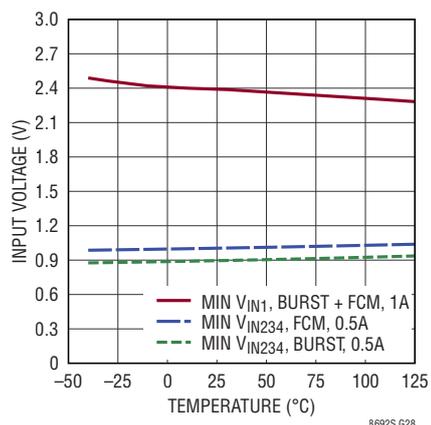
PGハイ閾値



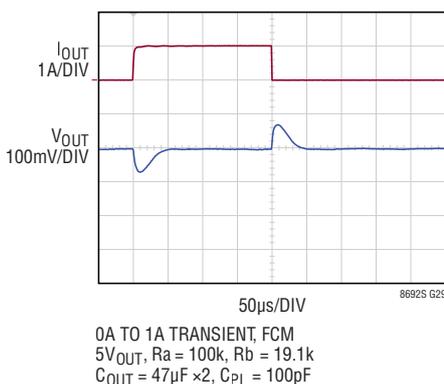
PGロー閾値



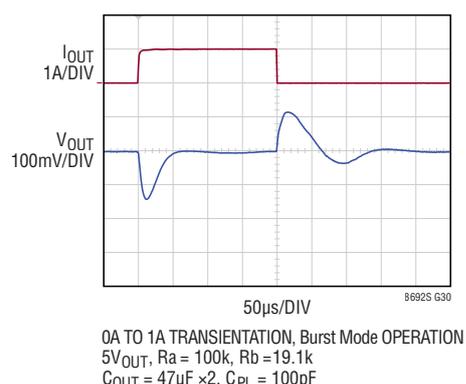
最小入力電圧



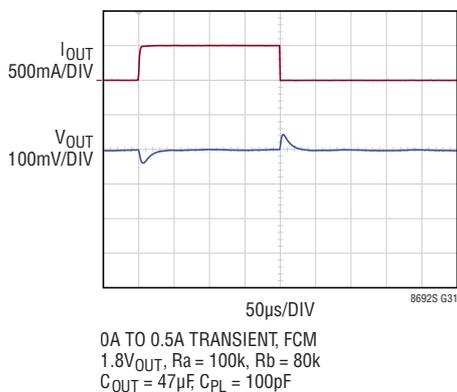
CH1の過渡応答、FCM



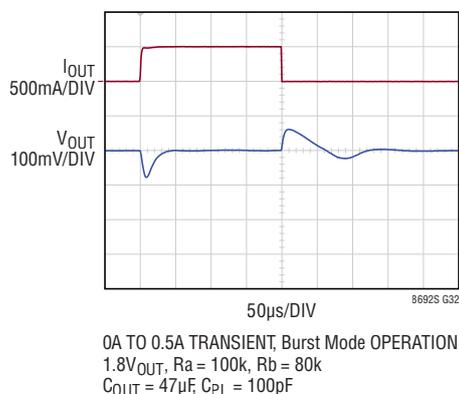
CH1の過渡応答、Burst Mode動作



CH2~CH4の過渡応答、FCM

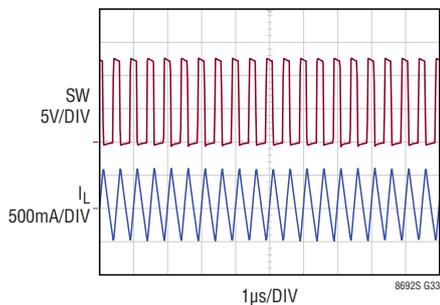


CH2~CH4の過渡応答、Burst Mode動作



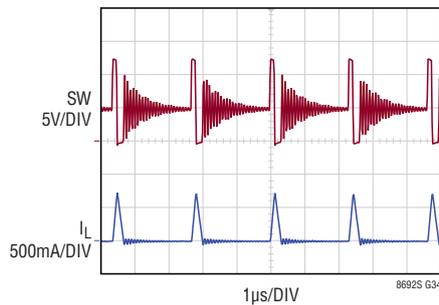
代表的な性能特性

CH1のFCM動作



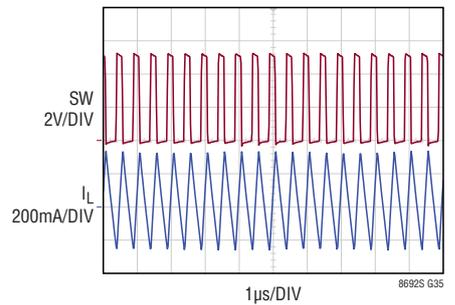
12V_{IN} TO 5V_{OUT} AT 50mA
SYNC = FLOAT

CH1のBurst Mode動作



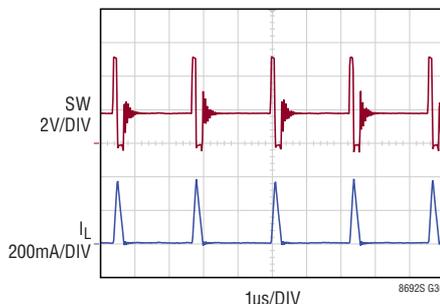
12V_{IN} TO 5V_{OUT} AT 50mA
SYNC = 0V

CH2~CH4のFCM動作



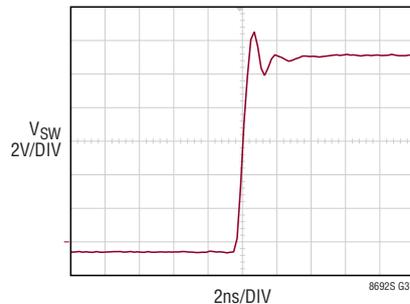
5V_{IN} TO 1.8V_{OUT} AT 25mA
SYNC = FLOAT

CH2~CH4のBurst Mode動作

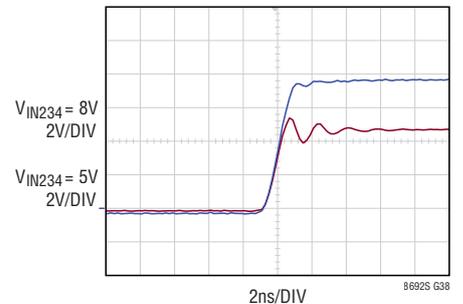


5V_{IN} TO 1.8V_{OUT} AT 25mA
SYNC = 0V

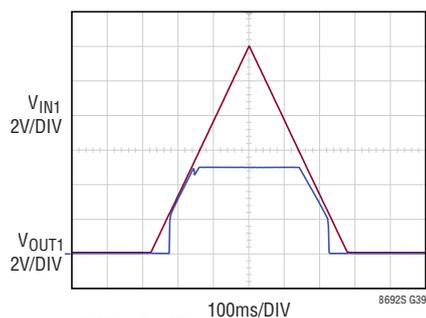
SW1の立上がりエッジ



SW2~SW4の立上がりエッジ

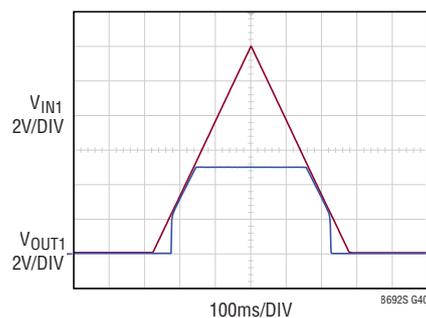


CH1起動時のドロップアウト性能



SYNC = FLOAT
EN1 = VIN1
5Ω LOAD
(1A IN REGULATION)

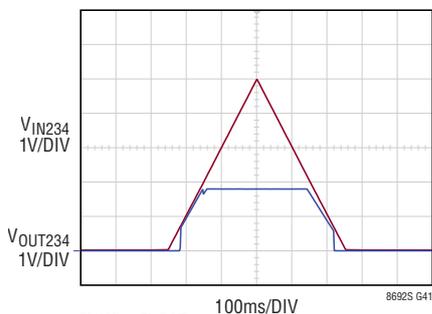
CH1起動時のドロップアウト性能



SYNC = 0V
EN1 = VIN1
5Ω LOAD
(1A IN REGULATION)

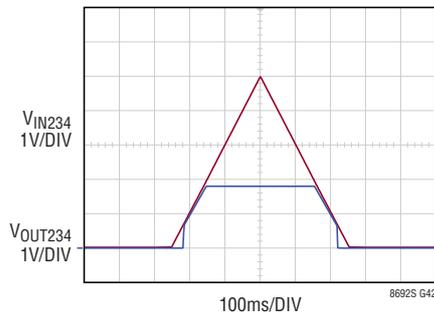
代表的な性能特性

CH2~CH4 起動時の
ドロップアウト性能



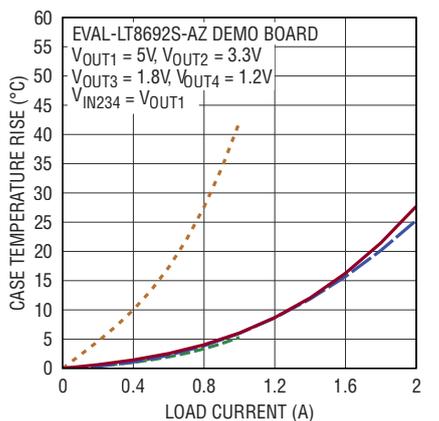
8692S G41
 SYNC = FLOAT
 EN2 TO EN4 = V_{IN234}
 3.6Ω LOAD
 (0.5A IN REGULATION)

CH2~CH4 起動時の
ドロップアウト性能



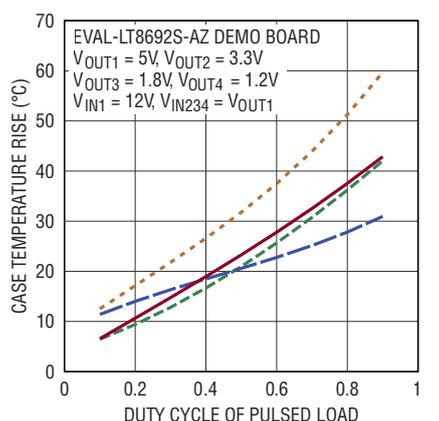
8692S G42
 SYNC = 0V
 EN2 TO EN4 = V_{IN234}
 3.6Ω LOAD
 (0.5A IN REGULATION)

ケース温度の上昇



8692S G43
 EVAL-LT8692S-AZ DEMO BOARD
 $V_{OUT1} = 5V, V_{OUT2} = 3.3V$
 $V_{OUT3} = 1.8V, V_{OUT4} = 1.2V$
 $V_{IN234} = V_{OUT1}$

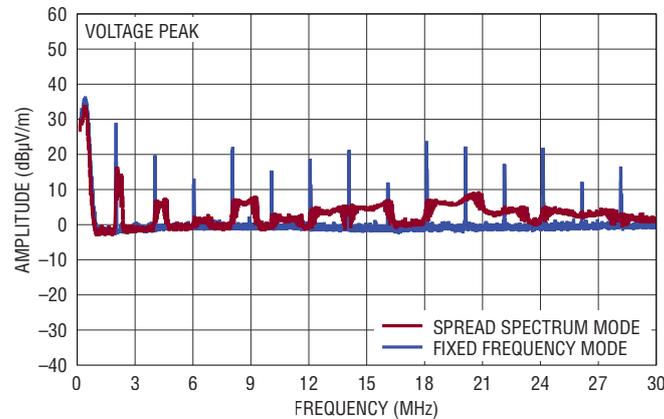
ケース温度の上昇



8692S G44
 EVAL-LT8692S-AZ DEMO BOARD
 $V_{OUT1} = 5V, V_{OUT2} = 3.3V$
 $V_{OUT3} = 1.8V, V_{OUT4} = 1.2V$
 $V_{IN1} = 12V, V_{IN234} = V_{OUT1}$

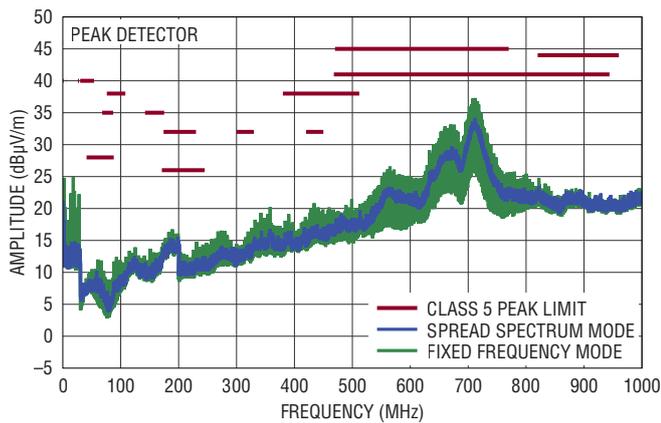
代表的な性能特性

伝導 EMI 性能



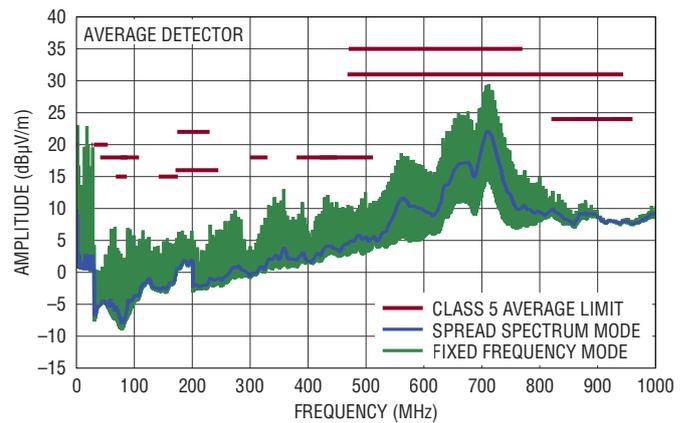
EVAL-LT8692S-AZ DEMO BOARD (WITH EMI FILTER INSTALLED) 8692S G45
 14V INPUT TO 5V_{OUT1}/0.7A, 3.3V_{OUT2}/0.3A, 1.8V_{OUT3}/0.6A, 1.2V_{OUT4}/0.5A

放射 EMI 性能 (CISPR25 放射妨害波テスト、Class 5 ピーク限界値)



EVAL-LT8692S-AZ DEMO BOARD (WITH EMI FILTER INSTALLED) 8692S G46
 14V INPUT TO 5V_{OUT1}/0.7A, 3.3V_{OUT2}/0.3A, 1.8V_{OUT3}/0.6A, 1.2V_{OUT4}/0.5A

放射 EMI 性能 (CISPR25 放射妨害波テスト、Class 5 ピーク限界値)



EVAL-LT8692S-AZ DEMO BOARD (WITH EMI FILTER INSTALLED) 8692S G47
 14V INPUT TO 5V_{OUT1}/0.7A, 3.3V_{OUT2}/0.3A, 1.8V_{OUT3}/0.6A, 1.2V_{OUT4}/0.5A

ピン機能

V_{IN1} (ピン1) : チャンネル1の電源入力および内部回路電源。このピンは1 μ F以上の低ESRのコンデンサで最も近いグラウンド・ピンにバイパスします。詳細は、[アプリケーション情報](#)のセクションを参照してください。

EN/UVLO (ピン2) : チップ・イネーブル入力。LT8692Sはこのピンがローになるとシャットダウンされ、ハイになるとアクティブになります。閾値電圧にはヒステリシスがあります。上昇時は0.76V、下降時は0.74Vです。シャットダウン機能を使用しない場合は、V_{IN1}に接続します。V_{IN1}との間に抵抗分圧器を外付けすれば、V_{IN1}の閾値をプログラムして、その閾値未満ではLT8692Sをシャットダウンさせることができます。このピンはフロート状態にしないでください。

EN1 (ピン3) : チャンネル1イネーブル入力ピン。対応するイネーブル・ピンの電圧が0.68Vを超えたとき(FBピンのリファレンス電圧から15%以内)にチャンネルがアクティブになります。閾値が正確なため、対応する入力電源とグラウンドの間の抵抗分圧器に接続することで、各イネーブル・ピンをプログラマブルな低電圧ロックアウトとして使用できます。チャンネルを使用しない場合は、EN1ピンはグラウンドに接続します。イネーブル機能を使用しない場合は、EN1ピンをEN/UVLOに接続してください。

EN2, EN3, EN4 (ピン6, ピン5, ピン4) : チャンネル2~4イネーブル入力ピン。各イネーブル・ピンの電圧が0.68Vを超えたとき(FBピンのリファレンス電圧から15%以内)に対応するチャンネルがアクティブになります。閾値が正確なため、対応する入力電源とグラウンドの間の抵抗分圧器に接続することで、各イネーブル・ピンをプログラマブルな低電圧ロックアウトとして使用できます。チャンネルを使用しない場合は、ENピンはグラウンドに接続します。これらのピンはシーケンス動作にも使用できます。すなわち、EN2ピンをFB1ピンに接続すれば、チャンネル1が基準電圧の15%以内に入ったときにチャンネル2がオンになります。シーケンス動作を使用しない場合は、ENピンをINTV_{CC}ピンかV_{IN234}ピンに接続します。チャンネルを使用しない場合は、対応するENピンはグラウンドに接続します。

FB1, FB2, FB3, FB4 (ピン7, ピン8, ピン9, ピン10) : 出力電圧帰還入力。各チャンネルは対応するピンを内蔵の高精度0.8Vリファレンス電圧に安定化します。これらのピンを適切な抵抗分圧器ネットワークに接続することで、必要な出力電圧を設定できます。

INTV_{CC} (ピン11) : 内部レギュレータのバイパス・ピン。内部パワー・ドライバおよび制御回路への電力は、この電圧から供給されます。V_{IN234} > 3.1Vの場合はINTV_{CC}の電流は

V_{IN234}から供給され、それ以外の場合はV_{IN1}から供給されます。V_{IN234}が3.0V~3.5Vの範囲の場合、V_{INTVCC}ピンの電圧は2.8V~3.3Vの範囲で変化します。INTV_{CC}ピンには外部回路からの負荷をかけないでください。

SYNC (ピン12) : 外部クロック同期入力。低出力負荷での低リップルBurst Mode動作では、このピンを接地します。スペクトラム拡散変調を行う強制連続モードにする場合は、2.8V以上のDC電圧を印加するか、INTV_{CC}に接続します。スペクトラム拡散変調を行わない強制連続モードでは、SYNCピンはフロート状態にします。強制連続モードでは、I_Qが数mAまで増加します。外部周波数に同期させる場合は、クロック源(1.6MHz~2.5MHz)をSYNCピンに接続します。外部周波数を加えた場合は、LT8692Sは強制連続モードになります。

SW2, SW3, SW4 (ピン15, ピン14, ピン13) : チャンネル2~4のスイッチ・ピン。これらのピンは対応するチャンネルの内部パワー・スイッチの出力です。各SWピンは、対応するチャンネルのインダクタに接続します。優れた効率とEMI性能を得るため、プリント基板上でのSWパターンは短くしてください。

V_{IN234} (ピン16) : チャンネル2~4の電源入力。このピンは1 μ F以上の低ESRのコンデンサで最も近いグラウンド・ピンにバイパスします。詳細については、[アプリケーション情報](#)のセクションを参照してください。

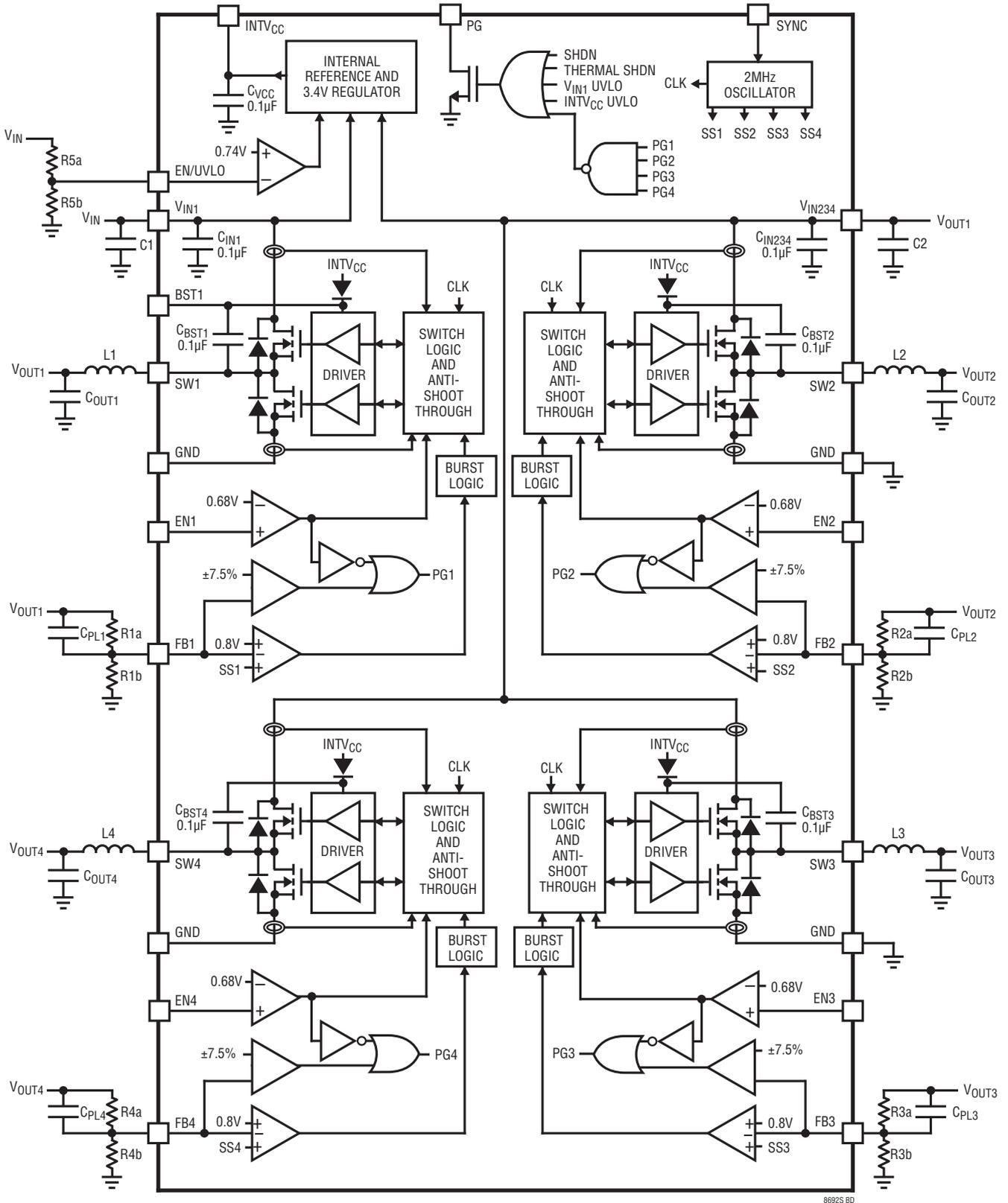
SW1 (ピン17) : チャンネル1のスイッチ・ピン。このピンはチャンネル1の内部パワー・スイッチの出力です。優れた効率とEMI性能を得るため、プリント基板上でのSW1パターンは短くしてください。

BST1 (ピン18) : チャンネル1の外付け昇圧コンデンサへの接続端子で、上側スイッチをオンにするために使用します。BST1とSW1の間に0.22 μ Fのコンデンサを置くこともできますが、必須ではありません。

PG (ピン19) : パワー・グッド出力。PGピンは内部コンパレータのオープンドレイン出力です。PGは全てのアクティブなチャンネルのFBピンが最終レギュレーション電圧の $\pm 7.5\%$ 以内になるまでオープンのままです。フォルト状態にはなりません。V_{IN1} UVLO時、V_{CC} UVLO時、サーマル・シャットダウン時、またはEN/UVLOピンがローの場合に、PGはプルダウンされます。

GND (露出パッド、ピン20) : グラウンド・ピン。これらのピンは、低インピーダンスでグラウンドに電氣的に接続し、PCBとの熱接触が良くなるよう、PCBにハンダ処理する必要があります。

ブロック図



8692S BD

動作

LT8692Sは、クワッド・チャンネル、固定周波数、電流モードのモノリシック降圧レギュレータです。全てのチャンネルは1つの発振器に同期されます。チャンネルのうち1つは高電圧(最大42V入力)であり、その他の3つは低電圧(最大8V入力)で、通常は高電圧出力から電力が給電されます。LT8692Sの「S」は、第2世代 Silent Switcher 技術が使われていることを表しています。この技術は、高スイッチング周波数で高効率を実現する高速スイッチング・エッジの実現を可能にし、同時に良好なEMI/EMC性能を実現します。これには、 V_{IN1} 、チャンネル1~4のドライバ昇圧コンデンサ、 V_{IN234} 、 $INTV_{CC}$ に対するセラミック・コンデンサをパッケージ内に集積化することが含まれます。これらのコンデンサで全ての高速AC電流ループが小さく保たれ、それによってEMI/EMC性能が改善されます。

起動

LT8692Sは、EN/UVLO電圧を閾値以上に設定することでイネーブルされると、 V_{IN1} から $INTV_{CC}$ コンデンサの充電を開始します。 V_{IN234} が3.1Vを超えると、内部の $INTV_{CC}$ レギュレータへの電流は V_{IN234} から供給され、 V_{IN1} の静止電流を削減します。

高電圧降圧レギュレータ

高電圧チャンネルは、独立した V_{IN} ピンによって動作する同期整流式降圧レギュレータです。内蔵の上側パワーMOSFETは発振器サイクルの開始ごとにオンになり、上側MOSFETを通過する電流がエラー・アンプによって決められたレベルに達するとオフになります。エラー・アンプはFBピンに接続された外付け抵抗分圧器を介して出力電圧を測定し、上側スイッチのピーク電流を制御します。エラー・アンプのリファレンスは、内部の0.8Vリファレンスとソフトスタート回路出力SS1の電圧のいずれか低い方によって決まります。SS1は、シャットダウン、 V_{IN1} UVLO、サーマル・シャットダウン時にリセットされます。

上側MOSFETがオフの間は、残りの発振器サイクルの時間(FCMモードの場合)、またはインダクタ電流がゼロに下がるまで(FCMモード以外の場合)、下側MOSFETがオンにな

ります。過負荷状態となって、下側のスイッチに流れる電流が下側NチャンネルMOSFET電流の制限値を超えると、スイッチ電流が安全なレベルに戻るまで次のクロック・サイクルの開始が遅延されます。

低電圧降圧レギュレータ

各低電圧チャンネルは、共通の V_{IN234} ピンによって動作する同期整流式降圧レギュレータです。内蔵の各上側パワーMOSFETは発振器サイクルの開始ごとにオンになり、上側MOSFETを通過する電流がエラー・アンプによって決められたレベルに達するとオフになります。エラー・アンプはFBピンに接続された外付け抵抗分圧器を介して出力電圧を測定し、上側スイッチのピーク電流を制御します。エラー・アンプのリファレンスは、内部の0.8Vリファレンスとソフトスタート回路出力SS2~SS4の電圧のいずれか低い方によって決まります。SS2~SS4は、シャットダウン、 V_{IN1} 低電圧、サーマル・シャットダウン時にリセットされます。

上側MOSFETがオフしている間は、残りの発振器サイクルの間(FCMモードの場合)、またはインダクタ電流がゼロに下がるまで(FCMモード以外の場合)、下側MOSFETがオンになります。過負荷状態となって、下側のスイッチに流れる電流が下側Nチャンネル電流の制限値を超えると、スイッチ電流が安全なレベルに戻るまで次のクロック・サイクルの開始が遅延されます。

軽負荷時の動作

SYNCピンがローの場合、軽負荷時には、レギュレータは低リップルBurst Modeで動作します。低リップルBurst Modeでは、電力を節約するためにスイッチ・オン・サイクルの間はほとんどの内部回路がシャットダウンしますが、出力の低リップルは維持されます。SYNCピンがフロート状態の場合は、FCMモードがアクティブになります。SYNCピンがハイの場合、スペクトラム拡散変調(SSM)を行うFCMモードで動作します。FCMあるいはSSMを行うFCMでは、内部回路が常にオンでパワー・スイッチはサイクルごとに動作し、スイッチング周波数が予測可能となりますが、軽負荷時の効率は低くなります。

動作

低電圧ロックアウト

EN/UVLOピンはLT8692Sをシャットダウンするために使われ、入力電流を数マイクロアンペアに抑えます。EN/UVLOピンの閾値は正確に0.74Vであるため、EN/UVLOピンに外付け抵抗分圧器を接続することによって V_{IN1} の低電圧ロックアウトをプログラムすることができます。EN/UVLOピンの20mV(代表値)のヒステリシス電圧は、ノイズによってLT8692Sが誤ってシャットダウンするのを防止します。

過電圧保護

V_{IN1} が37Vを超えた場合、または V_{IN234} が7.5Vを超えた場合は、対応するチャンネルがFCMモードをディスエーブルし、出力側から入力への電力の流れによって入力が過電圧になるのを防止します。

パワー・グッド・コンパレータ

各チャンネルは、帰還ピンの電圧がリファレンス電圧の7.5%の範囲にある場合に作動するパワー・グッド・コンパレータを備えています。パワー・グッド・コンパレータの出力は1つのオープンドレイン出力としてPGピンにまとめられ、イネーブルされているチャンネルいずれかの出力がレギュレーション状態から外れたときやフォルト条件が存在するときにローに引き下げられます。

アプリケーション情報

超低静止電流の達成

軽負荷時の効率を上げるために、LT8692Sは低リップルのBurst Modeで動作できます。このモードは、入力静止電流と出力電圧リップルを最小限に抑えながら、出力コンデンサを必要出力電圧まで充電した状態に保ちます。VIN1によって共通バイアス回路に2.3μAが供給されます。Burst Mode動作では、LT8692Sは単一の小電流パルスを出力コンデンサに送り、その後はスリープ期間とします。スリープ期間内の電力は出力コンデンサから供給されます。スリープ・モード時に消費する電流は全チャンネルで5.8μAです。

出力負荷が低下するにつれて単一電流パルスの周波数も減少し(図1を参照)、LT8692Sがスリープ・モードになっている時間のパーセンテージは増加します。この結果、軽負荷時の効率は標準的なコンバータよりはるかに高くなります。パルスの間隔を最大にすると、出力負荷がない代表的なアプリケーションでは、コンバータの静止電流が5.8μAに近付きます。したがって、軽負荷時の静止電流性能を最適化するには、負荷電流として出力に現れる帰還抵抗分圧器の電流を最小限に抑える必要があります。

Burst Mode動作時は上側スイッチの電流制限値がチャンネル1では約0.7A、チャンネル2~4では約0.4Aであるため、図2に示すような出力電圧リップルが現れます。出力容量を大きくすると、それに比例して出力電圧リップルは小さくなります。負荷がゼロから徐々に増加するにつれスイッチング周波数も増加しますが、図1に示すように、内部クロック周波数である2MHzが上限値となります。LT8692Sが設定周波数に達するときの出力負荷は、入力電圧、出力電圧、およびインダクタをどう選択するかによって変わります。アプリケーションによっては、強制連続モード(FCM)を選択して、出力負荷がゼロに減少するまで最大スイッチング周波数を維持するのが望ましい場合があります。強制連続モードのセクションを参照してください。

FB 抵抗回路

出力電圧は、出力とFBピンの間の抵抗(チャンネル1はR1a、チャンネル2はR2a、チャンネル3はR3a、チャンネル4はR4a)およびFBピンとグラウンドの間の抵抗(チャンネル1はR1b、

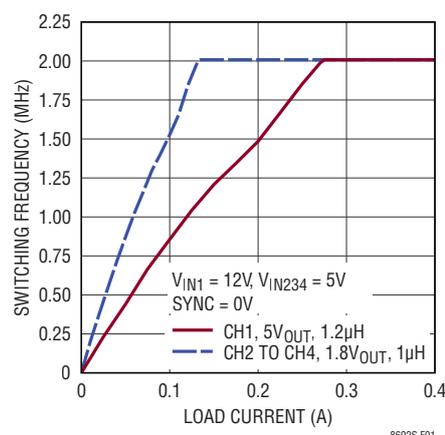


図1. バースト周波数

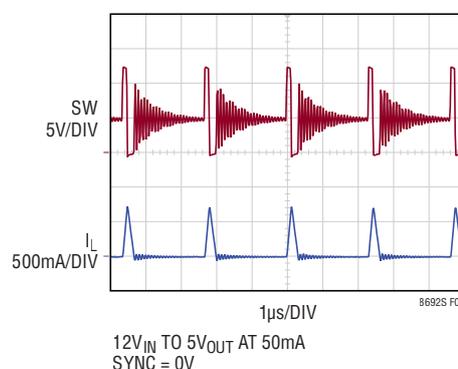


図2. Burst Mode 動作

チャンネル2はR2b、チャンネル3はR3b、チャンネル4はR4b)によって設定します。式1に従って抵抗値を選んでください。

$$R_a = R_b \left(\frac{V_{OUT}}{0.8V} - 1 \right) \quad (1)$$

式に使われている記号についてはブロック図を参照してください。出力電圧の精度を確保するためには、1%の抵抗を推奨します。

入力静止電流を低く抑え、良好な軽負荷時効率を得る必要がある場合は、FB抵抗分圧器に大きい抵抗値を使用してください。分圧器に流れる電流は負荷電流として働き、コン

アプリケーション情報

バータへの無負荷時入力電流を増大させます。この値は式2で概算されます。

$$I_Q = 3.5\mu\text{A} + \left(\frac{V_{OUT1}}{R_a + R_b} \right) \left(\frac{V_{OUT1}}{V_{IN1}} \right) \left(\frac{1}{\eta} \right) \quad (2)$$

ここで3.5μAはチャンネル1と共通回路の静止電流であり、第2項は軽負荷時効率ηで動作するチャンネル1の入力に反映される帰還分圧器の電流です。5VのアプリケーションでR1 = 1MかつR2 = 191kのとき、帰還分圧器には4.2μAが流れます。V_{IN1} = 12Vおよびη = 80%の場合には、3.5μAの自己消費電流に2.2μAが加わるので、12V電源から流れる無負荷時の電流は5.7μAになります。なお、この式は、無負荷時電流がV_{IN1}の関数であることを意味しており、**代表的な性能特性**のセクションに図示されています。

1つのチャンネルがイネーブルされるごとに0.76μAがV_{IN1}から追加で流れます。V_{IN234}がV_{OUT1}に接続されている場合、チャンネル2~4の帰還分圧器の電流を変換率や効率に基づいて調整し、チャンネル1の帰還分圧器の寄与分に追加する必要があります。

チャンネル2~4の帰還抵抗による入力電流の寄与分の特定についても同様に計算できます。

一般的な1MのFB抵抗を使用する場合は、4.7pF~10pFの進相コンデンサをV_{OUT}とFBの間に接続してください。

インダクタの選択と最大出力電流

LT8692Sは、アプリケーションの出力負荷条件に基づいてインダクタを選択できるようにすることで、ソリューション・サイズを最小限に抑えるように設計されています。LT8692Sは、高速ピーク電流モード・アーキテクチャの採用により、過負荷時や短絡時にインダクタが飽和した状態になっても安全な動作を確保することができます。

最初に選択するインダクタ値として妥当な値は、式3で得られます。

$$L = k \frac{V_{OUT}}{f_{SW}} \quad (3)$$

ここで、f_{sw}はスイッチング周波数(MHz)、V_{OUT}は出力電圧、kはチャンネル1に対しては0.5、チャンネル2~4に対しては1であり、Lはインダクタの値(μH)です。チャンネル1につ

いては、式3の結果に関わらず、インダクタの最小許容値は0.8μHです。過熱や効率低下を防ぐために、インダクタは、その実効電流定格値がアプリケーションの予想最大出力負荷より大きいものを選ぶ必要があります。更に、インダクタの飽和電流定格値(通常はI_{SAT}で表します)は、負荷電流にインダクタ・リップル電流の1/2を加えた値より大きくなければなりません。(式4)。

$$I_{L(PEAK)} = I_{LOAD(MAX)} + \frac{1}{2} \Delta I_L \quad (4)$$

ここで、ΔI_Lは式4で計算されるインダクタのリップル電流、I_{LOAD(MAX)}はそのアプリケーションの最大出力負荷です。

簡単な例を挙げると、1Aの出力を必要とするアプリケーションでは、実効電流定格値が1Aより大きく、I_{SAT}が1.3Aより大きいインダクタを使用します。過負荷状態または短絡状態が長時間に及ぶ場合は、インダクタの過熱を防ぐために、インダクタの実効電流定格の要求値を大きく取る必要があります。高い効率を維持するため、直列抵抗(DCR)は0.04Ω未満とし、また、コア材質は高周波アプリケーション用のものにしてください。

LT8692Sは、スイッチとシステムを過負荷によるフォルトから保護するために、ピーク・スイッチ電流を制限します。チャンネル1の上側スイッチの電流制限値(I_{LIM})は低デューティ・サイクルでは約4.6Aですが、そこから直線的に減少して、DC = 0.8では3.0Aになります。チャンネル2~4の上側スイッチの電流制限値(I_{LIM})は低デューティ・サイクルでは約2.2Aですが、そこから直線的に減少して、DC = 0.8では1.4Aになります。したがって、インダクタの値は、目的の最大出力電流(I_{OUT(MAX)})を供給するのに十分な大きさとする必要があります。この電流値は、スイッチ電流制限値(I_{LIM})とリップル電流の関数です(式5)。

$$I_{OUT(MAX)} = I_{LIM} - \frac{\Delta I_L}{2} \quad (5)$$

アプリケーション情報

インダクタのピーク to ピーク・リップル電流は式6を使って計算できます。

$$\Delta I_L = \frac{V_{OUT}}{L \cdot f_{SW}} \cdot \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}} \right) \quad (6)$$

ここで、 f_{SW} は LT8692S のスイッチング周波数、 L はインダクタの値です。したがって、LT8692S が供給できる最大出力電流は、スイッチ電流制限値、インダクタの値、および入力電圧と出力電圧に依存します。

各チャンネルには2次的な下側スイッチ電流制限があります。上側スイッチがオフになった後は、下側スイッチがインダクタ電流を流します。何らかの理由でインダクタ電流が大きすぎる場合は、下側スイッチがオンのままになり、インダクタ電流が安全なレベルに戻るまで上側スイッチがオンになるのを遅らせます。このレベルは下側のNチャンネルMOSFETの電流制限値として規定されており、デューティ・サイクルには依存しません。アプリケーション回路での最大出力電流は、この谷電流にインダクタのリップル電流の2分の1を加えた値に制限されます。

ほとんどの場合、電流制限は上側スイッチによって規定されます。インダクタ電流が下側スイッチの電流制限によって制御されるのは、最小オン時間の条件が満たされない場合（高い入力電圧、高い周波数、またはインダクタの飽和）です。

最大出力電流と不連続動作の詳細については、アナログ・デバイゼのアプリケーション・ノート44を参照してください。

最後に、デューティ・サイクルが50%を超える場合 ($V_{OUT}/V_{IN} > 0.5$) は、低調波発振を防ぐためにインダクタンスを最小限に抑える必要があります。そのようなデューティ・サイクルに対する最小のインダクタンスは、このセクションで既に示している推奨値の60%となります。

表1. インダクタ・メーカー

VENDOR	URL
Coilcraft	www.coilcraft.com
Sumida	www.sumida.com
Murata	www.murata.com
Würth Elektronik	www.we-online.com
Vishay	www.vishay.com

入力コンデンサ

LT8692S回路の入力は、X7RタイプまたはX5Rタイプのセラミック・コンデンサを V_{IN} ピンと GND ピンのできるだけ近くに配置してバイパスします。Y5Vタイプは温度や印加電圧が変化すると性能が低下するので、使用しないでください。LT8692Sをバイパスするには4.7 μ F～10 μ Fのセラミック・コンデンサが適しており、リップル電流を容易に処理できます。スイッチング周波数が低いほど、より大きな入力容量が必要になることに注意してください。入力電源のインピーダンスが高い場合、あるいは長い配線やケーブルによって大きなインダクタンスが存在する場合は、更に大きい容量が必要になることがあります。これには性能の高くない電解コンデンサを使用できます。

降圧レギュレータには、立上がり時間と立下がり時間の非常に短いパルス電流が入力電源から流れ込みます。その結果として生じるLT8692Sでの電圧リップルを減らし、この周波数が非常に高いスイッチング電流を狭い局所的なループに閉じ込めてEMIを最小限に抑えるには、入力コンデンサが必要です。通常は、0402小型ケース・サイズの0.1 μ FコンデンサをLT8692Sにできるだけ近付けて配置し、より大容量のバルク・セラミック・コンデンサを追加して容量を増やします(PCBレイアウトのセクションを参照)セラミックの入力コンデンサに関する2つ目の注意点は、LT8692Sの最大入力電圧定格に関することです。セラミック入力コンデンサは、パターンまたはケーブルのインダクタンスと組み合わせると、高品質の(不足減衰の)タンク回路を形成します。LT8692S回路を通電状態の電源に接続すると、入力電圧が公称値の2倍まで上昇して、LT8692Sの定格電圧を超えるおそれがありますが、この状況は簡単に回避できます(アナログ・デバイゼのアプリケーション・ノート88を参照)。

出力コンデンサと出力リップル

出力コンデンサには2つの重要な役割があります。まず、インダクタと共に、LT8692Sによって生成される矩形波をフィルタリングすることでDC出力を発生させます。この操作は出力リップルを決定するので、スイッチング周波数におけるインピーダンスを小さくすることが重要です。2つめの役割は、トランジェントな負荷を吸収してLT8692Sの制御ループを安定させるためにエネルギーを保存することです。セラミック・コンデンサは、等価直列抵抗(ESR)が非常に低く、最高のリップル性能を提供します。適切な開始値については、標準的応用例のセクションを参照してください。

アプリケーション情報

コンデンサはX5RまたはX7Rタイプを使用してください。これらのコンデンサは、低出力リップルと良好な過渡応答を実現します。トランジェント性能は、出力コンデンサの値を大きくし、 V_{OUT} とFBの間に進相コンデンサを追加することで改善できます。出力容量を大きくしても、出力電圧リップルは小さくなります。値の小さい出力コンデンサを使用するとスペースとコストを節約できますが、トランジェント性能が悪化し、ループが不安定になるおそれがあります。コンデンサの推奨値については、このデータシートの標準的応用例のセクションを参照してください。

コンデンサを選ぶときは、そのデータシートを十分に吟味し、関係する電圧バイアスと温度での動作条件に基づいて、効果的な容量を計算する必要があります。物理的に大きいコンデンサや、より高い電圧定格のコンデンサが必要です。

セラミック・コンデンサ

セラミック・コンデンサは小型、堅牢で、ESRが非常に小さいコンデンサです。ただし、セラミック・コンデンサには圧電特性があるため、LT8692Sに使用すると問題を引き起こすことがあります。Burst Mode動作時のLT8692Sのスイッチング周波数は、負荷電流に依存します。また、負荷が非常に小さい場合は、LT8692Sがセラミック・コンデンサを可聴周波数で発振させて、可聴ノイズを発生することがあります。LT8692SはBurst Mode動作時に低い電流制限値で動作するため、ノイズは一般的に非常に低くなっています。これが許容できない場合は、出力に高性能のタンタル・コンデンサか電解コンデンサを使用してください。低ノイズのセラミック・コンデンサを使用することもできます。

表2. セラミック・コンデンサのメーカー

MANUFACTURER	URL
Taiyo Yuden	www.t-yuden.com
Kyocera	www.kyocera.com
Murata	www.murata.com
TDK	www.tdk.com

イネーブル・ピン

LT8692Sは、EN/UVLOピンがローのときにシャットダウン状態になり、このピンがハイのときにアクティブになります。EN/UVLOコンパレータの立上がり閾値は0.76Vで、20mVのヒ

ステリシスがあります。シャットダウン機能を使用しない場合、EN/UVLOピンは V_{IN1} に接続できます。また、シャットダウン制御が必要な場合、このピンはロジック・レベルに接続できます。

抵抗分圧器を V_{IN1} とEN/UVLOピンの間に付加すると、 V_{IN1} が目的の電圧より高くなった場合にのみ、LT8692Sが動作するように設定できます(ブロック図を参照)。通常、この閾値 $V_{IN(EN)}$ は、入力電源の電流が制限されている場合や、ソース抵抗が比較的高い場合に使われます。スイッチング・レギュレータはソースから一定の電力を引き出すため、ソース電圧が低下するとソース電流が増加します。これは電源からは負の抵抗負荷のように見えるため、電源電圧が低い条件下では、電源の電流が制限されたりローにラッチされたりすることがあります。 $V_{IN(EN)}$ 閾値は、この問題が生じる可能性があるような電源電圧でレギュレータが動作するのを防ぎます。この閾値は、 V_{IN1} ピンからEN/UVLOピンへの抵抗 R_{5a} とEN/UVLOピンからグラウンドへの抵抗 R_{5b} との値が式7を満たすように設定することで調整できます。

$$R_{5a} = \left(\frac{V_{IN(EN)}}{0.74V} - 1 \right) R_{5b} \quad (7)$$

ここで、対応するチャンネルは、 V_{IN1} が $V_{IN(EN)}$ より大きくなるまでオフを維持します。コンパレータにはヒステリシスがあるので、入力が $V_{IN(EN)}$ よりわずかに低くなるまでスイッチングは停止しません。

軽負荷電流のBurst Mode動作時には、 $V_{IN(EN)}$ 抵抗回路を流れる電流がLT8692Sの消費電源電流を簡単に超えてしまう可能性があるため、 $V_{IN(EN)}$ の抵抗を大きくして、軽負荷時の効率への影響を最小限に抑える必要があります。

各チャンネルは対応するENピンによってイネーブルされます。ENコンパレータの立上がり閾値は0.7Vで、20mVのヒステリシスがあります。コンパレータ閾値はFBピンのレギュレーション電圧より15%低く、どれかのチャンネルを他のチャンネルより遅れてオンにする必要がある場合に、これを使ってシーケンス制御ができます。

Vccレギュレータ

内部低ドロップアウト(LDO)レギュレータは、ドライバと内部バイアス回路に電力を供給する3.4Vの電源を V_{IN1} から生成します。このため、これ以外のチャンネルを使用する

アプリケーション情報

場合も、 V_{IN1} が存在し有効になっていることが必要です。INTV_{CC}レギュレータは、LT8692Sの回路に十分な電流を供給可能であり、1 μ Fセラミック・コンデンサを使用してグラウンドにバイパスする必要があります。パワー・MOSFETゲート・ドライバに必要な高過渡電流を供給するには、良好なバイパスが必要です。効率を上げるために、 V_{IN234} ピンの電圧が3.1V以上の場合は、内部のLDOは V_{IN234} ピンから電流を引き出すこともできます。 V_{IN234} ピンの電圧が3.0V未満の場合、内部LDOは V_{IN1} から流れる電流を消費します。

入力電圧もスイッチング周波数も高く、 V_{IN1} からの電流が内部LDOに流れ込むアプリケーションでは、LDOでの消費電力が大きいのでダイ温度が上昇します。INTV_{CC}ピンには外部負荷を接続しないでください。

ソフトスタート

LT8692Sにはソフトスタート機能が内蔵されており、入力電源の電流サージを防ぎます。ソフトスタートでの上昇時、出力電圧は代表値0.5msの立上がり時間でレギュレーション電圧まで直線的に上昇します(図3を参照)。

フォルト状態が発生した場合はソフトスタートはリセットされ、フォルトが解消されたときに立ち上がります。ソフトスタートを再開させるフォルト条件は、ENピン、UVLOピンが0.74V未満になること、 V_{IN1} が低電圧ロックアウトの閾値より下がること、サーマル・シャットダウンです。

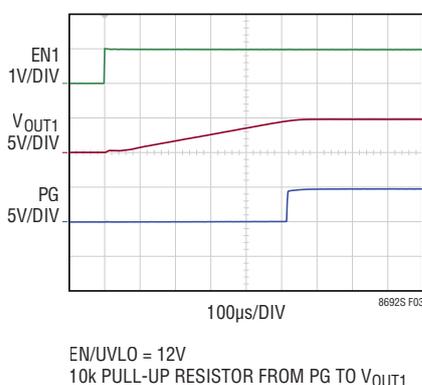


図3. ソフトスタート機能およびパワー・グッド機能

出力パワー・グッド

LT8692Sの有効なチャンネルの出力電圧がレギュレーション・ポイントの $\pm 7.5\%$ の範囲内、すなわちFBの電圧が0.74V \sim 0.86V(代表値)の範囲内にある場合、出力電圧は良好な状態であるとみなされ、オープンドレインのPGピンは高インピーダンスになり、通常は外付け抵抗によってハイになります(図3を参照)。それ以外の場合は、内部プルダウン・デバイスによってPGピンがローにプルダウンされます。グリッチの発生を防ぐため、上側と下側の閾値には、共に0.15%のヒステリシスが含まれています。

PGピンは以下のフォルト状態でも自動的にローになります。つまり、EN/UVLOピンが0.74V未満になること、INTV_{CC}あるいは V_{IN1} が低電圧ロックアウトの閾値より下がること、サーマル・シャットダウンの状態です。

シーケンシング

LT8692Sではいくつかの方法でスタートアップ・シーケンスを設定できます。起動順序をシーケンス制御するには、どれかのチャンネルを有効にしてから他のチャンネルを有効にすることが必要です。これを実行するには、第1のチャンネルのFBピンを第2のチャンネルのENピンに接続します(図4を参照)。

同期

低リップルのBurst Mode動作を選択するには、SYNCピンを0.4V未満の電圧に接続します(グラウンドまたはロジック・ロー出力のいずれかにかまいません)。強制連続モード(FCM)を選択するには、SYNCピンをフロート状態にします。スペクトラム拡散変調(SSM)を行うFCMにする場合は、SYNCピンを2.8Vより高くします(SYNCピンをINTV_{CC}に接続することもできます)。LT8692Sの発振器を外部周波数に同期させるには、(デューティ・サイクルが20% \sim 80%)の方形波をSYNCピンに接続します。方形波の振幅には、0.4Vより低い谷と1.5Vより高い山(最大6V)が必要です。外部クロックに同期する場合は、LT8692SはFCMで動作します。

LT8692Sは立上がりスイッチ・エッジ遷移をSYNC信号の立上がりエッジに同期させます。

アプリケーション情報

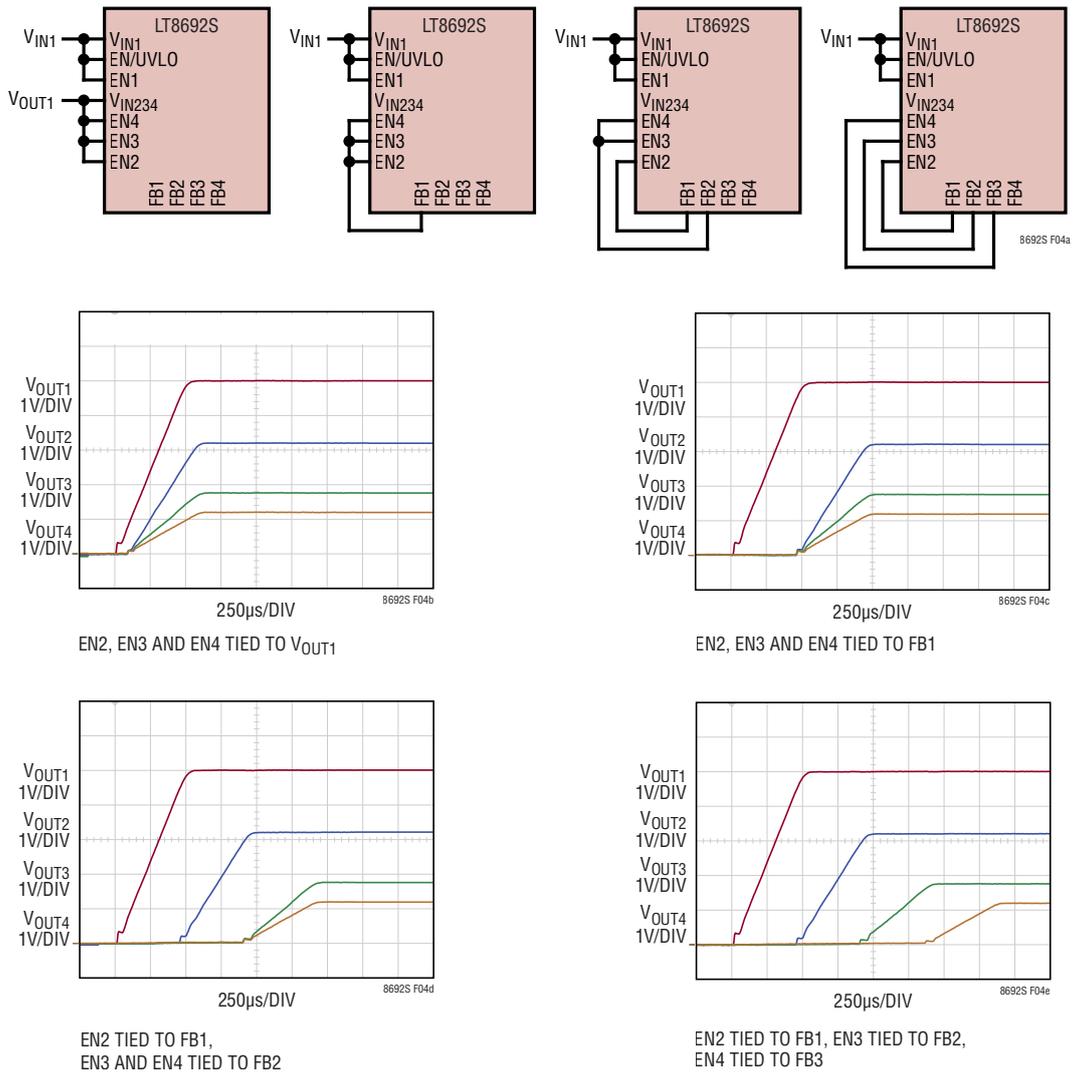


図4. シーケンシングとスタートアップの構成

アプリケーション情報

LT8692Sは1.6MHz～2.5MHzの範囲で同期できます。

同期信号がスペクトラム拡散を備えていれば、EMIが改善されることがあります。

強制連続モード

強制連続モード(FCM)を作動させるには、SYNCピンをフロート状態にする、SYNCピンをV_{CC}に接続する、2.8Vより高いDC電圧をSYNCピンに印加する、外部クロックをSYNCピンに入力する、のいずれかを行います。

FCMの間は不連続モード動作がディスエーブルされ、インダクタ電流を負の方向に流すことができるので、レギュレータは出力電流がゼロになるまで設定周波数でスイッチングできます。このモードには、負荷の全範囲にわたって設定スイッチング周波数を維持する利点があるので、スイッチの高調波とEMIは安定していて予測が可能です。FCMの欠点は、Burst Mode動作と比較して軽負荷時の効率が低くなることです。

チャンネル1の負のインダクタ電流は最大で約-2.5Aに制限されるので、LT8692Sのシンク電流は最大で約-1.3Aになります。これにより、出力から入力に過剰な電流が戻ることを防ぎます。入力コンデンサが出力からのシンク電流で充電される場合にLT8692Sが過電圧状態になることを防ぐため、入力電圧がチャンネル1では37Vより、チャンネル2～4では7.5Vより高くなると、強制連続モードはディスエーブルされます。その他の安全機能として、出力をプリアイアした状態で起動する場合には、FCMがディスエーブルされ、出力が放電されるのを防ぎます。また、最小オン時間の条件が満たされない場合に、下側MOSFETの電流制限により出力の過充電を防ぎます。

スペクトラム拡散変調

スペクトラム拡散変調(SSM)は、SYNCピンに2.8Vを上回るDC電圧を印加することにより作動します。SSMは、内部発振器の周波数と、それより約20%高い値との間でスイッチング周波数を変調することにより、EMI/EMC放射を低減します。スイッチング周波数は、6kHzのレートで直線的に増加し、その後直線的に減少するよう、変調されます。これはアナログ機能なので、各スイッチング周期は1つ前の周期とは異なり

ます。例えば、LT8692Sを2MHzに設定しSSM機能が有効になっていると、スイッチング周波数は2MHz～2.4MHzの範囲を6kHzの割合で変化します。SSM時には、デバイスは強制連続モードで動作します。

温度モニタ機能

安全機能として、LT8692Sには代表値165°Cに設定されたサーマル・シャットダウンが付加されており、サーマル・シャットダウンの定格を超えた場合には熱過負荷の状態が解消されるまでLT8692Sはシャットダウンされます。

短絡保護と逆入力保護

LT8692Sは出力短絡に耐えることができます。下側スイッチの電流がモニタされており、インダクタ電流が安全なレベルを超えた場合は、インダクタ電流が安全なレベルに減少するまで上側スイッチのスイッチングが遅延されます。低電圧チャンネルのいずれかに出力短絡のフォルト条件があっても、他のチャンネルの動作には影響しません。

LT8692Sへの入力がない場合に出力が高い電圧に保たれるシステムでは、考慮すべき状況がもう1つあります。このような状態となる可能性があるのは、バッテリー電源やその他の電源がチャンネル1の出力とOR接続されているバッテリー充電アプリケーションや、バッテリー・バックアップ・システムです。V_{IN1}ピンをフロート状態にすることができる場合、EN/UVLOピンが(ロジック信号によって、あるいはV_{IN1}に接続されているために)ハイに保持されていると、LT8692SのSW1ピンを介して内部回路に静止電流が流れ込みます。システムがこの状態で電流流出を許容できる場合は、このことが問題になることはありません。EN/UVLOピンを接地している場合、V_{IN1}ピンの電流は2.3μA近くまで減少します。しかし、チャンネル1出力を高い値に保持した状態でV_{IN1}ピンを接地すると、LT8692S内部の寄生ボディ・ダイオードにSW1ピンとV_{IN1}ピンを通して出力から電流が流れ、ICを損傷する可能性があります。

V_{IN234}も共通内部電源に接続されており、フロート状態で電圧が3Vを超えた場合には静止電流を引き込みます。チャンネル2～4のいずれかの出力を高い値に保持した状態でV_{IN234}ピンを接地すると、LT8692S内部の寄生ボディ・ダイ

アプリケーション情報

オードにSW2～SW4ピンとV_{IN234}ピンを通して出力から電流が流れ、ICを損傷する可能性があります。

図5に示すようにV_{IN1}ピンとEN/UVLOピンを接続すれば、LT8692Sは入力電圧が加わっているときのみ動作し、短絡入力や逆入力に対して保護されます。

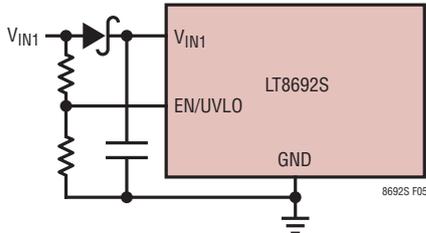


図5. 逆V_{IN1}保護

PCBレイアウト

適切な動作と最小のEMIを確保するためプリント回路基板のレイアウト時には注意が必要です。推奨部品配置と、パターン、グランド・プレーン、およびビアの位置を図6に示します。LT8692SのV_{IN}ピン、GNDピン、および入力コンデンサに大量のスイッチング電流が流れることに注意してください。入力コンデンサをV_{IN}ピンとGNDピンの近くに配置することにより、入力コンデンサによって形成されるループをできるだけ小さくする必要があります。物理的に大きな入力コンデンサを使用すると、形成されるループが大きくなりすぎる可能性があります。この場合には、小型で値の小さなコンデンサをV_{IN}ピンとGNDピンの近くに配置して、大型のコンデンサを遠くに配置することを推奨します。これらの部品に加

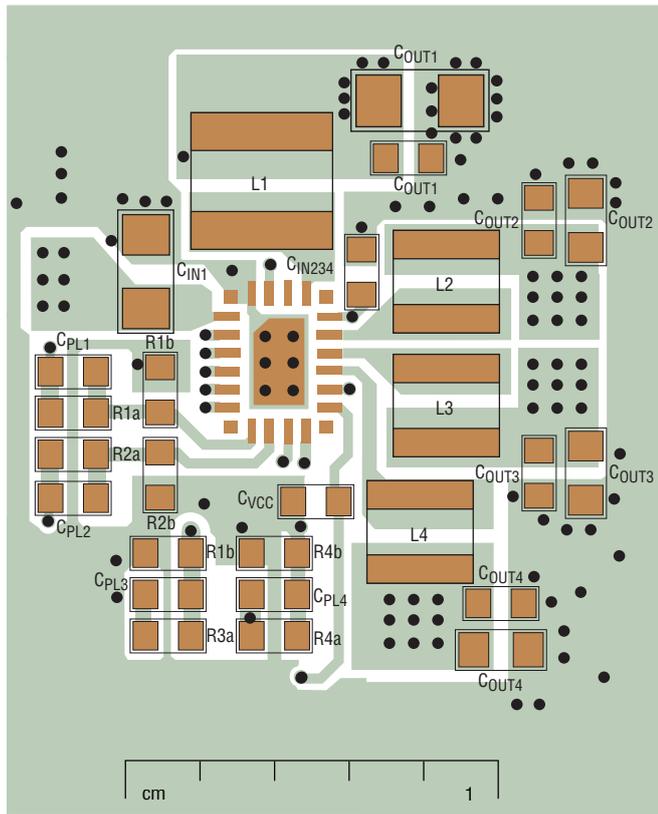


図6. 推奨レイアウト

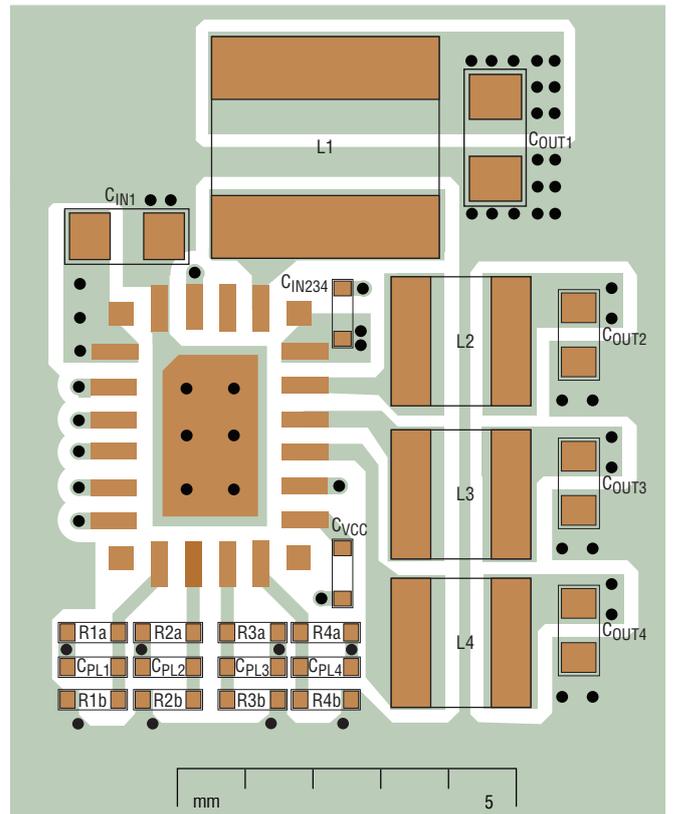


図7. 最小レイアウト

アプリケーション情報

えて、インダクタと出力コンデンサも回路基板の同じ側に配置し、それらの接続も同じ層上で行う必要があります。局所的な切れ目のないグラウンド・プレーンを、表面層に最も近い層にあるアプリケーション回路の下に配置します。SW ノードとBST ノードは、できるだけ小さくする必要があります。最後に、FB ノードを小さくしておくことで、グラウンド・パターンがそれらのノードをシールドして、SW ノードとBST ノードからの影響を受けないようにします。露出パッドはヒート・シンクとして機能し、グラウンドに電氣的に接続されています。熱抵抗を小さく保つために、グラウンド・プレーンをできるだけ広げ、LT8692S の下や近くから回路基板内および裏側の別のグラウンド・プレーンまでサーマル・ビアを複数配置します。推奨 PCB レイアウトについては図 6 を参照してください。

実装面積を最小化することが重要であれば、回路の電圧と電流の条件を満たす最小フットプリントのコンデンサとインダクタを選択します (図 7)。

高温に関する考慮事項

LT8692S から効率よく放熱するには、PCB のレイアウトに細心の注意を払う必要があります。パッケージ底面にある露出パッドは、グラウンド・プレーンにハンダ付けする必要があります。このグラウンド・プレーンは、その下にある広い銅層にサーマル・ビアで接続してください。これらの層は LT8692S が発生する熱を拡散します。ビアを追加すれば、更に熱抵抗を小さくすることができます。最大負荷電流は、周囲温度が最大ジャンクション温度定格値に近づくに従ってデレーティングする必要があります。LT8692S 内での消費電力は、効率測定値から合計電力損失を計算して、そこからインダクタ損失を減じることによって予測できます。ダイ温度は、LT8692S の消費電力に、ジャンクションから周囲への熱抵抗を乗じることによって計算できます。

ジャンクション温度が 165°C を超えると、LT8692S 内部のサーマル・シャットダウン保護機能によりスイッチングが停止し、フォルト状態が示されます。温度が 160°C より低くなるとフォルト状態がクリアされてスイッチングが再開されます。

LT8692S の温度上昇が最も大きくなるのは、高負荷、高 V_{IN} 、高スイッチング周波数の状態で動作させた場合です。与えられたアプリケーションにおけるケース温度が高すぎる場合は、 V_{IN} 、スイッチング周波数、負荷電流のいずれかを減らせば、温度を許容可能なレベルまで下げることができます。図 8 に温度上昇と負荷電流の関係の例を示します。

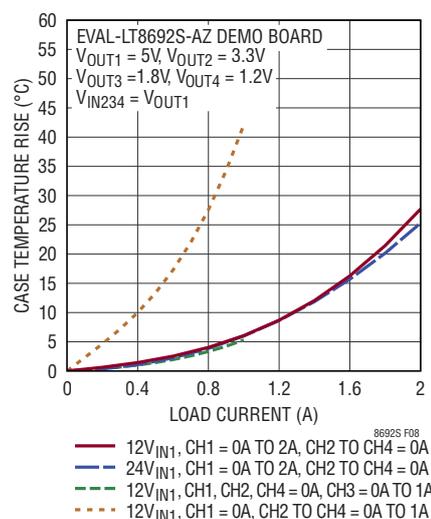
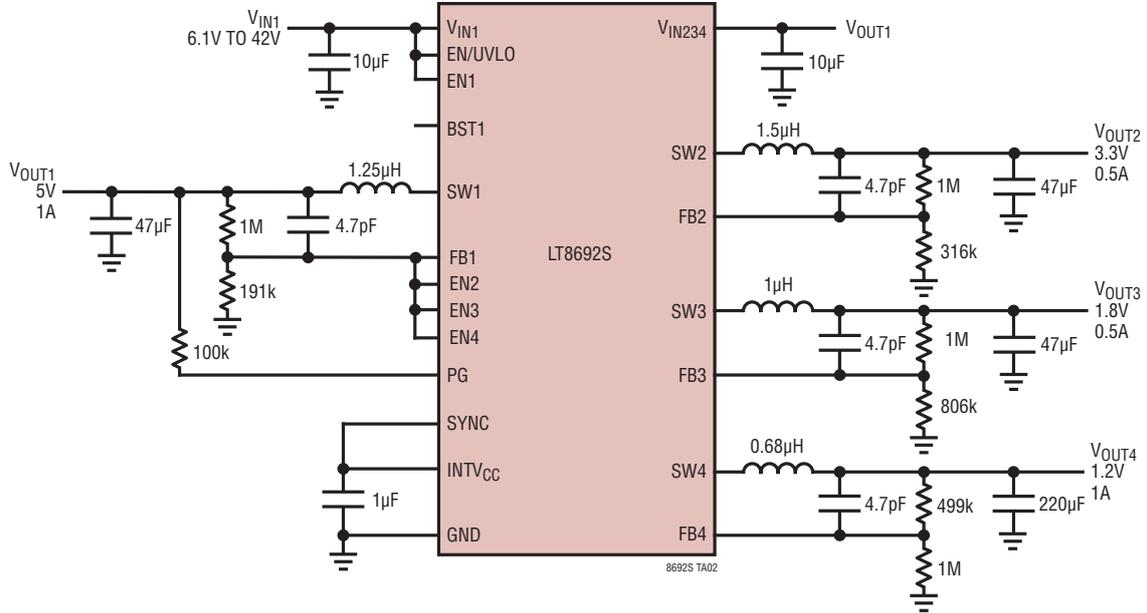


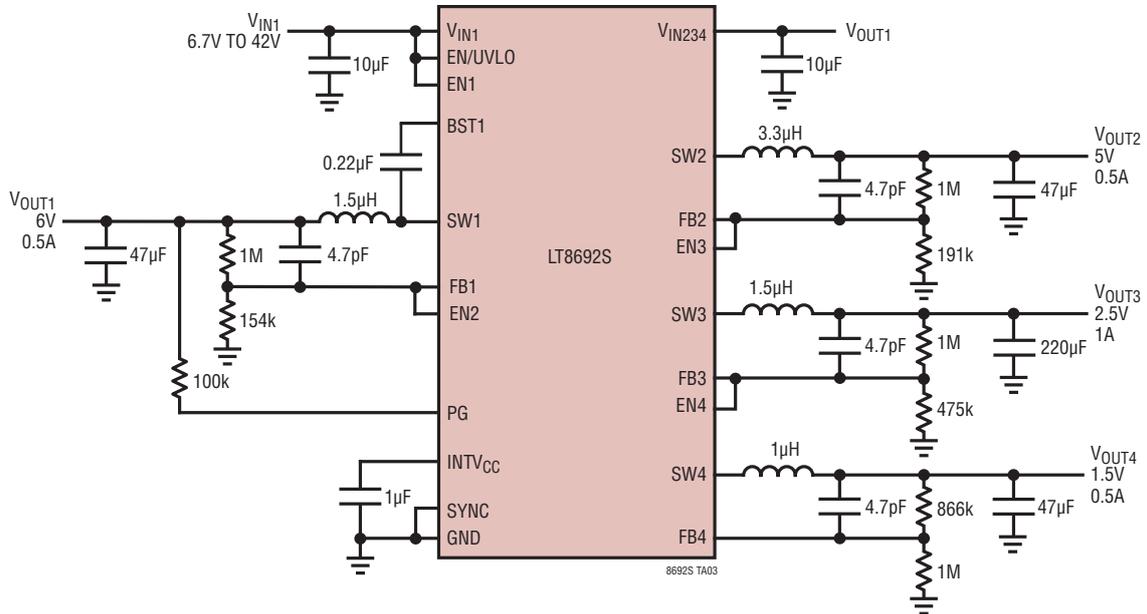
図 8. ケース温度の上昇

標準的応用例

スペクトラム拡散周波数変調動作、単電源の5V、3.3V、1.8V、1.2V、2MHz降圧コンバータ

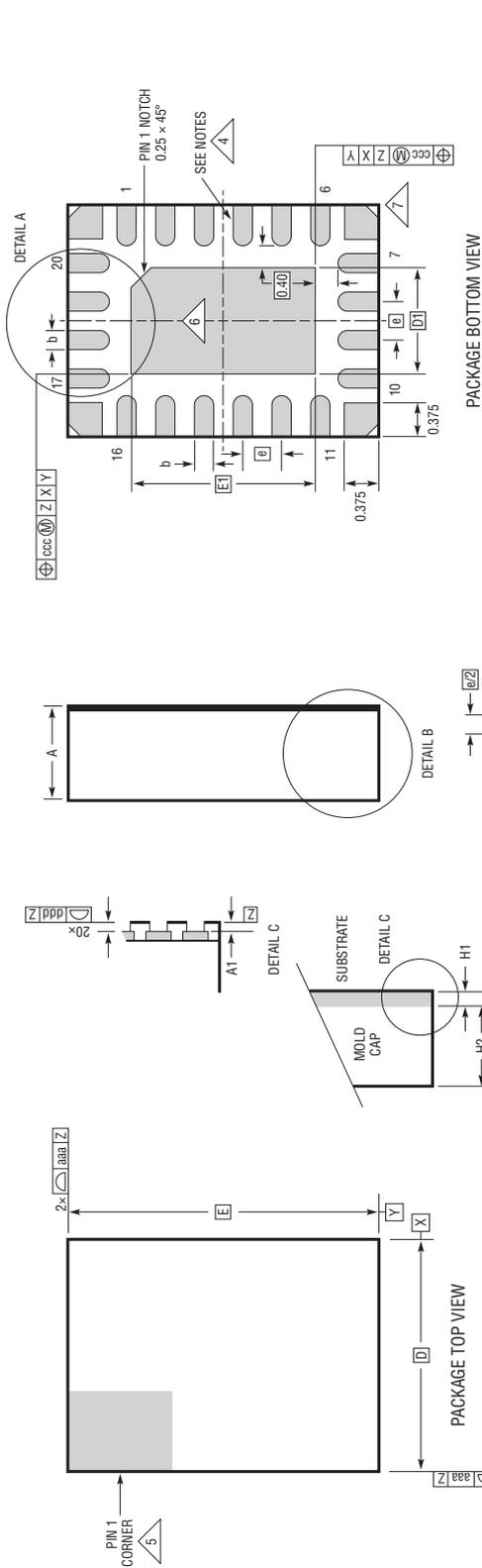


Burst Mode、ターンオン・シーケン動作の6V、5V、2.5V、1.5V、2MHz降圧コンバータ

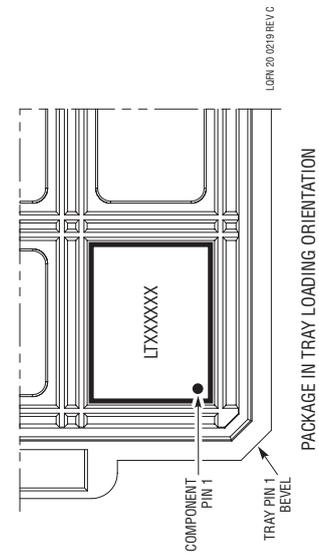


パッケージの説明

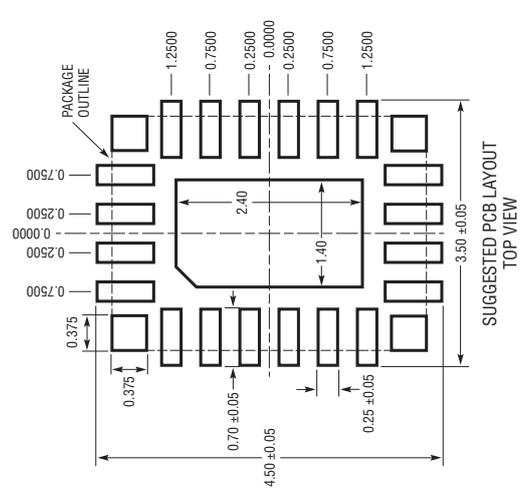
LOFN Package
20-Lead (4mm × 3mm × 0.94mm)
 (Reference LTC DWG # 05-08-1524 Rev C)



- NOTES:**
1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M-1994
 2. ALL DIMENSIONS ARE IN MILLIMETERS
 3. PRIMARY DATUM - Z - IS SEATING PLANE
 4. METAL FEATURES UNDER THE SOLDER MASK OPENING NOT SHOWN SO AS NOT TO OBSCURE THESE TERMINALS AND HEAT FEATURES
 5. DETAILS OF PIN 1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE PIN 1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE
 6. THE EXPOSED HEAT FEATURE MAY HAVE OPTIONAL CORNER RADIi ON EACH SEGMENT
 7. CORNER SUPPORT PAD CHAMFER IS OPTIONAL

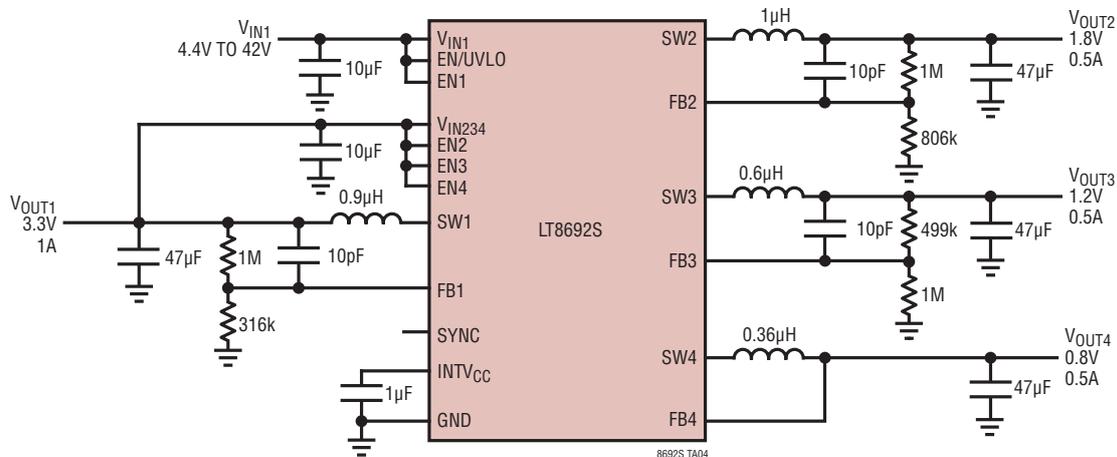


DIMENSIONS				
SYMBOL	MIN	NOM	MAX	NOTES
A	0.85	0.94	1.03	
A1	0.01	0.02	0.03	
L	0.30	0.40	0.50	
b	0.22	0.25	0.28	
D		3.00		
E		4.00		
D1		1.40		
E1		2.40		
e		0.50		
H1		0.24 REF		SUBSTRATE THK
H2		0.70 REF		MOLD CAP HT
aaa			0.10	
bbb			0.10	
ccc			0.10	
ddd			0.10	
eee			0.15	
fff			0.08	



標準的応用例

3.3V/1A、1.8V/0.5A、1.2V/0.5A、0.8V/0.5A、2MHz 降圧コンバータ



関連製品

製品番号	概要	注釈
LTC3370/LTC3371	2.25V~5.5VIN、4チャンネル8Aに構成可能な1A降圧DC/DCコンバータ	8×1Aのパワー段を備えた4つの同期整流式降圧レギュレータ。最大4つのパワー段を並列接続して単一インダクタで大電流出力(最大4A)を実現。8種類の出力構成が可能。高性能のPGOOD通知。800mV FBレギュレーション。LTC3371はウォッチドッグ・タイマー内蔵。降圧1は精度±1%、その他は±2.5%
LTC3374/LTC3375	2.25V~5.5VIN、8チャンネルの並列接続可能な1A降圧DC/DCコンバータ	8系統の1A同期整流式降圧レギュレータ。最大4つのパワー段を並列接続して単一インダクタで大電流出力(最大4A)を実現。15種類の出力構成が可能。800mV FBレギュレーション。全系統±2.5%精度。LTC3375はウォッチドッグ・タイマーとプッシュボタンを含むI ² Cプログラミングを備える
LTC3374A	2.25V~5.5VIN、8チャンネルの並列接続可能な高精度1A降圧DC/DCコンバータ	8系統の1A同期整流式降圧レギュレータ。最大4つのパワー段を並列接続して単一インダクタで大電流出力(最大4A)を実現。15種類の出力構成が可能。800mV FBレギュレーション。降圧1は精度±1%、その他は±2%。PGOODには過電圧モニタあり
LTC3376	3V~20VIN、構成可能な8系統の1.5Aパワー段を備えた4チャンネル降圧DC/DCコンバータ	1~4系統の出力チャンネルに構成可能な8×1.5A降圧パワー段。ピン設定で15種類の出力構成(チャンネルあたり1.5A~12A)が可能。全チャンネル1% V _{OUT} 精度
LTC3644/LTC3644-2	4系統2.7Vから17VIN、超低静止電流の並列可能な1.25A同期整流式降圧DC/DCコンバータ	4系統の1.25A出力、3系統2.5A/1.25A/1.25A出力、2系統2.5A出力、2系統3.75A/1.25A出力に設定可能。1MHz(LTC3644)もしくは2.3MHz(LTC3644-2)の固定周波数動作。内蔵の300mΩ Pチャンネル/80mΩ NチャンネルMOSFETにより最大93%の効率を実現
LT8602	4系統3V~42V、1×2.5A+3×1.5Aの同期整流式降圧コンバータ	1×2.5A+3×1.5A降圧パワー段、25µA静止電流、1000mV(CH1およびCH2)と800mV(CH3およびCH4)FBレギュレーション、全チャンネル1.25% V _{OUT} 精度、最大95%効率、6mm×6mm 40ピンQFNパッケージ
LT8650S	デュアル3V~42V 4Aの同期整流式サイレント・スイッチャと2系統の超低静止電流降圧コンバータ	2×4A降圧パワー段、6.2µA静止電流、800mV FBレギュレーション、全チャンネル1.25% V _{OUT} 精度、最大95%効率、4mm×6mm 32ピンLQFNパッケージ
LT8653S	デュアル3V~42V 2Aの同期整流式サイレント・スイッチャと2系統の超低静止電流降圧コンバータ	2×2A降圧パワー段、6.2µA静止電流、800mV FBレギュレーション、全チャンネル1.25% V _{OUT} 精度、最大45%効率、3mm×4mm 20ピンLQFNパッケージ