スペクトラム拡散機能を備える60V同期整流式4スイッチ昇降圧コントローラ

特長

- **4スイッチのシングル・インダクタ・アーキテクチャにより、出力電圧より高い、低い、または等しい入力電圧が可能**
- **効率：最大98%**
- **独自のピーク降圧ピーク昇圧電流モード**
- **広い入力電圧範囲：3V（$EXTV_{CC}$ ≥ 4.5Vの場合）～60V**
- **±1.5%の出力電圧精度：1V ≤ V_{OUT} ≤ 60V**
- **モニタ付き入力電流または出力電流の精度：±4%**
- **EMIを低減するスペクトラム拡散周波数変調**
- ブートストラップ・ダイオード内蔵
- 調整可能および同期可能な周波数：150kHz～650kHz
- シャットダウン時にV_{IN}からV_{OUT}を遮断
- 露出パッド付き28ピンTSSOPパッケージおよび28ピンQFN（4mm × 5mm）パッケージで供給

アプリケーション

- 自動車用、産業用、通信システム
- 高周波数バッテリ駆動システム

概要

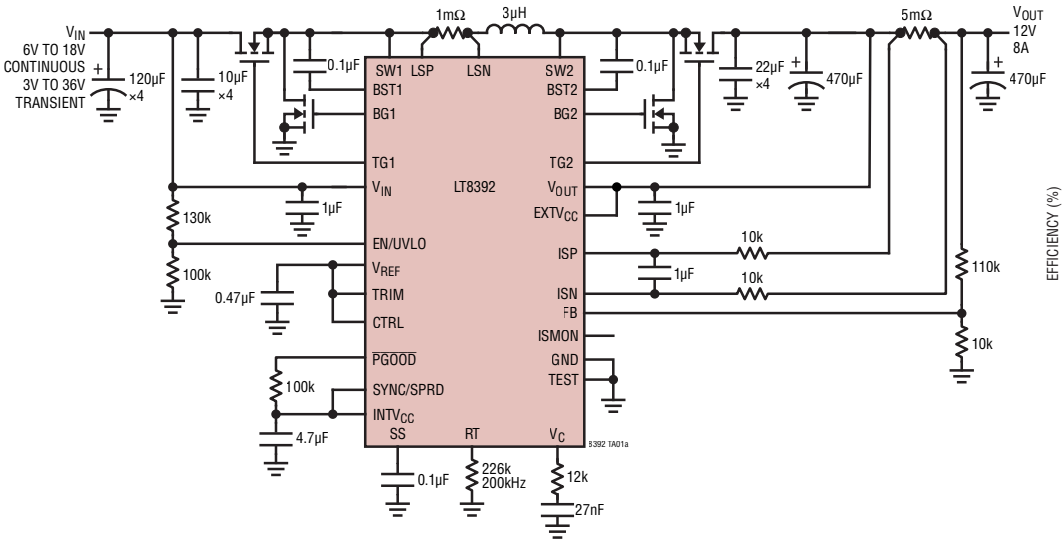
LT®8392は、出力電圧より高い、低い、または等しい入力電圧から出力電圧、入力電流、または出力電流を安定化する同期整流式4スイッチ昇降圧DC/DCコントローラです。独自のピーク降圧ピーク昇圧電流モード制御方式により、調整および同期可能な150kHz～650kHzの固定周波数動作、またはEMIを低く抑えるための内部±15%三角波スペクトラム拡散動作が可能です。LT8392は3V～60Vの入力電圧範囲、1V～60Vの出力電圧範囲に対応し、動作領域間を継ぎ目なく低ノイズで遷移できるため、自動車、産業用、通信、更にはバッテリ駆動システムの、電圧レギュレータおよびバッテリ／スーパーキャパシタ・チャージャ・アプリケーションに理想的です。

LT8392は、入力または出力電流モニタおよびパワーグッド・フラグを提供します。フォルト保護機能は出力短絡状態を検出します。出力短絡状態中、LT8392はリトライ、ラッチオフ、動作の続行のいずれかを行います。

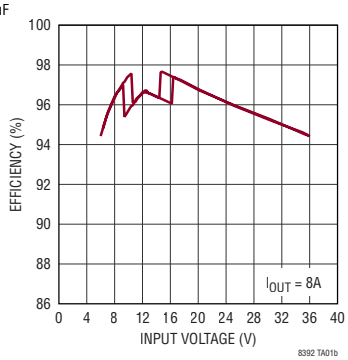
全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

効率98%の96W（12V 8A）昇降圧電圧レギュレータ



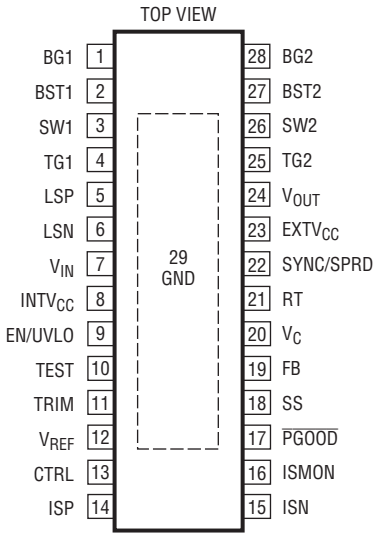
効率とVIN



絶対最大定格 (Note 1)

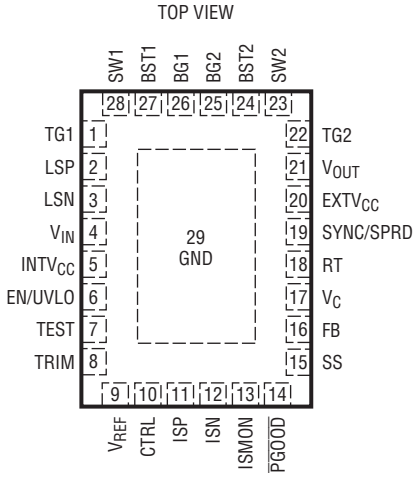
V_{IN}、EN/UVLO、V_{OUT}、ISP、ISN.....60V
(ISP-ISN).....–1V～1V
BST1、BST2.....66V
SW1、SW2、LSP、LSN .....–6V～60V
$INTV_{CC}$、(BST1-SW1)、(BST2-SW2) 6V
(BST1-LSP)、(BST1-LSN).....6V
$EXTV_{CC}$ 40V
FB、TRIM、SYNC/SPRD、CTRL、$\overline{PGOOD}$ 6V
動作ジャンクション温度範囲(Note 2、Note 3)
LT8392E.....–40°C～125°C
LT8392J.....–40°C～150°C
LT8392H.....–40°C～150°C
保存温度範囲.....–65°C～150°C

ピン配置



FE PACKAGE
28-LEAD PLASTIC TSSOP

θ_{JA} = 30°C/W, θ_{JC} = 5°C/W
EXPOSED PAD (PIN 29) IS GND, MUST BE SOLDERED TO PCB



UFD PACKAGE
28-LEAD (4mm × 5mm) PLASTIC QFN

θ_{JA} = 43°C/W, θ_{JC} = 3.4°C/W
EXPOSED PAD (PIN 29) IS GND, MUST BE SOLDERED TO PCB

発注情報

鉛フリー仕上げ	テープ&リール	製品マーキング*	パッケージ	温度範囲
LT8392EFE#PBF	LT8392EFE#TRPBF	LT8392FE	28-Lead Plastic TSSOP	–40°C to 125°C
LT8392JFE#PBF	LT8392JFE#TRPBF	LT8392FE	28-Lead Plastic TSSOP	–40°C to 150°C
LT8392HFE#PBF	LT8392HFE#TRPBF	LT8392FE	28-Lead Plastic TSSOP	–40°C to 150°C
LT8392EUFD#PBF	LT8392EUFD#TRPBF	8392	28-Lead (4mm × 5mm) Plastic QFN	–40°C to 125°C
LT8392JUFD#PBF	LT8392JUFD#TRPBF	8392	28-Lead (4mm × 5mm) Plastic QFN	–40°C to 150°C
LT8392HUFD#PBF	LT8392HUFD#TRPBF	8392	28-Lead (4mm × 5mm) Plastic QFN	–40°C to 150°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。*温度グレードは出荷時のコンテナのラベルで識別されます。
テープ&リールの仕様。一部のパッケージは、指定された販売経路を通じて、#TRMPBFの接尾辞を付けた500個入りリールで提供しています。

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外はT_A = 25°Cでの値(Note 2)。注記がない限り、V_{IN} = 12V、$V_{EN/UVLO}$ = 1.5V。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
電源						
V_{IN} Operating Voltage Range	$EXTV_{CC}$ = 0V $EXTV_{CC}$ = 8V	● ●	4 3		60 60	V V
V_{IN} Shutdown Current	$V_{EN/UVLO}$ = 0.3V			1	2	µA
V_{IN} Active Current (Not Switching)	$V_{EN/UVLO}$ = 1.5V, $EXTV_{CC}$ = 0V $V_{EN/UVLO}$ = 1.5V, $EXTV_{CC}$ = 8V			2 250	3 500	mA µA
$EXTV_{CC}$ Voltage Range		●	0		40	V
$EXTV_{CC}$ Shutdown Current	$V_{EN/UVLO}$ = 0.3V, $EXTV_{CC}$ = 8V			0.1	0.5	µA
$EXTV_{CC}$ Active Current (Not Switching)	$V_{EN/UVLO}$ = 1.5V, $EXTV_{CC}$ = 8V			1.8		mA
V_{OUT} Voltage Range		●	0		60	V
V_{OUT} Quiescent Current	$V_{EN/UVLO}$ = 0.3V, V_{OUT} = 12V $V_{EN/UVLO}$ = 1.5V, V_{OUT} = 12V		 10	0.1 20	0.5 30	µA µA
リニア電圧レギュレータ						
$INTV_{CC}$ Regulation Voltage	I_{INTVCC} = 20mA		4.8	5.0	5.2	V
$INTV_{CC}$ Current Limit	V_{INTVCC} = 4.5V		130	190	250	mA
$INTV_{CC}$ Undervoltage Lockout Threshold	Falling		3.34	3.54	3.74	V
$INTV_{CC}$ Undervoltage Lockout Hysteresis				0.22		V
V_{REF} Regulation Voltage	I_{VREF} = 100µA	●	1.96	2.00	2.04	V
V_{REF} Current Limit	V_{REF} = 1.8V		2	2.5	3.2	mA
制御入力						
EN/UVLO Shutdown Threshold		●	0.3	0.6	1.0	V
EN/UVLO Enable Threshold	Falling	●	1.196	1.220	1.244	V
EN/UVLO Enable Hysteresis				13		mV
EN/UVLO Hysteresis Current	$V_{EN/UVLO}$ = 1.1V $V_{EN/UVLO}$ = 1.3V		2.1 –0.1	2.5 0	2.9 0.1	µA µA
エラーアンプ						
Full-Scale Current Regulation $V_{(ISP-ISN)}$	V_{CTRL} = 2V, V_{ISP} = 12V V_{CTRL} = 2V, V_{ISP} = 0V	● ●	48 48	50 50	52 52	mV mV
1/10th Current Regulation $V_{(ISP-ISN)}$	V_{CTRL} = 0.35V, V_{ISP} = 12V V_{CTRL} = 0.35V, V_{ISP} = 0V	● ●	3 3	5 5	7 7	mV mV
ISMON Monitor Output V_{ISMON}	$V_{(ISP–ISN)}$ = 50mV, V_{ISP} = 12V/0V $V_{(ISP–ISN)}$ = 5mV, V_{ISP} = 12V/0V $V_{(ISP–ISN))}$ = 0mV, V_{ISP} = 12V/0V	● ● ●	1.15 0.30 0.20	1.25 0.35 0.25	1.35 0.40 0.30	V V V
ISP/ISN Input Common Mode Range		●	0		60	V
ISP Input Bias Current	V_{ISP} = V_{ISN} = 12V V_{ISP} = V_{ISN} = 0V $V_{EN/UVLO}$ = 0V, V_{ISP} = V_{ISN} = 12V or 0V			20 –10 0		µA µA µA
ISN Input Bias Current	V_{ISP} = V_{ISN} = 12V V_{ISP} = V_{ISN} = 0V $V_{EN/UVLO}$ = 0V, V_{ISP} = V_{ISN} = 12V or 0V			20 –10 0		µA µA µA
ISP/ISN Current Regulation Amplifier g_m				8000		µs
FB Regulation Voltage	V_C = 1.2V	●	0.985	1.00	1.015	V
FB Line Regulation	V_{IN} = 4V to 60V			0.2	0.5	%

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外はT_A = 25°Cでの値(Note 2)。注記がない限り、V_{IN} = 12V、$V_{EN/UVLO}$ = 1.5V。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
FB Load Regulation				0.2	0.8	%
FB Voltage Regulation Amplifier g_m				660		µs
FB Input Bias Current	FB in regulation, Current out of Pin			20	40	nA
V_C Output Impedance				10		MΩ
電流コンパレータ						
Maximum Current Sense Threshold $V_{(LSP-LSN)}$	Buck, V_{FB} = 0.8V Boost, V_{FB} = 0.8V	● ●	35 40	50 50	65 60	mV mV
フォルト						
FB Short Threshold (V_{FB})	Falling		0.23	0.25	0.27	V
FB Short Hysteresis			35	50	65	mV
$\overline{PGOOD}$ Upper Threshold Offset from V_{FB}	Rising		6	8	10	%
$\overline{PGOOD}$ Lower Threshold Offset from V_{FB}	Falling		–10	–8	–6	%
$\overline{PGOOD}$ Pull-Down Resistance				100	200	Ω
SS Hard Pull-Down Resistance	$V_{EN/UVLO}$ = 1.1V			100	200	Ω
SS Pull-Up Current	V_{SS} = 0V		10	12.5	15	µA
SS Pull-Down Current	V_{SS} = 2V		1.	1.25	1.5	µA
SS Fault Latch-Off Threshold				1.7		V
SS Fault Reset Threshold				0.2		V
発振器						
Switching Frequency	$V_{SYNC/SPRD}$ = 0V, R_T = 100kΩ	●	380	400	420	kHz
SYNC Frequency			150		650	kHz
SYNC/SPRD Threshold Voltage			0.4		1.5	V
Highest Spread Spectrum Above Oscillator Frequency	$V_{SYNC/SPRD}$ = 5V		12	15	18	%
Lowest Spread Spectrum Below Oscillator Frequency	$V_{SYNC/SPRD}$ = 5V		–18	–15	–12	%
NMOSドライバ						
TG1, TG2 Gate Driver On-Resistance Gate Pull-Up Gate Pull-Down	$V_{(BST-SW)}$ = 5V			 2.6 1.4		 Ω Ω
BG1, BG2 Gate Driver On-Resistance Gate Pull-Up Gate Pull-Down	V_{INTVCC} = 5V			 3.2 1.2		 Ω Ω
TG Off to BG On Delay				60		ns
BG Off to TG On Delay				60		ns

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与えるおそれがある。

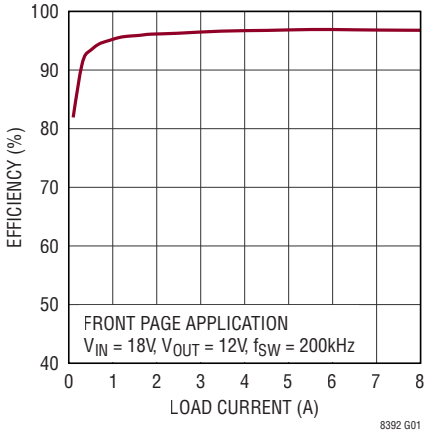
Note 2: LT8392Eは0°C～125°Cの動作ジャンクション温度で性能仕様に適合することが確認されている。–40°C～125°Cの動作ジャンクション温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LT8392Jは–40°C～150°Cの動作ジャンクション温度範囲での動作が確認されている。LT8392Hは–40°C～150°Cの動作ジャンクション温度範囲での動作が確認されている。ジャンクション温度が高いと、動作寿命は短くなる。125°Cを超えるジャンクション温度では動作寿命がディレーティングされる。

Note 3: LT8392は、瞬間的な過負荷状態時にデバイスを保護するための過熱保護機能を備えている。過熱保護機能がアクティブなときジャンクション温度は150°Cを超える。規定された絶対最大動作ジャンクション温度を超えた動作が継続すると、デバイスの信頼性を損なうおそれがある。

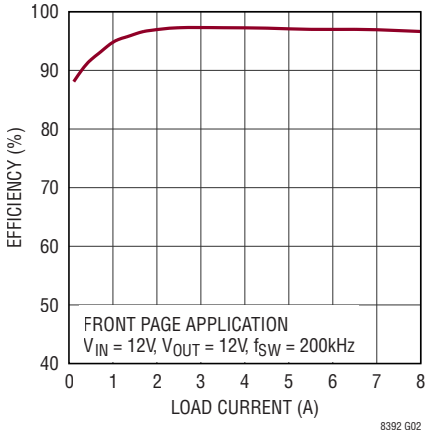
代表的な性能特性

注記がない限り、T_A = 25°C。

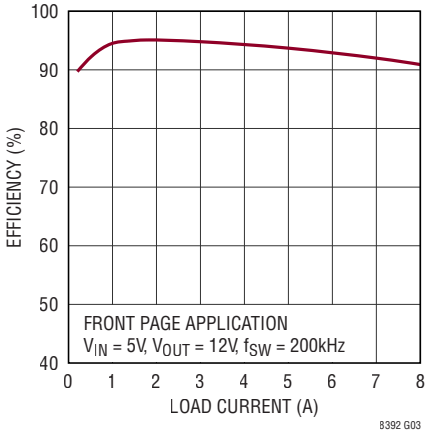
効率と負荷電流（降圧領域）



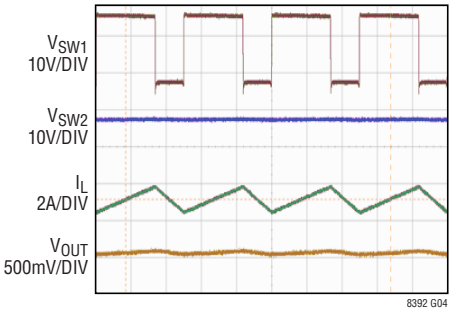
効率と負荷電流（昇降圧領域）



効率と負荷電流（昇圧領域）

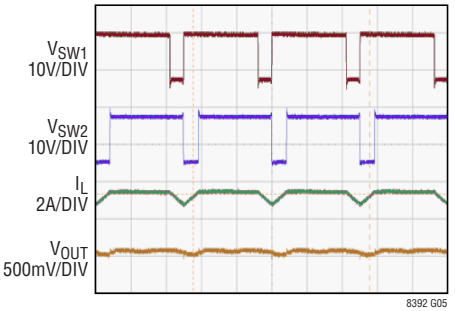


スイッチング波形（降圧領域）



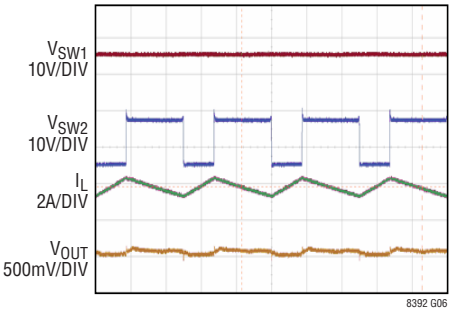
FRONT PAGE APPLICATION
V_{IN} = 8V, I_{OUT} = 6A

スイッチング波形（昇降圧領域）



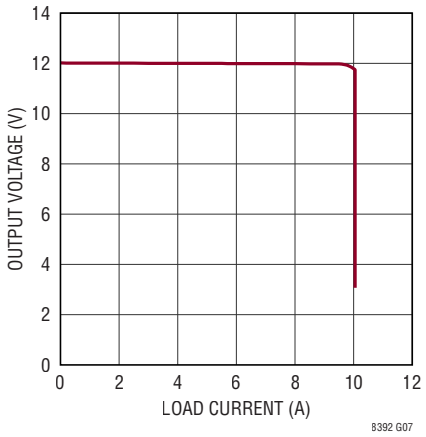
FRONT PAGE APPLICATION
V_{IN} = 12V, I_{OUT} = 6A

スイッチング波形（昇圧領域）

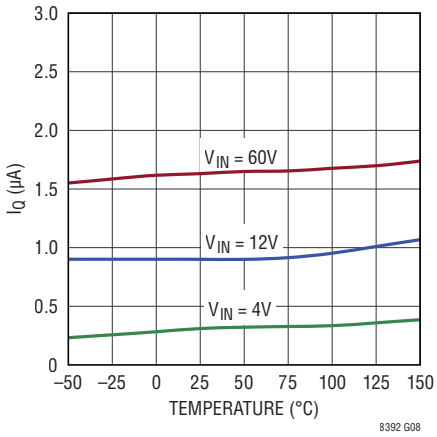


FRONT PAGE APPLICATION
V_{IN} = 18V, I_{OUT} = 6A

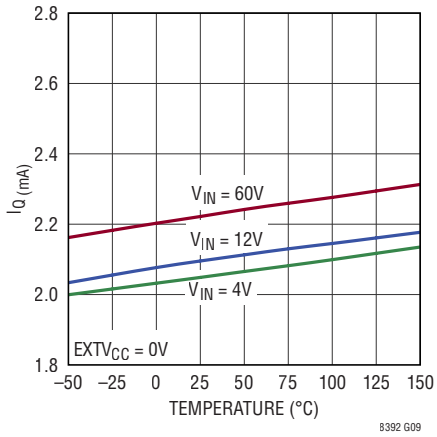
V_{OUT} と I_{OUT}（CV/CC）



V_{IN} のシャットダウン電流

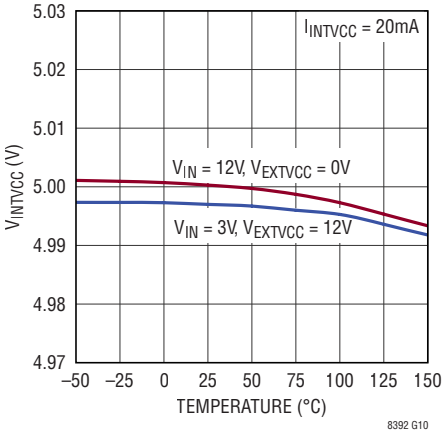


V_{IN} の動作電流

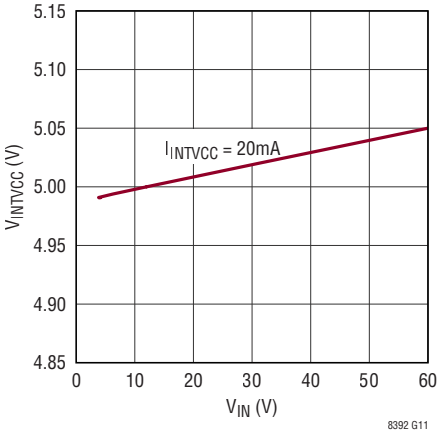


代表的な性能特性　注記がない限り、T_A = 25°C。

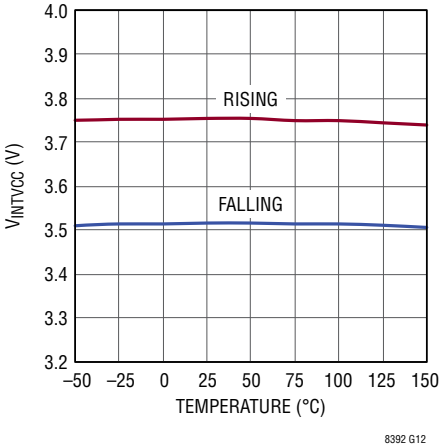
$INTV_{CC}$の電圧と温度



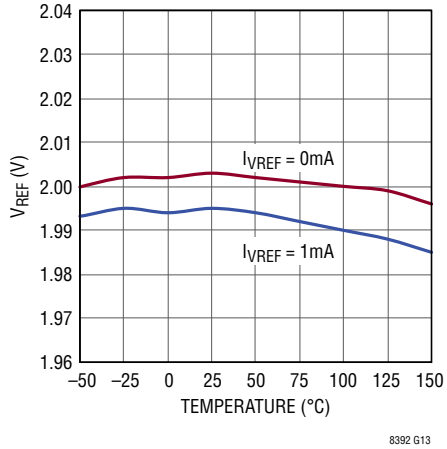
$INTV_{CC}$の電圧とV_{IN}



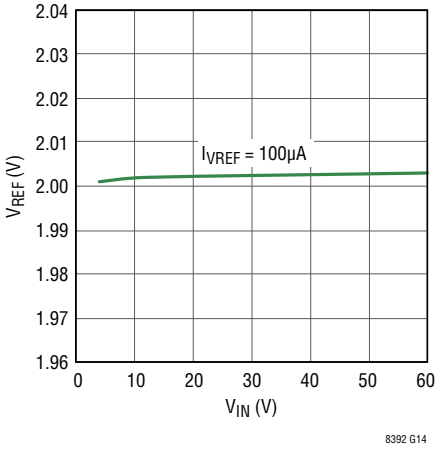
$INTV_{CC}$のUVLO閾値



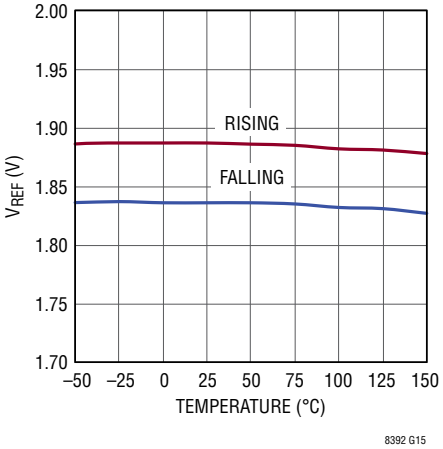
V_{REF}の電圧と温度



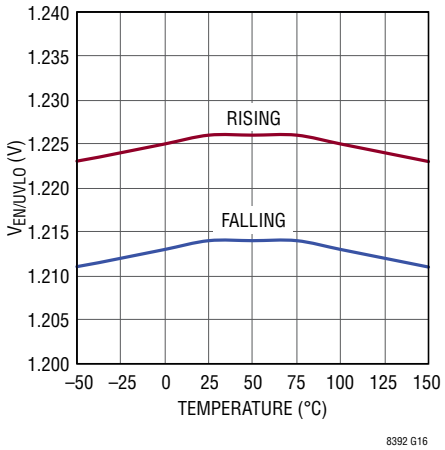
V_{REF}の電圧とV_{IN}



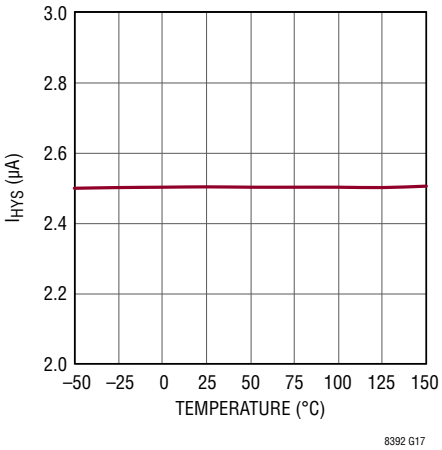
V_{REF}のUVLO閾値



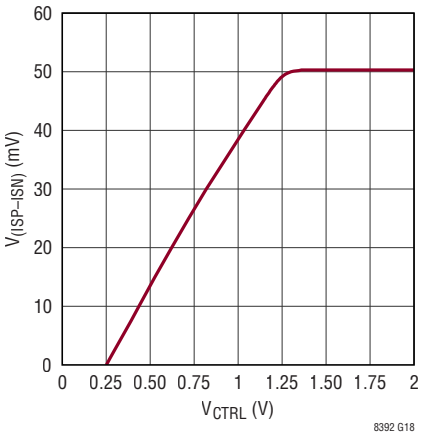
EN/UVLOのイネーブル閾値



EN/UVLOのヒステリシス電流



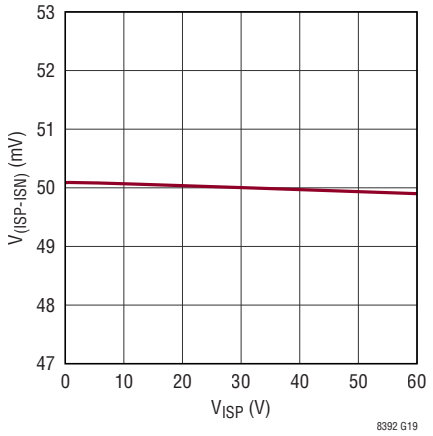
$V_{(ISP-ISN)}$のレギュレーションとV_{CTRL}



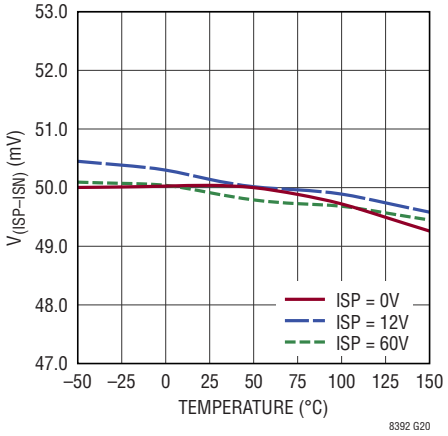
代表的な性能特性

注記がない限り、T_A = 25°C。

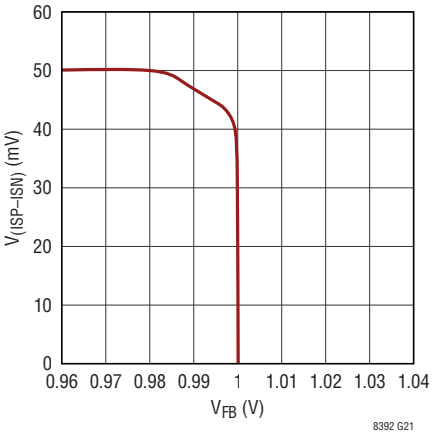
$V_{(ISP-ISN)}$ のレギュレーションと V_{ISP}



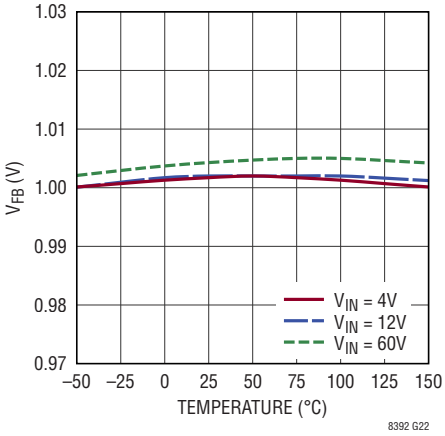
$V_{(ISP-ISN)}$ のレギュレーションと V_{ISP}



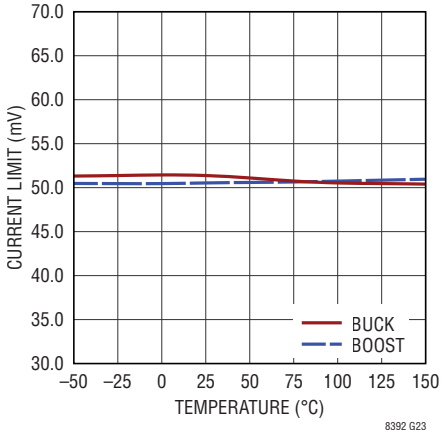
$V_{(ISP-ISN)}$ のレギュレーションと V_{FB}



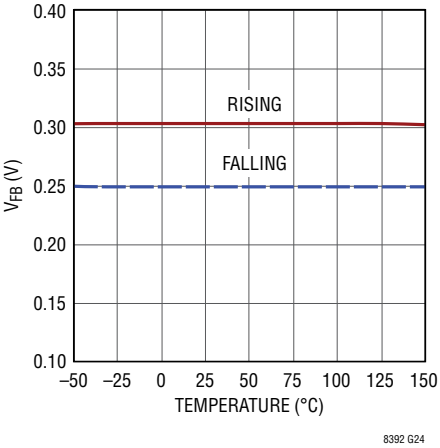
FB のレギュレーションと温度



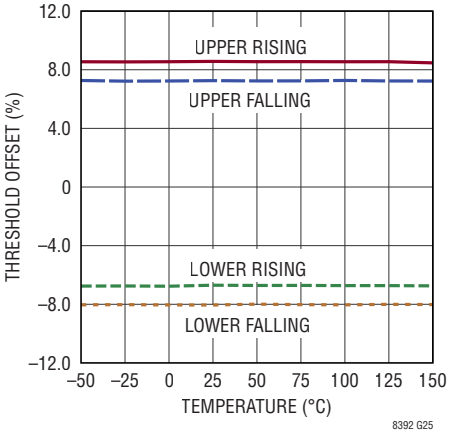
最大電流検出と温度



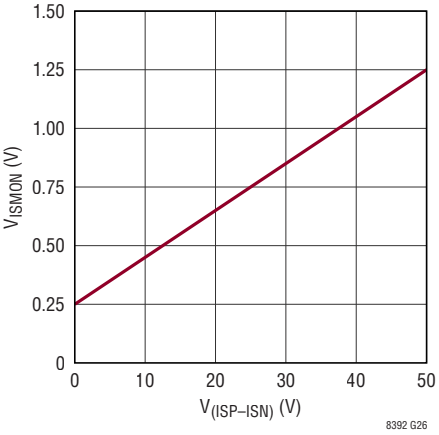
FB の短絡閾値



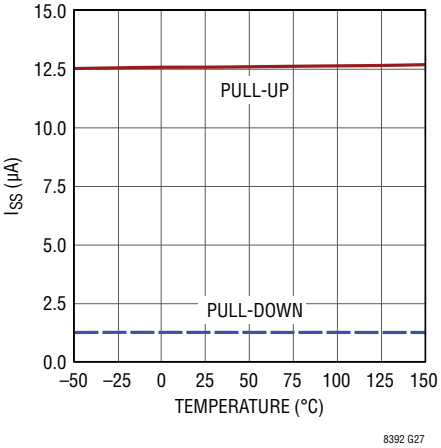
$\overline{PGOOD}$ の閾値



ISMON の電圧と $V_{(ISP-ISN)}$



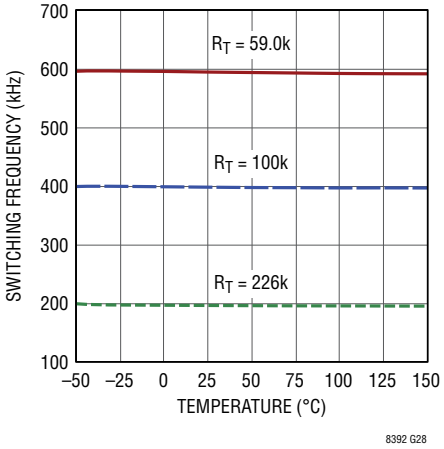
SS の電流と温度



代表的な性能特性

注記がない限り、T_A = 25°C。

発振周波数と温度



ピン機能

BG1：降圧側の下側ゲート駆動端子。グラウンドから$INTV_{CC}$までの電圧振幅で降圧側の下側Nチャンネル MOSFETのゲートを駆動します。

BST1：降圧側のブートストラップ・フローティング・ドライバの電源。BST1ピンには、$INTV_{CC}$ピンからのブートストラップ・ショットキー・ダイオードが内蔵されており、BST1ピンとSW1ピンの間に外付けブートストラップ・コンデンサを接続する必要があります。

SW1：降圧側スイッチ・ノード。

TG1：降圧側の上側ゲート駆動端子。SW1からBST1までの電圧振幅で降圧側の上側NチャンネルMOSFETのゲートを駆動します。

LSP：降圧側インダクタ電流検出抵抗（R_{SENSE}）の正端子。ケルビン接続を使って、電流が正確に検出されるようにします。

LSN：降圧側インダクタ電流検出抵抗（R_{SENSE}）の負端子。ケルビン接続を使って、電流が正確に検出されるようにします。

V_{IN}：入力電源。V_{IN}ピンは、降圧動作領域、昇降圧動作領域、または昇圧動作領域を決定するために、電源入力に接続する必要があります。このピンは、1μF以上のセラミック・コンデンサでグラウンドに短距離でバイパスします。

$INTV_{CC}$：内蔵の5Vリニア電圧レギュレータの出力。$INTV_{CC}$リニア電圧レギュレータはV_{IN}ピンとBIASピンのどちらかから電源供給を受けており、内部制御回路およびゲート・ドライバに電力を供給します。このピンは4.7μF以上のセラミック・コンデンサでグラウンドに短距離でバイパスします。

EN/UVLO：イネーブルおよび低電圧ロックアウト。このピンの電圧を強制的に0.3V未満にすると、デバイスがシャットダウンし、V_{IN}の静止電流が2μA未満に減少します。通常動作の場合は、このピンの電圧を強制的に1.233Vより高くします。高精度の1.220Vの下降時閾値を使うと、V_{IN}とグラウンドの間に接続した抵抗分圧器で低電圧ロックアウト（UVLO）閾値を設定できます。高精度な2.5μAのプルダウン電流により、V_{IN}にUVLOヒステリシスを設定できます。どちらの機能も使用しない場合、このピンはV_{IN}に直接接続します。

TEST：工場テスト。このピンはテストのためにだけ使用されます。デバイスを正常に動作させるためには、グラウンドに直接接続する必要があります。

TRIM：工場トリム。このピンは調整のためにのみ使用されます。デバイスを正常に動作させるためには、V_{REF}に直接接続する必要があります。

V_{REF}：電圧リファレンス出力。V_{REF}ピンは、1mAの電流を供給できる高精度の2Vリファレンスを提供します。このピンは、0.47μFのセラミック・コンデンサでグラウンドに短距離でバイパスします。

ピン機能

CTRL：ISP/ISN電流検出閾値の制御入力。CTRLピンは、ISP/ISN電流制限の設定に使用します。

$$I_{IS(MAX)} = \frac{Min(V_{CTRL} - 0.25V, 1V)}{20 \bullet R_{IS}}$$

V_{CTRL}は、外部電圧リファレンス、またはV_{REF}とグラウンドの間に接続した抵抗分圧器によって設定できます。0.25V ≤ V_{CTRL} ≤ 1.15Vの場合、電流検出閾値は0mVから45mVまで直線的に上昇します。V_{CTRL} ≥ 1.35Vの場合、電流検出閾値は、50mVのフルスケール値で一定になります。1.15V ≤ V_{CTRL} ≤ 1.35Vの場合、電流検出閾値はV_{CTRL}の線形関数から50mVの一定値まで滑らかに遷移します。50mVのフルスケール閾値にする場合は、CTRLピンをV_{REF}ピンに接続してください。

ISP：ISP/ISN電流検出抵抗（RIS）の正端子。ケルビン接続を使って、電流が正確に検出されるようにします。

ISN：ISP/ISN電流検出抵抗（RIS）の負端子。ケルビン接続を使って、電流が正確に検出されるようにします。

ISMON：ISP/ISN電流検出モニタ出力。ISMONピンは、$V_{(ISP-ISN)}$を12倍にして0.25Vのオフセット電圧を加えた値に等しい電圧を生成します。並列アプリケーションの場合は、マスタLT8392のISMONピンをスレーブLT8392のCTRLピンに接続します。

PGOOD：パワーグッド・オープンドレイン出力。FBピンの電圧が最終的なレギュレーション電圧の±8%以内にある場合、PGOODピンはローに引き下げられます。このピンを機能させるには、外付けのプルアップ抵抗が必要です。

SS：ソフトスタート・タイマー設定。SSピンとグラウンドとの間にコンデンサを接続することで、ソフトスタート・タイマーを設定できます。12.5μAの内部プルアップ電流が外付けSSコンデンサを充電することによって、FBレギュレーション電圧が徐々に上昇します。SSピンには0.1μFのコンデンサを接続することを推奨します。UVLOまたはサーマル・シャットダウンが発生すると、SSピンが直ちにグラウンドに引き下げられ、スイッチング動作が停止します。SSピンとV_{REF}ピンの間に1本の抵抗を接続することで、ヒカップ（抵抗なし）、ラッチオフ（499kΩ）、動作維持（100kΩ）という、出力短絡条件中の3種類のフォルト保護モードにLT8392を設定できます。詳細については、アプリケーション情報のセクションを参照してください。

FB：電圧ループの帰還入力。FBピンは定電圧レギュレーションおよび出力フォルト保護のために使用します。出力がV_Cとなる内部エラーアンプが、V_{FB}をDC/DCコンバータを介して1.00Vに安定化します。出力短絡条件（V_{FB} < 0.25V）の間、本デバイスはお客様の設定に従っていずれかのフォルト・モードに移行します。過電圧条件（V_{FB} > 1.08V）の間、本デバイスはTG1、BG1、TG2、BG2を全てオフにします。

V_C：インダクタ電流コンパレータ閾値を設定するためのエラーアンプ出力。V_Cピンは、外付けRC回路網を使用して制御ループを補償するために使用します。

RT：スイッチング周波数の設定。このピンとグラウンドの間に抵抗を接続して、150kHz～650kHzの範囲で内部発振周波数を設定します。

SYNC/SPRD：スイッチング周波数同期またはスペクトラム拡散。内部発振周波数でスイッチングする場合は、このピンを接地します。外部周波数同期を行う場合は、クロック信号をこのピンに供給します。$INTV_{CC}$に接続すると、内部発振周波数を中心にして±15%の三角波スペクトラム拡散が得られます。

$EXTV_{CC}$：$INTV_{CC}$に電力を供給する第2の入力電源。本デバイスは、$INTV_{CC}$ LDOの効率が高くなるようにV_{IN}と$EXTV_{CC}$を自動的に選択します。アプリケーション情報セクションの$EXTV_{CC}$の接続を参照してください。このピンを使用しない場合、グラウンドに接続します。

V_{OUT}：出力電源。V_{OUT}ピンは、降圧動作領域、昇降圧動作領域、または昇圧動作領域を決定するために、電源出力に接続する必要があります。このピンは、1μF以上のセラミック・コンデンサでグラウンドに短距離でバイパスします。

TG2：昇圧側の上側ゲート駆動端子。昇圧側上側NチャンネルMOSFETのゲートを、SW2からBST2までの電圧振幅で駆動します。

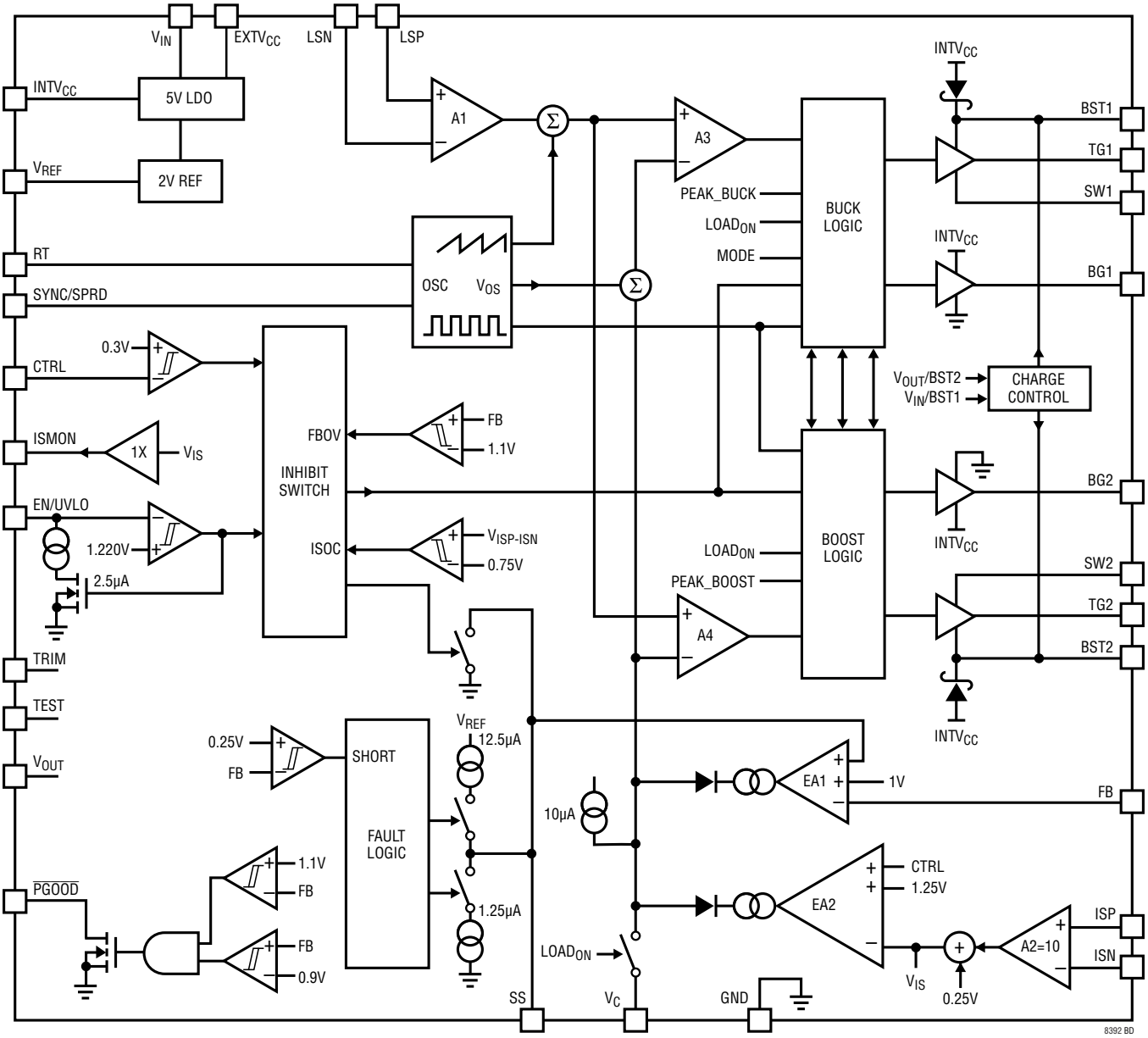
SW2：昇圧側スイッチ・ノード。

BST2：昇圧側のブートストラップ・フローティング・ドライバの電源。BST2ピンには、$INTV_{CC}$ピンからのブートストラップ・ショットキー・ダイオードが内蔵されており、BST2ピンとSW2ピンの間に外付けブートストラップ・コンデンサを接続する必要があります。

BG2：昇圧側の下側ゲート駆動端子。グラウンドから$INTV_{CC}$までの電圧振幅で昇圧側の下側NチャンネルMOSFETのゲートを駆動します。

GND（露出パッド）：グラウンド。この露出パッドは、直接グラウンド・プレーンにハンダ処理してください。

ブロック図


VIN
EXTVCC
LSN
LSP
INTVCC
5V LDO
VREF
2V REF
A1
A3
PEAK_BUCK
LOADON
MODE
BUCK LOGIC
INTVCC
BST1
TG1
SW1
INTVCC
BG1
RT
SYNC/SPRD
OSC
VOS
CTRL
0.3V
VOUT/BST2
VIN/BST1
CHARGE CONTROL
ISMON
1X
VIS
FBOV
FB
1.1V
INHIBIT SWITCH
BG2
EN/UVLO
1.220V
2.5µA
ISOC
VISP-ISN
0.75V
LOADON
PEAK_BOOST
BOOST LOGIC
INTVCC
SW2
TG2
BST2
A4
TRIM
TEST
VOUT
0.25V
FB
SHORT
VREF
12.5µA
INTVCC
EA1
1V
FB
10µA
FAULT LOGIC
1.1V
FB
PGOOD
1.25µA
CTRL
1.25V
EA2
ISP
A2=10
ISN
FB
0.9V
LOADON
VIS
0.25V
SS
VC
GND
8392 BD

動作

LT8392は、出力電圧より高い、低い、または等しい入力電圧から出力電圧、入力電流、または出力電流を安定化できる電流モードDC/DCコントローラです。アナログ・デバイセズ独自のピーク降圧ピーク昇圧電流モード制御方式は、1つのインダクタ電流検出抵抗を使用して、降圧領域、昇降圧領域、および昇圧領域の間での滑らかな遷移を実現します。その動作原理をブロック図に示します。

パワー・スイッチの制御

図1に、4つのパワー・スイッチA、B、C、DをインダクタL、電流検出抵抗R_{SENSE}、電源入力V_{IN}、電源出力V_{OUT}、グラウンドに接続する方法の簡略図を示します。LSPピンおよびLSNピンに接続された電流検出抵抗R_{SENSE}は、降圧領域、昇降圧領域、および昇圧領域におけるピーク電流モード制御および逆電流検出の両方に関するインダクタ電流情報を提供します。図2に、電流モード制御をV_{IN}/V_{OUT}の比の関数として示し、図3に、動作領域をV_{IN}/V_{OUT}の比の関数として示します。パワー・スイッチは正確に制御され、各モード間および各領域間で滑らかに遷移します。各モード間および各領域間でのチャタリングを防ぐために、ヒステリシスが追加されています。

全部で次の4つの状態があります。(1)降圧領域でのピーク降圧電流モード制御、(2)昇降圧領域でのピーク降圧電流モード制御、(3)昇降圧領域でのピーク昇圧電流モード制御、(4)昇圧領域でのピーク昇圧電流モード制御。以下のセクションでは、波形を用いて各状態について詳細に説明します。説明を簡単にするために、スイッチAとBの間、スイッチCとDの間のシュートスルー保護のデッド・タイムは無視します。

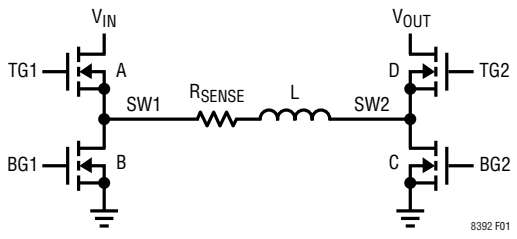


図1. パワー・スイッチの簡略図

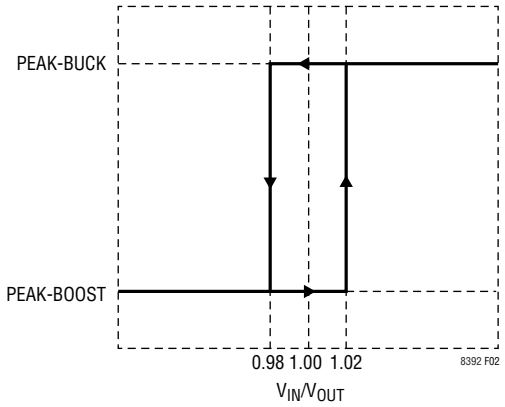


図2. 電流モードとV_{IN}/V_{OUT}の比

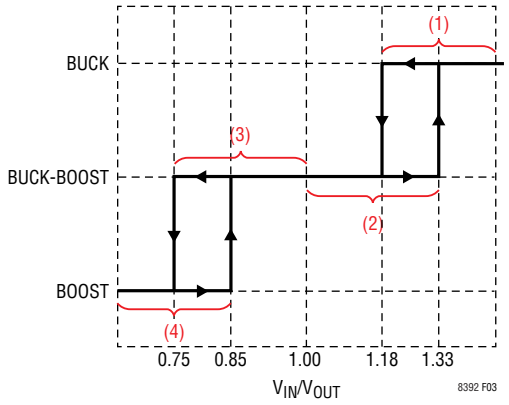


図3. 動作領域とV_{IN}/V_{OUT}の比

動作

(1)降圧領域でのピーク降圧(V_{IN}がV_{OUT}よりはるかに高い)

V_{IN}がV_{OUT}よりもはるかに高い場合、LT8392は、降圧領域においてピーク降圧電流モード制御を使用します(図4)。スイッチCは常にオフになり、スイッチDは常にオンになります。各サイクルの開始時に、スイッチAがオンになり、インダクタ電流が増加します。インダクタ電流が、(A+D)フェーズの間に降圧電流コンパレータA3でのV_C電圧で指定されたピーク降圧電流閾値に達すると、サイクルの残りの期間、スイッチAがオフになり、スイッチBがオンになります。スイッチAとスイッチBは交互に動作し、典型的な同期整流式降圧レギュレータと同様に動作します。

(2)昇降圧領域でのピーク降圧(V_{IN}がV_{OUT}よりわずかに高い)

V_{IN}がV_{OUT}よりもわずかに高い場合、LT8392は、昇降圧領域においてピーク降圧電流モード制御を使用します(図5)。サイクルの最初の15%の間、スイッチCが常にオンになり、サイクルの残りの85%の間、スイッチDが常にオンになります。各サイクルの開始時に、スイッチAおよびCがオンになり、インダクタ電流が増加します。サイクルの15%の経過後、スイッチCがオフになり、スイッチDがオンになり、インダクタ電流の増加が維持されます。インダクタ電流が、(A+D)フェーズの間に降圧電流コンパレータA3でのV_C電圧で指定されたピーク降圧電流閾値に達すると、サイクルの残りの期間、スイッチAがオフになり、スイッチBがオンになります。

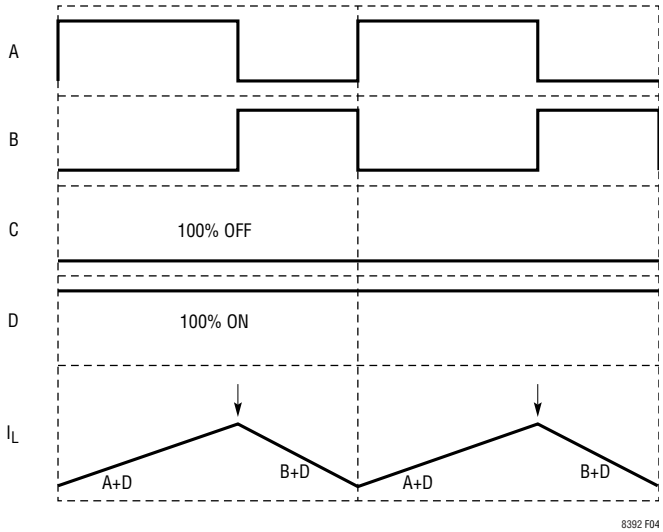


図4. 降圧領域でのピーク降圧(V_{IN}がV_{OUT}よりはるかに高い)

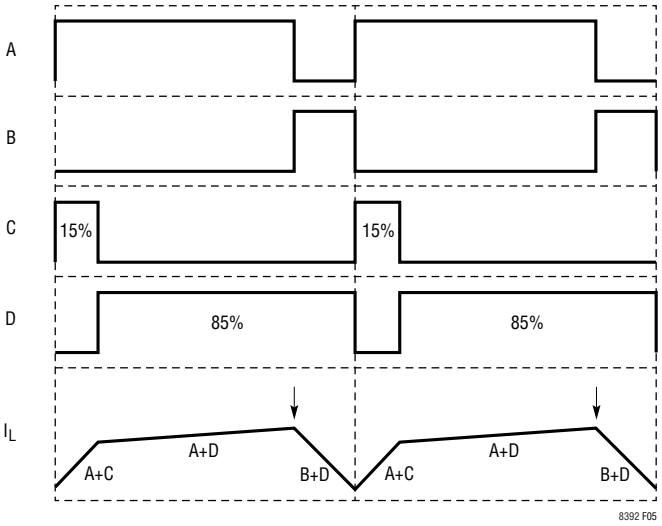


図5. 昇降圧領域でのピーク降圧(V_{IN}がV_{OUT}よりわずかに高い)

動作

(3) 昇降圧領域でのピーク昇圧(VINがVOUTよりわずかに低い)

VINがVOUTよりもわずかに低い場合、LT8392は、昇降圧領域においてピーク昇圧電流モード制御を使用します(図6)。サイクルの最初の85%の間、スイッチAが常にオンになり、サイクルの残りの15%の間、スイッチBが常にオンになります。各サイクルの開始時に、スイッチAおよびCがオンになり、インダクタ電流が増加します。インダクタ電流が、(A+C)フェーズの間に昇圧電流コンパレータA4でのVC電圧で指定されたピーク昇圧電流閾値に達すると、サイクルの残りの期間、スイッチCがオフになり、スイッチDがオンになります。サイクルの85%の経過後に、サイクルの残りの間、スイッチAがオフになり、スイッチBがオンになります。

(4) 昇圧領域でのピーク昇圧(VINがVOUTよりはるかに低い)

VINがVOUTよりもはるかに低い場合、LT8392は、昇圧領域においてピーク昇圧電流モード制御を使用します(図7)。スイッチAは常にオンになり、スイッチBは常にオフになります。各サイクルの開始時に、スイッチCがオンになり、インダクタ電流が増加します。インダクタ電流が、(A+C)フェーズの間に昇圧電流コンパレータA4でのVC電圧で指定されたピーク昇圧電流閾値に達すると、サイクルの残りの期間、スイッチCがオフになり、スイッチDがオンになります。スイッチCとスイッチDは交互に動作し、典型的な同期整流式昇圧レギュレータと同様に動作します。

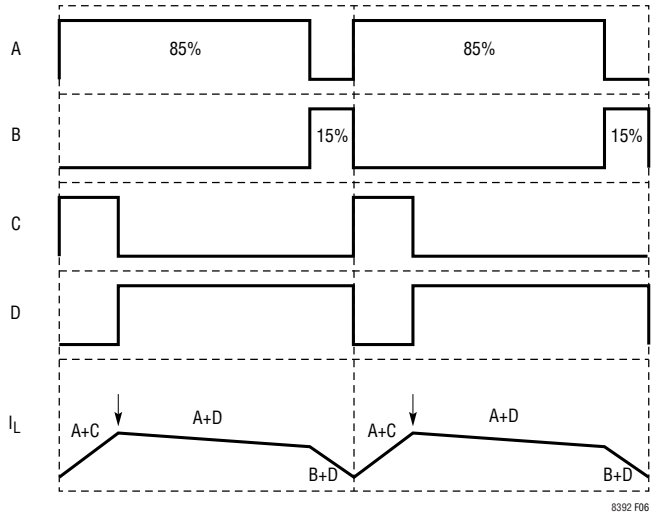


図6. 昇降圧領域でのピーク昇圧(VINがVOUTよりわずかに低い)

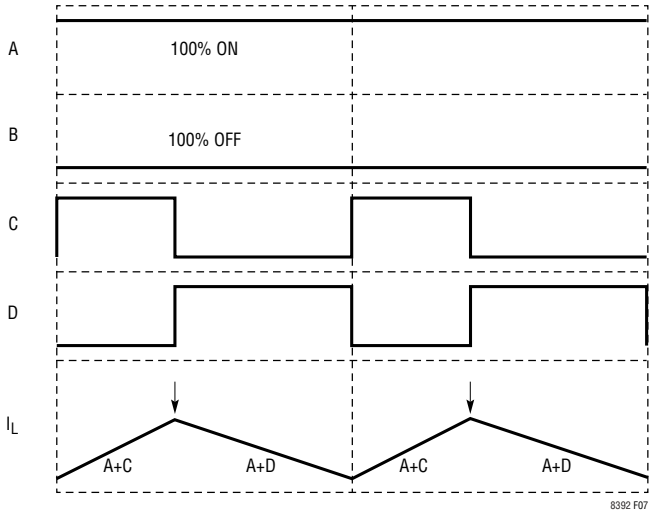


図7. 昇圧領域でのピーク昇圧(VINがVOUTよりはるかに低い)

動作

メイン制御ループ

LT8392は固定周波数の電流モード・コントローラです。インダクタ電流は、LSPピンとLSNピンの間のインダクタ検出抵抗を介して検出されます。電流検出電圧は、アンプA1によって増幅されて、内部発振器からのスロープ補償ランプ信号に加えられます。その後、この加算信号が降圧電流コンパレータA3および昇圧電流コンパレータA4の正端子に供給されます。A3およびA4の負端子は、エラーアンプEA1およびEA2のダイオードOR出力であるV_Cピンの電圧によって制御されます。

ピーク降圧ピーク昇圧電流モード制御の状態に応じて、降圧ロジックまたは昇圧ロジックのどちらかが、4つのパワー・スイッチを制御します。それによって、通常動作時に、FB電圧が1Vに安定化されるか、またはISPピンとISNピンの間の電流検出電圧がCTRLピンによって安定化されます。定電圧動作と定電流動作の間を滑らかに遷移するように、同じ補償回路網を使用してEA1とEA2のゲインのバランスが調整されています。

軽負荷電流動作

軽負荷では、LT8392は、最大スイッチング周波数不連続導通モードまたはパルススキップ・モードのいずれかで動作します。その場合、レギュレーションを維持して効率を改善するために、複数サイクルの間、各スイッチがオフに保たれます(つまり、パルスをスキップします)。

降圧領域では、(B+D)フェーズの間に降圧逆電流閾値に達すると、スイッチBが必ずオフになります。昇圧領域では、(A+D)フェーズの間に昇圧逆電流閾値に達すると、スイッチDが必ずオフになります。昇降圧領域では、(A+D)フェーズの間に昇圧逆電流閾値に達すると、スイッチDが必ずオフになり、(B+D)フェーズの間に降圧逆電流閾値に達すると、スイッチBとDの両方が必ずオフになります。

内部充電経路

2つの上側MOSFETドライバは、それぞれフローティング・ブートストラップ・コンデンサからバイアスされます。このコンデンサは、通常、上側MOSFETがオフになると、外付けと内蔵の両方のブートストラップ・ダイオードを介して$INTV_{CC}$によって再充電されます。LT8392の動作領域が降圧領域または昇圧領域に限定される場合、一方の上側MOSFETは常時オンになります。V_{OUT}およびBST2からBST1まで、またはV_{IN}およびBST1からBST2までの内部充電経路は、上側MOSFETをオンに維持できるように、ブートストラップ・コンデンサを4.6Vに充電します。

シャットダウンおよびパワー・オン・リセット

EN/UVLOピンの電圧がシャットダウン閾値(最小0.3V)を下回ると、LT8392はシャットダウン・モードになり、静止電流は2μA未満になります。EN/UVLOピンの電圧がシャットダウン閾値(最大1V)を超えると、LT8392は起動回路を起動してバンドギャップ・リファレンスを生成し、内部$INTV_{CC}$ LDOに電力を供給します。$INTV_{CC}$ LDOは、内部制御回路およびゲート・ドライバに電力を供給します。このとき、ヒステリシス電流(標準2.5μA)がEN/UVLOピンに流れて、LT8392は低電圧ロックアウト(UVLO)モードに移行します。$INTV_{CC}$ピンが上昇時UVLO閾値(標準で3.76V)を超えて充電され、EN/UVLOピンが上昇時イネーブル閾値(標準で1.233V)を超え、ジャンクション温度がサーマル・シャットダウン(標準で165°C)未満である場合、LT8392はイネーブル・モードに移行します。イネーブル・モードでは、EN/UVLOヒステリシス電流がオフになり、電圧リファレンスV_{REF}がグラウンド・レベルから充電されていきます。イネーブル・モードに移行してから、V_{REF}が上昇時UVLO閾値(標準1.89V)を通過するまで、LT8392はパワー・オン・リセット(POR)を経て、内部制御回路全体を復帰させ、適切な初期状態に落ち着きます。PORの後、LT8392はスイッチングを開始します。

動作

起動とフォルト保護

図8に、LT8392の起動とフォルトのシーケンスを示します。POR状態の間、SSピンは100Ωでグラウンドに強く引き下げられます。プリバイアス状態では、INIT状態に移行するためにSSピンを0.2V未満に引き下げる必要があります。INIT状態では、SSピンをグラウンド・レベルまで完全に放電できるように10µs待機します。10µs経過した後、LT8392はUP/PRE状態に移行します。

UP/PRE状態の間、スイッチング動作がディスエーブルされ、SSピンが12.5µAのプルアップ電流によって充電されます。SSピンが0.25Vより高く充電されると、LT8392はUP/TRY状態に移行します。UP/TRY状態で10µs経過した後、LT8392はUP/RUN状態に移行します。

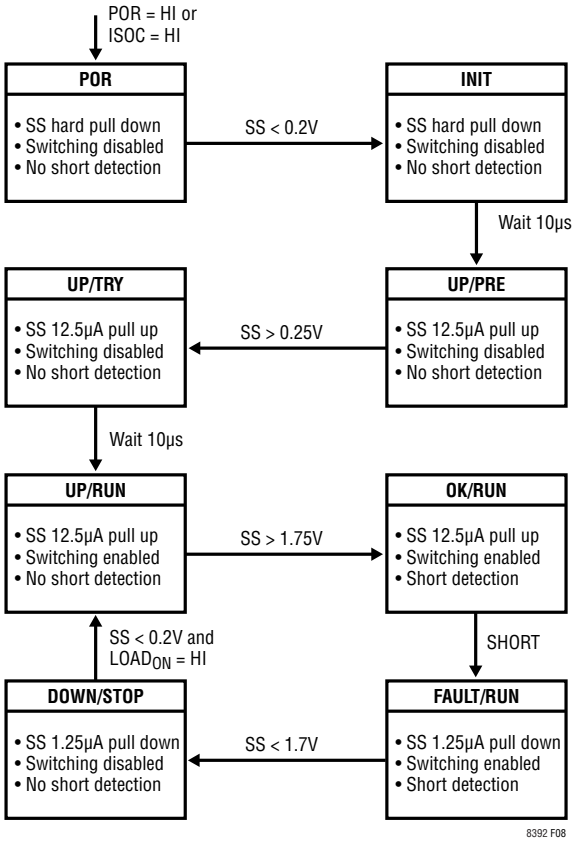


図8. 起動シーケンスとフォルト・シーケンス

UP/RUN状態の間、スイッチング動作がイネーブルされ、出力電圧V_{OUT}の起動がSSピンの電圧によって制御されます。SSピンの電圧が1Vより低いと、LT8392はFBピンの電圧を1Vのリファレンス電圧ではなく、SSピンの電圧に安定化します。このため、SSピンとGNDの間に外付けコンデンサを接続することにより、SSピンを使ってソフトスタートを設定できます。12.5µAの内部プルアップ電流がこのコンデンサを充電して、SSピンに電圧ランプを生成します。SSピンの電圧が0.25Vから1V(以上)に直線的に上昇するにつれて、出力電圧V_{OUT}もその最終的なレギュレーション電圧まで滑らかに上昇します。

SSピンが1.75Vを超えて充電されると、LT8392はOK/RUN状態に移行します。この状態では、出力短絡検出がアクティブになります。出力短絡とは、V_{FB}が0.25V未満になることです。出力短絡が発生すると、LT8392はFAULT/RUN状態に移行します。この状態では、1.25µAのプルダウン電流がSSピンをゆっくりと放電し、その他の条件はOK/RUN状態と同じです。SSピンが1.7V未満に放電されると、LT8392はDOWN/STOP状態に移行します。この状態では、スイッチング動作がディスエーブルされ、前のフォルトがラッチされて短絡検出が非アクティブになります。SSピンが0.2V未満に放電されると、LT8392はUP/RUN状態に戻ります。

SSピンとV_{REF}ピンの間に抵抗を接続することで、出力短絡条件発生時にヒカップ、ラッチオフ、動作維持のいずれかのフォルト保護モードに入るようにLT8392を設定できます。この抵抗を使用しない場合、LT8392は0.2V～1.75Vの間でヒカップ・モードで動作し、フォルト条件が解消されるまで、UP/RUN状態、OK/RUN状態、FAULT/RUN状態、DOWN/STOP状態を循環します。499kΩの抵抗を使用すると、LT8392はEN/UVLOが切り替わるまでラッチオフします。100kΩの抵抗を使用すると、LT8392は、フォルトの有無に関わらず、動作を維持します。

アプリケーション情報

LT8392の標準的なアプリケーション回路を最初のページに示します。このアプリケーション情報セクションは、標準的なアプリケーションで外付け部品を選択するためのガイドラインとして役立ちます。このセクションの例および式では、特に規定されない限り、連続導通モードを前提とします。

スイッチング周波数の選択

LT8392は150kHz～650kHzの固定周波数制御方式を採用しています。スイッチング周波数の選択は効率と部品サイズの間の兼ね合いによって決まります。低周波数動作ではMOSFETのスイッチング損失が減ることで効率が高まりますが、値の大きいインダクタおよびコンデンサが必要になります。大電力アプリケーションでは、スイッチング損失によるMOSFETの発熱を最小限に抑えるため、低周波数での動作を検討してください。低消費電力アプリケーションでは、ソリューション・サイズ全体を最小限に抑えるため、高周波数での動作を検討してください。

加えて、スイッチング周波数の選択に際しては、特定のアプリケーションも重要な役割を果たします。ノイズに敏感なシステムでは、通常は、スイッチング・ノイズが敏感な周波数帯の内側にこないようにスイッチング周波数を選択します。

スイッチング周波数の設定

LT8392のスイッチング周波数は内部発振器を使用して設定することができます。SYNC/SPRDピンをグラウンドに引き下げると、スイッチング周波数は、RTピンから接地した抵抗によって設定されます。表1に、よく使われるスイッチング周波数に対応するR_T抵抗の値を示します。

表1. スイッチング周波数とR_Tの値（許容誤差1%の抵抗）

f_{OSC}(kHz)	R_T(kΩ)
150	309
200	226
300	140
400	100
500	75
600	59
650	51.1

スペクトラム拡散周波数変調

スイッチング・レギュレータは、電磁干渉（EMI）が懸念されるアプリケーションで特に手間がかかることがあります。EMI性能を改善するため、LT8392には三角波スペクトラム拡散周波数変調方式が実装されています。SYNC/SPRDピンを$INTV_{CC}$に接続すると、LT8392はそのスイッチング周波数を、内部発振周波数を中心として±15%の範囲に拡散し始めます。図9および図10に、最初のページのアプリケーションでスペクトラム拡散がイネーブルされた場合について、ノイズ・スペクトラムを示します。

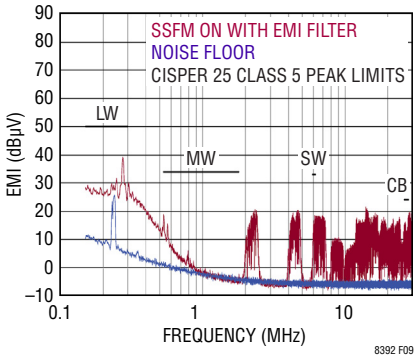


図9. 伝導EMIの平均値

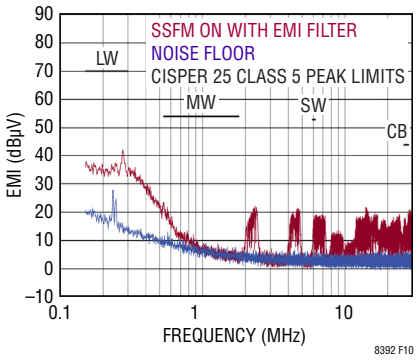


図10. 伝導EMIのピーク値

周波数同期

LT8392のスイッチング周波数は、SYNC/SPRDピンを使用して外部クロックに同期させることができます。SYNC/SPRDピンを50%のデューティ・サイクル波形でドライブするのは常に良い選択ですが、それ以外の場合はデューティ・サイクルを10%から90%の間に保ってください。内部でフェーズロック・ループ（PLL）が使用されているため、同期周波数と内部発振周波数との間に制約はありません。同期クロックの立上がりエッジは、スイッチング・サイクルの開始、スイッチAおよびCのオン、またはスイッチAおよびDのオンを表します。

アプリケーション情報

インダクタの選択

スイッチング周波数が高いほど小さい値のインダクタとコンデンサを使用できるという意味で、スイッチング周波数とインダクタの選択には相関関係があります。インダクタの値は、リップル電流に直接影響を与えます。最大電流リップルΔI_L%は、降圧領域において$V_{IN(MAX)}$で発生し、最小電流リップルΔI_L%は、昇圧領域において$V_{IN(MIN)}$で発生します。お客様が設定した特定のリップル許容量に対して、最小インダクタンスを次のように計算できます。

$$L_{BUCK} > \frac{V_{OUT} \bullet \left(V_{IN(MAX)} - V_{OUT}\right)}{f \bullet I_{OUT(MAX)} \bullet \Delta I_L\% \bullet V_{IN(MAX)}}$$

$$L_{BOOST} > \frac{V_{IN(MIN)}^{2} \bullet \left(V_{OUT} - V_{IN(MIN)}\right)}{f \bullet I_{OUT(MAX)} \bullet \Delta I_L\% \bullet V_{OUT}^{2}}$$

ここで、

$$\Delta I_L\% = \frac{\Delta I_L}{I_{L(AVG)}}$$

fはスイッチング周波数

$V_{IN(MIN)}$は最小入力電圧

$V_{IN(MAX)}$は最大入力電圧

V_{OUT}は出力電圧

$I_{OUT(MAX)}$は最大出力電流

スロープ補償を行うと、特定のデューティ・サイクルでの低調波発振を防止することにより、固定周波数電流モード制御での安定性が得られます。デューティ・サイクルが50%より大きい場合の安定性に必要な最小インダクタンスは、次のように計算できます。

$$L > \frac{10 \bullet V_{OUT} \bullet R_{SENSE}}{f}$$

高効率を実現するには、フェライトなど、コア損失の小さなインダクタを選択します。また、I^2R損失を減らすため、インダクタはDC抵抗が低く、飽和せずにピーク・インダクタ電流を扱えるものにします。放射ノイズを抑えるには、シールドされたインダクタを使用します。

R_{SENSE}の選択と最大出力電流

R_{SENSE}は必要な出力電流に基づいて選択します。デューティ・サイクルに無関係な最大電流検出閾値（ピーク降圧で50mV、ピーク昇圧で50mV）は、降圧領域、昇降圧領域、および昇圧領域での最大インダクタ・ピーク電流を設定します。

昇圧領域において、最も低い最大平均負荷電流は$V_{IN(MIN)}$で発生し、次のように計算できます。

$$I_{OUT(MAX_BOOST)} = \left(\frac{50mV}{R_{SENSE}} - \frac{\Delta I_{L(BOOST)}}{2}\right) \bullet \frac{V_{IN(MIN)}}{V_{OUT}}$$

ここで、$\Delta I_{L(BOOST)}$は昇圧領域でのインダクタのピークtoピーク・リップル電流であり、次のように計算できます。

$$\Delta I_{L(BOOST)} = \frac{V_{IN(MIN)} \bullet \left(V_{OUT} - V_{IN(MIN)}\right)}{f \bullet L \bullet V_{OUT}}$$

降圧領域において、最も低い最大平均負荷電流は$V_{IN(MAX)}$で発生し、次のように計算できます。

$$I_{OUT(MAX_BUCK)} = \left(\frac{50mV}{R_{SENSE}} - \frac{\Delta I_{L(BUCK)}}{2}\right)$$

ここで、$\Delta I_{L(BUCK)}$は降圧領域でのインダクタのピークtoピーク・リップル電流であり、次のように計算できます。

$$\Delta I_{L(BUCK)} = \frac{V_{OUT} \bullet \left(V_{IN(MAX)} - V_{OUT}\right)}{f \bullet L \bullet V_{IN(MAX)}}$$

昇圧領域での電流検出抵抗R_{SENSE}の最大値は次のとおりです。

$$R_{SENSE(BOOST)} = \frac{2 \bullet 50mV \bullet V_{IN(MIN)}}{2 \bullet I_{OUT(MAX)} \bullet V_{OUT} + \Delta I_{L(BOOST)} \bullet V_{IN(MIN)}}$$

降圧領域での電流検出抵抗R_{SENSE}の最大値は次のとおりです。

$$R_{SENSE(BUCK)} = \frac{2 \bullet 50mV}{2 \bullet I_{OUT(MAX)} + \Delta I_{L(BUCK)}}$$

降圧と昇圧のどちらの領域でも、最終的なR_{SENSE}の値は、算出されるR_{SENSE}よりも小さくする必要があります。通常は20%～30%のマージンを推奨します。低ESL電流検出抵抗を必ず選択します。

アプリケーション情報

パワーMOSFETの選択

LT8392には外付けのNチャンネル・パワーMOSFETが4つ必要です。内訳は上側スイッチが2つ(図1に示すスイッチAおよびD)と下側スイッチが2つ(図1に示すスイッチBおよびC)です。パワーMOSFETの重要なパラメータは、ブレークダウン電圧$V_{BR(DSS)}$、スレッショールド電圧$V_{GS(TH)}$、オン抵抗$R_{DS(ON)}$、逆伝達容量C_{RSS}、および最大電流$I_{DS(MAX)}$です。

ゲート駆動電圧が5VのINTV$_{CC}$電源によって設定されるため、LT8392アプリケーションでは、ロジック・レベル閾値のMOSFETを使用する必要があります。2MHzのような高い周波数で4つのMOSFETをスイッチングする場合、INTV$_{CC}$からの大きなゲート充電電流は次のように概算できます。

$$I_{INTVCC} = f \bullet \left(Q_{gA} + Q_{gB} + Q_{gC} + Q_{gD}\right)$$

ここで、

fはスイッチング周波数です。

Q_{gA}、Q_{gB}、Q_{gC}、Q_{gD}は、MOSFET A、B、C、Dの総ゲート電荷量です。

必要なINTV$_{CC}$電流の合計がデータシートのINTV$_{CC}$電流制限を超えていないことを確認してください。

LT8392は、V_{IN}/V_{OUT}の比を使用して、モード間および領域間を遷移します。不適切なMOSFETとインダクタの選択によって引き起こされる電力経路内のIR電圧降下が大きいと、LT8392が滑らかに遷移するのを妨げる場合があります。降圧動作モード、昇降圧動作モード、および昇圧動作モードの間での滑らかな遷移を保証するには、以下の式を満足するように低$R_{DS(ON)}$のMOSFETおよび低DCRのインダクタを選択します。

$$I_{OUT(MAX)} \le \frac{0.025 \bullet V_{OUT}}{R_{A,B} + R_{C,D} + R_{SENSE} + R_L}$$

ここで、

$R_{A,B}$は25°CでのMOSFET AまたはBの最大$R_{DS(ON)}$

$R_{C,D}$は25°CでのMOSFET CまたはDの最大$R_{DS(ON)}$

R_Lは25°Cでのインダクタの最大DCR抵抗

ジャンクション温度が高くなると$R_{DS(ON)}$およびDCRが増加し、上の計算にはプロセス変動が含まれています。

パワーMOSFETを選択するには、デバイスによって消費される電力を知る必要があります。スイッチAの場合、最大消費電力は(スイッチAが常にオン状態に留まる)昇圧領域で生じます。最大出力電流での最大消費電力は次式で与えられます。

$$P_{A(BOOST)} = \left(\frac{I_{OUT(MAX)} \bullet V_{OUT}}{V_{IN}}\right)^2 \bullet \rho_T \bullet R_{DS(ON)}$$

ここでρ_Tは、温度によるオン抵抗の大きな変化(代表値は0.4%/°C)を考慮に入れる正規化係数(25°Cで1)です(図11を参照)。125°Cの最大ジャンクション温度の場合は、ρ_T = 1.5の値を使うのが妥当です。

スイッチBは、降圧領域では同期整流器として動作します。最大出力電流での消費電力は次式で与えられます。

$$P_{B(BUCK)} = \frac{V_{IN} - V_{OUT}}{V_{IN}} \bullet I_{OUT(MAX)}{}^2 \bullet \rho_T \bullet R_{DS(ON)}$$

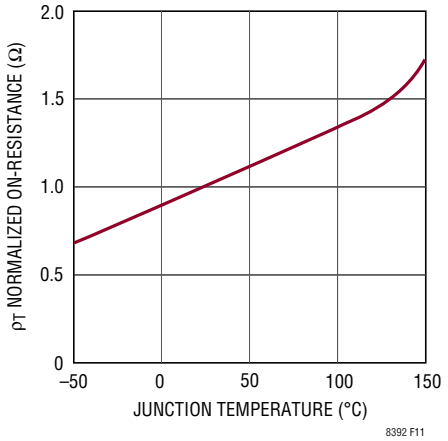


図11. 正規化された$R_{DS(ON)}$と温度

アプリケーション情報

スイッチCは、昇圧領域では制御スイッチとして動作します。最大電流での消費電力は次式で与えられます。

$$P_{C(BOOST)} = \frac{(V_{OUT} - V_{IN}) \bullet V_{OUT}}{V_{IN}^{2}} \bullet I_{OUT(MAX)}^{2} \bullet \rho_T \bullet R_{DS(ON)} + k \bullet V_{OUT}^{3} \bullet \frac{I_{OUT(MAX)}}{V_{IN}} \bullet C_{RSS} \bullet f$$

ここで、C_{RSS}は通常MOSFETの製造メーカーにより規定されています。逆回復電流によって生じる損失を反映する定数kは、ゲート駆動電流に反比例し、その経験値は1.7です。

スイッチDの場合、最大消費電力は昇圧領域で生じ、そのときのデューティ・サイクルは50%を超えます。最大出力電流での最大消費電力は次式で与えられます。

$$P_{D(BOOST)} = \frac{V_{OUT}}{V_{IN}} \bullet I_{OUT(MAX)}^{2} \bullet \rho_T \bullet R_{DS(ON)}$$

同じ出力電圧と出力電流では、出力に短絡が生じない限り、スイッチAの消費電力が最大になり、スイッチBの消費電力が最小になります。

パワーMOSFETで消費される既知の電力から、次式を使ってジャンクション温度を求めることができます。

$$T_J = T_A + P \bullet R_{TH(JA)}$$

接合部-周囲間熱抵抗$R_{TH(JA)}$には、接合部-ケース間熱抵抗$R_{TH(JC)}$およびケース-周囲間熱抵抗$R_{TH(CA)}$が含まれます。次にT_Jのこの値を反復計算に使用された元の仮定値と比べることができます。

オプションのショットキー・ダイオード(D_B、D_D)の選択

オプションのショットキー・ダイオードD_B(スイッチBと並列に接続)およびD_D(スイッチDと並列に接続)は、パワーMOSFETスイッチの導通と導通の間のデッド・タイム中に導通します。これらは、デッド・タイム中に同期スイッチBとDのボディ・ダイオードがオンして電荷を蓄積するのを防ぐためのものです。特に、D_Bは、スイッチBのオフとスイッチAのオンの間の逆回復電流を大幅に削減し、D_Dは、スイッチDのオフとスイッチCのオンの間の逆回復電流を大幅に削減します。これにより、コンバータの効率を向上し、スイッチ電圧ストレスを低減します。このダイオードが効果を発揮するには、このダイオードと同期スイッチの間のインダクタンスをできるだけ小さくする必要があるので、これらの部品は必ず隣接させて配置します。

C_{IN}とC_{OUT}の選択

入力容量と出力容量は、レギュレータとの間を出入りする不連続な電流によって生じる電圧リップルを抑えるために必要です。通常はコンデンサを並列に組み合わせて使用することで大容量と低等価直列抵抗(ESR)を実現します。乾式タンタル、特殊ポリマー、アルミ電解およびセラミックの各コンデンサは、全て表面実装パッケージで入手できます。OS-CONやPOSCAPなど、低ESRで高リップル電流定格のコンデンサも入手できます。

セラミック・コンデンサをレギュレータの入力と出力の近くに配置して、高周波のスイッチング・スパイクを抑えてください。1μF以上のセラミック・コンデンサもLT8392のピンにできるだけ近づけてV_{IN}とGNDの間およびV_{OUT}とGNDの間に配置してください。セラミック・コンデンサは優れた低ESR特性を備えているので、入力リップル電圧を大幅に低減することが可能であり、ESRの高いバルク・コンデンサでの電力損失を抑えるのに役立ちます。X5RやX7Rの誘電体材料は広い電圧範囲と温度範囲にわたって容量を保持するので推奨されます。多くのセラミック・コンデンサ(特にケース・サイズが0805または0603のもの)は、目的の動作電圧での容量が大きく減少します。

入力容量C_{IN}:スイッチAのオンとオフが切り替わることが原因で、降圧領域では不連続な入力電流が最も大きくなります。C_{IN}コンデンサ回路網のESRが十分に低く、最大RMS電流を扱うのに十分な大きさであることを確認してください。降圧領域では、入力RMS電流は次式で与えられます。

$$I_{RMS} \approx I_{OUT(MAX)} \bullet \frac{V_{OUT}}{V_{IN}} \bullet \sqrt{\frac{V_{IN}}{V_{OUT}} - 1}$$

この式は$V_{IN} = 2V_{OUT}$のときに最大になります。ここで、$I_{RMS} = I_{OUT(MAX)}/2$です。設計ではこの単純で最も厳しい条件がよく使用されます。条件を大きく変化させても状況がそれほど改善されないからです。

アプリケーション情報

出力容量 C_{OUT}：昇圧領域において、不連続電流が入力から出力に移動します。C_{OUT}コンデンサ回路網が出力電圧リップルを低減できることを確認してください。与えられた出力リップル電圧に対する適切なコンデンサを選択するには、ESRとバルク容量の影響について検討する必要があります。バルク容量の充放電による定常状態の最大リップルは次式で与えられます。

$$\Delta V_{CAP(BOOST)} = \frac{I_{OUT(MAX)} \bullet \left(V_{OUT} - V_{IN(MIN)}\right)}{C_{OUT} \bullet V_{OUT} \bullet f}$$

$$\Delta V_{CAP(BUCK)} = \frac{V_{OUT} \bullet \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}}\right)}{8 \bullet L \bullet f^2 \bullet C_{OUT}}$$

ESR両端の電圧降下による最大定常リップルは次式で与えられます。

$$\Delta V_{ESR(BOOST)} = \frac{V_{OUT} \bullet I_{OUT(MAX)}}{V_{IN(MIN)}} \bullet ESR$$

$$\Delta V_{ESR(BUCK)} = \frac{V_{OUT} \bullet \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}}\right)}{L \bullet f} \bullet ESR$$

$INTV_{CC}$レギュレータ

内部のPチャンネル低ドロップアウト・レギュレータは、V_{IN}電源ピンからの電力により$INTV_{CC}$ピンで5Vを発生します。$INTV_{CC}$は、LT8392の内部回路およびゲート・ドライバに電力を供給します。$INTV_{CC}$レギュレータは145mAのピーク電流を供給可能であり、4.7μF以上のセラミック・コンデンサでグラウンドにバイパスする必要があります。MOSFETゲート・ドライバが必要とする大きな過渡電流を供給するには、適切な短距離のバイパスが必要です。

大きなMOSFETを高いスイッチング周波数で駆動する高入力電圧のアプリケーションでは、LT8392の最大ジャンクション温度定格を超えるおそれがあります。システムの電源電流は、通常、ゲート充電電流によって支配されます。消費電力を計算する際には、$INTV_{CC}$の追加的な外付け負荷も考慮に入れる必要があります。この場合のLT8392の全消費電力は$V_{IN} \bullet I_{INTVCC}$で、全体的な効率は低下します。ジャンクション温度は次の式を使って概算できます。

$$T_J = T_A + P_D \bullet \theta_{JA}$$

ここで、θ_{JA}（°C/W）はパッケージの熱抵抗です。

最大ジャンクション温度を超えないようにするため、最大V_{IN}で連続モード動作中の入力電源電流を確認する必要があります。

上側ゲートMOSFETドライバ電源（C_{BST1}、C_{BST2}）

上側MOSFETドライバ（TG1およびTG2）は、それぞれのSWピンの電圧とBSTピンの電圧の間で駆動されます。昇圧電圧はフロート状態のブートストラップ・コンデンサC_{BST1}およびC_{BST2}によってバイアスされますが、これらは通常、それぞれの上側MOSFETがオフすると、外付けブートストラップ・ダイオードおよび内部ブートストラップ・ダイオードの両方を介して再充電されます。内部ブートストラップ・ダイオードは上側MOSFETを2MHzでリフレッシュできるほど十分強力であるとは限らないため、外付けブートストラップ・ダイオードを推奨します。両方のコンデンサは、$INTV_{CC}$と同じ電圧に充電されます。ブートストラップ・コンデンサC_{BST1}およびC_{BST2}は、上側スイッチAおよびDが必要とするゲート電荷の約100倍の電荷を蓄積する必要があります。ほとんどのアプリケーションでは、0.1μF～0.47μFのX5RまたはX7R誘電体コンデンサが適切です。

V_{IN} UVLOの設定

V_{IN}ピンとEN/UVLOピンの間に抵抗分圧器を接続することにより、V_{IN}の低電圧ロックアウト（UVLO）を実装できます。EN/UVLOのイネーブル立下がり閾値は1.220Vに設定されており、13mVのヒステリシスがあります。また、EN/UVLOピンの電圧が1.220Vより低いと、このピンに2.5μAのシンク電流が流れます。この電流を利用すると、R1の値に基づくユーザ・プログラマブルなヒステリシスを実現できます。プログラマブルなUVLO閾値は次のようになります。

$$V_{IN(UVLO+)} = 1.233V \bullet \frac{R1+R2}{R2} + 2.5\mu A \bullet R1$$

$$V_{IN(UVLO-)} = 1.220V \bullet \frac{R1+R2}{R2}$$

アプリケーション情報

図12では、UVLO機能を使って外部シャットダウン制御を行う回路も示しています。NMOSをオンするとEN/UVLOピンが接地され、LT8392は静止電流が2μA未満のシャットダウン状態になります。

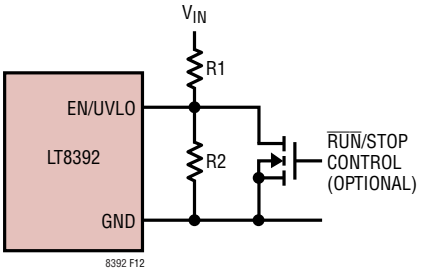


図12. V_{IN}の低電圧ロックアウト(UVLO)

入力または出力電流制限の設定

入力電流制限または出力電流制限は、適切な値の電流検出抵抗(R_{IS})を入力電力経路または出力電力経路に配置することによって設定できます。R_{IS}両端の電圧降下は、ISPピンとISNピンによって(ケルビン)検出されます。検出抵抗両端で50mV(標準)のフルスケール閾値を得るには、CTRLピンを1.35Vより高い電圧に接続します。CTRLピンを使って電流閾値を0まで減らせますが、検出閾値が減少するにつれて相対精度は低下します。CTRLピンの電圧が0.3V～1.15Vの間にある場合、電流制限は次のようになります。

$$I_{IS(MAX)} = \frac{V_{CTRL} - 0.25V}{20 \bullet R_{IS}}$$

V_{CTRL}の電圧が1.15V～1.35Vの間にある場合、電流制限値はV_{CTRL}と共に変化しますが、上の式から離れて、V_{CTRL}の増加と共にその値を増していきます。最終的にV_{CTRL}が1.35Vよりも大きくなると、電流制限値は変化しなくなります。表2に、代表的な$V_{(ISP-ISN)}$閾値とV_{CTRL}の関係を示します。

表2. $V_{(ISP-ISN)}$の閾値とV_{CTRL}

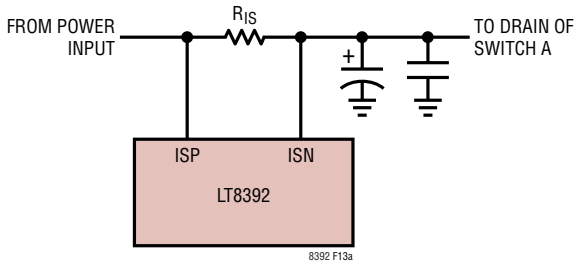
V_{CTRL}(V)	$V_{(ISP-ISN)}$ (mV)
1.15	45
1.20	47.2
1.25	49
1.30	49.8
1.35	50

V_{CTRL}が1.35Vより高い場合、電流閾値は次式の値に安定化されます。

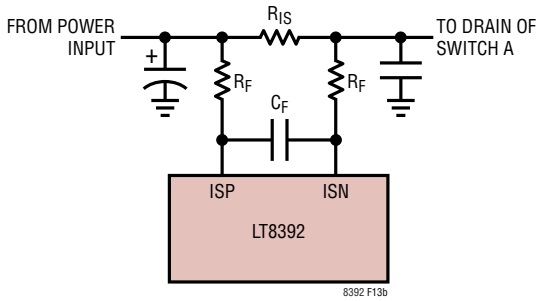
$$I_{IS(MAX)} = \frac{50mV}{R_{IS}}$$

CTRLピンは開放のままにしないでください(使用しない場合はV_{REF}に接続してください)。CTRLピンはサーミスタと組み合わせて出力負荷の過熱保護を実現したり、V_{IN}との間に抵抗分圧器を接続して、V_{IN}の電圧が低いときに出力電力およびスイッチング電流を減らすことができます。

ISPピンとISNピンの間に、スイッチング周波数で時間と共に変化する差動電圧リップル信号が生じることが予想されます。電流検出抵抗R_{IS}を電源入力と入力バルク・コンデンサの間(図13a)、または出力バルク・コンデンサとシステム出力の間(図14a)に配置する場合、フィルタは通常不要です。R_{IS}を入力バルク・コンデンサと入力デカップリング・コンデンサの間(図13b)、または出力デカップリング・コンデンサと出力バルク・コンデンサの間(図14b)に配置する場合、R_FおよびC_Fによって形成されるローパス・フィルタを使用して、電流リップルを低減し、電流ループを安定化することを推奨し



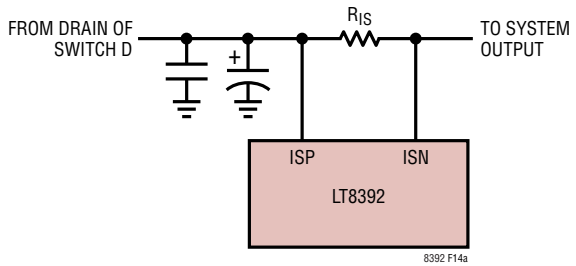
(13a)



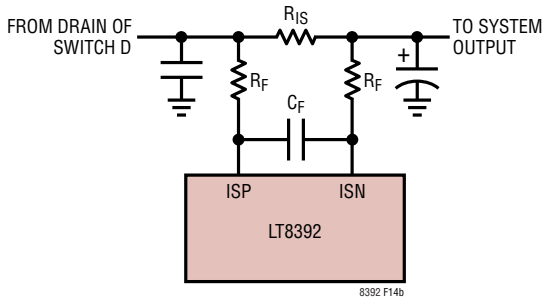
(13b)

図13. 入力電流制限の設定

アプリケーション情報



(14a)



(14b)

図14. 出力電流制限の設定

ます。ISPピンおよびISNピンのバイアス電流が一致しているため、R_Fによってオフセットは導入されません。入力電流制限も出力電流制限も使用しない場合は、ISPピンおよびISNピンをV_{IN}、V_{OUT}、またはグラウンドに短絡する必要があります。

ISMON電流モニタ

ISMONピンは、ISP/ISN電流検出抵抗(R_{IS})を流れる電流のバッファ付きモニタ出力を提供します。V_{ISMON}電圧は、$V_{(ISP-ISN)}$ • 20 + 0.25Vとして計算されます。ISMONピンにはCTRLピンと同じ0.25Vのオフセットがあるため、並列アプリケーションでは、マスタLT8392のISMONピンをスレーブLT8392のCTRLピンに直接接続して、等しい電流分担を実現できます。

出力電圧および閾値の設定

LT8392には、定電圧出力を設定するために使用できる電圧帰還ピンFBがあります。出力電圧は、次式に従ってR3とR4の値を選択すれば設定できます(図15)。

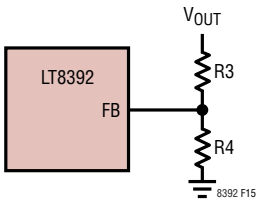


図15. 帰還抵抗の接続

$$V_{OUT} = 1V \bullet \frac{R3+R4}{R4}$$

加えて、FBピンは、出力過電圧閾値、出力パワーグッド閾値、出力短絡閾値も設定します。小さい出力コンデンサを備えるアプリケーションの場合、負荷過渡応答の発生時に、出力電圧が大きくオーバーシュートすることがあります。FBピンが1.08Vの過電圧閾値に達すると、LT8392はTG1、BG1、TG2、およびBG2をオフにしてスイッチング動作を停止し、保護のためにEXTV_{CC}もオフにして出力負荷を切り離します。出力過電圧閾値は、次のように設定できます。

$$V_{OUT(OVP)} = 1.08V \bullet \frac{R3+R4}{R4}$$

出力短絡の検出および保護を提供するために、出力短絡下降時閾値を次のように設定できます。

$$V_{OUT(SHORT)} = 0.25V \bullet \frac{R3+R4}{R4}$$

パワーグッド($\overline{PGOOD}$)ピン

LT8392は、オープンドレインのステータス・ピン($\overline{PGOOD}$)を備えています。このピンは、V_{FB}が1.00Vのレギュレーション電圧の±8%の範囲内にある場合、ローに引き下げられます。$\overline{PGOOD}$ピンは、外付け抵抗によって、INTV_{CC}または最大6Vの外部電圧源にプルアップできます。

ソフトスタートおよび短絡保護

図8に示され、動作セクションで説明されているように、SSピンとグラウンドの間に外付けコンデンサを接続することにより、SSピンを使って出力電圧のソフトスタートを設定できます。12.5μAの内部プルアップ電流がこのコンデンサを充電して、SSピンに電圧ランプを生成します。SSピンの電圧が

アプリケーション情報

0.25Vから1V(更にそれより上)に直線的に上昇するにつれて、出力電圧がその最終的なレギュレーション電圧に滑らかに上昇します。ソフトスタート時間は次のように計算できます。

$$t_{SS} = 1V \bullet \frac{C_{SS}}{12.5\mu A}$$

十分制御された出力電圧のソフトスタートを実現するために、C_{SS}が、V_Cピンの補償コンデンサの少なくとも5倍〜10倍であることを確認します。セラミック・コンデンサの値として、22nFから始めるのが適切です。

SSピンはフォルト・タイマーとしても使われます。出力短絡フォルトが検出されると、1.25μAのプルダウン電流源がアクティブになります。SSピンとV_{REF}ピンの間に1本の抵抗を接続することで、ヒカップ(抵抗なし)、ラッチオフ(499kΩ)、動作維持(100kΩ)という3種類のフォルト保護モードにLT8392を設定できます。

100kΩの抵抗を使って動作維持モードに設定すると、LT8392は正常にスイッチング動作を継続し、グラウンドに流れる電流を安定化します。499kΩの抵抗を使ってラッチオフ・モードに設定すると、LT8392は、EN/UVLOピンがローに引き下げられてからハイに引き上げられて再起動されるまで、スイッチング動作を停止します。ヒカップ・モード(抵抗なし)に設定すると、LT8392は低デューティ・サイクルの自動再試行動作に移行します。1.25μAのプルダウン電流がSSピンを0.2Vに放電し、その後、1.25μAのプルアップ電流がSSピンを充電します。SSピンが1.75Vに達したときに出力短絡条件が解消されていない場合、1.25μAのプルダウン電流が再びオンして新しいヒカップ・サイクルを開始します。これは、フォルト状態が解消されるまで続きます。出力短絡条件が解消されると、ソフトスタートによって出力が短絡から滑らかに回復します。

ループ補償

LT8392は内部のトランスコンダクタンス・エラーアンプを使用しており、その出力V_Cによって制御ループが補償されます。外部インダクタ、出力コンデンサ、および補償抵抗とコンデンサにより、ループの安定性が決まります。

インダクタと出力コンデンサは、性能、サイズおよびコストに基づいて選択します。V_Cピンの補償抵抗とコンデンサは、制御ループの応答性と安定性を最適化するように設定されます。標準的な電圧レギュレータ・アプリケーションでは、V_Cピンに接続する補償コンデンサは2.2nFが妥当です。また、直列抵抗を必ず使用して、V_Cピンでのスルー・レートを大きくし、コンバータの入力電源での高速トランジェント時の出力電圧のレギュレーション範囲を狭く保つことが必要です。

効率に関する検討事項

スイッチング・レギュレータの電力効率は、出力電力を入力電力で割って100%を掛けた値に等しくなります。多くの場合、個々の損失を分析して、効率を制限する要素が何であり、また何が変化すれば最も効率が改善されるかを判断することが有益です。回路内の電力を消費する全ての素子で損失が生じますが、LT8392の回路での損失の大部分は主に次の4つの要因によって生じます。

1. DCのI^2R損失。これは、MOSFET、検出抵抗、インダクタ、およびプリント回路基板のパターンの各抵抗成分によって発生し、大きな出力電流が流れるときに効率低下の原因になります。
2. 遷移損失。この損失は、スイッチ・ノードが遷移するとき、スイッチAまたはスイッチCが短時間飽和領域に留まることから生じます。これは、入力電圧、負荷電流、ドライバ強度、MOSFET容量などの要因に依存します。
3. $INTV_{CC}$電流。これはMOSFETドライバ電流と制御電流の和です。
4. C_{IN}とC_{OUT}の損失。入力コンデンサは、降圧領域でレギュレータに流れる大きなRMS入力電流をフィルタリングするという困難な役目を担っています。出力コンデンサも、昇圧領域で大きなRMS出力電流をフィルタリングするという困難な役目を担っています。C_{IN}とC_{OUT}は両方とも、ACのI^2R損失を最小にするためにESRを小さくして、RMS電流が上流でヒューズやバッテリ内の追加損失を生じないように十分な容量にすることが必要です。
5. 他の損失。ショットキー・ダイオードD_BとD_Dにより、デッド・タイムと軽負荷導通期間に導通損失が生じます。インダクタのコア損失は主に軽負荷で生じます。降圧領域で

アプリケーション情報

はスイッチAによって逆回復電流損失が発生し、昇圧領域ではスイッチCによって逆回復電流損失が発生します。

効率を改善するための調整を行う場合、入力電流は効率の変化を示す最良のインジケータです。変更を加えて入力電流が減少すれば、効率は向上しています。入力電流に変化がなければ効率にも変化はありません。

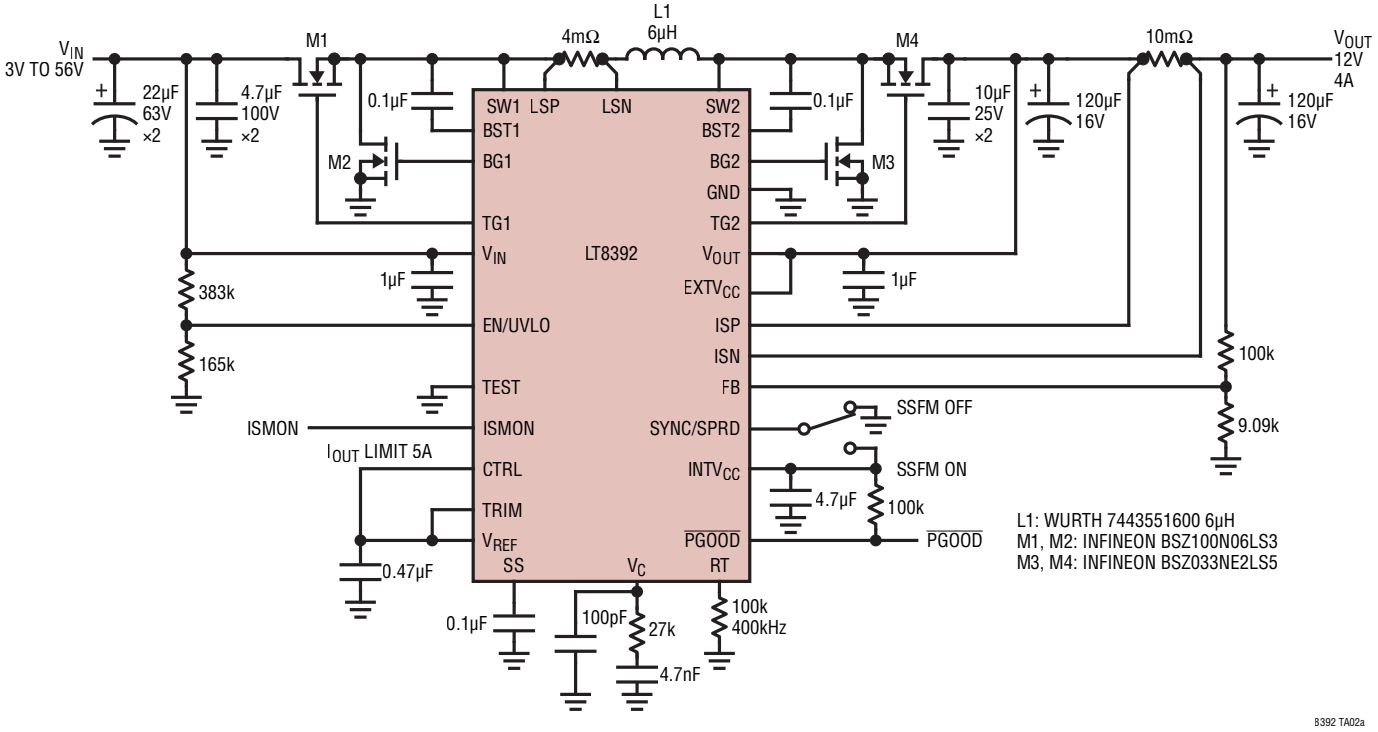
プリント回路基板レイアウトのチェックリスト

基本的なPC基板のレイアウトには専用のグラウンド・プレーン層が必要です。また、大電流では、多層基板がパワー部品を放熱する役割を果たします。

- グラウンド・プレーン層にはトレースがあってはならず、パワーMOSFETの置かれている層にできるだけ近くします。
- C_{IN}、スイッチA、スイッチB、およびD_Bも一箇所に密集させて配置します。C_{OUT}、スイッチC、スイッチD、およびD_Dも一箇所に密集させて配置します。
- すぐ近くでビアを使用して、各部品をグラウンド・プレーンに接続します。各パワー部品には大きなビアを複数使います。
- 十分な電圧フィルタリングを維持し、電力損失を低く抑えるため、V_{IN}とV_{OUT}にはプレーンを使用します。
- 全ての層の全ての未使用領域を銅で覆います。銅箔で覆うことにより、電源部品の温度上昇を抑えることができます。これらの銅領域はDCネットのどれか(V_{IN}またはGND)に接続します。
- 信号グラウンドと電源グラウンドを分離します。全ての小信号部品は、底面からGND露出パッドに戻します。このGND露出パッドは、スイッチBとスイッチCのソースに近づけてパワーGNDに接続します。
- スイッチAとスイッチCはできるだけコントローラに近づけて配置し、PGND、BG、およびSWのパターンを短くします。
- dV/dTの高いSW1、SW2、BST1、BST2、TG1、およびTG2の各ノードは敏感な小信号ノードから離します。
- スイッチA、スイッチB、D_B、C_{IN}コンデンサで形成される経路のリードとPCBパターンを短くします。スイッチC、スイッチD、D_D、およびC_{OUT}コンデンサで形成される経路も、リードとPCBパターンを短くします。
- 出力コンデンサの(–)端子は入力コンデンサの(–)端子にできるだけ近づけて接続します。
- トップ・ドライバのブートストラップ・コンデンサC_{BST1}は、BST1ピンとSW1ピンに近づけて接続します。上側ドライバのブートストラップ・コンデンサC_{BST2}は、BST2ピンとSW2ピンに近づけて接続します。
- 入力コンデンサC_{IN}と出力コンデンサC_{OUT}はパワーMOSFETに近づけて接続します。これらのコンデンサはMOSFETのAC電流を供給します。
- LSPとLSNのパターンは最小PCBパターン間隔で一緒に配線します。検出ラインが、スイッチ・ノードなどのノイズの大きい領域を通過しないようにしてください。LSPとLSNの間のフィルタ・コンデンサは、できるだけデバイスに近づけて配置します。R_{SENSE}抵抗では、ケルビン接続を使用して高精度の電流検出を確実に行ってください。低ESLの検出抵抗を推奨します。
- V_Cピンの補償ネットワークはデバイスに近づけて、V_Cと信号グラウンドの間に接続します。コンデンサはPCBノイズと出力電圧リップルの影響を補償ループから除去するのに役立ちます。
- $INTV_{CC}$のバイパス・コンデンサ(C_{INTVCC})はデバイスの近くで$INTV_{CC}$と電源グラウンドの間に接続します。このコンデンサはMOSFETドライバのピーク電流を供給します。

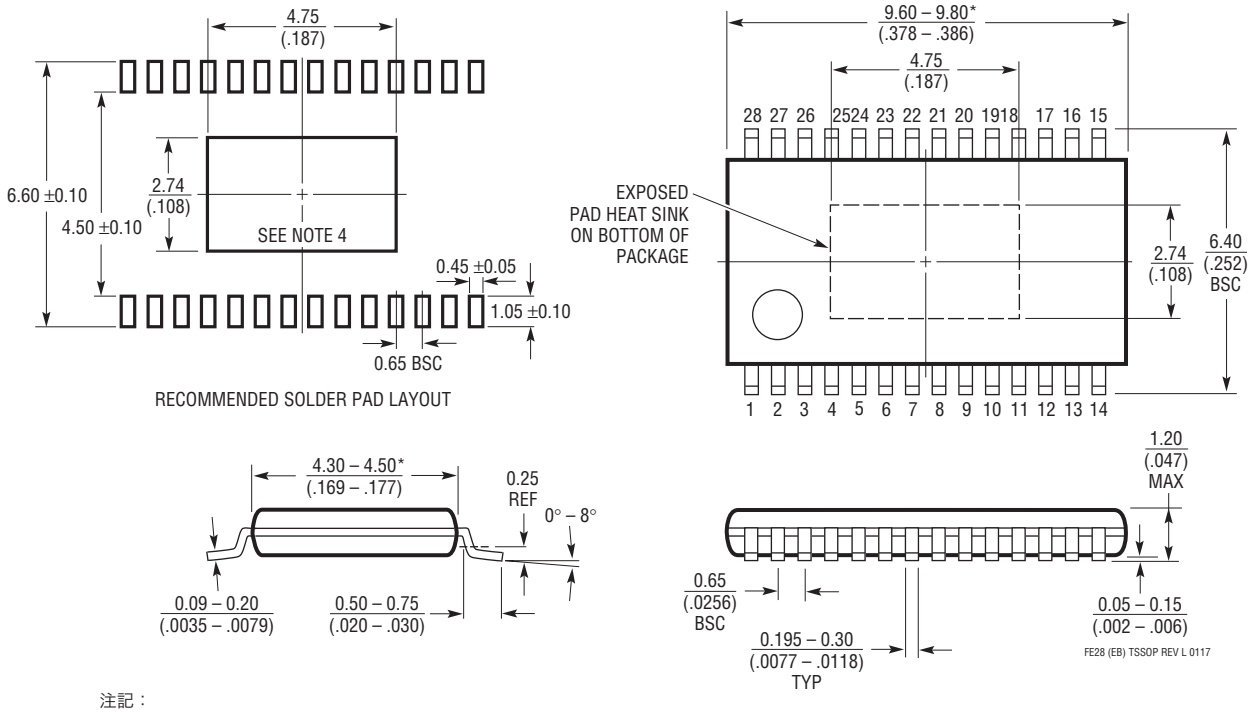
標準的応用例

効率98%の48W(12V 4A)昇降圧電圧レギュレータ



パッケージ

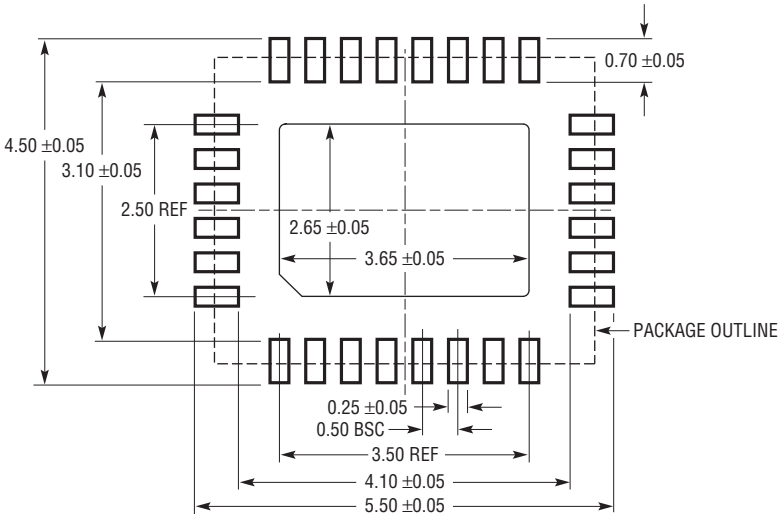
FE Package
28-Lead Plastic TSSOP (4.4mm)
(Reference LTC DWG # 05-08-1663 Rev L)
Exposed Pad Variation EB



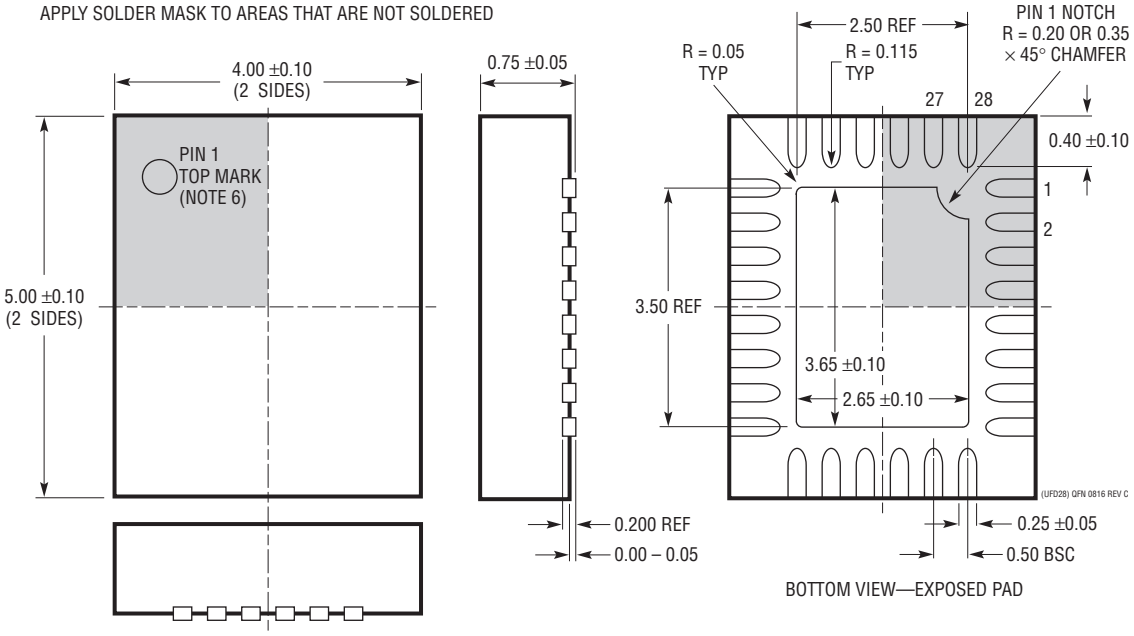
注記：
1. 標準寸法の単位：ミリメートル
2. 寸法の単位は ミリメートル（インチ）
3. 図は実寸とは異なる
4. 露出パッド接続のための推奨最小 PCB メタルサイズ
* 寸法にはモールドのバリを含まない。
モールドのバリは、各サイドで 0.150mm（0.006 インチ）を超えないこと

パッケージ

UFD Package
28-Lead Plastic QFN (4mm × 5mm)
(Reference LTC DWG # 05-08-1712 Rev C)



RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS
APPLY SOLDER MASK TO AREAS THAT ARE NOT SOLDERED

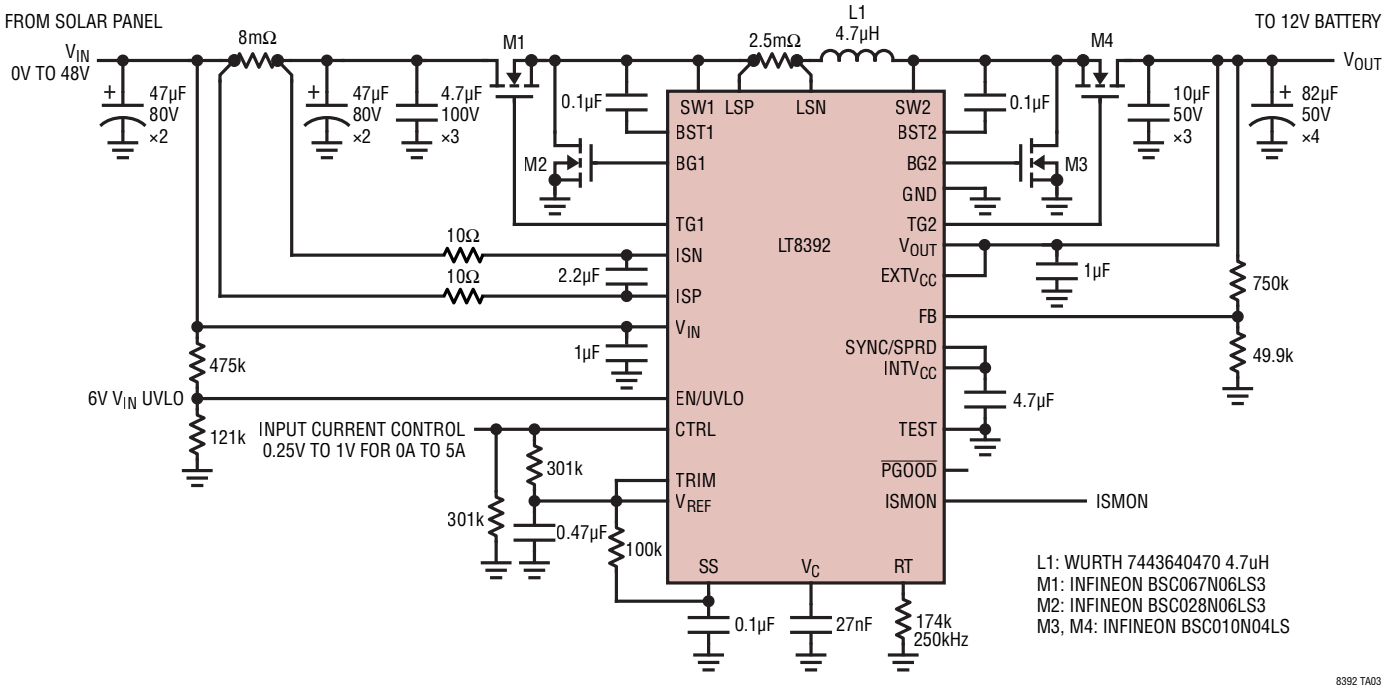


注記:
1. 図はJEDECのパッケージ外形MO-220のバリエーション(WGHD-3)に含めるよう提案されている
2. 図は実寸とは異なる
3. 全ての寸法の単位はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
   モールドのバリ(存在する場合)はどの側でも0.15mmを超えない
5. 露出パッドはハンダ・メッキとする
6. 灰色の部分はパッケージの上面と底面の1番ピンの位置の参考にすぎない

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることに万全を期していますが、その利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。仕様は予告なく変更される場合があります。アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。

標準的応用例

125W（25V 5A）太陽電池パネルによる12Vバッテリ・チャージャ



関連製品

製品番号	説明	注釈
LT8390/LT8390A	スペクトラム拡散機能を備える60V同期整流式4スイッチ昇降圧コントローラ	V_{IN}：4V～60V、V_{OUT}：0V～60V、±1.5%の電圧精度、±3%の電流精度、TSSOP-28および4mm×5mm QFN-28パッケージ
LT3790	60V同期整流式4スイッチ昇降圧コントローラ	V_{IN}：4.7V～60V、V_{OUT}：1.2V～60V、V_{OUT}、I_{OUT}、I_{IN}を安定化、TSSOP-38パッケージ
LT8705	入力電圧と出力電圧が80Vの同期整流式4スイッチ昇降圧DC/DCコントローラ	V_{IN}：2.8V～80V、V_{OUT}：1.3V～80V、V_{OUT}、I_{OUT}、V_{IN}、I_{IN}を安定化、5mm×7mmのQFN-38パッケージ、高電圧用に変更されたTSSOP-38パッケージ
LTC®3789	高効率、同期整流式4スイッチ昇降圧コントローラ	V_{IN}：4V～38V、V_{OUT}：0.8V～38V、V_{OUT}、I_{OUT}、またはI_{IN}を安定化、5mm×5mmのQFN-32およびSSOP-24パッケージ
LTC3780	高効率、同期整流式4スイッチ昇降圧コントローラ	V_{IN}：4V～36V、V_{OUT}：0.8V～30V、V_{OUT}を安定化、4mm×5mmのQFN-28およびSSOP-28パッケージ
LT3757/LT3757A	昇圧、フライバック、SEPICおよび反転コントローラ	V_{IN}：2.9V～40V、正または負のV_{OUT}、3mm×3mmのDFN-10、MSOP-10
LT3758	高入力電圧の昇圧、フライバック、SEPICおよび反転コントローラ	V_{IN}：5.5V～100V、正または負のV_{OUT}、3mm×3mmのDFN-10、MSOP-10
LT8710	出力電流制御回路を内蔵した同期整流式SEPIC／反転／昇圧コントローラ	V_{IN}：4.5V～80V、レールtoレール出力電流のモニタおよび制御、TSSOP-28パッケージ

©ANALOG DEVICES, INC. 2020