

指数PWMを使用しスケラブル調光機能を持つ 60V_{IN}/120V_{OUT} デュアルLEDコントローラ

特長

- 2つの独立した高電圧LEDドライバ・コントローラ・チャンネル
- 128:1の指数PWM調光機能を内蔵
- 2個のピンによる乗算アナログ調光(CH2)
- スペクトラム拡散周波数変調
- 20,000:1の外部PWM調光(100Hz)
- レールtoレールのLED電流検出: 0V~120V
- LED電流レギュレーション: ±2%
- 出力電圧レギュレーション: ±2%
- LED短絡/開放保護および通知
- 広い入力電圧範囲: 5V~60V
- PWMおよび出力遮断用のPMOSスイッチ・ドライバ
- 独立したチャンネル調光
- 定電圧および定電流レギュレーション
- 調整可能なスイッチング周波数: 100kHz~2MHz
- チャンネルごとに独立した解放/短絡LEDフォルト
- V_{IN}が調整可能なヒステリシス付きUVLO
- 側面からハンダ付け可能な28ピン4mm×5mm QFNパッケージ
- オートモティブ・アプリケーション向けのAEC-Q100に適合

アプリケーション

- 高電圧LEDアプリケーション
- 自動車のヘッド・ライト/ランニング・ライト
- 高精度の電流制限電圧レギュレータ

概要

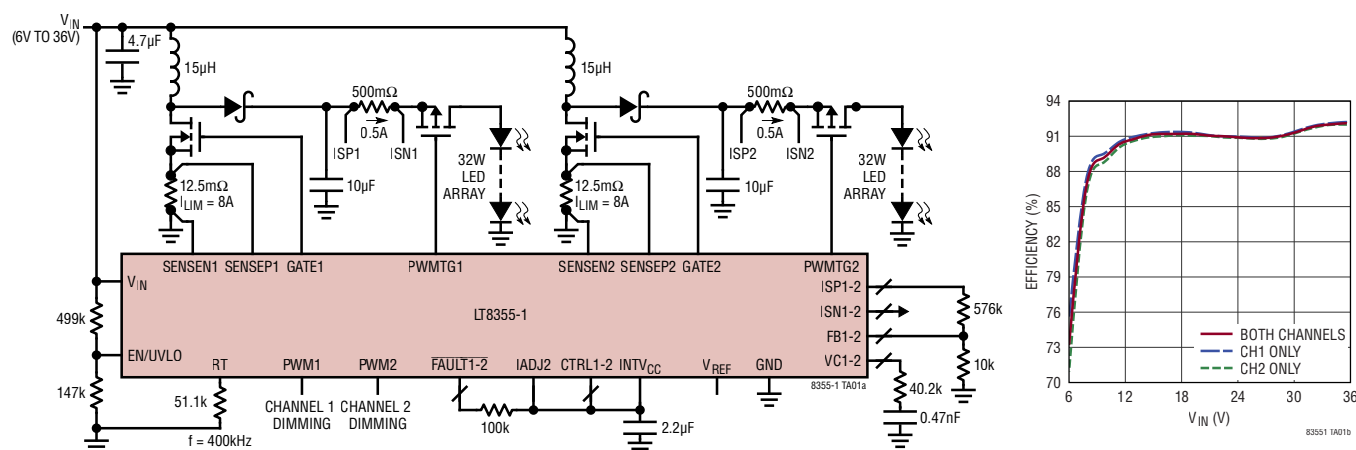
LT[®]8355-1は、2列の大電流LEDを駆動するために設計されたデュアルチャンネルDC/DCコントローラです。固定周波数の電流モード・アーキテクチャにより、広い範囲の電源電圧および出力電圧において安定した動作を実現します。電圧帰還ピンは、いくつかのLED保護機能の入力として機能し、コンバータを定電圧源として動作させることができます。

LT8355-1は、負荷のハイ・サイドまたはロー・サイドの出力電流を検出します。CTRL2入力とIADJ2入力の積により、チャンネル2の出力電流をアナログ・プログラミングできます。チャンネル1の出力電流は、CTRL1入力でプログラムされます。PWM入力およびPWMTGハイ・サイドPMOSドライバが、高精度の時間ベースLED調光機能を可能とします。PWM入力を外部デジタル信号で駆動する場合、100Hzで最大20,000:1のLED調光比が得られます。PWM入力を定電圧駆動する場合は、128通りある内部生成された正確な指数関数的に配置された調光比(範囲は0.78~100%)から1つが選択されます。

本紙記載の登録商標および商標は、全て各社の所有に属します。米国特許7199560、7321203、7746300、8116045により保護されています。

標準的応用例

デュアル32W昇圧LEDドライバ

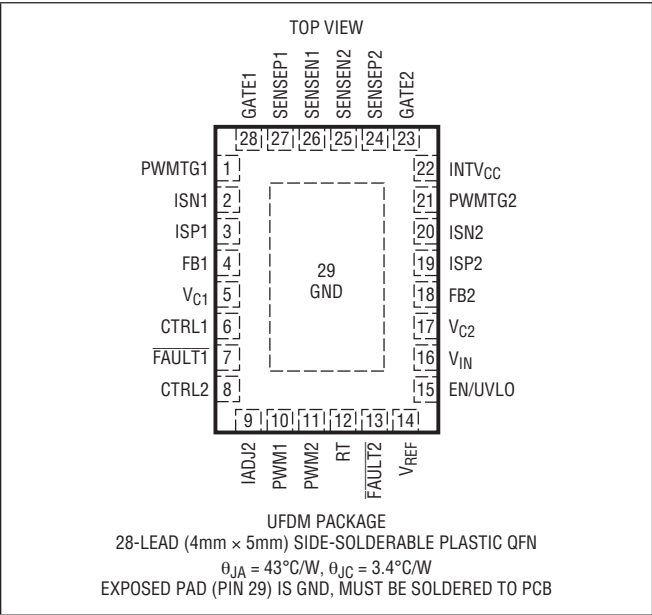


LT8355-1

絶対最大定格 (Note 1)

V_{IN}	62V
EN/UVLO	62V, -0.3V
ISP1, ISP2, ISN1, ISN2	120V
ISP1 – ISN1, ISP2 – ISN2	$\pm 1V$ (Note 9)
CTRL1, CTRL2, FB1, FB2	15V
FAULT1, FAULT2, IADJ2, PWM1, PWM2	15V
INTV _{CC}	$V_{IN} + 0.3V$, 8V
SENSE1, SENSEN1, SENSE2, SENSEN2	$\pm 0.5V$
RT, GATE1, GATE2, PWMTG1, PWMTG2	(Note 2)
V_{C1} , V_{C2} , V_{REF}	(Note 2)
動作ジャンクション温度範囲 (Note 3, 4)	
LT8355I-1	-40°C ~ 125°C
保管温度範囲	-65°C ~ 150°C

ピン配置



発注情報

鉛フリー仕上げ	テープ&リール	製品マーキング	パッケージの説明	温度範囲
オートモーティブ製品*				
LT8355IUFDN-1#WPBF	LT8355IUFDN-1#WTRPBF	83551	28ピン(4mm x 5mm)の側面からハンダ付け可能なプラスチックQFN	-40°C ~ 125°C

更に広い動作温度範囲仕様のデバイスについては、弊社または弊社代理店までお問い合わせください。

テープ&リールの仕様。一部のパッケージは指定された販売チャンネルを通じて500個単位のリールで供給され、製品番号末尾に「#TRMPBF」という記号が付いています

*このデバイスの各バージョンは、オートモーティブ・アプリケーションの品質と信頼性の条件に対応するよう管理された製造工程により提供されています。これらのモデルは「#W」というサフィックスで指定されます。オートモーティブ・アプリケーション向けには、上記のオートモーティブ・グレード製品のみを提供しています。特定製品のオーダー情報とこれらのモデル固有のオートモーティブ信頼性レポートについては、最寄りのアナログ・デバイスズまでお問い合わせください。

電気的特性

●は、全動作温度範囲に適用される仕様を示し、それ以外の仕様は $T_A = 25^{\circ}C$ でのものです (Note 2)。特に指定のない限り、 $V_{IN} = EN/UVLO = 12V$, $ISP1,2 = ISN1,2 = 60V$, $CTRL1,2 = IADJ2 = 2V$, $PWM1,2 = INTV_{CC}$, $FB1,2 = 1V$, $SENSE1,2 = 0V$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Supply Range	●	5		60	V
Input (V_{IN}) Quiescent Current	$PWM1,2 = 0V$		3		mA
Input (V_{IN}) Shutdown Current	$EN/UVLO = 0.3V$ $EN/UVLO = 1.1V$, $EN/UVLO$ Rising		0.1 12	1 20	μA μA
EN/UVLO Shutdown Threshold	$EN/UVLO$ Falling	●	1.15	1.25	V
EN/UVLO Rising Hysteresis	$EN/UVLO$ Rising		60		mV
EN/UVLO Pin Current (Device Off)	$EN/UVLO = 1.1V$, $EN/UVLO$ Rising		2.4		μA
EN/UVLO Pin Current (Device On)	$EN/UVLO = 1.35V$		0		μA

電気的特性

●は、全動作温度範囲に適用される仕様を示し、それ以外の仕様は $T_A = 25^\circ\text{C}$ でのものです (Note 2)。特に指定のない限り、 $V_{IN} = \text{EN}/\text{UVLO} = 12\text{V}$ 、 $\text{ISP}_{1,2} = \text{ISN}_{1,2} = 60\text{V}$ 、 $\text{CTRL}_{1,2} = \text{IADJ}_2 = 2\text{V}$ 、 $\text{PWM}_{1,2} = \text{INTV}_{\text{CC}}$ 、 $\text{FB}_{1,2} = 1\text{V}$ 、 $\text{SENSEN}_{1,2} = 0\text{V}$ 。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Internal Voltage Regulators						
INTV _{CC} Regulation Voltage	PWM _{1,2} = 0V, I _{INTVCC} = 1mA, 12V < V _{IN} < 60V		7.35	7.5	7.65	V
INTV _{CC} Line Regulation	PWM _{1,2} = 0V, 10 < V _{IN} < 60V			0.75	3	mV/V
INTV _{CC} Load Regulation	PWM _{1,2} = 0V, 1mA < I _{INTVCC} < 30mA			2.25	4.5	mV/mA
INTV _{CC} Current Limit	PWM _{1,2} = 0V, V _{IN} = 12V, INTV _{CC} = 7V		110	140	170	mA
	PWM _{1,2} = 0V, V _{IN} = 60V, INTV _{CC} = 7V		30	45	60	mA
INTV _{CC} Dropout Voltage	PWM _{1,2} = 0V, V _{IN} = 5V, I _{LOAD} = 10mA			250		mV
INTV _{CC} Undervoltage Lockout Threshold	PWM _{1,2} = 0V, INTV _{CC} Falling			4.3		V
V _{REF} Voltage	I _{VREF} = 0.5mA	●	1.97	2	2.02	V
V _{REF} Load Regulation	I _{VREF} = 0.1mA to 1mA			5	8	mV/mA
V _{REF} Current Limit	V _{REF} = 1.8V		2.5	3.2	4.0	mA
Channel 1, Channel 2 Current Regulation (Note 5)						
ISP, ISN Common Mode Voltage Range		●	0		110	V
LED Current Sense Threshold (V _{ISP} – V _{ISN})	CTRL _{1,2} = 2V, IADJ ₂ = 2V (100%), ISP _{1,2} = 100V	●	245	250	255	mV
	CTRL _{1,2} = 1V, IADJ ₂ = 2V (50%), ISP _{1,2} = 100V	●	120	125	130	mV
	CTRL _{1,2} = 0.6V, IADJ ₂ = 2V (10%), ISP _{1,2} = 100V	●	20	25	30	mV
	CTRL _{1,2} = 2V, IADJ ₂ = 2V (100%), ISN _{1,2} = 0V		240	250	260	mV
LED2 Current Sense Threshold (V _{ISP2} – V _{ISN2})	CTRL ₂ = 2V, IADJ ₂ = 1V (50%), ISP = 100V	●	118	125	134	mV
SENSE Current Limit Threshold (SENSEP – SENSEN)	50% Duty Cycle at GATE (Note 6)	●	95	108	120	mV
CTRL Off Threshold (Falling)		●	285	310	335	mV
IADJ ₂ Off Threshold (Falling)				500		mV
CTRL Off Hysteresis				30		mV
IADJ ₂ Off Hysteresis				20		mV
CTRL Pin Current	Current Out of Pin, CTRL _{1,2} = 0			20		nA
IADJ ₂ Pin Current	IADJ ₂ = 1.5V			0		nA
ISP, ISN Pin Current (Combined)	PWM _{1,2} = INTV _{CC} , ISP _{1,2} = 100V (Active)			600		μA
	PWM _{1,2} = 0V, ISP _{1,2} = 100V (Standby)			20	25	μA
Error Amp Transconductance	CTRL _{1,2} = 2V, IADJ ₂ = 2V (Full-Scale)			65		μS
Error Amp Output Resistance				15		MΩ
Channel 1, Channel 2 Output Voltage Regulation						
FB Regulation Voltage (V _{FB})	CTRL _{1,2} = 2V, IADJ ₂ = 2V	●	1.182	1.2	1.218	V
	CTRL _{1,2} = 2V, IADJ ₂ = 2V		1.176	1.2	1.224	V
FB Pin Current	Current Out of Pin, V _{FB1,2} = 1.18V			20		nA
FB Amplifier Transconductance				380		μS
Oscillator						
Programmed Switching Frequency (f _{SW1} , Channel 1)	R _T = 9.09kΩ	●	1800	1950	2100	kHz
	R _T = 51.1kΩ		380	400	420	kHz
	R _T = 215kΩ		96	102	108	kHz
Channel Frequency Difference (f _{SW2} – f _{SW1})	R _T = 51.1kΩ		4.5			%f _{SW1}
Spread Spectrum Frequency Range			100		126	%f _{SW}
Minimum Off-Time	R _T = 9.09kΩ	●	30	60	85	ns
	R _T = 51.1kΩ	●	75	120	165	ns
	R _T = 215kΩ	●	100	170	240	ns

電气的特性

●は、全動作温度範囲に適用される仕様を示し、それ以外の仕様は $T_A = 25^\circ\text{C}$ でのものです (Note 2)。特に指定のない限り、 $V_{IN} = \text{EN/UVLO} = 12\text{V}$ 、 $\text{ISP}_{1,2} = \text{ISN}_{1,2} = 60\text{V}$ 、 $\text{CTRL}_{1,2} = \text{IADJ}_2 = 2\text{V}$ 、 $\text{PWM}_{1,2} = \text{INTV}_{\text{CC}}$ 、 $\text{FB}_{1,2} = 1\text{V}$ 、 $\text{SENSE}_{1,2} = 0\text{V}$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Minimum On-Time	$C_{\text{GATE}1,2} = 3.3\text{nF}$ $C_{\text{GATE}1,2} = 10\text{nF}$, $R_T = 51.1\text{k}\Omega$ (Note 7)		100 180		ns ns
Channel 1, Channel 2 External NMOS Power Switch Driver					
Pull-Up Device On-Resistance			5		Ω
Pull-Down Device On-Resistance			3		Ω
GATE Rise Time (Note 8)	$C_{\text{GATE}1,2} = 3.3\text{nF}$, 10% to 90%		45		ns
GATE Fall Time (Note 8)	$C_{\text{GATE}1,2} = 3.3\text{nF}$, 90% to 10%		40		ns
Channel 1, Channel 2 External PMOS Driver					
PWMTG ON Voltage ($V_{\text{ISP}} - V_{\text{PWMTG}}$)	$V_{\text{ISP}1,2} = 100\text{V}$	7.5	8.5	9.5	V
PWMTG OFF Voltage ($V_{\text{ISP}} - V_{\text{PWMTG}}$)	$V_{\text{ISP}1,2} = 100\text{V}$		0	0.3	V
PWMTG Turn-On Time	$C_L = 470\text{pF}$, $V_{\text{ISP}1,2} = 100\text{V}$		150		ns
PWMTG Turn-Off Time	$C_L = 470\text{pF}$, $V_{\text{ISP}1,2} = 100\text{V}$		180		ns
Channel 1, Channel 2 Fault Detection					
FB LED Open Threshold	$V_{\text{ISP}1,2} = V_{\text{ISN}1,2}$, FB Rising	1.116	1.14	1.164	V
FB Overvoltage Threshold	$\text{FB}_{1,2}$ Rising	1.235	1.26	1.285	V
FB Shorted LED Threshold	$\text{FB}_{1,2}$ Falling		300	330	mV
LED Overcurrent Protection Threshold ($V_{\text{ISP}} - V_{\text{ISN}}$)		580	670	760	mV
FAULT Pin Pull Down Current	$V_{\text{FAULT}1,2} = 0.3\text{V}$, $V_{\text{FB}1,2} = 1.3\text{V}$	0.5			mA
FAULT Pin Leakage Current	$V_{\text{FAULT}1,2} = 15\text{V}$, $V_{\text{FB}1,2} = 0.7\text{V}$			100	nA
Channel 1, Channel 2 Internal PWM Generator					
PWM Pin Voltage for Max Duty Ratio			1.5		V
PWM Pin Voltage for Min Duty Ratio			0.5		V
PWM Off Threshold (Falling)			0.4		V
PWM On Threshold (Rising)			1.6		V
Minimum Duty Ratio	$V_{\text{PWM}1,2} = 0.5\text{V}$, $R_T = 51.1\text{k}\Omega$		0.78		%
Maximum Duty Ratio	$V_{\text{PWM}1,2} = 1.5\text{V}$, $R_T = 51.1\text{k}\Omega$		100		%
PWM Voltage Step per Duty Ratio Setting	(Note 8)		7.8		mV
PWM Pin Current	$V_{\text{PWM}1,2} = 1\text{V}$		0		nA
PWM Clock Frequency			$f_{\text{SW}}/1000$		Hz
Fraction of V_{REF} for 10% Duty	$R_T = 51.1\text{k}\Omega$		$0.511V_{\text{REF}}$		V

Note 1: 上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性と寿命に影響を与えることがあります。

Note 2: PWMTG1、PWMTG2、 R_T 、 V_{REF} 、 V_{C1} 、 V_{C2} 、GATE1、GATE2の各ピンには正または負の電圧を印加しないでください。恒久的な損傷の原因となります。これらのピンは、[ピン機能とアプリケーション情報](#)の両セクションの指示どおりに使用してください。

Note 3: LT8355-1は、 -40°C ~ 125°C のジャンクション温度で性能仕様を満たすよう設計されています。125°Cを超えるジャンクション温度では、動作寿命が短くなります。

Note 4: このICには一時的な過負荷からデバイスを保護するための過熱保護機能が備わっています。この保護機能が動作するときは、ジャンクション温度が最大定格を超えています。仕様に規定された絶対最大動作ジャンクション温度を超える温度での連続動作は、デ

バイスの信頼性を損なったり、デバイスに恒久的な損傷を生じさせたりする可能性があります。

Note 5: LEDの電圧および電流検出アンプの各パラメータは、 V_C を使用したサーボ・ループで測定されています。

Note 6: 非スイッチング・セットアップで試験され、設計により相関付けられています。

Note 7: $R_T = 51.1\text{k}\Omega$ で試験され、全 R_T について満たすよう設計されています。

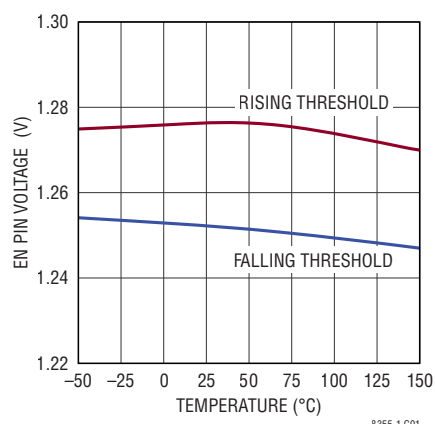
Note 8: GATE1,2の立上がりおよび立下がり時間と、PWM ADCのステップサイズは、設計により性能を確保していますが、テストは実施していません。

Note 9: $\text{ISP}_1 - \text{ISN}_1$ と $\text{ISP}_2 - \text{ISN}_2$ は、過渡的に10Vを超える場合があります。 $\text{ISP}_1 - \text{ISN}_1 = 10\text{V}$ または $\text{ISP}_2 - \text{ISN}_2 = 10\text{V}$ を超えることが、1msより長い時間継続しないようにしてください。

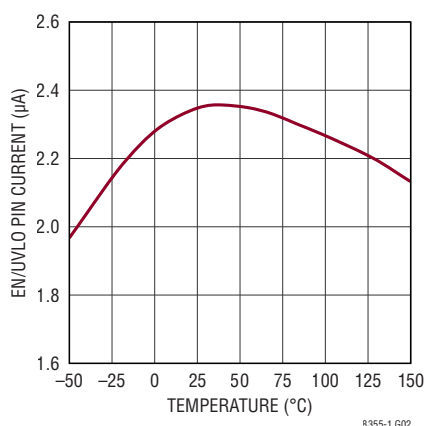
代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

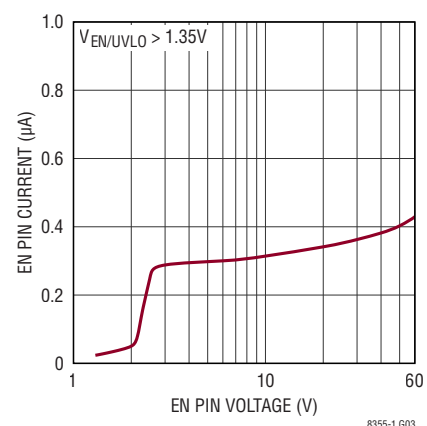
EN/UVLO 閾値と温度の関係



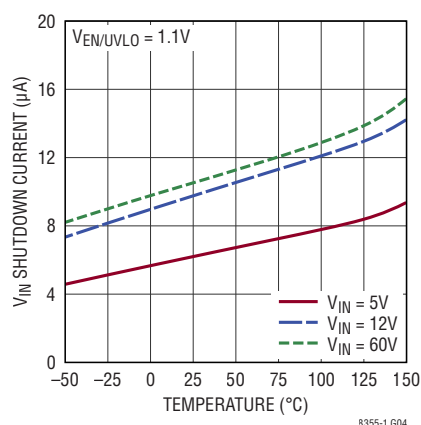
EN/UVLO のヒステリシス電流と温度の関係



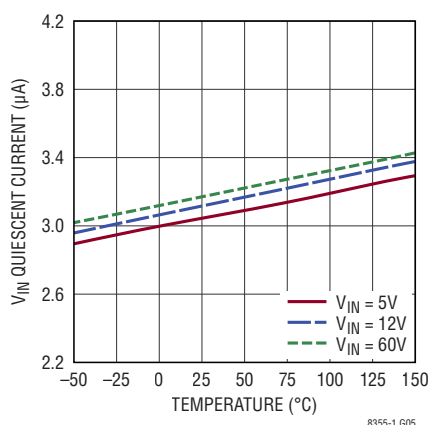
EN/UVLO の電流とターンオン閾値を超える電圧の関係



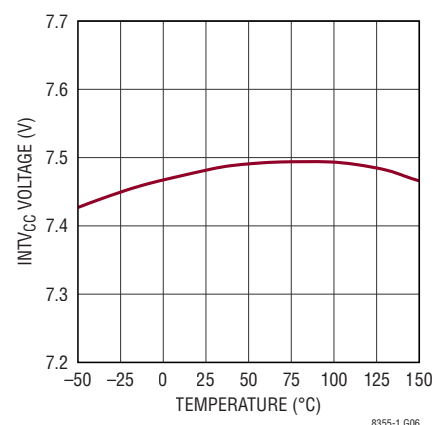
V_{IN} のシャットダウン電流と温度の関係



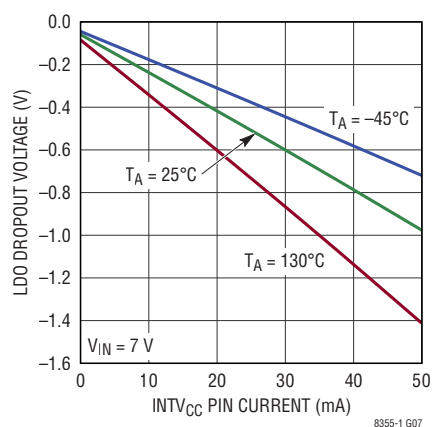
V_{IN} の静止電流と温度の関係



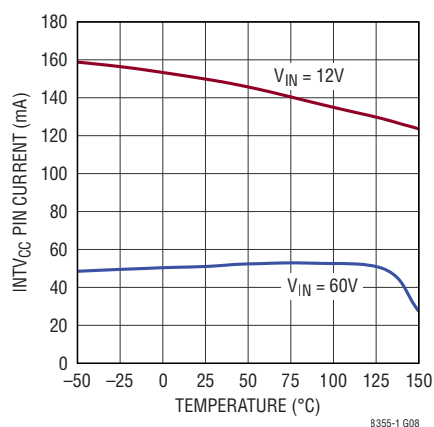
INTV_{CC} の電圧と温度の関係



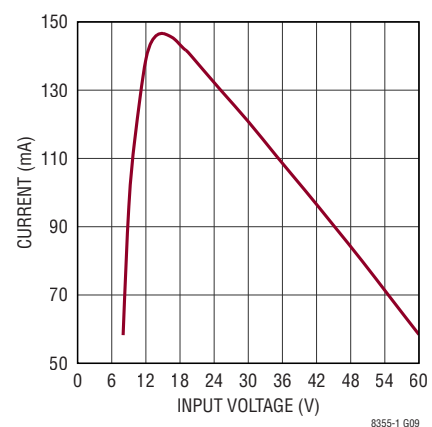
INTV_{CC} のドロップアウトと温度の関係



INTV_{CC} の電流制限と温度の関係



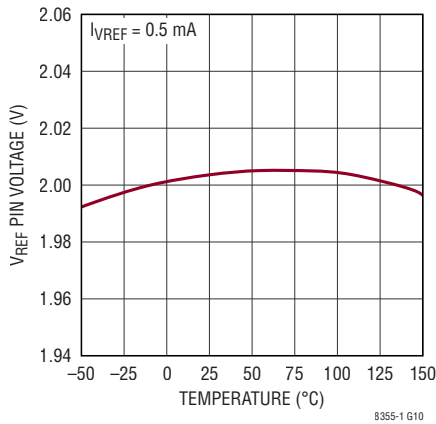
INTV_{CC} の電流制限と V_{IN} の関係



代表的な性能特性

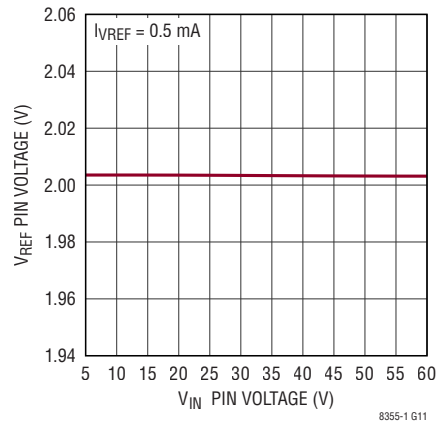
特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

V_{REF} の電圧と温度の関係



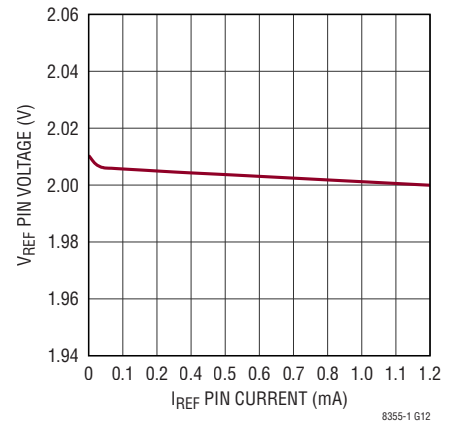
8355-1 G10

V_{REF} のライン・レギュレーション



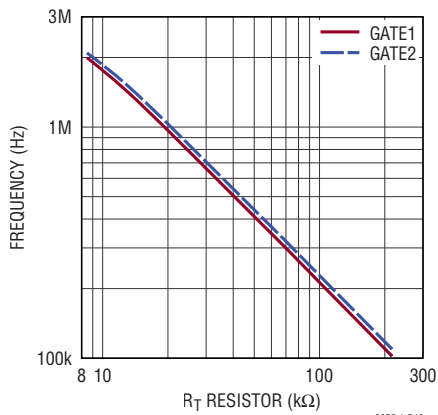
8355-1 G11

V_{REF} 負荷レギュレーション



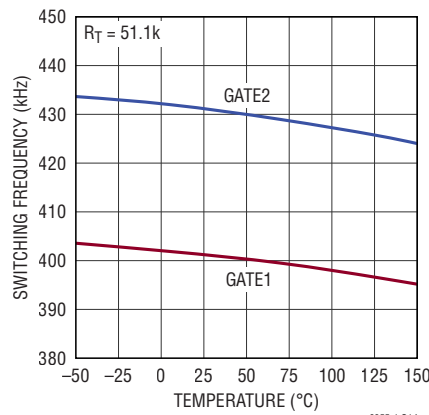
8355-1 G12

スイッチング周波数と R_T 抵抗の関係



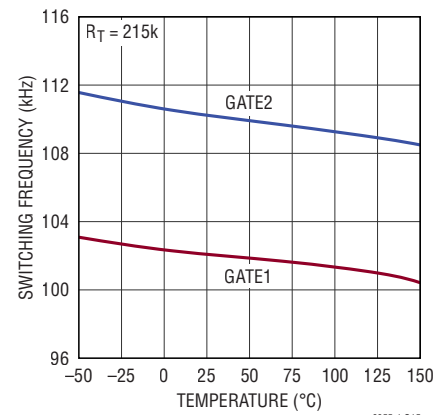
8355-1 G13

スイッチング周波数 (400kHz) と温度の関係



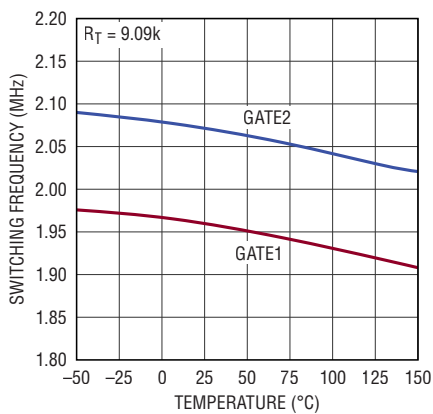
8355-1 G14

スイッチング周波数 (100kHz) と温度の関係



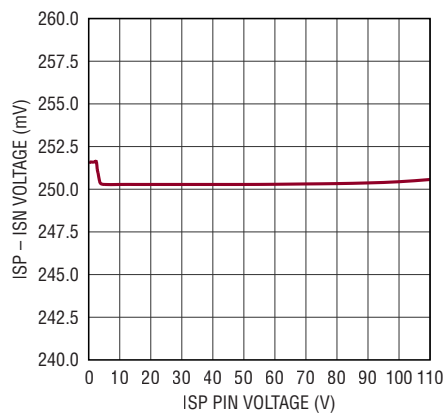
8355-1 G15

スイッチング周波数 (2MHz) と温度の関係



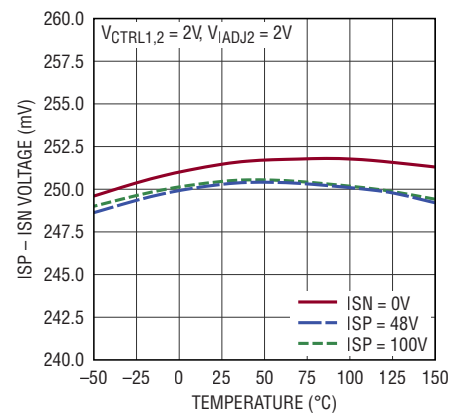
8355-1 G16

ISP - ISN の電圧と ISP の電圧の関係



8355-1 G17

ISP - ISN の精度 (フルスケール 閾値) と温度の関係

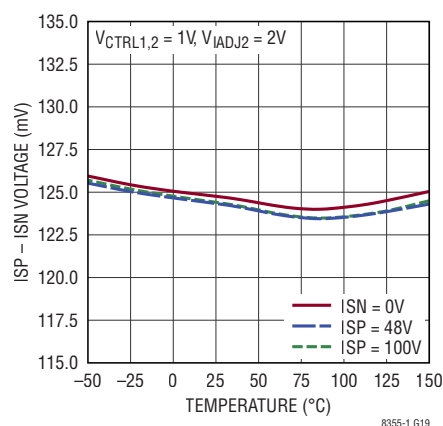


8355-1 G18

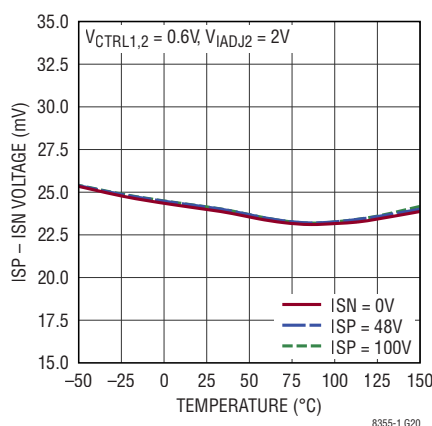
代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

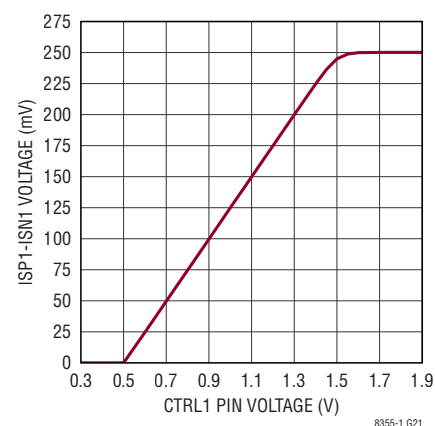
ISP – ISNの精度 (CTRL = 1V) と温度の関係



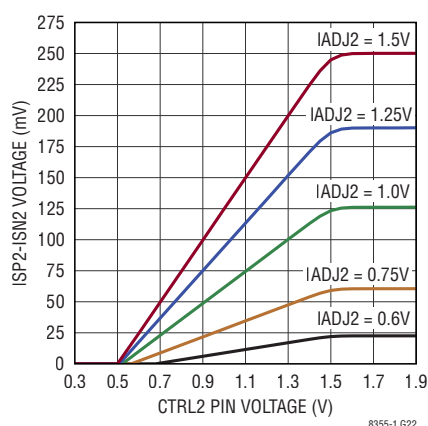
ISP – ISNの精度 (CTRL = 0.6V) と温度の関係



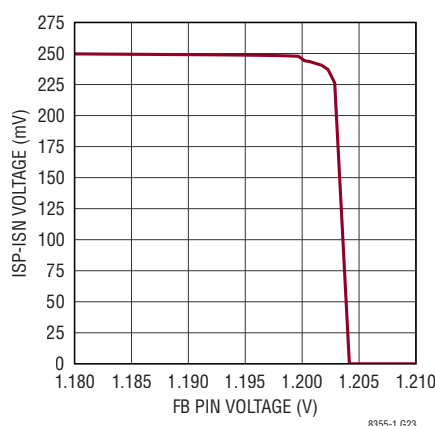
ISP1 – ISN1のレギュレーション電圧とCTRL1ピンの電圧の関係



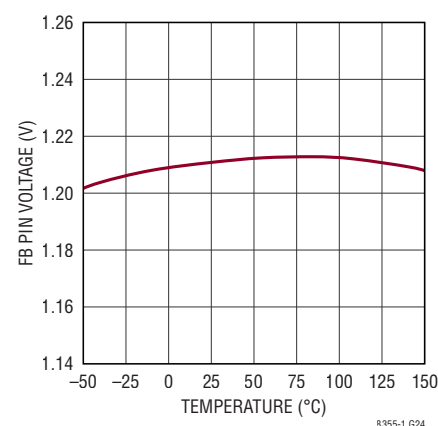
ISP2 – ISN2のレギュレーション電圧と、CTRL2およびIADJ2ピンの電圧の関係



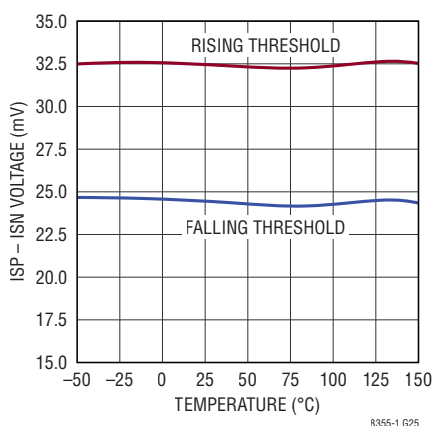
ISP – ISNの電圧とFBピンの電圧の関係



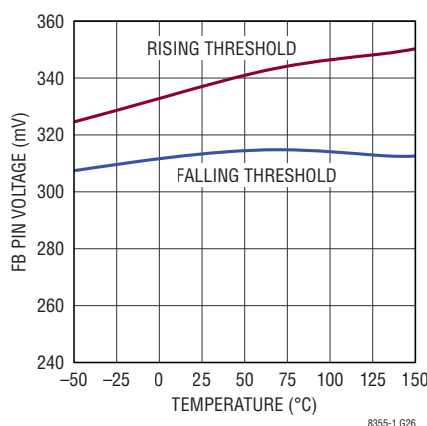
出力電圧レギュレーションと温度の関係



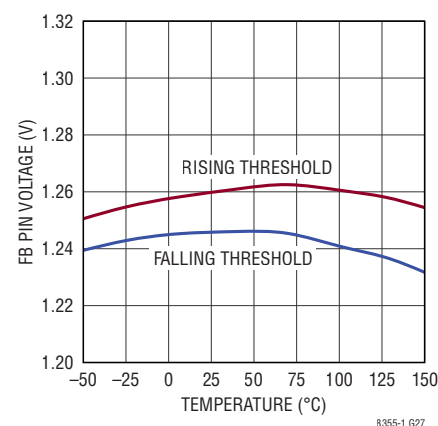
C/10 閾値と温度の関係



FBの短絡LED 閾値と温度の関係



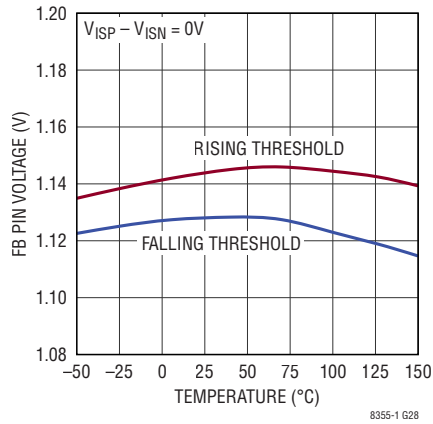
FBの過電圧閾値と温度の関係



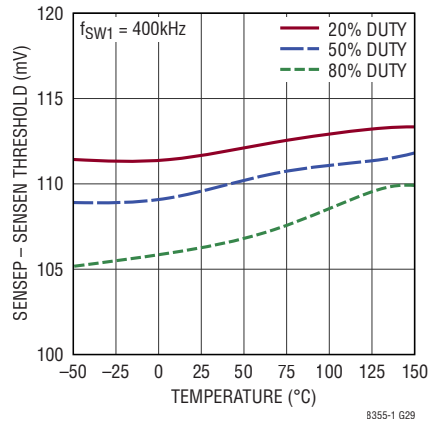
代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

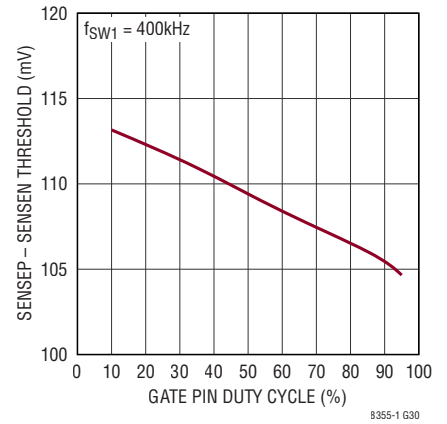
FBの解放LED閾値と温度の関係



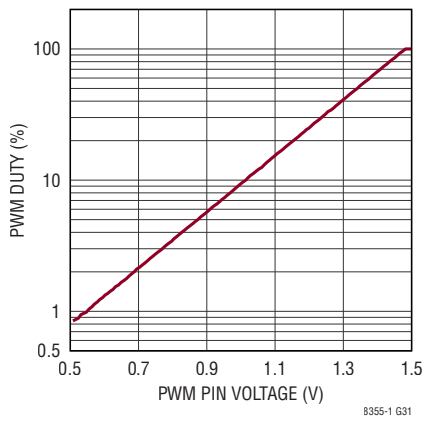
SENSE_P - SENSE_Nの電流制限と温度の関係



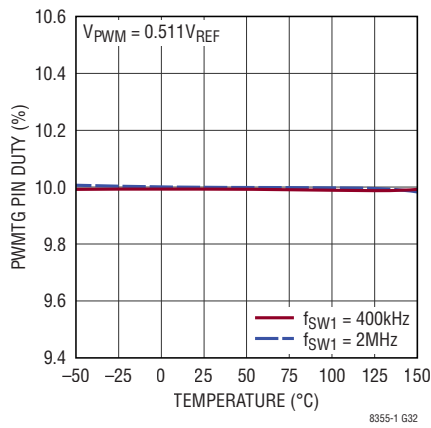
SENSE_P - SENSE_Nの電流制限とデューティ比の関係



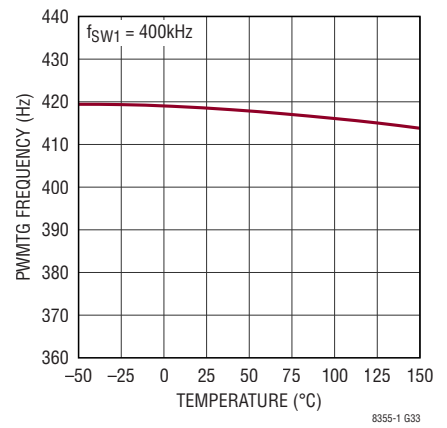
PWMTGのデューティ比とPWMピンの電圧の関係



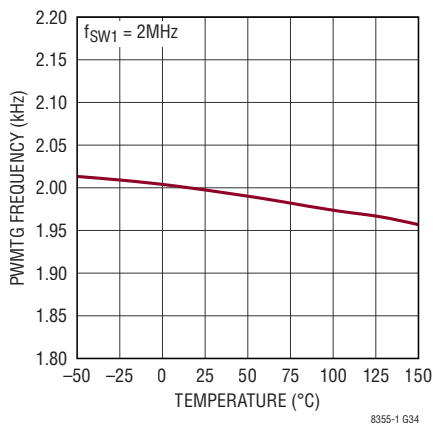
PWMTGのデューティ比と温度の関係



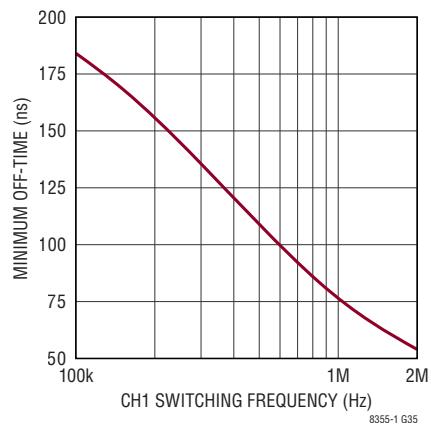
PWMTGの周波数と温度の関係



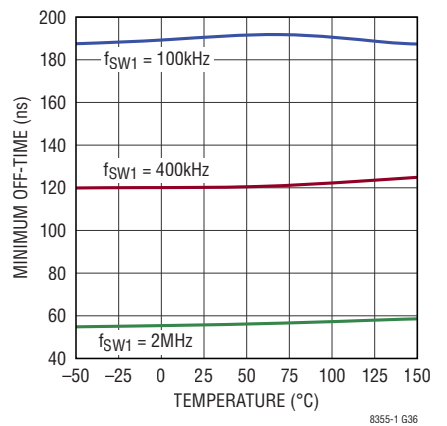
PWMTGの周波数と温度の関係



最小オフ時間とCH1のスイッチング周波数の関係



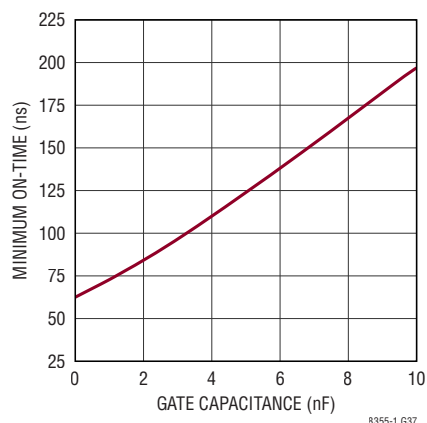
最小オフ時間と温度の関係



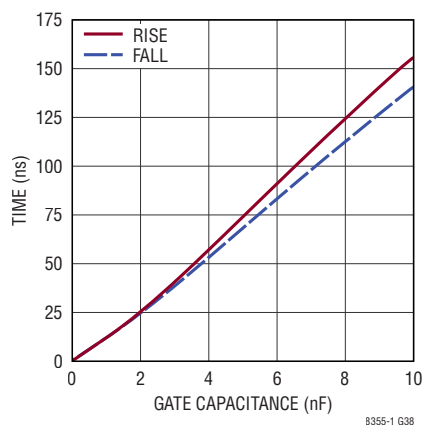
代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

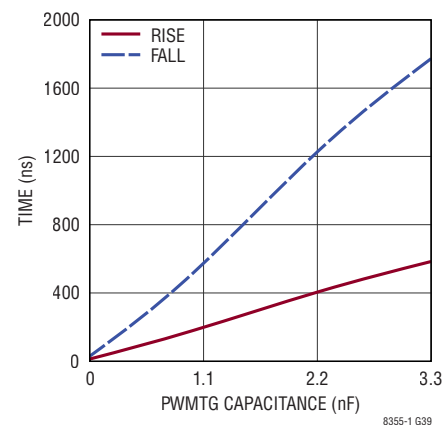
最小オン時間とゲート容量の関係



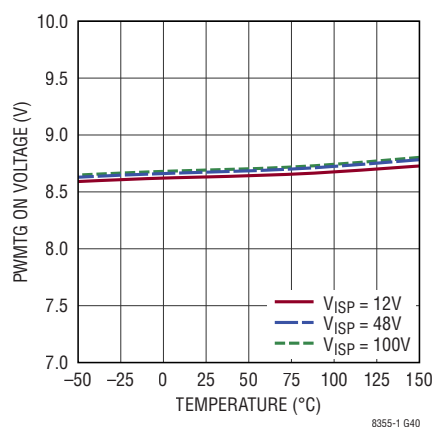
GATEの立上がり／立下がり時間とGATEの容量の関係



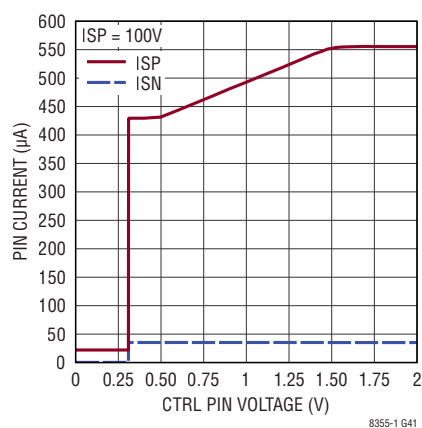
PWMTGドライバの立上がり／立下がり時間とPWMTGの容量の関係



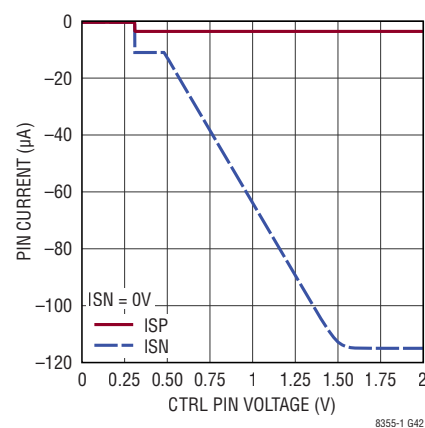
PWMTGのオン電圧と温度の関係



ISP/ISNピンの電流とCTRL電圧の関係 (ISP = 100V)



ISP/ISNピンの電流とCTRL電圧の関係 (ISN = 0V)



ピン機能

PWMTG1、PWMTG2 (ピン 1、21) : 各チャンネルの外部直列 PMOS スイッチ用ハイ・サイド・ゲート・ドライバ。このピンを使用すると、PWM 調光用負荷やフォルト・イベントを切り離すことができます。PWMTG は、ISP-8.5V と ISP (代表値) の間の範囲で PMOS ゲートを駆動して、LED 負荷の切り離しが必要なときに出力コンデンサからの残留電荷の流れを遮断し、また、長い PWM オフ期間の終わりに出力コンデンサの充電が必要なために生じる長いトランジェントを防止します。使用しない場合はオープンのままにします。PWMTG の電圧は、PMOS スイッチのゲートを保護するために、ISP の電圧より 8.5V (代表値) 低い値に制限されます。

ISN1、ISN2 (ピン 2、20) : このピンは、各チャンネルの LED 電流帰還検出抵抗 $R_{ILED1,2}$ のロー・サイドにケルビン接続します。CTRL2 > 1.5V かつ IADJ2 > 1.5V の場合、検出抵抗 R_{ILED2} を流れる電流は $250\text{mV}/R_{ILED2}$ です。その電流は、CTRL2 ピンと IADJ2 ピンの電圧が 0.5~1.5V の範囲で変化する場合、 $[(\text{CTRL2} - 0.48\text{V}) \times (\text{IADJ2} - 0.5\text{V}) - 0.02\text{V}] / (4R_{ILED2})$ に従って変化します。CTRL1 > 1.5V の場合、検出抵抗 R_{ILED1} を流れる電流は $250\text{mV}/R_{ILED1}$ です。その電流は、CTRL1 ピンの電圧が 500mV~1.5V の範囲にある場合、 $(\text{CTRL1} - 500\text{mV}) / (4R_{ILED1})$ に従って変化します。

ISP1、ISP2 (ピン 3、19) : このピンは、各チャンネルの LED 電流帰還検出抵抗 R_{ILED} のハイ・サイドにケルビン接続します。詳細については、ISN1、ISN2 を参照してください。電圧差 $V_{ISP} - V_{ISN}$ が約 670mV (代表値) を超えると、スイッチングは停止し、PWMTG がハイになり負荷が切り離され、ソフトスタートがリセットされます。冷却期間が終了すると、デバイスはソフトスタートを再開します。詳細については、[アプリケーション情報](#)のセクションを参照してください。

FB1、FB2 (ピン 4、18) : 各チャンネルの出力電圧帰還ピン。このピンは出力電圧のレギュレーションや制限のために使用されます。このピンを出力電圧からの抵抗分圧器に接続します。FB の電圧が 1.2V (代表値) に達すると、制御ループはスイッチ電流を減少させ、FB の電圧が 1.2V 前後になるように出力電圧をレギュレーションします。FB の電圧が 1.26V (代表値) を超えると、PWMTG がハイに駆動され、スイッチングが一時停止します。ソフトスタート終了後、FB の電圧が 300mV (代表値) を下回ると、PWMTG はハイに駆動され、ソフトスタートはリセットされ、スイッチングは停止します。冷却期間が終了すると、デバイスはソフトスタートを再開します。

一般的なアプリケーション向けの FB の使用に関する詳細は、[アプリケーション情報](#)のセクションを参照してください。

Vc1、Vc2 (ピン 5、17) : 補償に使用する内部エラー・アンプ・ノード。各チャンネルのこのピンとグラウンドの間にコンデンサまたは RC ネットワークを接続して、ループを安定化させます。補償についての詳細は[アプリケーション情報](#)のセクションを参照してください。

CTRL1、CTRL2、IADJ2 (ピン 6、8、9) : PWM 調光に対する 2 ピンのアナログ代替機能。CTRL1,2 ピンと IADJ2 ピンを V_{REF} または $INTV_{CC}$ に接続すると、各チャンネルの R_{ILED} 電流をフルスケールに設定できます。CTRL2 と IADJ2 のピン電圧オフセットの積により、CTRL2 と IADJ2 のピン電圧が 0.5~1.5V の範囲で変化する場合、 R_{ILED2} の電流が $[(\text{CTRL2} - 0.48\text{V}) \times (\text{IADJ2} - 0.5\text{V}) - 0.02\text{V}] / (4R_{ILED2})$ と設定されます。CTRL1 のピン電圧は、0.5~1.5V の範囲で変化する場合、 R_{ILED1} の電流を $(\text{CTRL1} - 0.5\text{V}) / (4R_{ILED1})$ にリニアに設定します。

FAULT1、FAULT2 (ピン 7、13) : 各チャンネルの短絡 LED、開放 LED、過電圧および過電流フォルトを表示するオープンドレイン型のフォルト表示ピン。これらのピンは、 $INTV_{CC}$ または 15V 未満の電源に 100k 抵抗を介して接続するか、オープンドレイン信号として使用します。LT8355-1 は、これらのピンをローにして、報告されたすべてのフォルト・イベントをチャンネルごとに個別に通知します。

PWM1、PWM2 (ピン 10、11) : 各チャンネル用のパルス幅変調 (PWM) 調光生成制御ピン。このピンにアナログ信号を接続すると、内蔵の指数 PWM 調光ジェネレータを使用できます。これらのピンの電圧が、0.5~1.5V の範囲にある場合、内部調光 PWM ジェネレータのデューティ比はピンの電圧によって変化します。PWM ピンの電圧が 0.5~1.5V の範囲で直線的に上昇し、これが $f_{sw}/1000$ の PWMTG サイクルで何度も続くと、PWM デューティ比が指数関数的に増加します。オン電圧が 1.6V 以上、オフ電圧が 0.4V 以下の場合、外部 PWM 信号によりこのピンを直接駆動することもできます。PWM 調光を使用しない場合、これらのピンは $INTV_{CC}$ または V_{REF} に接続します。

RT (ピン 12) : このピンとグラウンドの間に抵抗を接続すると、スイッチング周波数および PWM 調光周波数を設定できます。このピンには抵抗以外は接続しないでください。デバイスが正しく機能しなくなる可能性があります。

ピン機能

V_{REF} (ピン14) : 2V (代表値) のリファレンス電圧。室温で最大2.5mAを供給できます。これは、CTRL1,2、IADJ2、PWM1,2ピンで電圧を設定する抵抗ネットワークに便利です。局所的なバイパスを用いなくても出力は安定ですが、必要な場合は、このピンを1 μ Fのコンデンサを使用してグラウンドにバイパスします。負荷が接続されていない場合またはピンを使用しない場合は、フロートのままにします。

EN/UVLO (ピン15) : このピンの電圧が1.25V (代表値) を下回ると、スイッチングが停止し、デバイスがシャットダウンします。1.25V以上で復帰する場合、約60mVのヒステリシスを伴います。このピンを、1.4Vを超えるロジック・レベルでハイに、または、0.3V未満のロジック・レベルでローに駆動すると、単純なオン／オフ機能が得られます。あるいは、このピンを、抵抗分圧器を介してV_{IN}に接続すると、正確な入力低電圧シャットダウンの閾値を設定できます。このピンを使用する場合は常に、テブナン等価抵抗の最小値が20kであることを確認してください。

V_{IN} (ピン16) : 入力電源ピン。局所的にバイパスする必要があります。

INTV_{CC} (ピン22) : 内部回路が使用する電圧源。このピンとグラウンドの間にコンデンサを接続します。必要な最低容量は

2.2 μ Fですが、温度係数と電圧係数を考慮し、4.7 μ Fを推奨します。INTV_{CC}の電圧の代表値は7.5Vで、通常は16V定格のコンデンサが適しています。このピンは外部負荷用の電源として使用することを意図したものではなく、これを特定の外部負荷に接続するとデバイス動作に影響を与える可能性があります。[アプリケーション情報](#)のセクションに記載した以外の目的でINTV_{CC}ピンを使用することは推奨しません。

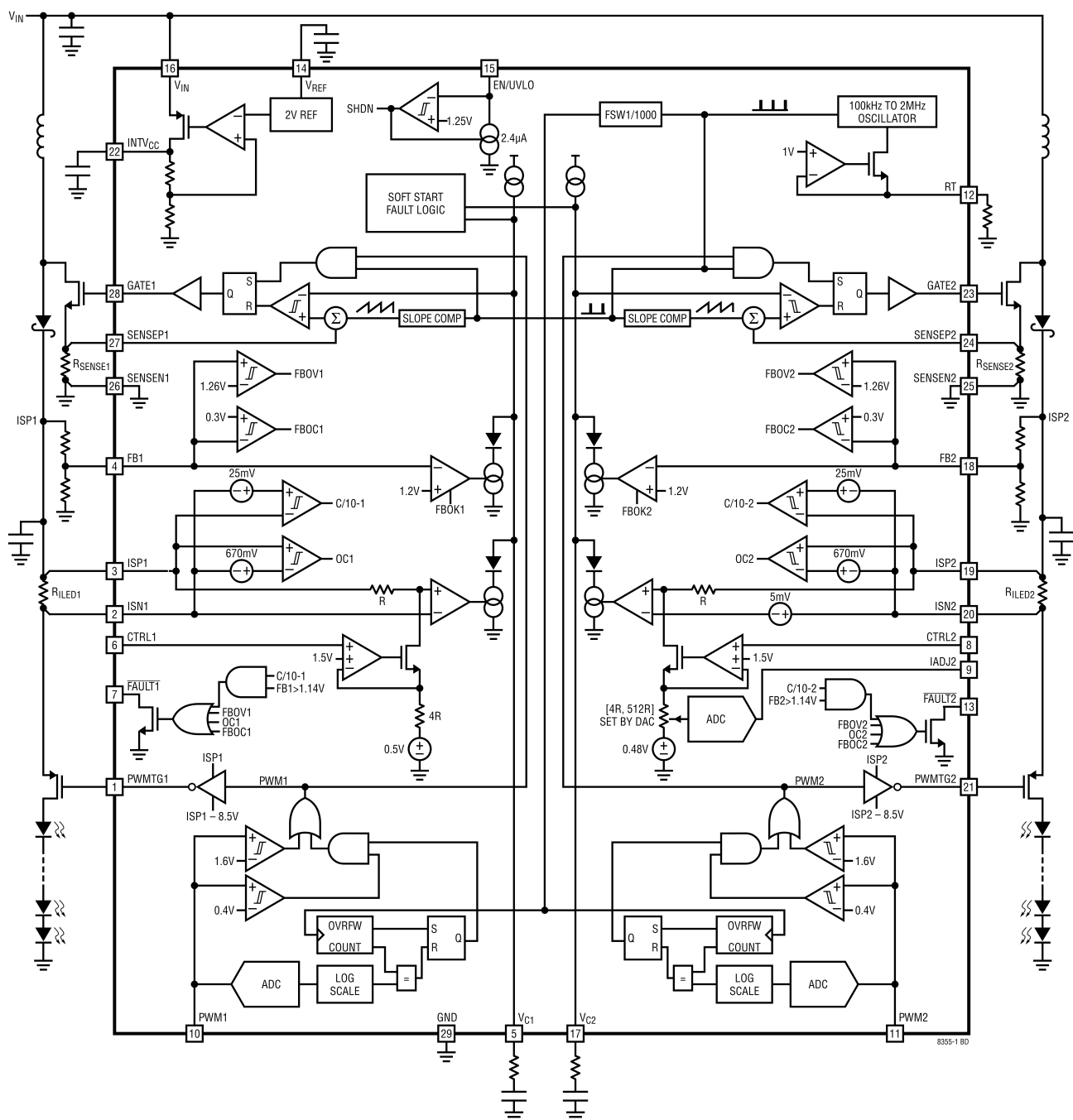
SENSEN1、SENSEN2 (ピン26、25) : このピンは、各チャンネルのスイッチ電流検出抵抗のマイナス側にケルビン接続します。詳細については、[アプリケーション情報](#)のセクションのPCBレイアウトのガイドラインを参照してください。

SENSEP1、SENSEP2 (ピン27、24) : このピンは、各チャンネルの接地されたスイッチ電流検出抵抗のプラス側にケルビン接続します。詳細については、[アプリケーション情報](#)のセクションのPCBレイアウトのガイドラインを参照してください。

GATE1、GATE2 (ピン28、23) : 各チャンネルの外部NMOSパワー・スイッチ・ゲート・ドライバ。このピンは、ソースがスイッチ電流検出抵抗に接続されたNMOSのゲートに接続します。

GND (ピン29、露出パッド) : グラウンド。露出パッドはグラウンド・プレーンに直接ハンダ付けします。

ブロック図



動作

LT8355-1は、定周波数、定電流／定電圧(CC／CV)のデュアルチャンネル昇圧電力段コントローラです。デバイスの動作は**ブロック図**をご覧ください。コントローラには、昇圧、SEPIC、降圧、または昇降圧モードのLEDドライバを実装できます。各クロック・サイクルの冒頭で、クロック信号はSRラッチを設定して、ゲート・ドライバを制御します。外部NMOSスイッチはオンになってインダクタをグラウンドに接続します。インダクタ両端の正の電圧差に比例して、インダクタ電流が増加します。電流コンパレータによってリセットされるまで、スイッチはオンのままとなります。このリセットは、スイッチ電流検出抵抗によって測定されるスイッチ電流が必要な内部電流値を超えると発生します。この必要電流は、各チャンネルのエラー・アンプから与えられます。負荷電流をプログラムするために使用する外部LED電流検出抵抗が、このエラー・アンプを駆動します。検出抵抗両端の電圧差にアンプのトランスコンダクタンスを乗じることで、必要な電流が定まります。強制的なオフセットがない場合、エラー・アンプは、LED電流検出抵抗両端の電圧に基づき、負荷をゼロ電流にレギュレーションします。

LED電流をプログラムするのに必要なエラー・アンプの正のオフセットを設定するために、内蔵の直列抵抗を通じてアンプの一方の入力のみから、わずかな電流が意図的に引き出されます。CTRL1,2ピンとIADJ2ピンが、グラウンドに通じる2つ目の内蔵抵抗の両端での電圧降下量を変えることで、このオフセット電流を設定します。CTRL1,2ピンの電圧を変更すると、2つ目の内蔵抵抗両端の電圧差が変化します。一方、IADJ2ピンの電圧を変更すると、チャンネル2のその抵抗の値が変化します。これにより、LED電流検出抵抗レギュレーション電圧が真の0～250mVの間で変化します。

定電流動作時は、FBピンが過電圧保護機能を提供します。FBピンがレギュレーション閾値未満の場合、FBアンプは必要電流にはほとんど影響を与えません。しかし、FBピン電圧が1.2Vに近づくにつれて、FBアンプの効果が次第に顕著に

なり、最終的にはそれが必要電流を支配します。FBピンの電圧がレギュレーション閾値を60mV(代表値)上回った場合、デバイスは過電圧イベントを検出します。同様に、FBピンの電圧が300mVを下回った場合(代表値。起動時を除く)、デバイスは短絡LEDイベントを検出します。

高速の過電流保護は、メインのLED電流検出アンプではなく、別の信号経路に依存します。LED電流検出抵抗電圧($V_{ISP} - V_{ISN}$)が670mV(代表値)を超えると、スイッチングが停止します。これが生じると、スイッチングは短時間中断されますが、ソフトスタートがリセットされ、その後スイッチングのソフトスタートが始まります。

LT8355-1は、LED負荷を調光するために4種類の方法を備えています。まず、各チャンネルのLED電流検出抵抗のレギュレーション閾値を設定するCTRL1,2ピンとIADJ2ピンの電圧により、LED負荷を連続的にアナログ調光できます。更に、2つのPWM調光法があります。まず、外部PWMで、これはユーザが供給するPWM信号に依存します。この信号がPWMピンを駆動して、LED負荷を直接オン／オフします。この方法は100HzのPWM周波数で20,000:1の調光比を達成できます。また、このデバイスは、PWMピンのアナログ制御信号を使用してPWM信号を内部生成できます。

内蔵の調光PWMジェネレータは、128通りある事前設定済みデューティ比の値の1つを、PWMピンのアナログ電圧に応じて選択します。PWMピンの電圧とこれらのデューティ比の値の関係は指数関数的です。例えば、PWMピンの電圧が0Vから始まるとします。デューティ比が9.6%になるまで電圧を増加させた場合、更に7.8mV(代表値)増加させると、デューティ比は10%になります。デューティ比が96%になるまで電圧を増加させた場合、同じ7.8mV(代表値)増加させると、デューティ比は100%まで上昇します。PWMピンの単調増加が R_T で設定されたPWMTG調光周期の多数倍にわたって継続すると、LED負荷のPWMデューティ比は指数関数的に増加します。

アプリケーション情報

はじめに

LT8355-1には、広い範囲のアプリケーション・オプションを可能にする様々な機能が備わっています。パッケージ・サイズが小さくピン数も少ないため、多くのピンが複数の機能をこなします。LT8355-1の最も単純なアプリケーションは、わずかなチップ外部品を使用するだけでユーザによる設計上の選択をほとんど行う必要がなく実現できます。ただし、このデバイスの機能をフルに活用するには、個々の機能が互いにどのように関連するのかを十分に理解しておく必要があります。以下に示す各機能の詳細な説明といくつかのアプリケーション回路例は、デバイスを深く理解する助けとなるものです。

LED 電流のプログラミング

LED 列を流れるフルスケール電流は、1 個の抵抗 (R_{ILED}) をこの LED 列と直列に接続することで容易に設定できます。大半のアプリケーションでは、LED 電流検出抵抗は LED 列のハイ・サイドに配置し、各チャンネルの LED 電流検出ピン ISP および ISN にケルビン接続する必要があります。このループは、後述するように、LED 電流検出抵抗の両端の 250mV の電圧降下を、CTRL1,2 ピンと IADJ2 ピンの電圧によりスケールリングして、レギュレーションします。設定された LED 電流に対し十分な消費電力性能を持った抵抗を選択してください。LED 電流が 1.5A 未満の場合は通常、0.5W の抵抗で十分です。ループは R_{ILED} の両端の電圧をレギュレーションするため、代表的なフルスケール負荷電流 (I_{FS}) は式 1 で表されます。

$$I_{FS} = \frac{1}{4R_{ILED}} A \quad (1)$$

性能と保護機能を最大限に発揮するために、LED 列で最も高い電位を検出し、外部 PWM 調光 PMOS のソースを ISN に接続してください。PWM 調光 PMOS の詳細については後述します。ループは、ISP の電圧が 0V の場合に LED 電流をレギュレーションできますが、グラウンド検出構成は多くのアプリケーションにとって望ましくないことに留意してください。詳細については、**低電圧 (SEPIC) 起動** のセクションを参照してください。

CTRL1,2 ピンと IADJ2 ピンによる LED 電流の調整

CTRL1,2 ピンと IADJ2 ピンは、PWM 調光に対するアナログ代替機能となります。LED 電流検出抵抗の両端でレ

ギュレーションされる電圧の値は、チャンネル 1 の場合は CTRL1 ピンで、チャンネル 2 の場合は CTRL2 ピンや IADJ2 ピンで調整できます。どちらのピンの電圧も独立して変化するため、LED 電流検出抵抗の両端でレギュレーションされた電圧降下は、0V から 250mV まで変化します。システムは、CTRL1,2 ピンの電圧が 500mV を下回る場合、または、IADJ2 ピンの電圧が 500mV を下回る場合には、電流を供給せず、CTRL1,2 ピンの電圧が 1.5V を超え、IADJ2 ピンの電圧が 1.5V を超える場合には、フルスケール電流を供給し続けます。式 2a と式 2b に、CTRL ピンの影響を考慮に入れた、LED の総電流 I_{LED} を示します。

$$I_{LED1} = \frac{V_{CTRL1} - 0.5}{4R_{ILED1}} A \quad (2a)$$

$$I_{LED2} = \frac{(V_{CTRL2} - 0.48)(V_{IADJ2} - 0.5) - 0.02}{4R_{ILED2}} A, \quad 0.5V < V_{CTRL1,2}, V_{IADJ2} < 1.5V \quad (2b)$$

IADJ2 は、意図的に小さなオフセットを加えて、LED 電流レギュレーションで真のゼロに到達できるように機能します。その結果、範囲の下限付近で CTRL2 と IADJ2 を組み合わせると、負荷に電流が流れない場合があります。CTRL1,2 ピンと IADJ2 ピンはどちらも、低値が CTRL1,2 では 300mV 以下、IADJ2 では 500mV 以下、高値が 1.6V 以上のデジタル信号で駆動することで、PWM にも使用できます。図 1 に、チャンネル 2 の IADJ2 の値を変化させた場合に、CTRL ピンの電圧が LED 電流にどのように影響するかを示します。

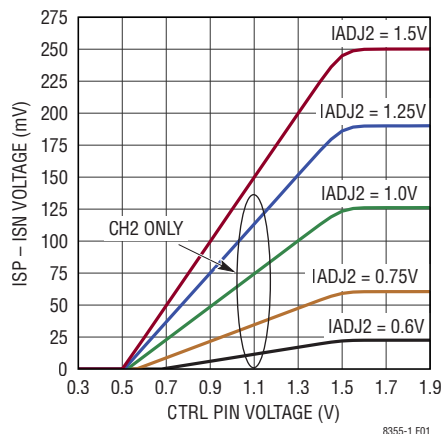


図 1. $V_{ISP} - V_{ISN}$ と、CTRL1,2 および V_{IADJ2} ピンの電圧の関係

アプリケーション情報

出力レギュレーション電圧の設定

出力電流レギュレーションの他、LT8355-1は出力電圧レギュレーション機能も備えています。ループは、各チャンネルのFBピンの電圧が1.2Vに近づくと電圧レギュレーション・モードになり、出力電圧のレギュレーションにより、LED電流はプログラム値未満に減少します。電圧レギュレーション・モードは主として保護機能として含まれており、デバイスが開放LED列などのフォルトをスムーズに管理できるようにします。出力レギュレーション電圧を設定するには、[図2](#)に示すように、出力電圧とFBピンの間に抵抗分圧器を接続します。[式3](#)に従い R_{FB1} および R_{FB2} を選択して出力電圧を設定します。

$$V_{OUT} = \left(1 + \frac{R_{FB1}}{R_{FB2}}\right) \cdot 1.2V \quad (3)$$

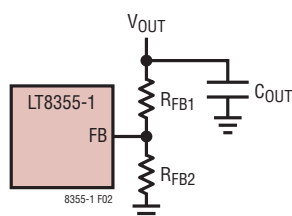


図2. 電圧帰還ネットワーク

分圧器は、[図2](#)に示すように、出力コンデンサに接続されていることが重要です。 R_{FB1} および R_{FB2} の抵抗は、その合計値が1k~1Mとなるように選択する必要があります。より高い出力電圧の場合、抵抗の消費電力性能を念頭に置いてください。

降圧モードの場合など、負荷電圧がグラウンドを直接に基準としていない構成では、定電圧モード制御を使用するためにレベル・シフタが必要となる場合があります。[図3](#)は、降圧および昇降圧構成の場合に出力電圧制御を行うための

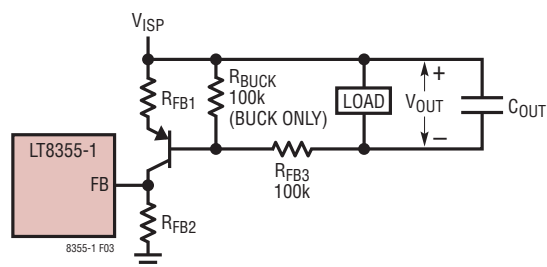


図3. レベル・シフタ付き電圧帰還ネットワーク

回路例を示します。 R_{FB1} 、 R_{FB2} 、 R_{FB3} 、 R_{BUCK} を選択し、[式4](#)に従って出力電圧を設定します。入力電源がLED電圧の2V以内になったときにPNPを適切にバイアスしておくために、降圧モード動作で R_{BUCK} を使用していることに留意してください。不要な場合は、[式4](#)の R_{BUCK} を無限大に設定します。

$$V_{OUT} = \left(1 + \frac{R_{FB3}}{R_{BUCK}}\right) \left(V_{EB} + \frac{R_{FB1}}{R_{FB2}} \cdot 1.2V\right) \quad (4)$$

開放LEDクランプ電圧が抵抗分圧器を用いて適切に設定されている場合、LEDの接続時に、FBピンが1.12Vを超えることはありません。

スイッチング周波数とPWM周波数の設定

LT8355-1のスイッチング周波数を設定するには、RTピンとグラウンドの間に抵抗を1個接続します。RTピンの抵抗のおおよその開始値を求めるには[式5](#)を用います。または[表1](#)の推奨値を使用することもできます。RTピンではGNDに対し1個の抵抗のみを接続することが重要です。

$$R_T = \frac{4.4 \cdot 10^{10}}{(f_{SW1})^{1.06}} \quad (5)$$

表1. 選択したスイッチング周波数の R_T 値

CH1 SWITCHING FREQUENCY	R_T VALUE
102kHz	215kΩ
200kHz	105kΩ
250kHz	84.5kΩ
300kHz	69.8kΩ
350kHz	59kΩ
400kHz	51.1kΩ
1MHz	19.1kΩ
1.95MHz	9.09kΩ

CH2のスイッチング周波数も R_T 値で決まりますが、高いPWM調光比を達成するために、スイッチング周波数はチャンネルごとに独立しています。このため、CH2は、CH1のスイッチング周波数よりも5.5%以上速くスイッチングし、可聴ノイズを低減します。

起動時は、スイッチング周波数を下げて、特に2MHz動作の場合、十分なスイッチオフ時間を確保できるようにします。そのため、オフ時間中にインダクタに最低限の電圧が印加されている場合でも、インダクタ電流は電流制限値以下に一

アプリケーション情報

定の割合で低下します。この状態は、起動時またはフォルト後の出力がまだ低いときに発生します。起動時、またはフォルト後の再起動時に、スイッチング周波数は、公称値の約20%まで低下し、公称スイッチング周期の約256倍の期間にわたってステップアップします。詳細については、[ソフトスタート](#)のセクションを参照してください。

内蔵の調光PWMジェネレータ・クロックは、約 $f_{SW1}/1000$ で動作します。スイッチ・クロックのスペクトラム拡散周波数変調は、 $f_{SW1(MIN)}/1000$ で動作し続けるPWMジェネレータ・クロックには影響を及ぼしません。

パルス幅変調(PWM)調光

パルス幅変調(PWM)を使用すると、LED負荷を高ダイナミック・レンジで調光することが可能となります。PWM調光を使用する場合、目的のLED電流に比例するデューティ比を持つパルス列が負荷を制御します。オンの期間中、デバイスは正常に動作します。オフの期間中は、デバイスはスイッチングを停止します。デバイスがスイッチングを行っていない場合、補償ノードが高インピーダンスになり、補償コンデンサの電圧の変動を最小限に抑えます。これにより、次のオン周期が来たときのトランジェントのセtring時間が短くなります。その他、LT8355-1にはオプションの負荷遮断機能があります。負荷を切り離すことで、出力コンデンサが負荷への電流供給を続行しなくなるため、ターンオフが非常に高速となります。オンに戻る場合、トランジェントのセtring時間も短くなります。出力コンデンサの状態に対する負荷の影響が小さくなるためです。外部負荷遮断を使用するには、PMOSを負荷と直列に接続して、PMOSのソースがISNノードに、ドレインがLED負荷に接続されるようにします。PMOSのゲートはPWMTGピンに接続します。PWMTGピンの電圧は、 V_{ISP} と $V_{ISP} - 8.5V$ (代表値)の間で変動して、PMOSのターンオフとターンオンが実行されます。この構成は、サポートされているいずれの電力段回路でも機能します。電力段回路の詳細については、[標準的応用例](#)のセクションを参照してください。

PWM1,2ピンにより、PWM調光は2つのモードが可能になります。1つ目のモードは外部PWMです。このモードでは、マイクロプロセッサなどの他のデバイスが生成したデジタル信号が、PWM1,2ピンを駆動します。このPWM信号は直接、デバイスを制御します。この信号がハイの場合は対応するチャ

ネルが動作し、ローの場合は対応するチャンネルは動作せず、外部PMOSが使用されている場合は負荷を切り離します。PWM1,2ピンをINTV_{CC}またはV_{REF}に接続すると、連続的で中断のない動作が得られます。逆に、PWM1,2ピンをグラウンドに接続すると、システムは無期限にアイドル状態を維持します。外部PWM調光は、500nsより短いオン時間をサポートできるため、100Hzで20,000:1というPWM調光のダイナミック・レンジを実現します。LED負荷への配線(寄生インダクタンスを低減するための短いケーブル配線など)を慎重に設計することにより、短時間(<1μs)で大電流(>0.5A)のパルスについて、ターンオン速度とレギュレーション精度が向上します。LT8355-1は、サブマイクロ秒のPWM調光オン時間には対応していますが、非常に短いオフ時間(<0.3μs)には対応していません。つまり、CTRL1,2、IADJ2、およびPWM1,2ピンの負方向のグリッチは避ける必要があります。PWM調光の2つ目のモードは内部PWMです。

内部PWM調光を使用する場合は、PWM1,2ピンのアナログ電圧がPWMTG信号のデューティ比を制御します。内部PWM調光の電圧レンジは、PWM1,2ピンで0.5~1.5Vです。内部PWMジェネレータは、PWM1,2ピンの電圧を7ビットのデジタル信号に変換します。これを担うA/Dコンバータは、リニア・スケールを使用し、各コードの幅は約7.8mVです。各7ビット・コードが固有のデューティ比の値に対応します。デューティ比の値は指数関数的な間隔となっています。この関係を図示したものについては[図4](#)、選択したPWMデューティに推奨されるPWM電圧については[表2](#)を参照してください。

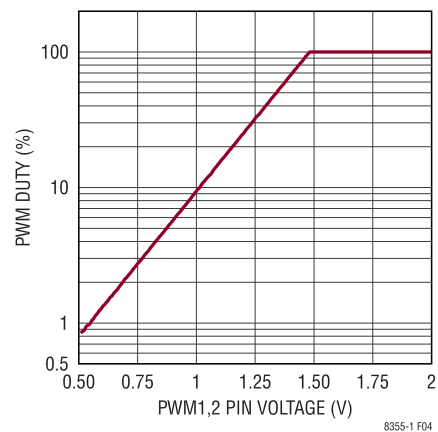


図4. PWMデューティとPWM1,2ピン電圧の関係

アプリケーション情報

表2. 選択したPWM デューティ比に対して推奨されるPWM 電圧

PWM DUTY	PWM PIN VOLTAGE
1%	0.560V
5%	0.880V
10%	1.022V
14.75%	1.095V
20%	1.160V
25%	1.205V
33.3%	1.260V
50%	1.345V
76.5%	1.430V
100%	>1.6V

スペクトラム拡散周波数変調

LT8355-1 では、内部スペクトラム拡散周波数変調は常に有効化されています。変調波形は、正のピークと負のピークにステップを持つ三角波です。変調周波数は約2kHzで、スイッチング周波数範囲は設定値の100～125%です。PCB設計が適切であっても、スペクトラム拡散周波数変調でEMIが十分に減衰しない場合は、GATEピンと外部NMOSスイッチの間に5～10Ωの抵抗を配置して、スイッチのターンオン速度を低下させることを検討してください。低EMIのリファレンス設計およびレイアウトについては、EVAL-LT8355-1-AZ 評価回路を参照してください。

最大デューティ比

LT8355-1 は、スイッチを使用してインダクタを V_{IN} からグラウンドに接続するため、デューティ比が100%になると、負荷に流れる電流はゼロになります。この状況を避けるため、デバイスには最小オフ時間が設定されています。この時間中は、負荷や条件に関わらずスイッチがオフになり、インダクタ電流は負荷に流れることができます。したがって、デューティ比は100%には達しません。最大デューティ比は周波数によって異なります。LT8355-1 では、非常に広いレンジの入力および出力電圧が利用できるため、約170nsというかなり長い最小オフ時間の存在により、スイッチ・ノードが出力にスルーイングする時間を長くできます。しかし、スイッチング周波数が増加すると、この最小オフ時間は、スイッチ・デューティ比を不当に制限しないよう、60nsまで短縮されます。このため、高電圧(>60V)出力アプリケーションでは、より低いスイッチン

グ周波数(<400kHz)を推奨します。スイッチング周波数の関数としての代表的な最大デューティ比については、図5を参照してください。コンポーネントの値のばらつきとLT8355-1のスイッチング周波数のばらつきを補うためにマージンを追加することを検討してください。

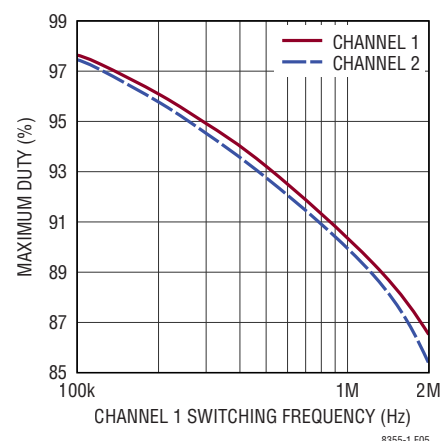


図5. スwitchング周波数の関数としての最大デューティ

最大スイッチ電流

重要なシステム・パラメータの1つは電流制限値です。パワー・スイッチを流れる最大瞬時電流を制限することで、システム・コンポーネントの損傷を防ぐことができます。設計の良好なシステムでは、LED 負荷を駆動する最大スイッチ電流とスイッチ電流制限値の間にはマージンが設けられています。LT8355-1 では、十分な勾配補償を持った電流制限値が設けられており、電源ラインや負荷のトランジェント時に電流制限値に達した場合でも、低調波振動を生じることはありません。スイッチ電流検出抵抗によって、スイッチ電流制限値が $0.1/R_{SENSE}$ に設定されます。通常、検出抵抗の値に基づき、ループがスイッチ電流を制限します。

ループは一般的に、100mV を超える電圧 $V_{SENSEP} - V_{SENSEN}$ を要求することはありません。昇圧および昇降圧電力段の最大LED 電流を設定するための大まかな目安は、式6で表されます。この式では、使用するインダクタの選択によって、電流リップルが平均電流の約20%に制限されると仮定しています。詳細については、インダクタの選択のセクションを参照してください。

$$I_{LED,MAX(20\% ripple)} = \frac{0.9 \cdot (100mV)}{R_{SENSE}} \cdot \frac{V_{IN}}{V_{ISP}} \quad (6)$$

アプリケーション情報

昇圧および昇降圧の回路では、平均スイッチ電流は、 V_{IN} と V_{ISP} の比によって平均LED電流と関連しています。降圧の回路では、平均LED電流は平均インダクタ電流と概ね等しくなります。そのため、降圧回路では、可能なLED電流能力が最も高くなります。したがって、ピーク瞬時スイッチ電流は平均LED電流にピークtoピーク・リップル電流の2分の1を加えたものになります。これにより、降圧モードの電流制限値は、式7のようになります。

$$I_{LED,MAX(BUCK)} = \frac{100mV}{R_{SENSE}} - \frac{V_{LED}(V_{IN} - V_{LED})}{2 \cdot V_{IN} \cdot L \cdot f_{SW}} \quad (7)$$

電力段回路の詳細については、標準的応用例のセクションを確認してください。LT8355-1のスイッチ電流制限値はデューティ比によって大きく変化することがないため、このスイッチ電流制限値は入力電流を制限することもできます。負荷電流と同様、平均入力電流と平均スイッチ電流は、必ずしも同じではありません。しかし、スイッチがオンの間、スイッチとインダクタには同じ瞬時電流が流れます。インダクタは入力に直接接続されているため、ピーク・インダクタ電流でもあるピーク入力電流は設定されたスイッチ電流制限値を超えることができません。なお、平均の入力電流と負荷電流は、最大ピーク・スイッチ電流を厳格に下回ります。

ループ補償

LT8355-1で採用されている制御ループを安定して動作させるためには、ループ帯域幅を制限することが必要です。これを行うには、RCネットワークを V_C ピンとグラウンドの間に接続します。PCB領域が極めて限定されている場合は、1個のコンデンサで安定化条件を満たすことができます。しかし、直列抵抗を追加することで、応答速度が増加し、位相マージンを回復することもできます。代表的な補償手法の回路図を図6に示します。多くの場合、1nFのコンデンサと47kの抵抗で十分です。これらの値がすべてのアプリケーションで

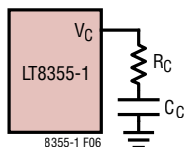


図6. LT8355-1補償ネットワーク

の良好な開始点となります。セトリング時間が許容可能なものでない場合、リングングが過大な場合、あるいはループが不安定のままである場合は、次の手順が役に立つ場合があります。まず、特に過渡応答がリングングまたは不足減衰の場合、補償抵抗 R_C を10kに減じるか除去してみます。補償抵抗を減じるとセトリング時間が長くなり、PWM調光のような負荷ステップからの偏差が大きくなります。次に、補償コンデンサ C_C を大きくします。これにより、ドミナント(低周波数)ポールの周波数が低下し、その結果ユニティ・ゲイン周波数も低下します。通常、十分に大きな補償コンデンサであればループを安定化できます。補償コンデンサを大きくすると、電源ラインや負荷の変動に対する過渡応答が遅くなります。安定性を実現するために補償コンデンサをわざわざ大きくすることができない場合は、代わりに出力コンデンサを小さくするかインダクタを小さくして負荷のポールと右半面ゼロを分離することを検討してください(昇圧およびSEPIC回路の場合)。

入力コンデンサと出力コンデンサの選択

入力コンデンサと出力コンデンサは電力段に過渡電流を供給するもので、過渡電流条件に応じて選択して配置する必要があります。通常、X7Rタイプのセラミック・コンデンサが、入力コンデンサと出力コンデンサの両方に対して良い選択となります。セラミック・コンデンサは、大きな電圧係数を持っています(すなわち、定格電圧付近にバイアスされると、容量が低くなります)。一般的に、電圧係数を補償するためには、60%高い容量を選択するのが良い目安となります。コンデンサ・メーカーに確認し、容量が動作電圧に十分なものとなるようにしてください。

スイッチング周波数、出力電流、インダクタ・リップル電流、許容入力電圧リップルは、入力コンデンサの値を決めるうえで重要なパラメータです。通常、昇圧コンバータとSEPICコンバータでは、降圧モードのコンバータよりも小さい値の入力コンデンサが必要です。入力コンデンサの値を見積もるには式8を使用します。インダクタの選択のセクションの指示に従ってインダクタを選択する場合、次式で入力容量値を計算できます。

$$C_{IN(BOOST)} = \frac{20mV}{8 \cdot \Delta V_{IN} \cdot R_{SENSE} \cdot f_{SW}} \quad (8)$$

アプリケーション情報

200kHzでスイッチングする昇圧コンバータでは、多くの場合、10μFの入力コンデンサで十分です。降圧モード構成では、スイッチがオフのときに、電流がショットキー・ダイオードを通して戻されるため、入力コンデンサには大きなパルス電流が流れます。最小入力容量は次式で算出できます。

$$C_{IN(BUCK)} = \frac{I_{LED}}{\Delta V_{IN} \cdot f_{SW}} \quad (9)$$

2MHzでの降圧の場合、 $I_{LED} = 1.5A$ で入力電圧リップルを100mV未満にするには、10μFの入力コンデンサで適切かもしれませんが、マージンを追加することを推奨します。降圧コンバータの場合、コンデンサをショットキー・ダイオード、外部NMOSスイッチ、検出抵抗のできるだけ近くに配置することが重要です。また、コンデンサのリップル電流定格を考慮することも大事です。最高の信頼性を得るためには、このコンデンサのESR（等価直列抵抗）とESL（等価直列インダクタンス）が低く、リップル電流定格が適切であることが必要です。降圧コンバータの場合のRMS入力コンデンサ電流を見積もるには、式10を用います。

$$I_{CIN(RMS,BUCK)} = I_{LED} \cdot \sqrt{\frac{V_{LED}}{V_{IN}} \left(1 - \frac{V_{LED}}{V_{IN}} \right)} \quad (10)$$

出力コンデンサの選択は、負荷と電力段構成によって異なります。例えば、昇圧または昇降圧モードのコンバータでは、同じ条件の降圧モード・コンバータよりはるかに大きな出力コンデンサが必要です。また、昇圧および昇降圧モード構成では、降圧モードの場合の入力コンデンサと同様に低ESR低ESLのコンデンサが必要です。コンデンサの値は、リップル電圧が同じ場合、スイッチング周波数の低下に比例して増加します。多くの場合、LED負荷によって生じる等価抵抗は低いため、電圧リップルを更に下げるためにはコンデンサを大きくすることが必要です。適切な出力コンデンサ値は10μF～47μFであることが多いと思われます。出力コンデンサ選択の開始点として、まずアプリケーション例を参照してください。

ショットキー整流器の選択

逆降伏電圧が最大設定出力電圧より大きく、電流定格がピーク・インダクタ電流より大きなショットキー・ダイオードを選択してください。プログラマブルなスイッチ電流制限値は、選択したショットキー整流器の最大順方向電流よりも低く

なるようにします。約500pF以下の低等価容量を持つ整流器を選択することが最善です。デバイスを低周波数のPWM調光状態で使用する場合には、逆リーク電流に注意してください。逆リーク電流は出力コンデンサを放電させる可能性があります。これによりターンオン・トランジェントが長くなり、PWM調光の最大ダイナミック・レンジが狭くなる可能性があります。この整流器の高い逆電圧と大きな順方向電流の組み合わせは、すべてのアプリケーションで必要となるわけではありません。

インダクタの選択

LT8355-1に使用するインダクタは、飽和電流がスイッチ電流検出抵抗で $0.1V/R_{SENSE}$ と設定したスイッチ電流制限値よりも大きいインダクタを選択してください。飽和電流を考慮して、ある程度のマージンを確保してください。インダクタ値の選択は、目標のリップル電流および所定の入力電圧、出力電圧、スイッチング周波数に基づいて行います。リップルが約20%のインダクタを選択するには、式11を使用します。

$$L_{BOOST, BUCK-BOOST} = \frac{R_{SENSE} \cdot V_{IN}}{0.02V \cdot f_{SW}} \left(1 - \frac{V_{IN}}{V_{ISP}} \right) \quad (11)$$

$$L_{BUCK} = \frac{R_{SENSE} \cdot V_{LED}}{0.02V \cdot f_{SW}} \left(1 - \frac{V_{LED}}{V_{IN}} \right)$$

昇圧構成の場合は、 $V_{ISP} = V_{LED}$ 、昇降圧モードの場合は、 $V_{ISP} = V_{LED} + V_{IN}$ です。

表3に、いくつかの推奨インダクタ・メーカーを示します。

表3. 推奨インダクタ・メーカー

VENDOR	WEB
Sumida	www.sumida.com
Würth Elektronik	www.we-online.com
Coiltronics	www.cooperet.com
Vishay	www.vishay.com
Coilcraft	www.coilcraft.com

パワーPMOSの選択

PWMTGで使用するPMOSには、ドレイン・ソース電圧定格が外部NMOSスイッチおよびショットキー整流器よりも高いものを選択します。ゲート・ソース間電圧の定格は12Vより高い必要があります。ドレイン電流定格は、設定されたLED

アプリケーション情報

電流を完全に流すことができ、更にマージンを持つ必要があります。確実に、8.5VのPWMTG駆動電圧によりPMOSデバイスが完全にエンハンスされるようにしてください。PMOSを選択する際の留意点は、電流定格が高くなった場合に、ゲート電荷(Q_g)にどのような影響が及ぶかを考慮に入れることです。 Q_g が非常に高いPMOSでは、ターンオンおよびターンオフ時間が長くなるため、オン時間が非常に短い(500nsより短い)PWM調光では、オフセットが生じることがあります。長いケーブルを通じてグラウンドに短絡された場合にドレイン・リンギングがグラウンドよりかなり低下してしまうのを防ぐために、クランピング・ダイオードをPMOSのドレイン付近に接続することが必要となる場合があります。

パワーNMOSの選択

外部NMOSスイッチは、降伏電圧が出力電圧設定値より20%以上高いものを選択してください。順方向電流定格は、負荷条件およびスイッチを流れる最大電流に基づいて選択します。プログラマブルなスイッチ電流制限値は、スイッチの最大定格順方向電流よりも低くなるようにしてください。パワーPMOSと同様、外部NMOSのゲート電荷が性能に影響することがあります。 Q_g が非常に低い(<1nC) MOSFETでは、ターンオン時間が短いため、EMI性能に悪影響が及ぶ可能性があります。逆に、 Q_g が非常に高い(>100nC) MOSFETでは、スイッチング周波数が高くなると、デバイスの内部LDOレギュレータから過剰な電流が流れる可能性があります。

検出抵抗の選択

LEDおよびスイッチの電流検出抵抗は、消費電力制限値とPCBのフットプリントに合わせて選択します。制御ループは、LED電流検出抵抗の両端での定常状態の電圧降下を250mV(代表値)に制限し、スイッチ電流検出抵抗を100mV(代表値)に制限します。大電力アプリケーションでは、2010などのフットプリントの大きな抵抗が必要となる可能性があります。LT8355-1の検出抵抗はすべてケルビン接続としてください。

LEDフォルト・イベント

LT8355-1は、外部コンポーネントの損傷を軽減するための様々なフォルト検出機能を備えています。LT8355-1には多くの自己保護機能がありますが、3種類のLEDフォルト(LED

短絡、過電圧、LED過電流)は、デバイスがスイッチングを直ちに停止する原因となります。PWM調光のセクションの指示に従って外部PMOSを使用している場合は、この保護機能によって出力コンデンサから負荷が切り離されます。

LED過電流検出では、LED電流検出抵抗 R_{LED} を使用します。検出抵抗の両端の電圧降下が670mV(代表値)より大きい場合、内部フォルト信号がアサートされます。LED短絡フォルトでは負荷電圧を調べます。これにより、LED列の1つまたは2つが短絡している場合など、限られた範囲の故障が検出できます。LT8355-1は、FBピンの電圧を検出し、その電圧が300mV(代表値。起動時を除く)を下回るとLED短絡フォルトを検出します。LED短絡フォルト検出を利用するにはFB抵抗分圧器を配置する必要があることに注意してください。VISP-ISNの設定では、チャンネル1に対してCTRL1を、チャンネル2に対してCTRL2とIADJ2を使用します。VISP-ISNが起動時に120mVよりも低く設定されている構成では、FBピンの電圧を必ず400mVより高く設定します。これは、FBピンとVREFピンの間に抵抗を追加して設定できます。この3抵抗FBネットワークの使用により、起動時または低出力状態中のFB電圧の最低レベルが上昇します。3抵抗ネットワークの例については、[自動車用ヘッドランプの完全なソリューション](#)の回路図を参照してください。適切な計算をするには、 V_{OUT} = 起動時の最小VIN、 $V_{REF} = 2V$ とします。起動に成功した後、LT8355-1は、FBピン電圧がLED短絡閾値を超えていれば、VISP-ISNを任意の設定値にレギュレーションできます。過電圧フォルトは、FBピンの電圧が1.26V(代表値)を超えると発生します。過電圧フォルト保護を利用するには、FB抵抗分圧器を配置する必要があります。LT8355-1はフォルトをクリアし、フォルトの種類に応じてスイッチングを再開します。過電圧フォルトがクリアされると直ちにスイッチングは再開します。

短絡LEDおよびLED過電流から回復の場合は、EN/UVLOピンを介してターンオンした場合のように、ソフトスタートに入ります。フォルトを生じずにソフトスタート・プロセスが完了したら、内部フォルトがクリアされ通常動作が再開されます。ソフトスタートが完了するか制御ループが定常状態に達するまで、PWM調光ロジックの立下がりエッジは、内部PWMと外部PWMのどちらについても無視されます。[表4](#)に、PWMTG1,2ピンとGATE1,2ピンでフォルトが発生する動作条件と、スイッチングがオフになる動作条件を示します。

アプリケーション情報

表 4. FAULT、PWMTG、GATE に対する条件と影響

TYPE	CONDITION	FAULT	PWMTG OFF	GATE OFF
Oversvoltage	$V_{FB} > 1.26V$	Yes	Yes	Yes
Open LED	$1.14V < V_{FB} < 1.26V$ and $V_{ISP-ISN} < 25mV$	Yes	No	No
Short LED	$V_{FB} < 300mV$	Yes	Yes	Yes
Overcurrent	$V_{ISP-ISN} > 670mV$	Yes	Yes	Yes
PWM OFF	$PWM < 500mV$, or $CTRL < 300mV$, or $IADJ2 < 500mV$	No	Yes	Yes
INTV _{CC} UVLO	$INTV_{CC} < 4.3V$	No	Yes	Yes
Thermal Shutdown	$T_J > 170^{\circ}C$	No	Yes	Yes
Above Voltage Regulation	$1.26V > V_{FB} > 1.20V$	No	No	Yes
Above Current Regulation	$0.7V > V_{ISP-ISN} > 0.25V$ (or set by Equation 2a/2b)	No	No	Yes

ソフトスタート

LT8355-1 は、起動時の電流サージを防止するため、チャンネルごとに内部ソフトスタートを使用しています。この機能は、電流制限値とスイッチング周波数の両方に影響します。システムは、起動時に、スイッチング周波数 f_{sw} の約 20% でスイッチングし、電流制限値はほぼゼロの状態です。クロックが進むにつれ、両方の制限が緩和され、約 256 のスイッチング周期の後に通常動作となります。LED 過電流が発生した場合、あるいは、定常状態で短絡 LED 状態が発生した場合、デバイスは直ちにスイッチングを停止し、クールダウン期間に入ります。このクールダウン期間は少なくとも 2048 スイッチング周期の間、継続します。クールダウン期間の最後に、システムは再度起動を試み、最初にパワーオンするときと同じようにソフトスタートに入ります。パワーオン後の最初のソフトスタートか、フォルト条件によって生じたソフトスタートかに関わらず、LT8355-1 は、最初の PWM 調光パルスが到達するまで待機してから、システムのパワーオンを開始します。この PWM パルスは、外部電源から発することも、内部の PWM 調光ジェネレータから発することもできます。最初の PWM パルスが到達するとソフトスタートが開始され、システムが定常状態になるまでこの動作が続きます。システムがソフトスタートを終了するか、または、内部制御ループ状態が定常状態に近づくまで、PWM の低ロジック状態は無視され、デバイスは継続して動作します。

EN/UVLO ピンの使用

EN/UVLO ピンには 2 つの動作モードがあります。1 つ目は、ハイ (1.4V 以上) またはロー (0.3V 未満) に駆動されて、イネーブル・ピンとして機能し、デバイスのターンオンとターンオフを実行します。それに加え、正確な外部低電圧ロックアウト (UVLO) を生成するために使用することもできます。この機能を利用するには、 V_{IN} ピンとグラウンドの間の抵抗分圧器に EN/UVLO ピンを接続します。抵抗は、動作に必要な最小 V_{IN} 値を設定するよう選択します (式 12 および図 7 を参照)。

$$V_{IN(FALLING)} = 1.25V \cdot \left(1 + \frac{R_{UV1}}{R_{UV2}}\right)$$

$$V_{IN(RISING)} = 1.31V \cdot \left(1 + \frac{R_{UV1}}{R_{UV2}}\right) + 2.4\mu A \cdot R_{UV1} \quad (12)$$

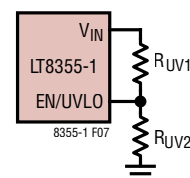


図 7. 正確な UVLO のための LT8355-1 抵抗ネットワーク

EN/UVLO 閾値には、ヒステリシス・ウィンドウがあり、オン状態とオフ状態の繰り返しを防止します。EN/UVLO ピンが立下がり閾値 (代表値 1.25V) を下回るとスイッチングが停止し、ソフトスタートがリセットされます。外部 PMOS が PWM 調光のセクションの指示に従って使用されている場合、負荷は出力コンデンサから切り離されます。デバイスがイネーブルになっていない間も 2.4μA の電流が EN/UVLO ピンに流れるため、プログラマブルなヒステリシスが可能です。EN/UVLO 分圧器の上側抵抗 R_{UV1} の値は、約 2.4μA (R_{UV1}) で必要なヒステリシスが得られるように選択します。分圧比を使用する場合は、等価テブナン抵抗が 20k 以上であることを確認してください。このピンを駆動する場合は、20k の抵抗を直列に追加します。

低電圧 (SEPIC) 起動

SEPIC などの特定の電力段回路では、ISP と ISN が両方ともほぼ (または正確に) 0V となる状態で、デバイスの起動が必要になる場合があります。LED 電流検出アンプは、ISP で 0V

アプリケーション情報

に下がるまで、CTRL1,2とIADJ2により設定されたLED電流を要求し続けます。ただし、ISPは、外部遮断PMOSのドライブ用に正側レールを供給します。そのため、PWM調光を使用するアプリケーション、または、出力短絡回路保護を必要とする昇圧構成アプリケーションには、LED電流の低電圧側検出を使用することは推奨されません。

サーマル・シャットダウンの策定

LT8355-1は、内部温度が170°C(代表値)を超えると、自動的にシャットダウンします。このシャットダウンは、必ずデバイスの動作領域外で生じるようになっています。サーマル・シャットダウンの影響は、負荷フォルトの影響と同様です。スイッチングが停止し、ソフトスタートがリセットされます。外部PMOSがPWM調光のセクションの指示に従って使用されている場合、負荷は出力コンデンサから切り離されます。露出パッドはグラウンドに接続され、温度管理がしやすくなるよう、多数のビアを持つ十分に広いグラウンド・プレーンにハンダ付けする必要があります。LT8355-1は電力コンポーネントを制御するもので、それ自体が負荷電流の大部分を伝導するわけではないため、LT8355-1の消費電力はモノリシック・コンバータより低い場合もあります。消費電力は、 V_{IN} およびスイッチング周波数と共に増加します。ダイ温度は消費電力と共に増加します。周囲温度が高いアプリケーションではそれほど多くの電力を消費することができず、また、いかなる条件においても消費電力が大きいとダイ温度に過度の影響が及ぶ可能性があります。

PCBレイアウトのガイドラインおよび情報

プリント回路基板(PCB)レイアウトは、すべてのパワー・アプリケーションの性能に大きな影響を及ぼします。デバイスやパワー・コンポーネントと外部との間で電気配線と放熱板との接続を適切に行うことは、どのシステムにおいても成否の分かれ道となります。いかなるアプリケーションのPCBでもレイアウトの設計に適切な時間を費やすことを、おろそかにしないでください。パッケージ底面にある露出グラウンド・パッドは、グラウンド・プレーンにハンダ付けする必要があります。

スイッチ電流検出抵抗 R_{SENSE} は、大面積で切れ目のないグラウンド・プレーンに接続する必要があります。スイッチ電流検出抵抗のグラウンド端子は、LT8355-1の各チャネルのSENSE1,2ピンにケルビン接続する必要があります。INTV_{CC}バイパスコンデンサは、INTV_{CC}ピンから露出

パッドに直接、できるだけ短い距離で接続します。 $V_{C1,2}$ 、PWM1,2、CTRL1,2、IADJ2、 V_{REF} などのアナログ機能と制御機能には、ICの露出パッドを包含している別個のグラウンド・プレーンが必要です。電力用グラウンド・プレーンとアナログ用グラウンド・プレーンは、露出パッドとのケルビン接続部と、PCBへの電源入力部でのみ接する必要があります。

アプリケーションのPCB内で電力機能とアナログ機能を確保するために、適切なグラウンド・プレーンを設計してください。グラウンド・プレーンは、他のパターンによってさえぎられることなく、連続的で非常に幅の広い銅板であることが必要です。ICの露出パッドは、そのようなグラウンド・プレーンに接続します。露出パッド面積に見合うだけの多くのビアを使用して接続を行ってください。埋め込みビアまたはキャップ付きビアを使用すると、露出パッド領域へのハンダ付けを容易化できます。露出パッド接続用に特定のレイアウトをコピーするのではなく、PCB製造の能力が許す限り、多くのビアを使用してください。

露出パッドにハンダ付けすることの他、電力パスには十分に堅牢なレイアウトを使用することも重要です。 V_{IN} には幅広のパターンを使用し、負荷に接続してください。LED電流検出抵抗とスイッチ電流検出抵抗はデバイスにできるだけ近付けて接続し、ISPとISNのパターンは互いにできるだけ近付けて配線するようにします。ISPとISNは、LED電流検出抵抗まで異なる経路をとらず、できるだけ互いに隣接した状態を保つようにすることを、強く推奨します。スイッチング・ノード(SW)のパターンの合計面積は最小限にし、そのため、出力コンデンサと外部キャッチ・ダイオードは外部NMOSスイッチおよびスイッチ電流検出抵抗にできるだけ近くなるよう配置してください。最後に、外部PMOSスイッチを使用する場合は、幅の広いパターンを使用して接続してください。ただし、両方の外部スイッチのゲートは、幅の狭いパターンで接続する必要があることに注意してください。外部スイッチのゲート以外は、電力パスのビアはできるだけ避けてください。どうしてもビアを避けることができない場合は、多くのビアを並列に使用してください。放射および伝導の電磁場干渉(EMI)を抑制するためには、適切なPCBレイアウトが重要です。SWノードの面積を最小限にすると、スイッチが処理する容量は小さくなります。そのため、スイッチング時に生じる電流スパイクは減少します。いわゆるホット・ループの面積を小さくしないと、EMI性能が著しく悪化します。そのため、出力コンデンサと外部キャッチ・ダイオードは外部NMOSス

アプリケーション情報

スイッチおよびスイッチ電流検出抵抗にできるだけ近くなるよう配置してください。ホット・ループについての詳細については、アナログ・デバイセズのアプリケーション・ノート、AN136 および AN139 を参照してください。

上記を考慮した2層レイアウトの例を、図8に示します。PCBのレイアウトは、PCBメーカーの能力やその他のアプリケーション上の制約事項を十分に考慮することが重要です。こ

こに示した例は、アプリケーションのPCBのレイアウトを行う際のガイドとなるものです。アプリケーションによって、あるいはメーカーの能力によって、異なるレイアウトが必要な場合には、上記ガイダンスを念頭に置いて変更を行ってください。なお、最高性能を発揮するには4層レイアウトを推奨します。4層PCBリファレンス・レイアウト設計については、EVAL-LT8355-1-AZ 評価回路を参照してください。

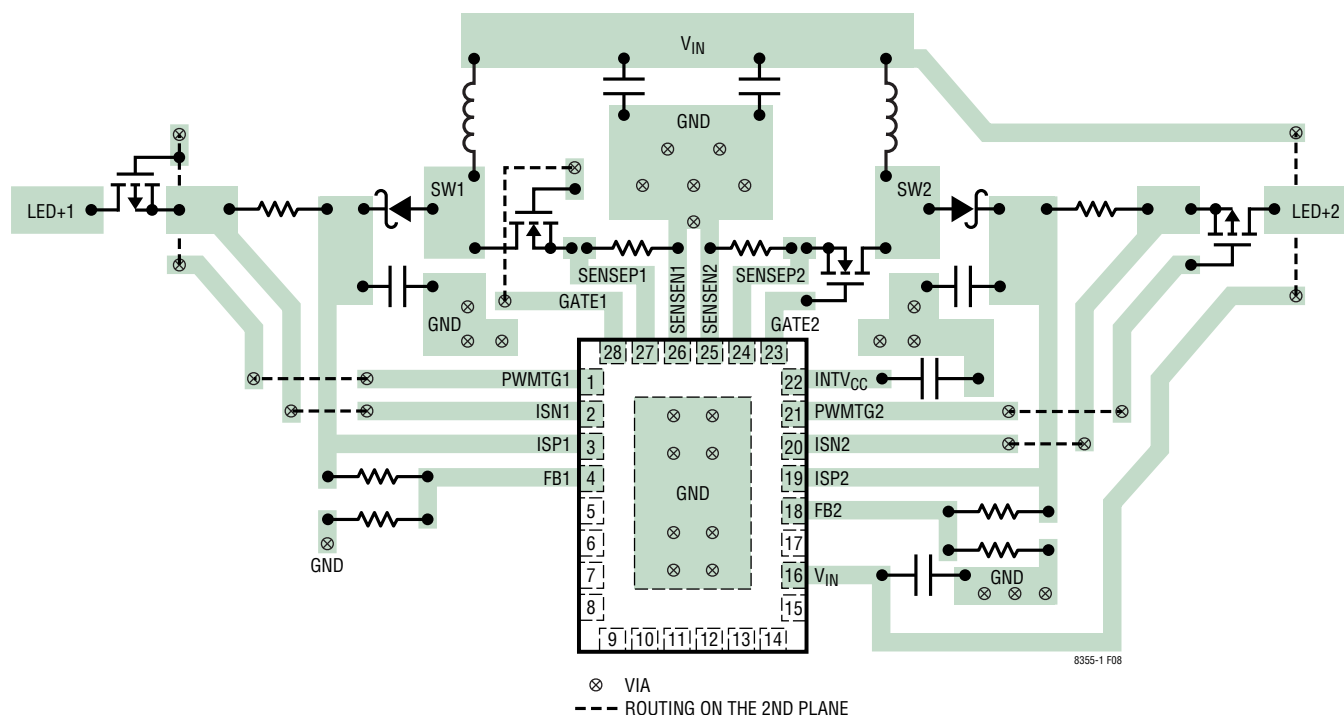
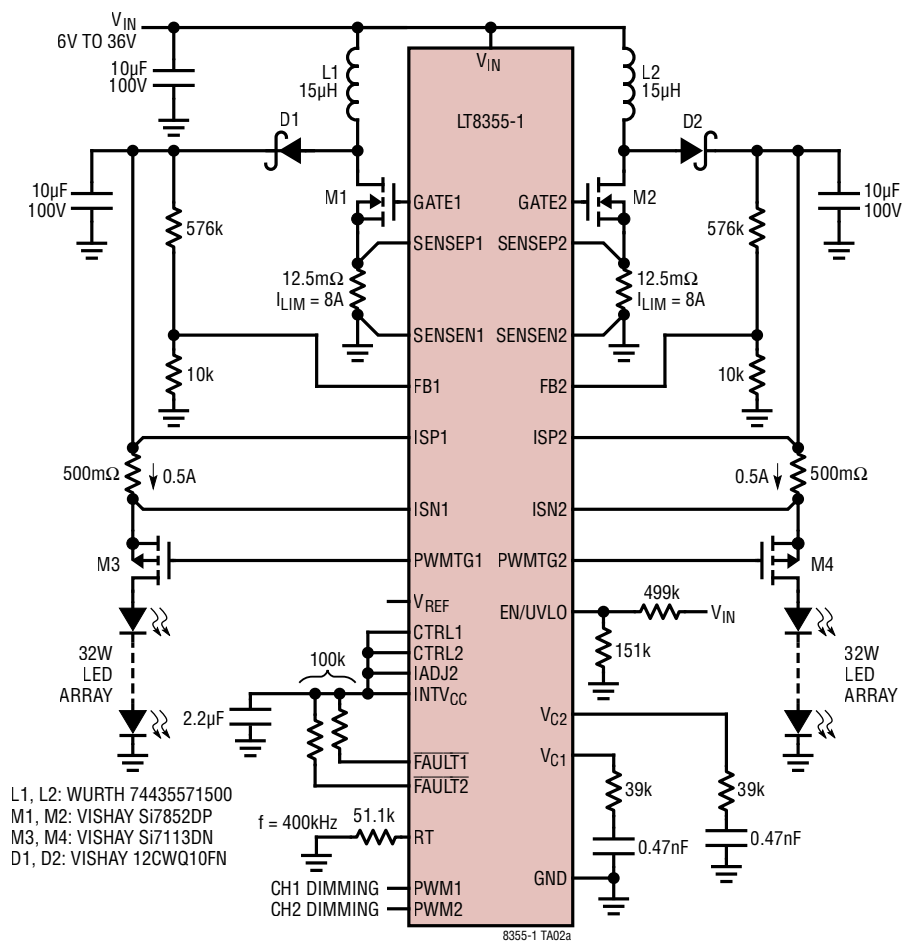


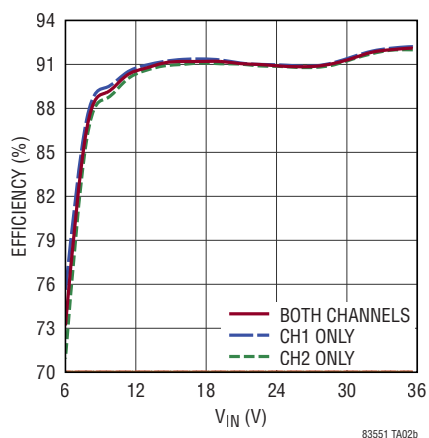
図8. LT8355-1用のデュアル昇圧リファレンス・レイアウト

標準的応用例

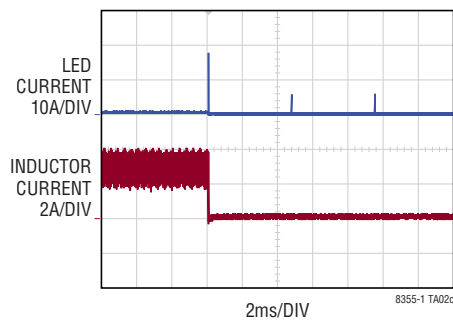
デュアル32W昇圧LEDドライバ



効率と V_{IN} 電圧の関係

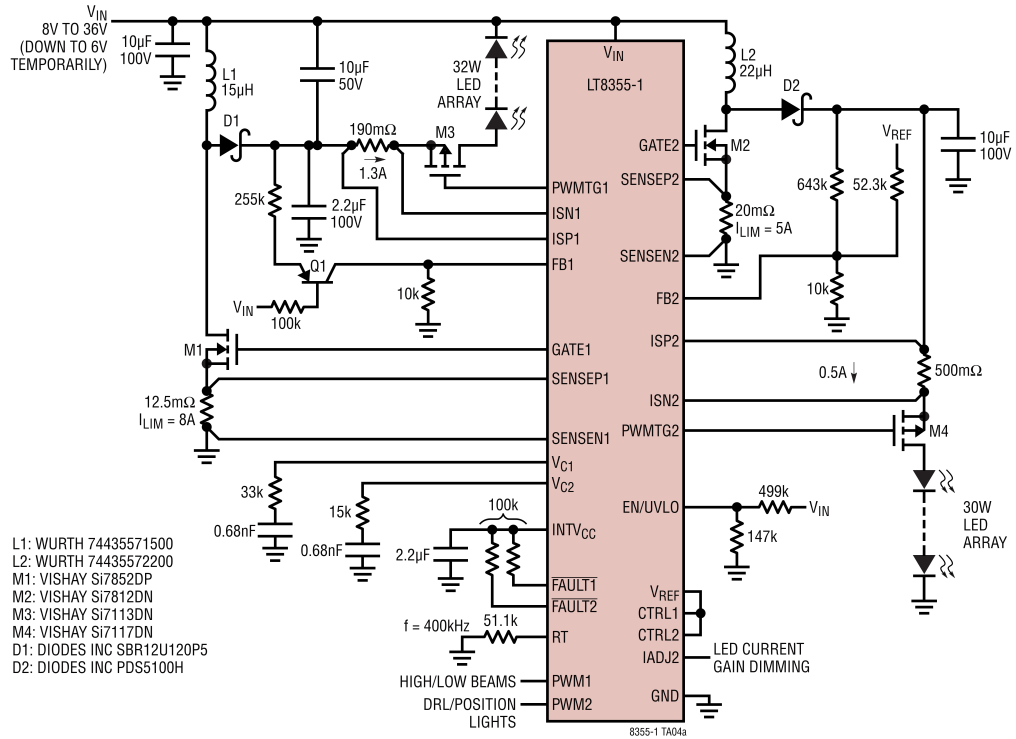


LED 短絡フォルト検出および応答



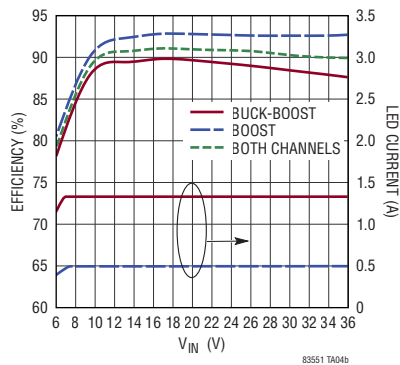
標準的応用例

自動車用ヘッドランプの完全なソリューション

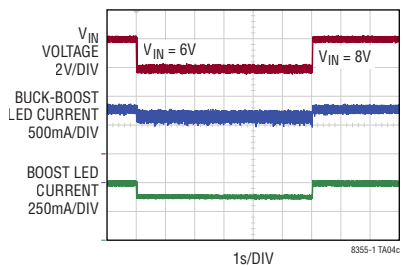


L1: WURTH 74435571500
L2: WURTH 74435572200
M1: VISHAY Si7852DP
M2: VISHAY Si7812DN
M3: VISHAY Si7113DN
M4: VISHAY Si7117DN
D1: DIODES INC SBR12U120P5
D2: DIODES INC PDS5100H

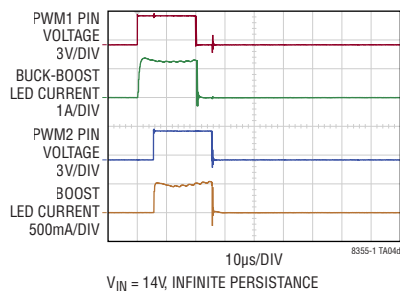
効率とVIN 電圧の関係



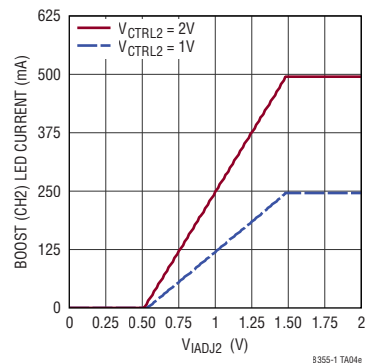
コールド・クランクLEDレギュレーション



500:1の外部PWM調光(100Hz)

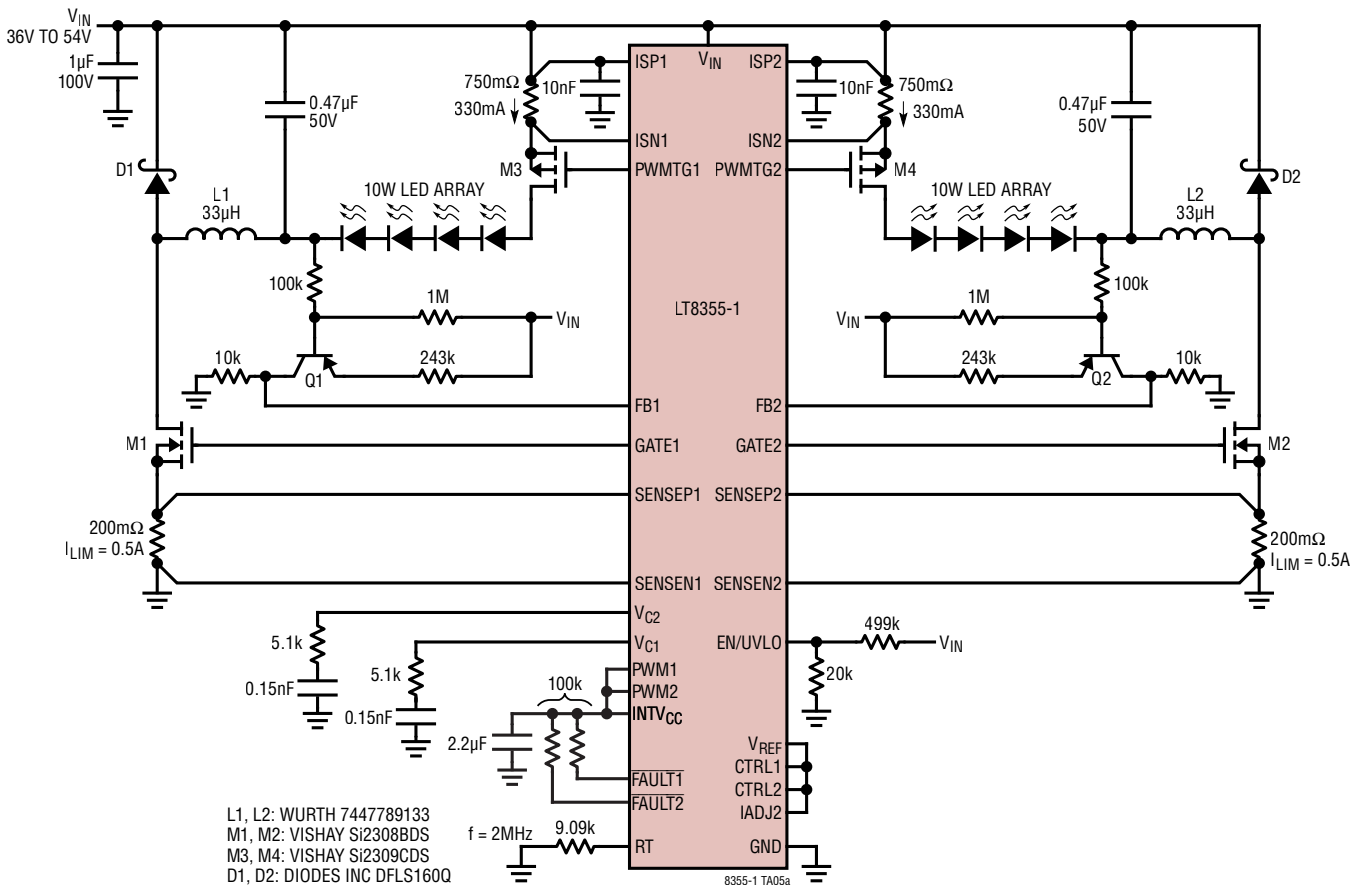


昇圧チャンネルLED電流とVIADJ2の関係

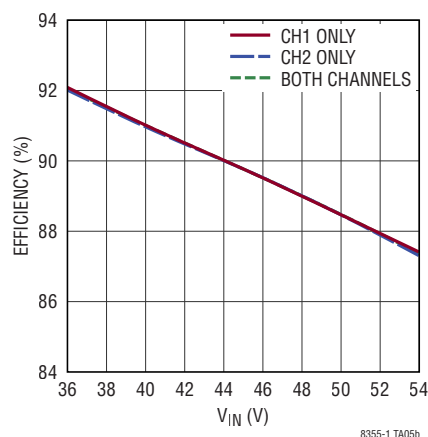


標準的応用例

デュアル 10W 降圧モード高スイッチング周波数 (2MHz) LED ドライバ

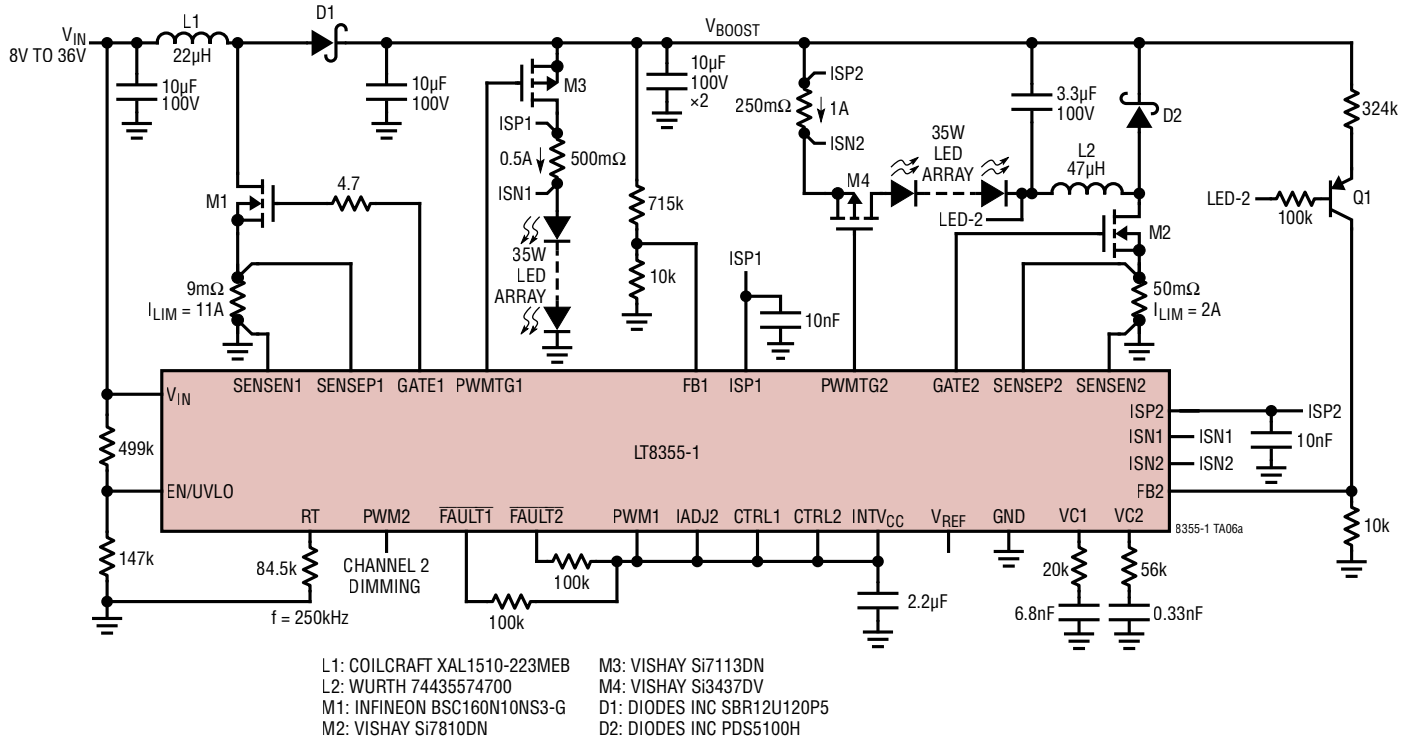


効率と V_{IN} 電圧の関係

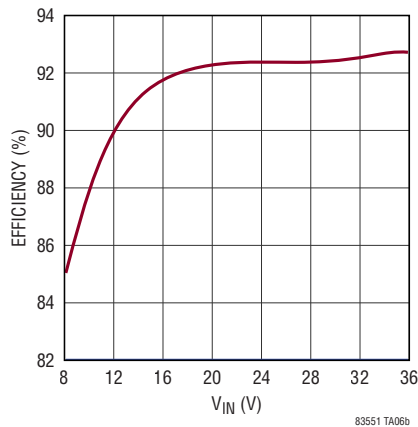


標準的応用例

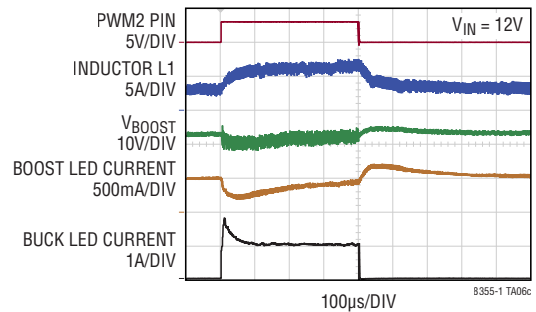
降圧モードLEDドライバのプリブーストとしての昇圧LEDドライバ



効率と V_{IN} 電圧の関係

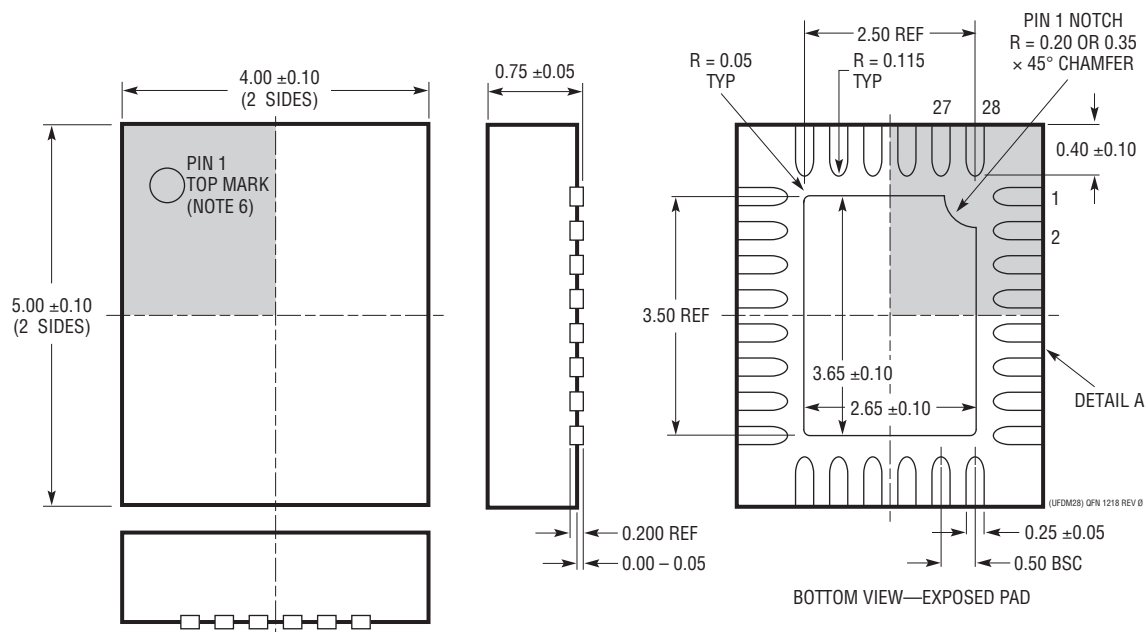


25:1 の外部 PWM 調光 (100Hz)



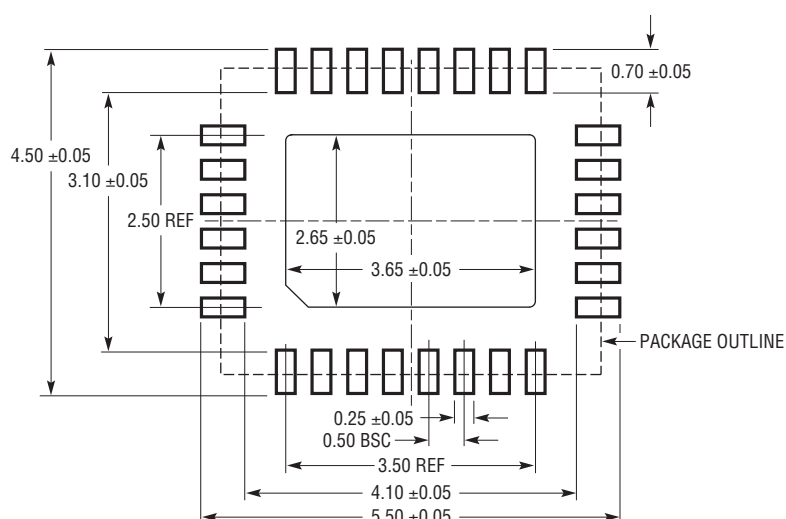
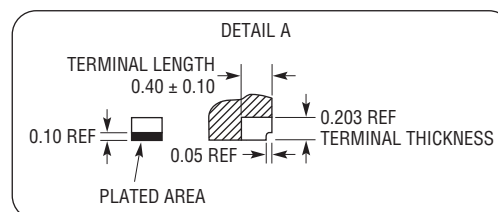
パッケージの説明

UFD Package 28-Lead Plastic Side Wettable QFN (4mm × 5mm) (Reference LTC DWG # 05-08-1682 Rev 0)



NOTE:

1. DRAWING NOT TO SCALE
2. ALL DIMENSIONS ARE IN MILLIMETERS
3. DIMENSIONS OF EXPOSED PAD ON BOTTOM OF PACKAGE DO NOT INCLUDE MOLD FLASH. MOLD FLASH, IF PRESENT, SHALL NOT EXCEED 0.15mm ON ANY SIDE
4. SHADED AREA IS ONLY A REFERENCE FOR PIN 1 LOCATION ON THE TOP AND BOTTOM OF PACKAGE



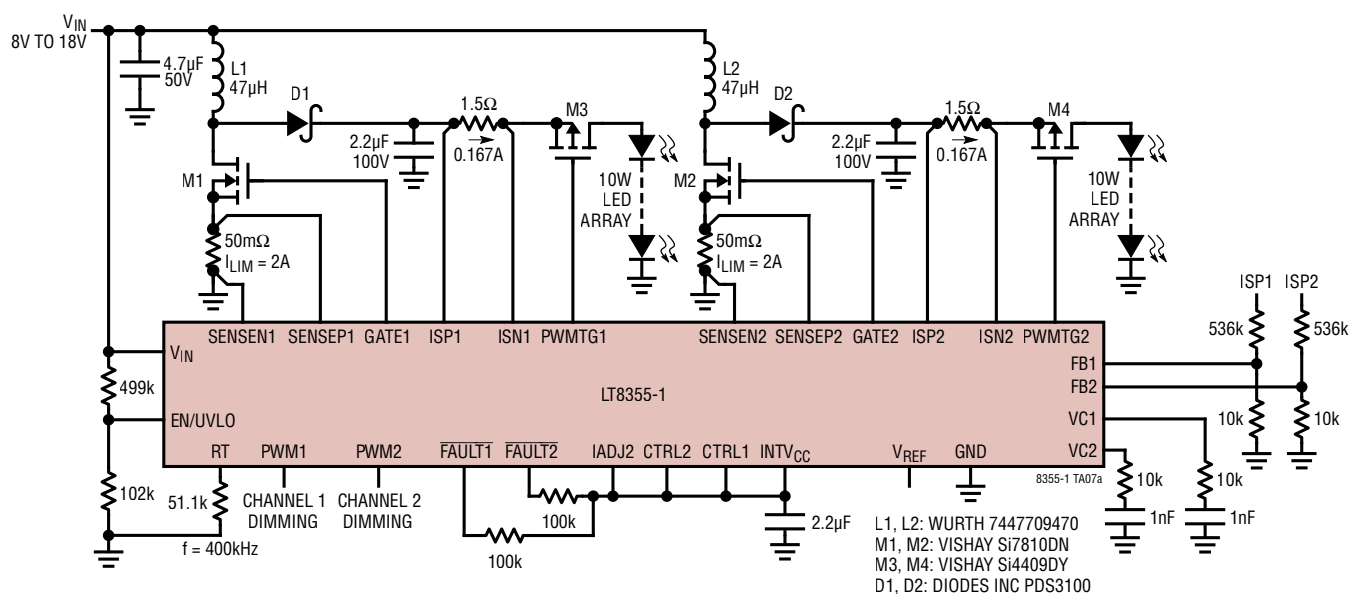
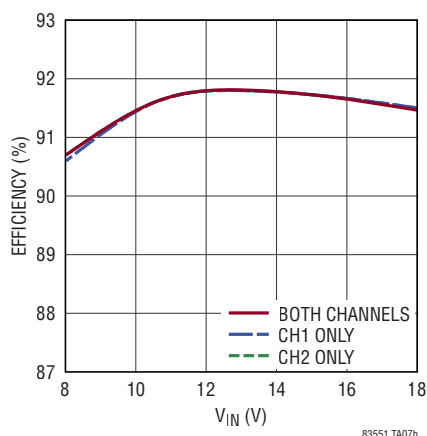
RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS
 APPLY SOLDER MASK TO AREAS THAT ARE NOT SOLDERED

改訂履歴

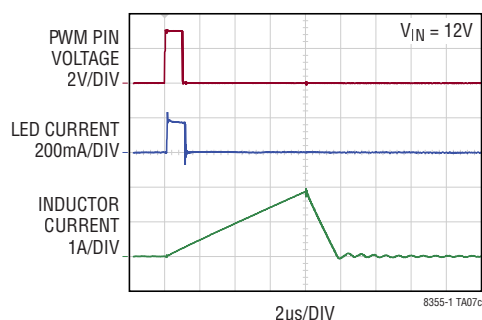
版数	改訂日	説明	改訂ページ
A	12/22	パルス幅変調(PWM)調光のセクションを更新	16
		LEDフォルト・イベントのセクションを更新	20
B	8/23	ブロック図を更新	12
		パルス幅変調(PWM)調光のセクションを更新	16
		LEDフォルト・イベントのセクションを更新	20
C	10/23	標準的応用例のセクションを更新	26

標準的応用例

高外部PWM調光比の昇圧デュアルLEDドライバ

効率と V_{IN} 電圧の関係

10000:1の外部PWM調光(100Hz)



関連製品

製品番号	概要	注釈
LT8356-1	100V _{IN} /120V _{OUT} LEDコントローラ、指数スケールPWM調光付き	V_{IN} : 5~100V, $V_{OUT(MAX)}$: 120V, 20,000:1の外部調光, 128:1の指数内部PWM調光, $I_{SD} < 1\mu A$, 3mm × 4mm QFN-20, MSOP-16Eパッケージ
LT3952A	60V、4Aの同期整流式昇圧LEDドライバ	$V_{IN(MIN)}$ = 3V, $V_{IN(MAX)}$ = 42V, V_{OUT} = 0~60V, 5:1の内部調光および4,000:1の外部調光, I_{SD} = 1μA, TSSOP-28E
LT3755/LT3755-1/ LT3755-2	ハイ・サイド75V、1MHzのLEDコントローラ、3,000:1のPWM調光付き	V_{IN} : 4.5~40V, V_{OUT} : 5~60V, True Color PWM, アナログ = 3000:1, $I_{SD} < 1\mu A$, 3mm × 3mm QFN-16, MSOP-16Eパッケージ
LT3756/LT3756-1/ LT3756-2	ハイ・サイド100V、1MHzのLEDコントローラ、3,000:1のPWM調光付き	V_{IN} : 6~100V, V_{OUT} : 5~100V, トゥルー・カラー PWM, アナログ = 3000:1, $I_{SD} < 1\mu A$, 3mm × 3mm QFN-16, MSOP-16Eパッケージ
LT3761/LT3761A	ハイ・サイド100V、1MHzのLEDコントローラ、3,000:1のPWM調光および内部PWMジェネレータ付き	V_{IN} : 4.5~60V, $V_{OUT(MAX)}$ = 80V, PWMおよびアナログ調光, $I_{SD} < 1\mu A$, MSOP-16Eパッケージ