

## 40V<sub>IN</sub>、18V<sub>OUT</sub>、6Aの同期整流式昇降圧 Silent Switcher

### 特長

- 4スイッチの単一インダクタ・アーキテクチャにより、V<sub>OUT</sub>より大きい、小さい、または等しいV<sub>IN</sub>が可能。
- Silent Switcher®アーキテクチャにより低EMIに対応
- 最大95%の効率(2MHz時)
- 独自のピーク電流モード
- 入力電圧範囲: 3V~40V
- 出力電圧範囲: 1V~18V
- 出力電圧レギュレーション: ±1.5%
- 出力/入力電流レギュレーションおよびモニタ
- 定電圧/低電流レギュレーション
- ハイ・サイド PMOS 負荷スイッチ・ドライバ
- 降圧または昇圧時に上側 MOSFET のリフレッシュ・ノイズなし
- 外部周波数同期と SSFM を使用した 200kHz~2MHz の固定スイッチング周波数
- シャットダウン時は V<sub>OUT</sub> を V<sub>IN</sub> から切断
- 小型の 4mm × 6mm 32ピン LQFN パッケージ
- AEC-Q100 認定を申請中

### アプリケーション

- オートモーティブ、産業、テレコム・システム
- 高精度電流制限付きの電圧レギュレータ
- 高周波数バッテリー駆動システム
- USB-PD ソース

### 概要

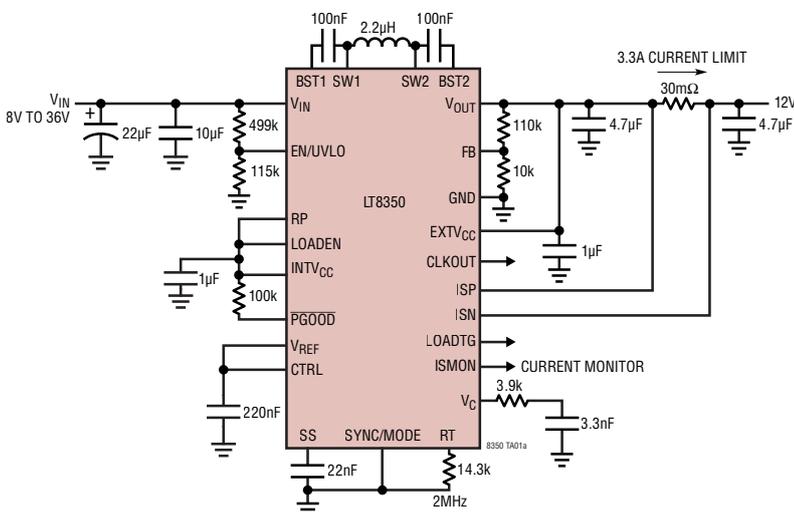
LT<sup>®</sup>8350は、モノリシックの4スイッチ同期整流式昇降圧コンバータで、Silent Switcherアーキテクチャを採用してEMI放射を最小限に抑えながら高スイッチング周波数で高い効率を実現します。スイッチャは、入力電圧が出力電圧より高くても、低くても、あるいは等しい場合でも、出力電圧、入力電流、または出力電流をレギュレーションできます。独自のピーク電流モード制御スキームにより、調整可能かつ同期可能な200kHz~2MHzの固定周波数動作またはスペクトラム拡散周波数変調(SSFM)動作が可能です。3V~40Vの入力電圧範囲、1V~18Vの出力電圧機能、動作領域間の滑らかで低ノイズの遷移機能を備えているため、LT8350は、オートモーティブ、産業、テレコム、バッテリー駆動システムにおける電圧レギュレータ、バッテリー、スーパーキャパシタ・チャージャなどのアプリケーションに最適です。

LT8350は入力または出力電流モニタおよびパワー・グッド・フラグを備えています。LT8350の再試行時、ラッチオフ時、または動作継続中の出力短絡状態を検出する、堅牢なフォルト保護が可能です。

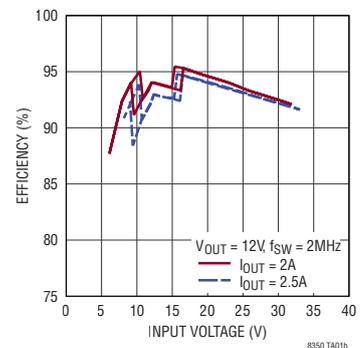
全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

### 標準的応用例

出力電流制限付き、効率95%、24W(12V、2A)、2MHzの昇降圧電圧レギュレータ



効率とV<sub>IN</sub>の関係



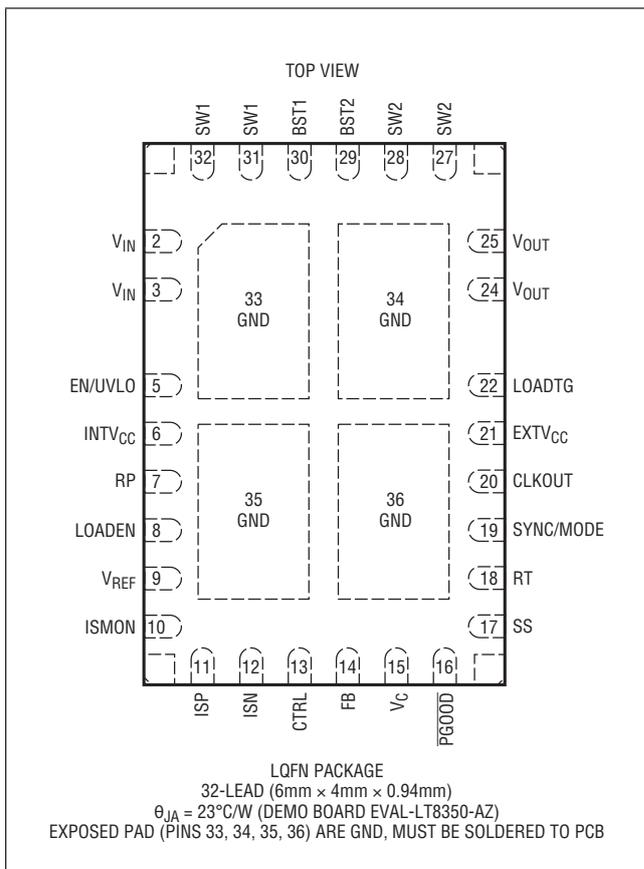
# LT8350

## 絶対最大定格

(Note 1)

$V_{IN}$ , EN/UVLO, ISP, ISN .....	-0.3V~42V
$V_{OUT}$ , EXT $V_{CC}$ .....	-0.3V~20V
SW1.....	-0.3V~42V
SW2.....	-0.3V~20V
BST1.....	47V
BST2.....	25V
BST1-SW1, BST2-SW2, INT $V_{CC}$ .....	-0.3V~5V
CTRL, FB, LOADEN, SYNC/MODE, $\overline{PGOOD}$ .....	-0.3V~5V
ISMON, $V_C$ , RT .....	-0.3V~5V
SS, $V_{REF}$ .....	-0.3V~4V
ISP-ISN.....	-1V~1V
CLKOUT < LOADTG .....	(Note 2)
動作ジャンクション温度範囲 (Note 3, 4)	
LT8350R.....	-40°C~150°C
保管温度範囲 .....	-65°C~150°C

## ピン配置



## 発注情報

製品番号	パッド/ボール仕上げ	製品マーキング*		パッケージ・タイプ**	MSL レーティング	温度範囲
		デバイス	仕上げコード			
LT8350RV#PBF	Au (RoHS)	8350	e4	LQFN (QFN フットプリントの積層パッケージ)	3	-40°C~150°C

• 更に広い動作温度範囲で規定されたデバイスについては、弊社または弊社代理店にお問い合わせください。\*パッドの仕上げコードはIPC/JEDEC J-STD-609によります。

• LGAおよびBGAのパッケージ図面とトレイ図面

\*\* LT8350パッケージのフットプリントは標準の4mm×6mm QFNパッケージと同じです。

• 推奨されるLGAおよびBGA PCBのアセンブリおよび製造手順

## 電気的特性

●は、全動作温度範囲に適用される仕様であることを示します。それ以外は、 $T_A = 25^\circ\text{C}$ での仕様です。また、特に指定のない限り、 $V_{IN} = 12\text{V}$ 、 $V_{EN/UVLO} = 1.5\text{V}$ です。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
<b>Input and Output</b>						
$V_{IN}$ Operating Voltage Range		●	3		40	V
$V_{IN}$ Shutdown Current	$V_{EN/UVLO} = 0.3\text{V}$			2	5	$\mu\text{A}$
$V_{IN}$ Active Current (Not Switching)	$V_{EN/UVLO} = 1.5\text{V}$ , $\text{EXTV}_{CC} = 0\text{V}$			3.5	5	$\text{mA}$
	$V_{EN/UVLO} = 1.5\text{V}$ , $\text{EXTV}_{CC} = 5\text{V}$			400	650	$\mu\text{A}$
$\text{EXTV}_{CC}$ Voltage Range		●	1		18	V
$V_{OUT}$ Voltage Range		●	0		18	V
EN/UVLO Shutdown Threshold	Falling		0.3	0.6	0.9	V
EN/UVLO Enable Threshold	Falling	●	1.196	1.220	1.244	V
EN/UVLO Enable Hysteresis				15		mV
EN/UVLO Hysteresis Current	$V_{EN/UVLO} = 1.1\text{V}$		2.1	2.5	2.9	$\mu\text{A}$
	$V_{EN/UVLO} = 1.5\text{V}$		-0.1	0	0.1	$\mu\text{A}$
<b>Linear Regulators</b>						
INTV <sub>CC</sub> Regulation Voltage	$I_{INTVCC} = 20\text{mA}$		3.4	3.6	3.8	V
$V_{REF}$ Regulation Voltage	$I_{VREF} = 100\mu\text{A}$	●	1.97	2.00	2.03	V
<b>Current Regulation Loop</b>						
Full-Scale Current Regulation $V_{(ISP-ISN)}$	$V_{CTRL} = 2\text{V}$ , $V_{ISP} = 12\text{V}$	●	94	100	103	mV
	$V_{CTRL} = 2\text{V}$ , $V_{ISP} = 0\text{V}$	●	94	100	103	mV
ISP/ISN Input Common Mode Range		●	0		40	V
ISP/ISN Current Regulation Amplifier $g_m$				2300		$\mu\text{S}$
<b>Voltage Regulation Loop</b>						
FB Pin Current	FB in Regulation, Current Out of Pin			35	80	nA
FB Regulation Voltage	$V_C = 0.8\text{V}$	●	0.985	1.00	1.015	V
FB Line Regulation	$V_{IN} = 3\text{V}$ to $40\text{V}$			0.02	0.2	%
FB Load Regulation				0.02	0.1	%
FB Voltage Regulation Amplifier $g_m$				580		$\mu\text{S}$
$V_C$ Output Impedance				10		$\text{M}\Omega$
<b>Power Switches</b>						
Maximum Switch Current Limit	Peak-Boost Current Mode		6.3	7.0	7.7	A
	Peak-Buck Current Mode		5.8	7.0	8.0	A
Switch A On-Resistance (From $V_{IN}$ to SW1)	$I_{SW} = 1\text{A}$			50		$\text{m}\Omega$
Switch B On-Resistance (From SW1 to GND)	$I_{SW} = 1\text{A}$			50		$\text{m}\Omega$
Switch C On-Resistance (From SW2 to GND)	$I_{SW} = 1\text{A}$			30		$\text{m}\Omega$
Switch D On-Resistance (From $V_{OUT}$ to SW2)	$I_{SW} = 1\text{A}$			30		$\text{m}\Omega$
<b>Oscillator</b>						
Switching Frequency	$V_{SYNC/MODE} = 0\text{V}$ , $R_T = 14.3\text{k}\Omega$	●	1900	2000	2100	kHz
	$V_{SYNC/MODE} = 0\text{V}$ , $R_T = 178\text{k}\Omega$		260	290	320	kHz
SYNC Frequency			200		2000	kHz
SYNC/MODE Threshold Voltage			0.4		1.5	V
Spread Spectrum Above Oscillator Frequency	$V_{SYNC/MODE} = 3.6\text{V}$		20	23	26	%

## 電気的特性

●は、全動作温度範囲に適用される仕様であることを示します。それ以外は、 $T_A = 25^\circ\text{C}$ での仕様です。また、特に指定のない限り、 $V_{IN} = 12\text{V}$ 、 $V_{EN/UVLO} = 1.5\text{V}$ です。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>Fault</b>					
FB Short Threshold ( $V_{FB}$ )	Falling	0.23	0.25	0.27	V
FB Short Hysteresis		38	50	62	mV
ISP/ISN Over Current Threshold $V_{(ISP-ISN)}$	$V_{ISP} = 12\text{V}$		750		mV
$\overline{\text{PGOOD}}$ Upper Threshold Offset from $V_{FB}$	Rising	8	10	12	%
$\overline{\text{PGOOD}}$ Lower Threshold Offset from $V_{FB}$	Falling	-12	-10	-8	%
$\overline{\text{PGOOD}}$ Pull-Down Resistance			130	200	$\Omega$
SS Hard Pull-Down Resistance			130	200	$\Omega$
SS Pull-Up Current	$V_{FB} = 0.8\text{V}$ , $V_{SS} = 0\text{V}$	10.5	12.5	14.5	$\mu\text{A}$
SS Pull-Down Current	$V_{FB} = 1\text{V}$ , $V_{SS} = 2\text{V}$	1.0	1.25	1.5	$\mu\text{A}$
SS Fault Latch-Off Threshold			1.75		V
SS Fault Reset Threshold			0.2		V
<b>Output Current Monitor</b>					
ISMON Voltage	$V_{(ISP-ISN)} = 100\text{mV}$ , $V_{ISP} = 12\text{V}/0\text{V}$ $V_{(ISP-ISN)} = 0\text{mV}$ , $V_{ISP} = 12\text{V}/0\text{V}$	1.21	1.25	1.29	V
		0.22	0.25	0.28	V
<b>Load Switch Driver</b>					
LOADEN Threshold	Rising		1.5		V
LOADEN Hysteresis			540		mV
Minimum $V_{OUT}$ for LOADTG to be On	$V_{LOADEN} = 5\text{V}$		3	4.0	V
LOADTG On Voltage $V_{(VOUT-LOADTG)}$	$V_{OUT} = 12\text{V}$	4.5	5	5.5	V
LOADTG Off Voltage $V_{(VOUT-LOADTG)}$	$V_{OUT} = 12\text{V}$	-0.1	0	0.1	V

**Note 1:** 上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性と寿命に影響を与えることがあります。

**Note 2:** これらのピンには正または負の電圧源を接続しないでください。接続すると、デバイスに恒久的な損傷を与えることがあります。

**Note 3:** LT8350Rは $-40^\circ\text{C}$ ~ $150^\circ\text{C}$ の動作ジャンクション温度範囲での動作が仕様化されています。ジャンクション温度が高い場合は動作寿命が低下します。ここに示す仕様に見合った

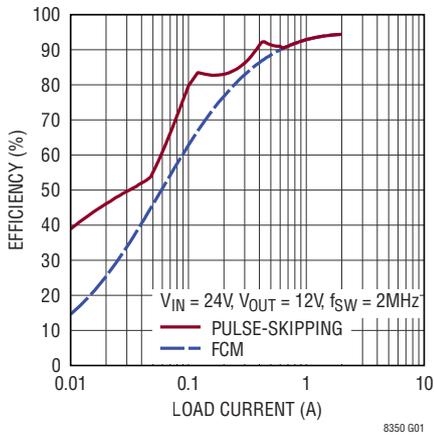
最大周囲温度は、具体的な動作条件と、ボード・レイアウト、パッケージの熱インピーダンス定格値、およびその他の環境条件の組み合わせによって決まります。

**Note 4:** LT8350は、一時的な過負荷状態からデバイスを保護することを目的とした過熱保護機能を内蔵しています。過熱保護機能が作動した場合、ジャンクション温度は $150^\circ\text{C}$ を超えています。仕様に規定された絶対最大動作ジャンクション温度を超える温度での連続動作は、デバイスの信頼性を損なったり、デバイスに恒久的な損傷を生じさせたりする可能性があります。

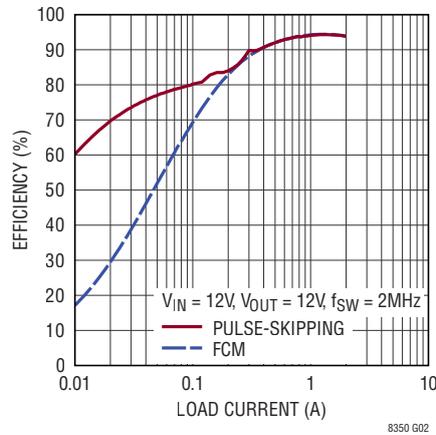
代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

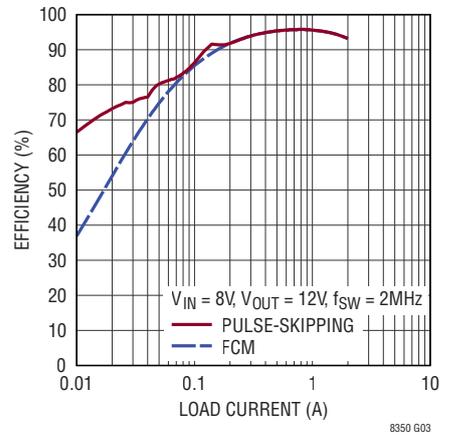
効率と負荷電流の関係  
(降圧領域)



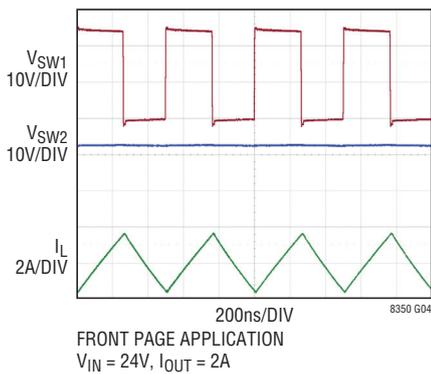
効率と負荷電流の関係  
(昇降圧領域)



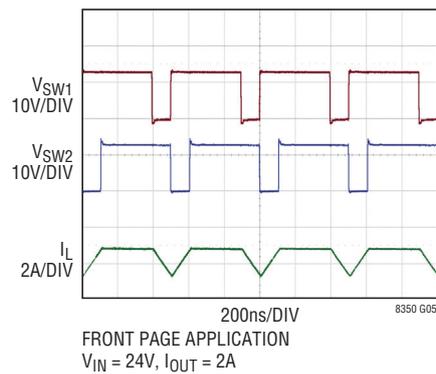
効率と負荷電流の関係  
(昇圧領域)



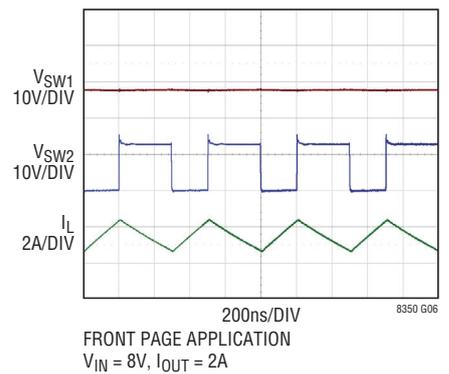
スイッチング波形  
(降圧領域)



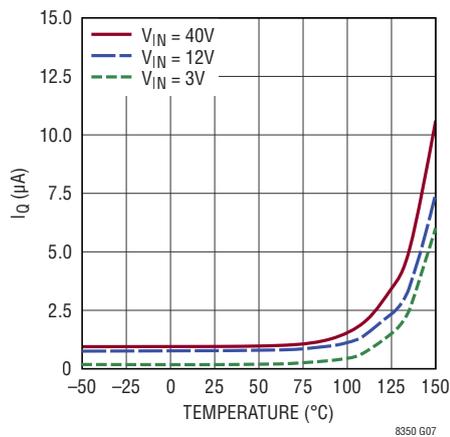
スイッチング波形  
(昇降圧領域)



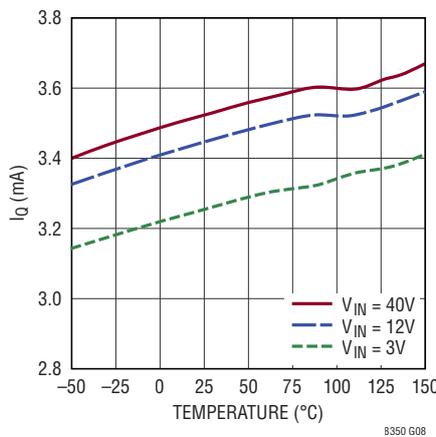
スイッチング波形  
(昇圧領域)



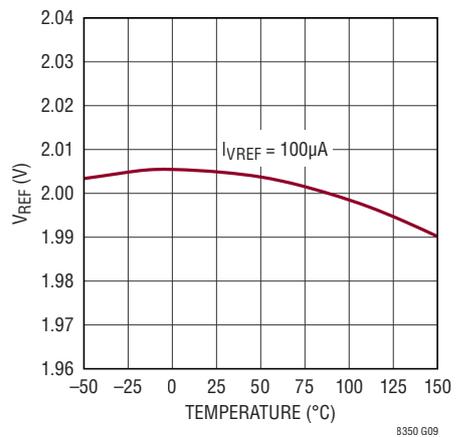
$V_{IN}$  シャットダウン電流



$V_{IN}$  アクティブ電流



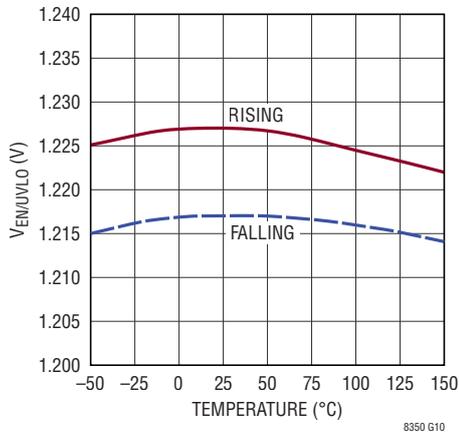
$V_{REF}$  電圧と温度の関係



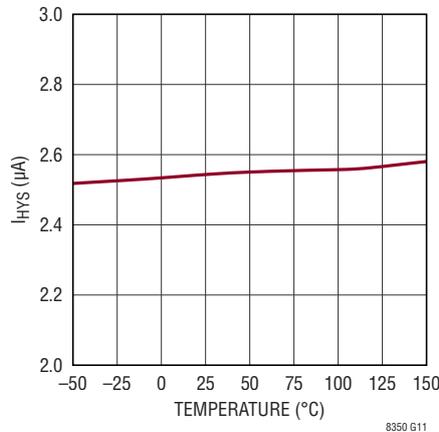
## 代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

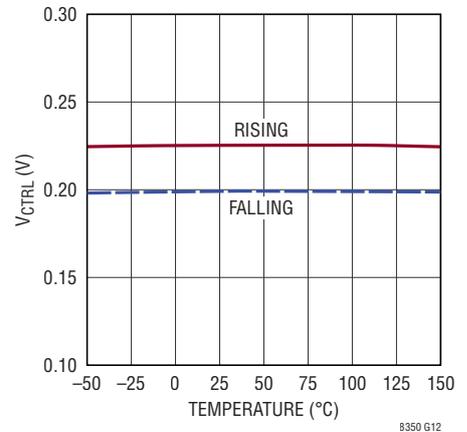
EN/UVLO イネーブル閾値



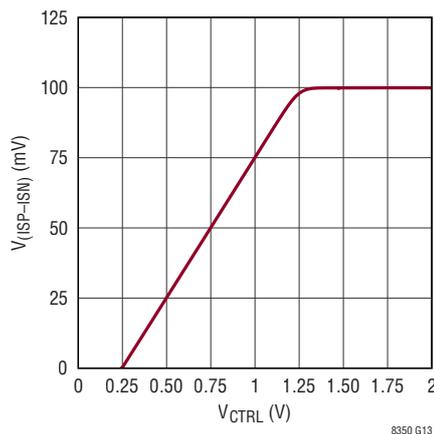
EN/UVLO ヒステリシス電流



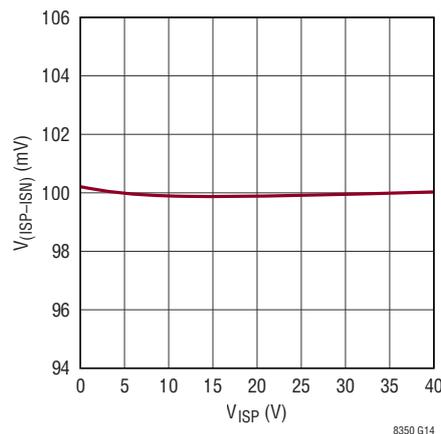
CTRL のオフ閾値



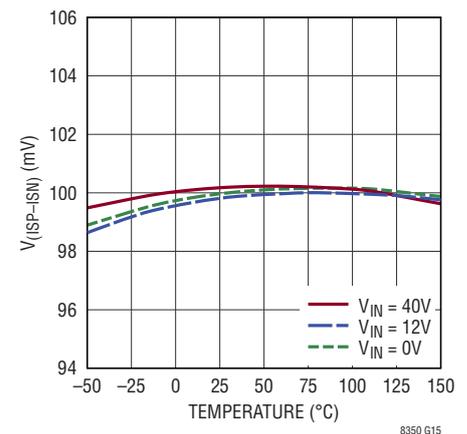
$V_{(ISP-ISN)}$  レギュレーションと  $V_{CTRL}$  の関係



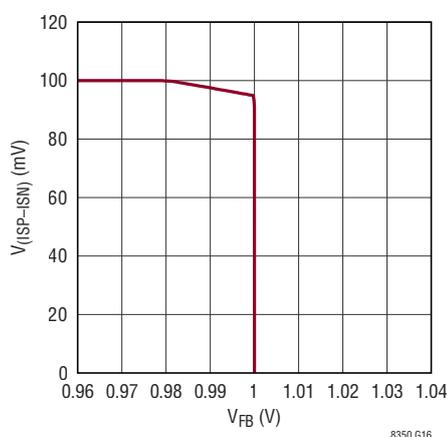
$V_{(ISP-ISN)}$  レギュレーションと  $V_{ISP}$  の関係



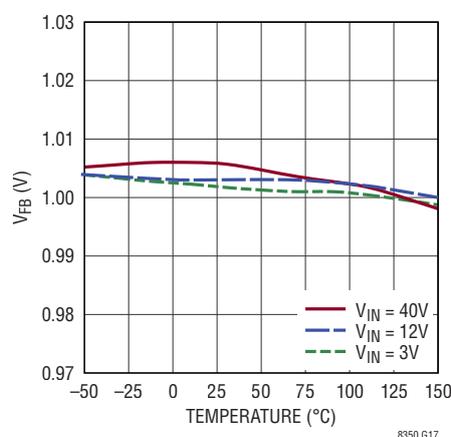
$V_{(ISP-ISN)}$  レギュレーションと温度の関係



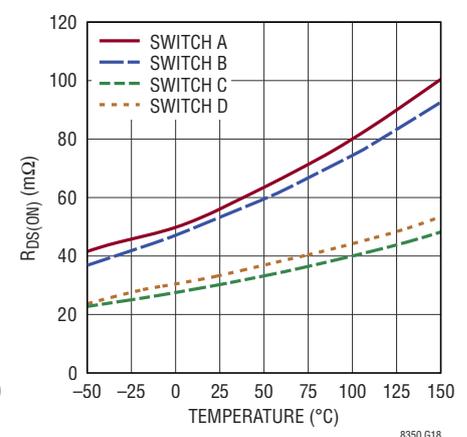
$V_{(ISP-ISN)}$  レギュレーションと  $V_{FB}$  の関係



FB レギュレーションと温度の関係



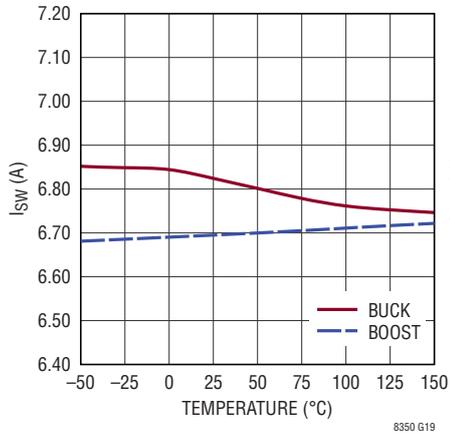
パワー・スイッチの  $R_{DS(ON)}$



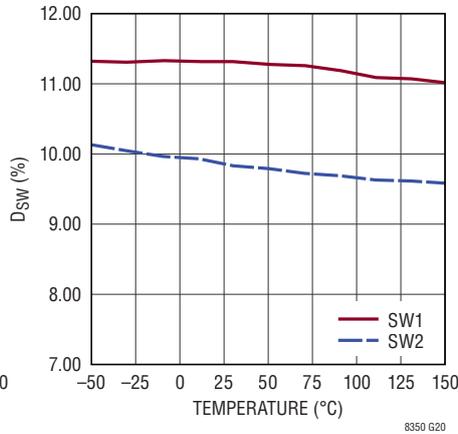
代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

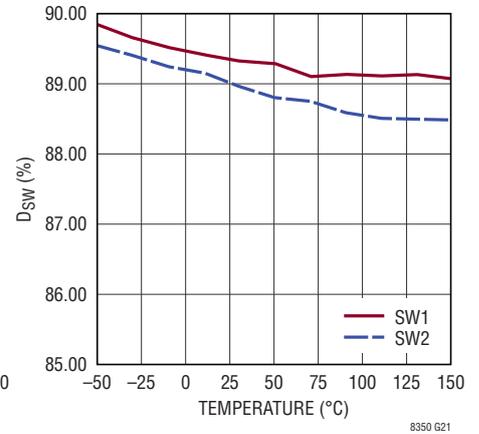
ピーク電流と温度の関係



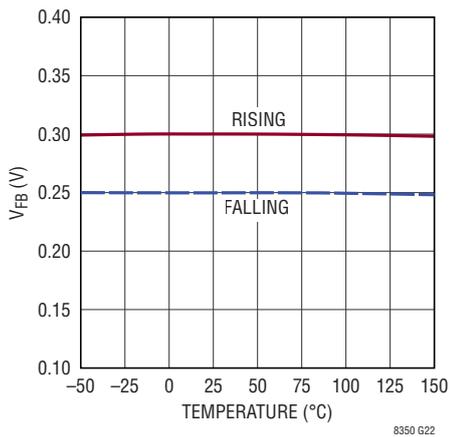
最小オン時間と温度の関係



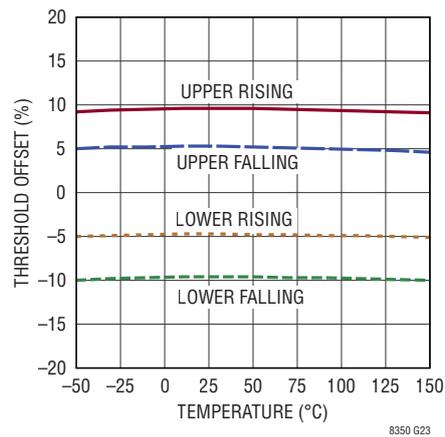
最大オン時間と温度の関係



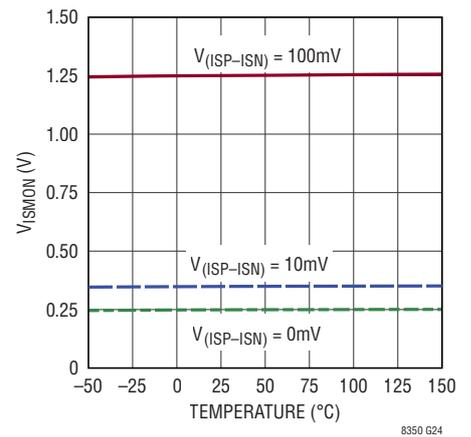
FB 短絡回路閾値



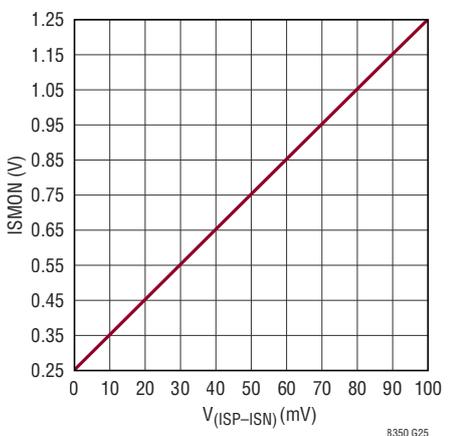
PGOOD 閾値



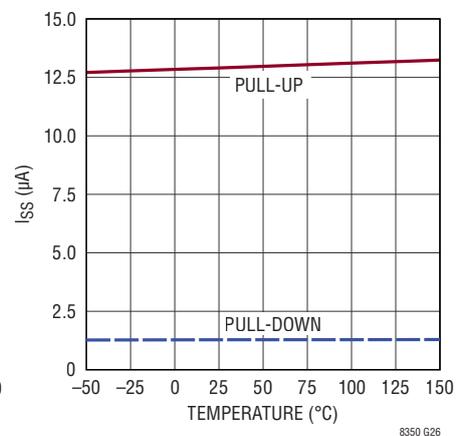
ISMON と温度の関係



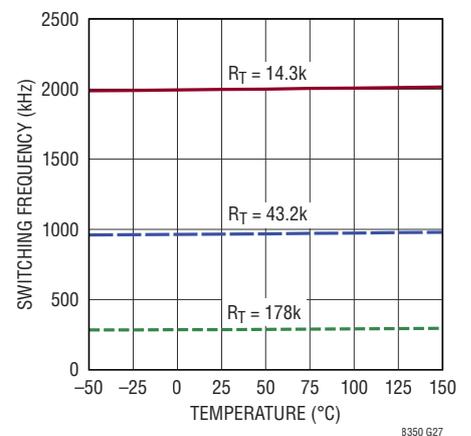
ISMON と  $V_{(ISP-ISN)}$  の関係



SS 電流と温度の関係



周波数と温度の関係



## ピン機能

**V<sub>IN</sub> (ピン 2, 3) :** 入力電圧ピン。V<sub>IN</sub>ピンは内部回路に電圧を供給するもので、コンバータの電力入力に接続されています。このピンはセラミック・コンデンサを使用してグラウンドにバイパスしてください。バイパス・コンデンサは、グラウンド・プレーンに直結するビアを通じて、チップのできるだけ近くに配置する必要があります。

**EN/UVLO (ピン 5) :** イネーブルおよび低電圧ロックアウト・ピン。チップをシャットダウンしてV<sub>IN</sub>の静止電流を2μA未満に減らすには、このピンを強制的に0.3V未満にします。通常動作の場合にはこのピンを1.235V(代表値)より高く設定します。正確な1.220Vの立下がり閾値を使用すれば、V<sub>IN</sub>とグラウンドの間にある抵抗分圧器によって低電圧ロックアウト(UVLO)閾値を設定できます。正確な2.5μAのプルダウン電流を使用すれば、V<sub>IN</sub> UVLOのヒステリシスを設定できます。どちらの機能も使用しない場合は、このピンを直接V<sub>IN</sub>に接続します。

**INTV<sub>CC</sub> (ピン 6) :** 内部3.6Vリニア・レギュレータ出力ピン。V<sub>IN</sub>ピンから給電されたINTV<sub>CC</sub>は、内部制御回路とゲート・ドライバに電圧を供給します。このピンには電圧をかけないでください。パッケージの近くのGNDに1μFのバイパス・コンデンサを配置します。

**RP (ピン 7) :** 工場テスト・ピン。このピンは常にINTV<sub>CC</sub>に接続します。

**LOADEN (ピン 8) :** 負荷スイッチ・イネーブル入力。LOADENピンを使用すると、ハイ・サイドPMOS負荷スイッチのオン/オフを制御できます。負荷スイッチ制御を使用しない場合、このピンはV<sub>REF</sub>またはINTV<sub>CC</sub>に接続します。このピンをローにするとすべてのパワー・スイッチがオフになり、V<sub>C</sub>ピンがすべての内部負荷から切り離され、LOADTGがオフになります。

**V<sub>REF</sub> (ピン 9) :** 電圧リファレンス出力ピン。V<sub>REF</sub>ピンは、最大2mAの電流を供給できる正確な2Vリファレンスを提供します。CTRLピンの電圧を設定するための抵抗ネットワークを接続するのに使用できます。220nFのバイパス・コンデンサをパッケージ近くのGNDに配置します。

**ISMON (ピン 10) :** ISP/ISN電流モニタの出力ピン。ISMONピンは、V<sub>(ISP-ISN)</sub>の10倍に0.25Vのオフセット電圧を加えた値のバッファ電圧を生成します。V<sub>(ISP-ISN)</sub>が100mVのフルスケールに等しい場合、ISMONピンの電圧は1.25Vになります。

**ISP (ピン 11) :** ISP/ISN電流検出抵抗(R<sub>IS</sub>)の正側端子。ケルビン接続を使って正確な電流検出を確保してください。

**ISN (ピン 12) :** ISP/ISN電流検出抵抗(R<sub>IS</sub>)の負側端子。ケルビン接続を使って正確な電流検出を確保してください。

**CTRL (ピン 13) :** ISP/ISN電流検出閾値の制御入力。CTRLピンを使用して次式のようにISP/ISNレギュレーション電流を設定できます。

$$I_{IS(MAX)} = \frac{\text{MIN}(V_{CTRL} - 0.25V, 1V)}{10 \cdot R_{IS}}$$

V<sub>CTRL</sub>は、外部電圧リファレンスまたはV<sub>REF</sub>とグラウンド間の抵抗分圧器で設定できます。0.25V ≤ V<sub>CTRL</sub> ≤ 1.15Vの場合、電流検出閾値は0mVから90mVまで直線的に増加します。V<sub>CTRL</sub> ≥ 1.35Vの場合、電流検出閾値は100mVのフルスケール値で一定となります。1.15V ≤ V<sub>CTRL</sub> ≤ 1.35Vの場合、電流検出閾値は、V<sub>CTRL</sub>に正比例する関数から100mVの一定値へ滑らかに遷移します。100mVのフルスケール閾値の場合は、CTRLピンをV<sub>REF</sub>に接続します。ピンを0.1V未満にするとスイッチングが停止します。

**FB (ピン 14) :** 電圧ループ帰還入力。FBピンを使用すると定電圧レギュレーションと出力フォルト保護が可能になります。出力がV<sub>C</sub>の内部エラー・アンプは、DC/DCコンバータを介してV<sub>FB</sub>を1Vにレギュレーションします。出力短絡回路(V<sub>FB</sub> < 0.25V)フォルト状態の場合、デバイスはユーザ設定に従い特定のフォルト・モードになります。過電圧(V<sub>FB</sub> > 1.1V)状態の場合は、デバイスはすべてのパワー・スイッチとLOADTGをオフにします。

**V<sub>C</sub> (ピン 15) :** インダクタ電流コンパレータ閾値を設定するエラー・アンプ出力。V<sub>C</sub>ピンを使用すると、外部RCネットワークを使用して制御ループを補償できます。LOADENがロー状態の場合、V<sub>C</sub>ピンはすべての内部負荷から切り離され、その電圧情報を保存します。

**PGOOD (ピン 16) :** パワー・グッド・オープンドレイン出力。FBピンの電圧が最終的なレギュレーション電圧の±10%以内になると、PGOODピンがローになります。このピンを機能させるには、外付けのプルアップ抵抗が必要です。

**SS (ピン 17) :** ソフトスタート・タイマー設定。SSピンを使用すると、コンデンサをグラウンドに接続することでソフトスタート・タイマーを設定できます。外付けのSSコンデンサを充電する12.5μAの内部プルアップ電流が、FBレギュレーション電圧を徐々に増加させます。このピンには22nFのコンデンサを推奨します。UVLOまたはサーマル・シャットダウンが発生すると、SSピン電圧は直ちにグラウンドに引き下げられ

## ピン機能

てスイッチングが停止します。SSから $V_{REF}$ へ単一の抵抗を接続することにより、LT8350は出力短絡回路フォルト状態に対して、ヒックアップ(抵抗なし)、ラッチオフ(499k)、動作続行(100k)の3つの異なるフォルト・モードに設定できます。詳細については、[アプリケーション情報](#)のセクションを参照してください。

**RT(ピン18)**：スイッチング周波数の設定。このピンとグラウンドの間に抵抗を接続して、200kHz～2MHzの範囲で内部発振器の周波数を設定します。

**SYNC/MODE(ピン19)**：外部スイッチング周波数同期と動作モードの選択。このピンを使用すると、5つの選択可能なモードにより性能を最適化することができます。

1. 外部クロック：外部周波数同期と軽負荷時強制連続モード。
2.  $INTV_{CC}$ ：スペクトラム拡散周波数変調と軽負荷時強制連続モード。
3.  $V_{REF}$ ：スペクトラム拡散周波数変調と軽負荷時パルススキッピング・モード。
4. フロート：内部発振周波数と軽負荷時強制連続モード。
5. GND：内部発振器周波数と軽負荷時パルススキッピング・モード。

**CLKOUT(ピン20)**：クロック出力。CLKOUTピンは、システム・クロックとは位相が $180^\circ$ 異なる、デューティ・サイクルが50%の矩形波を出力します。これを使用すると他のレギュレータと同期できます。CLKOUT機能を使わない場合は、このピンをフロート状態にしてください。

**EXTV<sub>CC</sub>(ピン21)**： $INTV_{CC}$ に電力を供給するための第2の入力電源。このデバイスは、 $INTV_{CC}$  LDO用に $V_{IN}$ または $EXTV_{CC}$ をインテリジェントに選択し、効率を向上しています。[アプリケーション情報](#)セクション内の標準的応用例の接続図を参照してください。このピンを使用しない場合はGNDに接続します。

**LOADTG(ピン22)**：ハイ・サイドPMOS負荷スイッチの上側ゲート駆動。LOADTGピンは、バッファされ反転されたLOADEN入力信号を生成し、( $V_{OUT}-5V$ )と1.2Vの高い方の電圧を使用して外部のハイ・サイドPMOS負荷スイッチを $V_{OUT}$ に駆動します。使用しない場合は未接続のままにしてください。

**V<sub>OUT</sub>(ピン24、25)**：電力出力。 $V_{OUT}$ ピンはコンバータの電力出力に接続されています。また、LOADTG駆動用の正側レールとしても機能します。このピンはセラミック・コンデンサを使用してグラウンドにバイパスしてください。バイパス・コンデンサは、グラウンド・プレーンに直結するビアを通じて、チップのできるだけ近くに配置する必要があります。

**SW2(ピン27、28)**：昇圧側のスイッチ・ノード。SW2ピンは内部のパワー・スイッチに接続されており、グラウンドから $V_{OUT}$ を超えるダイオード電圧までの振幅があります。これらのピンには電圧をかけないでください。

**BST2(ピン29)**：昇圧側のブートストラップ・フローティング・ドライバ電源。BST2ピンは、 $INTV_{CC}$ に接続された内蔵ブートストラップ・ダイオードに接続され、昇圧側にある上側パワー・スイッチのゲート・ドライバに電源を供給しています。100nFのバイパス・コンデンサをパッケージ近くのSW2に配置します。

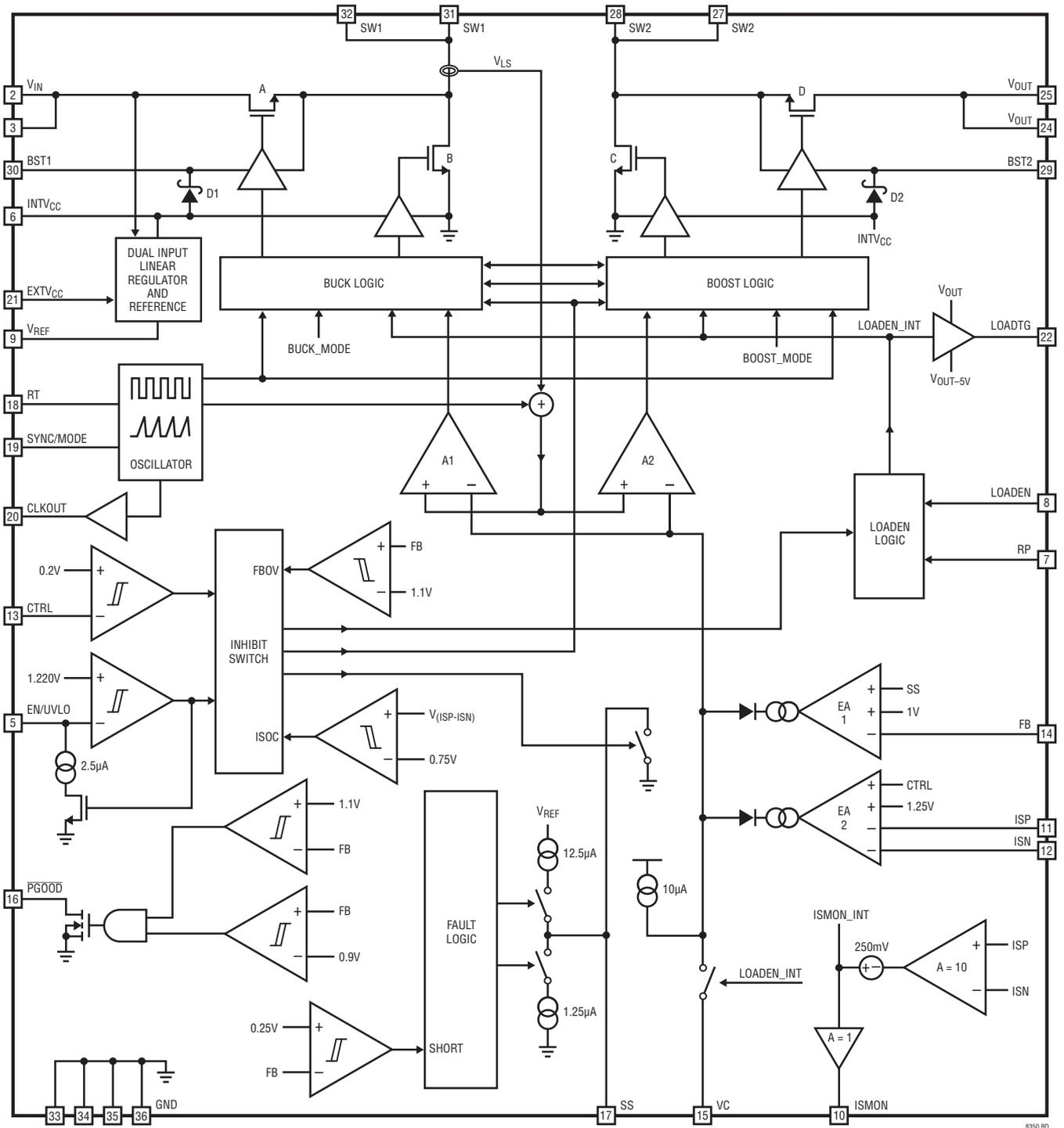
**BST1(ピン30)**：降圧側のブートストラップ・フローティング・ドライバ電源。BST1ピンは、 $INTV_{CC}$ に接続された内蔵ブートストラップ・ダイオードに接続され、降圧側にある上側パワー・スイッチのゲート・ドライバに電源を供給しています。100nFのバイパス・コンデンサをパッケージ近くのSW1に配置します。

**SW1(ピン31、32)**：降圧側のスイッチ・ノード。SW1ピンは内部パワー・スイッチに接続されており、グラウンド未満のダイオード電圧降下から $V_{IN}$ までの振幅があります。これらのピンには電圧をかけないでください。

**GND(露出パッド・ピン33、34、35、36)**：グラウンド。露出パッドはグラウンド・プレーンに直接ハンダ付けします。

**コーナー・ピン**：これらのピンは機械的な補強のためのものであり、PCB上の任意の場所に接続できます。

ブロック図



8350 BO

## 動作

LT8350は、電流モードのDC/DCコンバータで、出力電圧より高い入力電圧または低い入力電圧、あるいは出力電圧に等しい入力電圧から、出力電圧をレギュレーションします。内蔵の4個の低抵抗NチャンネルDMOSスイッチにより、アプリケーション回路のサイズを最小限に抑え、電力損失を低減して効率を最大化します。内部のハイ・サイド・ゲート・ドライバが設計プロセスを更に簡単なものにします。アナログ・デバイス独自のピーク電流モード制御スキームは、内部パワー・スイッチを流れるインダクタ電流を直接検出し、降圧領域、昇降圧領域、昇圧領域間のスムーズな遷移を可能にします。LT8350は、200kHz~2MHzの広い周波数範囲にわたって動作するよう構成できるため、広範な領域と効率に対しアプリケーションを最適化できます。ブロック図を参照することで、動作をよく理解できます。

### パワー・スイッチ・コントロール

図1に、4つのNチャンネルDMOSスイッチとこれらを駆動するゲート・ドライバで構成されたLT8350のパワー段のトポロジを示します。図2に $V_{IN}/V_{OUT}$ 比の関数とした電流モード制御、図3に $V_{IN}/V_{OUT}$ 比の関数とした動作領域を示します。パワー・スイッチは、モードおよび領域間でスムーズに遷移するよう、適切に制御されます。モード間や領域間のチャタリングを防ぐため、ヒステリシスが設けられています。

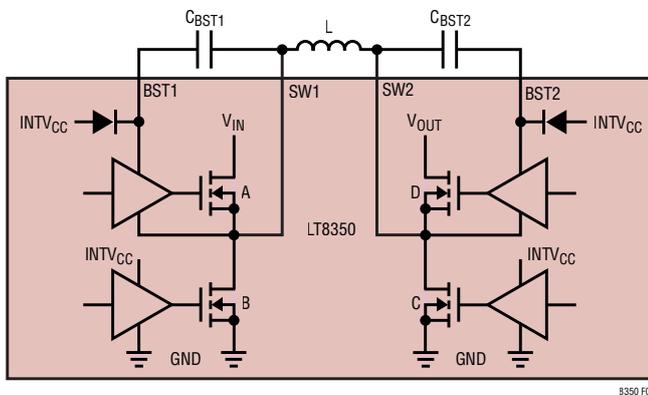


図1. 出力段の回路図

状態は全部で4つあります。つまり、(1)降圧領域のピーク降圧電流モード制御、(2)昇降圧領域のピーク降圧電流モード制御、(3)昇降圧領域のピーク昇圧電流モード制御、(4)昇圧領域のピーク昇圧電流モード制御です。以下のセクションでは、波形を用いて各状態を詳細に説明しますが、簡単化のため、スイッチAとスイッチBの間、およびスイッチCとスイッチDの間のシュートスルー保護のデッド・タイムは無視しています。

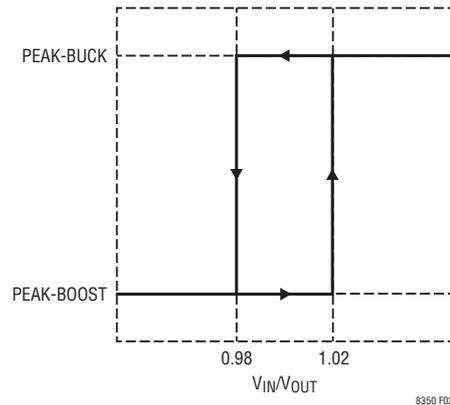


図2. 電流モードと $V_{IN}/V_{OUT}$ 比の関係

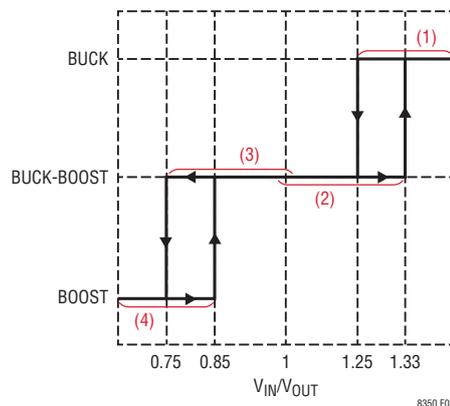


図3. 動作領域と $V_{IN}/V_{OUT}$ 比の関係

## 動作

### (1) 降圧領域のピーク降圧 ( $V_{IN} \gg V_{OUT}$ )

$V_{IN}$ が $V_{OUT}$ を大幅に上回る場合、LT8350は降圧領域でピーク降圧電流モード制御を使用します。(図4)。スイッチCは常時オフでスイッチDは常時オンです。各サイクルの開始時、スイッチAがオンになりインダクタ電流が増加します。インダクタ電流が、(A+D)フェーズの間に降圧電流コンパレータA1の $V_C$ 電圧で指示されるピーク降圧電流閾値に達すると、残りのサイクルではスイッチAがオフになり、スイッチBがオンになります。スイッチAとBはオルタネートし、代表的な同期整流式降圧レギュレータのように動作します。

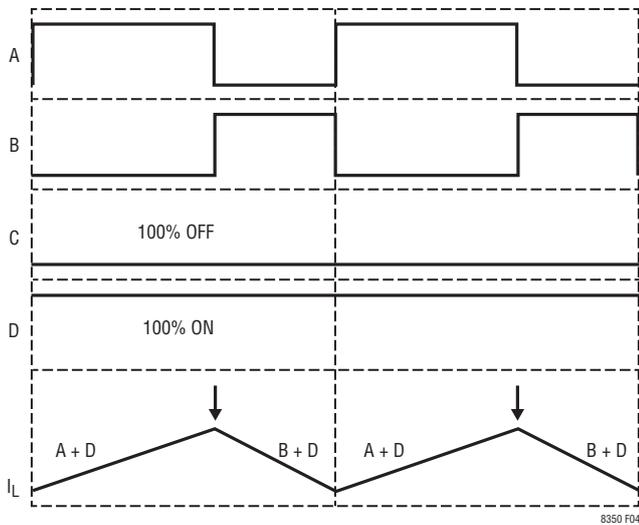


図4. 降圧領域のピーク降圧 ( $V_{IN} \gg V_{OUT}$ )

### (2) 昇降圧領域のピーク降圧 ( $V_{IN} \sim V_{OUT}$ )

$V_{IN}$ が $V_{OUT}$ をわずかに上回る場合、LT8350は昇降圧領域でピーク降圧電流モード制御を使用します。(図5)。各スイッチング・サイクルで、サイクルの初めの20%ではスイッチCがオンになり、サイクルの残り80%ではスイッチDがオンになります。各サイクルの開始時、スイッチAとCがオンになりインダクタ電流が増加します。サイクルの20%が経過するとスイッチCはオフになり、スイッチDがオンになります。なお、インダクタは増加を続けます。インダクタ電流が、(A+D)フェーズの間に降圧電流コンパレータA1の $V_C$ 電圧で指示される

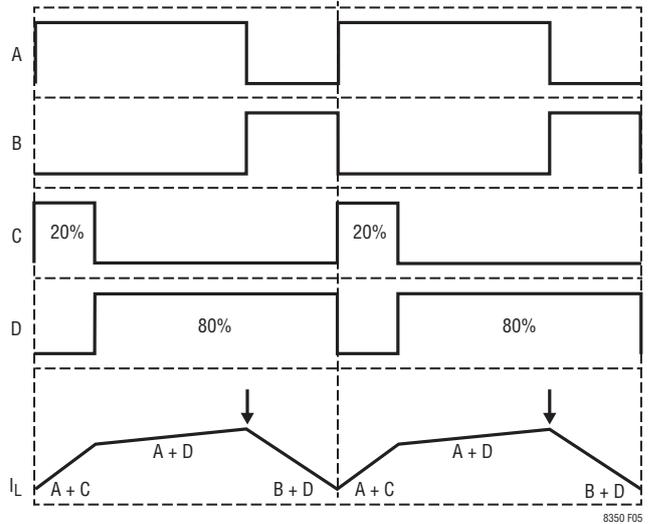


図5. 昇降圧領域のピーク降圧 ( $V_{IN} \sim V_{OUT}$ )

ピーク降圧電流閾値に達すると、残りのサイクルではスイッチAがオフになり、スイッチBがオンになります。

### (3) 昇降圧領域のピーク昇圧 ( $V_{IN} \sim V_{OUT}$ )

$V_{IN}$ が $V_{OUT}$ をわずかに下回る場合、LT8350は昇降圧領域でピーク昇圧電流モード制御を使用します。(図6)。各スイッチング・サイクルで、サイクルの初めの80%ではスイッチAがオンになり、サイクルの残り20%ではスイッチBがオンにな

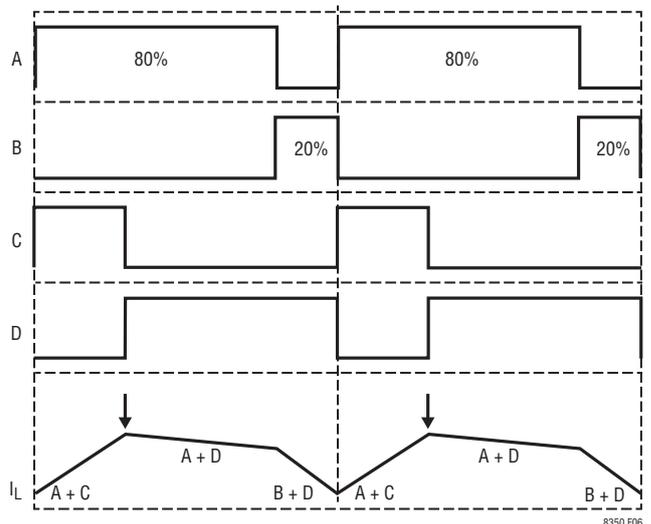


図6. 昇降圧領域のピーク昇圧 ( $V_{IN} \sim V_{OUT}$ )

## 動作

ります。各サイクルの開始時、スイッチAとCがオンになりインダクタ電流が増加します。インダクタ電流が、(A+C)フェーズの間に昇圧電流コンパレータA2の $V_C$ 電圧で指示されるピーク昇圧電流閾値に達すると、残りのサイクルではスイッチCがオフになり、スイッチDがオンになります。サイクルの80%が経過するとスイッチAはオフになり、残りのサイクルではスイッチBがオンになります。

### (4) 昇圧領域のピーク昇圧 ( $V_{IN} \ll V_{OUT}$ )

$V_{IN}$ が $V_{OUT}$ を大幅に下回る場合、LT8350は昇圧領域でピーク昇圧電流モード制御を使用します。(図7)。スイッチAは常時オンでスイッチBは常時オフです。各サイクルの開始時、スイッチCがオンになりインダクタ電流が増加します。インダクタ電流が、(A+C)フェーズの間に昇圧電流コンパレータA2の $V_C$ 電圧で指示されるピーク昇圧電流閾値に達すると、残りのサイクルではスイッチCがオフになり、スイッチDがオンになります。スイッチCとDはオルタネートし、代表的な同期整流式昇圧レギュレータのように動作します。

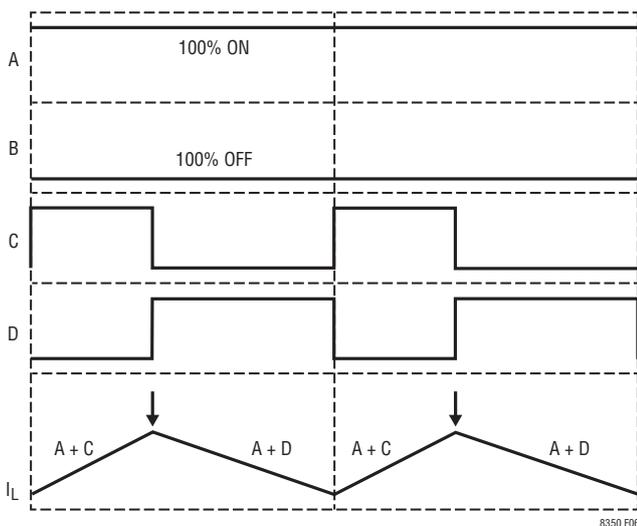


図7. 昇圧領域のピーク昇圧 ( $V_{IN} \ll V_{OUT}$ )

### メイン制御ループ

LT8350は、固定周波数の電流モードDC/DCコンバータです。インダクタ電流は内部スイッチAで直接検出されます。電流検出電圧は、内部発振器からのスロープ補償ランプ信号に加えられます。更に、この加算信号が降圧電流コンパレータA1と昇圧電流コンパレータA2の正端子に送られます。A1とA2の負端子は、エラー・アンプEA1およびEA2のダイオードORである、 $V_C$ ピンの電圧によって制御されます。

ピーク降圧ピーク昇圧電流モード制御の状態に応じて、降圧ロジックまたは昇圧ロジックが4個のパワー・スイッチを制御し、これによってFB電圧が1Vにレギュレーションされるか、通常動作時にISPピンとISNピン間の電流検出電圧がCTRLピンによってレギュレーションされます。EA1とEA2のゲインの均衡がとられているため、同じ補償ネットワークで定電圧動作と定電流動作の間のスムーズな遷移が確保されます。

### 軽負荷電流動作

軽負荷時には、LT8350が強制連続伝導モードまたは不連続伝導モードで動作するよう構成できます。

強制連続伝導モードでは、LT8350はフル・スイッチング周波数で動作します。

不連続伝導モードでは、降圧と昇圧のどちらの逆電流検出閾値も正に設定され、出力から入力に逆電流が流れるのを防止します。降圧領域では、(B+D)フェーズで降圧逆電流閾値がトリガされると常に、スイッチBがオフになります。昇圧領域では、(A+D)フェーズで昇圧逆電流閾値がトリガされると常に、スイッチDがオフになります。昇降圧領域では、(A+D)フェーズで昇圧逆電流閾値がトリガされると常に、

## 動作

スイッチDがオフになり、(B+D)フェーズで降圧逆電流閾値がトリガされると常に、スイッチBとスイッチDの両方がオフになります。負荷が更に低くなると、またはより小さな値のインダクタが使用されインダクタの電流リップルが大きくなると、LT8350は、レギュレーションを維持するために、スイッチが複数サイクルの間オフに保持される(つまり、パルスをスキップする)、パルススキッピング・モードで動作する場合があります。

### 内部チャージ・パス

2つのハイ・サイド・ゲート・ドライバはそれぞれ、そのフローティング・ブートストラップ・コンデンサ $C_{BST1}$ および $C_{BST2}$ からバイアスされます。これは、通常、下側パワー・スイッチがオンのときに、内蔵ブートストラップ・ダイオードD1およびD2を通じてINTV<sub>CC</sub>により再充電されます。LT8350が降圧または昇圧領域でのみ動作する場合、上側パワー・スイッチの1つは常にオンとなります。V<sub>OUT</sub>およびBST2からBST1、またはV<sub>IN</sub>およびBST1からBST2への内部チャージ・パスがブートストラップ・コンデンサを3.3V以上に充電するため、上側パワー・スイッチはオンを維持できます。

### シャットダウンとパワーオンリセット

EN/UVLOピンがそのシャットダウン閾値(最小0.3V)を下回るとLT8350はシャットダウン・モードになり、消費する静止電流は2 $\mu$ A(代表値)未満になります。EN/UVLOピンがそのシャットダウン閾値を超えると(最大0.9V)LT8350はスタートアップ回路を起動し、バンドギャップ・リファレンスを生成して内部INTV<sub>CC</sub>LDOをパワー・アップします。INTV<sub>CC</sub>LDOは、内部制御回路とゲート・ドライバに電力を供給します。これでLT8350は低電圧ロックアウト(UVLO)モードになり、ヒステリシス電流(代表値2.5 $\mu$ A)がEN/UVLOピンに流れます。INTV<sub>CC</sub>ピンがその立上がりUVLO閾値(代表値2.52V)を超えて充電され、EN/UVLOピンがその立上がりイネーブル閾値(代表値1.235V)を超え、ジャンクション温度がサーマル・シャットダウン(代表値165°C)未満の場合、LT8350はイネーブル・モードになります。このモードでは、EN/UVLOヒステリシス電流がオフになり、V<sub>REF</sub>がグラウンドからチャージ・アップされます。イネーブル・モードになってからV<sub>REF</sub>がその立上がりUVLO閾値(代表値1.89V)を超えるまでの時間、LT8350は、パワーオンリセット(POR)、

内部制御回路全体のウェイク・アップ、適切な初期状態への設定を行います。POR後、LT8350はレディ状態となり、CTRLピンとLOADENピンの信号がスイッチングを開始するまで待機します。

### スタートアップとフォルト保護

LT8350のスタートアップとフォルト保護のシーケンスを図8に示します。POR状態時に、SSピンは130 $\Omega$ の抵抗を介してグラウンドにプルダウンされています。プリバイアス状態では、SSピンを0.2V未満に引き下げてINIT状態にする必要があります。この状態でSSピンが完全にグラウンドに放電できるように、LT8350は10 $\mu$ s間待機します。10 $\mu$ s後、LOADON信号がハイになると、LT8350はUP/PRE状態になります。LOADONにハイ信号が生じるのは、CTRLピンがそのCTRL OFF閾値(代表値0.225V)を超え、LOADENがハイになった場合です。

UP/PRE状態の間、SSピンは12.5 $\mu$ Aのプルアップ電流によって充電されますが、スイッチングはディスエーブルされ、LOADTGはオフになります。SSピンの充電が0.25Vを超えると、LT8350はUP/TRY状態になり、ここで、まずLOADTGがオンになりますが、スイッチングはディスエーブルのままです。電流検出抵抗を流れる過剰な電流によってISP/ISN過電流(ISOC)信号がトリガされた場合、LT8350はPOR状態に再度リセットされます。ISOC信号をトリガすることなくUP/TRY状態で10 $\mu$ sが経過すると、LT8350はUP/RUN状態になります。

UP/RUN状態では、スイッチングがイネーブルされ、出力電圧V<sub>OUT</sub>の起動がSSピンの電圧で制御されます。SSピン電圧が1V未満に低下すると、LT8350はFBピン電圧を、1VのリファレンスではなくSSピン電圧にレギュレーションします。このため、SSピンとGNDの間に外部コンデンサを接続することにより、SSピンを使ってソフトスタートを設定することができます。12.5 $\mu$ Aの内部プルアップ電流がコンデンサを充電して、SSピンの電圧ランプを生成します。SSピン電圧は0.25Vから1V(以上)まで直線的に増加するので、出力電圧V<sub>OUT</sub>

## 動作

は、その最終的なレギュレーション電圧までスムーズに増加します。

SSピンの充電が1.75Vを超えると、LT8350はOK/RUN状態になり、出力短絡検出が起動します。出力短絡とは、 $V_{FB} < 0.25V$ となることを指しています。出力短絡が生じると、LT8350はFAULT/RUN状態になり、 $1.25\mu A$ のプルダウン電流がSSピンを緩やかに放電しますが、他の条件はOK/RUN状態と同じままです。SSピンが1.7V未満に放電すると、LT8350はDOWN/STOP状態になり、短絡検出は以前のフォルトをラッチしたまま停止します。SSピンが0.2V未満に放電し、LOADON信号がハイのまま場合、LT8350がUP/RUN状態に戻ります。

出力短絡状態の場合、SSピンと $V_{REF}$ ピンの間の抵抗を使用して、LT8350をヒカップ、ラッチオフ、または動作続行のフォルト保護モードに設定できます。抵抗がない場合、LT8350は0.2V~1.75Vの間でヒカップ動作を行い、フォルト状態が解消されるまで、UP/RUN、OK/RUN、FAULT/RUN、DOWN/STOPの状態を繰り返します。499kΩの抵抗を使用すると、LT8350はEN/UVLOがトグルされるまでラッチオフします。100kΩの抵抗を使用すると、LT8350はフォルトに関わらず動作を続けます。

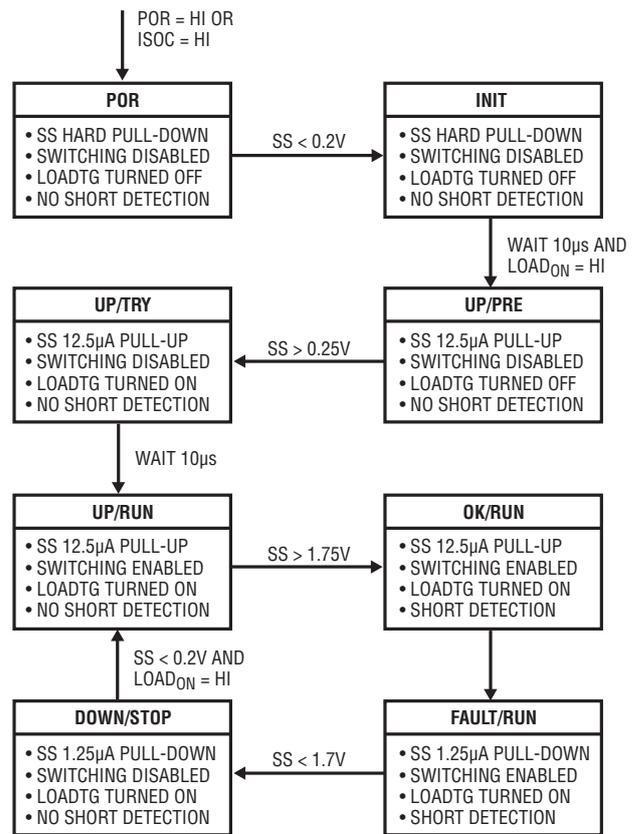


図 8. スタートアップとフォルトのシーケンス

## アプリケーション情報

LT8350の代表的なアプリケーション回路図をフロントページに示します。この**アプリケーション情報**のセクションは、代表的アプリケーションに外付け部品を選択する際のガイドラインとしての役割を果たします。特に指定のない限り、このセクションに示す例と式は、連続導通モードでの動作を前提としています。

### スイッチング周波数の選択

LT8350は、範囲が200kHz~2MHzの固定周波数制御方式を採用しています。スイッチング周波数の選択は、効率と部品サイズのトレードオフです。低周波数動作ではMOSFETのスイッチング損失が減ることで効率が向上しますが、インダクタとコンデンサの値を大きくする必要があります。高消費電力アプリケーションでは、スイッチング損失によるMOSFETの発熱を最小限に抑えるために、より低い周波数での動作を考える必要があります。これに対し低消費電力アプリケーションでは、最終的なソリューション・サイズを最小限に抑えるために、より高い周波数での動作を検討します。スイッチング周波数の選択時は、個々の具体的なアプリケーションも重要な役割を果たします。ノイズに敏感なシステムでは、通常、スイッチング・ノイズを敏感な周波数帯から外すことができるようにスイッチング周波数を選択します。

### スイッチング周波数の設定

LT8350のスイッチング周波数は内部発振器によって設定できます。SYNC/MODEピンをグラウンドに引き下げると、スイッチング周波数はRTピンとグラウンドの間の抵抗によって設定されます。一般的なスイッチング周波数に対するRT抵抗の値を表1に示します。

表 1. スwitchング周波数とRT値の関係(1%抵抗)

fosc (kHz)	RT (kΩ)
200	249
400	124
600	78.7
800	56.2
1000	43.2
1200	33.2
1400	26.1
1600	21.5
1800	17.4
2000	14.3

### スペクトラム拡散周波数変調

スイッチング・レギュレータは、電磁干渉(EMI)が懸念されるアプリケーションでは特に問題を生じることがあります。EMI性能を改善するために、LT8350にはトライアングル・スペクトラム拡散周波数変調方式が実装されています。SYNC/MODEピンをINTVCCに接続すると、LT8350はスイッチング周波数を内部発振器周波数より23% (代表値) 高い値に拡散し始めます。図9と図10に代表的なアプリケーション(図14)のノイズ・スペクトルを示します。このとき、デバイスは12VOUT、2.5A、350kHzで動作し、フェライト・ビーズのEMIフィルタを使用し、スペクトラム拡散をイネーブルしています。

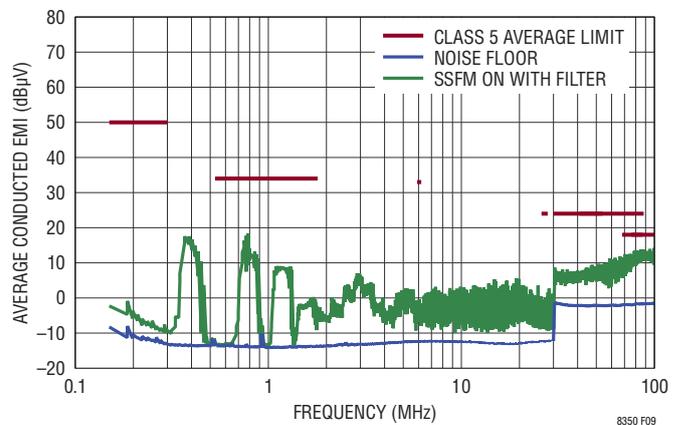


図 9. 伝導平均EMI (CISPR25)

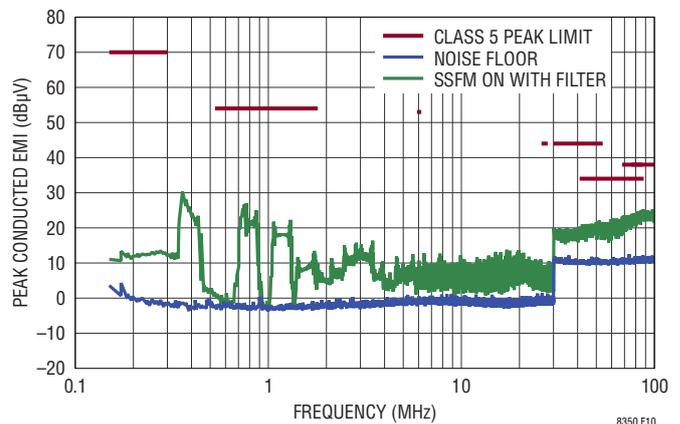


図 10. 伝導ピークEMI (CISPR25)

## アプリケーション情報

### 周波数の同期

LT8350のスイッチング周波数は、SYNC/MODEピンを使用して、外部クロックに同期できます。SUNC/MODEを10%~90%のデューティ・サイクル波形で駆動することを推奨します。内部でフェーズロック・ループ(PLL)を使用しているため、同期周波数と内部発振器周波数の間には何の制限もありません。同期クロックの立上がりエッジがスイッチング・サイクルの開始となり、スイッチAおよびCまたはスイッチAおよびDをオンにします。

### 最大出力電流

LT8350は定電圧、定電流の昇降圧コンバータです。出力電圧は、CTRLピン電圧とINP/ISNピンの電流検出抵抗で設定される、電流制限閾値までレギュレーションされます。正確な電流制限が不要なアプリケーションでは、CTRLピンをVREFに接続しISPピンとISBピンを短絡して、この正確な電流制限機能を無効化してください。詳細については**入力または出力電流制限値のプログラミング**のセクションを参照してください。

実際には、最大出力電流はアプリケーションの温度の制約によって制限される場合があります。図11に、VINの関数として測定した出力電流を示します。この電流によって、ケース温度は60°C増加しています。出力は12Vにレギュレーションされ、周囲温度は25°Cです。測定はLT8350デモ・ボードを使用して行いました。図11は、所定のアプリケーションの温度制約の下でLT8350が供給できる出力電流および電力を見積もるためのリファレンスとすることができます。

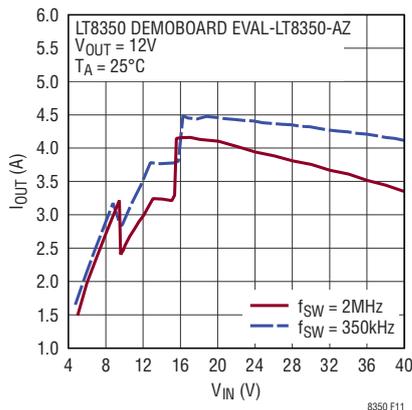


図11. 60°Cのケース温度上昇をもたらすLT8350の出力電流

LT8350の出力電流および電力を制限するもう1つの要因は、最大スイッチ電流制限です。代表的な最大スイッチ電流制限値は6.8Aです。出力電流および電力が与えられた入力電圧に対して増加する場合、入力電流はインダクタ電流のピークが最大スイッチ電流制限値に達するまで増加します。負荷が更に多くの電流を必要とする場合、コンバータがインダクタ電流のピークを最大スイッチ電流制限値未満にレギュレーションするのに対応して、出力電圧が減少する場合があります。

### インダクタの選択

スイッチング周波数が高いほど小さな値のインダクタとコンデンサを使用できるという意味で、スイッチング周波数とインダクタの選択には相関関係があります。インダクタの値は、リップル電流に直接影響を与えます。最大の電流リップル $\Delta I_L\%$ は、降圧領域の $V_{IN(MAX)}$ で生じます。また、最小の電流リップル $\Delta I_L\%$ は、昇圧領域の $V_{IN(MIN)}$ で生じます。任意のリップル許容値に対し、最小インダクタンスは次のように計算できます。

$$L_{BUCK} > \frac{V_{OUT} \cdot (V_{IN(MAX)} - V_{OUT})}{f_{SW} \cdot I_{OUT(MAX)} \cdot \Delta I_L\% \cdot V_{IN(MAX)}}$$

$$L_{BOOST} > \frac{V_{IN(MIN)}^2 \cdot (V_{OUT} - V_{IN(MIN)})}{f_{SW} \cdot I_{OUT(MAX)} \cdot \Delta I_L\% \cdot V_{OUT}^2}$$

ここで、

$f_{SW}$ はスイッチング周波数、

$\Delta I_L\%$ はインダクタ電流リップルの許容値、

$V_{IN(MIN)}$ は最小入力電圧、

$V_{IN(MAX)}$ は最大入力電圧、

$V_{OUT}$ は出力電圧、

$I_{OUT(MAX)}$ は最大出力電流です。

スロープ補償を使うと、特定のデューティ・サイクルでの低調波発振を防止できるため、固定周波数電流モード制御の

## アプリケーション情報

安定性を確保できます。安定性確保に必要な最小インダクタンスは次式で計算できます。

$$L > \frac{V_{OUT}}{2 \cdot f_{SW} \cdot I_{SW(MAX)}}$$

ここで、

$f_{SW}$  はスイッチング周波数、

$I_{SW(MAX)}$  は最大スイッチ電流制限値 (6.8A (代表値)) です。

高効率化のため、フェライトなどの低コア損失のインダクタを選択してください。また、インダクタは  $I^2R$  損失を減らすため低DC抵抗値であることと、飽和することなくピークインダクタ電流を処理できることも必要です。放射ノイズを最小限に抑えるには、シールド付きインダクタを使用します。

### C<sub>IN</sub> と C<sub>OUT</sub> の選択

レギュレータへの不連続電流の流出入による電圧リップルを抑えるために、入出力コンデンサが必要です。高容量と低等価直列抵抗 (ESR) を実現するために、通常、コンデンサを並列に組み合わせます。乾式タンタル、特殊ポリマー、アルミ電解およびセラミックの各コンデンサは、すべて表面実装パッケージで入手できます。低ESRで高リップル電流定格のコンデンサ (OS-CON や POSCAP など) も使用できます。

高周波数スイッチング・スパイクを抑えるためには、セラミック・コンデンサをレギュレータの入出力に配置する必要があります。少なくとも  $1\mu\text{F}$  のセラミック・コンデンサを、 $V_{IN}$  と GND の間および  $V_{OUT}$  と GND の間で LT8350 のピンのできるだけ近い場所に配置する必要があります。セラミック・コンデンサは優れた低ESR特性を持っているため、入力リップル電圧を大幅に減らし、ESR の高いバルク・コンデンサの電力損失を低減するのに役立ちます。X5R または X7R 誘電体は広い電圧範囲と温度範囲にわたって容量を維持できるので、できるだけこれらの材料を使ったコンデンサを使用してください。多くのセラミック・コンデンサ、特に 0805 または 0603 のケース・サイズのコンデンサは、目的とする動作電圧での容量が非常に小さく抑えられています。

### 入力容量 C<sub>IN</sub>

スイッチ A がオンとオフの間で切り替わるため、不連続な入力電流は降圧領域で最も大きくなります。C<sub>IN</sub> コンデンサ・ネットワークは ESR が十分に低く、また最大 RMS 電流を処理できる大きさであることを確認してください。降圧領域では入力 RMS 電流は次式で与えられます。

$$I_{RMS} \approx I_{OUT(MAX)} \cdot \frac{V_{OUT}}{V_{IN}} \cdot \sqrt{\frac{V_{IN}}{V_{OUT}} - 1}$$

この式は  $V_{IN} = 2V_{OUT}$  で最大になります。その場合、 $I_{RMS} = I_{OUT(MAX)}/2$  です。設計ではこの単純で最も厳しい条件がよく使用されます。条件を大きく変化させても状況はそれほど改善されないからです。

### 出力容量 C<sub>OUT</sub>

昇圧領域では不連続電流が入力から出力にシフトします。C<sub>OUT</sub> コンデンサ・ネットワークが出力電圧リップルを低減できることを確認してください。与えられた出力リップル電圧に対する適切なコンデンサを選択するには、ESR とバルク容量の影響について検討する必要があります。バルク容量の充放電による最大定常状態リップルは次式で与えられます。

$$\Delta V_{CAP(BOOST)} = \frac{I_{OUT} \cdot (V_{OUT} - V_{IN(MIN)})}{C_{OUT} \cdot V_{OUT} \cdot f_{SW}}$$

$$\Delta V_{CAP(BUCK)} = \frac{V_{OUT} \cdot \left(1 - \frac{V_{OUT}}{V_{IN(MIN)}}\right)}{8 \cdot L \cdot f_{SW}^2 \cdot C_{OUT}}$$

ESR 両端の電圧降下による最大定常リップルは次式で与えられます。

$$\Delta V_{ERS(BOOST)} = \frac{V_{OUT} \cdot I_{OUT(MAX)}}{V_{IN(MIN)}} \cdot ESR$$

$$\Delta V_{ERS(BUCK)} = \frac{V_{OUT} \cdot \left(1 - \frac{V_{OUT}}{V_{IN(MIN)}}\right)}{L \cdot f_{SW}} \cdot ESR$$

## アプリケーション情報

### V<sub>IN</sub> UVLOのプログラム

V<sub>IN</sub>とEN/UVLOピンの間の抵抗分圧器は、V<sub>IN</sub>低電圧ロックアウト機能(UVLO)を備えています。EN/UVLOイネーブルの立下がり閾値は、1.220Vに設定され15mVのヒステリシスがあります。また、EN/UVLOピンには、ピン電圧が1.220V未満の場合、2.5μAの電流が流れ込みます。この電流により、R1の値に基づきユーザ設定可能なヒステリシスを実現できます。プログラマブルUVLO閾値は次式で表されます。

$$V_{IN(UVLO+)} = 1.235V \cdot \frac{R1 + R2}{R2} + 2.5\mu A \cdot R1$$

$$V_{IN(UVLO-)} = 1.220V \cdot \frac{R1 + R2}{R2}$$

UVLO機能をそのまま使用する外部シャットダウン制御の実装例を図12に示します。NMOSがオンになると、EN/UVLOピンがグラウンドにプルダウンされてLT8350をシャットダウン状態にします。このときの静止電流は2μA(代表値)未満です。

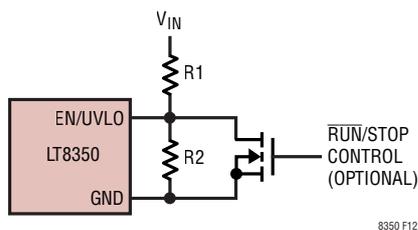


図12. V<sub>IN</sub>低電圧ロックアウト(UVLO)

### 入力または出力電流制限値のプログラミング

入力または出力の電流制限値は、適切な値の電流検出抵抗R<sub>IS</sub>を入力または出力電力経路に配置することで、設定できます。R<sub>IS</sub>での電圧降下は、ISPピンおよびISNピンで(ケルビン)検出されます。検出抵抗で100mV(代表値)のフルスケール閾値を得るには、CTRLピンを1.35Vより高い電圧に接続する必要があります。CTRLピンを使用すると入力電流や出力電流をゼロにすることができます。ただし、相対精度は検出閾値の低下に伴い減少します。CTRLピン電圧V<sub>CTRL</sub>が1.15V未満の場合、電流制限値は次式のとおりで

$$I_{IS(MAX)} = \frac{V_{CTRL} - 0.25V}{10 \cdot R_{IS}}$$

V<sub>CTRL</sub>が1.35Vより高い場合は、電流閾値は以下の値にレギュレーションされます。

$$I_{IS(MAX)} = \frac{100mV}{R_{IS}}$$

CTRLピンはオープンのままにはできません(使用しない場合V<sub>REF</sub>に接続します)。CTRLピンは、サーミスタを併用して出力負荷の過熱保護を行うことや、V<sub>IN</sub>に接続した抵抗分圧器を併用してV<sub>IN</sub>が低い場合に出力電力やスイッチング電流を低減することもできます。

ISPおよびISNにはスイッチング周波数で時間変動する、差動電圧リップル信号が存在することが予想されます。この信号の振幅が増加するのは、負荷電流が大きくなった場合、スイッチング周波数が減少した場合、出力フィルタ・コンデンサの値を小さくした場合です。ある程度のリップル信号は許容できます。また、V<sub>C</sub>ピンに補償コンデンサを配置すると、この信号をフィルタリングし、ISPとISN間の平均偏差をユーザ設定値にレギュレーションすることができます。20mVを超えるリップル電圧振幅(ピークtoピーク)は誤動作の原因とはなりません、平均値とユーザ設定値の間に顕著なオフセットを生じさせる可能性があります。

### ISMON 電流モニタ

ISMONピンを使用すると、ISP/ISN電流検出抵抗R<sub>IS</sub>を流れる電流のバッファされたモニタ出力が得られます。ISMON電圧は次式で計算されます。

$$V_{ISMON} = 10 \cdot V_{(ISP - ISN)} + 250mV$$

ISMONピンにはCTRLピンと同じ0.25Vのオフセットがあるため、並列アプリケーションでは、プライマリLT8350のISMONピンとセカンダリLT8350ピンに直接接続することで、等しい電流分担を実現できます。

### LOAD スイッチ制御

LOADENピンとLOADTGピンは、ハイ・サイドPMOS負荷スイッチ制御を行います。LOADENピンはロジック・レベルのオン/オフ信号を受け入れ、LOADTGピンを駆動してハイ・サイドPMOS負荷スイッチをオンまたはオフにします。それによって、LT8350の電力出力とシステム出力の間の接続または切断を行います。LOADENピンをローにすると、LT8350はパワー・スイッチをオフにし、V<sub>C</sub>ピンがすべての内部負荷

## アプリケーション情報

から切り離され、LOADTGがオフになります。LOADENピンはオープンにはできません(使用しない場合INTV<sub>CC</sub>またはV<sub>REF</sub>に接続します)。

### ハイ・サイドPMOS負荷スイッチ選択

負荷スイッチ制御を必要とする一部のLT8350アプリケーションでは、ハイ・サイドPMOS負荷スイッチが推奨されます。ハイ・サイドPMOS負荷スイッチは、通常、ドレイン・ソース電圧V<sub>DS</sub>、ゲート・ソース閾値電圧V<sub>GS(TH)</sub>、連続ドレイン電流I<sub>D</sub>によって選択されます。適切な動作を行うために、V<sub>DS</sub>定格はFBピンで設定される最大出力電圧を超え、V<sub>GS(TH)</sub>の絶対値は3V未満で、I<sub>D</sub>定格はI<sub>OUT(MAX)</sub>を上回ることが必要です。

### 出力電圧と閾値のプログラミング

LT8350には電圧帰還ピンFBがあり、定電圧出力を設定するために使用できます。出力電圧は、次式に従いR3とR4(図13)の値を選択することによって決定します。

$$V_{OUT} = 1V \cdot \frac{R3 + R4}{R4}$$

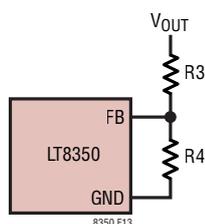


図13. 帰還抵抗の接続

更に、FBピンは出力過電圧閾値、出力パワー・グッド閾値、出力短絡閾値も設定します。使用する出力コンデンサが小さいアプリケーションでは、負荷過渡応答時に出力電圧のオーバーシュートが過大になることがあります。FBピンが過電圧閾値である1.1Vに達すると、保護のためにLT8350は4つのパワー・スイッチすべてをオフにしてスイッチングを停止し、また、LOADTGをオフにして出力負荷を切り離します。出力過電圧閾値は次のように設定できます。

$$V_{OUT(OVP)} = 1.1V \cdot \frac{R3 + R4}{R4}$$

出力短絡検出と保護を行うには、出力短絡閾値を次のように設定します。

$$V_{OUT(SHORT)} = 0.25V \cdot \frac{R3 + R4}{R4}$$

### パワー・グッド(PGOOD)ピン

LT8350にはオープンドレイン・ステータス・ピンPGOODがあり、V<sub>FB</sub>が1Vのレギュレーション電圧の±10%以内の場合にローに引き下げられます。PGOODピンは、INTV<sub>CC</sub>に接続した外部抵抗または最大5Vの外部電圧源によってプルアップされます。

### ソフトスタートとフォルト保護

図8に示し、動作のセクションで述べたように、SSピンとグラウンドの間に外部コンデンサを接続することにより、SSピンを使ってソフトスタートをプログラムできます。12.5μAの内部プルアップ電流がコンデンサを充電して、SSピンの電圧ランプを生成します。SSピン電圧は0.25Vから1V(以上)まで直線的に増加するので、出力電圧は、その最終的な電圧レギュレーション値までスムーズに増加します。ソフトスタート時間は次式で計算できます。

$$t_{SS} = 1V \cdot \frac{C_{SS}}{12.5\mu A}$$

良好に制御された出力電圧ソフトスタートを実現するには、C<sub>SS</sub>の値を、V<sub>C</sub>ピンの補償コンデンサの少なくとも5倍～10倍にする必要があります。出発点として使用するのは、22nFのセラミック・コンデンサが妥当です。

SSピンはフォルト・タイマーとしても使用できます。短絡フォルトが検出された場合、1.25μAのプルダウン電流源が作動します。SSピンとV<sub>REF</sub>の間に単一の抵抗を接続することにより、LT8350は、ヒカッフ(抵抗なし)、ラッチオフ(499kΩ)、動作続行(100kΩ)の3つの異なるフォルト・モードに設定できます。

100kΩ抵抗の動作続行モードの場合、LT8350は通常のスイッチングを続け、電流をグラウンドにレギュレーションします。499kΩ抵抗のラッチオフ・モードの場合、EN/UVLOピンがローになりハイになって再起動するまで、LT8350はスイッチングを停止します。抵抗を設けないヒカッフ・モードの場合、LT8350は低デューティ・サイクルの自動再試行動作を行

## アプリケーション情報

います。1.25 $\mu$ Aのプルダウン電流によりSSピンが0.2Vまで放電され、その後12.5 $\mu$ Aのプルアップ電流によってSSピンが充電されます。SSピンが1.75Vに達したときに短絡回路状態が解消されない場合、1.25 $\mu$ Aのプルダウン電流が再びオンになり、新しいヒックアップ・サイクルが開始されます。これはフォルト状態が解消されるまで続きます。出力短絡回路条件が解消されると、ソフトスタートによって出力がスムーズに短絡回路を回復します。

### ループ補償

LT8350は、トランスコンダクタンス・エラー・アンプとその出力 $V_C$ を使用して制御ループを補償します。外部インダクタ、出力コンデンサ、および補償抵抗とコンデンサが、ループの安定性を決定します。

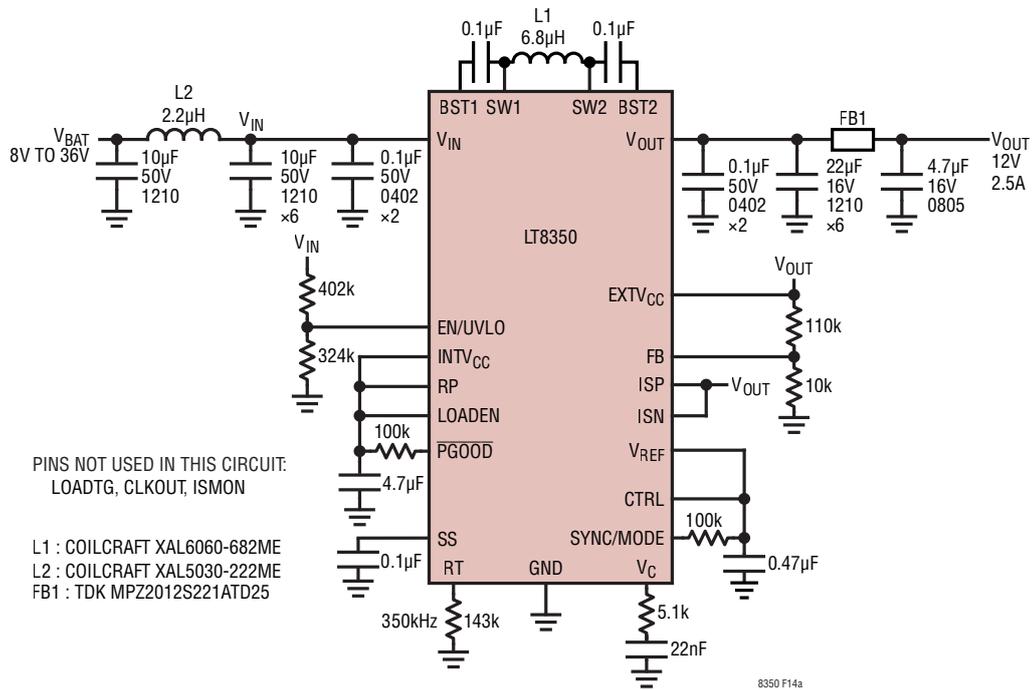
インダクタと出力コンデンサは、性能、サイズ、コストに基づいて選択します。 $V_C$ ピンの補償抵抗とコンデンサは、制御ループの応答と安定性を最適化できるように設定します。代表的なアプリケーションでは、 $V_C$ ピンの補償コンデンサの値を2.2nFとするのが適切な選択です。また、コンバータの入力電源の高速トランジェント時も厳密な出力電圧レギュレーションを維持するために、直列抵抗を常に使用して $V_C$ ピンのスルー・レートを大きくする必要があります。

### 効率に関する考慮事項

スイッチング・レギュレータの電力効率は、出力電力を入力電力で除した値に100%を乗じた値に等しくなります。効率を制限しているのは何か、何を変更すれば最も効率が向上するかを判定するには、多くの場合、個々の損失を分析することが有益です。損失はすべての電力消費要素で生じますが、LT8350の回路では4つの主要損失源がその損失のほとんどを占めます。

1. DCの $I^2R$ 損失。これらは、MOSFET、検出抵抗、インダクタ、およびPCボード・パターン各抵抗によって生じ、出力電流が大きい場合に効率を低下させます。
2. 遷移損失。この損失は、スイッチ・ノードの遷移時にスイッチAまたはスイッチCが飽和領域で費やすわずかな時間によって生じます。これには多くの要素が関係しますが、特に入力電圧、負荷電流、ドライブ強度、およびMOSFET容量に依存します。
3.  $I_{NTVCC}$ 電流。これはMOSFETドライブ電流と制御電流の和です。
4.  $C_{IN}$ および $C_{OUT}$ 損失。入力コンデンサには、降圧領域のレギュレータへの大きなRMS入力電流をフィルタリングするという難しい役割があります。出力コンデンサには、昇圧領域の大きなRMS出力電流をフィルタリングするという難しい役割があります。 $C_{IN}$ にも $C_{OUT}$ にも、ACの $I^2R$ 損失を最小限に抑えるために低ESRであることが求められます。同時に、RMS電流によってヒューズやバッテリーといった上流側に新たな損失が生じるのを防ぐために、十分な容量を備えている必要もあります。

## 標準的応用例



効率と  $V_{IN}$  の関係

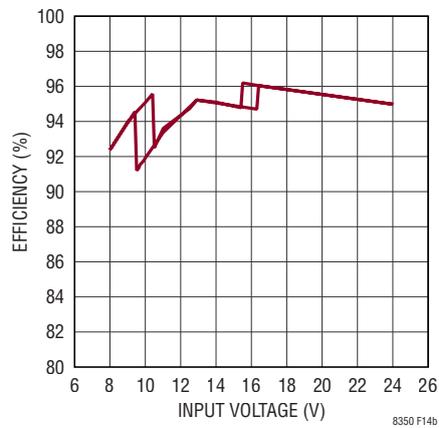


図 14. 効率 96%、30W (12V、2.5A)、350kHz の昇降圧電圧レギュレータ



## 標準的応用例

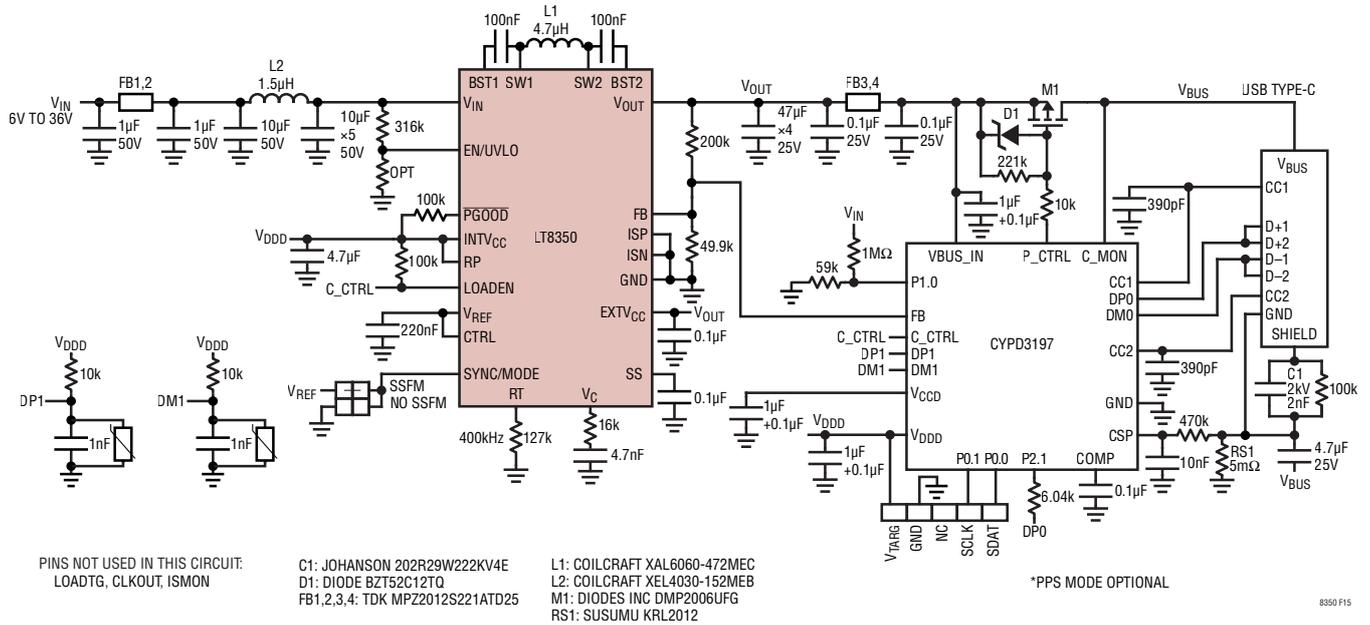


図 15. USB-PD 源 – 27W 5V、9V/3A 固定 PDO モード

## 関連製品

製品番号	概要	注釈
<a href="#">LT8390/</a> <a href="#">LT8390A</a>	スペクトラム拡散機能付き60V同期整流式4スイッチ昇降圧コントローラ	$V_{IN}: 4V \sim 60V$ 、 $V_{OUT(MAX)}: 60V$ 、 $\pm 1.5\%$ の電圧精度、 $\pm 3\%$ の電流精度、 $4mm \times 5mm$ QFNおよびTSSOP-28パッケージ。
<a href="#">LT3942</a>	36V、2A同期整流式昇降圧コンバータ	$V_{IN}: 3V \sim 36V$ 、 $V_{OUT(MAX)}: 36V$ 、 $\pm 3\%$ の電流精度、 $4mm \times 5mm$ QFNパッケージ。
<a href="#">LTC3115-1/</a> <a href="#">LTC3115-2</a>	40V、2A同期整流式昇降圧DC/DCコンバータ	$V_{IN}: 2.7V \sim 40V$ 、 $V_{OUT}: 2.7V \sim 40V$ 、DFNおよびTSSOP-20パッケージ。
<a href="#">LTC3114-1</a>	40V、1A ( $I_{OUT}$ )同期整流式昇降圧DC/DCコンバータ	$V_{IN}: 2.2V \sim 40V$ 、 $V_{OUT}: 2.7V \sim 40V$ 、 $I_Q = 30\mu A$ 、 $I_{SD} < 3\mu A$ 、DFNおよびTSSOPパッケージ。
<a href="#">LT3120</a>	26V、9A、低 $I_Q$ のCC/CV同期整流式昇降圧コンバータ	$V_{IN}: 2.5V \sim 26V$ 、 $V_{OUT}: 0.8V \sim 24V$ 、 $I_Q = 35\mu A$ 、 $4mm \times 5mm$ LQFNパッケージ。