

高精度アンプのための整合した抵抗ネットワーク

特長

- 完全差動アンプ/ディファレンス・アンプと組み合わせて使うように最適化済み
- 非常に優れたマッチング
 - 抵抗の比のマッチング: $\pm 0.003\%$ 以下
 - CMRR: 96.5dB 以上
 - ゲイン誤差: $\pm 25\text{ppm}$ 以下
 - マッチングの温度ドリフト: $\pm 0.5\text{ppm}/^\circ\text{C}$ 以下
- 動作電圧: $\pm 35\text{V}$ (絶対最大定格 $\pm 36\text{V}$)
- 抵抗の絶対値の温度ドリフト: $8\text{ppm}/^\circ\text{C}$
- 長期安定性: 8ppm 未満 (6500 時間)
- ESD 保護された入力
- 動作温度範囲: $-55^\circ\text{C} \sim 150^\circ\text{C}$
- 10ピンMSOPパッケージ

アプリケーション

- 完全差動アンプ
- ディファレンス・アンプ
- リファレンス分圧器
- 高精度加算/減算

概要

LT[®]5401 は、完全差動アンプまたはディファレンス・アンプと組み合わせて使うように最適化され、全温度範囲にわたる非常に優れたマッチング仕様を持つ超高精度の整合した抵抗ネットワークです。LT5401は、それぞれ3つのタップ点を備えた2つの整合した抵抗列を内蔵しています。これによって得られる整合した比は、差動アンプのゲインまたは減衰量の精密な設定によく適しています。

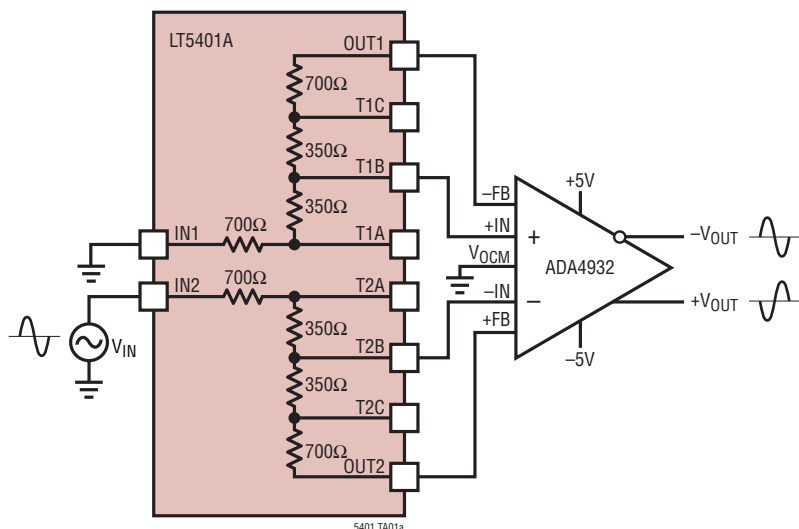
差動または差電圧ゲインを設定する場合、非常に優れた比のマッチングが得られるLT5401を使うと、ディスクリート受動部品で達成するにはあまりにも困難なレベルの高CMRR、低ゲイン誤差、低ゲイン・ドリフトも実現できます。この高水準の精度のおかげで、多くのアプリケーションのキャリブレーション条件を緩和でき、 $\pm 0.01\%$ のディスクリート・ソリューションに対して10倍高い性能を達成できます。

LT5401 は、 $-55^\circ\text{C} \sim 150^\circ\text{C}$ の温度範囲にわたって熱性能を高める露出パッドを備えた小型10ピンMSOPパッケージで提供しています。

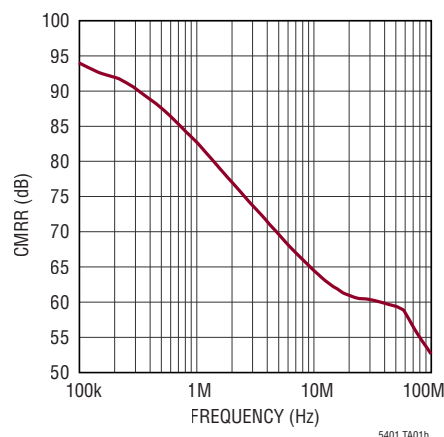
全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

LT5401と完全差動アンプを使った
シングルエンドから差動への変換、 $G = 1$



入力同相ノイズ除去比と周波数



LT5401

絶対最大定格

(Note 1)

合計電圧 (IN1~EPAD)、(IN2~EPAD) $\pm 36\text{V}$
合計電圧 (IN1~OUT1)、(IN2~OUT2) $\pm 36\text{V}$
合計電圧 (IN1~T1A)、(OUT1~T1C) $\pm 12\text{V}$
合計電圧 (IN2~T2A)、(OUT2~T2C) $\pm 12\text{V}$
合計電圧 T1B~(T1AまたはT1C) $\pm 6\text{V}$
合計電圧 T2B~(T2AまたはT2C) $\pm 6\text{V}$
最大電流 T1A、T1B、T1C、T2A、T2B、T2C 9mA
動作温度範囲 (Note 2)

LT5401I $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$

LT5401H $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$

LT5401MP $-55^{\circ}\text{C} \sim 150^{\circ}\text{C}$

規定温度範囲 (Note 2)

LT5401I $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$

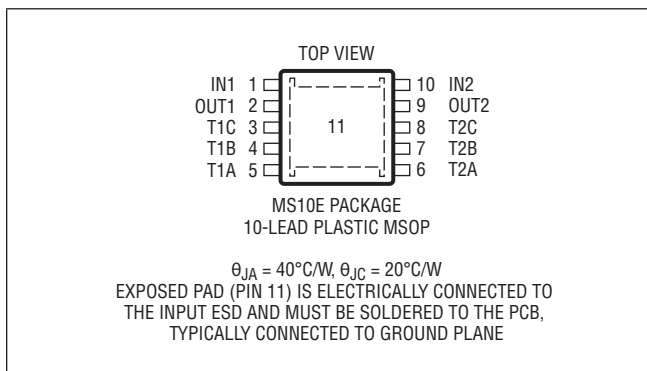
LT5401H $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$

LT5401MP $-55^{\circ}\text{C} \sim 150^{\circ}\text{C}$

最大ジャンクション温度 (Note 3) 150°C

保存温度範囲 $-65^{\circ}\text{C} \sim 150^{\circ}\text{C}$

ピン配置



発注情報

鉛フリー仕上げ	テープ&リール	製品マーキング*	パッケージ	温度範囲
LT5401AIMSE#PBF	LT5401AIMSE#TRPBF	LTHHJ	10-Lead Plastic MSOP	-40°C to 85°C
LT5401IMSE#PBF	LT5401IMSE#TRPBF	LTHHJ	10-Lead Plastic MSOP	-40°C to 85°C
LT5401AHMSE#PBF	LT5401AHMSE#TRPBF	LTHHJ	10-Lead Plastic MSOP	-40°C to 125°C
LT5401HMSE#PBF	LT5401HMSE#TRPBF	LTHHJ	10-Lead Plastic MSOP	-40°C to 125°C
LT5401MPMSE#PBF	LT5401MPMSE#TRPBF	LTHHJ	10-Lead Plastic MSOP	-55°C to 150°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。*温度グレードは出荷時のコンテナのラベルで識別されます。

テープ&リールの仕様を参照してください。一部のパッケージは、#TRMPBF接尾部の付いた指定の販売経路を通じて500個入りのリールで供給可能です。

電氣的特性

公称比1のみ。●は全仕様温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。

SYMBOL	PARAMETER	CONDITIONS		LT5401A			LT5401			UNITS
				MIN	TYP	MAX	MIN	TYP	MAX	
$(\Delta R/R)_{RE}$	Resistor Ratio Match	Note 4 $T_A = -40^\circ\text{C}$ to 85°C $T_A = -40^\circ\text{C}$ to 125°C $T_A = -55^\circ\text{C}$ to 150°C	● ● ●			± 30 ± 60 ± 60			± 60 ± 90 ± 95 ± 120	ppm ppm ppm ppm
$(\Delta R/R)_{RT}$	Resistor Ratio Match Tracking	Note 5 $T_A = -40^\circ\text{C}$ to 85°C $T_A = -40^\circ\text{C}$ to 125°C $T_A = -55^\circ\text{C}$ to 150°C	● ● ●			± 30 ± 50 ± 60			± 60 ± 80 ± 95 ± 100	ppm ppm ppm ppm
CMRR	Common Mode Rejection Ratio $\text{CMRR} = \frac{\left(\frac{\Delta R}{R}\right)_{RT}}{1+G}$ G is Nominal Ratio	Note 5 $T_A = -40^\circ\text{C}$ to 85°C $T_A = -40^\circ\text{C}$ to 125°C $T_A = -55^\circ\text{C}$ to 150°C	● ● ● ●	96.5 92 90.5			90.5 88 86.5 86			dB dB dB dB
$(\Delta R/R)_{AVE}$	Average Resistor Ratio Match	Note 6 $T_A = -40^\circ\text{C}$ to 85°C $T_A = -40^\circ\text{C}$ to 125°C $T_A = -55^\circ\text{C}$ to 150°C	● ● ●			± 25 ± 50 ± 50			± 55 ± 80 ± 85 ± 90	ppm ppm ppm ppm
GE	Gain Error $\text{GE} = \left(\frac{\Delta R}{R}\right)_{AVE}$	Note 6 $T_A = -40^\circ\text{C}$ to 85°C $T_A = -40^\circ\text{C}$ to 125°C $T_A = -55^\circ\text{C}$ to 150°C	● ● ● ●			± 25 ± 50 ± 50			± 55 ± 80 ± 85 ± 90	ppm ppm ppm ppm
$(\Delta R/R)_{RE/\Delta T}$	Resistor Ratio Match Temperature Drift	Note 7	●		± 0.2	± 0.5		± 0.2	± 0.5	ppm/ $^\circ\text{C}$

電氣的特性

公称比0.5のみ。●は全仕様温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。

SYMBOL	PARAMETER	CONDITIONS		LT5401A			LT5401			UNITS
				MIN	TYP	MAX	MIN	TYP	MAX	
$(\Delta R/R)_{RE}$	Resistor Ratio Match	Note 4 $T_A = -40^\circ\text{C}$ to 85°C $T_A = -40^\circ\text{C}$ to 125°C $T_A = -55^\circ\text{C}$ to 150°C	● ● ● ●			± 30 ± 85 ± 85			± 60 ± 115 ± 120 ± 160	ppm ppm ppm ppm
$(\Delta R/R)_{RT}$	Resistor Ratio Match Tracking	Note 5 $T_A = -40^\circ\text{C}$ to 85°C $T_A = -40^\circ\text{C}$ to 125°C $T_A = -55^\circ\text{C}$ to 150°C	● ● ● ●			± 30 ± 55 ± 65			± 60 ± 85 ± 100 ± 110	ppm ppm ppm ppm
CMRR	Common Mode Rejection Ratio $\text{CMRR} = \frac{\left(\frac{\Delta R}{R}\right)_{RT}}{1+G}$ G is Nominal Ratio	Note 5 $T_A = -40^\circ\text{C}$ to 85°C $T_A = -40^\circ\text{C}$ to 125°C $T_A = -55^\circ\text{C}$ to 150°C	● ● ● ●	94 88.7 87.3			88 84.9 83.5 82.7			dB dB dB dB
$(\Delta R/R)_{AVE}$	Average Resistor Ratio Match	Note 6 $T_A = -40^\circ\text{C}$ to 85°C $T_A = -40^\circ\text{C}$ to 125°C $T_A = -55^\circ\text{C}$ to 150°C	● ● ● ●			± 25 ± 65 ± 75			± 55 ± 95 ± 110 ± 130	ppm ppm ppm ppm
GE	Gain Error $\text{GE} = \left(\frac{\Delta R}{R}\right)_{AVE}$	Note 6 $T_A = -40^\circ\text{C}$ to 85°C $T_A = -40^\circ\text{C}$ to 125°C $T_A = -55^\circ\text{C}$ to 150°C	● ● ● ●			± 25 ± 65 ± 75			± 55 ± 95 ± 110 ± 130	ppm ppm ppm ppm
$(\Delta R/R)_{RE/\Delta T}$	Resistor Ratio Match Temperature Drift	Note 7	●		± 0.2	± 0.7		± 0.2	± 0.7	ppm/ $^\circ\text{C}$

電気的特性

公称比2のみ。●は全仕様温度範囲での規格値を意味する。それ以外はT_A = 25°Cでの値。

SYMBOL	PARAMETER	CONDITIONS		LT5401A			LT5401			UNITS
				MIN	TYP	MAX	MIN	TYP	MAX	
(ΔR/R) _{RE}	Resistor Ratio Match	Note 4 T _A = -40°C to 85°C T _A = -40°C to 125°C T _A = -55°C to 150°C	● ● ●			±30 ±80 ±85			±60 ±110 ±120 ±155	ppm ppm ppm ppm
(ΔR/R) _{RT}	Resistor Ratio Match Tracking	Note 5 T _A = -40°C to 85°C T _A = -40°C to 125°C T _A = -55°C to 150°C	● ● ●			±30 ±60 ±70			±60 ±90 ±110 ±110	ppm ppm ppm ppm
CMRR	Common Mode Rejection Ratio $CMRR = \frac{\left(\frac{\Delta R}{R}\right)_{RT}}{1+G}$ G is Nominal Ratio	Note 5 T _A = -40°C to 85°C T _A = -40°C to 125°C T _A = -55°C to 150°C	● ● ● ●	100 94 92.6			94 90.5 88.7 88.7			dB dB dB dB
(ΔR/R) _{AVE}	Average Resistor Ratio Match	Note 6 T _A = -40°C to 85°C T _A = -40°C to 125°C T _A = -55°C to 150°C	● ● ● ●			±30 ±75 ±75			±60 ±105 ±110 ±120	ppm ppm ppm ppm
GE	Gain Error $GE = \left(\frac{\Delta R}{R}\right)_{AVE}$	Note 6 T _A = -40°C to 85°C T _A = -40°C to 125°C T _A = -55°C to 150°C	● ● ● ●			±30 ±75 ±75			±60 ±105 ±110 ±120	ppm ppm ppm ppm
(ΔR/R) _{RE/ΔT}	Resistor Ratio Match Temperature Drift	Note 7	●		±0.4	±0.8		±0.4	±0.8	ppm/°C

電気的特性

●は全仕様温度範囲での規格値を意味する。それ以外はT_A = 25°Cでの値。

SYMBOL	PARAMETER	CONDITIONS		LT5401A			LT5401			UNITS
				MIN	TYP	MAX	MIN	TYP	MAX	
(ΔR/R) _{SS}	Side-to-Side Resistor Match	Note 8	●			±0.3 ±0.4			±0.4 ±0.5	% %
ΔR	Absolute Resistor Tolerance		●			±7.5			±15	%
ΔR/ΔT	Absolute Resistor Value Temperature Drift	Note 7	●	-10	8	25	-10	8	25	ppm/°C
	Maximum Operating Voltage		●	-35		35	-35		35	V
	Distributed Capacitance	Resistor to Exposed Pad Resistor to Resistor (Same Side)			3.4 1			3.4 1		pF pF
	Resistor Voltage Coefficient		●		< 0.1			< 0.1		ppm/V
	Excess Current Noise	Mil-Std-202 Method 308			< -55			< -55		dB
	Resistor Ratio Matching Long-Term Drift	35°C 6500Hours, 25mW			< 8			< 8		ppm
	Resistor Ratio Matching Thermal Shock/ Hysteresis	-50°C to 150°C, 5 Cycles			< 3			< 3		ppm
	Resistor Ratio Matching IR Reflow	25°C to 260°C, 3 Cycles			< 3			< 3		ppm
	Resistor Ratio Matching Accelerated Shelf Life	150°C, 1000Hours			10			10		ppm
	Harmonic Distortion	20V _{P-P} , 1kHz, Difference Amplifier			-120			-120		dBc

電気的特性

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LT5401Iは-40°C~85°Cで性能仕様に適合することが確認されている。LT5401Hは-40°C~125°Cで性能仕様に適合することが確認されており、これらの温度の最大および最小値で全数テストを実施済みである。LT5401MPは-55°C~150°Cで性能仕様に適合することが確認されており、これらの温度の最大および最小値で全数テストを実施済みである。

Note 3: ジャンクション温度を絶対最大定格の範囲内に維持するため、周囲温度が上がると最大消費電力をディレーティングする必要がある。

Note 4: $(\Delta R/R)_{RE}$ は以下に示す比の正確度を仕様規定している。

RESISTOR RATIO	NOMINAL RATIO
$(R1C + R1D)/(R1A + R1B)$	1
$(R2C + R2D)/(R2A + R2B)$	1
$(R1B + R1C + R1D)/(R1A)$	2
$(R2B + R2C + R2D)/(R2A)$	2
$(R1D)/(R1A + R1B + R1C)$	0.5
$(R2D)/(R2A + R2B + R2C)$	0.5

Note 5: $(\Delta R/R)_{RT}$ は、LT5401の抵抗2組を同じ公称比に構成したときに比 $(\Delta R/R)_{RE}$ が互いに整合する程度を仕様規定している。この仕様は、LT5401を使用してディファレンス・アンプまたは完全差動アンプを構成したときのCMRR性能を決定する。

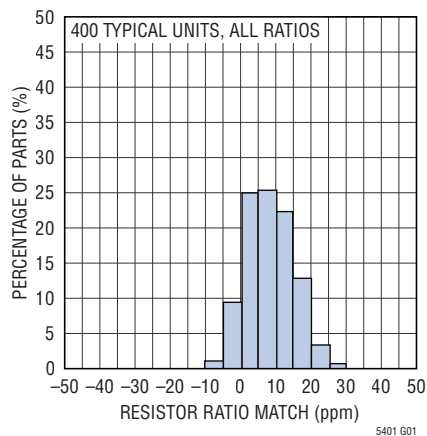
Note 6: $(\Delta R/R)_{AVE}$ は、LT5401の抵抗2組を同じ公称比に構成したときの比 $(\Delta R/R)_{RE}$ の精度の平均値を仕様規定している。この仕様は、LT5401を使用してディファレンス・アンプまたは完全差動アンプを構成したときのゲイン精度性能を決定する。

Note 7: このパラメータに対しては全数テストは実施されない。

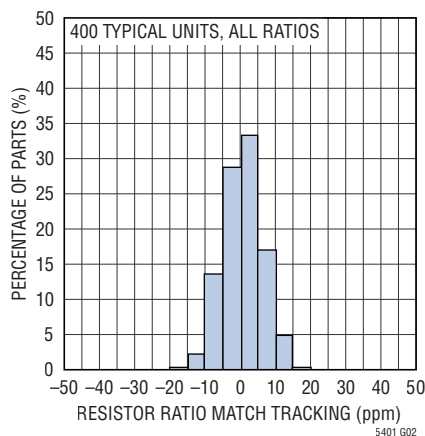
Note 8: $(\Delta R/R)_{SS}$ は、合計値R1およびR2のマッチングを仕様規定している（ここで、 $R1 = R1A + R1B + R1C + R1D$ 、 $R2 = R2A + R2B + R2C + R2D$ ）。

代表的な性能特性

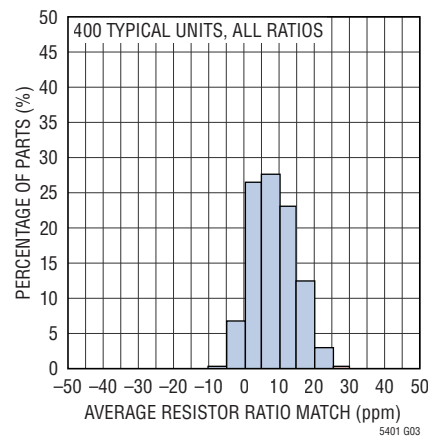
抵抗比の正確度



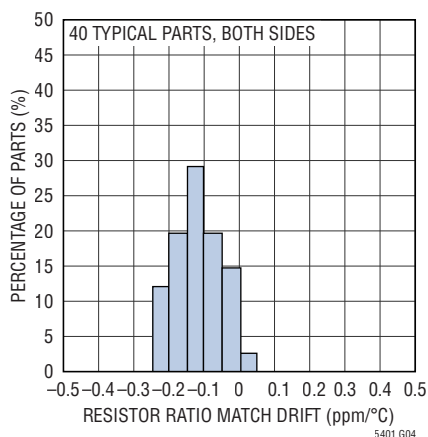
抵抗比の精度



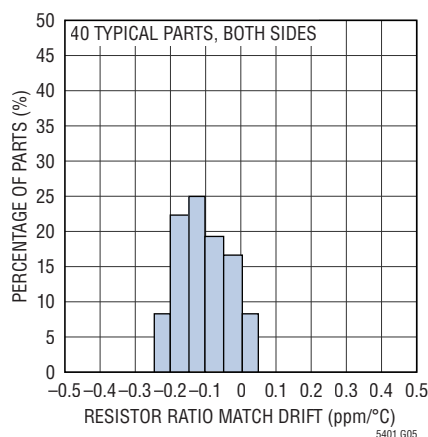
抵抗比の精度の平均値



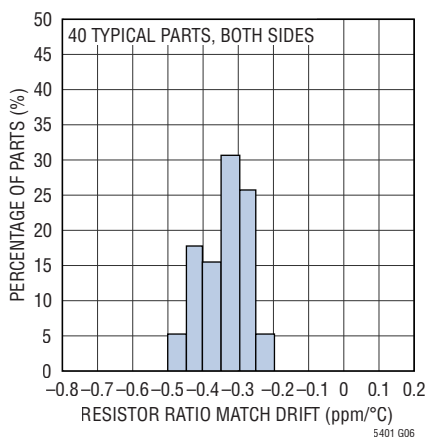
抵抗比の正確度の温度ドリフト、
 $G = 0.5V/V$



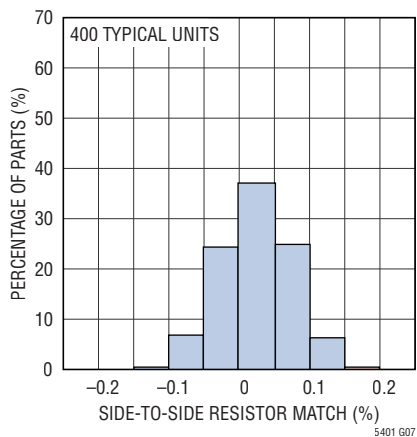
抵抗比の正確度の温度ドリフト、
 $G = 1V/V$



抵抗比の正確度の温度ドリフト、
 $G = 2V/V$



左右の抵抗の比の精度



ピン機能

IN1 (1番ピン) : R1A への接続。このピンのESD保護は、露出パッドとの間に接続された36V双方向ESDクランプによって行われます。

OUT1 (2番ピン) : R1D への接続。

T1C (3番ピン) : R1C および R1D 抵抗への接続。このタップ点は直列寄生抵抗を持っているため、電流を流さないでください。

T1B (4番ピン) : R1B および R1C 抵抗への接続。このタップ点は直列寄生抵抗を持っているため、電流を流さないでください。

T1A (5番ピン) : R1A および R1B 抵抗への接続。このタップ点は直列寄生抵抗を持っているため、電流を流さないでください。

T2A (6番ピン) : R2A および R2B 抵抗への接続。このタップ点は直列寄生抵抗を持っているため、電流を流さないでください。

T2B (7番ピン) : R2B および R2C 抵抗への接続。このタップ点は直列寄生抵抗を持っているため、電流を流さないでください。

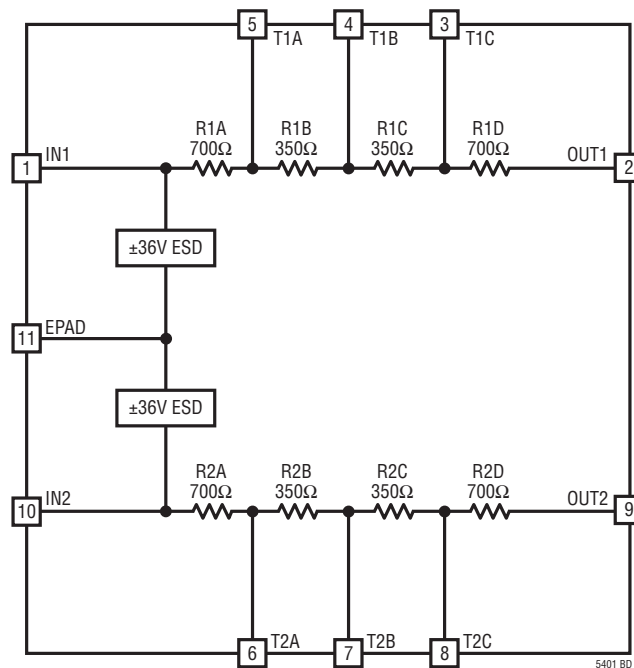
T2C (8番ピン) : R2C および R2D 抵抗への接続。このタップ点は直列寄生抵抗を持っているため、電流を流さないでください。

OUT2 (9番ピン) : R2D への接続。

IN2 (10番ピン) : R2A への接続。このピンのESD保護は、露出パッドとの間に接続された36V双方向ESDクランプによって行われます。

EPAD (露出パッド11番ピン) : 36V 双方向ESDクランプへの接続。このパッドは通常グラウンド・プレーンに接続され、ESD イベント中の電流の帰還路として機能します。

ブロック図



アプリケーション情報

マッチングと許容誤差の仕様

$(\Delta R/R)_{RE}$ は、表1に示す抵抗の組み合わせの比の正確度を仕様規定しています。

表1. 抵抗の組み合わせの比

RESISTOR RATIO	NOMINAL RATIO
$(R1C + R1D)/(R1A + R1B)$	1
$(R2C + R2D)/(R2A + R2B)$	1
$(R1B + R1C + R1D)/(R1A)$	2
$(R2B + R2C + R2D)/(R2A)$	2
$(R1D)/(R1A + R1B + R1C)$	0.5
$(R2D)/(R2A + R2B + R2C)$	0.5

$(\Delta R/R)_{RE}/\Delta T$ は、表1に示す抵抗の比の正確度の温度による変化率を仕様規定しています。LT5401は、抵抗の比のマッチング(正確度)のドリフトの最大値を0.5ppm/°Cと仕様規定しています。この値は、10ppm/°Cのディスクリット抵抗より20倍優れています。

$(\Delta R/R)_{RT}$ は、R2A、R2B、R2C、R2Dで構成される比に対する、R1A、R1B、R1C、R1Dで構成される同じ比のマッチング(精度)を仕様規定しています。LT5401は0.003%という比の精度を仕様規定しています。この精度により、LT5401を使用してディファレンス・アンプまたは完全差動アンプを構成したときの96.5dBのCMRRを確保できます。この性能水準は、代表的な0.1%精度抵抗を使用した場合に達成できるであろう性能より133倍優れています。

$(\Delta R/R)_{AVE}$ は、R1A、R1B、R1C、R1Dで構成される比とR2A、R2B、R2C、R2Dで構成される比の精度の平均値を仕様規定しています。LT5401を使用してディファレンス・アンプまたは完全差動アンプを構成した場合、この仕様により25ppmのゲイン精度を確保できます。この性能水準は、代表的な0.1%精度抵抗を使用した場合に達成できるであろう性能より80倍優れています。

$(\Delta R/R)_{SS}$ は、 $(R2A + R2B + R2C + R2D)$ に対する $(R1A + R1B + R1C + R1D)$ のマッチング(精度)を仕様規定しています。

ΔR は、LT5401の抵抗の許容誤差の絶対値を仕様規定しています。 $\Delta R/\Delta T$ は、LT5401の抵抗の絶対値の温度による変化率を仕様規定しています。

LT5401を完全差動アンプ(FDA)と組み合わせる場合の一般的な検討事項

LT5401は、低消費電力から高速まで幅広い完全差動アンプと組み合わせて使用できます。LT5401の非常に優れた抵抗比の精度を利用すると、仕様動作温度範囲全体にわたる非常に優れた同相ノイズ除去と超高精度のゲインを実現できます。

ノイズ

LT5401とFDAの低ノイズ設計のために、アンプの電圧および電流ノイズと共にLT5401の抵抗値のノイズへの寄与を考慮する必要があります。図1に、完全差動アンプの簡略化したノイズ・モデルを示します。表2に、LT5401の3種類の公称ゲイン(0dB、6dB、-6dB)の抵抗値の一覧を示します。表3に、LT5401と組み合わせて使うための推奨差動アンプの一部を示します。式1に、FDAノイズと抵抗ノイズの関数としての出力ノイズを示します。表2の抵抗値と表3のノイズ源を使うことで、LT5401とFDAの組み合わせに対する出力ノイズを計算できます。また、式1の各項は、低ノイズ設計への直感的な指針を提供しています。高ゲイン回路の場合、アンプの電圧ノイズと入力抵抗のノイズが支配的になる可能性があり、低ゲイン回路の場合、アンプの電圧ノイズが小さいとしても、アンプの電流ノイズが出力ノイズを増やす可能性があります。例えばゲインが0dBの場合、LT5401の R_F と R_I は1050Ωです。ADA4938とADA4932の電圧および電流ノイズは、それぞれ(2.8nV/√Hz、5pA/√Hz)と(3.6nV/√Hz、1pA/√Hz)です。ADA4938またはADA4932とLT5401を組み合わせた場合のLT5401の出力ノイズは、それぞれ12.5nV/√Hzと11.1nV/√Hzです。つまりADA4938を使うと、電圧ノイズが小さいにもかかわらず、ADA4932に比べて大きな電流ノイズに起因して、出力ノイズが結果的に大きくなります。

アプリケーション情報

表 2. LT5401 の抵抗値 (代表値)

GAIN (dB)	R _F (Ω)	R _I (Ω)
0	1050	1050
6	1400	700
-6	700	1400

表 3. FDA のノイズ、2V_{P-P} の BW、I_{SUPPLY}

FDA	e _{ni} (nV/√Hz)	I _n (pA/√Hz)	BW (MHz)	I _s (mA)
LTC6404-1	1.5	3	72	27
ADA4945-1	1.8	1	60	4
LTC6403-1	2.8	1.8	32	11
ADA4938-1	2.8	5	800	34
LTC6363	2.9	0.55	35	1.75
ADA4932-1	3.6	1	360	8.8
LTC6362	3.9	0.8	7	1
ADA4940-1	3.9	0.8	25	1.25

$$e_{no} = \sqrt{\left(e_{ni} \cdot \left(1 + \frac{R_F}{R_I} \right) \right)^2 + 2 \cdot (I_n \cdot R_F)^2 + 2 \cdot \left(e_{nRI} \cdot \left(\frac{R_F}{R_I} \right) \right)^2 + 2 \cdot e_{nRF}^2} \quad (1)$$

帯域幅

図 2 に、LT5401 の抵抗、寄生容量 C_P、外付け帰還コンデンサ C_F を含む FDA の回路モデルを示します。ゲイン設定抵抗と C_P は分散した入力および帰還ポールを形成します。入力

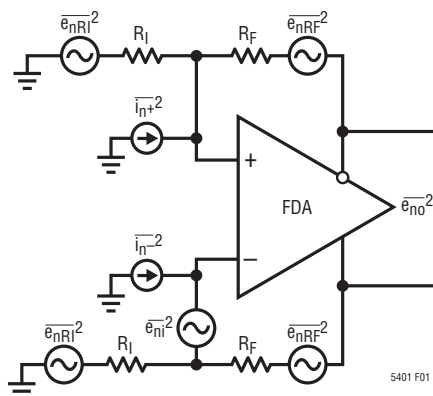


図 1. FDA の簡略化したノイズ・モデル

ポールは非常に高い周波数での有益な減衰を提供します。帰還ポールはゲインのピーキングをもたらします (帰還コンデンサは使いません)。また、FDA の入力の C_P とゲイン設定抵抗は、ゲインのピーキングを増加させ不安定性の原因になる可能性がある寄生ポールを形成します。帰還コンデンサ C_F は、複数の寄生ポールの過剰なゲインのピーキングを軽減するために必要とされます。ゲインが 6dB の場合、C_F ≥ 3.3pF とすることを推奨します (0dB と -6dB のゲインにはより大きい C_F 値を使います)。

FDA の出力の C_P コンデンサは C_{LOAD} であり、アンプの位相余裕を減少させる場合があります (FDA のデータシートの周波数応答のゲイン・ピーキング感度と C_{LOAD} の図を考慮します)。

PCB レイアウト

FDA の PCB レイアウトは、浮遊容量を最小化するために短いパターンを使用し、かつパターンの下部から銅箔を除去して、入力から出力まで特に対称性と整合性を高める必要

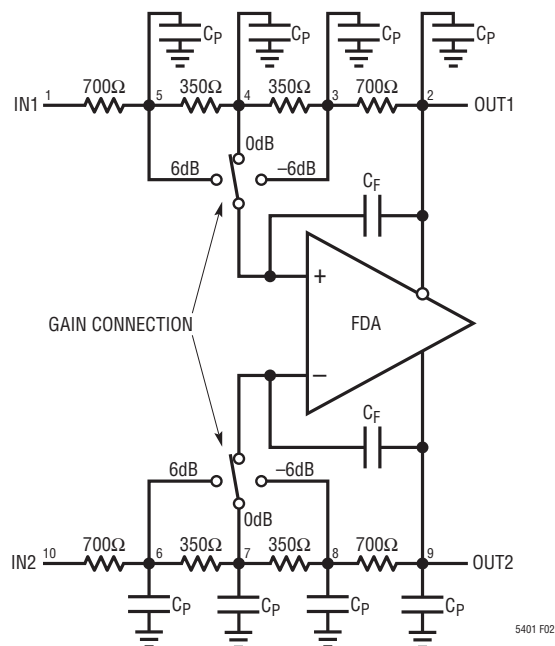


図 2. LT5401 と FDA の簡略化モデル。
C_P は 3.4pF の寄生容量、C_F は外付け帰還コンデンサ

アプリケーション情報

があります。LT5401とFDAをこのようにレイアウトすると、抵抗ネットワークの非常に優れたマッチングを維持し、全てのパターン抵抗のマッチングによる誤差を最小化できます。銅パターンのシート抵抗はそれぞれ $0.25\text{m}\Omega/\text{sq} \pm 15\%$ (2オンス銅)、 $0.5\text{m}\Omega/\text{sq} \pm 15\%$ (1オンス銅)です。例えばゲインが0dBの場合、 1050Ω の抵抗の $\pm 30\text{ppm}$ のマッチングは $\pm 31.5\text{m}\Omega$ に相当します。パターン長が0.2インチである場合、2オンス銅の20mil幅のパターンの抵抗は $2.5\text{m}\Omega$ です。任意の $\pm 30\%$ のマッチングでも、その誤差は $\pm 0.75\text{m}\Omega$ であり、加算される誤差は $\pm 1\text{ppm}$ 未満です。また、パターン抵抗の比の温度ドリフトはLT5401の比の温度ドリフト($1\text{ppm}/^\circ\text{C}$ 以下)を劣化させません。例えば、銅の抵抗の温度係数は $0.4^\circ/\text{C}$ です。 25°C から 125°C への 100°C の温度上昇はパターンの抵抗を $2.5\text{m}\Omega$ から $3.5\text{m}\Omega$ に増やします。任意の $\pm 30\%$ のマッチング誤差は $\pm 0.3\text{m}\Omega$ であり、加算される温度誤差は $\pm 0.3\text{ppm}$ 未満です。

LT5401の構成

LT5401は、2組の整合した4本の抵抗で構成されます。各抵抗列には、アンプ入力などの高インピーダンスに接続することを意図した3つのタップ点があります。各タップ点には金属の寄生抵抗 R_p があります(図3参照)。LT5401のマッチング性能を維持するため、どのタップ点にも電流を流さないよ

うにします。図3に、完全差動アンプとしてLT5401を構成する正しい方法(図3a)と正しくない方法(図3b)を示します。

図3aでは、タップ点T1BおよびT2Bをアンプの高インピーダンス入力に正しく接続し、INおよびOUTピンを使っています。

図3bでは、タップ点T1CおよびT2Cを誤ってアンプの出力に接続しています。この不適切な構成は、T1CおよびT2Cと直列に形成された寄生抵抗による、重大なゲイン、CMRR、ドリフト誤差を招きます。

図4に、LT5401を使用して構成した2つのバッファ付き分圧器を示します。

図4の上側の例は、どのタップ点にも電流が流れないため正しい構成です。T1Bは高インピーダンス入力に接続されており、電流はIN1およびOUT1にのみ流れます。

図4の下側の例は、タップ点T2Cが接地されており、電流を流すため不適切な構成です。このように不適切に構成した場合、タップ点T2Cと直列に形成された寄生抵抗が分圧比に大きな誤差とドリフトを生じさせます。また、T2Aが図のアンプでバッファされていないならば、T2Aの全ての負荷はT2Aに電流を生じさせ、結果として分圧比に大きな誤差とドリフトを生じさせます。

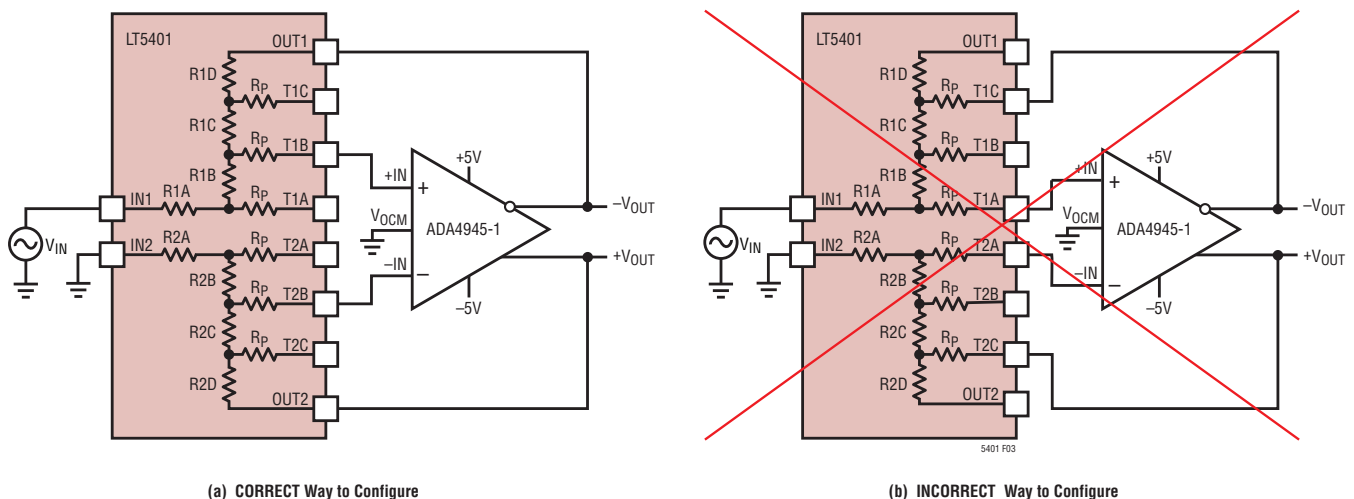


図3. 完全差動アンプ

アプリケーション情報

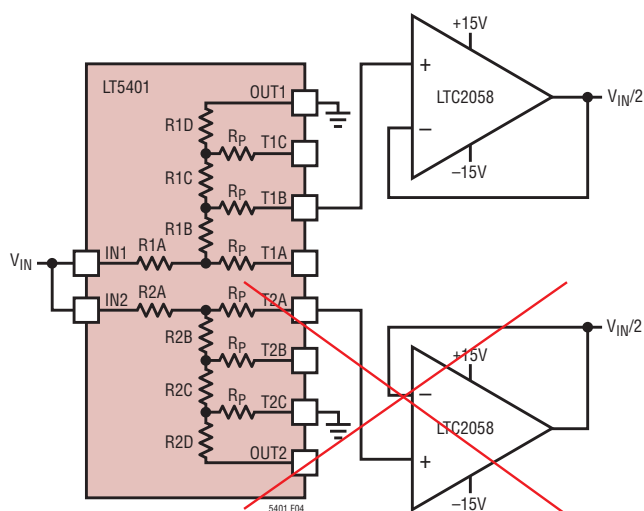


図4. 分圧器

露出パッドの接続先

露出パッドは、36V 双方向ESDクランプを経由してIN1およびIN2ピンに電氣的に接続しています。その主な目的は、大電力を消費するアプリケーションで内部温度の上昇を抑え、ESD電流のグラウンドへの帰還路として機能することです。露出パッドは、最良のレベルの放熱とESD保護を実現するため、低抵抗の経路でグラウンド・プレーンに接続する必要があります。露出パッドは、絶対最大定格を満たす限りグラウンド以外の低インピーダンスの電源に接続できます。

熱に関する検討事項

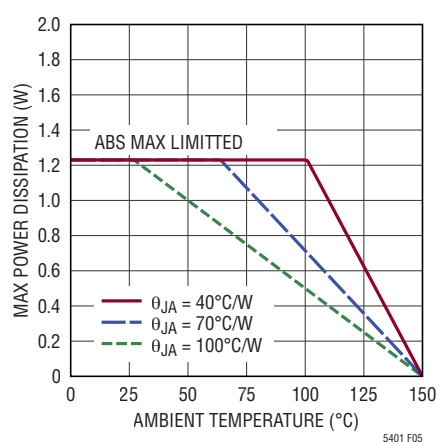
各抵抗は、このデータシートの絶対最大定格セクションに記載しているように比較的大きな消費電力に仕様規定されています。パッケージ内の内部温度の上昇を計算するには、全ての抵抗で消費される電力を合計し、パッケージの熱抵抗係数(θ_{JA} または該当する場合 θ_{JC})を乗算します。

式2の例では、IN1とOUT1の間に32Vを印加した場合、総消費電力は以下のように求められます。

$$\frac{V_{TOTAL}^2}{R_{TOTAL}} = \frac{(32)^2}{(R1A+R1B+R1C+R1D)} \approx 0.5W \quad (2)$$

パッケージ内の総合的な温度上昇は20°Cに達します。どの抵抗がより多くの電力を消費するかに関係なく8つの抵抗は全て同じ温度になります。ジャンクション温度は、絶対最大定格の範囲内に収まる必要があります。周囲温度が上がると、この条件が最大消費電力を制限します。図5に、各種の θ_{JA} 値における最大消費電力と周囲温度の関係を示します。

最大消費電力の制限の他に、任意の2本のピンの間の最大電圧も絶対最大定格未満に保つ必要があります。

図5. 各種 θ_{JA} における安全動作領域

ESD

LT5401は最大±500Vの静電放電(ESD、人体モデル)に耐えることができます。この電圧を超えるESDは、本デバイスを損傷させ、または本デバイスの性能を劣化させる可能性があります。

大きなESD電圧に対してLT5401を保護するために、回路の電源レールに接続したダイオードまたはグラウンドに接続した双方向ツェナーを使った外部保護を追加できます(図6)。

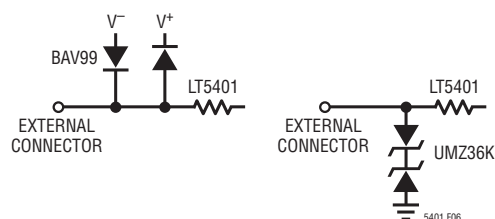
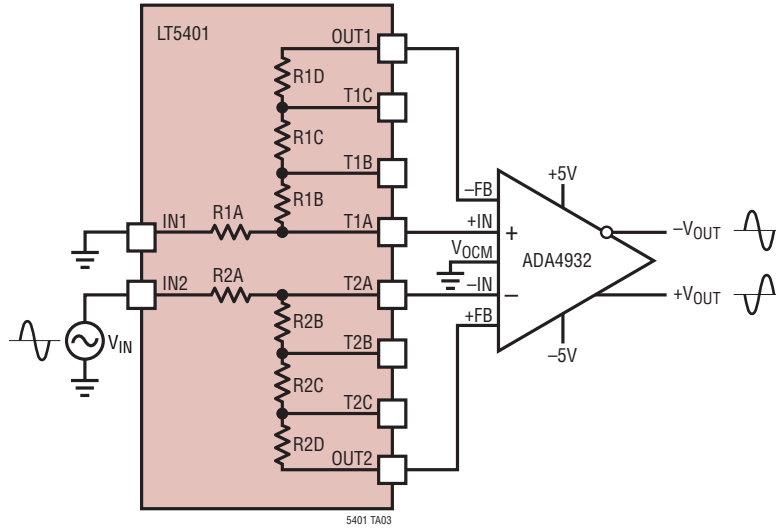


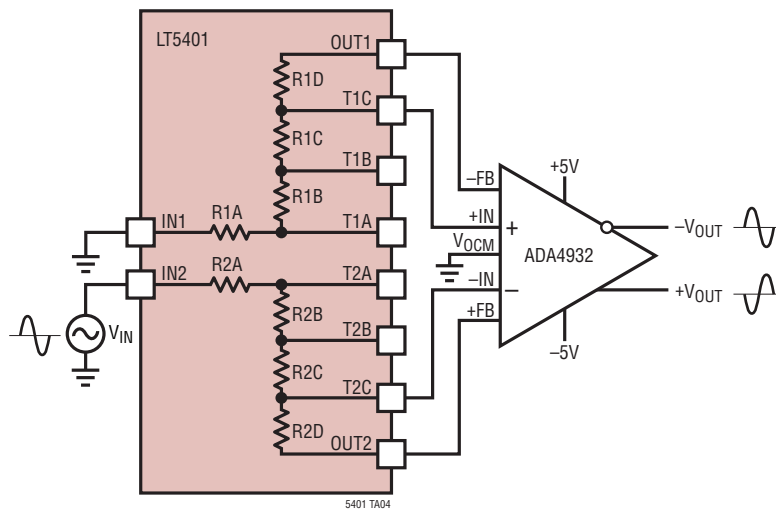
図6.

標準的応用例

シングルエンドから差動への変換、 $G = 2V$

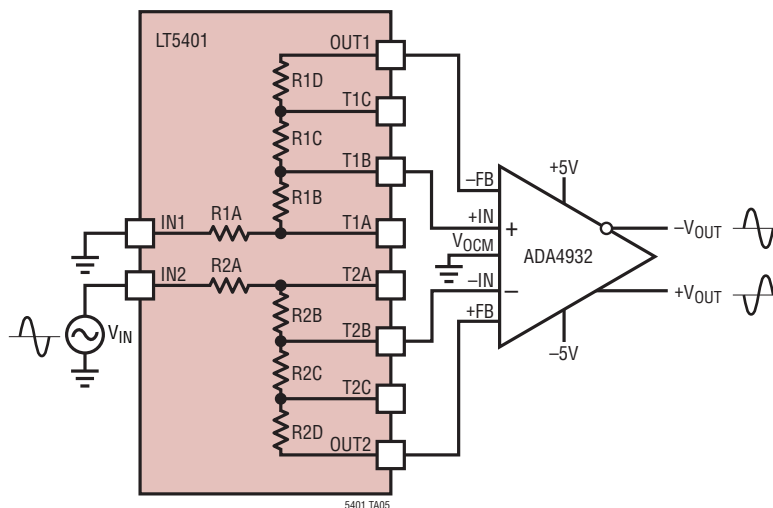


シングルエンドから差動への変換、 $G = 0.5V$

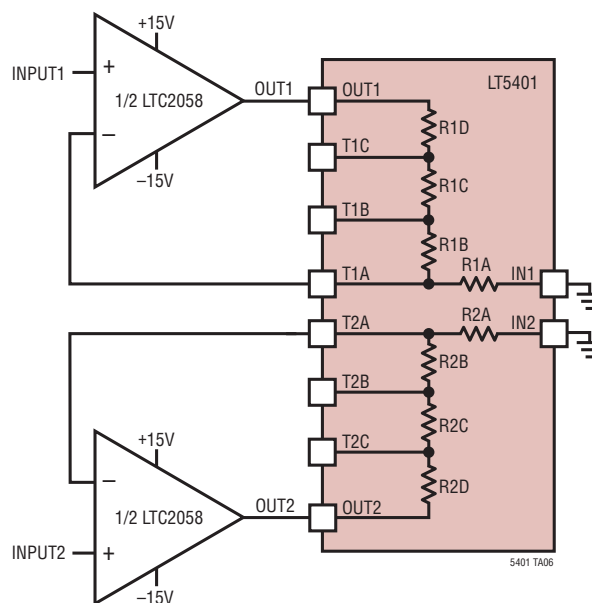


標準的応用例

シングルエンドから差動への変換、 $G = 1V$

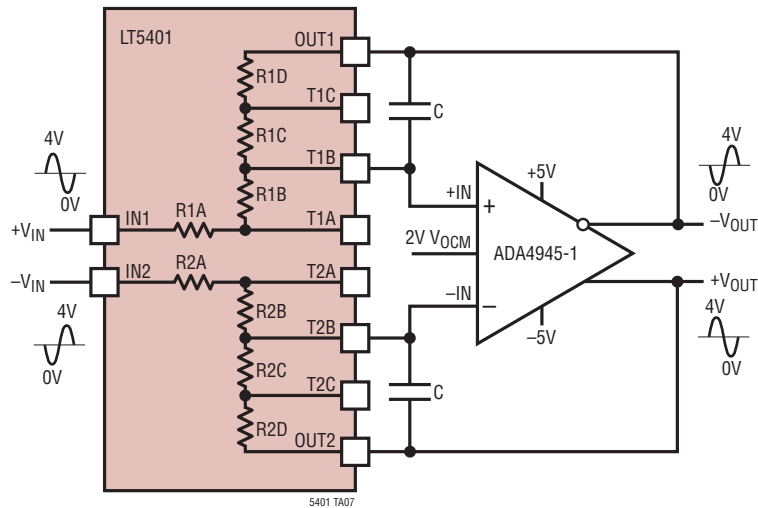


デュアル高精度アンプ構成、 $G = 3V$



標準的応用例

高精度完全差動単極ローパス・フィルタ

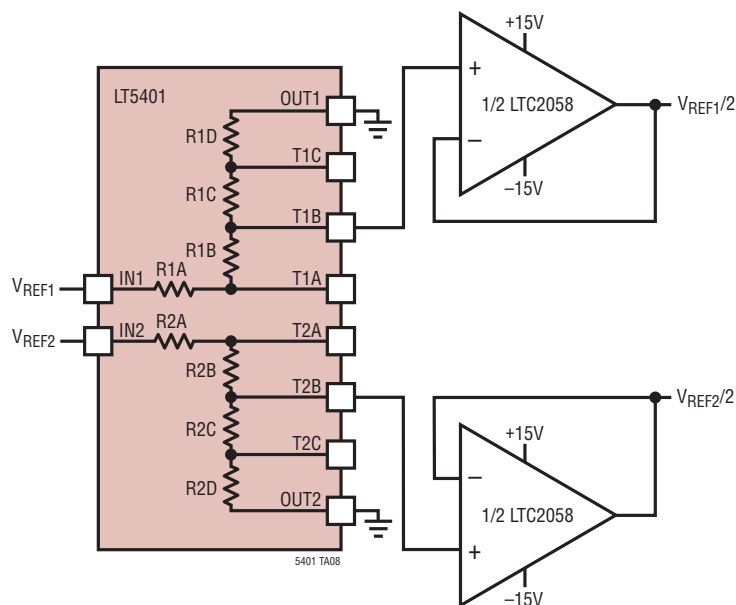


$$H(s) = H_0 \cdot \frac{w_p}{s + w_p}$$

$$\text{WHERE } H_0 = \frac{R_{FB}}{R_{IN}}, w_p = \frac{1}{R_{FB} \cdot C}$$

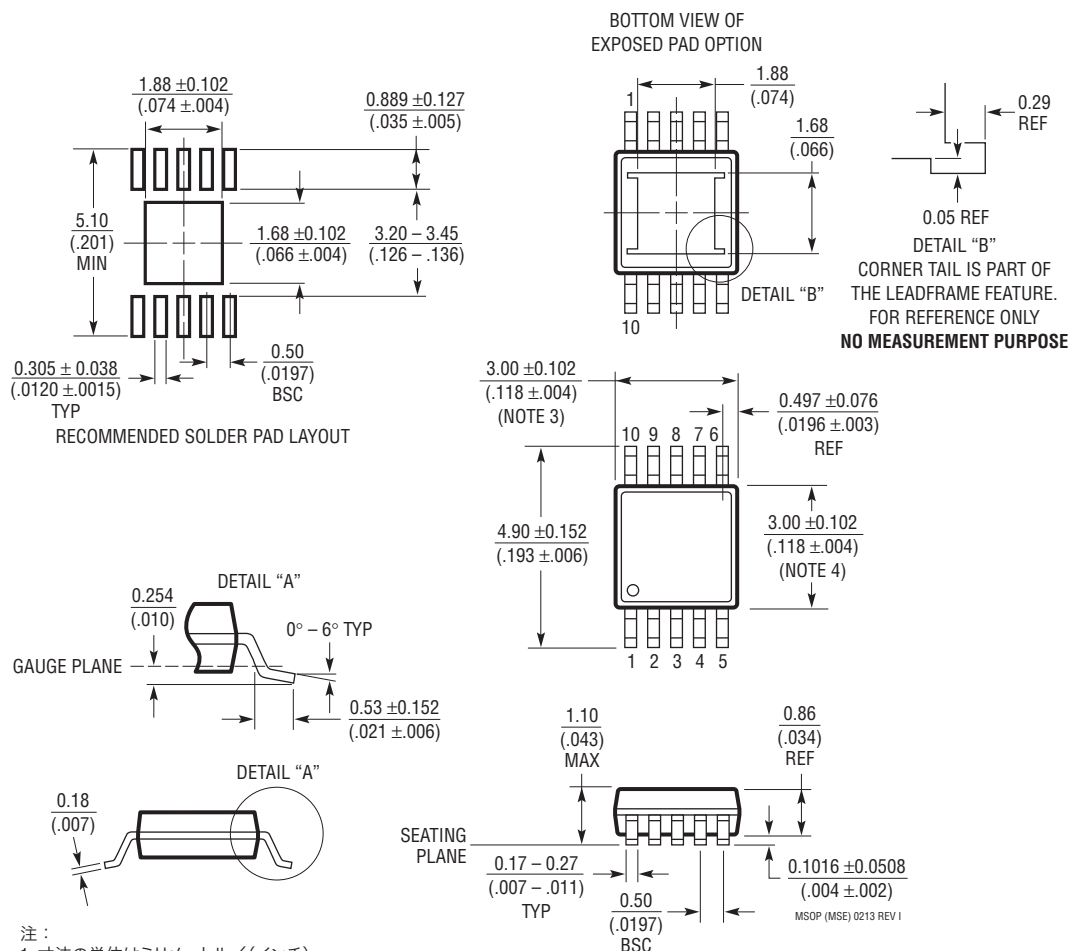
$$R_{FB} = R1C + R1D = R2C + R2D \quad R_{IN} = R1A + R1B = R2A + R2B$$

デュアル・バッファ付き高精度分圧器



パッケージ

MSE Package
10-Lead Plastic MSOP, Exposed Die Pad
 (Reference LTC DWG # 05-08-1664 Rev I)

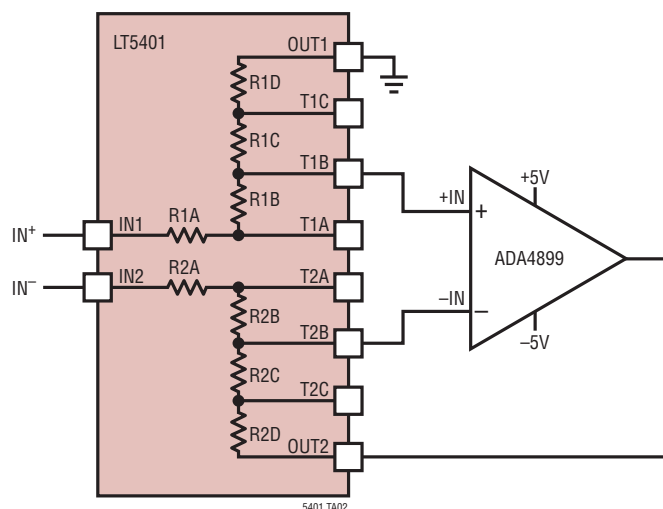


注:

1. 寸法の単位はミリメートル／(インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、ゲートのバリを含まない。
モールドのバリ、突出部、ゲートのバリは片側で 0.152mm (0.006 インチ) を超えないこと
4. 寸法にはリード間のバリと突出部を含まない。
リード間のバリと突出部は片側で 0.152mm (0.006 インチ) を超えないこと
5. リードの平坦度(整形後のリードの底面)は最大 0.102mm (0.004 インチ) であること
6. 露出パッドの寸法にはモールドのバリを含む。
露出パッド上のモールドのバリは、各サイドで 0.254mm (0.010 インチ) を超えないこと

標準的応用例

高精度ディファレンス・アンプ、G = 1V



関連製品

製品番号	説明	注釈
完全差動アンプ		
AD8139	低ノイズ、レール to レール、差動 ADC ドライバ	24.5mA、歪み: -95dBc (2MHz 時)、出力: 2V _{P-P}
AD8138	低歪み、差動 ADC ドライバ	20mA、歪み: -94dBc (5MHz 時)、出力: 2V _{P-P}
LT1994	70MHz 低ノイズ、低歪み、完全差動入出力アンプ / ドライバ	13mA、歪み: -94dBc (1MHz 時)、出力: 2V _{P-P}
AD8132	低価格、高速差動アンプ	10.7mA、歪み: -96dBc (1MHz 時)、出力: 2V _{P-P}
ADA4932-1/ADA4932-2	低消費電力、差動 ADC ドライバ	9.6mA、歪み: -110dBc (1MHz 時)、出力: 2V _{P-P}
AD8137	低価格、低消費電力、差動 ADC ドライバ	2.6mA、歪み: -84dBc (1MHz 時)、出力: 2V _{P-P}
LTC6363	高精度、低消費電力、差動アンプ / ADC ドライバ	1.75mA、歪み: -123dBc (1kHz 時)、出力: 18V _{P-P}
LTC6363-1/LTC6363-2/ LTC6363-0.5	高精度、固定ゲイン、低消費電力、差動アンプ / ADC ドライバ・ファミリ	1.75mA、歪み: -123dBc (1kHz 時)、出力: 18V _{P-P}
ADA4945	高速、低ドリフト、完全差動 ADC ドライバ	1.4mA/4mA、歪み: -116dBc (100kHz 時)、出力: 8V _{P-P}
ADA4940-1/ADA4940-2	超低消費電力、低歪み、完全差動 ADC ドライバ	1.25mA、歪み: -96dBc (1MHz 時)、出力: 2V _{P-P}
LTC6362	高精度、低消費電力、レール to レール、入出力差動オペアンプ / SAR ADC ドライバ	1mA、歪み: -116dBc (1kHz 時)、出力: 8V _{P-P}
オペアンプ		
LTC6228/LTC6229	シングル / デュアル 700MHz 低ノイズ・オペアンプ	アンプ 1 個あたり 16mA、0.88nV/√Hz
ADA4899-1	シングル 600MHz 超低歪み超低ノイズ・オペアンプ	14.7mA、1nV/√Hz
ADA4896-2/ADA4897-1/ ADA4897-2	シングル / デュアル 230MHz 低消費電力低ノイズ・オペアンプ	アンプ 1 個あたり 3mA、1nV/√Hz
LTC6252/LTC6253/ LTC6254	シングル / デュアル / クワッド 720MHz RRIO 高効率オペアンプ	アンプ 1 個あたり 3.5mA、2.75nV/√Hz
LTC6246/LTC6247/ LTC6248	シングル / デュアル / クワッド 180MHz、レール to レール、低消費電力オペアンプ	アンプ 1 個あたり 1mA、4.2nV/√Hz
整合した抵抗ネットワーク		
LT5400	整合した高精度のクワッド抵抗ネットワーク	比 = 1:1、1:4、1:5、1:9、1:10