

静止電流の低い4A/60Vスイッチを備える 昇圧/SEPIC/反転コンバータ

特長

- 広い入力電圧範囲: 2.8V~60V
- 超低静止電流および低リップルの
Burst Mode® 動作: $I_Q = 9\mu A$
- 4A/60Vのパワー・スイッチ
- 1本の帰還ピンを使用して、正または負の出力電圧を設定
- プログラム可能な周波数(300kHz~2MHz)
- 外部クロックと同期可能
- 低EMIを実現するスペクトラム拡散変調
- BIASピンにより高効率に対応
- プログラム可能な低電圧ロックアウト (UVLO)
- 熱特性が改善された12ピン4mm×3mm DFNパッケージ
および16ピンMSOPパッケージ

アプリケーション

- 産業用および自動車用機器
- 通信機器
- 医療診断機器
- 携帯型電子機器

全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

概要

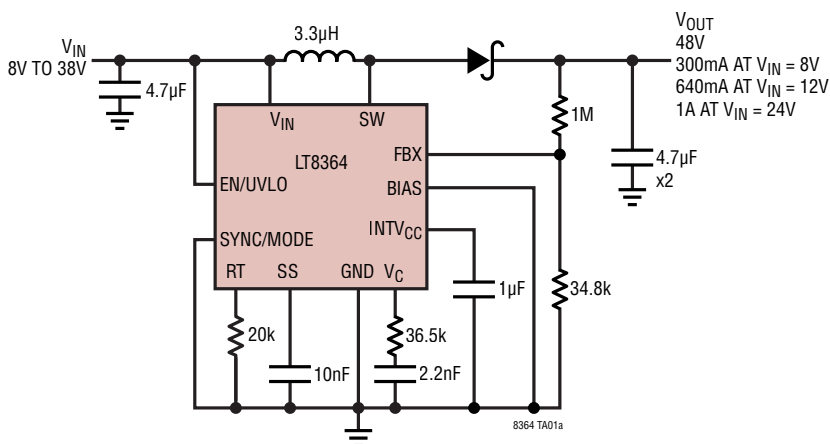
LT®8364は、動作入力電圧範囲が2.8V~60Vの60V、4Aスイッチを内蔵した電流モードDC/DCコンバータです。独自の単一帰還ピン・アーキテクチャにより、昇圧、SEPIC、または反転構成に対応することができます。Burst Mode動作で消費される静止電流はわずか9μAなので、出力電流が非常に少ないときに高い効率を維持しつつ、標準的な出力リップルを15mV未満に抑えることができます。

外部補償ピンにより、広範囲の入力電圧および出力電圧にわたってループ帯域幅を最適化することができます。また、300kHz~2MHzの範囲でスイッチング周波数を設定することもできます。SYNC/MODEピンを使用すると、外部クロックに同期することができます。また、このピンを使用して、Burstまたはパルススキップ動作モードを選択することや、低EMI対応のスペクトラム拡散周波数変調機能の有無を選択することもできます。効率を向上するため、BIASピンが第2の入力を受け取ってINTV_{CC}レギュレータに電力を供給することができます。そのほかの機能には、周波数フォールドバックと、起動時にインダクタ電流を制御するプログラム可能なソフトスタートがあります。

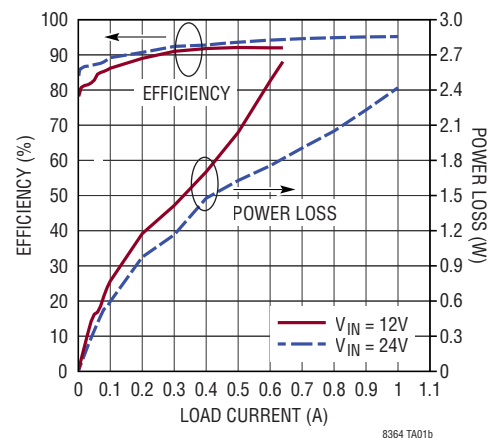
LT8364は、熱特性が改善された12ピン4mm×3mm DFNパッケージか、4つのピンが欠損している熱特性が改善された16ピンMSOPパッケージで供給されます。

標準的応用例

2MHz、48V出力の昇圧コンバータ



効率および電力損失



LT8364

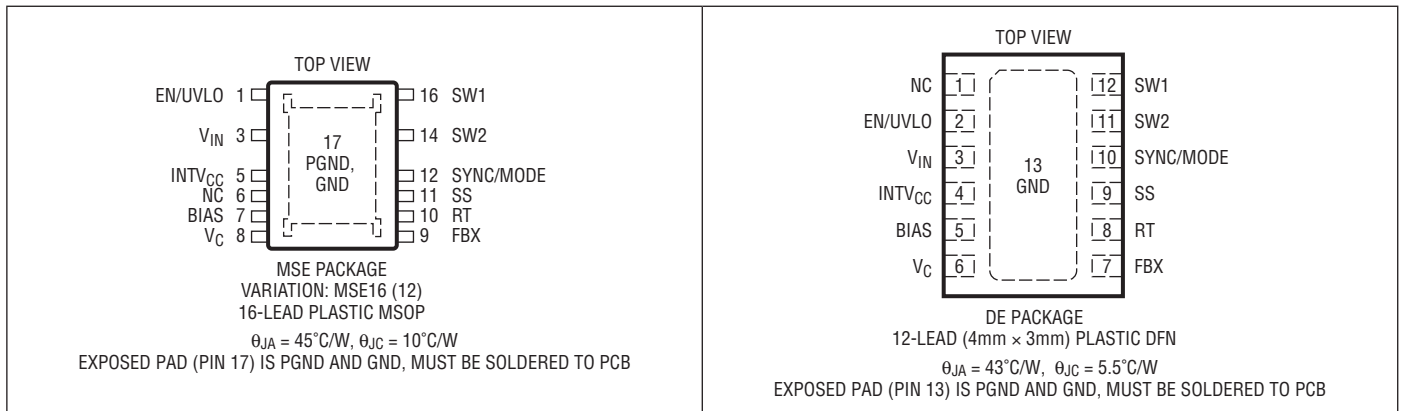
絶対最大定格

(Note 1)

SW 60V
V_{IN}、EN/UVLO 60V
BIAS 40V
EN/UVLO ピンと V_{IN} ピンとの電圧差、SYNC 6V
INTV_{CC} (Note 2)
V_C 4V

FBX ±4V
動作接合部温度 (Note 3)
LT8364E、LT8364I -40°C ~ 125°C
LT8364H -40°C ~ 150°C
保存温度範囲 -65°C ~ 150°C

ピン配置



発注情報

<http://www.linear-tech.co.jp/product/LT8364#orderinfo>

無鉛仕上げ	テープ・アンド・リール	製品マーキング*	パッケージ	温度範囲
LT8364EMSE#PBF	LT8364EMSE#TRPBF	8364	16-Lead Plastic MSOP with 4 Pins Removed	-40°C to 125°C
LT8364IMSE#PBF	LT8364IMSE#TRPBF	8364	16-Lead Plastic MSOP with 4 Pins Removed	-40°C to 125°C
LT8364HMSE#PBF	LT8364HMSE#TRPBF	8364	16-Lead Plastic MSOP with 4 Pins Removed	-40°C to 150°C
LT8364EDE#PBF	LT8364EDE#TRPBF	8364	12-Lead (4mm × 3mm) Plastic DFN	-40°C to 125°C
LT8364IDE#PBF	LT8364IDE#TRPBF	8364	12-Lead (4mm × 3mm) Plastic DFN	-40°C to 125°C
LT8364HDE#PBF	LT8364HDE#TRPBF	8364	12-Lead (4mm × 3mm) Plastic DFN	-40°C to 150°C

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

一部のパッケージは、#TRMPBF 接尾部を付けることにより、指定の販売経路を通じて 500 個入りのリールで供給可能です。

電气的特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 12\text{V}$ 、 $EN/UVLO = 12\text{V}$ 。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{IN} Operating Voltage Range		●	2.8		60	V
V_{IN} Quiescent Current at Shutdown	$V_{EN/UVLO} = 0.2\text{V}$	●		1	2	μA
		●		1	15	μA
	$V_{EN/UVLO} = 1.5\text{V}$	●		2	5	μA
				2	25	μA

 V_{IN} の静止電流

Sleep Mode (Not Switching)	$\text{SYNC} = 0\text{V}$	●		9	15	μA
				9	30	μA
Active Mode (Not Switching)	$\text{SYNC} = 0\text{V}$ or INTV_{CC} , $\text{BIAS} = 0\text{V}$	●		1200	1600	μA
		●		1200	1850	μA
	$\text{SYNC} = 0\text{V}$ or INTV_{CC} , $\text{BIAS} = 5\text{V}$	●		22	40	μA
				22	65	μA
BIAS Threshold	Rising, BIAS Can Supply INTV_{CC}			4.4	4.65	V
	Falling, BIAS Cannot Supply INTV_{CC}			4	4.25	V
V_{IN} Falling Threshold to Supply INTV_{CC}	$\text{BIAS} = 12\text{V}$			$\text{BIAS} - 2\text{V}$		V
BIAS Falling Threshold to Supply INTV_{CC}	$V_{IN} = 12\text{V}$			V_{IN}		V

FBX のレギュレーション

FBX Regulation Voltage	$\text{FBX} > 0\text{V}$	●	1.568	1.6	1.632	V
	$\text{FBX} < 0\text{V}$	●	-0.820	-0.80	-0.780	V
FBX Line Regulation	$\text{FBX} > 0\text{V}$, $2.8\text{V} < V_{IN} < 60\text{V}$			0.005	0.015	%/V
	$\text{FBX} < 0\text{V}$, $2.8\text{V} < V_{IN} < 60\text{V}$			0.005	0.015	%/V
FBX Pin Current	$\text{FBX} = 1.6\text{V}$, -0.8V	●	-10		10	nA

発振器

Switching Frequency (f_{osc})	$R_T = 165\text{k}$	●	273	300	327	kHz
	$R_T = 45.3\text{k}$	●	0.92	1	1.08	MHz
	$R_T = 20\text{k}$	●	1.85	2	2.15	MHz
SSFM Maximum Frequency Deviation	$\Delta f/f_{osc} \cdot 100$, $R_T = 20\text{k}$		14	20	25	%
Minimum On-Time	Burst Mode, $V_{IN} = 24\text{V}$ (Note 6)			85	110	ns
	Pulse-Skip Mode, $V_{IN} = 24\text{V}$ (Note 6)			60	85	ns
Minimum Off-Time		●		50	75	ns
SYNC/Mode, Mode Thresholds (Note 5)	High (Rising)	●		1.3	1.7	V
	Low (Falling)	●	0.14	0.2		V
SYNC/Mode, Clock Thresholds (Note 5)	Rising	●		1.3	1.7	V
	Falling	●	0.4	0.8		V
f_{SYNC}/f_{osc} Allowed Ratio	$R_T = 20\text{k}$		0.95	1	1.25	kHz/kHz
SYNC Pin Current	$\text{SYNC} = 2\text{V}$			10	25	μA
	$\text{SYNC} = 0\text{V}$, Current Out of Pin			10	25	μA

スイッチ

Maximum Switch Current Limit Threshold		●	4	5	6.4	A
Switch Overcurrent Threshold	Discharges SS Pin			7.5		A
Switch $R_{DS(ON)}$	$I_{SW} = 0.5\text{A}$			100		m Ω
Switch Leakage Current	$V_{SW} = 60\text{V}$			0.1	1	μA

電気的特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^{\circ}\text{C}$ での値。注記がない限り、 $V_{\text{IN}} = 12\text{V}$ 、 $\text{EN/UVLO} = 12\text{V}$ 。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
EN/UVLO ロジック						
EN/UVLO Pin Threshold (Rising)	Start Switching	●	1.576	1.68	1.90	V
EN/UVLO Pin Threshold (Falling)	Stop Switching	●	1.545	1.6	1.645	V
EN/UVLO Pin Current	$V_{\text{EN/UVLO}} = 1.6\text{V}$	●	-50		50	nA
ソフトスタート						
Soft-Start Charge Current	$\text{SS} = 0.5\text{V}$			2		μA
Soft-Start Pull-Down Resistance	Fault Condition, $\text{SS} = 0.1\text{V}$			220		Ω
エラーアンプ						
Error Amplifier Transconductance	$\text{FBX} = 1.6\text{V}$			75		$\mu\text{A/V}$
	$\text{FBX} = -0.8\text{V}$			60		$\mu\text{A/V}$
Error Amplifier Voltage Gain	$\text{FBX} = 1.6\text{V}$			185		V/V
	$\text{FBX} = -0.8\text{V}$			145		V/V
Error Amplifier Max Source Current	$V_C = 1.1\text{V}$, Current Out of Pin			7		μA
Error Amplifier Max Sink Current	$V_C = 1.1\text{V}$			7		μA

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与えるおそれがある。

Note 2: INTV_{CC} は、外部から駆動できない。このピンに部品を追加することや、負荷を与えることは許可されない。

Note 3: LT8364E は、 $0^{\circ}\text{C} \sim 125^{\circ}\text{C}$ の接合部温度で性能仕様に適合することが保証されている。 $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LT8364I は、 $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ の全動作接合部温度範囲で保証されている。LT8364H は、 $-40^{\circ}\text{C} \sim 150^{\circ}\text{C}$ の全動作接合部温度範囲で保証されている。

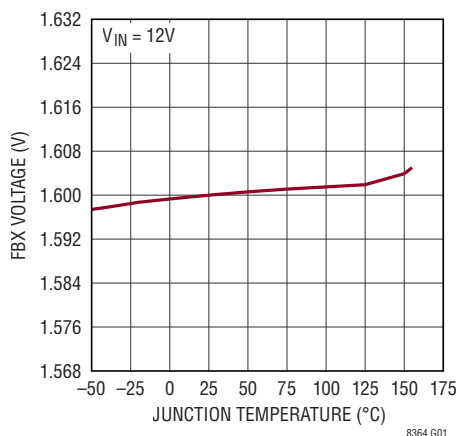
Note 4: このデバイスには過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能が動作しているとき接合部温度は 150°C を超える。規定されている最大動作接合部温度を超えた状態で動作が継続すると、寿命が短くなる。

Note 5: 動作モードを選択するために必要な SYNC/MODE の入力については、「ピン機能」と「アプリケーション情報」のセクションを参照。

Note 6: デバイスは出力電圧を 24V に設定した昇圧コンバータ構成でテストされる。

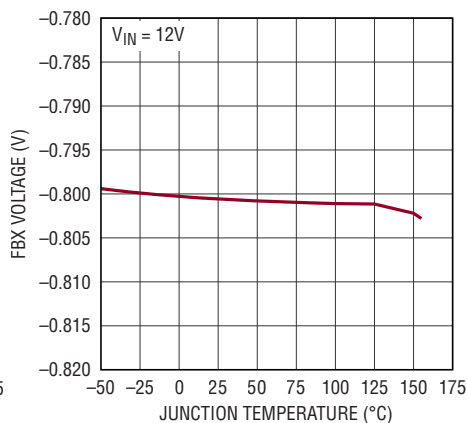
標準的性能特性

FBXの正レギュレーション電圧と温度



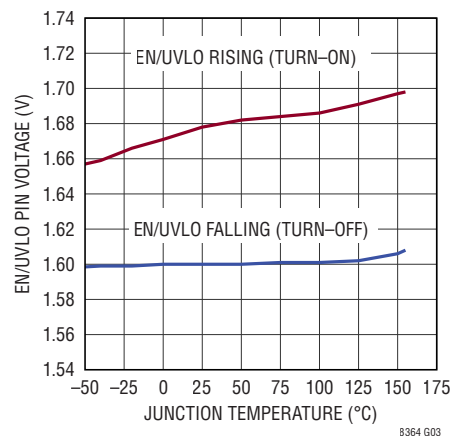
8364 G01

FBXの負のレギュレーション電圧と温度



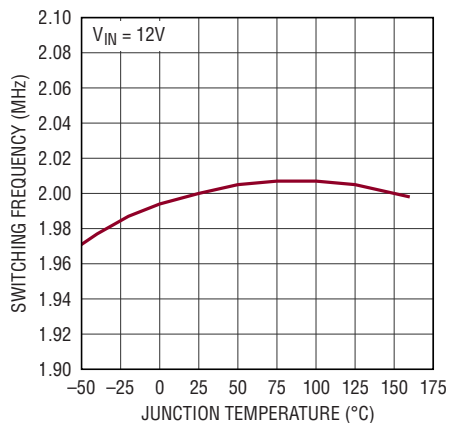
8364 G02

EN/UVLOピンのしきい値と温度

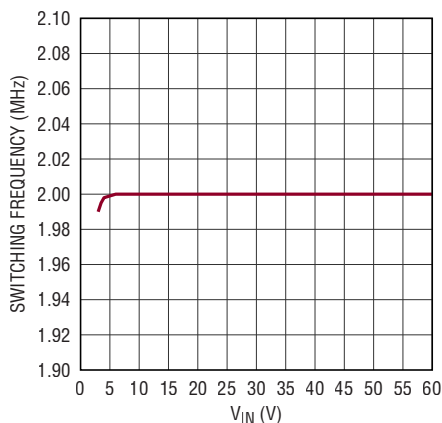


8364 G03

スイッチング周波数と温度

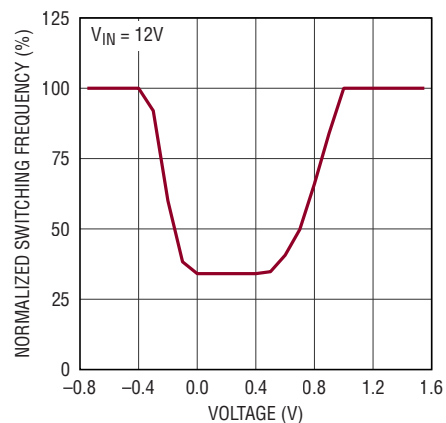


8364 G04

スイッチング周波数と V_{IN} 

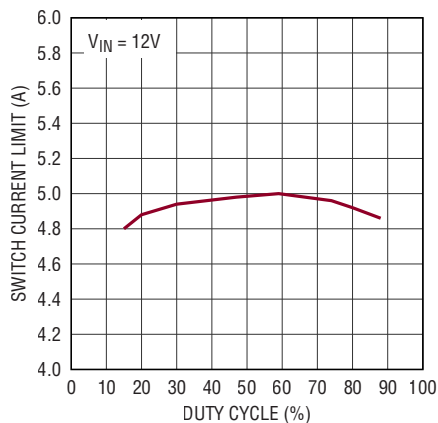
8364 G05

正規化されたスイッチング周波数とFBX電圧



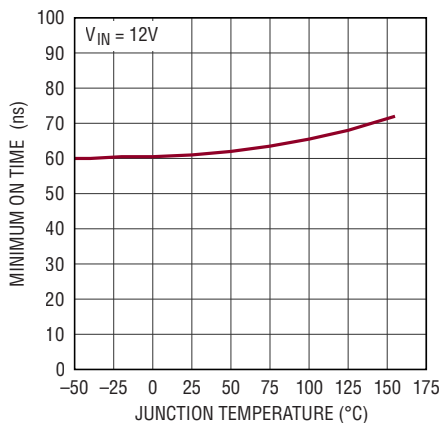
8364 G06

スイッチ電流制限とデューティ・サイクル



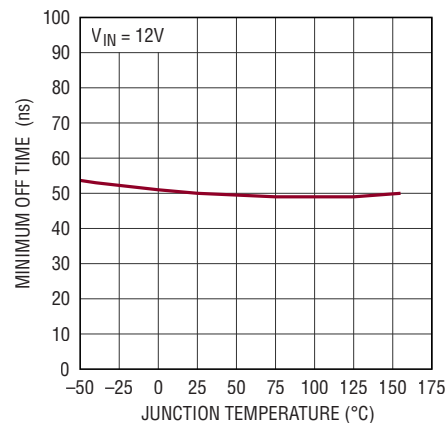
8364 G07

スイッチの最小オン時間と温度



8364 G08

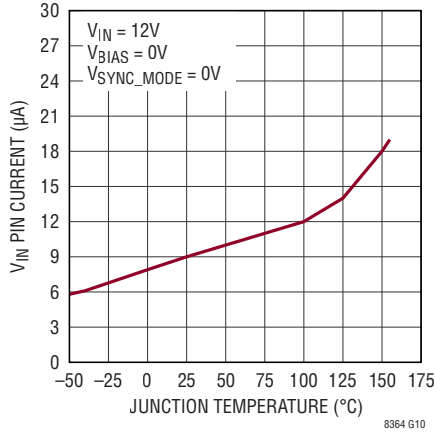
スイッチの最小オフ時間と温度



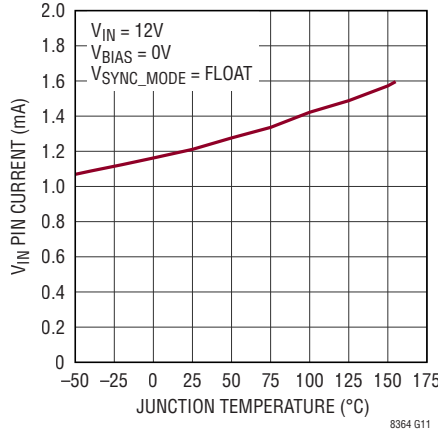
8364 G09

標準的性能特性

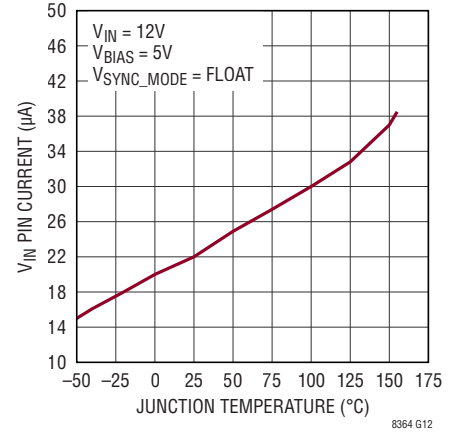
**V_{IN} ピンの電流 (スリープ・モード、
スイッチング動作なし) と温度**



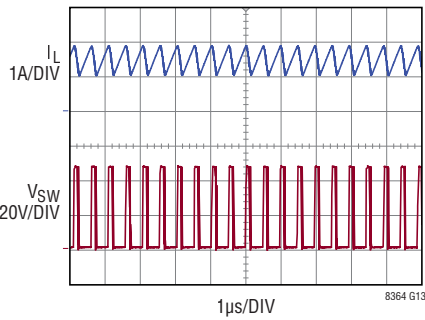
**V_{IN} ピンの電流
(アクティブ・モード、スイッチング
動作なし、BIAS = 0V) と温度**



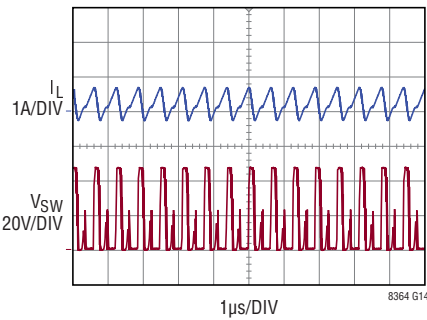
**V_{IN} ピンの電流
(アクティブ・モード、スイッチング
動作なし、BIAS = 5V) と温度**



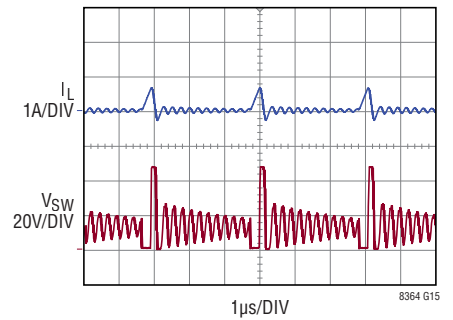
**スイッチング波形
(CCM)**



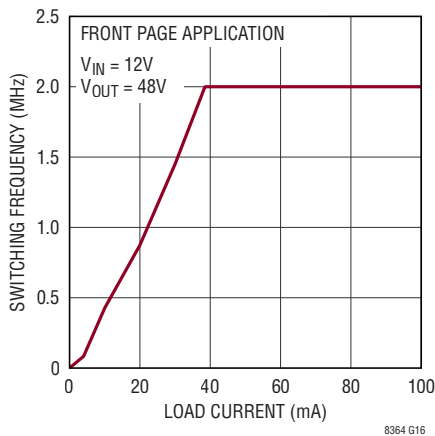
**スイッチング波形
(DCM/軽度の Burst Mode)**



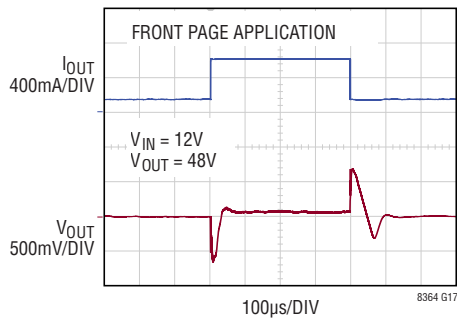
**スイッチング波形
(強度の Burst Mode)**



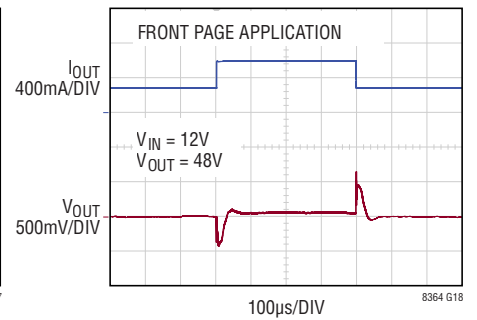
バースト周波数と負荷電流



**V_{OUT} のトランジェント応答:
負荷電流のトランジェント条件は
160mA $\rightarrow$ 640mA $\rightarrow$ 160mA**



**V_{OUT} のトランジェント応答:
負荷電流のトランジェント条件は
320mA $\rightarrow$ 640mA $\rightarrow$ 320mA**



ピン機能

EN/UVLO : シャットダウンおよび低電圧検出ピン。LT8364は、このピンが“L”のときシャットダウン状態になり、このピンが“H”のときアクティブになります。電圧が1.6Vの高精度しきい値より低くなると、デバイスは低電圧ロックアウトに移行して、スイッチング動作を停止します。これにより、システム入力電圧を抵抗で分割してEN/UVLOピンに入力することで、システム入力電圧に対して低電圧ロックアウト(UVLO)しきい値を設定できます。このピンの80mVのヒステリシスは、ピンの電圧が1.68Vを超えたときにデバイスのスイッチング動作が再開されるようにします。EN/UVLOピンの電圧が0.2Vを下回ると、 V_{IN} の電流は1μA未満に低下します。シャットダウン機能およびUVLO機能が不要な場合は、このピンをシステムの入力に直接接続できます。

V_{IN} : 入力電源。このピンは短距離でバイパスする必要があります。入力コンデンサの正端子は V_{IN} ピンのできるだけ近くに配置し、負端子は露出パッドのPGND銅領域(EN/UVLO付近)のできるだけ近くに配置するようにしてください。

INTV_{CC} : 内部負荷用の3.2V安定化電源。INTV_{CC}ピンは、1μFの低ESRセラミック・コンデンサでGNDにバイパスする必要があります。このピンに部品を追加することや負荷をかけることはできません。 $4.4V \leq BIAS \leq V_{IN}$ の場合、INTV_{CC}はBIASピンから電力を引き出します。それ以外の場合、INTV_{CC}の電力は V_{IN} ピンから供給されます。

NC : 内部接続なし。このピンは開放状態のままにします。

BIAS : INTV_{CC}に電力を供給する第2の入力電源。INTV_{CC}の電流の大部分を V_{IN} ピンから取り出して、 $4.4V \leq BIAS \leq V_{IN}$ のときに効率を改善します。使用しない場合、このピンはGNDに接続します。

V_C : エラーアンプの出力ピン。このピンには外付けの補償回路網を接続します。

FBX : 正出力または負出力の電圧レギュレーション帰還ピン。このピンを、出力と露出パッドのGND銅領域(FBXの近く)の間の抵抗分割器に接続します。起動時およびFBXが0Vに近いフォルト状態の間に、FBXはスイッチング周波数を低減します。

RT : このピンと露出パッドのGND銅領域(FBXの近く)の間に抵抗を接続して、スイッチング周波数を設定します。

SS : ソフトスタート・ピン。このピンとGND銅領域(FBXの近く)の間にコンデンサを接続して、コンバータ起動時のインダクタ電流のランプ・レートを制御します。SSピンの充電電流は2μAです。このピンは、シャットダウン時やフォルト状態時に内部の220Ω MOSFETによって放電します。

SYNC/MODE : このピンでは、5つのモードを選択して性能を最適化することができます。

SYNC/MODEピンの入力	可能な動作モード
(1) GNDまたは<0.14V	Burst
(2) 外部クロック	Pulse-skip/Sync
(3) GNDとの間に100kの抵抗を接続	Burst/SSFM
(4) フロート(ピンを開放)	Pulse-skip
(5) INTV _{CC} または>1.7V	Pulse-skip/SSFM

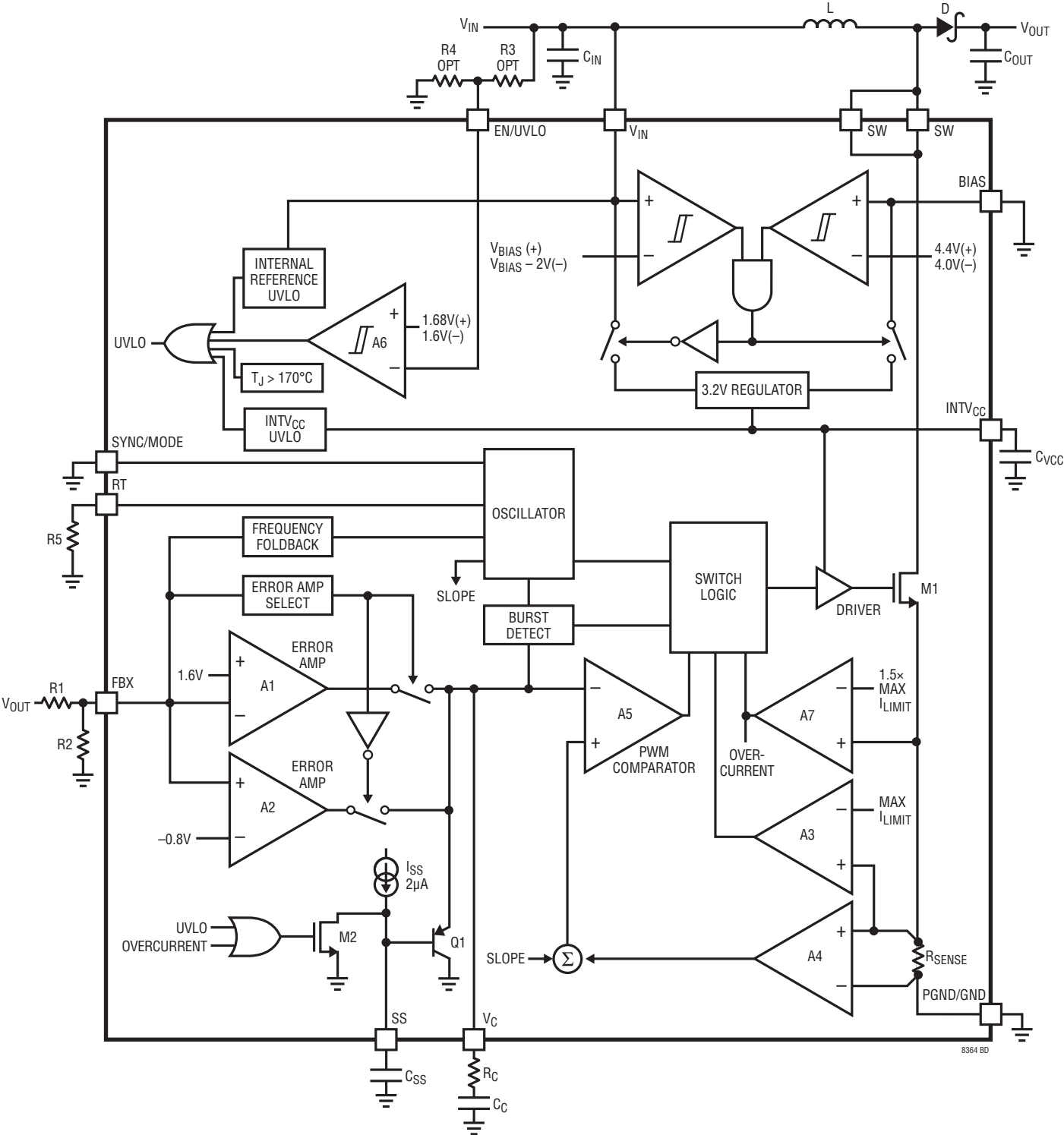
ここで、選択可能な動作モードは次のとおりです。

Burst = 軽負荷時に低 I_Q 、低出力リップル動作
Pulse-skip = 軽負荷時にパルスをスキップ(クロックと同期)
Sync = スwitching周波数が外部クロックと同期
SSFM = 低EMI対応のスペクトラム拡散周波数変調

SW1、SW2(SW) : 内部パワー・スイッチの出力。これらのピンに接続する金属配線の面積を最小限に抑えてEMIを低減します。

PGND、GND : デバイスの電源グランドおよび信号グランド。パッケージはデバイスの下に露出パッドを備えており、これがパッケージの放熱に最良の経路になっています。このピンは、ダイの温度を下げてLT8364の電力性能を高めるため、デバイスの下の切れ目のない銅のグランド・プレーンに半田付けする必要があります。電源グランドに接続する部品は、EN/UVLOピンとSWピンの近くに出ている露出パッドの銅領域に接続します。信号グランドに接続する部品は、 V_C ピンとFBXピンの近くに出ている露出パッドの銅領域に接続します。

ブロック図



8364 BD

動作

LT8364は、固定周波数の電流モード制御方式を使って、優れた入力レギュレーションと負荷レギュレーションを実現します。「ブロック図」を参照すれば、動作をよく理解することができます。(RTピンに接続する抵抗で周波数を設定する)発振器により、各クロック・サイクルの開始時に内部のパワー・スイッチがオンします。次に、インダクタを流れる電流が増加して電流コンパレータが作動し、パワー・スイッチがオフします。スイッチがオフするときのピーク・インダクタ電流は、 V_C ピンの電圧によって制御されます。エラーアンプは、FBXピンの電圧を内部リファレンス電圧(選択された構成に応じて1.60Vまたは-0.80V)と比較することにより、 V_C ピンをサーボ制御します。負荷電流が増加すると、内部リファレンスに比べてFBXピンの電圧が減少します。これにより、新しい負荷電流が満たされるまで、エラーアンプは V_C ピンの電圧を上昇させます。このようにして、エラーアンプは正しいピーク・スイッチ電流レベルを設定し、出力を安定化された状態に保ちます。

LT8364は1つのFBXピンを使って正または負の出力電圧を生成することができます。昇圧コンバータまたはSEPICコンバータとして構成して正の出力電圧を生成するか、または反転コンバータとして構成して負の出力電圧を生成することができます。昇圧コンバータとして構成されている場合、「ブロック図」に示すように、 V_{OUT} とGNDの間に接続された分圧器(R1とR2)によって、FBXピンは1.60Vの内部バイアス電圧にプルアップされます。アンプA2は非アクティブになり、アンプA1はFBXから V_C への(反転)増幅を行います。LT8364が反転構成の場合、FBXピンは V_{OUT} とGNDの間に接続された分圧器によって-0.80Vにプルダウンされます。アンプA1は非アクティブになり、アンプA2はFBXから V_C への(非反転)増幅を行います。

EN/UVLOピンの電圧が1.6Vを下回ると、LT8364は低電圧ロックアウト(UVLO)に移行し、スイッチング動作を停止します。LT8364は、EN/UVLOピンの電圧が1.68V(標準)を超えるとスイッチング動作を再開します。EN/UVLOピンの電圧が0.2Vより低くなると、LT8364の V_{IN} から流れる電流は1 μ A未満になります。

SYNC/MODEピンをグランドに接続するか電圧を0.14Vより低くすると、LT8364は低出力リップルのBurst Mode動作を開始して軽負荷時に超低静止電流になり、高い効率を維持するようになります。SYNC/MODEピンとGNDの間に100kの抵抗を接続すると、LT8364はBurst Mode動作を採用して、軽負荷時には効率が向上しますが、重負荷時には低EMIに対応するため、スイッチング周波数のスペクトラム拡散変調に継ぎ目なく切り替わります。SYNC/MODEピンをフロート(開放のまま)にした場合、LT8364はパルス・スキップ・モードを採用し、スイッチ・パルスをスキップすることにより、数百 μ Aの電流を消費して、軽負荷時の出力電圧レギュレーションを維持します。SYNC/MODEピンをINTV_{CC}に接続するか、その電圧を1.7Vより高くした場合、LT8364はパルス・スキップ・モードを採用し、スイッチング周波数のスペクトラム拡散変調を実行します。SYNC/MODEピンを外部クロックで駆動した場合、コンバータのスイッチング周波数はそのクロックに同期して、パルス・スキップ・モードもイネーブルされます。SYNC/MODEピンについては、「ピン機能」のセクションを参照してください。

LT8364は、全負荷にわたって効率を改善するBIASピンを備えています。LT8364は V_{IN} ピンとBIASピンを自動的に選択して、効率が最高になるようにINTV_{CC}を供給します。INTV_{CC}の電源電流は、 $4.4V \leq BIAS \leq V_{IN}$ の場合は V_{IN} ピンからではなくBIASピンから引き出すことができます。

内部リファレンスのUVLO、INTV_{CC}のUVLO、スイッチ電流 > 制限最大値の1.5倍、EN/UVLO < 1.6V、または接合部温度 > 170°Cのいずれかのフォルトが発生すると、保護機能によってスイッチングは直ちに停止し、SSピンはリセットされます。

アプリケーション情報

超低静止電流の達成

軽負荷時の効率を向上するために、LT8364は低リップルのBurst Modeアーキテクチャを使用しています。これによって、入力静止電流および出力リップルを最小限に抑えながら、出力コンデンサの充電を目的の出力電圧に維持します。Burst Mode動作では、LT8364は単一の小電流パルスを出力コンデンサに供給し、それに続くスリープ期間には出力コンデンサから出力電力が供給されます。スリープ・モード時にLT8364が消費する電流はわずか9μAです。

出力負荷が減少すると、単一電流パルスの周波数が低下し(図1を参照)、LT8364がスリープ・モードで動作する時間の割合が高まるので、軽負荷での効率が標準的なコンバータよりもはるかに高くなります。軽負荷時の静止電流の性能を最適化するには、帰還抵抗分割器の電流を最小限に抑える必要があります。この電流は負荷電流として出力に現れるからです。さらに、出力から生じる可能性があるリーク電流も、全て等価出力負荷に追加されるため、最小限に抑える必要があります。リーク電流に寄与する最大の要因は、ショットキ・ダイオードの逆バイアス時リーク電流である可能性があります(「アプリケーション情報」セクションの「ダイオードの選択」を参照)。

Burst Mode動作時はスイッチの電流制限値が約1Aなので、出力電圧リップルは図2に示すような波形になります。出力容量を大きくすると、それに比例して出力リップルは減少します。出力負荷が0から次第に増加すると、それに応じてスイッチング周波数も増加しますが、図1に示すように、RTピンに接続した抵抗で設定される固定周波数が上限です。LT8364が固定周波数に達する出力負荷は、入力電圧、出力電圧、およびインダクタをどう選択するかによって変わります。

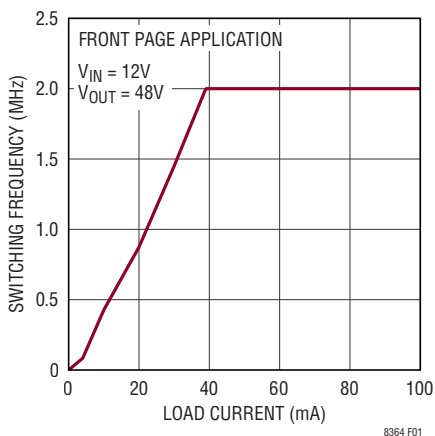


図1. バースト周波数と負荷電流

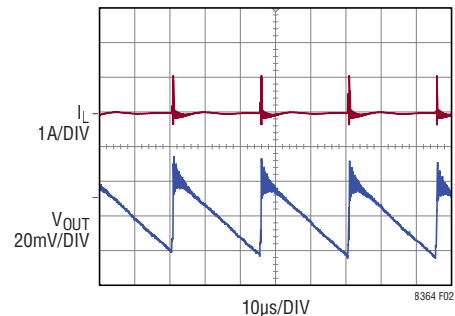


図2. Burst Mode動作

EN/UVLOピンを使った入力ターンオンとターンオフのしきい値の設定

EN/UVLOピンの電圧により、LT8364をイネーブルするかそれともシャットダウン状態にするかが制御されます。1.6Vのリファレンスおよびヒステリシス(標準で80mV)が組み込まれたコンパレータA6を使用して、デバイスがオン/オフするシステム入力電圧を正確に設定できます(「ブロック図」を参照)。入力の標準的な下降しきい値電圧と上昇しきい値電圧は、次式によって計算することができます。

$$V_{IN(FALLING, UVLO(-))} = 1.60 \cdot \frac{R3 + R4}{R4}$$

$$V_{IN(RISING, UVLO(+))} = 1.68 \cdot \frac{R3 + R4}{R4}$$

EN/UVLOピンの電圧が0.2V未満になると、 V_{IN} の電流は1μA未満に減少します。常にイネーブルされる動作の場合、EN/UVLOピンを入力電源 V_{IN} に直接接続できます。ロジック入力でEN/UVLOピンを制御することもできます。

軽負荷電流に対してBurst Modeで動作しているとき、R3とR4の回路網を流れる電流はLT8364が消費する電源電流より簡単に大きくなることがあります。したがって、R3とR4を十分に大きくして軽負荷時での効率に対する影響を最小に抑えます。

アプリケーション情報

INTV_{CC} レギュレータ

V_{IN}から給電される低ドロップアウト (LDO) リニア・レギュレータは、INTV_{CC}ピンで3.2V電源を生成します。内部パワー MOSFET ゲート・ドライバが必要とする高いトランジェント電流を供給するために、1μF以上の低ESRセラミック・コンデンサを使用して、INTV_{CC}ピンをグラウンドにバイパスする必要があります。

このピンに部品を追加することや負荷をかけることはできません。INTV_{CC}の(ソフトスタートとスイッチング動作を可能にする)上昇時きい値は、標準で2.65Vです。INTV_{CC}の(スイッチング動作を停止してソフトスタートをリセットする)下降時きい値は、標準で2.5Vです。

全負荷にわたって効率を改善するため、INTV_{CC}の大部分の電流をV_{IN}ピンからではなくBIASピンから引き出すことができます((4.4V ≤ BIAS ≤ V_{IN}の場合)。V_{IN}の電圧がV_{OUT}の電圧より高いことが多いSEPICアプリケーションでは、BIASピンをV_{OUT}に直接接続することができます。BIASピンをV_{OUT}以外の電源に接続する場合は、デバイスの近くにセラミック・コンデンサを接続してBIASピンをバイパスするようにしてください。

スイッチング周波数のプログラミング

LT8364には固定周波数PWMアーキテクチャが使われており、RTピンからグラウンドに接続した抵抗を使って、300kHz～2MHzの範囲でスイッチングするように設定することができます。目的のスイッチング周波数に必要なR_Tの値を表1に示します。

目的のスイッチング周波数を得るために必要なR_Tの抵抗値は次式を使用して計算できます。

$$R_T = \frac{51.2}{f_{osc}} - 5.6$$

ここで、R_Tの単位はkΩ、f_{osc}は目的のスイッチング周波数で単位はMHzです。

表1. スwitchング周波数とR_Tの値

f _{osc} (MHz)	R _T (kΩ)
0.3	165
0.45	107
0.75	63.4
1	45.3
1.5	28.7
2	20

同期とモード選択

低リップルのBurst Mode動作を選択するには、軽負荷時の効率を高くするため、SYNC/MODEピンを0.14Vより低い電圧に接続します(これはグラウンドまたはロジック“L”の出力のいずれでもかまいません)。

LT8364の発振器を外部周波数に同期させるには、(デューティ・サイクルが20%～80%)の方形波をSYNC/MODEピンに接続します。方形波の振幅には、0.4Vより低い谷と1.7Vより高い山(最大6V)が必要です。LT8364は外部クロックに同期しているときは低出力負荷でBurst Mode動作にならず、代わりにパルススキップしてレギュレーションを維持します。LT8364は300kHz～2MHzの範囲にわたって同期させることができます。R_T抵抗は、LT8364のスイッチング周波数を最低同期入力以下に設定するように選択します。例えば、同期信号が500kHz以上になる場合は、(スイッチング周波数が)500kHzになるようにR_Tを選択します。

アプリケーションによっては、LT8364がパルス・スキップ・モードで動作することが望ましいことがあります。Burst Mode動作と大きく異なる点が2つあるからです。第1に、クロックは常時動作状態で、全てのスイッチング・サイクルがクロックに同期しています。第2に、最大スイッチング周波数がBurst Mode動作よりも軽い出力負荷で維持されます。これら2つの違いが生じる代償として、静止電流が増加します。パルススキップ・モードをイネーブルするには、SYNC/MODEピンをフロート状態にします。

EMI/EMCを改善するため、LT8364はスペクトラム拡散周波数変調(SSFM)機能を実行することができます。この機能は、20%の三角周波数変調によりクロックの周波数を変化させます。例えば、LT8364の周波数を2MHzで切り替わるように設定した場合、スペクトラム拡散モードでは、発振器の周波数が2MHz～2.4MHzの範囲で変調されます。20%の変調が行われる周波数はf_{osc}/256です。ここで、f_{osc}はRTピンを使用して設定したスイッチング周波数です。

また、LT8364をパルス・スキップ・モード/SSFMモードで動作するよう構成するには、SYNC/MODEピンを1.7Vより高い電圧に接続します。更に、LT8364を軽負荷時には(効率を改善するため)Burst Mode動作に、重負荷時には(EMIを低減するため)SSFMモードに構成するには、SYNC/MODEピンとGNDの間に100kの抵抗を接続します。

アプリケーション情報

デューティ・サイクルに関する検討事項

LT8364の最小オン時間、最小オフ時間、およびスイッチング周波数(f_{OSC})は、コンバータの許容最小デューティ・サイクルと許容最大デューティ・サイクルを規定します(「電気的特性」の表のMinimum On-Time、Minimum Off-Time、およびSwitching Frequencyを参照)。

$$\begin{aligned} \text{Minimum Allowable Duty Cycle} = \\ \text{Minimum On-Time}_{(MAX)} \cdot f_{OSC(MAX)} \\ \text{Maximum Allowable Duty Cycle} = \\ 1 - \text{Minimum Off-Time}_{(MAX)} \cdot f_{OSC(MAX)} \end{aligned}$$

連続導通モード(CCM)で動作する昇圧コンバータの場合、必要なスイッチのデューティ・サイクル範囲は、次のように計算できます。

$$\begin{aligned} D_{MIN} &= 1 - \frac{V_{IN(MAX)}}{V_{OUT} + V_D} \\ D_{MAX} &= 1 - \frac{V_{IN(MIN)}}{V_{OUT} + V_D} \end{aligned}$$

ここで、 V_D はダイオードの順方向電圧降下です。特定のアプリケーションでの上記のデューティ・サイクルの計算値が、LT8364の許容最小デューティ・サイクルまたは許容最大デューティ・サイクル(あるいはその両方)に反する場合、不連続導通モード(DCM)での動作が解決策になる場合があります。同じ V_{IN} レベルおよび V_{OUT} レベルの場合、DCMにおける動作は、CCMにおけるほど低いデューティ・サイクルを要求しません。DCMは、CCMより高いデューティ・サイクル動作も可能にします。DCMのその他の利点は、低調波発振および右半平面のゼロ(RHPZ)を防止するために必要なインダクタ値およびデューティ・サイクルに対する制限がなくなることです。DCMはこれらの利点を提供しますが、インダクタのピーク電流が高くなるほど使用可能な出力電力が低くなり、効率が低下するというトレードオフがあります。

出力電圧の設定

出力電圧は、出力からFBXピンに接続した抵抗分割器を使って設定します。正出力電圧の抵抗値は、次式に従って選択します。

$$R1 = R2 \cdot \left(\frac{V_{OUT}}{1.60V} - 1 \right)$$

負出力電圧の抵抗値は、次式に従って選択します。

$$R1 = R2 \cdot \left(\frac{|V_{OUT}|}{0.80V} - 1 \right)$$

R1およびR2の位置を「ブロック図」に示します。出力電圧の精度を保つため、誤差1%の抵抗を推奨します。

FBX抵抗分割器の抵抗値を高くすることによって、最低の入力静止電流および最高の軽負荷時の効率が得られます。通常、FBX抵抗分割器の抵抗R1およびR2は、25k~1Mの範囲内にします。

ソフトスタート

LT8364は起動時またはフォルト状態からの回復時にピーク・スイッチ電流と出力電圧(V_{OUT})のオーバーシュートを制限する機能をいくつか備えています。これらの機能の主な目的は、外付け部品や負荷の損傷を防ぐことです。

スイッチング・レギュレータには、起動時に大きなピーク・スイッチ電流が発生することがあります。 V_{OUT} がその最終値にほど遠く、帰還ループが飽和し、レギュレータは出力コンデンサをできるだけ短い時間で充電しようとするので、大きなピーク電流が発生します。大きなサージ電流はインダクタの飽和やパワー・スイッチの機能不良の原因になることがあります。

LT8364は、プログラム可能なソフトスタート機能を使用してこの仕組みに対処します。「ブロック図」に示すように、ソフトスタート機能は、Q1を介して V_C の傾斜を制御することによってパワー・スイッチの電流の傾斜を制御します。これにより、起動時のピーク電流を制限しながら出力コンデンサをその最終値に向けて徐々に充電することができます。図3に、最初のページの「標準的応用例」に関する出力電圧および電源電流を示します。出力電圧と電源電流の両方が徐々に上昇していることを、図で確認できます。

フォルト保護

インダクタの過電流フォルト($> 7.5A$)、INTV_{CC}の低電圧ロックアウト(INTV_{CC} < 2.5V)、または過熱ロックアウト($T_J > 170^\circ C$) (あるいはその全部)が発生すると、スイッチングは直ちに停止し、SSピンはリセットされ、 V_C はプルダウンされます。全てのフォルトが解消されると、LT8364は V_C をソフトスタートで起動し、それによってインダクタのピーク電流をソフトスタートで起動します。

アプリケーション情報

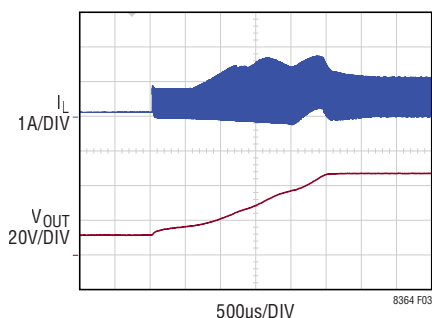


図3. ソフトスタートの波形

周波数フォールドバック

ソフトスタートまたは V_{OUT} がきわめて低くなるフォルト状態の間、インダクタ・ピーク電流の制御を維持するために、極端に小さいデューティ・サイクルが必要になる場合があります。パワー・スイッチの最小オン時間制限が、このような低いデューティ・サイクルの実現を妨げることがあります。このシナリオでは、各サイクル中にインダクタ電流の増加量がインダクタ電流の減少量を超えるので、インダクタ電流がスイッチ電流制限を超えて「増加」します。LT8364は、FBXピンまたはSSピンの電圧がGNDの電圧(低い V_{OUT} レベルまたは起動時の電圧)に近づくたびにスイッチング周波数を折り返すことにより、この状態から保護します。この周波数フォールドバックによってスイッチのオフ時間が長くなるので、インダクタ電流をサイクルごとに十分減少させることができます(「標準的性能特性」セクションの「正規化されたスイッチング周波数とFBX電圧」を参照)。

過熱ロックアウト

LT8364はダイの温度が約170°C(標準)に達すると、スイッチング動作を停止して過熱ロックアウト状態になります。ダイ温度が5°C(標準)低下すると、デバイスは、インダクタ・ピーク電流をソフトスタートして、スイッチング動作を再開します。

補償

ループ補償により安定性とトランジェント性能が決まります。LT8364は電流モード制御を使って出力を安定化するので、ループ補償が簡単になります。最適値はコンバータの構成、部品の値および動作条件(入力電圧、負荷電流など)に依存

します。LT8364の帰還ループを補償するには、通常は直列RCネットワークを V_C ピンからGNDに接続します。「ブロック図」には標準的な V_C 補償回路網を示します。ほとんどのアプリケーションでは、コンデンサを100pF～10nFの範囲内に入るように、抵抗を5k～100kの範囲内に入るようにします。多くの場合は、小さなコンデンサをRC補償回路網と並列に接続して、出力電圧リップルによって生じる V_C 電圧リップルを内部エラーアンプを介して減衰させます。この並列コンデンサの値は通常2.2pF～22pFの範囲です。補償回路網を設計する実際的な手法としては、このデータシートの回路の中から目的のアプリケーションに似た回路を選んで出発点とし、補償回路網を調整して性能を最適化します。次に、負荷電流、入力電圧、温度など全ての動作条件にわたって安定性をチェックします。「アプリケーションノート76」はよい参考になります。

熱に関する検討事項

PCBのレイアウトに注意を払い、LT8364が十分放熱できるようにします。両パッケージはデバイスの下に露出パッドを備えており、これがパッケージの放熱に最良の経路になっています。露出パッドは、ダイの温度を下げてLT8364の電力性能を高めるため、デバイスの下の切れ目のない銅のグラウンド・プレーンに半田付けする必要があります。グラウンド・プレーンは、LT8364から発生する熱を放散するために、広い銅層に接続する必要があります。LT8364内の電力損失(P_{DISS_LT8364})は、効率の測定で計算された合計電力損失からインダクタとショットキ・ダイオードの電力損失を引くことによって推定できます。LT8364の接合部温度は次式で概算できます。

$$T_J(LT8364) = T_A + \theta_{JA} \cdot P_{DISS_LT8364}$$

アプリケーション回路

LT8364はさまざまな構成が可能です。分析の対象となる最初の構成は昇圧コンバータで、その後はSEPICコンバータおよび反転コンバータになります。

昇圧コンバータ: スwitchのデューティ・サイクル

LT8364は、コンバータの出力電圧が入力電圧より高いアプリケーションでは昇圧コンバータとして構成することができます。昇圧コンバータは短絡保護されていないことに注意してください。出力が短絡された状態では、インダクタ電流を制限

アプリケーション情報

するのは入力電源の供給能力だけです。短絡保護された昇圧コンバータが必要なアプリケーションについては、SEPICコンバータを扱っている「アプリケーション情報」のセクションを参照してください。

デューティ・サイクルの関数としての変換比は、次のとおりです。

$$\frac{V_{OUT}}{V_{IN}} = \frac{1}{1-D}$$

これは連続導通モード(CCM)の場合です。

CCMで動作している昇圧コンバータの場合、メイン・スイッチのデューティ・サイクルは出力電圧 (V_{OUT}) および入力電圧 (V_{IN}) に基づいて計算することができます。デューティ・サイクルが最大 (D_{MAX}) になるのは、コンバータの入力電圧が最小のときです。

$$D_{MAX} = \frac{V_{OUT} - V_{IN(MIN)}}{V_{OUT}}$$

不連続導通モード(DCM)は、所定の周波数で高い変換比が得られますが、代償として効率が低下し、スイッチング電流が増加して、有効な出力電力が減少します。

昇圧コンバータ: 最大出力電流能力とインダクタの選択

昇圧構成の場合、最大平均インダクタ電流は次式で与えられます。

$$I_{L(MAX)(AVG)} = I_{O(MAX)} \cdot \frac{1}{1-D_{MAX}} \cdot \frac{1}{\eta}$$

ここで、 η (< 1.0) はコンバータの効率です。

LT8364は内部パワー・スイッチの電流が制限されているので、最大出力電流 ($I_{O(MAX)}$) が次式で表される昇圧コンバータで使われます。

$$I_{O(MAX)} \leq \frac{V_{IN(MIN)}}{V_{OUT}} \cdot (4A - 0.5 \cdot \Delta I_{SW}) \cdot \eta$$

また、インダクタの値とスイッチング周波数を最小限に抑えることも検討してください。こうするとインダクタのリップル電流 ΔI_{SW} が増加するからです。

インダクタ・リップル電流 ΔI_{SW} はインダクタの値の選択とコンバータの最大出力電流能力に直接影響を与えます。値の小さな ΔI_{SW} を選択すると出力電流能力は向上しますが、大きなインダクタンスが必要になり、電流ループの利得は減少します (コンバータは電圧モードに近づきます)。値の大きな ΔI_{SW} を許容できればトランジェント応答が速くなり、低インダクタンスの使用が可能になりますが、入力電流リップルが大きくなってコア損失も大きくなり、出力電流能力が低下します。約 1.5A の ΔI_{SW} を選択することを推奨します。

動作入力電圧範囲が与えられ、動作周波数とインダクタのリップル電流を選んだら、次式を使って昇圧コンバータのインダクタの値を決めることができます。

$$L = \frac{V_{IN(MIN)}}{\Delta I_{SW} \cdot f_{OSC}} \cdot D_{MAX}$$

ピーク・インダクタ電流はスイッチの電流制限値 (最大 6.2A) で、RMSインダクタ電流は $I_{L(MAX)(AVG)}$ にほぼ等しくなります。

飽和することなく 6.2A 以上を処理できるインダクタを選択し、インダクタが I^2R 電力損失を最小限に抑えるような低い DCR (銅線の抵抗) を持つようにします。各インダクタが全スイッチ電流の半分しか流さない SEPIC トポロジーのようなアプリケーションでは、インダクタに要求される処理電流は大きくないことに注意してください。効率を向上するには、体積がより大きく、より小さい値を持つインダクタを使用します。さまざまなメーカーからサイズや形の異なるインダクタが多数供給されています (表 2 参照)。フェライト・コアなど、設定スイッチング周波数での損失の少ないコア材を選択します。インダクタに対して選択される最終的な値は、最大負荷での定常状態でピーク・インダクタ電流が 4A を超えない値である必要があります。許容誤差があるため、可能性のある最小のインダクタ値、スイッチング周波数、およびコンバータの効率を必ず考慮してください。

インダクタ電流が CCM で動作する場合で、デューティ・サイクルが 50% より高い場合は、LT8364 の内部スロープ補償によって低調波発振が防止されます。ただし、インダクタの値が次式で与えられる最小値を超えていることが前提です。

$$L > \frac{V_{IN}}{(-28 \cdot D^2 + 42 \cdot D - 10) \cdot (f_{OSC})} \cdot \frac{(2 \cdot D - 1)}{(1 - D)}$$

アプリケーション情報

インダクタ電流がDCMで動作する場合、またはデューティ・サイクルが50%より低い動作の場合、Lの値を小さくすることができます。

表2. インダクタ・メーカー

Sumida	(847) 956-0666	www.sumida.com
TDK	(847) 803-6100	www.tdk.com
Murata	(714) 852-2001	www.murata.com
Coilcraft	(847) 639-6400	www.coilcraft.com
Würth	(605) 886-4385	www.we-online.com

昇圧コンバータ: 入力コンデンサの選択

LT8364回路の入力は、X7RタイプまたはX5Rタイプのセラミック・コンデンサをV_{IN}ピンとGNDピンのできるだけ近くに配置してバイパスします。Y5V型は、温度や印加される電圧が変化すると性能が低下するので使用しないでください。LT8364をバイパスするには4.7μF～10μFのセラミック・コンデンサが適しており、リップル電流を容易に処理できます。入力電源のインピーダンスが高かったり、長い配線やケーブルによる大きなインダクタンスが存在する場合、追加のバルク容量が必要になることがあります。これには性能の低い電解コンデンサを使用することができます。

セラミック入力コンデンサに関する注意点は、LT8364の最大入力電圧定格に関することです。セラミック入力コンデンサは、トレースやケーブルのインダクタンスと結合して、質の良い(減衰の小さな)タンク回路を形成します。LT8364の回路を通電中の電源に差し込むと、入力電圧に公称値の2倍のリングングが生じて、LT8364の電圧定格を超える恐れがあります。ただし、この状況は簡単に回避できます(「アプリケーション・ノート88」を参照)。

昇圧コンバータ: 出力コンデンサの選択

出力リップル電圧を最小限に抑えるため、出力には低ESR(等価直列抵抗)のコンデンサを使用します。積層セラミック・コンデンサは、小型できわめて低いESRを備えているため、優れた選択肢になります。X5RまたはX7Rのタイプを使用してください。この選択により、出力リップルが小さくなり、トランジェント応答が良くなります。4.7μF～47μFの出力コンデンサはほとんどのアプリケーションで十分ですが、出力電流が非常に低いシステムには1μFまたは2.2μFの出力コンデンサしか必要ないかもしれません。固体タンタル・コンデンサまたはOS-CONコンデンサを使うこともできますが、セラミック・コンデンサより

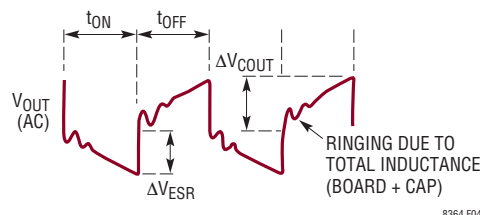


図4. 昇圧コンバータの出力リップルの波形

も占有する基板面積が広くなり、ESRが大きくなります。必ず電圧定格が十分大きなコンデンサを使用してください。

与えられた出力リップル電圧に対する適切な出力コンデンサを選択するときは、ESR(等価直列抵抗)、ESL(等価直列インダクタンス)およびバルク容量が与える影響について考慮する必要があります。標準的な昇圧コンバータで、これら3つのパラメータ(ESR、ESL、バルク容量)が出力電圧のリップル波形に与える影響を図4に示します。

部品の選択は、(出力電圧のパーセンテージで表した)最大許容リップル電圧の検討と、このリップルをESRのステップΔV_{ESR}と充放電ΔV_{COUT}の間でどのように分割すべきかの検討から始めます。単純化するため、最大出力リップルとして2%を選択し、ΔV_{ESR}とΔV_{COUT}の間で等分することにします。このリップルのパーセンテージはアプリケーションの要件に応じて変化しますが、以下の式は簡単に修正することができます。全リップル電圧への影響が1%の場合、出力コンデンサのESRは次式を使って求めることができます。

$$ESR_{COUT} \leq \frac{0.01 \cdot V_{OUT}}{I_{D(PEAK)}}$$

バルク容量部品による全リップルへの影響も1%ですが、この場合は次のようになります。

$$C_{OUT} \geq \frac{I_{O(MAX)}}{0.01 \cdot V_{OUT} \cdot f_{OSC}}$$

図4に示されているように、昇圧レギュレータの出力コンデンサには大きなRMSリップル電流が流れます。出力コンデンサのRMSリップル電流定格は、次式を使って求めることができます。

$$I_{RMS(COUT)} \geq I_{O(MAX)} \cdot \sqrt{\frac{D_{MAX}}{1 - D_{MAX}}}$$

アプリケーション情報

ESRの要件を満たすため、複数のコンデンサを並列に接続することがよくあります。通常、ESRの要件が満たされると、その容量はフィルタリングに関して妥当であり、必要なRMS電流定格を備えています。一般に、セラミック・コンデンサを並列に追加して出力コンデンサの寄生インダクタンスの影響を減らします。それによってコンバータの出力の高周波スイッチング・ノイズが減少します。

セラミック・コンデンサ

セラミック・コンデンサは小さく堅牢で、ESRが非常に小さいコンデンサです。ただし、セラミック・コンデンサには圧電特性があるため、LT8364に使用すると問題を生じることがあります。Burst Mode動作のとき、LT8364のスイッチング周波数は負荷電流に依存し、非常に軽い負荷ではLT8364はセラミック・コンデンサを可聴周波数で励起し、可聴ノイズを生じることがあります。LT8364はBurst Mode動作では低い電流制限値で動作するので、通常は非常に静かでノイズが気になることはありません。これが許容できない場合は、高性能のタンタル・コンデンサまたは電解コンデンサを出力に使用してください。低ノイズ・セラミック・コンデンサも使用できます。

表3. セラミック・コンデンサのメーカー

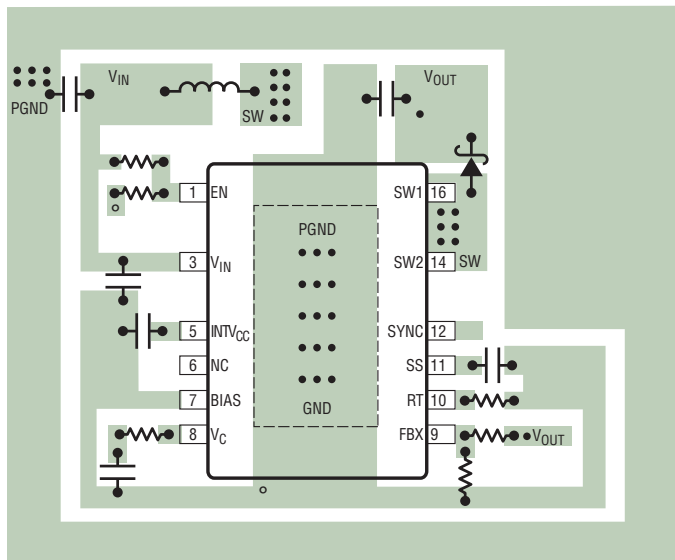
Taiyo Yuden	(408) 573-4150	www.t-yuden.com
AVX	(803) 448-9411	www.avxcorp.com
Murata	(714) 852-2001	www.murata.com

昇圧コンバータ: ダイオードの選択

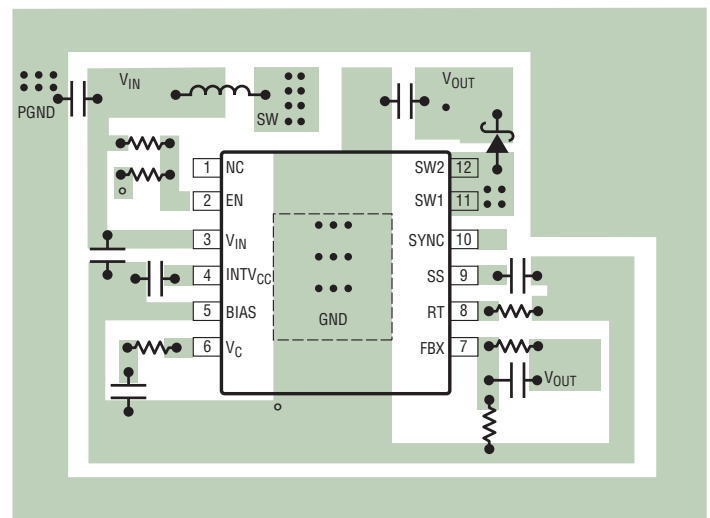
ショットキ・ダイオードをLT8364を使用することを推奨します。低負荷時に低い静止電流が望ましい場合、リーク電流の少ないショットキ・ダイオードが必要になります。ダイオードのリーク電流は、出力に等価負荷として現れるため、最小限に抑える必要があります。ターゲット・アプリケーションに対して十分な逆電圧定格を備えているショットキ・ダイオードを選択します。

表4. 推奨するショットキ・ダイオード

製品番号	平均順方向電流 (A)	逆電圧 (V)	逆電流 (μ A)	メーカー
DFLS260	2	60	20	Diodes, Inc.
PMEG3030BEP	3	20	55	NXP
PMEG6030EP	3	60	80	NXP



(a) MSOP



(b) DFN

図5. 昇圧コンバータの推奨レイアウト

アプリケーション情報

昇圧コンバータ:レイアウトのヒント

LT8364は高速で動作するので、基板レイアウトには細心の注意が必要です。不注意なレイアウトは性能の低下を招きます。昇圧コンバータの推奨の部品配置を図5に示します。露出パッドの下にビアに注意してください。これらは、良好な熱性能を実現するために、近くのグラウンド・プレーンに接続する必要があります。

SEPICコンバータのアプリケーション

図6に示すように、LT8364はSEPIC(シングルエンド・プライマリ・インダクタンス・コンバータ)として構成できます。この構成では、目的の出力電圧に対して入力電圧を高く、等しく、または低くすることができます。デューティサイクルの関数としての変換比は、

$$\frac{V_{OUT} + V_D}{V_{IN}} = \frac{D}{1 - D}$$

これは連続導通モード(CCM)の場合です。

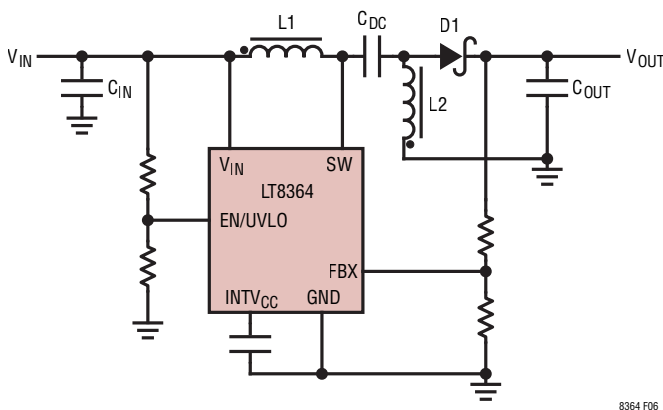


図6. SEPIC構成で構成されたLT8364

SEPICコンバータでは、入力と出力の間にDC経路は存在しません。これは、回路がシャットダウン状態のとき入力ソースから出力を切断する必要のあるアプリケーションでは、昇圧コンバータより有利です。

SEPICコンバータ:スイッチのデューティ・サイクルと周波数

CCMで動作しているSEPICコンバータの場合、メイン・スイッチのデューティ・サイクルは、出力電圧(V_{OUT})、入力電圧(V_{IN})およびダイオードの順方向電圧(V_D)に基づいて計算することができます。

デューティ・サイクルが最大(D_{MAX})になるのは、コンバータが最小入力電圧で動作するときです。

$$D_{MAX} = \frac{V_{OUT} + V_D}{V_{IN(MIN)} + V_{OUT} + V_D}$$

反対に、デューティ・サイクルが最小(D_{MIN})になるのは、コンバータが最大入力電圧で動作するときです。

$$D_{MIN} = \frac{V_{OUT} + V_D}{V_{IN(MAX)} + V_{OUT} + V_D}$$

必ず、 D_{MAX} と D_{MIN} が次式に従うことを確認してください。

$$\begin{aligned} D_{MAX} &< 1 - \text{Minimum Off-Time}_{(MAX)} \cdot f_{OSC(MAX)} \\ \text{and} \\ D_{MIN} &> \text{Minimum On-Time}_{(MAX)} \cdot f_{OSC(MAX)} \end{aligned}$$

ここで、Minimum Off-Time、Minimum On-Time、および f_{OSC} は、「電気的特性」の表で規定されています。

SEPICコンバータ:最大出力電流能力とインダクタの選択

図6に示すように、SEPICコンバータには2個のインダクタ $L1$ と $L2$ があります。 $L1$ と $L2$ は別個のものでもかまいませんが、スイッチング・サイクルを通して $L1$ と $L2$ には同じ電圧が加わるので同じコアに巻くこともできます。

SEPIC構成では、 $L1$ を流れる電流はコンバータの入力電流です。出力電力は理想的には入力電力に等しいという事実に基づいて、 $L1$ と $L2$ の最大平均インダクタ電流は以下のようになります。

$$\begin{aligned} I_{L1(MAX)(AVG)} &= I_{IN(MAX)(AVG)} = I_{O(MAX)} \cdot \frac{D_{MAX}}{1 - D_{MAX}} \\ I_{L2(MAX)(AVG)} &= I_{O(MAX)} \end{aligned}$$

SEPICコンバータでは、パワー・スイッチがオンのときスイッチ電流は $I_{L1} + I_{L2}$ に等しいので、最大平均スイッチ電流は次のように定まります。

$$\begin{aligned} I_{SW(MAX)(AVG)} &= I_{L1(MAX)(AVG)} + I_{L2(MAX)(AVG)} \\ &= I_{O(MAX)} \cdot \frac{1}{1 - D_{MAX}} \end{aligned}$$

アプリケーション情報

また、ピーク・スイッチ電流は次のとおりです。

$$I_{SW(PEAK)} = \left(1 + \frac{\chi}{2}\right) \cdot I_{O(MAX)} \cdot \frac{1}{1 - D_{MAX}}$$

前の式の定数 χ は、図7に示すように、スイッチのピーク・トゥ・ピーク・リップル電流の $I_{SW(MAX)(AVG)}$ を基準にしたパーセンテージを表しています。次に、スイッチのリップル電流 ΔI_{SW} は次式で計算できます。

$$\Delta I_{SW} = \chi \cdot I_{SW(MAX)(AVG)}$$

インダクタのリップル電流 ΔI_{L1} と ΔI_{L2} は同じです。

$$\Delta I_{L1} = \Delta I_{L2} = 0.5 \cdot \Delta I_{SW}$$

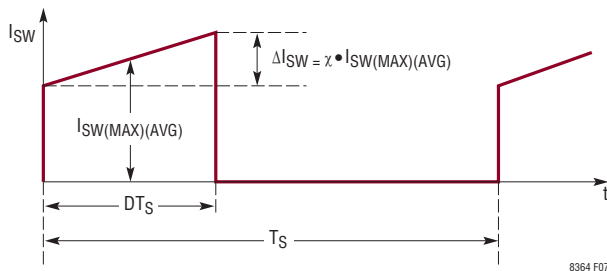


図7. SEPICコンバータのスイッチ電流の波形

インダクタのリップル電流はインダクタの値をどう選択するか直接影响到します。小さな値の ΔI_L を選択すると、大きなインダクタンスが必要になり、電流ループの利得が減少します(コンバータは電圧モードに近づきます)。大きな ΔI_L の値を許容できれば低インダクタンスを使用できますが、入力電流リップルが高くなり、コア損失が大きくなります。 χ が0.5~0.8の範囲に収まるようにすることを推奨します。

LT8364は内部パワー・スイッチの電流が制限されているので、最大出力電流($I_{O(MAX)}$)が次式で表されるSEPICコンバータで使用します。

$$I_{O(MAX)} < (1 - D_{MAX}) \cdot (4A - 0.5 \cdot \Delta I_{SW}) \cdot \eta$$

ここで、 η (< 1.0)はコンバータの効率です。また、インダクタの値とスイッチング周波数を最小限に抑えることも検討してください。こうするとインダクタのリップル電流 ΔI_{SW} が増加するからです。

動作入力電圧範囲が与えられ、インダクタのリップル電流を選んだら、次式を使ってSEPICコンバータのインダクタの値($L1$ と $L2$ は独立)を求めることができます。

$$L1 = L2 = \frac{V_{IN(MIN)}}{0.5 \cdot \Delta I_{SW} \cdot f_{OSC}} \cdot D_{MAX}$$

ほとんどのSEPICアプリケーションでは、等しいインダクタの値が2.2 μ H~100 μ Hの範囲内に収まります。

$L1 = L2$ とし、それらを同じコアに巻くと、相互インダクタンスにより、前の式のインダクタンスの値は2Lで置き換えられます。

$$L = \frac{V_{IN(MIN)}}{\Delta I_{SW} \cdot f_{OSC}} \cdot D_{MAX}$$

これにより、これらのインダクタには同じリップル電流と蓄積エネルギーが維持されます。ピーク・インダクタ電流は次のようになります。

$$I_{L1(PEAK)} = I_{L1(MAX)} + 0.5 \cdot \Delta I_{L1}$$

$$I_{L2(PEAK)} = I_{L2(MAX)} + 0.5 \cdot \Delta I_{L2}$$

最大RMSインダクタ電流は最大平均インダクタ電流にほぼ等しくなります。

前式に基づいて、飽和電流定格とRMS電流定格が十分なインダクタを選択します。

昇圧コンバータの場合と同様に、SEPICコンバータもCCMでの動作時に低調波発振を防止するため、スロープ補償が必要です。結合インダクタンスを使用した場合、「昇圧コンバータ」のセクションで示した式が低調波発振を防止する最小インダクタンスの値を規定します。非結合インダクタンスでは、最小インダクタンスの要件が2倍になります。

SEPICコンバータ:出力ダイオードの選択

効率を最大にするには、順方向の電圧降下が小さく、逆方向のリーク電流の小さな高速スイッチング・ダイオードが最適です。通常動作での平均順方向電流は出力電流に等しくなります。

アプリケーション情報

ピーク繰り返し逆電圧定格 V_{RRM} が $V_{OUT} + V_{IN(MAX)}$ より安全マージン分だけ高いものを推奨します (10V の安全マージンで通常十分です)。

ダイオードの電力損失は次のとおりです。

$$P_D = I_{O(MAX)} \cdot V_D$$

ここで、 V_D はダイオードの順方向電圧降下で、ダイオードの接合部温度は次のとおりです。

$$T_J = T_A + P_D \cdot R_{\theta JA}$$

この式で使われる $R_{\theta JA}$ には、デバイスの $R_{\theta JC}$ およびボードから筐体内の周囲温度までの熱抵抗が通常含まれます。 T_J がダイオードの最大接合部温度定格を超えてはなりません。

SEPIC コンバータ: 出力コンデンサと入力コンデンサの選択

SEPIC コンバータの出力コンデンサと入力コンデンサの選択は、昇圧コンバータの場合と同様です。

SEPIC コンバータ: DC カップリング・コンデンサの選択

DC カップリング・コンデンサ (図6に示す C_{DC}) は、DC 電圧定格が最大入力電圧より大きいものにします。

$$V_{CDC} > V_{IN(MAX)}$$

C_{DC} の電流は方形に近い波形をしています。スイッチのオフ時間に C_{DC} を流れる電流は I_{IN} ですが、オン時間に流れる電流は約 $-I_O$ です。カップリング・コンデンサの RMS 定格は次式によって決まります。

$$I_{RMS(CDC)} > I_{O(MAX)} \cdot \sqrt{\frac{V_{OUT} + V_D}{V_{IN(MIN)}}}$$

C_{DC} には、ESR と ESL の小さい X5R または X7R のセラミック・コンデンサが適しています。

反転コンバータのアプリケーション

図8に示すように、LT8364 はデュアル・インダクタ反転構成として構成可能です。 V_{OUT} と V_{IN} の比は次のとおりです。

$$\frac{V_{OUT} - V_D}{V_{IN}} = -\frac{D}{1 - D}$$

これは連続導通モード (CCM) の場合です。

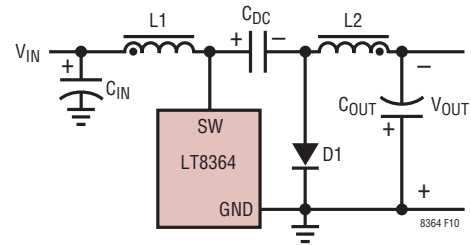


図8. 簡略化した反転コンバータ

反転コンバータ: スwitchのデューティ・サイクルと周波数

CCMで動作している反転コンバータの場合、メイン・スイッチのデューティ・サイクルは負の出力電圧 (V_{OUT}) および入力電圧 (V_{IN}) に基づいて計算することができます。

デューティ・サイクルが最大 (D_{MAX}) になるのは、コンバータの入力電圧が最小のときです。

$$D_{MAX} = \frac{V_{OUT} - V_D}{V_{OUT} - V_D - V_{IN(MIN)}}$$

反対に、デューティ・サイクルが最小 (D_{MIN}) になるのは、コンバータが最大入力電圧で動作するときです。

$$D_{MIN} = \frac{V_{OUT} - V_D}{V_{OUT} - V_D - V_{IN(MAX)}}$$

必ず、 D_{MAX} と D_{MIN} が次式に従うことを確認してください。

$$D_{MAX} < 1 - \text{Minimum Off-Time}_{(MAX)} \cdot f_{OSC(MAX)}$$

and

$$D_{MIN} > \text{Minimum On-Time}_{(MAX)} \cdot f_{OSC(MAX)}$$

ここで、Minimum Off-Time、Minimum On-Time、および f_{OSC} は、「電気的特性」の表で規定されています。

反転コンバータ: インダクタ、出力ダイオード、および入力コンデンサの選択

反転コンバータのインダクタ、出力ダイオードおよび入力コンデンサの選択は、SEPIC コンバータの場合と同様です。対応する SEPIC コンバータのセクションを参照してください。

アプリケーション情報

反転コンバータ: 出力コンデンサの選択

同程度の出力リップルにするには、反転コンバータには、昇圧、フライバック、SEPIC コンバータの出力コンデンサよりはるかに小さな出力コンデンサが必要です。これは、反転コンバータでは、インダクタ L_2 が出力に直列であり、出力コンデンサを流れるリップル電流が連続であるためです。出力リップル電圧は、出力コンデンサの ESR とバルク容量を流れる L_2 のリップル電流によって生じます。

$$\Delta V_{OUT(P-P)} = \Delta I_{L2} \cdot \left(ESR_{COUT} + \frac{1}{8 \cdot f_{OSC} \cdot C_{OUT}} \right)$$

最大出力リップルを定めた後、上の式に従って出力コンデンサを選択することができます。

X5R または X7R の高品質誘電体のセラミック・コンデンサを使うことによって、ESR を最小にすることができます。多くのアプリケーションでは、セラミック・コンデンサで十分に出力電圧リップルを制限できます。

出力コンデンサの RMS リップル電流定格は次の値より大きくする必要があります。

$$I_{RMS(COUT)} > 0.3 \cdot \Delta I_{L2}$$

反転コンバータ: DC カップリング・コンデンサの選択

DC カップリング・コンデンサ (図 8 に示す C_{DC}) は、DC 電圧定格が最大入力電圧から出力電圧 (負電圧) を差し引いた電圧より大きいものにします。

$$V_{CDC} > V_{IN(MAX)} + |V_{OUT}|$$

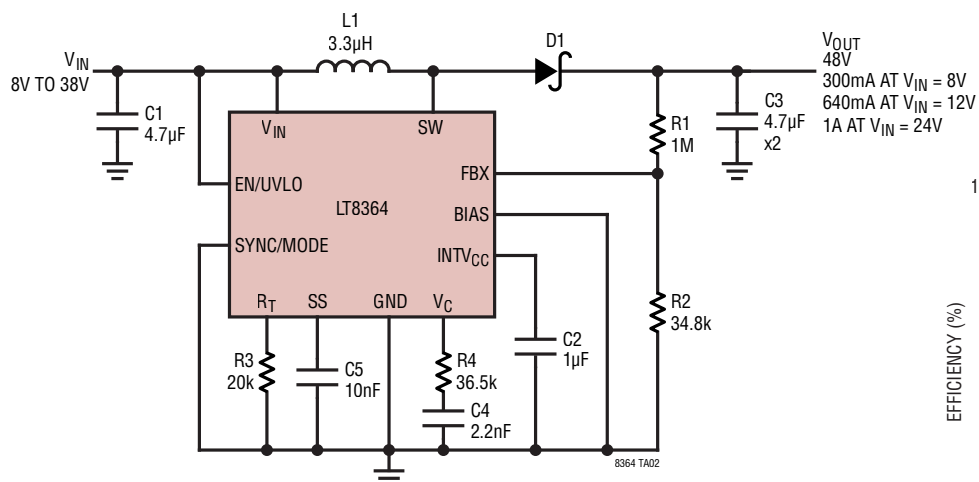
C_{DC} の電流は方形に近い波形をしています。スイッチのオフ時間に C_{DC} を流れる電流は I_{IN} ですが、オン時間に流れる電流は約 $-I_O$ です。カップリング・コンデンサの RMS 定格は次式によって決まります。

$$I_{RMS(CDC)} > I_{O(MAX)} \cdot \sqrt{\frac{D_{MAX}}{1 - D_{MAX}}}$$

C_{DC} には、ESR と ESL の小さい X5R または X7R のセラミック・コンデンサが適しています。

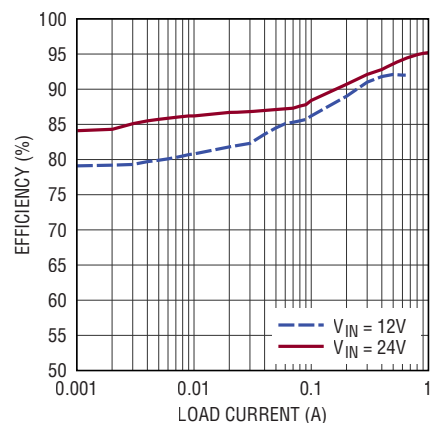
標準的応用例

2MHz、8V～38V 入力、48V 出力の昇圧コンバータ

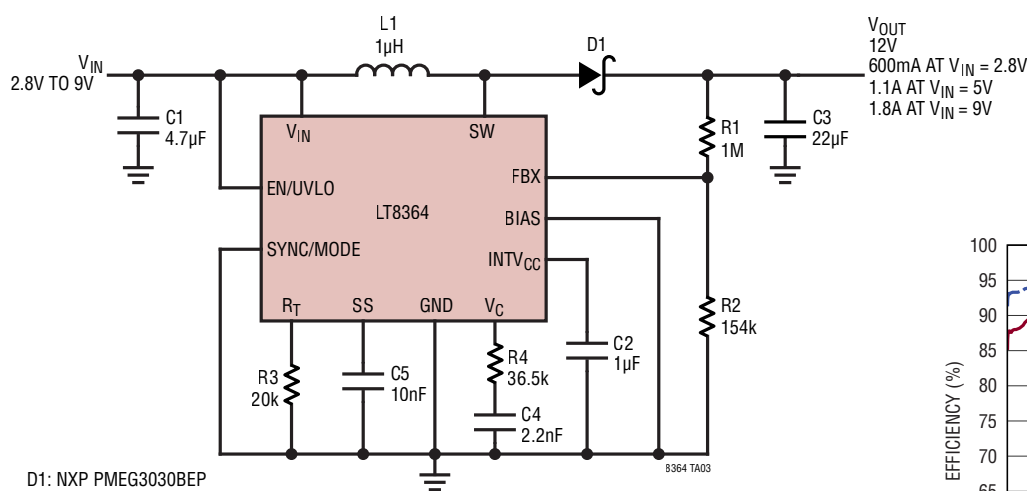


D1: NXP PMEG6030EP
 L1: WURTH ELEKTRONIK LHMI 7050 74437349033
 C3: MURATA GRM32ER71H475k

効率

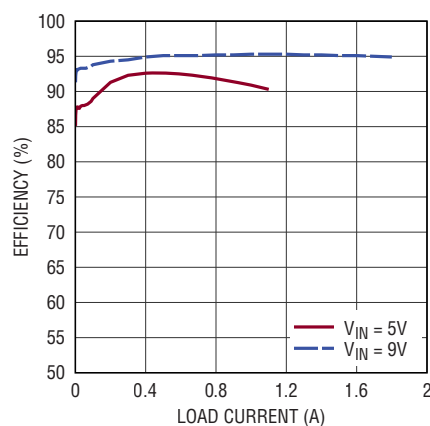


2MHz、2.8V～9V 入力、12V 出力の昇圧コンバータ



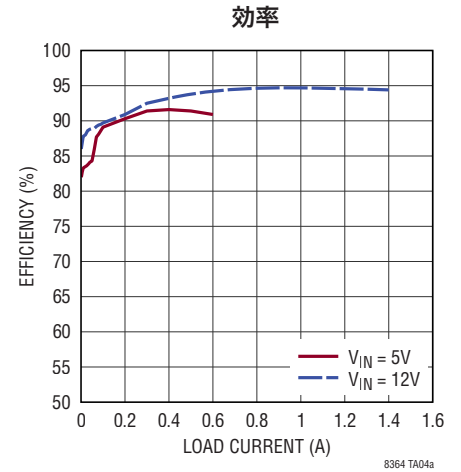
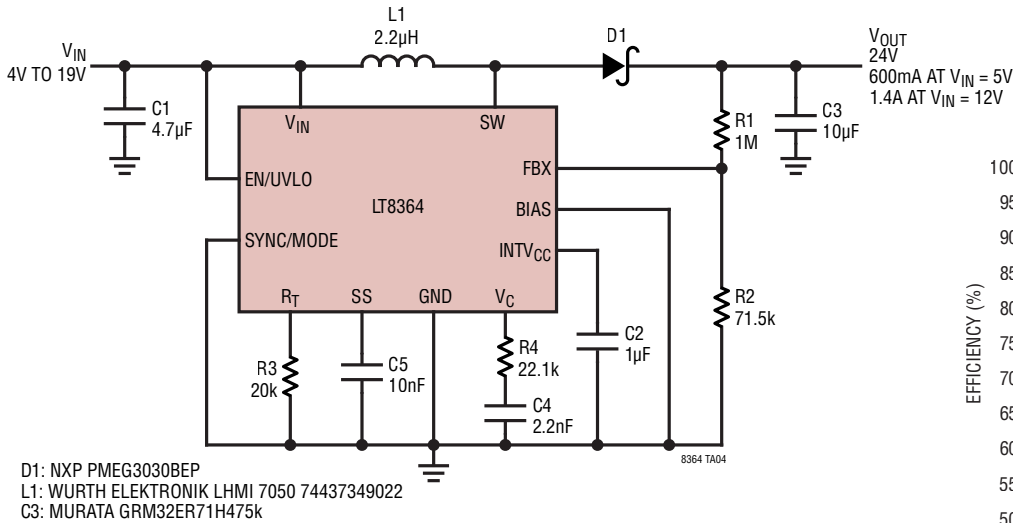
D1: NXP PMEG3030BEP
 L1: WURTH ELEKTRONIK LHMI 7050 74437349010
 C3: MURATA GRM31CR71E106KA12L

効率

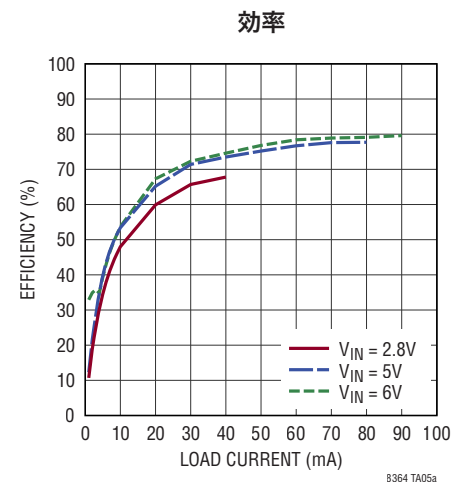
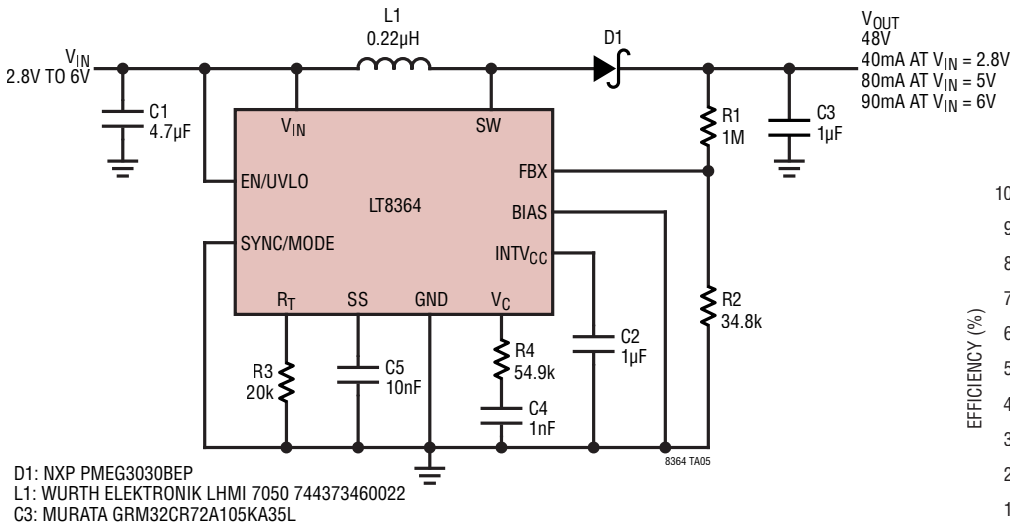


標準的応用例

2MHz、4V～19V入力、24V出力の昇圧コンバータ

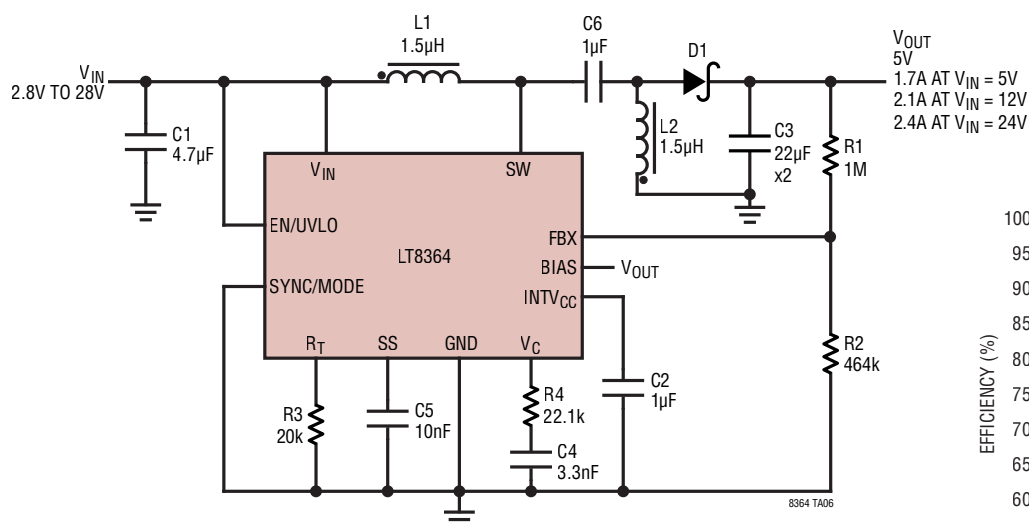


2MHz、2.8V～6V入力、48V出力、DCMの昇圧コンバータ



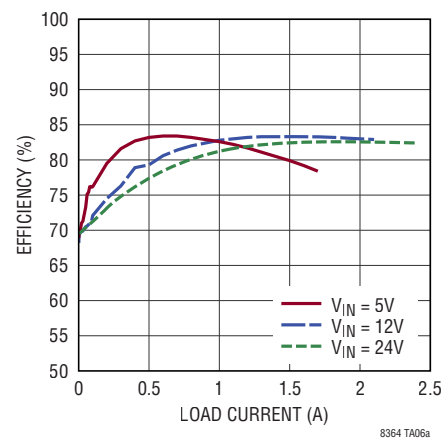
標準的応用例

2MHz、2.8V～28V 入力、5V 出力の SEPIC コンバータ

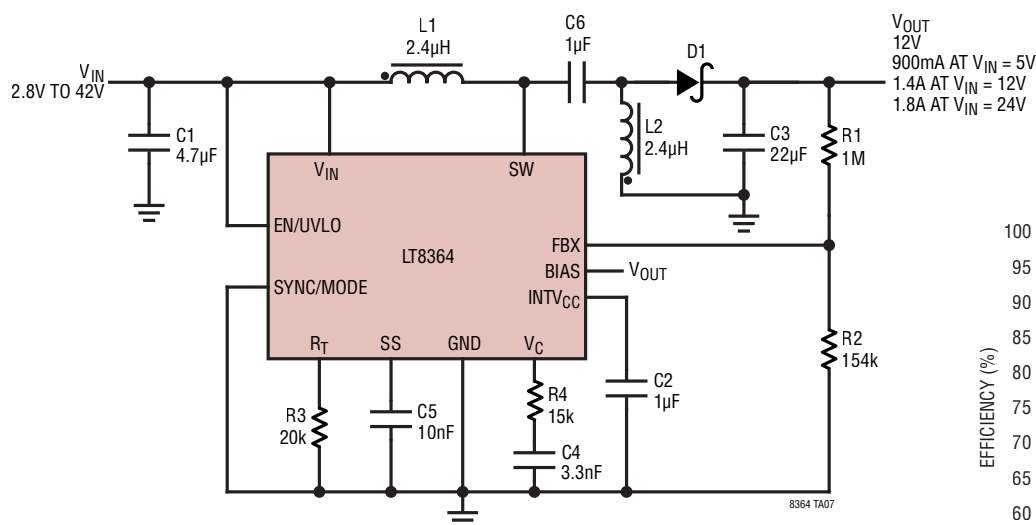


D1: NXP PMEG6030ELP
 L1, L2: WURTH ELEKTRONIK 744973001
 C3: MURATA GRM32ER71E226KE15L
 C6: MURATA GRM31CR72A105K

効率

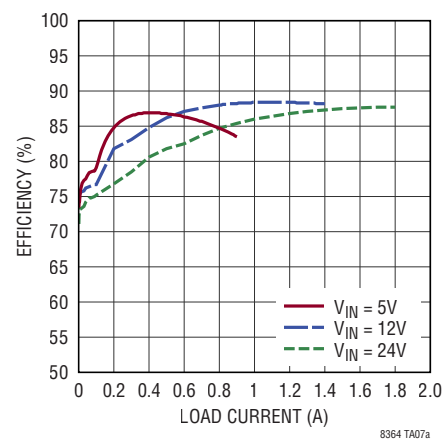


2MHz、2.8V～42V 入力、12V 出力の SEPIC コンバータ



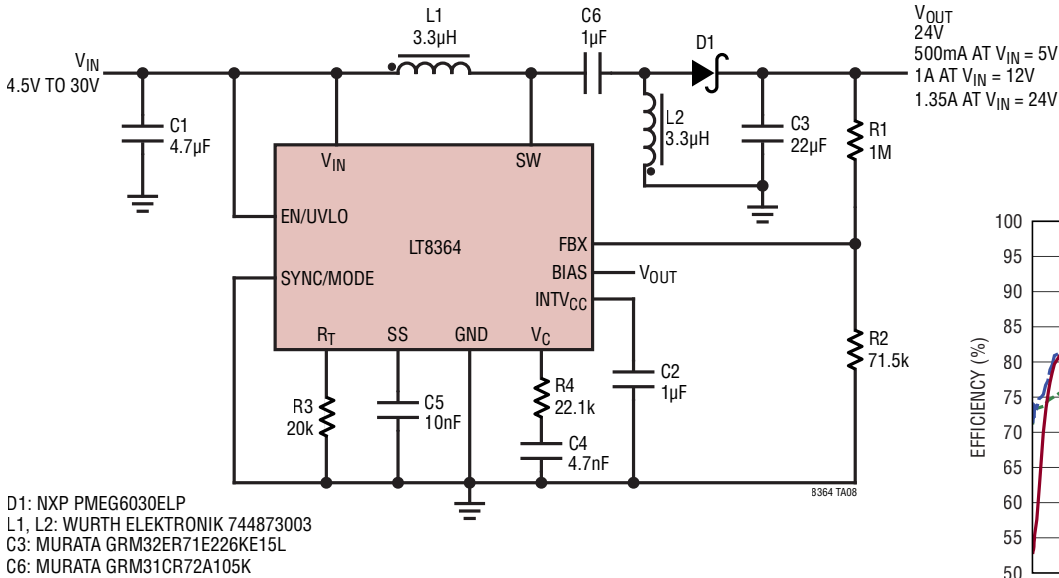
D1: NXP PMEG6030ELP
 L1, L2: WURTH ELEKTRONIK 744874002
 C3: MURATA GRM32ER71E226KE15L
 C6: MURATA GRM31CR72A105K

効率

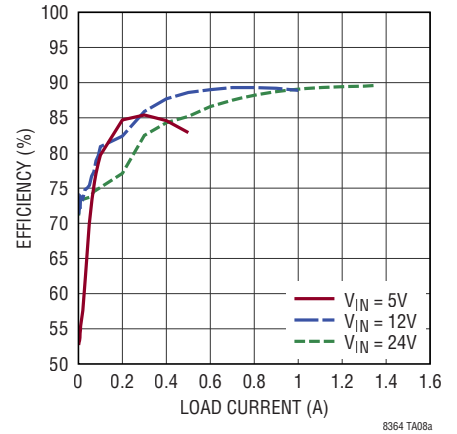


標準的応用例

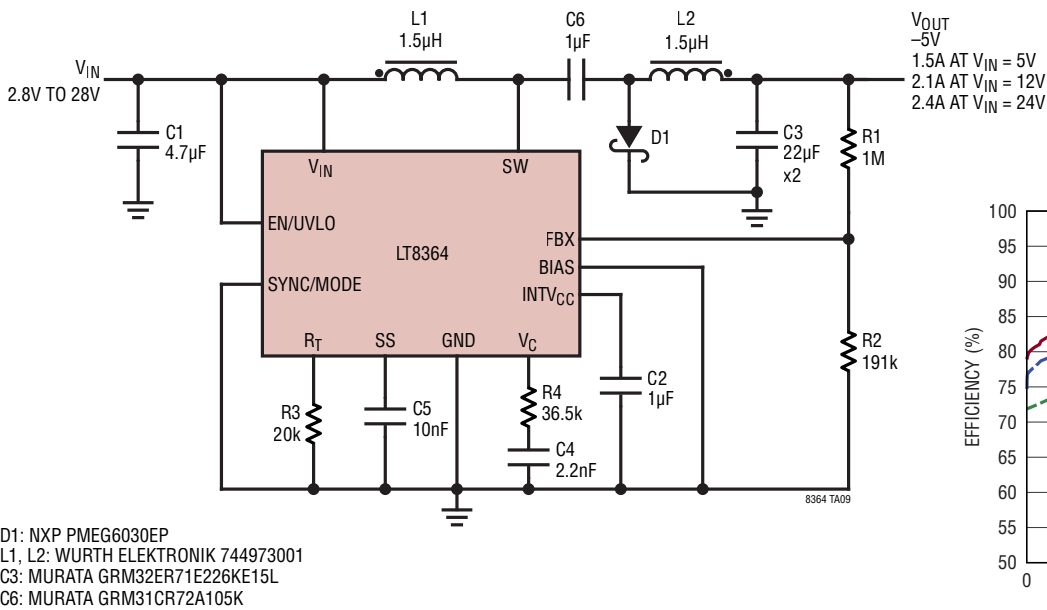
2MHz、4.5V～30V 入力、24V 出力の SEPIC コンバータ



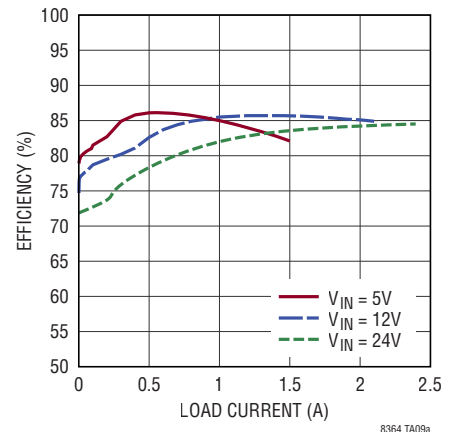
効率



2MHz、2.8V～28V 入力、-5V 出力の反転コンバータ

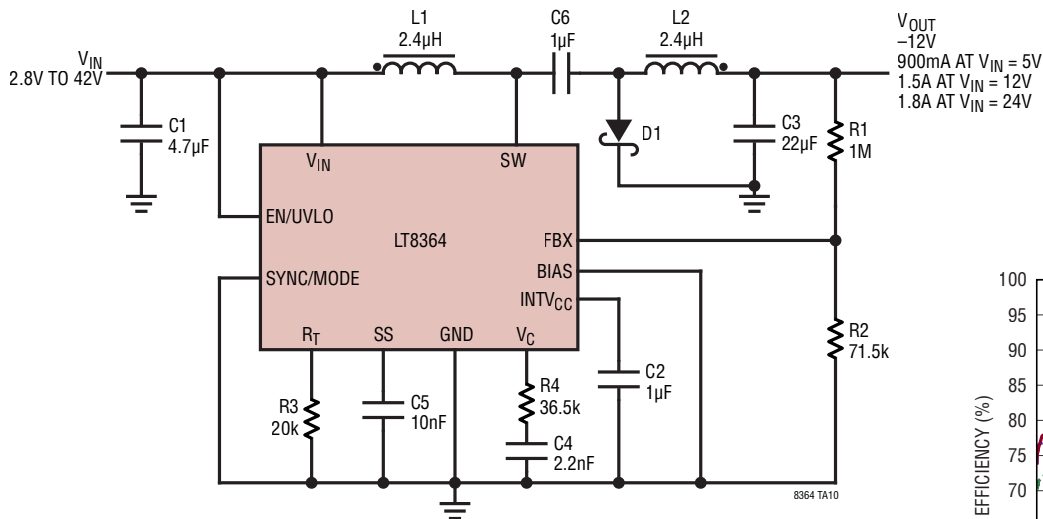


効率



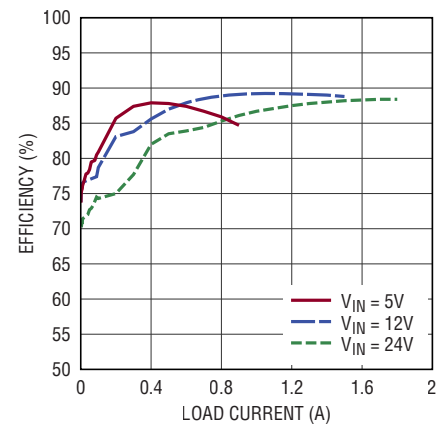
標準的応用例

2MHz、2.8V~42V 入力、-12V 出力の反転コンバータ



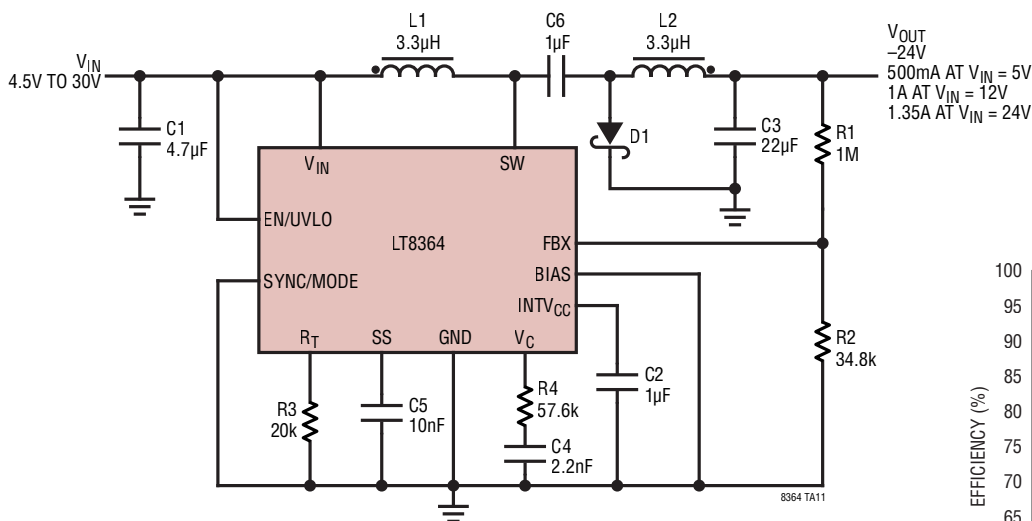
D1: NXP PMEG6030EP
 L1, L2: WURTH ELEKTRONIK 744874002
 C3: MURATA GRM32ER71E226KE15L
 C6: MURATA GRM31CR72A105K

効率



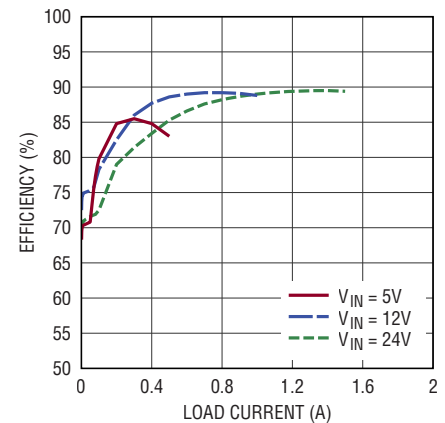
8364 TA10a

2MHz、4.5V~30V 入力、-24V 出力の反転コンバータ



D1: NXP PMEG6030ELP
 L1, L2: WURTH ELEKTRONIK 744873003
 C3: MURATA GRM32ER71E226KE15L
 C6: MURATA GRM31CR72A105K

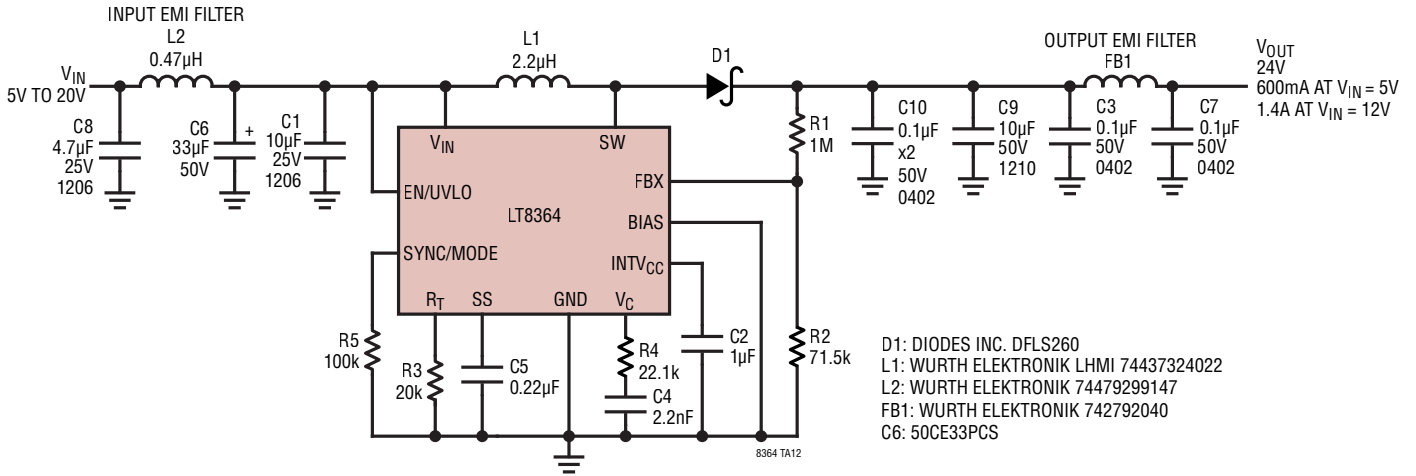
効率



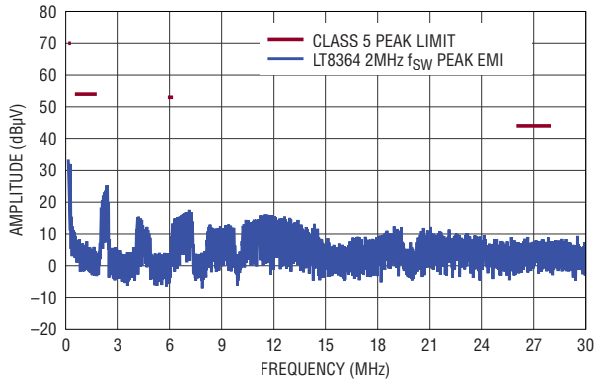
8364 TA11a

標準的応用例

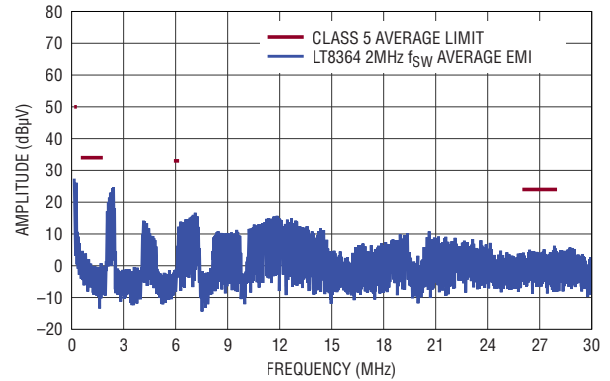
低 I_Q 、低 EMI、2MHz、24V 出力の昇圧コンバータ、SSFM あり



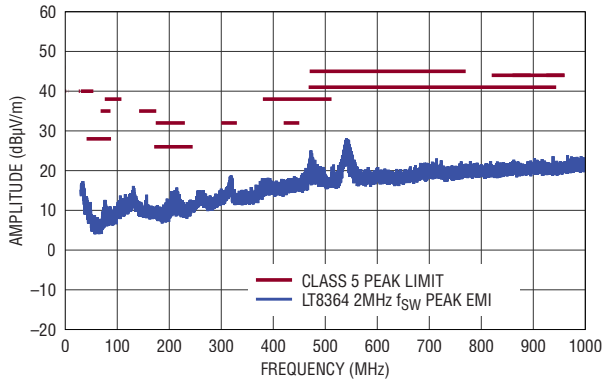
伝導 EMI 性能
(CISPR25 クラス 5 のピーク値)



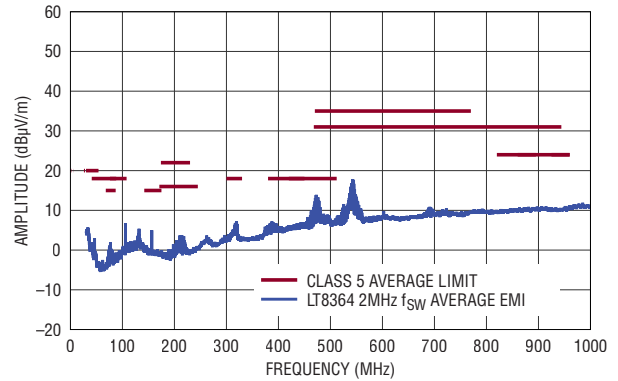
伝導 EMI 性能
(CISPR25 クラス 5 の平均値)



放射 EMI 性能
(CISPR25 クラス 5 のピーク値)

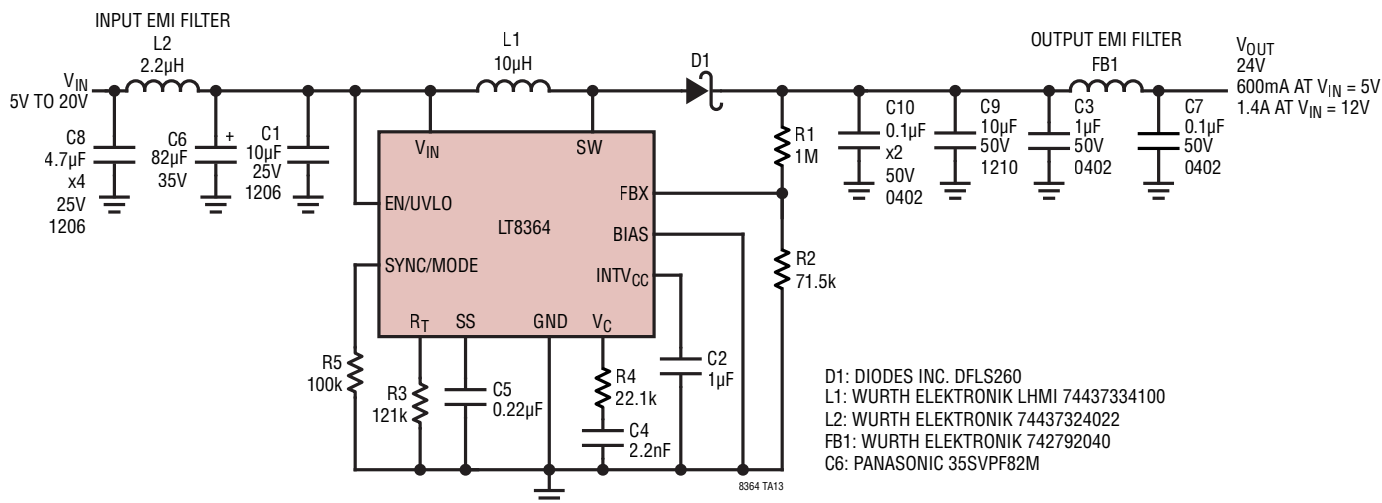


放射 EMI 性能
(CISPR25 クラス 5 の平均値)

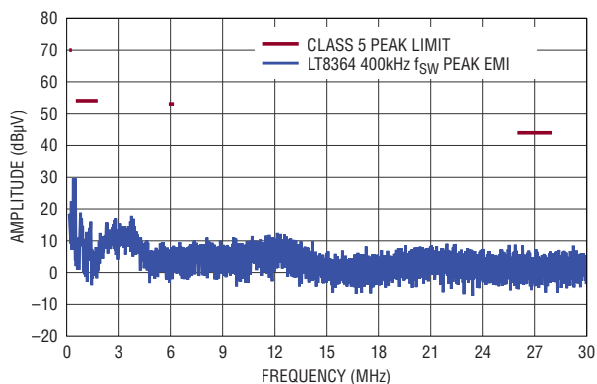


標準的応用例

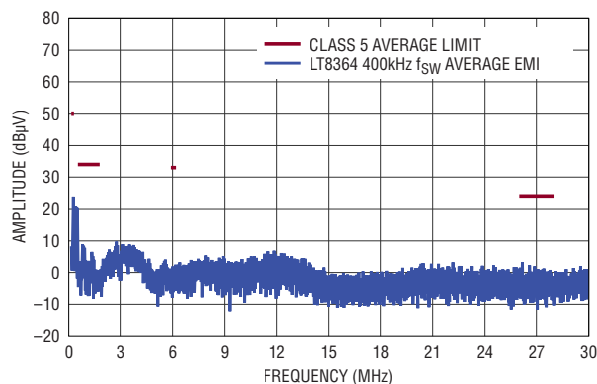
低 I_Q 、低EMI、400kHz、24V昇圧コンバータ、SSFMあり



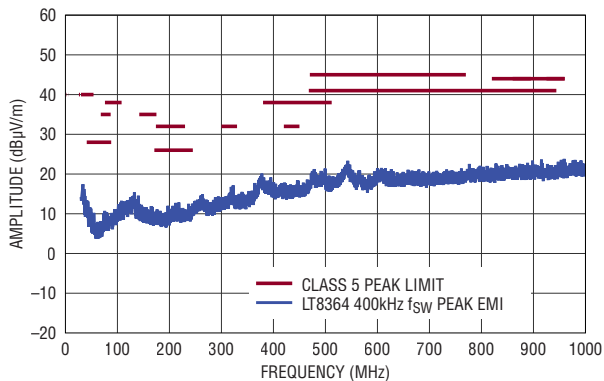
伝導EMI性能
(CISPR25クラス5のピーク値)



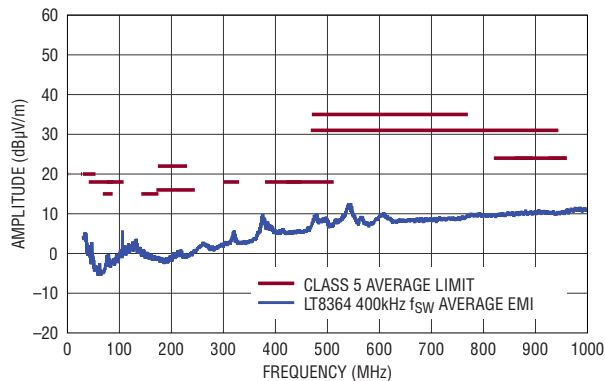
伝導EMI性能
(CISPR25クラス5の平均値)



放射EMI性能
(CISPR25クラス5のピーク値)



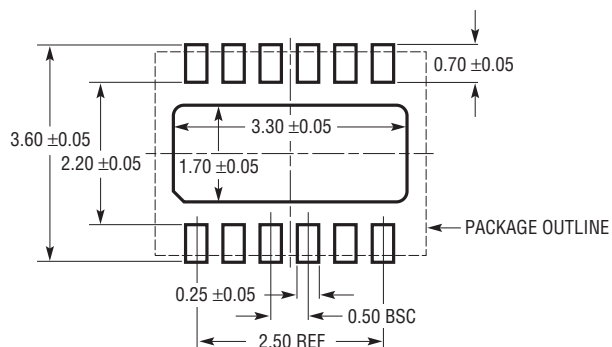
放射EMI性能
(CISPR25クラス5の平均値)



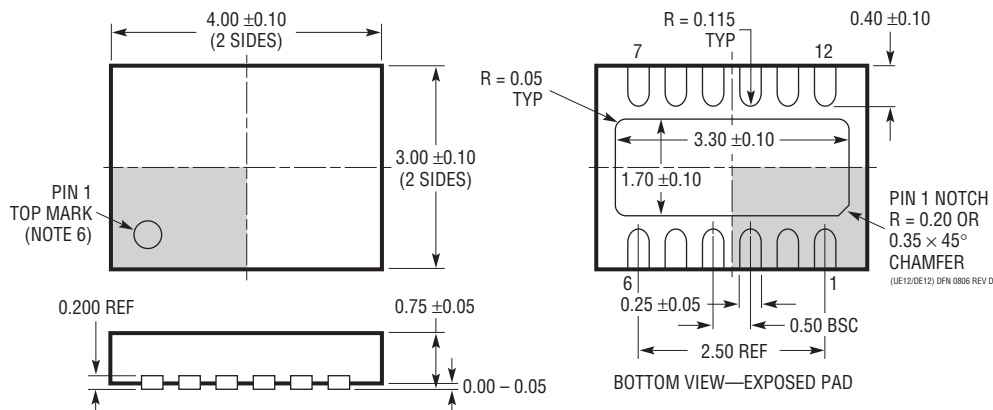
パッケージ

最新のパッケージ図は、<http://www.linear-tech.co.jp/product/LT8364#packaging> を参照してください。

DE/UE Package 12-Lead Plastic DFN (4mm × 3mm) (Reference LTC DWG # 05-08-1695 Rev D)



RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS
APPLY SOLDER MASK TO AREAS THAT ARE NOT SOLDERED



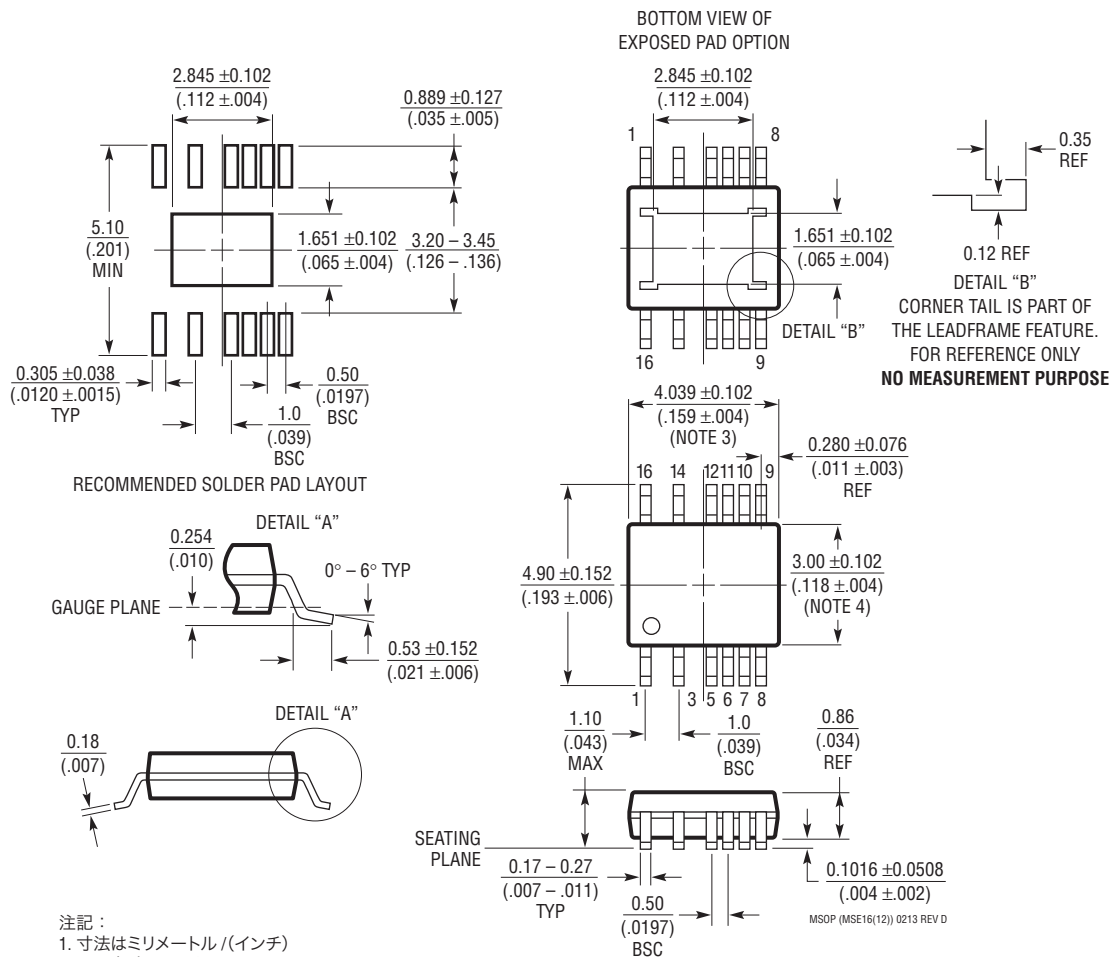
注記：

1. 図面は JEDEC のパッケージ外形 M0-229 のバリエーション(WGED-2)に適合。
2. 図は実寸とは異なる
3. 全ての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは(もしあれば)各サイドで 0.15mm を超えないこと
5. 露出パッドは半田メッキとする
6. 灰色の部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

パッケージ

最新のパッケージ図は、<http://www.linear-tech.co.jp/product/LT8364#packaging> を参照してください。

MSE Package
Variation: MSE16 (12)
16-Lead Plastic MSOP with 4 Pins Removed
Exposed Die Pad
 (Reference LTC DWG # 05-08-1871 Rev D)

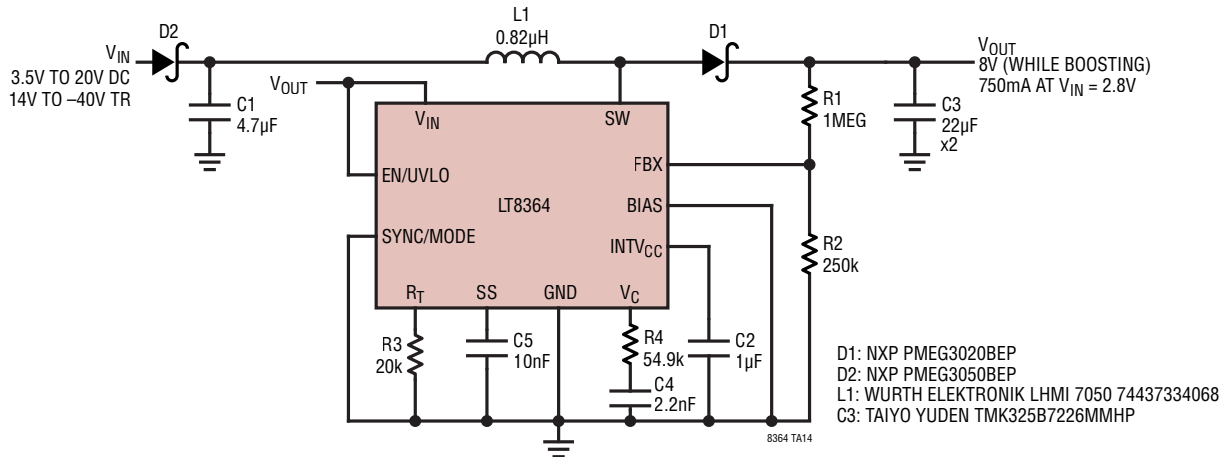


注記:

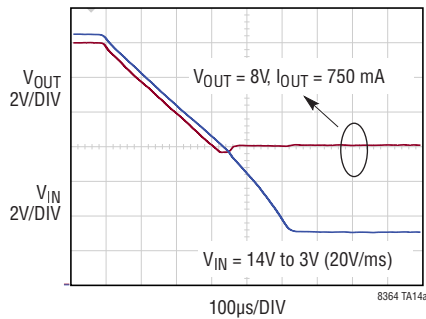
1. 寸法はミリメートル / (インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない。
モールドのバリ、突出部、またはゲートのバリは、各サイドで 0.152mm (0.006°) を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない。
リード間のバリまたは突出部は、各サイドで 0.152mm (0.006°) を超えないこと
5. リードの平坦度 (整形後のリードの底面) は最大 0.102mm (0.004°) であること
6. 露出パッドの寸法には、モールドのバリを含む。
E-PAD 上のモールドのバリは、各サイドで 0.254mm (0.010°) を超えないこと

標準的応用例

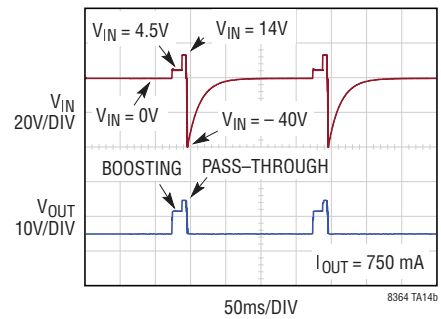
2MHz、低 I_Q の自動車用事前昇圧アプリケーション



入力トランジェント応答
(貫通動作から昇圧動作へ)



負の入力トランジェント



関連製品

製品番号	概要	注釈
LT8300	150V/260mA スイッチを備えた100V 入力 のマイクロパワー絶縁型フライバック・コンバータ	$V_{IN} = 6V \sim 100V$ 、低静止電流、オプトカプラ不要のモノリシック・ フライバック・コンバータ、5ピン TSOT-23 パッケージ
LT8330	60V、1A、低静止電流の昇圧/SEPIC/反転2MHz コンバータ	$V_{IN} = 3V \sim 40V$ 、 $V_{OUT(MAX)} = 60V$ 、 $I_Q = 6\mu A$ (Burst Mode 動作)、 6ピン TSOT-23、3mm × 2mm DFN パッケージ
LT8331	140V/0.5A スイッチを内蔵した低静止電流の 昇圧/SEPIC/フライバック/反転コンバータ	$V_{IN} = 4.5V \sim 100V$ 、 $V_{OUT(MAX)} = 140V$ 、 $I_Q = 6\mu A$ (Burst Mode 動 作)、MSOP-16(12)E パッケージ
LT8335	28V、2A、低静止電流の昇圧/SEPIC/反転2MHz コンバータ	$V_{IN} = 3V \sim 25V$ 、 $V_{OUT(MAX)} = 25V$ 、 $I_Q = 6\mu A$ (Burst Mode 動作)、 3mm × 2mm DFN パッケージ
LT8362	60V、2A、低静止電流の昇圧/SEPIC/反転コン バータ	$V_{IN} = 2.8V \sim 60V$ 、 $V_{OUT(MAX)} = 60V$ 、 $I_Q = 9\mu A$ (Burst Mode 動作)、 MSOP-16(12)E、3mm × 3mm DFN-8 パッケージ
LT8494	70V、2A 昇圧/SEPIC、1.5MHz、高効率昇圧 DC/DC コンバータ	$V_{IN} = 1V \sim 60V$ (起動時は2.5V~32V)、 $V_{OUT(MAX)} = 70V$ 、 $I_Q = 3\mu A$ (Burst Mode 動作)、 $I_{SD} < 1\mu A$ 、20ピン TSSOP パッケージ
LT8570/LT8570-1	65V、500mA/250mA 昇圧/反転 DC/DC コンバータ	$V_{IN(MIN)} = 2.55V$ 、 $V_{IN(MAX)} = 40V$ 、 $V_{OUT(MIN)} = \pm 60V$ 、 $I_Q = 1.2mA$ 、 $I_{SD} < 1mA$ 、3mm × 3mm DFN-8、MSOP-8E パッケージ
LT8580	1A (I_{SW})、65V、1.5MHz、高効率昇圧 DC/DC コンバータ	$V_{IN}: 2.55V \sim 40V$ 、 $V_{OUT(MAX)} = 65V$ 、 $I_Q = 1.2mA$ 、 $I_{SD} < 1\mu A$ 、 3mm × 3mm DFN-8、MSOP-8E パッケージ