

デュアル出力、大電流、低ノイズの 高精度電圧リファレンス

特長

- デュアル出力トラッキング・リファレンス
 - 各出力を構成可能: 2.5V ~ 6V
 - 出力1: ソース電流: 150mA/シンク電流: 20mA
 - 出力2: ソース電流: 50mA/シンク電流: 20mA
- 低ドリフト:
 - Aグレード: 最大10ppm/°C
 - Bグレード: 最大20ppm/°C
- 高精度:
 - Aグレード: 最大±0.05%
 - Bグレード: 最大±0.1%
- 低ノイズ: 1.5ppmp-p (0.1Hz ~ 10Hz)
- 広い動作電圧範囲: 最大36V
- 負荷レギュレーション: 0.1ppm/mA
- AC PSRR: 96dB (10kHz)
- 出力でのケルビン検出接続
- サーマル・シャットダウン
- 出力ごとに独立した電源ピン
- 露出パッド付きのMSE16パッケージで供給可能

アプリケーション

- マイクロコントローラとADC/DACを組み合わせたアプリケーション
- データ収集システム
- 自動車の制御とモニタ
- 高精度、低ノイズのレギュレータ
- 計測およびプロセス制御

概要

LT[®]6658は、2.5Vのデュアル出力高精度リファレンスで、低ドリフト、低ノイズのリファレンスとリニア・レギュレータの性能を兼ね備えています。両出力とも、分解能の高いADCおよびDACの高精度リファレンス入力を(負荷が重い場合であっても)駆動するのに最適であると同時に、マイクロコントローラや他のサポート・デバイスに電力を供給する出力電源としても動作します。両出力は同じ高精度の規格を備えており、全温度範囲および全負荷範囲で互いに追従します。両出力の公称電圧は2.5Vですが、外付け抵抗を使用して、それぞれ最大6Vの出力電圧を設定することができます。

LT6658は、ケルビン接続の使用により、最大150mAの負荷電流まで標準では0.1ppm/mAの負荷レギュレーション特性を備えています。ノイズ低減ピンを備えているので、全積分ノイズの帯域を制限してノイズを低減することができます。

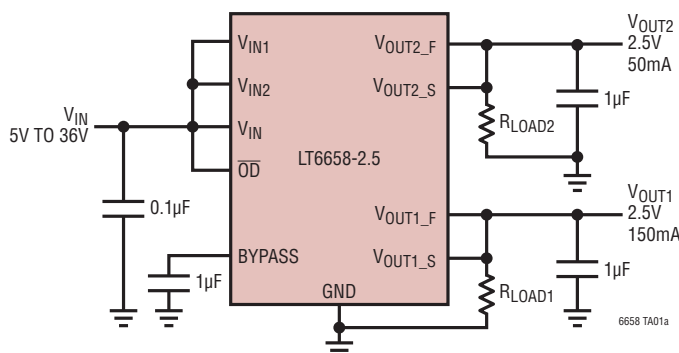
デュアル出力により、リファレンスおよびレギュレータ・アプリケーションへの電力供給やPCB配線の局在化に柔軟性をもたせることができます。出力の電源電圧除去特性が優れており、1μF ~ 50μFのコンデンサにより安定します。

短絡保護および過熱保護により、安定性の維持と過大な熱ストレスの防止の効果が得られます。LT6658は、露出パッド付きのMSE16パッケージで供給されます。

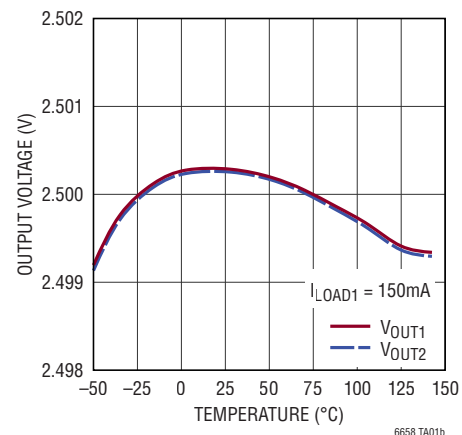
LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。ThinSOTはリニアテクノロジー社の商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

高精度デュアル出力の2.5Vリファレンスおよび電源



両出力の出力電圧温度ドリフト



LT6658

絶対最大定格

(Note 1)

電源電圧

V_{IN} 、 V_{IN1} 、 V_{IN2} とGNDの間 $-0.3V \sim 38V$

入力電圧

\overline{OD} とGNDの間 $-0.3V \sim 38V$

V_{OUT1_S} 、 V_{OUT2_S} 、NR、BYPASSとGNDの間 $-0.3V \sim 6V$

出力電圧

V_{OUT1_F} 、 V_{OUT2_F} とGNDの間 $-0.3V \sim 6V$

入力電流

BYPASS $\pm 10mA$

出力短絡時間

..... 無期限

規定温度範囲

Iグレード $-40^{\circ}C \sim 85^{\circ}C$

Hグレード $-40^{\circ}C \sim 125^{\circ}C$

動作接合部温度範囲

..... $-55^{\circ}C \sim 150^{\circ}C$

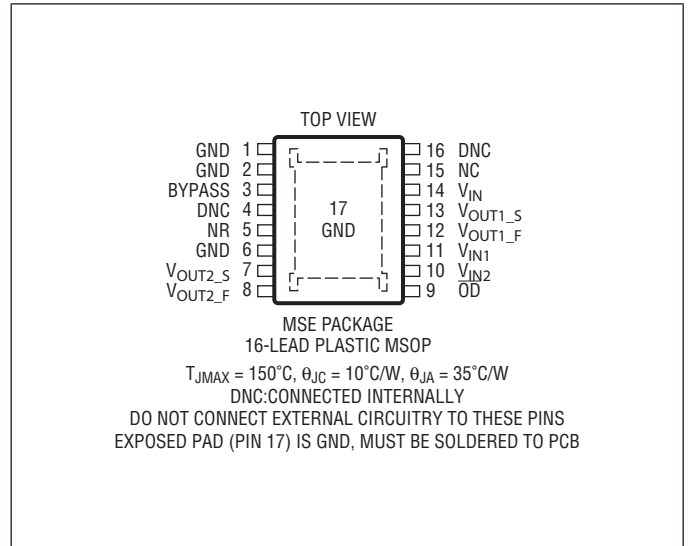
保存温度範囲 (Note 2)

..... $-65^{\circ}C \sim 150^{\circ}C$

リード温度 (半田付け、10秒) (Note 3)

..... $300^{\circ}C$

ピン配置



発注情報

<http://www.linear-tech.co.jp/product/LT6658#orderinfo>

チューブ	テープ・アンド・リール	製品マーキング*	パッケージ	規定接合部温度範囲
LT6658AIMSE-2.5#PBF	LT6658AIMSE-2.5#TRPBF	665825	16-Lead Plastic MSOP	$-40^{\circ}C$ to $85^{\circ}C$
LT6658BIMSE-2.5#PBF	LT6658BIMSE-2.5#TRPBF	665825	16-Lead Plastic MSOP	$-40^{\circ}C$ to $85^{\circ}C$
LT6658AHMSE-2.5#PBF	LT6658AHMSE-2.5#TRPBF	665825	16-Lead Plastic MSOP	$-40^{\circ}C$ to $125^{\circ}C$
LT6658BHMSE-2.5#PBF	LT6658BHMSE-2.5#TRPBF	665825	16-Lead Plastic MSOP	$-40^{\circ}C$ to $125^{\circ}C$

* 温度グレードは出荷時のコンテナのラベルで識別されます。

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。
製品名の末尾がPBFのデバイスはRoHSおよびWEEEに準拠しています。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

供給可能なオプション

出力電圧	初期精度	温度係数	規定接合部温度範囲
2.500V	0.05%	10ppm/°C	-40°C to 85°C
	0.1%	20ppm/°C	-40°C to 85°C
	0.05%	10ppm/°C	-40°C to 125°C
	0.1%	20ppm/°C	-40°C to 125°C

電気的特性 ● は規定の全温度範囲での規格値を意味する。それ以外は T_A = 25°C での値。
 注記がない限り、V_{IN} = V_{IN1} = V_{IN2} = V_{OUT1,2_F} + 2.5V、C_{OUT1,2} = 1μF、I_{LOAD} = 0。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Output Voltage Accuracy	LT6658A	-0.05		0.05	%
	LT6658B	-0.1		0.1	%
	LT6658AI ●	-0.175		0.175	%
	LT6658BI ●	-0.35		0.35	%
	LT6658AH ●	-0.215		0.215	%
	LT6658BH ●	-0.43		0.43	%
Output Voltage Temperature Coefficient (Note 4)	LT6658A ●		3	10	ppm/°C
	LT6658B ●		10	20	ppm/°C
Line Regulation (Note 5)	V _{OUT} + 2.5V ≤ V _{IN} ≤ 36V, V _{IN} = V _{IN1} = V _{IN2}		1.4	4.5 5	ppm/V ppm/V
Load Regulation (Note 5)	Output 1 Sourcing, ΔI _{LOAD} = 0mA to 150mA		0.1	0.5 0.8	ppm/mA ppm/mA
	Output 2 Sourcing, ΔI _{LOAD} = 0mA to 50mA (Note 6)		0.1	1.3 1.5	ppm/mA ppm/mA
	Output 1 Sinking, ΔI _{LOAD} = 0mA to 20mA		0.1	2.2 2.5	ppm/mA ppm/mA
	Output 2 Sinking, ΔI _{LOAD} = 0mA to 20mA		0.1	2.2 2.5	ppm/mA ppm/mA
V _{IN} Minimum Voltage	ΔV _{OUT} = 0.1%, I _{OUT} = 0mA, V _{IN1} = V _{IN2} = V _{OUT} + 2.5V		3.5	3.9 4.25	V V
V _{IN1} Dropout Voltage	ΔV _{OUT} = 0.1%, I _{OUT} = 0mA, V _{IN} = V _{IN2} = V _{OUT} + 2.5V		2.0	2.3	V
	ΔV _{OUT} = 0.1%, I _{OUT} = 150mA, V _{IN} = V _{IN2} = V _{OUT} + 2.5V		2.2	2.5	V
V _{IN2} Dropout Voltage	ΔV _{OUT} = 0.1%, I _{OUT} = 0mA, V _{IN} = V _{IN1} = V _{OUT} + 2.5V		1.8	2.2	V
	ΔV _{OUT} = 0.1%, I _{OUT} = 50mA, V _{IN} = V _{IN1} = V _{OUT} + 2.5V		2	2.5	V
Supply Current	V _{OD} = 5V, No Load		1.9	3.0	mA
	V _{OD} = 0.8V, No Load		1.0	1.2	mA
Output Short-Circuit Current	Short V _{OUT1_F} to GND		170	270	mA
	Short V _{OUT2_F} to GND		65	120	mA
Output Noise Voltage (Note 7)	0.1Hz ≤ f ≤ 10Hz		1.5		ppm _{P-P}
	10Hz ≤ f ≤ 1kHz, C _{OUT} = 1μF, C _{NR} = 10μF, I _{LOAD} = Full Current (Note 9)		2		ppm _{RMS}
	Frequency = 1kHz, C _{OUT1} = 1μF, C _{NR} = 10μF, I _{LOAD} = Full Current (Note 9)		8		nV/√Hz
Output Voltage Tracking	Tracking = Output 1 – Output 2		0.9		μV/°C
V _{OUT1_S} , V _{OUT2_S} Pin Current	Unity Gain		135		nA
OD Threshold Voltage	Logic High Input Voltage		2		V
	Logic Low Input Voltage			0.8	V
OD Pin Current	V _{OD} = 0V		30	45	μA
	V _{OD} = 36V		0.3	1.5	μA

電気的特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。

注記がない限り、 $V_{IN} = V_{IN1} = V_{IN2} = V_{OUT1,2_F} + 2.5\text{V}$ 、 $C_{OUT1,2} = 1\mu\text{F}$ 、 $I_{LOAD} = 0$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Ripple Rejection	$V_{IN1} = V_{OUT1} + 3\text{V}$, $V_{RIPPLE} = 0.5\text{V}_{\text{P-P}}$, $f_{RIPPLE} = 120\text{Hz}$, $I_{LOAD} = 150\text{mA}$, $C_{OUT1} = 1\mu\text{F}$, $C_{NR} = 10\mu\text{F}$		107		dB
	$V_{IN2} = V_{OUT2} + 3\text{V}$, $V_{RIPPLE} = 0.5\text{V}_{\text{P-P}}$, $f_{RIPPLE} = 120\text{Hz}$, $I_{LOAD} = 50\text{mA}$, $C_{OUT2} = 1\mu\text{F}$, $C_{NR} = 10\mu\text{F}$		107		dB
Turn-On Time	0.1% Settling, $C_{LOAD} = 1\mu\text{F}$		160		μs
Long Term Drift (Note 8)			120		ppm/ $\sqrt{\text{kHr}}$
Thermal Hysteresis (Note 9)	$\Delta T = -40^\circ\text{C}$ to 85°C		30		ppm
	$\Delta T = -40^\circ\text{C}$ to 125°C		45		ppm

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与えるおそれがある。

Note 2: 極端な温度での保存時には、温度ヒステリシスが発生することがある。

Note 3: 記載温度は、手作業による再加工時にリードを半田付けする場合の標準値。IR リフローの詳細な推奨条件については、「アプリケーション情報」のセクションを参照。

Note 4: 温度係数は出力電圧の最大変化を規定温度範囲で割って測定される。

Note 5: 入力レギュレーションおよび負荷レギュレーションは、規定の入力電圧範囲または負荷電流範囲について原則としてパルスで測定する。ダイ温度の変化による出力の変化は個別に考慮する必要がある。

Note 6: V_{OUT2} の負荷レギュレーション規定は、自動化テストの実際の分解能により制限される。実際の標準性能に関する詳細については、「標準的性能特性」のセクションを参照。

Note 7: ピーク・トゥ・ピーク・ノイズは、0.1Hz の 1 ポール高域通過フィルタおよび 10Hz の 2 ポール低域通過フィルタを使用して測定する。この装置はリードの熱電対効果を排除するため、静止空气中に置かれる。テスト時間は 10 秒である。RMS ノイズは、シールド環境でスペクトラム・アナライザにより測定する。この環境では、デバイスの実際のノイズを測定するために計測器の固有ノイズが取り除かれている。

Note 8: 通常、長期安定性は対数特性を有しているため、1000 時間以降の変動はそれ以前よりもはるかに小さくなる傾向がある。次の 1000 時間におけるトータル・ドリフトは、通常、最初の 1000 時間の 1/3 以下であり、ドリフトは時間経過に従って低下する傾向がある。長期安定性は、基板の組み立て時にデバイスと基板素材の間に生じるストレスの差の影響も受ける。

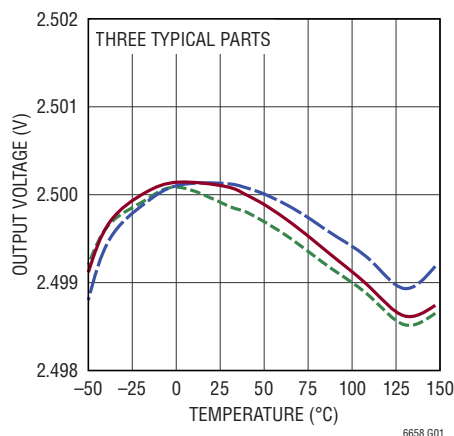
Note 9: 出力電圧のヒステリシスは、デバイスがそれまでに置かれていた温度が高温か低温かによってパッケージ・ストレスが異なるために生じる。出力電圧は常に 25°C で測定されるが、デバイスは次の測定前に再び上限温度または下限温度に置かれる。ヒステリシスは 3 回の高温または低温の温度サイクルの平均の最大出力変化を測定する。十分に管理された温度（動作温度の $20^\circ\text{C} \sim 30^\circ\text{C}$ 以内）で保管されている計測器では、通常、ヒステリシスは誤差の主要因にはならない。ヒステリシスの標準値は、 25°C 、低温、 25°C の順番、または 25°C 、高温、 25°C の順番で温度環境を変えた場合のファーストケースのデータである。この値は 1 回の温度サイクルであらかじめ条件設定されている。

Note 10: 出力 1 および出力 2 の I_{LOAD} の全電流は、それぞれ 150mA と 50mA である。

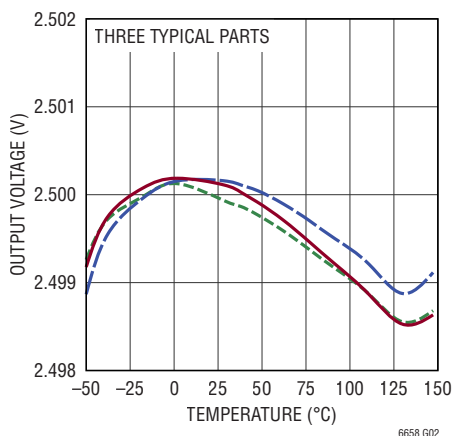
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = V_{IN1} = V_{IN2} = V_{OUT1_F} + 2.5\text{V} = V_{OUT2_F} + 2.5\text{V}$ 、 $C_{OUT1} = C_{OUT2} = 1\mu\text{F}$ 、 $I_{LOAD} = 0\text{mA}$ 。

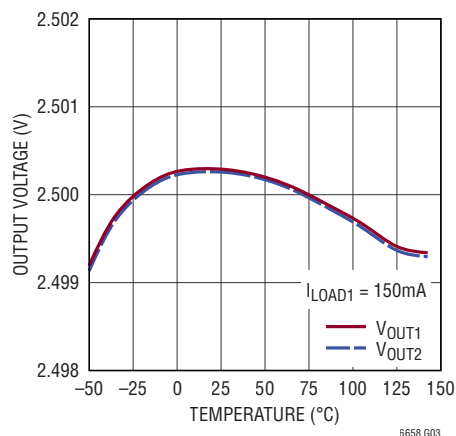
2.5V 設定での V_{OUT1} の出力電圧温度ドリフト



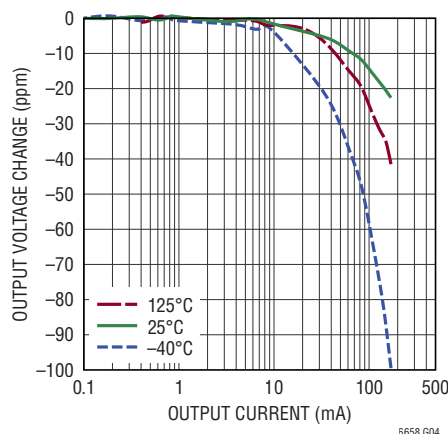
2.5V 設定での V_{OUT2} の出力電圧温度ドリフト



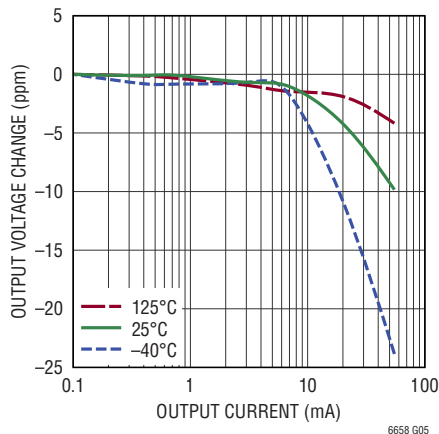
2.5V 設定での V_{OUT1} および V_{OUT2} の出力電圧と温度、 V_{OUT1} の負荷: 150mA



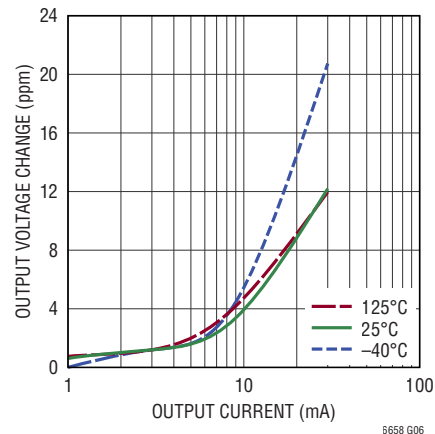
2.5V 設定での V_{OUT1} の負荷レギュレーション、ソース電流



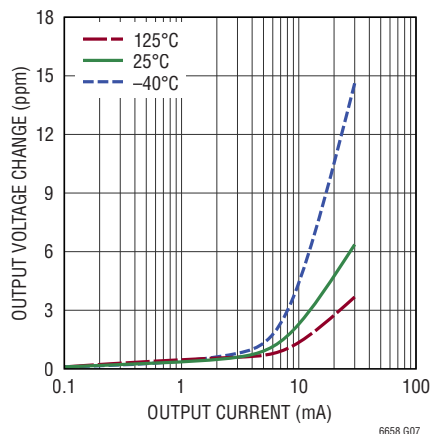
2.5V 設定での V_{OUT2} の負荷レギュレーション、ソース電流



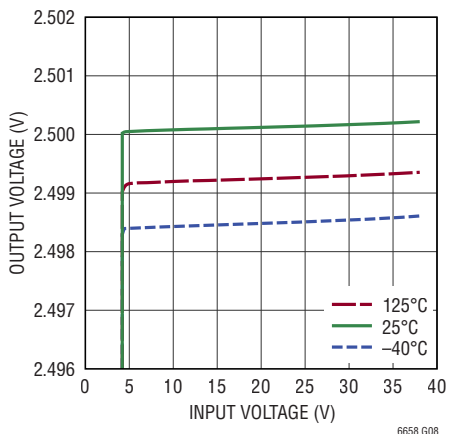
2.5V 設定での V_{OUT1} の負荷レギュレーション、シンク電流



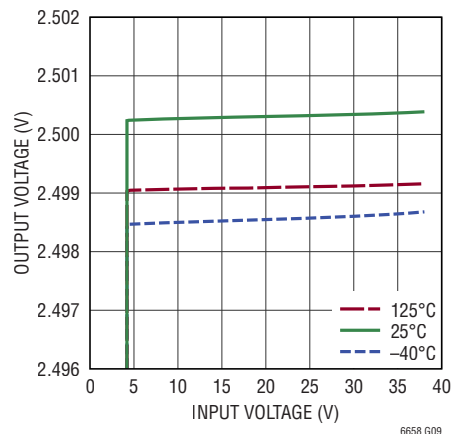
2.5V 設定での V_{OUT2} の負荷レギュレーション、シンク電流



2.5V 設定での V_{OUT1} の入力レギュレーション



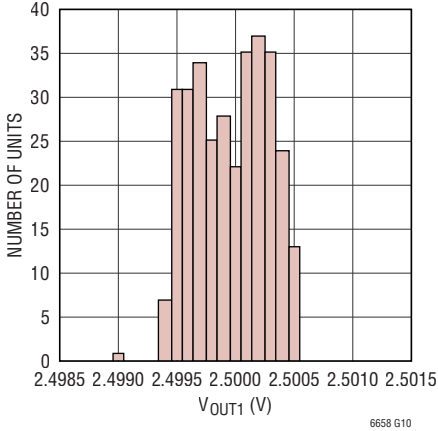
2.5V 設定での V_{OUT2} の入力レギュレーション



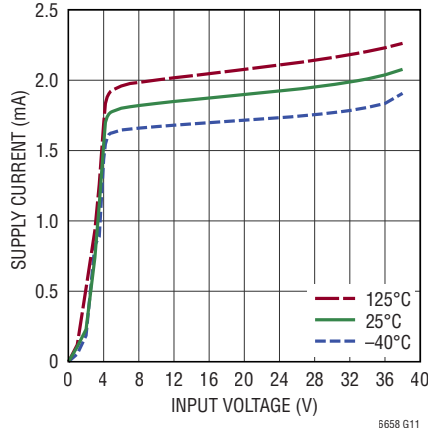
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = V_{IN1} = V_{IN2} = V_{OUT1_F} + 2.5\text{V} = V_{OUT2_F} + 2.5\text{V}$ 、 $C_{OUT1} = C_{OUT2} = 1\mu\text{F}$ 、 $I_{LOAD} = 0\text{mA}$ 。

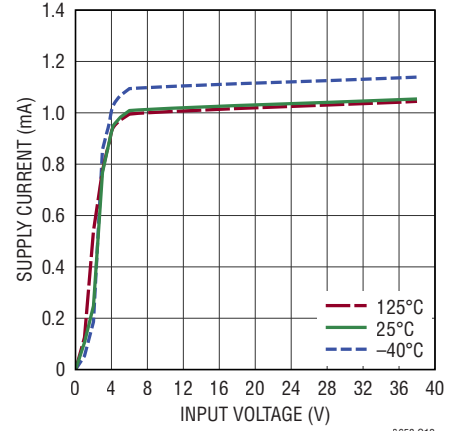
2.5V 設定での出力精度のヒストグラム



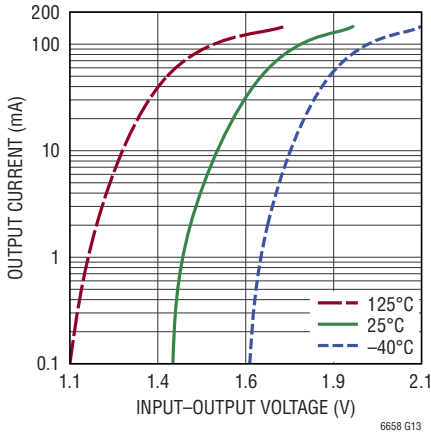
2.5V 設定での電源電流と入力電圧



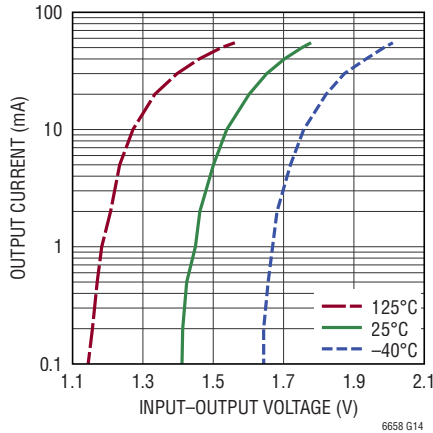
2.5V 設定、出力ディスエーブル(00) "L"での電源電流と入力電圧



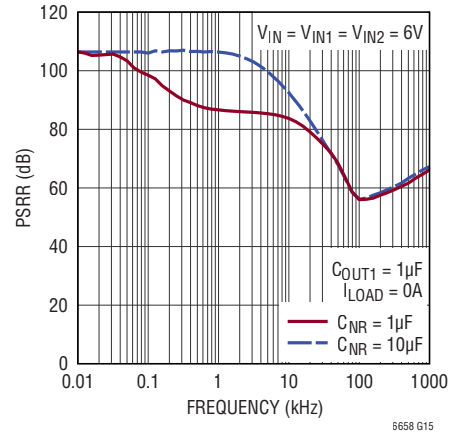
2.5V 設定での $V_{IN} - V_{OUT1}$ 間の最小電圧差、ソース電流



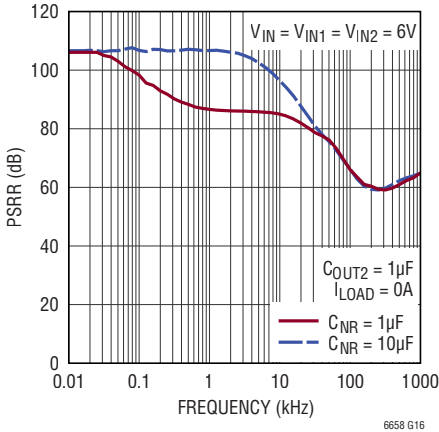
2.5V 設定での $V_{IN} - V_{OUT2}$ 間の最小電圧差、ソース電流



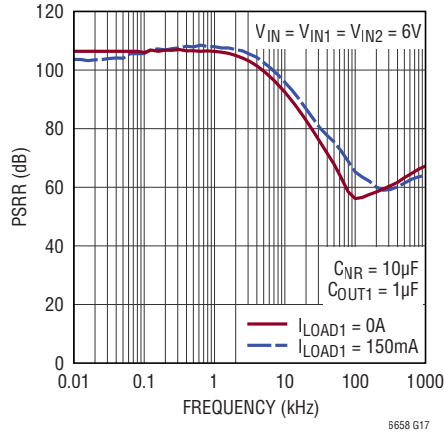
2.5V 設定での V_{OUT1} の電源電圧除去比と周波数



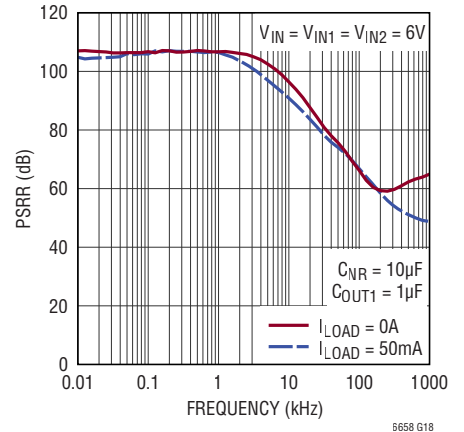
2.5V 設定での V_{OUT2} の電源電圧除去比と周波数



2.5V 設定での V_{OUT1} の電源電圧除去比と周波数



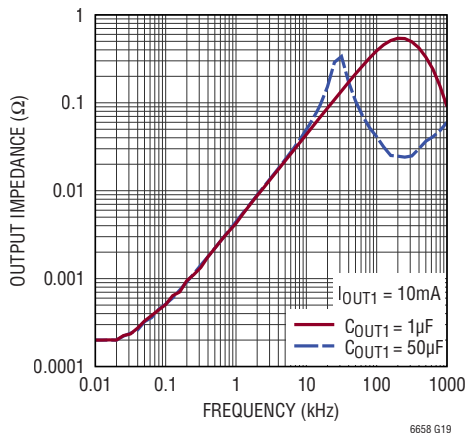
2.5V 設定での V_{OUT2} の電源電圧除去比と周波数



標準的性能特性

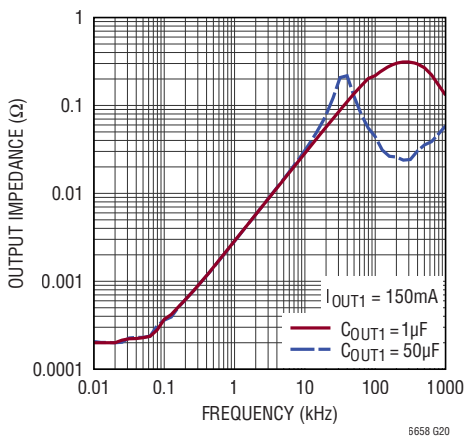
注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = V_{IN1} = V_{IN2} = V_{OUT1_F} + 2.5\text{V} = V_{OUT2_F} + 2.5\text{V}$ 、 $C_{OUT1} = C_{OUT2} = 1\mu\text{F}$ 、 $I_{LOAD} = 0\text{mA}$ 。

2.5V 設定での V_{OUT1} の AC 出力インピーダンス、負荷 10mA



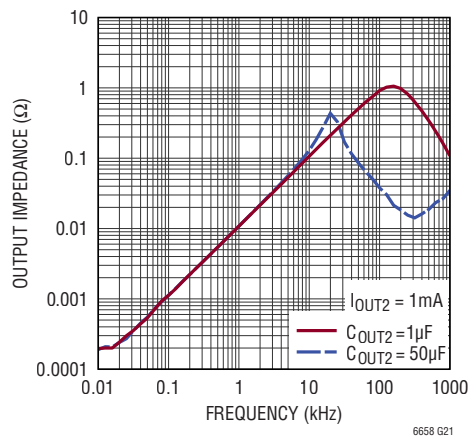
6658 G19

2.5V 設定での V_{OUT1} の AC 出力インピーダンス、負荷 150mA



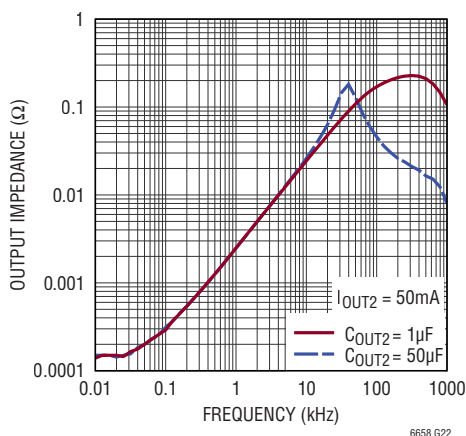
6658 G20

2.5V 設定での V_{OUT2} の AC 出力インピーダンス、負荷 1mA



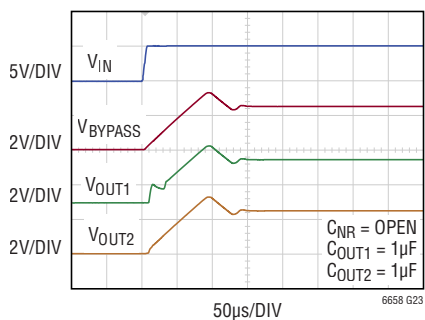
6658 G21

2.5V 設定での V_{OUT2} の AC 出力インピーダンス、負荷 50mA



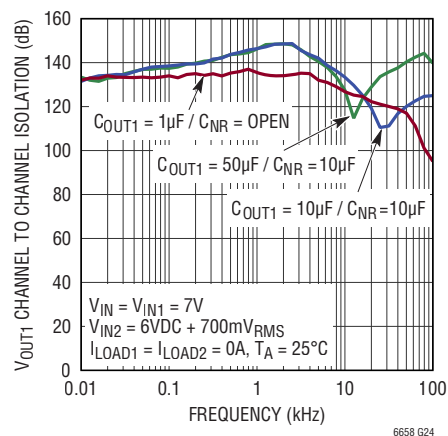
6658 G22

2.5V 設定でのターンオン特性



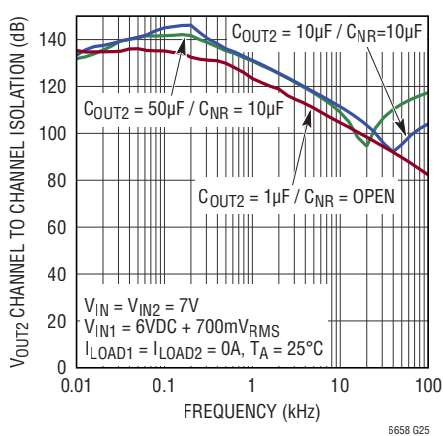
6658 G23

2.5V 設定でのチャンネル間分離度、 $V_{IN2} - V_{OUT1}$ 間



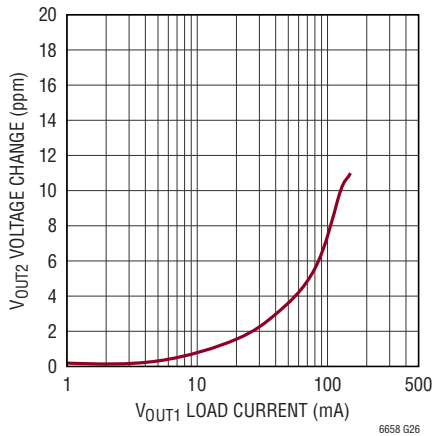
6658 G24

2.5V 設定でのチャンネル間分離度、 $V_{IN1} - V_{OUT2}$ 間



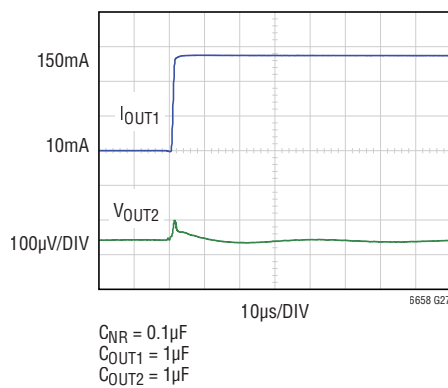
6658 G25

2.5V 設定でのチャンネル間負荷レギュレーション (発熱の影響を除外)



6658 G26

2.5V 設定でのチャンネル間分離度、時間領域

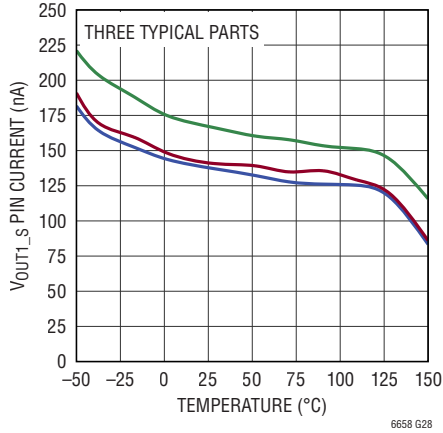


6658 G27

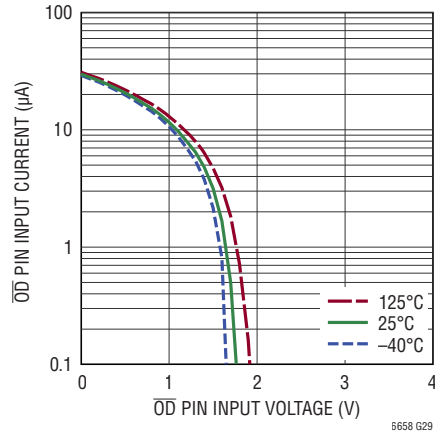
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = V_{IN1} = V_{IN2} = V_{OUT1_F} + 2.5\text{V} = V_{OUT2_F} + 2.5\text{V}$ 、 $C_{OUT1} = C_{OUT2} = 1\mu\text{F}$ 、 $I_{LOAD} = 0\text{mA}$ 。

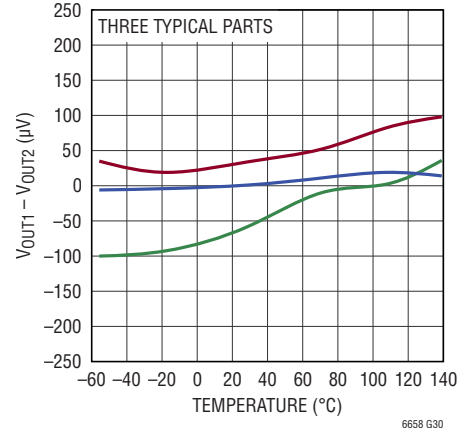
2.5V 設定での V_{OUT1_S} ピンの
入力電流と温度



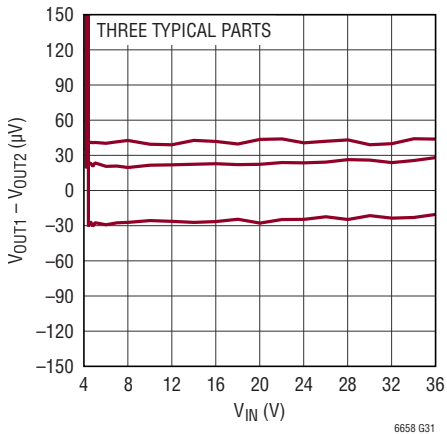
2.5V 設定での \overline{OD} ピンの電流と
 \overline{OD} ピンの入力電圧



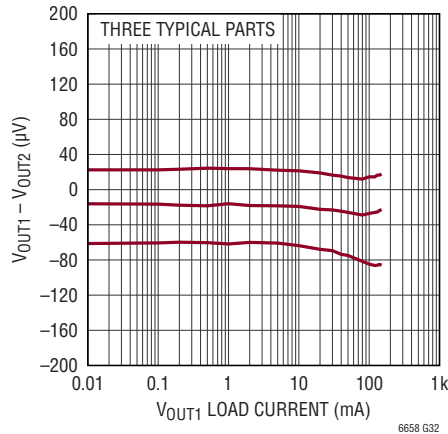
2.5V 設定でのトラッキング
($V_{OUT1} - V_{OUT2}$)と温度



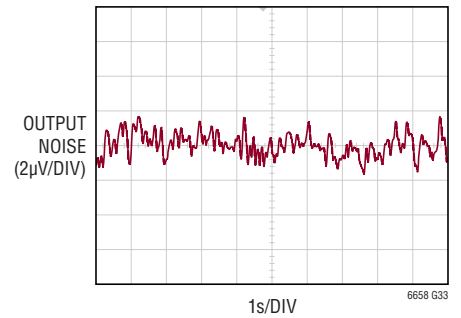
2.5V 設定でのトラッキング
($V_{OUT1} - V_{OUT2}$)と入力電圧



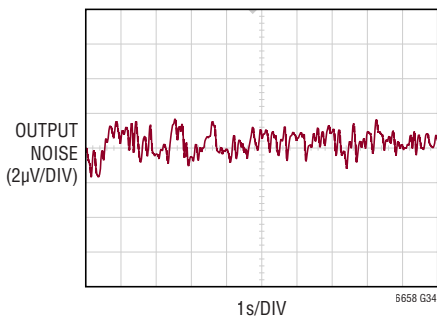
2.5V 設定でのトラッキング
($V_{OUT1} - V_{OUT2}$)と V_{OUT1} の負荷電流



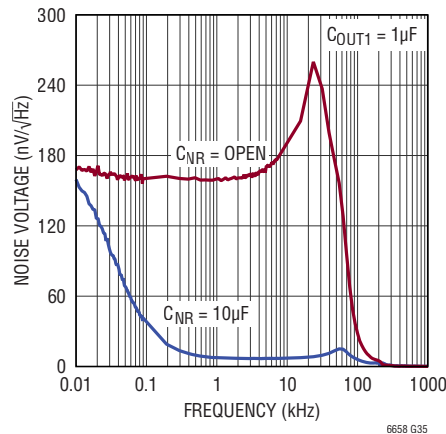
2.5V 設定での V_{OUT1} の出力ノイズ
0.1Hz ~ 10Hz



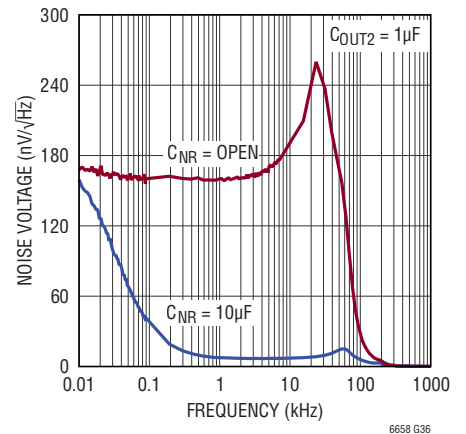
2.5V 設定での V_{OUT2} の出力ノイズ
0.1Hz ~ 10Hz



2.5V 設定での V_{OUT1} の出力電圧
ノイズ・スペクトラム、 $I_{LOAD} = 0\text{mA}$



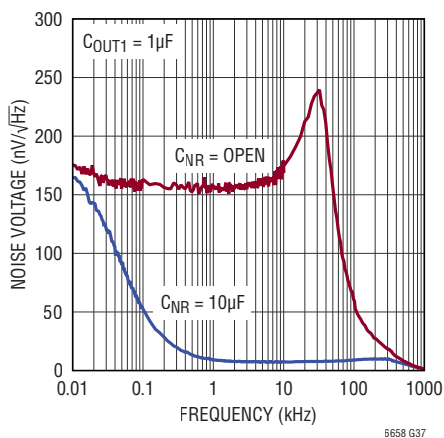
2.5V 設定での V_{OUT2} の出力電圧
ノイズ・スペクトラム、 $I_{LOAD} = 0\text{mA}$



標準的性能特性

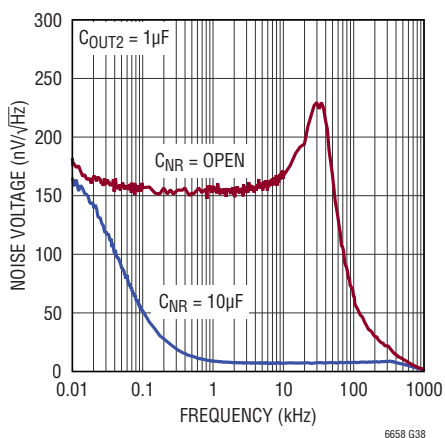
注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = V_{IN1} = V_{IN2} = V_{OUT1_F} + 2.5\text{V} = V_{OUT2_F} + 2.5\text{V}$ 、 $C_{OUT1} = C_{OUT2} = 1\mu\text{F}$ 、 $I_{LOAD} = 0\text{mA}$ 。

2.5V 設定での V_{OUT1} の出力電圧
ノイズ・スペクトラム、 $I_{LOAD} = 150\text{mA}$



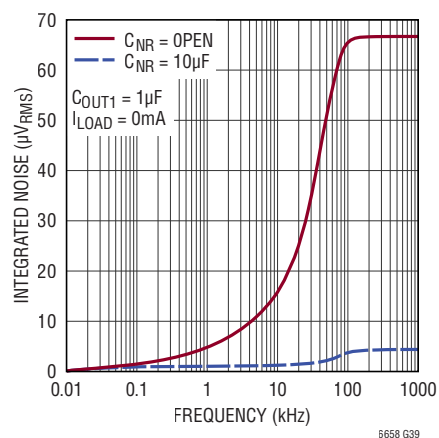
6658 G37

2.5V 設定での V_{OUT2} の出力電圧
ノイズ・スペクトラム、 $I_{LOAD} = 50\text{mA}$



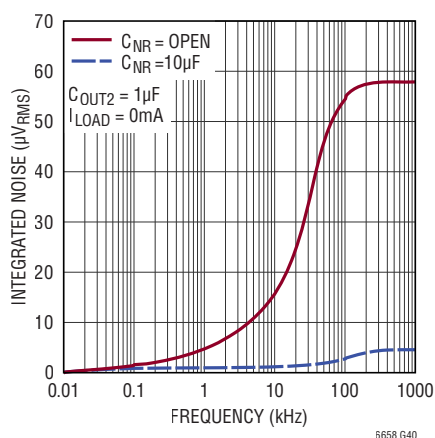
6658 G38

2.5V 設定での V_{OUT1} の積分ノイズ、
 $I_{LOAD} = 0\text{mA}$



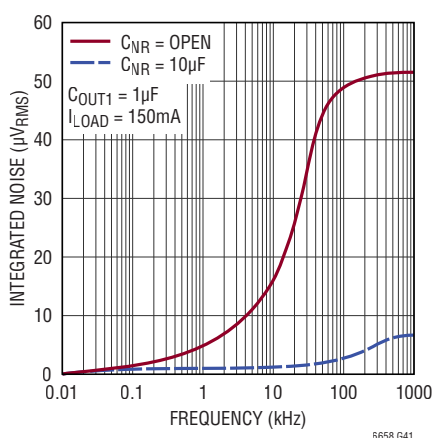
6658 G39

2.5V 設定での V_{OUT2} の積分ノイズ、
 $I_{LOAD} = 0\text{mA}$



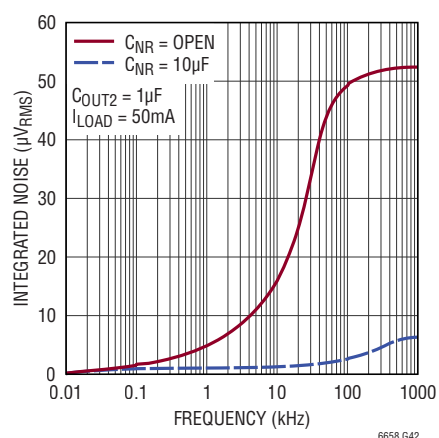
6658 G40

2.5V 設定での V_{OUT1} の積分ノイズ、
 $I_{LOAD} = 150\text{mA}$



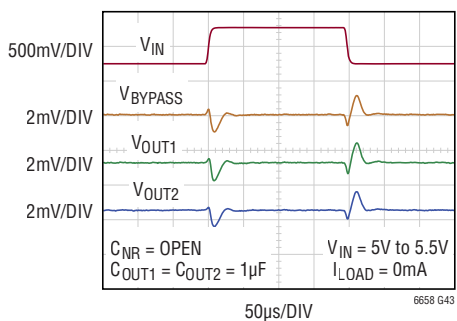
6658 G41

2.5V 設定での V_{OUT2} の積分ノイズ、
 $I_{LOAD} = 50\text{mA}$



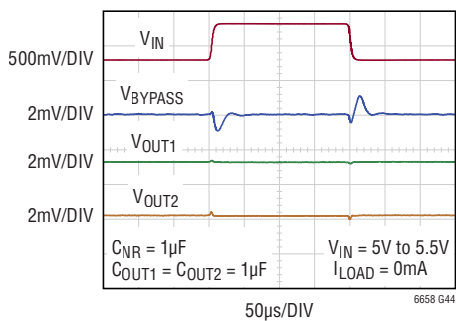
6658 G42

2.5V 設定での入力ランジェント
応答



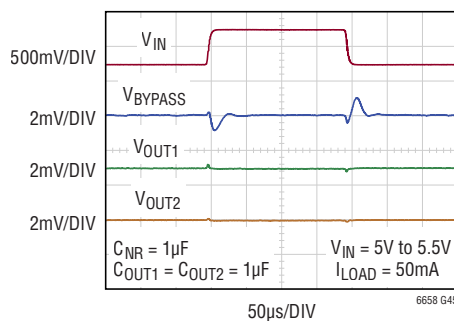
6658 G43

2.5V 設定での入力ランジェント
応答



6658 G44

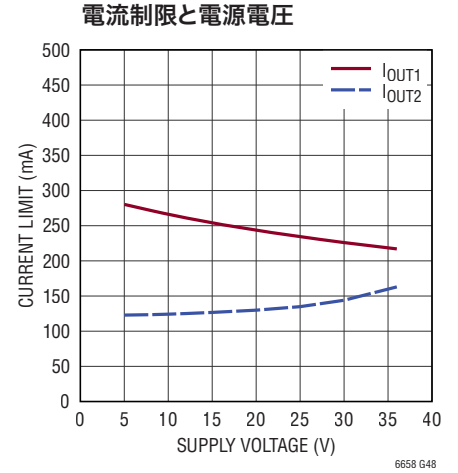
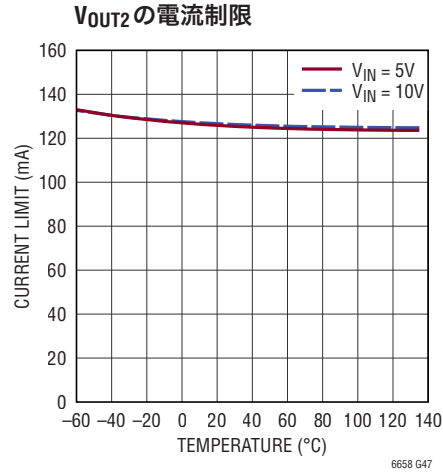
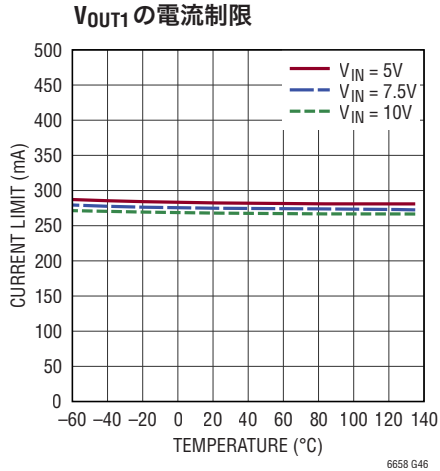
2.5V 設定での入力ランジェント
応答



6658 G45

標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = V_{IN1} = V_{IN2} = V_{OUT1_F} + 2.5\text{V} = V_{OUT2_F} + 2.5\text{V}$ 、 $C_{OUT1} = C_{OUT2} = 1\mu\text{F}$ 、 $I_{LOAD} = 0\text{mA}$ 。



ピン機能

GND (ピン1、2、6、露出パッド・ピン17) : これらのピンは主なグランド接続箇所であり、スター・グランドまたはグランド・プレーンに接続します。良好な電氣的接触と定格の熱性能を得るため、露出パッドはグランドに半田付けする必要があります。

BYPASS (ピン3) : バイパス・ピン。バンドギャップの安定性を確保するため、このピンには1 μ Fのコンデンサが必要です。

DNC (ピン4、16) : 接続しないでください。これらのピンからの漏れ電流は最小限に抑えます。

NR (ピン5) : ノイズ低減ピン。リファレンスのノイズの帯域を制限するには、このピンとグランドの間にコンデンサを接続します。「アプリケーション情報」を参照してください。

V_{OUT2_s} (ピン7) : V_{OUT2}の検出ピン。このケルビン検出ピンは負荷に接続します。

V_{OUT2_F} (ピン8) : V_{OUT2}の出力電圧。動作を安定させるには、1 μ F～50 μ Fの出力コンデンサが必要です。この出力は最大50mAのソース電流を供給することができます。

\overline{OD} (ピン9) : 出力ディスエーブル。このアクティブ“L”の入力により、両方の出力がディスエーブルされます。

V_{IN2} (ピン10) : チャネル2の入力電源電圧。V_{IN2}は、グランドとの間に0.1 μ Fのコンデンサを接続してバイパスします。このピンはバッファ・アンプ2に電力を供給します。

V_{IN1} (ピン11) : チャネル1の入力電源電圧。V_{IN1}は、グランドとの間に0.1 μ Fのコンデンサを接続してバイパスします。このピンはバッファ・アンプ1に電力を供給します。

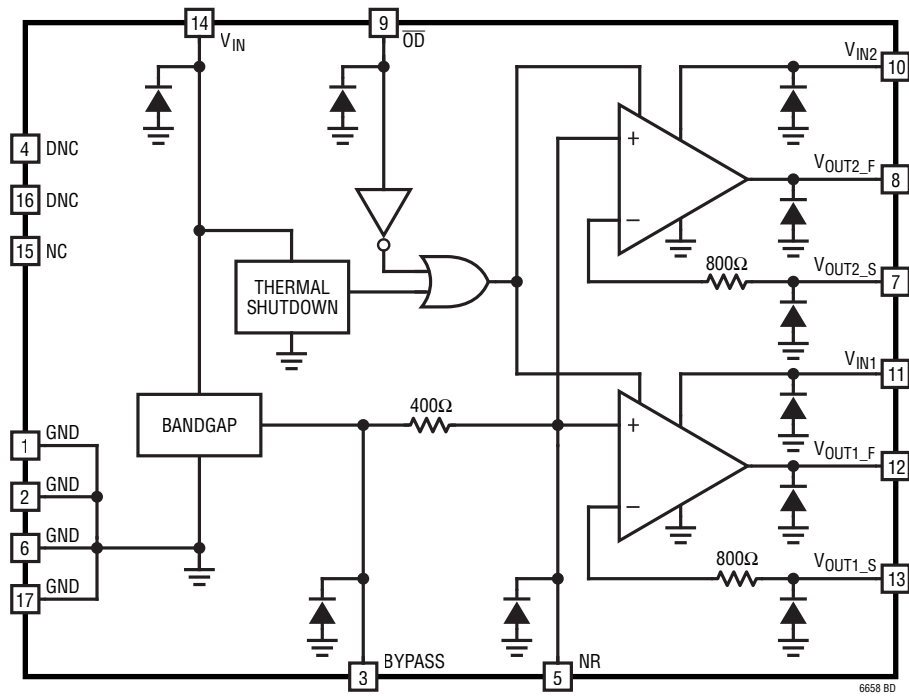
V_{OUT1_F} (ピン12) : V_{OUT1}の出力電圧。動作を安定させるには、1 μ F～50 μ Fの出力コンデンサが必要です。この出力は最大150mAのソース電流を供給することができます。

V_{OUT1_s} (ピン13) : V_{OUT1}の検出ピン。このケルビン検出ピンは負荷に接続します。

V_{IN} (ピン14) : 入力電源。V_{IN}は、グランドとの間に0.1 μ Fのコンデンサを接続してバイパスします。

NC (ピン15) : 接続なし。

ブロック図



アプリケーション情報

LT6658は、低ノイズで高精度の高性能リファレンスと大電流を駆動するレギュレータの性能を兼ね備えています。LT6658は高性能レギュレータで、ケルビン検出ピンを備えた2つの高精度、低ノイズ出力を供給します。隣接チャンネルに大きな電圧トランジェントまたは電流トランジェントが発生した場合でも、分離された出力は精度を維持します。

LT6658のアーキテクチャは、低ドリフトのバンドギャップ・リファレンスと、後続するオプションのノイズ低減段および独立した2つのバッファにより構成されます。バンドギャップ・リファレンスとバッファは、低ドリフトおよび高精度のため調整されます。高利得のバッファにより、優れた入力レギュレーションおよび負荷レギュレーションが確保されます。

後述する参考情報では、ノイズの低減、消費電力の低減、異なる出力電圧の発生、低ドリフトの維持を行う方法について説明します。また、内部保護回路、PCBレイアウト、予想される性能に関する注記についても記載します。

電源ピンとグラウンド

LT6658は、 $V_{OUT} + 2.5V \sim 36V$ の電源電圧範囲で動作することができます。設計上の柔軟性を得るため、LT6658には電源ピンが3つあります。 V_{IN} は、バンドギャップ電圧リファレンスに電力を供給します。 V_{IN1} ピンと V_{IN2} ピンは、それぞれバッファ・アンプ1および2に電力を供給します。出力バッファのそれぞれを別個に流れる電流の経路を図1に示します。最も単純な構成は、3つの電源ピン全てをまとめて接続する方法です。消費電力を低減するか、またはバッファ・アンプを分離するには、電源ピンを切り離して別個の電源を使用して駆動します。

V_{IN} 、 V_{IN1} 、 V_{IN2} の各電源ピンを切り離し、バンドギャップ・リファレンスと2つの出力 V_{OUT1_F} および V_{OUT2_F} を互いに分離します。例えば、 V_{IN1} から V_{OUT1_F} に流れる負荷電流サージは、 V_{OUT2_F} とバンドギャップ電圧リファレンスからは分離されます。図2では、バッファ1に流れる140mAの負荷電流パルスと、結果として得られる出力波形を示します。バッファ1に大電流ステップが生じているにもかかわらず、バッファ2の出力に現れるのは小規模のトランジェントに過ぎません。ADCやDACのような低ノイズ回路に安定した電圧リファレンスを供給する場合は、2つのバッファ出力を分離することが重要です。

消費電力を最小限に抑えるため、各電源ピンをその最小電圧で動作させることができます。例えば、バッファ1の出力が2.5Vである場合は、 V_{IN1} を5Vで動作させることができます。バッファ2の出力を3Vで動作させる場合は、 V_{IN2} を5.5Vで動作させます。各電源電圧を最小限に抑えることで節減できる電力は少なくありません。

グラウンド電流やグラウンド線の寄生抵抗が大きすぎると、負荷レギュレーションが低下することがあります。LDOとは異なり、LT6658のグラウンド電流は、大量の負荷電流を供給しているときにグラウンド電流があまり増加しないように設計されています。3つのグラウンド・ピン全てと露出パッドをPCB上で互いに接続します。そのとき、グラウンド・プレーンを介して接続するか、またはスター・グラウンドで終端している個々のトレースを介して接続します。

電源ピンの電源投入順序には制限はなく、応答に問題はありません。ただし、正常動作のためには、3つの電源ピンに必ず規定の最小電圧が必要です。

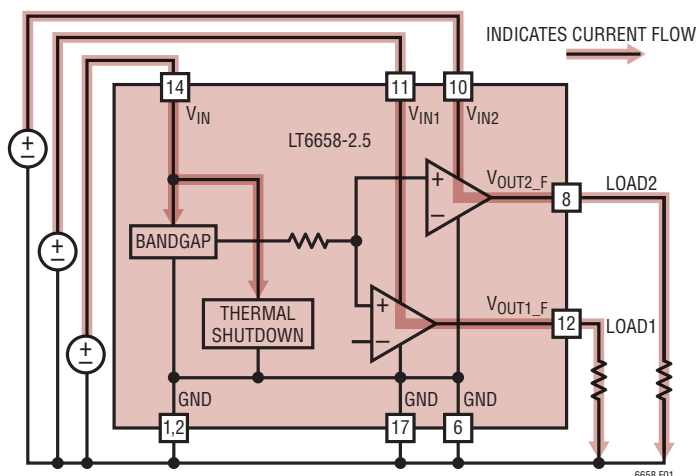


図1. LT6658の電源ピンを流れる電流の経路

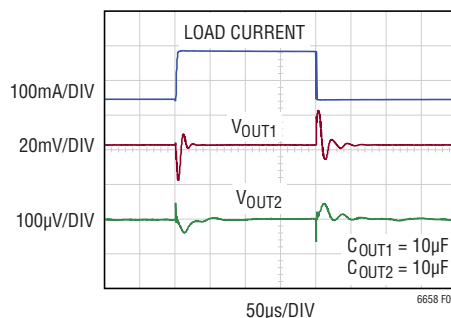


図2. V_{OUT1} での10mAから150mAへの負荷ステップ

アプリケーション情報

入力バイパス容量

各入力電圧ピンには、0.1 μ Fのコンデンサを電源ピンにできるだけ近づけて配置することが必要です。電源を基板に搭載する場合は、電源ごとに10 μ Fのコンデンサを推奨します。電源ピンを互いに接続する場合は、0.1 μ Fと10 μ Fのコンデンサを1つずつ使用すれば済みます。

BYPASSピンは、安定性確保のため1 μ Fのコンデンサが必要です。

安定性と出力容量

LT6658は、1 μ F～50 μ Fの範囲の任意の出力コンデンサ、任意の負荷条件、規定の入力電圧、または規定の温度で安定するように設計されています。安定性を維持する上では、適したコンデンサを選択することが重要です。なるべく低ESRで低ESLのコンデンサを選択してください。出力コンデンサの値は、セトリング応答に影響します。

一部のコンデンサは、動作条件が変わるにつれて規格値から外れる傾向があるので、出力コンデンサを選択するときには注意が必要です。

セラミック・コンデンサは小型で割安ですが、DCバイアス電圧の範囲内で値が大幅に変化することがあります。例えば、X5RおよびX7Rコンデンサの容量値は、図3に示すように、その定格電圧範囲内で大幅に変化します。この例では、1 μ FのX5Rコンデンサは、その定格電圧である10Vで容量値のほぼ75%を失います。

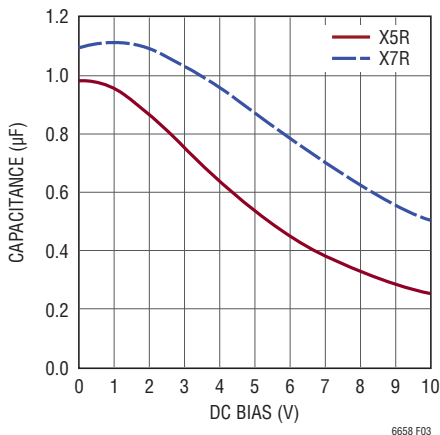


図3. 1 μ FのX7Rの全定格電圧範囲での容量値

X5RおよびX7Rコンデンサは、 -55°C ～ 125°C の全温度範囲で最大20%以上変動します。この容量の変化とDCバイアス電圧の変動は複合的に現れます。

フィルム・コンデンサは温度に対してあまり変動せず、DCバイアスに対してもX5RやX7Rのコンデンサほどは変動しませんが、一般に最大定格はわずか 105°C です。また、フィルム・コンデンサは物理的に大型でもあります。

出力コンデンサの等価直列抵抗(ESR)は、出力バッファのループ応答にゼロを追加して、不安定性や過大なリングングの発生原因になる可能性があります。最高の結果を得るには、ESRを 0.2Ω 以下に抑えます。

安定性を評価する1つの基準は、出力バッファの閉ループ応答です。NRピンを駆動することにより、閉ループ応答を得ることができます。図4では、出力バッファに3種類の異なる出力容量値を接続した場合の閉ループ応答を示します。図5では、負荷が150mAの場合について同じプロットを再現しています。

大容量の電解コンデンサと1 μ F～50 μ Fのセラミック・コンデンサを出力ピンで並列にして使用することができます。バッファは安定し、帯域幅は減少します。

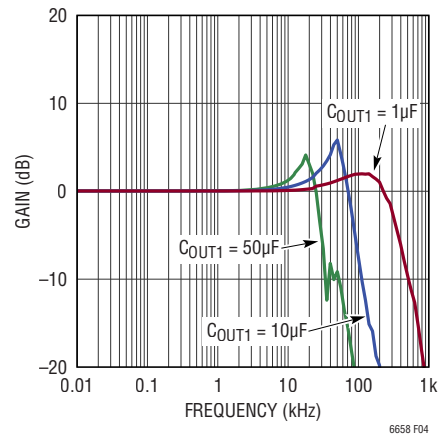


図4. LT6658のチャンネル1出力バッファの閉ループ応答、3種類の出力容量値かつ無負荷の場合

アプリケーション情報

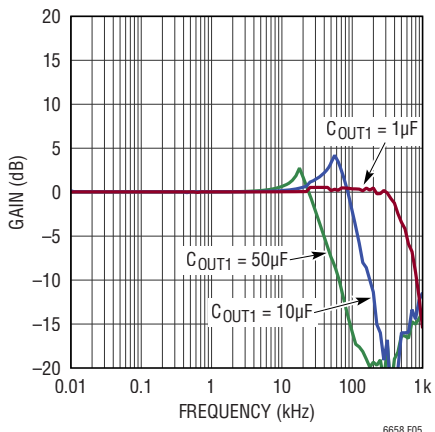


図5. LT6658のチャンネル1出力バッファの閉ループ応答、3種類の出力容量値かつ150mA負荷の場合

チャンネル2出力バッファの応答も同様です。

起動応答とトランジェント応答

LT6658に電源を投入すると、バンドギャップ・リファレンスはBYPASSピンのコンデンサを充電します。出力バッファはBYPASSピンの電圧に追従して、出力コンデンサを充電します。3種類の異なる出力コンデンサの値について、BYPASSピンとV_{OUT1_F}ピンの起動応答を図6に示します。起動応答は、BYPASSのコンデンサを充電するバンドギャップ・リファレンスでの電流制限により制限されます。また、ターンオン時間は出力バッファの電流制限や出力コンデンサの容量によっても制限されます。大容量の出力コンデンサは、充電するのに時間がかかります。NRピンにコンデンサを追加した場合もターンオン時間に影響します。

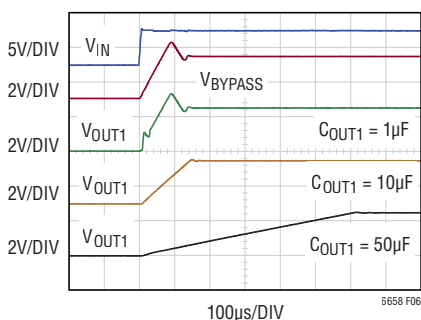


図6. BYPASSピンおよびV_{OUT1_F}ピンでの起動応答

トランジェント応答テストのテスト回路を図7に示します。負荷電流ステップに起因するトランジェント応答を図8、9、10に示します。

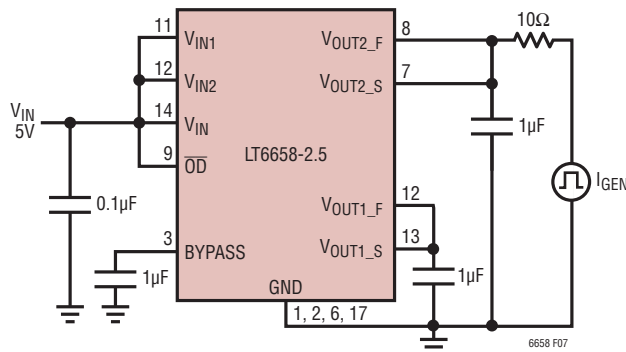


図7. 負荷電流応答時間のテスト回路

図8および図9では、それぞれ75mAおよび140mAの負荷ステップがチャンネル1に加わっています。図10では、40mAの負荷ステップがチャンネル2に加わっています。セトリング時間は、負荷ステップの大きさとおエッジ・レート、および出力コンデンサの容量によって決まります。

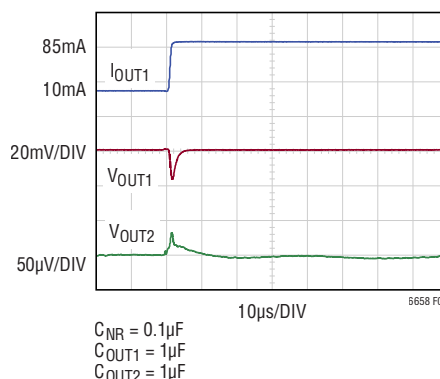


図8. 75mAの負荷ステップに対するLT6658-2.5出力1の応答

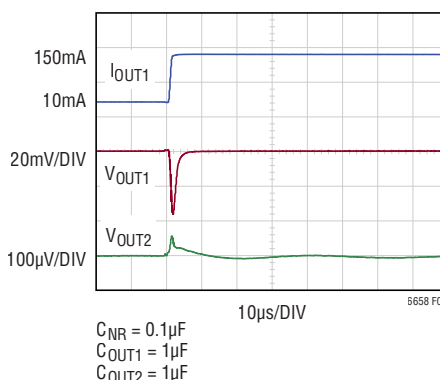


図9. 140mAの負荷ステップに対するLT6658-2.5出力1の応答

アプリケーション情報

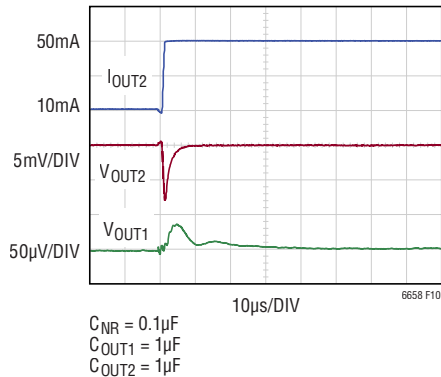


図10. 40mAの負荷ステップに対するLT6658-2.5出力2の応答

出力電圧の調整

各出力を外付け抵抗を使用して構成し、 V_{OUT} を上昇させ、出力を2.5V～6Vの範囲に設定することができます。単位利得を設定するには、検出ピンと強制ピンを互いに接続します。

図11では、チャンネル2を利得2に設定しています(詳細な例については「標準的応用例」のセクションを参照)。この設定は一方のチャンネルでも両方のチャンネルに対しても実行できます。利得を1より大きい値に設定する場合は、関連の電源ピンの電圧が V_{OUT_F} ピンの電圧より2.5V高いことを確認します。また、出力ピン(強制ピンと検出ピンの両方)の電圧の絶対最大定格が6Vであることも注意してください。利得設定抵抗はデバイスの近くに配置し、トレースは短距離に抑えます。これは帰還経路の一部なので、帰還抵抗は負荷の近くに接続し、大電流経路に寄生抵抗が形成されないようにします。その他に、帰還回路網とグランドの間に何らかの抵抗があると誤差の発生源になります。可能であれば、抵抗はデバイスのグランドにできるだけ近づけて接続してください。

単位利得以外の構成を使用する場合は、 V_{OS} ドリフト誤差が発生する可能性があります。ケルビン検出線には 800Ω の抵抗がありますが、これはバッファ・アンプの入力でベース電流のばらつきを相殺する目的で設計されています。正入力と負入力のインピーダンスを整合させると、ベース電流誤差が減少し、 V_{OS} ドリフトが最小限に抑えられます。帰還回路網では、帰還抵抗を少量のベース電流が流れるので、小さな V_{OS} ドリフトの発生原因になります。

「標準的性能特性」のセクションの「2.5V設定での V_{OUT1_S} ピンの入力電流と温度」のプロットを参照すると、入力検出電流が -40°C から 125°C までの範囲で約50nA変動します。この50nAの変動により、 $10\text{k}\Omega$ の帰還抵抗の両端に0.5mVの電圧変化が生じて、出力電圧に影響することがあります。

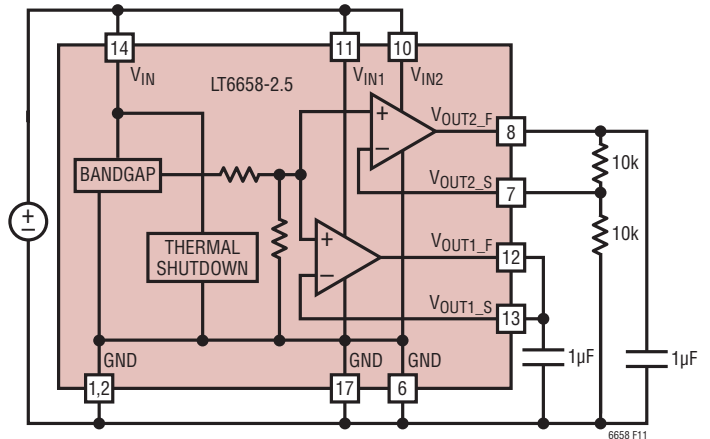


図11. 出力2が5V出力になるよう設定した場合のLT6658-2.5

ケルビン検出ピン

LT6658が優れた負荷レギュレーションを維持するには、ケルビン検出ピンを負荷に近づけて接続し、強制ピンの銅トレースで電圧降下が発生しないようにします。150mAで1.5mVの降下が発生するのに必要な抵抗は、わずか $10\text{m}\Omega$ です。これは、その負荷電流が流れると、理想的な2.5Vの出力電圧が0.05%の規格値を超える原因になります。図12aの回路は、ケルビン検出接続が正しくないとき誤差が発生する仕組みを示しています。銅トレースの寄生抵抗は、負荷電流の変化に応じて出力電圧が変化する原因になります。その結果、負荷での電圧が検出線での電圧より低くなります。図12bの回路は、検出線をできるだけ負荷に近づけることにより、ケルビン接続を正しく行う方法を示しています。これで、負荷での電圧は十分に安定化されるようになります。 V_{OUT1_S} の電流は標準で135nAであり、低抵抗をケルビン検出入力と直列に接続しても大きな誤差やドリフトが発生する可能性は低いと考えられます。

アプリケーション情報

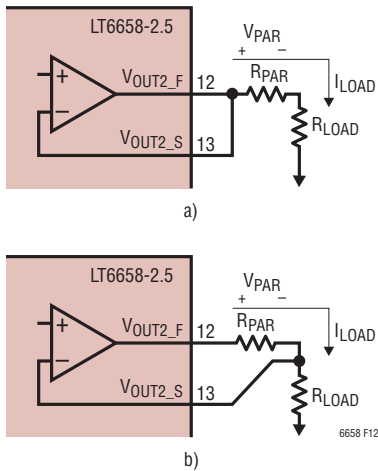


図 12. 正しいケルビン検出接続の方法

出力ノイズとノイズの低減 (NR)

LT6658 のノイズ特性は、高性能リファレンスのノイズ特性と同様です。全ノイズは、バンドギャップのノイズとバッファ・アンプのノイズの組み合わせです。バンドギャップのノイズはNRピンで測定することが可能であり、NRピンに1μFのコンデンサを接続した場合、10μFのコンデンサを接続した場合、コンデンサを接続しない場合のノイズを図13に示します。バンドギャップのノイズは、NRピンとグランドの間にコンデンサを接続することにより、帯域を制限することができます。RC積は、バンドギャップの帯域外ノイズを減衰する低域通過の3dB コーナー周波数を設定します。400Ω±15%の内部抵抗と外付けコンデンサの組み合わせにより、1ポールの低域通過フィルタが形成されます。コンデンサの値と対応する3dBカットオフ周波数を表1に示します。

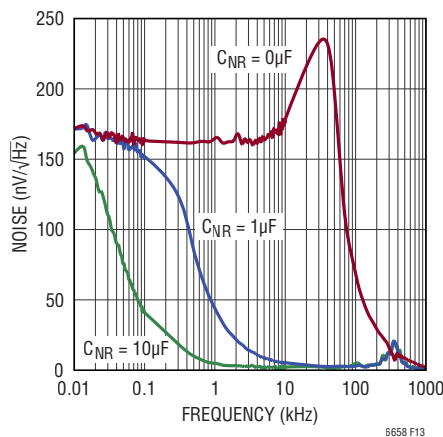


図 13. LT6658 のバンドギャップ出力電圧ノイズ

表 1. NR のコンデンサの値と対応する 3dB 周波数

NR のコンデンサ (μF)	NR の 3dB 周波数 (Hz)
0.1	3979
0.22	1809
0.47	847
1	398
2.2	181
4.7	85
10	40
22	18

NRピンにRCフィルタを取り付けた場合の主な交換条件は、起動時間が長くなることです。NRのコンデンサから見た実効抵抗は400Ωです。NRのコンデンサを充電するためのRC時定数(τ)はτ = R・Cです。LT6658の初期精度規格0.05%に達するには、7.6τのセリング時間がかかります。セリング時間の時定数の例を表2に示します。NRピンの充電と出力電圧に対する関係の例を図14に示します。セリング時間とノイズの制限の間の適切な兼ね合いは、それぞれの独特なアプリケーションの要求に応じて異なります。

表 2. さまざまな NR コンデンサ値に対するセリング時間

出力電圧 (V)	NRピンの抵抗 (Ω)	C (μF)	7.6τ (ms)
2.5	400	0.01	0.030
		0.1	0.30
		1	3.04

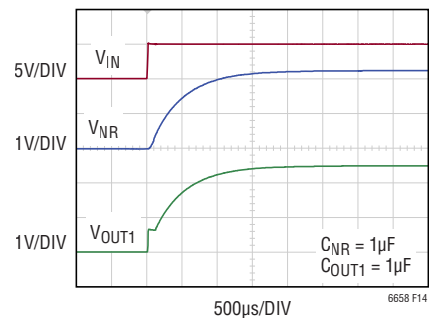


図 14. NRピンとV_OUT_Fでの起動応答

アプリケーション情報

LT6658の2つの低ノイズ・バッファ・アンプでは、 $8\text{nV}/\sqrt{\text{Hz}}$ が測定されます。バッファ1およびバッファ2についてバンドギャップとバッファの複合ノイズの結果を「標準的性能特性」のセクションに示します。NRピンのカットオフ周波数より高い周波数では、ノイズの主な発生源がバッファ・アンプであることに注意してください。図に示すように、出力コンデンサの容量を増やすことにより、バッファの帯域は制限されます。バッファ1とバッファ2の全積分ノイズを図15および図16にそれぞれ示します。

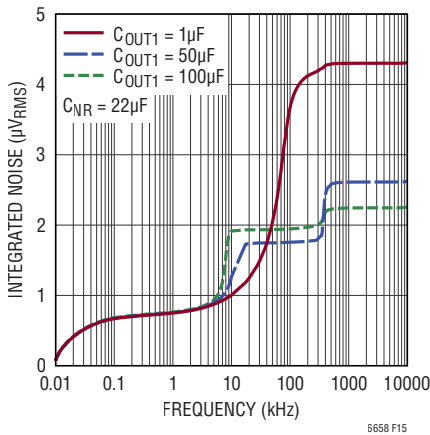


図15. LT6658-2.5の出力電圧の全積分ノイズ、 $C_{NR} = 22\mu\text{F}$ 、出力コンデンサ $C_{OUT1} = 1\mu\text{F}$ 、 $50\mu\text{F}$ 、および $100\mu\text{F}$ の場合

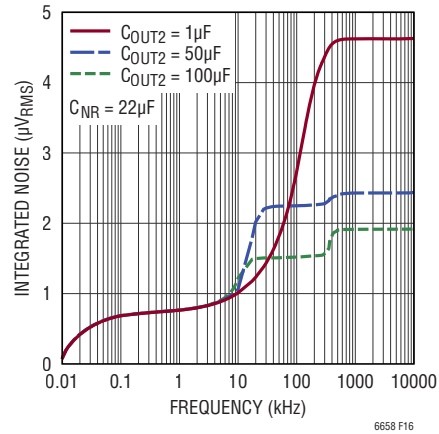


図16. LT6658-2.5の V_{OUT2} の積分ノイズ、 $C_{NR} = 22\mu\text{F}$ 、 $C_{OUT2} = 1\mu\text{F}$ 、 $50\mu\text{F}$ 、および $100\mu\text{F}$ の場合

出力電圧ノイズは、負荷電流が増加しても明確には変化しません。

幅広い出力容量に対応する機能とNRピンの容量により、LT6658のノイズ密度スペクトラムを特定のアプリケーションに合わせてカスタマイズすることができます。さまざまな条件での出力ノイズを表3に示します。

また、出力容量とNRの容量は、表3に示すようにAC PSRR応答にも影響します。詳細については「標準的性能特性」のセクションを参照してください。

表3. 出力ノイズおよびリップル除去比の標準値

PARAMETER	CONDITIONS	TYP	UNITS
Output Noise Voltage (V_{OUT1} and V_{OUT2})	Frequency = 10Hz, $C_{OUT} = 1\mu\text{F}$, $C_{NR} = 0\text{F}$, $I_{LOAD} = \text{Full Current}^*$	176	$\text{nV}/\sqrt{\text{Hz}}$
	Frequency = 10Hz, $C_{OUT} = 1\mu\text{F}$, $C_{NR} = 10\mu\text{F}$, $I_{LOAD} = \text{Full Current}^*$	164	$\text{nV}/\sqrt{\text{Hz}}$
	Frequency = 1kHz, $C_{OUT} = 1\mu\text{F}$, $C_{NR} = 0\text{F}$, $I_{LOAD} = \text{Full Current}^*$	157	$\text{nV}/\sqrt{\text{Hz}}$
	Frequency = 1kHz, $C_{OUT} = 1\mu\text{F}$, $C_{NR} = 10\text{F}$, $I_{LOAD} = \text{Full Current}^*$	9	$\text{nV}/\sqrt{\text{Hz}}$
Output RMS Noise	10Hz to 100kHz, $C_{OUT1} = 1\mu\text{F}$, $C_{NR} = 0\text{F}$	26.2	ppmRMS
	10Hz to 100kHz, $C_{OUT1} = 1\mu\text{F}$, $C_{NR} = 10\mu\text{F}$	1.5	ppmRMS
	10Hz to 100kHz, $C_{OUT1} = 50\mu\text{F}$, $C_{NR} = 22\mu\text{F}$	0.7	ppmRMS
	10Hz to 100kHz, $C_{OUT2} = 1\mu\text{F}$, $C_{NR} = 0\text{F}$	21.8	ppmRMS
	10Hz to 100kHz, $C_{OUT2} = 1\mu\text{F}$, $C_{NR} = 10\mu\text{F}$	1.1	ppmRMS
	10Hz to 100kHz, $C_{OUT2} = 50\mu\text{F}$, $C_{NR} = 22\mu\text{F}$	0.9	ppmRMS
Power Supply Rejection ($V_{IN1} = V_{OUT1} + 3\text{V}$, $V_{IN2} = V_{OUT2} + 3\text{V}$)	$V_{RIPPLE} = 500\text{mV-P-P}$, $f_{RIPPLE} = 120\text{Hz}$, $I_{LOAD1} = 150\text{mA}$, $C_{OUT1} = 1\mu\text{F}$, $C_{NR} = 1\mu\text{F}$	107	dB
	$V_{RIPPLE} = 150\text{mV-P-P}$, $f_{RIPPLE} = 10\text{kHz}$, $I_{LOAD1} = 150\text{mA}$, $C_{OUT1} = 1\mu\text{F}$, $C_{NR} = 1\mu\text{F}$	96	dB
	$V_{RIPPLE} = 150\text{mV-P-P}$, $f_{RIPPLE} = 100\text{kHz}$, $I_{LOAD1} = 150\text{mA}$, $C_{OUT1} = 1\mu\text{F}$, $C_{NR} = 1\mu\text{F}$	65	dB
	$V_{RIPPLE} = 150\text{mV-P-P}$, $f_{RIPPLE} = 1\text{MHz}$, $I_{LOAD1} = 150\text{mA}$, $C_{OUT1} = 1\mu\text{F}$, $C_{NR} = 1\mu\text{F}$	64	dB
	$V_{RIPPLE} = 500\text{mV-P-P}$, $f_{RIPPLE} = 120\text{Hz}$, $I_{LOAD2} = 50\text{mA}$, $C_{OUT2} = 1\mu\text{F}$, $C_{NR} = 1\mu\text{F}$	104	dB
	$V_{RIPPLE} = 150\text{mV-P-P}$, $f_{RIPPLE} = 10\text{kHz}$, $I_{LOAD2} = 50\text{mA}$, $C_{OUT2} = 1\mu\text{F}$, $C_{NR} = 1\mu\text{F}$	96	dB
	$V_{RIPPLE} = 150\text{mV-P-P}$, $f_{RIPPLE} = 100\text{kHz}$, $I_{LOAD2} = 50\text{mA}$, $C_{OUT2} = 1\mu\text{F}$, $C_{NR} = 1\mu\text{F}$	66	dB
	$V_{RIPPLE} = 150\text{mV-P-P}$, $f_{RIPPLE} = 1\text{MHz}$, $I_{LOAD2} = 50\text{mA}$, $C_{OUT2} = 1\mu\text{F}$, $C_{NR} = 1\mu\text{F}$	65	dB

* I_{LOAD} の全電流は、出力1および出力2について、それぞれ150mAおよび50mAです。

アプリケーション情報

電源電圧除去比

3つの電源ピンにより、アプリケーションの要求に応じた柔軟性が得られます。LT6658は、3つ全ての電源ピンを互いに接続することにより、優れたAC電源電圧除去比特性を示します。電源ピンに個別に電源を投入した場合には、より優れた性能を実現することができます。例えば、 V_{IN} ピンには低ノイズの電源を使用します。これにより、バンドギャップ回路を出力から切り離すことができます。更に、各バッファの電源を個別に供給すると、いくつかの周波数間で140dBを超える分離度を実現することができます。表3では、電源電圧除去比のいくつかの条件を要約しています。

出力ディスエーブル

\overline{OD} ピンは両方の出力バッファの出力段をディスエーブルします。このピンは、フォルト状態が存在する場合にバッファをディスエーブルするのに便利です。例えば、負荷が過熱状態であるか短絡状態が存在することを外部回路が検出した場合、このピンをアサートすると出力電流は流れなくなります。このアクティブ“L”のピンは、このピンの電圧が0.8Vより低くなると、出力バッファをディスエーブルします。入力電圧が2Vより高くなると、LT6658はイネーブルされます。

LT6658がイネーブル状態になるときの起動時間は、出力コンデンサの容量によって決まります。図17は、LT6658-2.5をイネーブルしてディスエーブルする例です。 \overline{OD} ピンには内部プルアップ電流が流れ、 \overline{OD} ピンがフロート状態のときは、この電流が出力バッファをイネーブル状態に維持します。ノイズの多い環境では、 \overline{OD} を明確に“H”に接続することを推奨します。

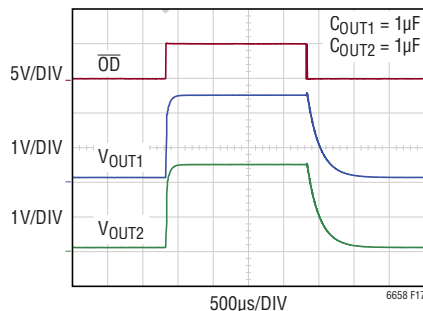


図17. 出力ディスエーブル機能

内部保護

出力電流とダイ温度をモニタする2つの内部保護回路があります。

内部のダイ温度が165°Cより高くなると、各出力バッファの出力段はディスエーブルされます。11°Cのヒステリシスがあるので、ダイ温度が154°Cより低くなると、デバイスは通常動作に戻ることができます。

更に、短絡保護機能により、出力が無制限の負荷電流を供給しないようにしています。いずれかの出力強制ピンにフォルトまたは短絡が発生すると、出力段が電流を制限し、出力電圧は出力のフォルト状態に応じて低下します。例えば、グランドに対して1Ωのフォルトがチャンネル1で発生すると、保護回路によって両方の出力が制限されます。一方のチャンネルの負荷フォルトは、両方のチャンネルの出力に影響します。

電力損失

信頼性の高い高精度の性能を維持するため、LT6658の接合部温度が $T_{JMAX} = 150^{\circ}\text{C}$ を絶対に超えないようにします。デバイスを絶対最大定格の入力電圧および出力電流で動作させた場合、MSEパッケージは7Wを超える電力を熱放散する必要があります。

LT6658は露出パッド付きのMSEパッケージに収容されています。MSEパッケージの接合部ケース間熱抵抗 θ_{JC} は10°C/Wです。接合部周囲雰囲気間熱抵抗 θ_{JA} は、露出パッドに半田付けされるPCB上の銅箔の量によって決まります。以下に規定したレイアウトのガイドラインでは、MSEパッケージの場合で θ_{JA} を最小35°C/Wにすることができます。

単純な例として、MSEパッケージで2Wが熱放散される場合、ダイ温度は周囲温度より70°C高くなります。次式では、温度上昇($\theta_{JA} \cdot P_{TOTAL}$)と全周囲温度範囲での接合部温度の上昇を表しています。

$$T_J = T_A + \theta_{JA} \cdot P_{TOTAL}$$

ここで、 T_J は接合部温度、 T_A は周囲温度、 θ_{JA} は接合部周囲雰囲気間熱抵抗、 P_{TOTAL} はLT6658での全電力損失です。更に、パッケージが最初に室温(25°C)であった場合、ダイ温度は95°Cまで上昇します。3W消費時はダイ温度が規定のHグレード温度である125°Cを超えます。

MSEパッケージのデレーティング曲線を図18に示します。3つの異なる θ_{JA} の曲線を示します。 θ_{JA} は、露出パッドに半田付けされる銅箔の量に依存します。複数の銅層で複数のビアを設けることを推奨します。

アプリケーション情報

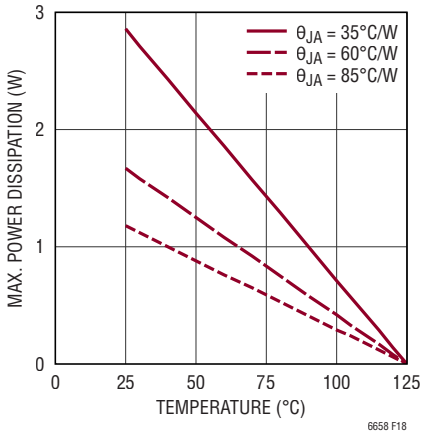


図18. MSEのディレーティング曲線

LT6658による電力損失は3つの構成部分として計算することができます。2つの出力素子(チャンネルごとに1つずつ)での電力損失と、残りの内部回路での電力損失があります。残りの回路での電力は次式を使用して計算します。

$$P_{\text{STATIC}} = V_{\text{IN}} \cdot I_{\text{STATIC}}$$

ここで、 P_{STATIC} は出力素子以外のLT6658で消費した電力、 V_{IN} は電源電圧、 I_{STATIC} はLT6658を流れる電流です。出力素子での電力損失を計算するには、次式を使用します。

$$P_1 = (V_{\text{IN}1} - V_{\text{OUT}1}) \cdot I_{\text{OUT}1}$$

$$P_2 = (V_{\text{IN}2} - V_{\text{OUT}2}) \cdot I_{\text{OUT}2}$$

ここで、 P_1 および P_2 はチャンネル1およびチャンネル2の出力素子での電力損失、 $V_{\text{IN}1}$ および $V_{\text{IN}2}$ は各チャンネルの電源電圧であり、 $V_{\text{OUT}1}$ および $V_{\text{OUT}2}$ は出力電圧です。最後の式は次のとおりです。

$$P_{\text{TOTAL}} = P_1 + P_2 + P_{\text{STATIC}}$$

ここで、 P_{TOTAL} はパッケージ内での全電力損失です。 P_{STATIC} は、 P_1 または P_2 より大幅に小さくなる傾向があります。

出力素子での電力損失を低減するため、出力バッファのそれぞれの電源電圧を、出力電圧よりわずか2.5V高い電圧まで低減することができます。例えば、2.5V出力の場合は、5V電源と各チャンネルの最大出力電流を使用して、全電力損失を次のように計算することができます。

$$P_1 = (5\text{V} - 2.5\text{V}) \cdot 0.15\text{A} = 0.375\text{W}$$

$$P_2 = (5\text{V} - 2.5\text{V}) \cdot 0.05\text{A} = 0.125\text{W}$$

$$P_{\text{STATIC}} = 5\text{V} \cdot 0.001\text{A} = 0.005\text{W}$$

$$P_{\text{TOTAL}} = 0.375\text{W} + 0.125\text{W} + 0.005\text{W} = 0.505\text{W}$$

これは、適切なヒートシンクを使用する場合には100°Cより高い温度まで耐えることができる動作条件です。

図19では、3つ全ての電源ピンを互いに接続している場合に、3種類の V_{IN} の値について両方のチャンネルの出力電流が直線的に増加しています。 V_{IN} と I_{OUT} が増加するのに比例して、全電力損失が増加します。電源電圧が30Vで全出力電流が200mAである場合、電力損失は5Wを超えるので、MSEと $\theta_{JA} = 35^\circ\text{C/W}$ の組み合わせによる最善のシナリオを使用する場合、175°Cを超える接合部温度の上昇を表します。図20は、特に、全負荷電流が200mAである場合に、電源電圧が高くなると電力損失が急激に増加する様子を示しています。可能な場合は、 $V_{\text{IN}1}$ と $V_{\text{IN}2}$ の電圧を低減します。その結果、LT6658のパッケージ内での電力損失が減少します。

LT6658は高性能リファレンスであり、過度の温度サイクル動作は温度ヒステリシスの原因となるので、可能な場合は避けるようにします。「温度ヒステリシス」のセクションを参照してください。

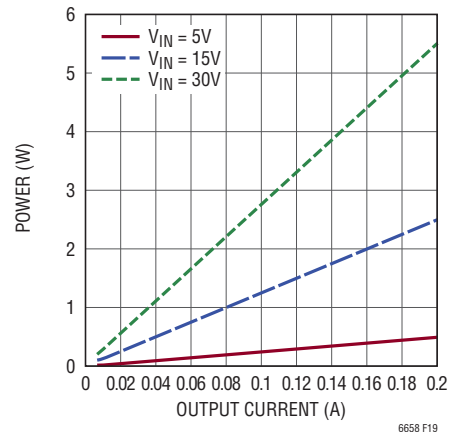


図19. 電力損失と出力電流

電源電圧($V_{\text{IN}1}$ または $V_{\text{IN}2}$)が30Vより高いときに出力とグラウンドの間が強い短絡状態になると、瞬間的に3~6W以上の電力損失が生じて、出力素子が損傷することがあります。

アプリケーション情報

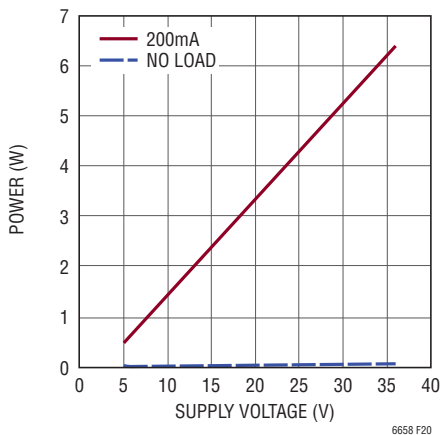


図20. 電力損失と電源電圧

安全動作領域

安全動作領域 (SOA) は、接合部温度が T_{JMAX} を超えない動作領域を表します。図21では、LT6658のSOAをプロットしています。このプロットでは、出力電圧は2.5Vであり、出力電流は両方のチャンネルの複合電流です。SOAは、 θ_{JA} の3つの値に対してプロットされています。これが示しているのは、 θ_{JA} の値が小さいほど放熱量が多くなり、デバイスを損傷することなく、より多くの電力をパッケージを介して熱放散することができるということです。

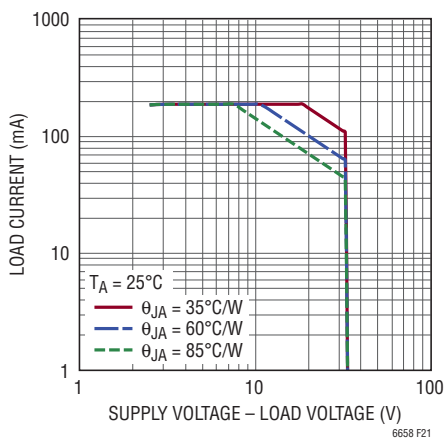


図21. LT6658のSOA

SOAのプロットには3つの領域があります。左上の領域は、LT6658の最大定格電流を表します。中央の斜線は、負荷電流と電源電圧の両方を低減して、 T_{JMAX} を超えないようにする必要があります。右下は、LT6658の最大電圧を表します。

SOAの制限は T_{JMAX} での絶対最大定格であることを認識することが重要です。この制限値で長時間動作させることは推奨しません。

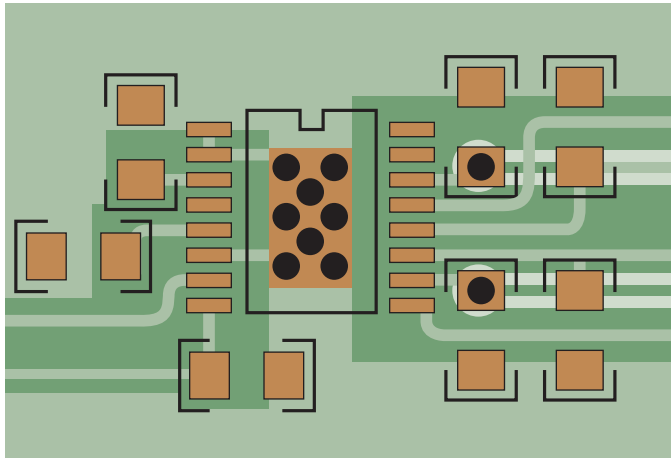
PCBレイアウト

LT6658は高性能リファレンスなので、優れたレイアウト手法が要求されます。各電源ピンでは、0.1 μ Fのコンデンサをパッケージの近くに配置することが必要です。また、出力コンデンサもデバイスの近くに配置して、等価直列抵抗を最小限に抑えるようにします。前述したように、検出線と負荷の間に寄生抵抗が形成されないようにします。ここに誤差があると、出力電圧に直接影響します。

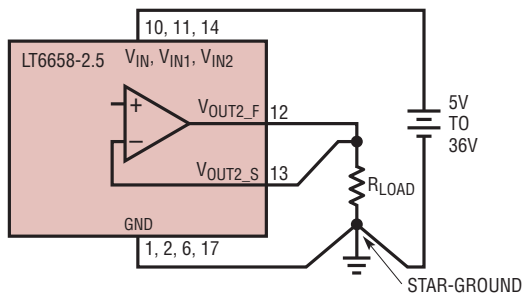
3つのグランド・ピン(1、2、6)全てと露出パッドを互いに接続します。できればスター・グランド構成にするか、グランド・プレーンに接続します。露出パッド(ピン17)はダイと電気的に接続されており、グランドに接続する必要があります。また、良好な熱伝導率を確保するため、多量の銅箔と複数のビアを使用することも必要です。

設計上、デバイスが大電力を熱放散することが必要な場合は、2オンスの銅箔の使用、または面積の広い銅箔を露出パッドに接続した多層基板の使用、あるいはその両方を検討します。 θ_{JA} は、露出パッドに半田付けされる銅箔の量に比例することに注意してください。できれば、基板の最も外側の層に銅箔をレイアウトして熱放散を向上させます。サンプル・レイアウトを図22aに示します。検出線 V_{OUT1_S} および V_{OUT2_S} は、負荷の上側にできるだけ近づけて接続します。図22bでは、LT6658のグランドを負荷の下側に直接接続しているスター・グランドを示しています。システム内のその他全てのグランドはこの同じ箇所に接続します。負荷のGND側とLT6658のGNDピン間の抵抗は、特に、LT6658がシンク電流を吸い込むアプリケーションで最小限に抑えます。これにより、負荷レギュレーションの誤差が最小限に抑えられます。

アプリケーション情報



(a) LT6658 Sample PCB Layout



(b) Bring Out Ground to the Load and Make a Star Connection

6658 F22

図 22.

長期ドリフト

長期ドリフトは、デバイスに電源が投入されている間の出力電圧の安定化レベルを表します。出力は百万分の1 (ppm) のレベルで緩やかにドリフトします。電源投入後、最初の 1000 時間に最大のシフトが観測されます。3000 時間経過後までに、大半のデバイスは安定状態になり、明らかなシフトはなくなります。図 23 のプロットは、LT6658 の長期ドリフトの代表的な特性です。

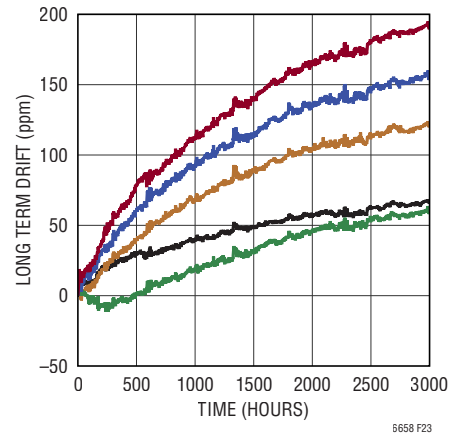


図 23. LT6658 の長期ドリフト

IR リフローによる変化

多くの高精度デバイスと同様に、LT6658 は、PCB に半田付けすると出力のシフトが認められます。このシフトの原因は、プラスチック成形材料と、ダイおよびダイの下にある銅パッドとで、収縮と膨張が一樣でないことです。回路内の重要な素子は物理的な力または圧力の変化を受け、その結果、電気的特性が変化して、回路動作に微妙な変化が生じます。無鉛半田リフローのプロファイルは 250°C 超に達するので、鉛ベースの半田よりもかなり高温です。無鉛 IR リフローの標準的なプロファイルを図 24 に示します。このシフトのシミュレーションを行う実験結果を図 25 に示します。この実験では、LT6658 を IR リフロー炉に 1 回および 3 回通しています。

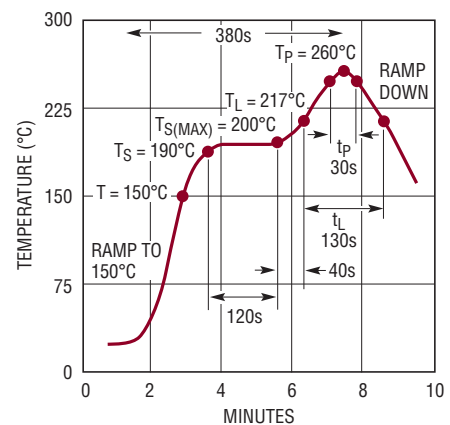


図 24. 無鉛リフローのプロファイル

6658 F24

アプリケーション情報

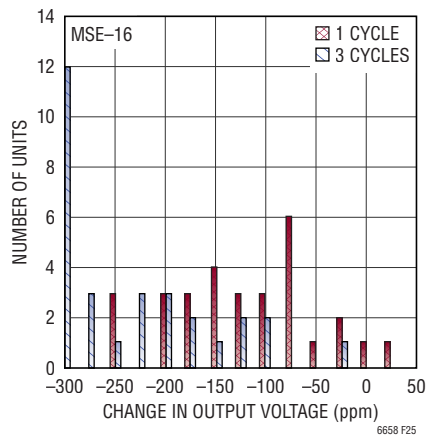
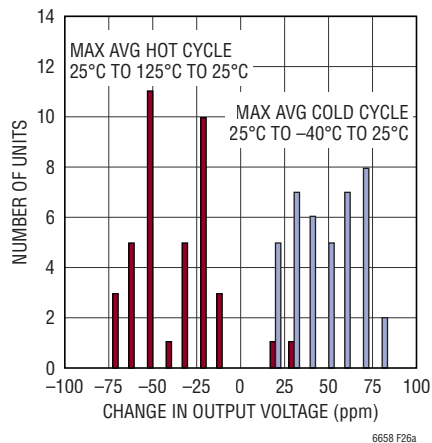


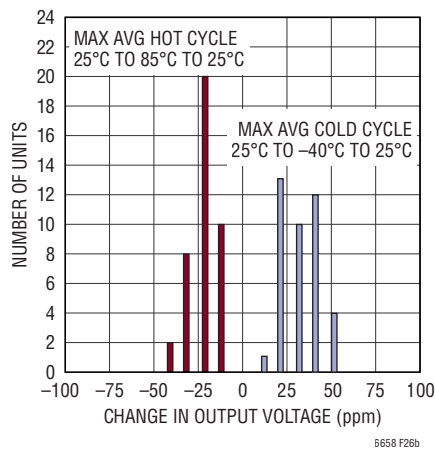
図25. IRリフローに起因する ΔV_{OUT1} のシフト



(a)Hグレード

温度ヒステリシス

温度ヒステリシスは、IRリフローと同じ効果によって生じます。ただし、温度ヒステリシスの場合は、温度が規定の動作温度の上限と下限の間を往復し、この両極端の温度にデバイスをさらした後に、室温に戻し、そのときにデバイスがどのように動作するかをシミュレーションを行います。例えば、Hグレードのデバイスは、125°Cと-40°Cの間で温度サイクルが繰り返されます。温度が25°Cを通過するたびに、出力電圧が記録されます。図26のプロットは、低温と高温を往復した後、初期出力電圧からの出力電圧の変化を示しています。

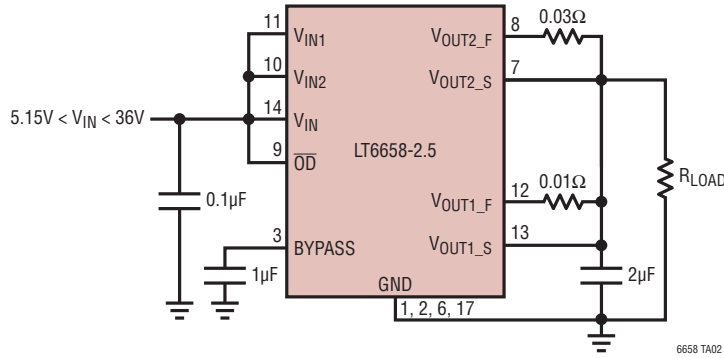


(b)Iグレード

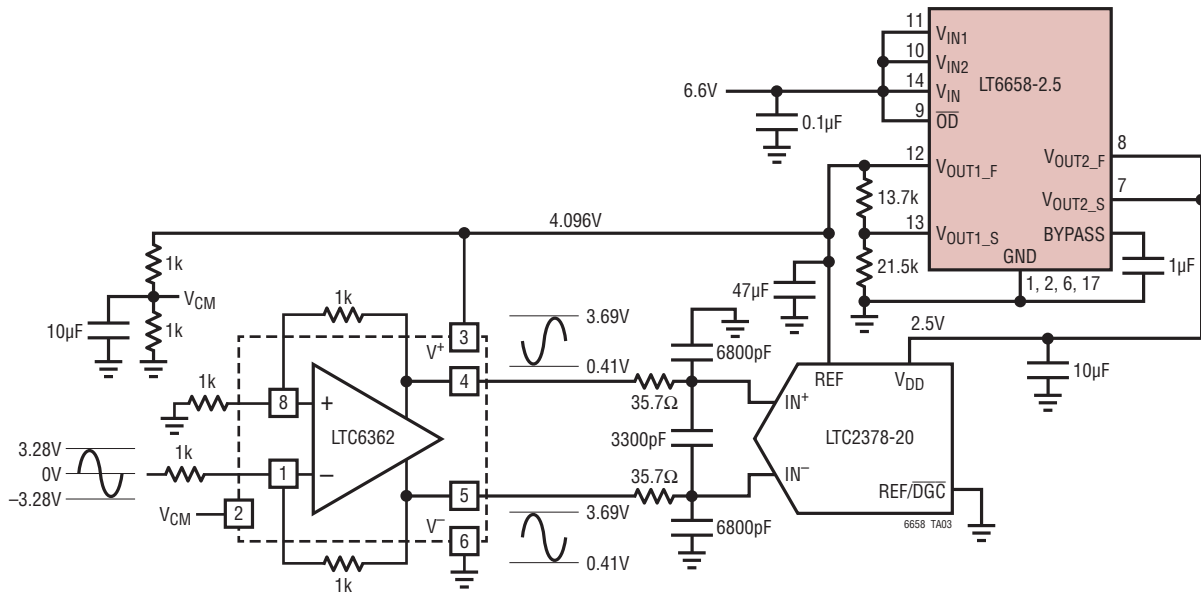
図26. 温度ヒステリシス

標準的応用例

200mAのリファレンス

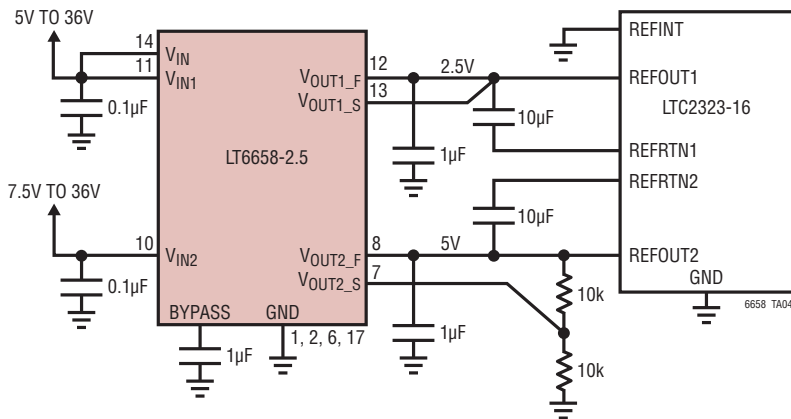


単電源の高精度データ収集回路

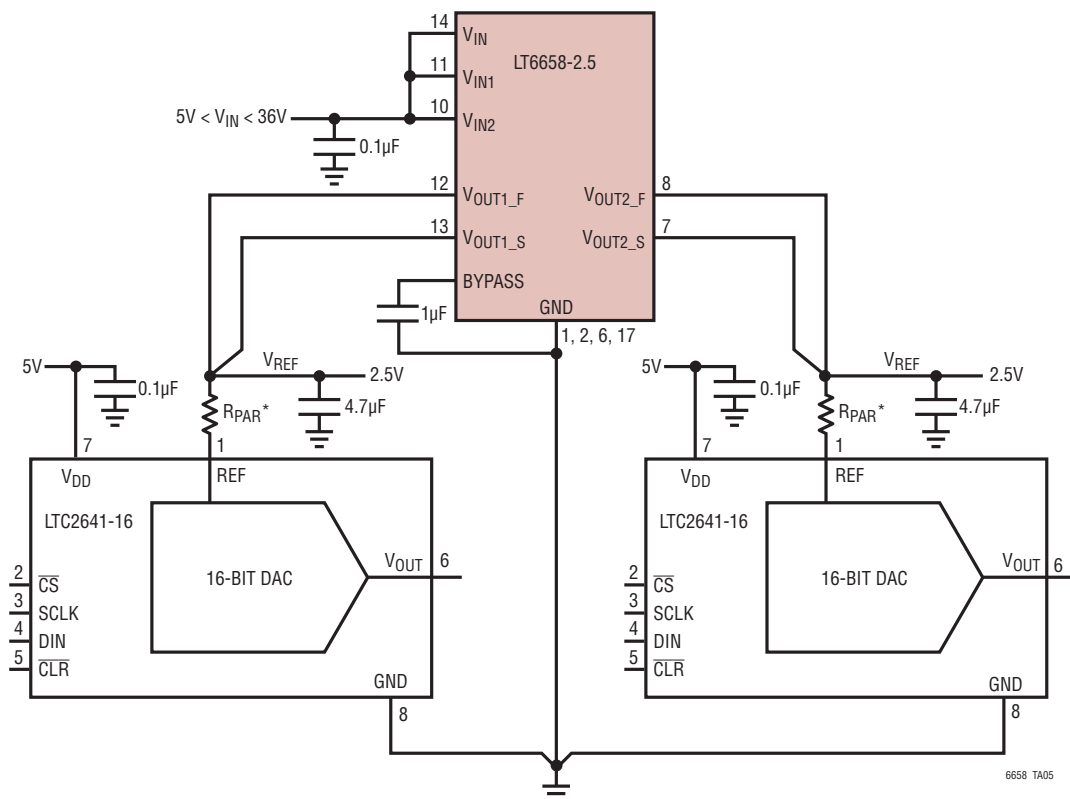


標準的応用例

LT2323-16 デュアル ADC を駆動し、個別の電圧リファレンスを接続した LT6658



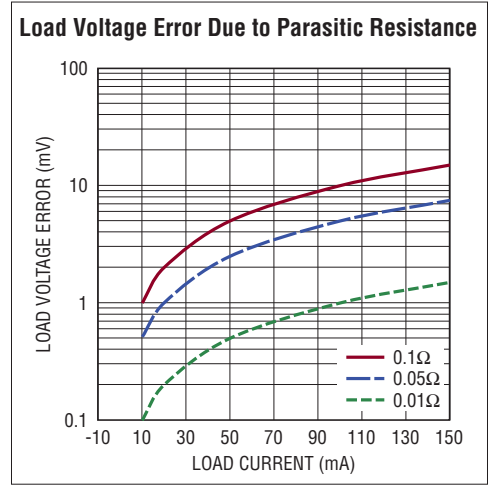
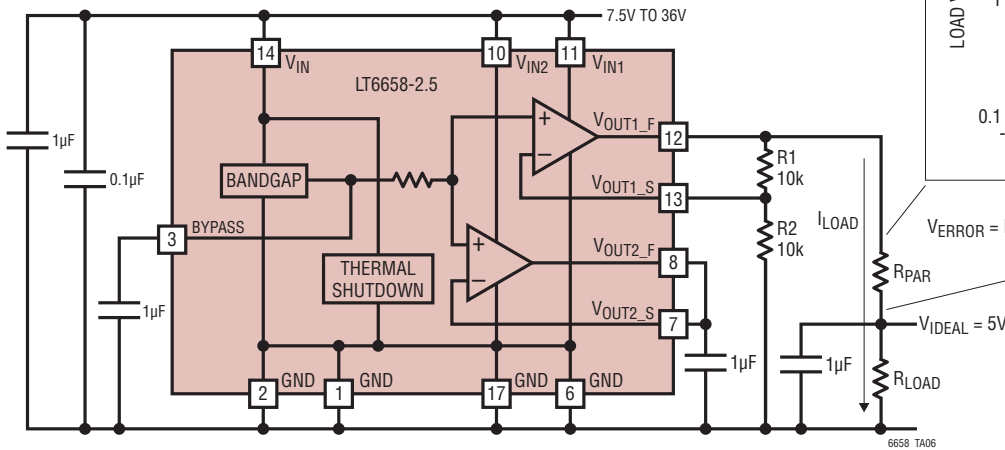
2つのコード依存 DAC リファレンス入力を駆動する LT6658。DAC リファレンスにバイアスを個別に印加することにより、コード依存リファレンス電流の相互干渉を排除



*R_{PAR} IS THE PARASITIC RESISTANCE OF THE BOARD TRACE AND SHOULD BE > 0.048Ω TO MAINTAIN GOOD INL

標準的応用例

非単位利得アプリケーションのよくある誤差



$$V_{\text{ERROR}} = I_{\text{LOAD}} \cdot R_{\text{PAR}}$$

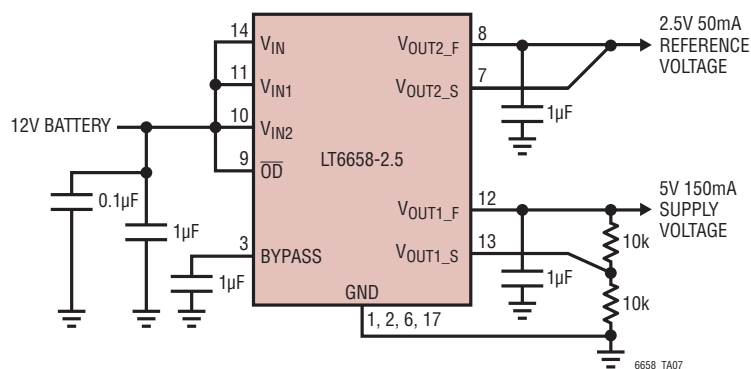
KELVIN SENSE ERROR: R_{PAR} WILL CAUSE AN ERROR $V_{\text{ERROR}} = I_{\text{LOAD}} \cdot R_{\text{PAR}}$.
 CONNECT THE TOP OF R_1 DIRECTLY TO THE TOP OF R_{LOAD} .
 RESISTOR TOLERANCE ERROR: GAIN NETWORK ERROR CAN BE REDUCED BY
 USING A MATCHED RESISTOR NETWORK SUCH AS THE LT5400.

R1とR2の許容誤差 (%)	R _{PAR} (Ω)	I _{LOAD} (mA)	±誤差 (mV)
1	0.05	0	35.4
1	0.05	150	42.9
0.1	0.05	0	3.5
0.1	0.05	150	11.0
0.1	0.02	150	6.5
0.1	0.01	150	5.0

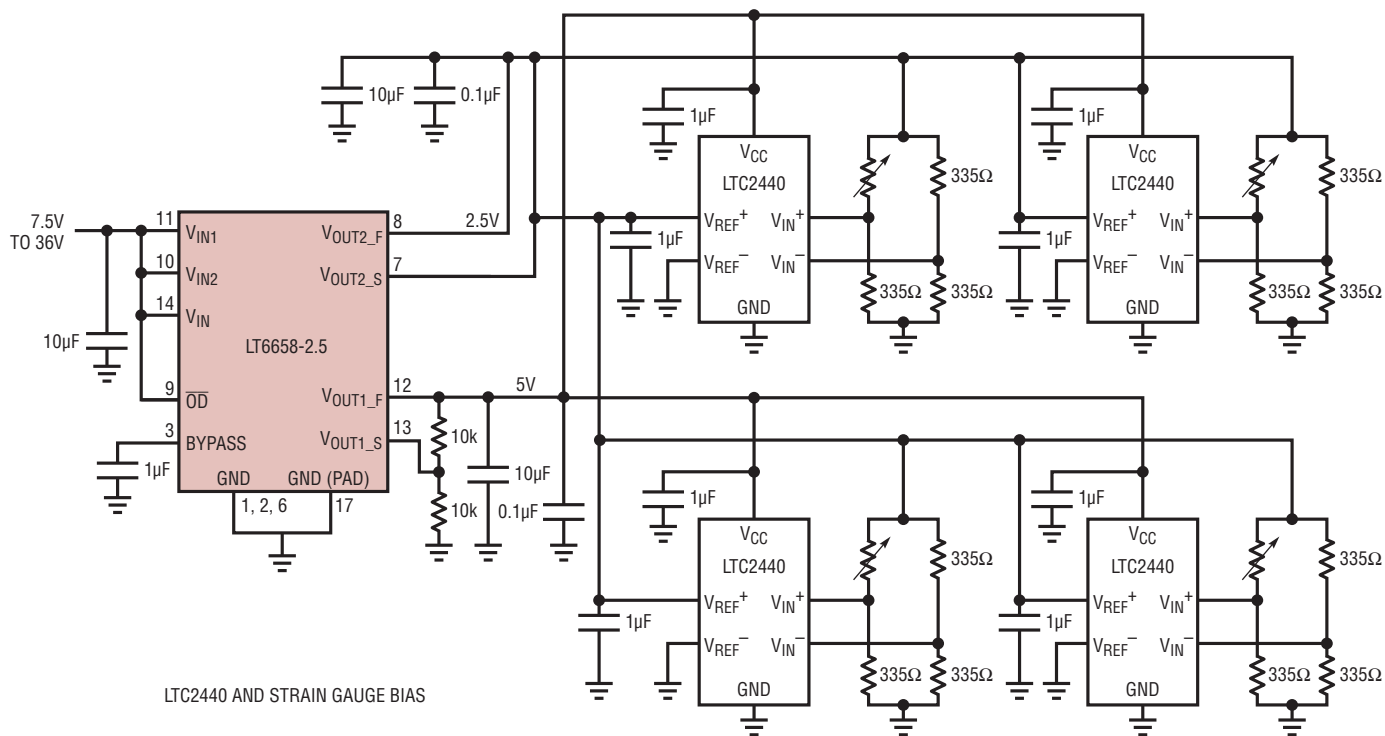
R1とR2の許容誤差は二乗和平方根に加算される

標準的応用例

自動車用のリファレンスおよび電源電圧アプリケーション



複数の歪みゲージにバイアスを印加するLT6658



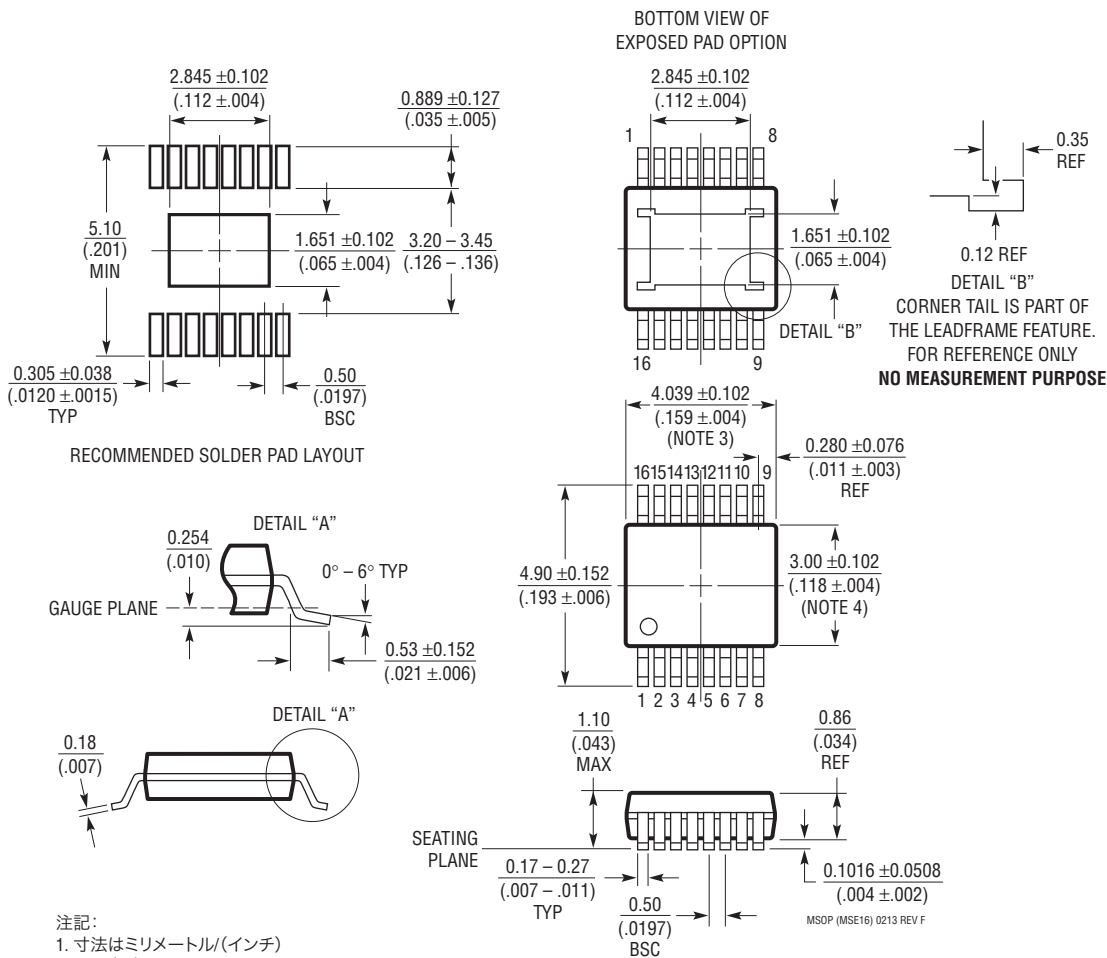
LTC2440 AND STRAIN GAUGE BIAS

6658 TA08

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/product/LT6658#packaging> を参照してください。

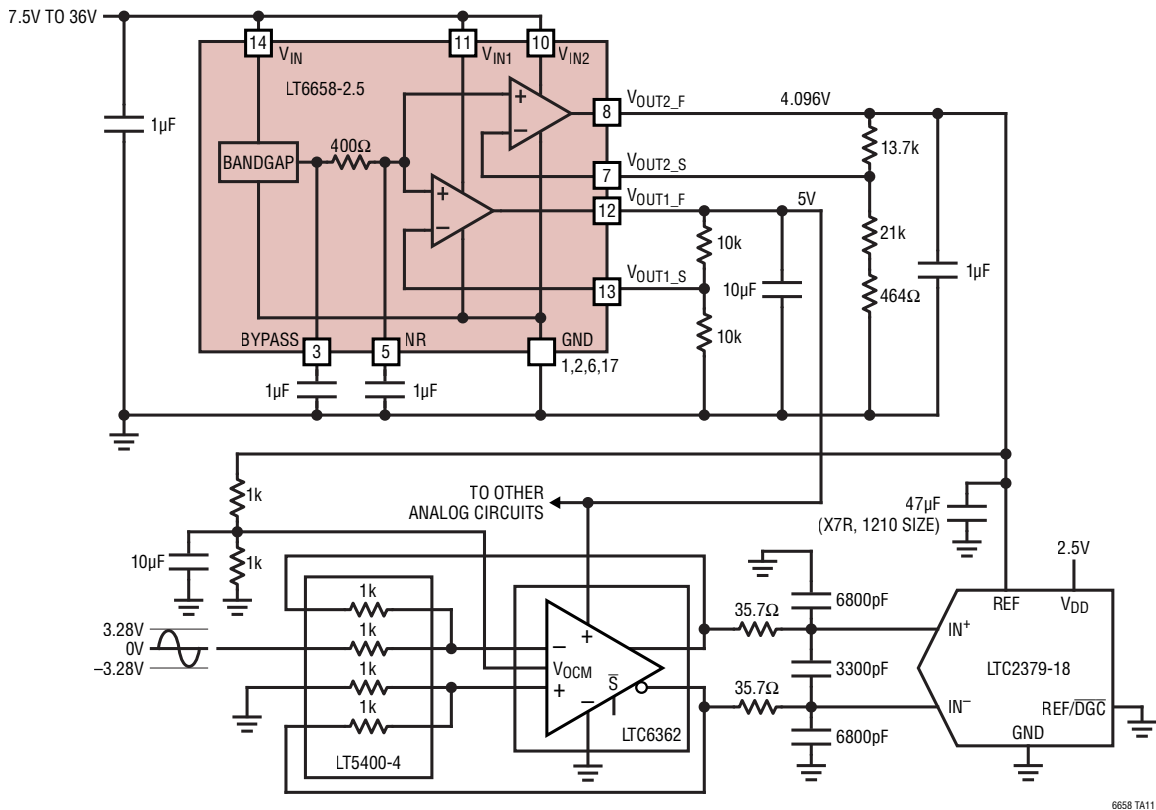
MSE Package
16-Lead Plastic MSOP, Exposed Die Pad
 (Reference LTC DWG # 05-08-1667 Rev F)



注記:

1. 寸法はミリメートル/(インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まないモールドのバリ、突出部、またはゲートのバリは、各サイドで0.152mm (0.006")を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まないリード間のバリまたは突出部は、各サイドで0.152mm (0.006")を超えないこと
5. リードの平坦度(整形後のリードの底面)は最大0.102mm (0.004")であること
6. 露出パッドの寸法には、モールドのバリを含むE-PAD上のモールドのバリは、各サイドで0.254mm (0.010")を超えないこと

標準的応用例



関連製品

製品番号	説明	注釈
LT1460	マイクロパワー・シリーズ・リファレンス	出力駆動電流: 20mA、精度: 0.075%、ドリフト: 10ppm/°C
LT1461	高精度、低ドロップアウトのシリーズ・リファレンス	出力駆動電流: 50mA、精度: 0.04%、ドリフト: 3ppm/°C、電源電流: 50µA、ドロップアウト: 300mV
LT6654	多目的で堅牢な高精度シリーズ・リファレンス	出力駆動電流: ±10mA、精度: 0.05%、ドリフト: 10ppm/°C、ドロップアウト: 100mV、ノイズ (0.1Hz to 10Hz): 1.6ppmp-p、-55°C ~ 125°C
LTC6655	高精度、低ノイズのシリーズ・リファレンス	出力駆動電流: ±5mA、精度: 0.025%、最大2ppm/°C、ノイズ (0.1Hz ~ 10Hz): 0.25ppmp-p、-40°C ~ 125°C
LT6660	小型マイクロパワー・シリーズ・リファレンス	出力駆動電流: 20mA、精度: 0.2%、ドリフト: 20ppm/°C、2mm×2mm DFNパッケージ
LT1761	低ノイズ、低ドロップアウト・リニア・レギュレータ	出力駆動電流: 100mA、ドロップアウト: 300mV、VIN = 1.8V ~ 20V、ノイズ (10Hz ~ 100kHz): 20µVRMS、ThinSOT™パッケージ
LT3042	超低ノイズ、超高PSRRのリニア・レギュレータ	出力駆動電流: 200mA、ドロップアウト: 350mV、VIN = 1.8V ~ 20V、ノイズ (10Hz ~ 100kHz): 0.8µVRMS、PSRR (1MHz): 79dB
LT3050	電流制限機能と診断機能を備えた低ノイズ・リニア・レギュレータ	出力駆動電流: 100mA、ドロップアウト: 300mV、VIN = 2V ~ 45V、ノイズ (10Hz ~ 100kHz): 30µVRMS、電源電流: 50µA、可変出力
LT3060	マイクロパワー、低ノイズ、低ドロップアウト・リニア・レギュレータ	出力駆動電流: 100mA、ドロップアウト: 300mV、VIN = 1.7V ~ 45V、ノイズ (10Hz ~ 100kHz): 30µVRMS、電源電流: 40µA、可変出力
LT3063	出力放電機能を備えたマイクロパワー、低ノイズ、低ドロップアウト・リニア・レギュレータ	出力駆動電流: 200mA、ドロップアウト: 300mV、VIN = 1.6V ~ 45V、ノイズ (10Hz ~ 100kHz): 30µVRMS、電源電流: 40µA