



# マイクロパワー、3軸 ±200g デジタル出力 MEMS 加速度センサー

データシート

ADXL371

## 特長

- 測定範囲：±200g
- 160Hz～2560Hzの範囲で帯域幅を選択可能、  
4極アンチエイリアシング・フィルタ内蔵
- 選択可能なオーバーサンプリング比
- 調整可能なハイパス・フィルタ
- 超低消費電力
  - コイン・セル・バッテリーによる電力供給が可能  
28μA @ 2560Hz ODR、3.3V 電源
  - 低消費電力、低 g アクティビティ検出のための  
ウェークアップ・モード
  - 閾値を調整可能なインスタント・オン・モード：1.7μA
  - スタンバイ・モード：0.1μA 未満
- システム・レベルの節電を実現する組み込み機能
  - プロセッサの介入が不要な自律的割込み処理
- 超低消費電力イベント・モニタリング機能が衝突を検出し、  
過渡イベントを取り込むのに十分な速度でウェークアップ
- 調整可能な低 g 閾値のアクティビティ/インアクティビティ  
検出
- 広い動作電圧範囲：2.5V～3.5V
- 外部トリガによる加速度サンプルの同期
- SPI デジタル・インターフェースと I<sup>2</sup>C インターフェース形式  
をサポート
- スケール・ファクタ 100mg/LSB で 12 ビット出力
- 広い動作温度範囲：-40°C～+105°C
- 小型・薄型パッケージ：3mm × 3.25mm × 1.06mm

## アプリケーション

- 衝突と衝撃の検知
- 資産の健全性評価
- モノのインターネット (IoT) 用携帯型エッジノード
- 脳震盪や頭部外傷の検出

## 概要

ADXL371 は超低消費電力の 3 軸±200g 微小電気機械システム (MEMS) 加速度センサーで、出力データ・レート (ODR) が 2560Hz のときの消費電流は 28μA です。ADXL371 は、低消費電力動作を実現するためにフロント・エンドの電源のオン/オフを行わないので、センサー出力にエイリアスが生じるおそれはありません。

ADXL371 はそれ自身が超低消費電力であることに加えて、システム・レベルの消費電力を低減しながら衝撃を検出することができます。更に、インアクティビティ期間中のモーション・モニタリング用に、割込み駆動によるウェークアップ機能を備えた追加の低消費電力モードが 2 つあります。ウェークアップ・モードでは、出力ノイズを十分小さく抑えるために加速度データを平均して、低 g 閾値でデバイス動作をトリガすることができます。ADXL371 はインスタント・オン・モードで 1.7μA しか電流を消費せず、この状態で衝突の有無について継続的に環境をモニタします。内部で設定した閾値を超える衝突イベントが検出された場合、デバイスは、イベントを記録するのに十分な速さで通常動作モードに切り替わります。

高 g アプリケーションでは、広い周波数範囲にわたって加速度成分が現れる傾向があります。ADXL371 は、高 g アプリケーションによく見られる帯域外信号を減衰させる 4 極ローパス・アンチエイリアシング・フィルタを内蔵しています。また、周囲温度ドリフトのような初期誤差やゆっくりと変化する誤差を除去するために、ハイパス・フィルタも内蔵しています。

ADXL371 は、100mg/LSB のスケール・ファクタで 12 ビットのデータを出力します。設定レジスタとデータ・レジスタには、シリアル・ペリフェラル・インターフェース (SPI)、あるいは I<sup>2</sup>C プロトコルを介してアクセスできます。ADXL371 は広い電源電圧範囲で動作し、3mm × 3.25mm × 1.06mm のパッケージを採用しています。

このデータシートでは、多機能ピンの名称が該当する機能のみで表されていることがあります。

## 機能ブロック図

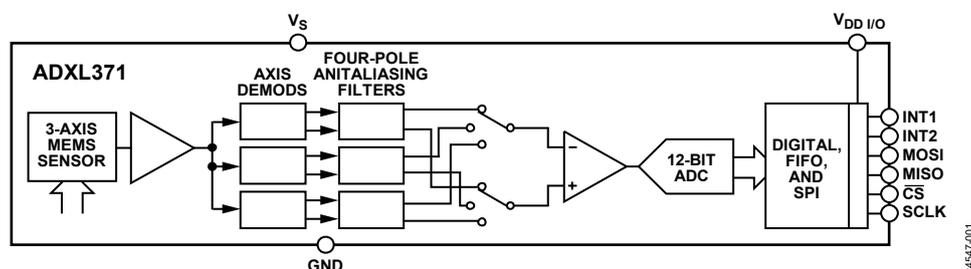


図 1.

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2021 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F  
電話 03 (5402) 8200  
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F  
電話 06 (6350) 6868  
名古屋営業所 / 〒451-6038 愛知県名古屋市中区牛島町 6-1 名古屋ルーセントタワー 38F  
電話 052 (569) 6300

## 目次

特長	1	SPIおよびI <sup>2</sup> Cのタイミング情報	24
アプリケーション	1	レジスタ・マップ	27
概要	1	レジスタの詳細	29
機能ブロック図	1	アナログ・デバイセズ ID レジスタ	29
改訂履歴	3	アナログ・デバイセズ MEMS ID レジスタ	29
仕様	4	デバイス ID レジスタ	29
絶対最大定格	6	製品リビジョン ID レジスタ	29
熱抵抗	6	ステータス・レジスタ	30
推奨するハンダ付けプロファイル	6	アクティビティ・ステータス・レジスタ	30
静電放電 (ESD) 定格	6	X 軸データ・レジスタ、MSB	30
ESD に関する注意	6	X 軸データ・レジスタ、LSB	31
ピン配置およびピン機能の説明	7	Y 軸データ・レジスタ、MSB	31
代表的な性能特性	8	Y 軸データ・レジスタ、LSB	31
動作原理	13	Z 軸データ・レジスタ、MSB	31
機械式デバイスの動作	13	Z 軸データ・レジスタ、LSB	32
動作モード	13	オフセット・トリム・レジスタ	32
帯域幅	14	X 軸のオフセット・トリム・レジスタ、LSB	32
消費電力とノイズのトレードオフ	14	Y 軸オフセット・トリム・レジスタ、LSB	32
節電機能	14	Z 軸オフセット・トリム・レジスタ、LSB	32
自律的イベント検出	15	X 軸アクティビティ閾値レジスタ、MSB	33
アクティビティとインアクティビティ	15	X 軸アクティビティ閾値レジスタ、LSB	33
モーション警告	17	Y 軸アクティビティ閾値レジスタ、MSB	33
衝突検出機能	18	Y 軸アクティビティ閾値レジスタ、LSB	34
広帯域幅	18	Z 軸アクティビティ閾値レジスタ、MSB	34
インスタント・オン衝突検出	18	Z 軸アクティビティ閾値レジスタ、LSB	34
割込み	19	アクティビティ・タイム・レジスタ	35
割込みピン	19	X 軸インアクティビティ閾値レジスタ、MSB	35
割込みのタイプ	20	X 軸インアクティビティ閾値レジスタ、LSB	36
その他の機能	21	Y 軸インアクティビティ閾値レジスタ、MSB	36
外部クロックの使い方	21	Y 軸インアクティビティ閾値レジスタ、LSB	36
同期データ・サンプリング	21	Z 軸インアクティビティ閾値レジスタ、MSB	37
セルフ・テスト	21	Z 軸インアクティビティ閾値レジスタ、LSB	37
ユーザ・レジスタ保護	22	インアクティビティ・タイム・レジスタ	37
ユーザ・オフセット・トリム	22	インアクティビティ・タイム・レジスタ、MSB	37
シリアル通信	23	インアクティビティ・タイム・レジスタ、LSB	38
シリアル・インターフェース	23	X 軸モーション警告閾値レジスタ、MSB	38
複数バイト転送	23	X 軸モーション警告通知レジスタ、LSB	38
無効なアドレスとアドレスの折り畳み	23		

Y 軸モーション警告通知閾値レジスタ、MSB .....	39	セルフ・テスト・レジスタ .....	44
Y 軸モーション警告通知レジスタ、LSB .....	39	リセット（クリア）レジスタ、デバイスはスタンバイ・モード .....	45
Z 軸モーション警告通知閾値レジスタ、MSB .....	39	アプリケーション情報 .....	46
Z 軸モーション警告通知レジスタ、LSB .....	40	アプリケーション例 .....	46
ハイパス・フィルタ設定レジスタ .....	40	3.3V 以外の電圧での動作 .....	47
割込みピンの機能マップ・レジスタ .....	41	周囲温度以外での動作 .....	47
INT2 機能マップ・レジスタ .....	41	取付けに関する機構上の留意点 .....	47
外部タイミング・コントロール・レジスタ .....	42	加速度検出軸 .....	48
測定コントロール・レジスタ .....	43	レイアウトと設計の推奨事項 .....	48
パワー・コントロール・レジスタ .....	44	外形寸法 .....	49
		オーダー・ガイド .....	49

## 改訂履歴

3/2021—Revision 0: Initial Version

## 仕様

$T_A = 25^\circ\text{C}$ 、 $V_S = 3.3\text{V}$ 、 $V_{DDIO} = 3.3\text{V}$ 、2560Hz ODR、1280Hz 帯域幅、加速度 = 0g、およびデフォルトのレジスタ設定。ただしハイパス・フィルタ (HPF) はオフ。最小仕様および最大仕様が確保されています。代表仕様は確保されていない場合があります。

表 1.

パラメータ	テスト条件/コメント	Min	Typ	Max	単位
SENSOR INPUT	各軸				
Measurement Range			±200		g
Nonlinearity	フルスケールのパーセンテージ		±0.5		%
Sensor Resonant Frequency			16		kHz
Cross Axis Sensitivity <sup>1</sup>			±2.5		%
OUTPUT RESOLUTION	各軸				
All Operating Modes			12		Bits
SCALE FACTOR	各軸				
Scale Factor Calibration Error				±10	%
Scale Factor at $X_{OUT}$ , $Y_{OUT}$ , $Z_{OUT}$	単位 : mg/LSB		100		mg/LSB
	単位 : LSB/g		10		LSB/g
Scale Factor Change Due to Temperature <sup>2</sup>			0.1		%/°C
0 g OFFSET	各軸				
0 g Output	$X_{OUT}$ 、 $Y_{OUT}$ 、および $Z_{OUT}$ 。5120Hz ODR、2560Hz 帯域幅 $V_S = 3.3\text{V}$	-3	±1	+3	g
	$2.5\text{V} \leq V_S \leq 3.5\text{V}$	-8	±1	+8	g
0 g Offset vs. Temperature <sup>2</sup>	$X_{OUT}$ 、 $Y_{OUT}$ 、 $Z_{OUT}$		±30		mg/°C
NOISE PERFORMANCE	各軸				
Noise Bandwidth					
Normal Operation			6.5		mg/√Hz
Low Noise Mode			5.5		mg/√Hz
BANDWIDTH	ユーザが選択可能				
ODR		320		5120	Hz
High-Pass Filter, -3 dB Corner <sup>3</sup>		0.19		24.38	Hz
Low-Pass (Antialiasing) Filter, -3 dB Corner <sup>4</sup>	4 極ローパス・フィルタ	160		2560	Hz
POWER SUPPLY					
Operating Voltage Range ( $V_S$ )		2.5	3.3	3.5	V
Input and Output Voltage Range ( $V_{DDIO}$ ) <sup>5,6</sup>		2.5	3.3	$V_S + 0.3$	V
Supply Current					
Measurement Mode	2560Hz ODR				
Normal Operation			28		μA
Low Noise Mode			37		μA
Instant On Mode			1.7		μA
Wake-Up Mode	ウェークアップ・レートと共に変化 最小ウェークアップ・レート時		1		μA
Standby Mode			<0.1		μA
Power Supply Rejection Ratio (PSRR)	ソース容量 ( $C_S$ ) = 1.1μF、入出力容量 ( $C_{IO}$ ) = 1.1μF、入力は $V_S$ の 100mV サイン波				
Input Frequency					
100 Hz to 1 kHz			-20		dB
1 kHz to 250 kHz			-17		dB

パラメータ	テスト条件/コメント	Min	Typ	Max	単位
Turn-On Time	2560Hz ODR				
Power-Up to Standby	$C_S = 1.1\mu\text{F}$ 、 $C_{I0} = 1.1\mu\text{F}$		6.25		ms
Measurement Mode Instruction to First Data Output <sup>7</sup>	フィルタ・セトリング・ビット = 1		1		ms
	フィルタ・セトリング・ビット = 0		462.5		ms
Instant On Ultra Low Power (ULP) Monitoring to Full Bandwidth Data			1.25		ms
ENVIRONMENTAL TEMPERATURE					
Operating Temperature Range		-40		+105	°C

<sup>1</sup> 交差軸感度は任意の2軸の組合せとして定義されます。

<sup>2</sup> スケール・ファクタは、 $-40^\circ\text{C} \sim +25^\circ\text{C}$  または  $+25^\circ\text{C} \sim +105^\circ\text{C}$  の温度範囲において  $0.1\%/^\circ\text{C}$  (代表値) で変化します。

<sup>3</sup> このパラメータには、ODR 設定で利用できるコーナ周波数スケールがあります。

<sup>4</sup> 帯域幅と ODR は互いに独立して設定されます。

<sup>5</sup> この値は最大  $3.6\text{V}$  に制限されます。

<sup>6</sup> 他のすべてのピン (デジタル入力 (I/O)) に対する動作電圧範囲は、絶対最大定格値 (表 2) に制限されます。

<sup>7</sup> 5 個めのサンプル以前のデータ出力は、フィルタ・セトリングの関係で無効です。

## 絶対最大定格

表 2.

Parameter	Rating
Acceleration	
Any Axis, Unpowered	10,000 g for 0.1 ms
Any Axis, Powered	10,000 g for 0.1 ms
V <sub>S</sub>	-0.3 V to +3.6 V
V <sub>DDIO</sub>	-0.3 V to +3.6 V
All Other Pins <sup>1</sup>	-0.3 V to V <sub>DDIO</sub> + 0.3 V
Output Short-Circuit Duration (Any Pin to Ground)	Indefinite
Temperature Range	
Storage	-50°C to +150°C
Powered	-40°C to +125°C

<sup>1</sup> この値は最大 3.6V に制限されます。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

### 熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

$\theta_{JA}$  は、1 立方フィートの密閉容器内で測定された自然対流下での周囲とジャンクションの間の熱抵抗です。 $\theta_{JC}$  は、ジャンクションとケースの間の熱抵抗です。

表 3.

Package Type <sup>1</sup>	$\theta_{JA}$	$\theta_{JC}$	Unit	Device Weight
CC-16-4	150	85	°C/W	18 mg

<sup>1</sup> 熱抵抗のシミュレーション値は、4 つのサーマル・ビアを備えた JEDEC 2S2P サーマル・テスト・ボードに基づいています。JEDEC JESD51 を参照してください。

### 推奨するハンダ付けプロファイル

図 2 と表 4 に、推奨するハンダ付けプロファイルの詳細を示します。

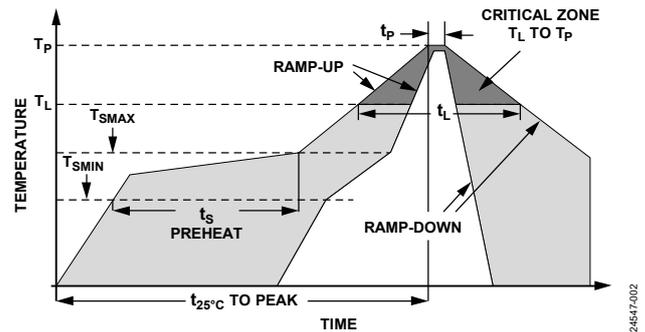


図 2. 推奨するハンダ付けプロファイル

表 4. 推奨するハンダ付けプロファイル

Profile Feature	Condition	
	Sn63/Pb37	Pb-Free
Average Ramp Rate (T <sub>L</sub> to T <sub>P</sub> )	3°C/sec max	3°C/sec max
Preheat		
Minimum Temperature (T <sub>S</sub> MIN)	100°C	150°C
Maximum Temperature (T <sub>S</sub> MAX)	150°C	200°C
Time (T <sub>S</sub> MIN to T <sub>S</sub> MAX) (t <sub>s</sub> )	60 sec to 120 sec	60 sec to 180 sec
T <sub>S</sub> MAX to T <sub>L</sub> Ramp-Up Rate	3°C/sec max	3°C/sec max
Time Maintained Above Liquidous (T <sub>L</sub> )		
Liquidous Temperature (T <sub>L</sub> )	183°C	217°C
Time (t <sub>L</sub> )	60 sec to 150 sec	60 sec to 150 sec
Peak Temperature (T <sub>P</sub> )	240 + 0/-5°C	260 + 0/-5°C
Time Within 5°C of Actual Peak Temperature (t <sub>p</sub> )	10 sec to 30 sec	20 sec to 40 sec
Ramp-Down Rate	6°C/sec max	6°C/sec max
Time 25°C to T <sub>P</sub>	6 min max	8 min max

### 静電放電 (ESD) 定格

以下の ESD 情報は、ESD に敏感なデバイスを ESD に対して保護された環境においてのみ取り扱う場合のものです。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル (HBM)。

### ADXL371 の ESD 定格

表 5. ADXL371、16 端子 LGA

ESD Model	Withstand Threshold (V)	Class
HBM	2000	1C

### ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能の説明

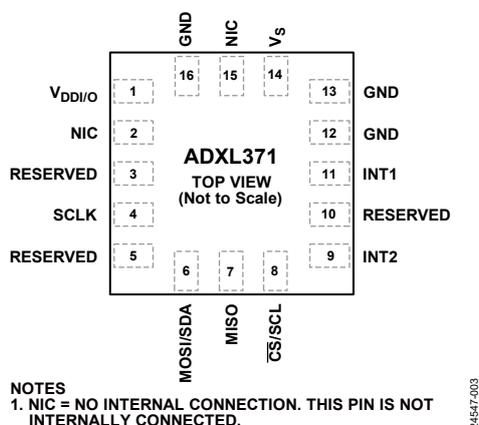


図 3. ピン配置（上面図）

表 6. ピン機能の説明

ピン番号	記号	説明
1	V <sub>DDI/O</sub>	デジタル入出力の電源電圧。
2	NIC	内部接続なし。このピンは、内部接続されていません。
3	RESERVED	予備。このピンは無接続のままにするか、GND に接続することができます。
4	SCLK	SPI シリアル通信クロック。
5	RESERVED	予備。このピンは無接続のままにするか、GND に接続することができます。
6	MOSI/SDA	SPI マスタ出力/スレーブ入力 (MOSI)。I <sup>2</sup> C シリアル・データ (SDA)。
7	MISO	SPI マスタ入力/スレーブ出力。
8	$\overline{CS}$ /SCL	SPI チップ・セレクト ( $\overline{CS}$ )。I <sup>2</sup> C シリアル通信クロック (SCL)。
9	INT2	割込み 2 出力。このピンは同期サンプリング用の入力としても機能します。
10	RESERVED	予備。このピンは無接続のままにするか、GND に接続することができます。
11	INT1	割込み 1 出力。このピンは外部クロッキング用の入力としても機能します。
12	GND	グラウンド。このピンはグラウンドに接続する必要があります。
13	GND	グラウンド。このピンはグラウンドに接続する必要があります。
14	V <sub>S</sub>	電源電圧。
15	NIC	内部接続なし。このピンは、内部接続されていません。
16	GND	グラウンド。このピンはグラウンドに接続する必要があります。

代表的な性能特性

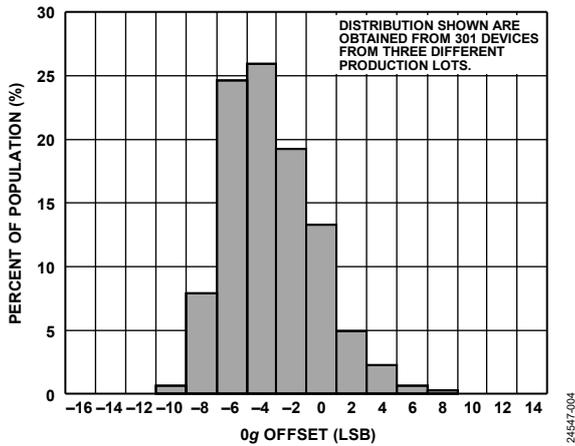


図 4. X 軸の 0g オフセット (LSB、25°C、 $V_S = 3.3V$ )

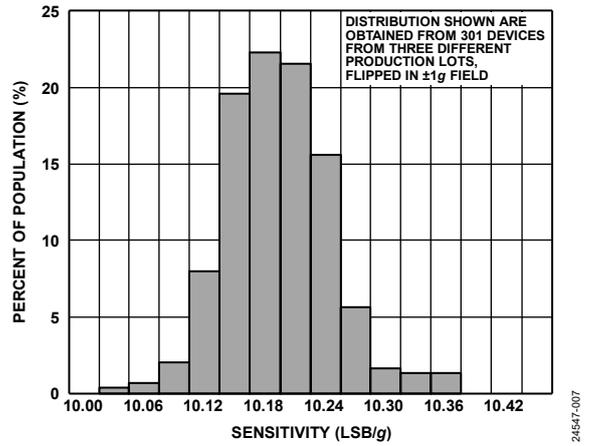


図 7. X 軸感度 (25°C、 $V_S = 3.3V$ )

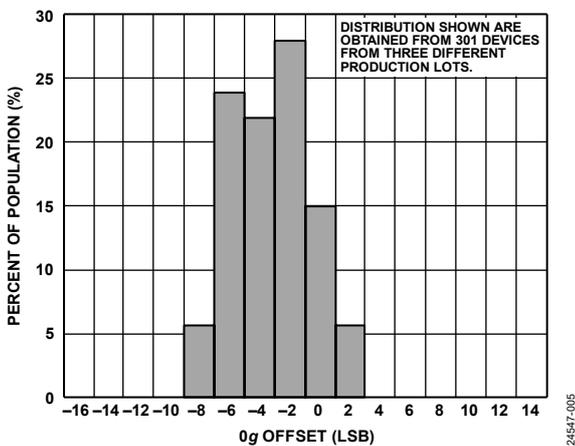


図 5. Y 軸の 0g オフセット (LSB、25°C、 $V_S = 3.3V$ )

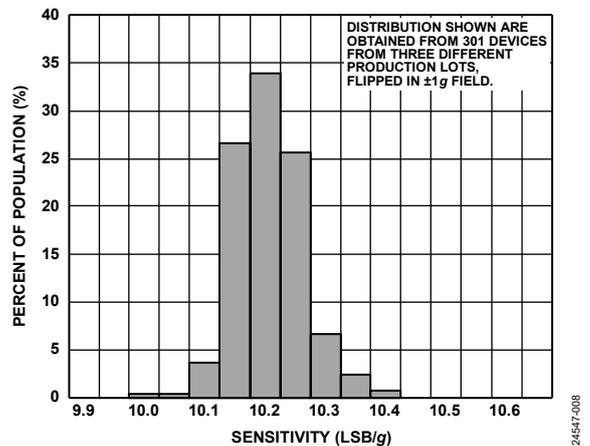


図 8. Y 軸感度 (25°C、 $V_S = 3.3V$ )

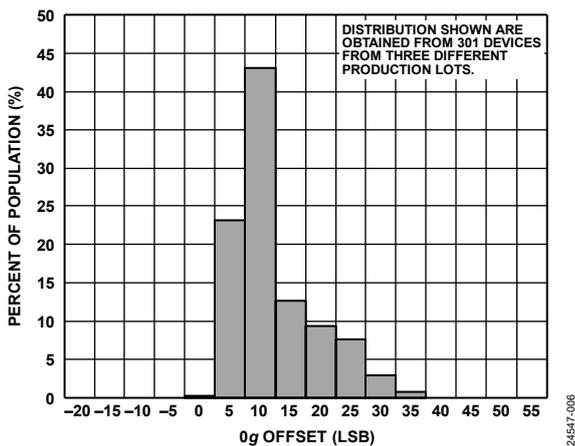


図 6. Z 軸の 1g オフセット (LSB、25°C、 $V_S = 3.3V$ )

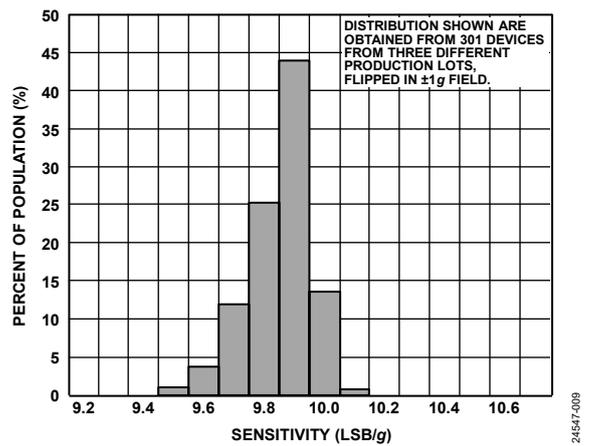


図 9. Z 軸感度 (25°C、 $V_S = 3.3V$ )

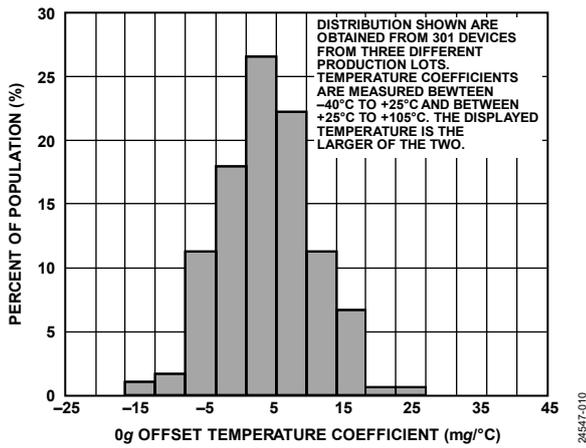


図 10. X軸の0g オフセットの温度係数 (mg/°C、 $V_s = 3.3V$ )

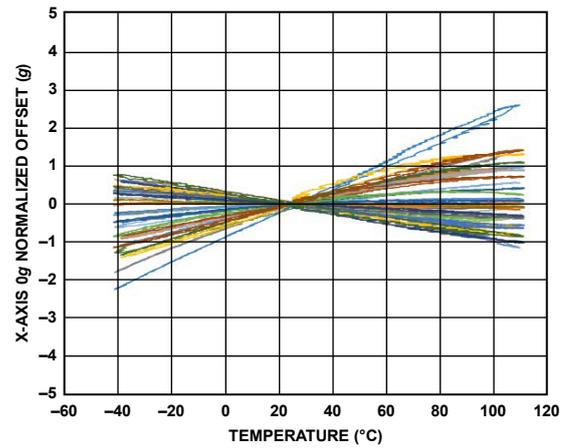


図 13. X軸の0g 正規化オフセットの温度特性 (36個のデバイスをPCBにハンダ付け、ODR = 2560Hz)

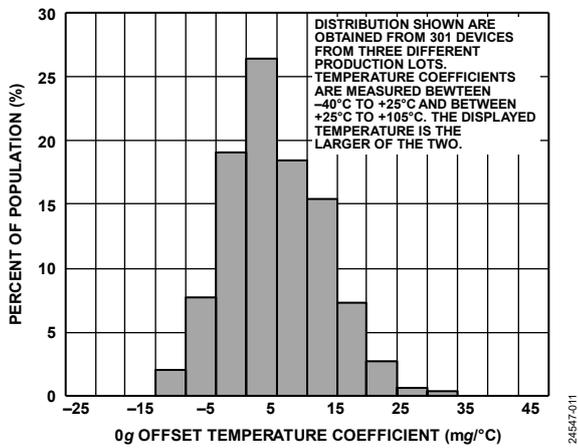


図 11. Y軸の0g オフセットの温度係数 (mg/°C、 $V_s = 3.3V$ )

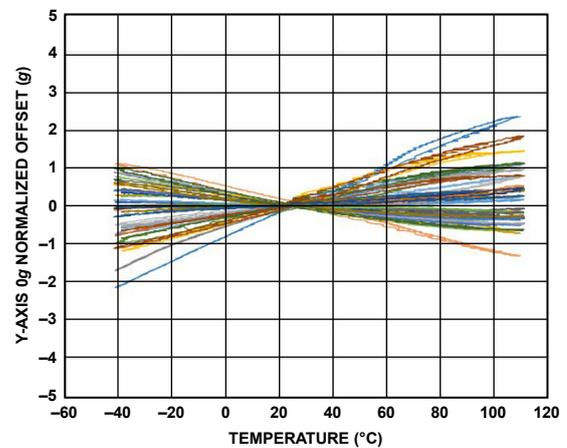


図 14. Y軸の0g 正規化オフセットの温度特性 (36個のデバイスをPCBにハンダ付け、ODR = 2560Hz)

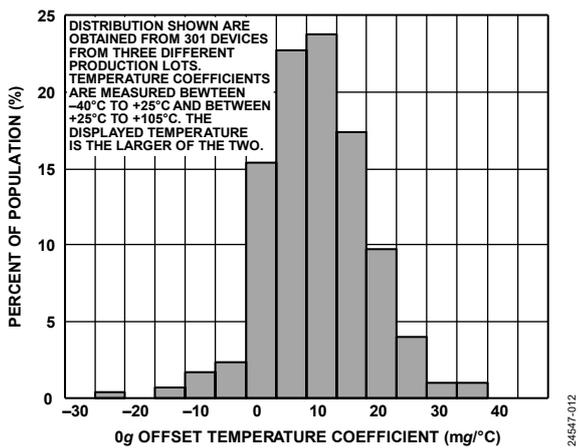


図 12. Z軸の0g オフセットの温度係数 ( $V_s = 3.3V$ )

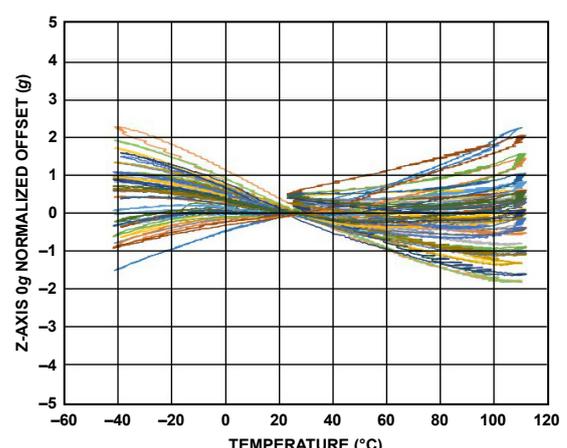


図 15. Z軸の0g 正規化オフセットの温度特性 (36個のデバイスをPCBにハンダ付け、ODR = 2560Hz)

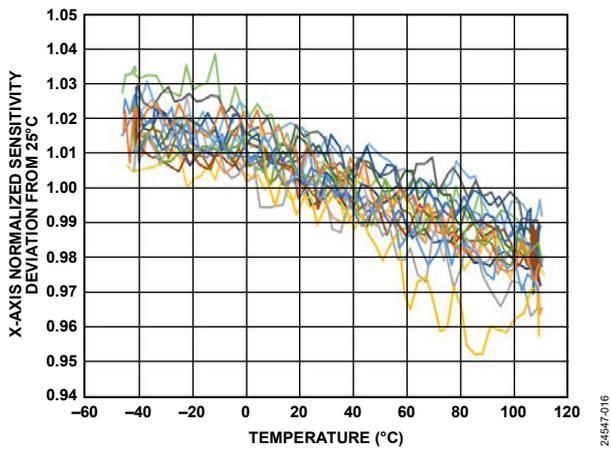


図 16. X 軸の 25°C からの正規化感度偏差の温度特性 (18 個のデバイスを PCB にハンダ付け、ODR = 2560Hz)

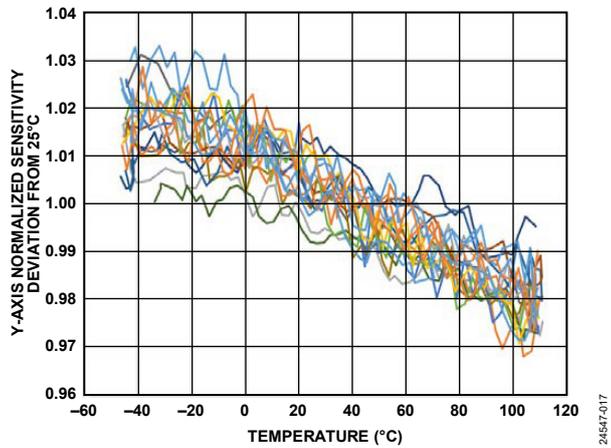


図 17. Y 軸の 25°C からの正規化感度偏差の温度特性 (17 個のデバイスを PCB にハンダ付け、ODR = 2560Hz)

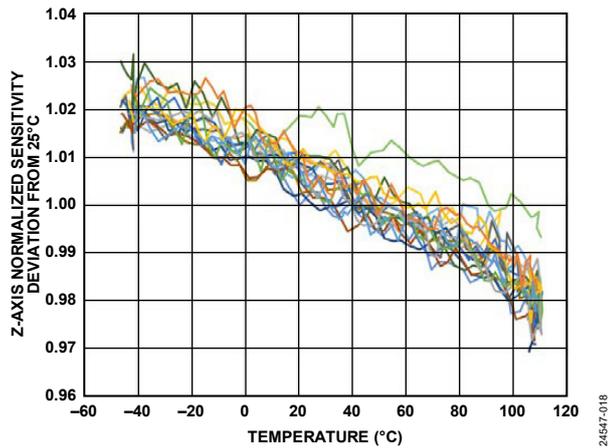


図 18. Z 軸の 25°C からの正規化感度偏差の温度特性 (18 個のデバイスを PCB にハンダ付け、ODR = 2560Hz)

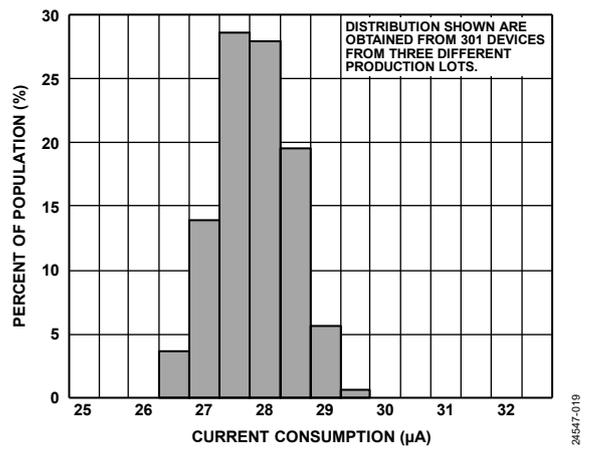


図 19. 消費電流 (25°C、通常動作モード、ODR = 2560Hz、 $V_S = 3.3V$ )

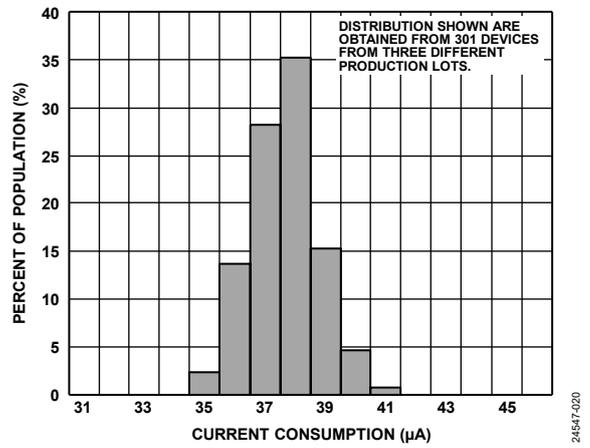


図 20. 消費電流 (25°C、低ノイズ・モード、ODR = 2560Hz、 $V_S = 3.3V$ )

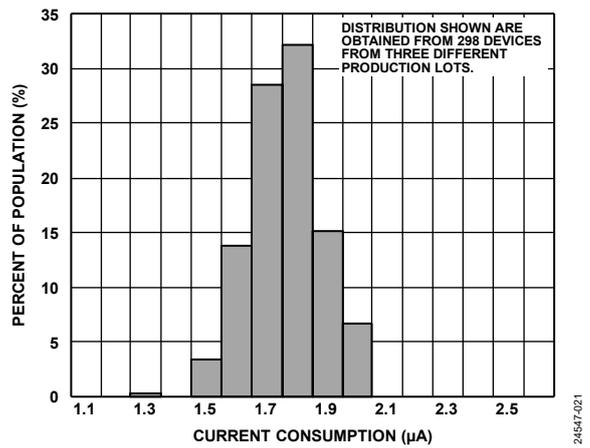


図 21. 消費電流 (25°C、インスタント・オン・モード、 $V_S = 3.3V$ )

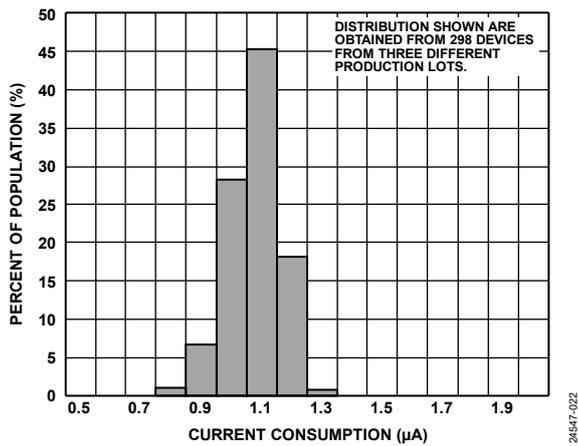


図 22. 消費電流 (25°C、ウェークアップ・モード、 $V_S = 3.3V$ )

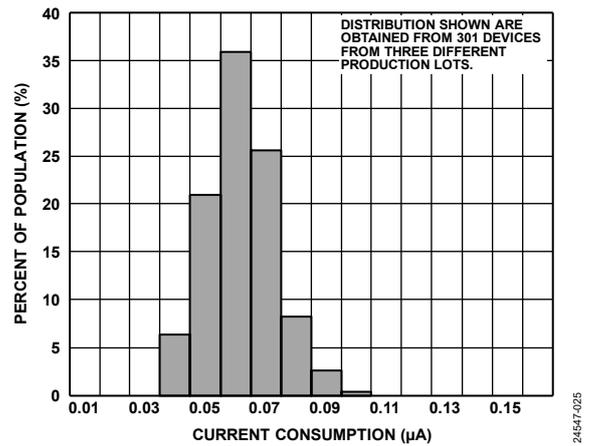


図 25. 消費電流 (25°C、スタンバイ・モード、 $V_S = 3.3V$ )

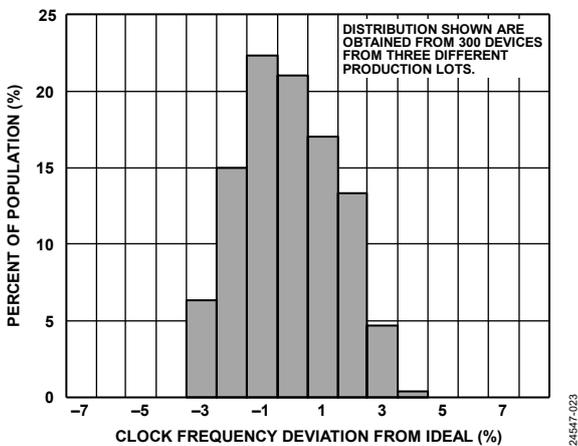


図 23. 理想値からのクロック周波数偏差 (25°C、ODR = 2560Hz、 $V_S = 3.3V$ )

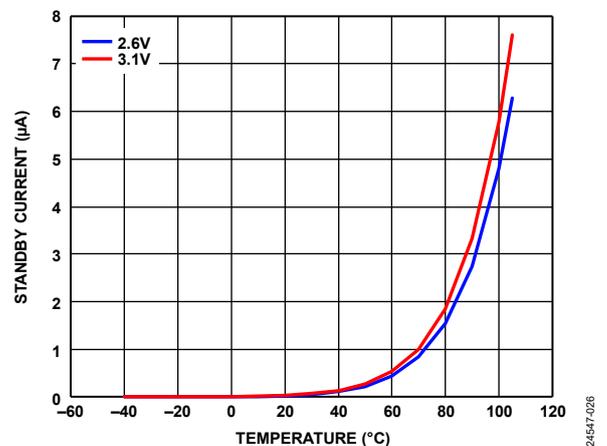


図 26. スタンバイ電流の温度特性

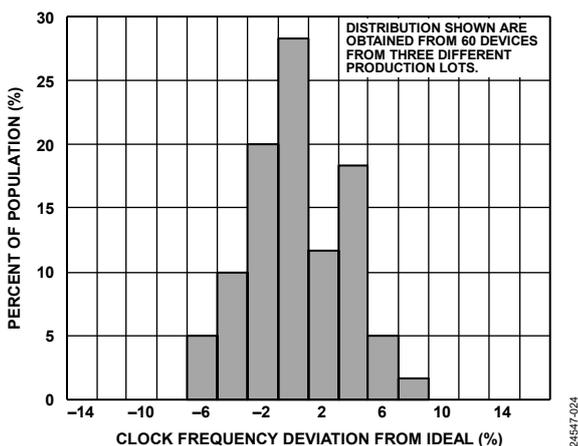


図 24. 理想値からのクロック周波数偏差 (25°C、ODR = 5120 Hz、 $V_S = 3.3V$ )

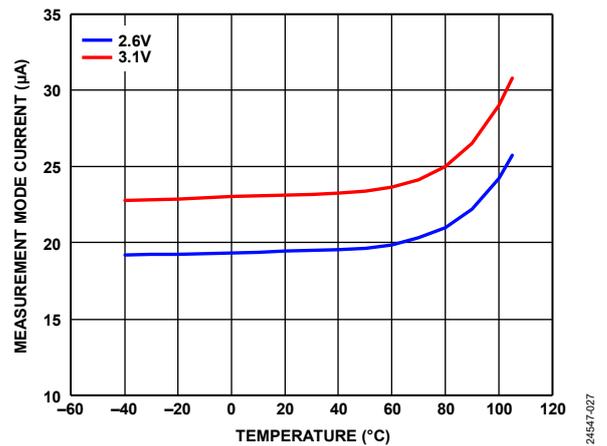


図 27. 測定モード電流の温度特性

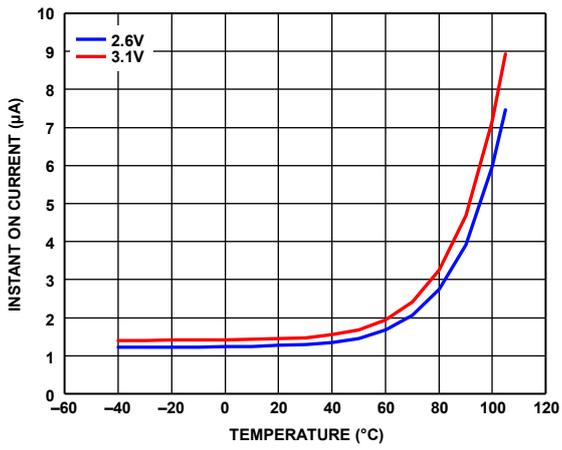


図 28. インスタント・オン電流の温度特性

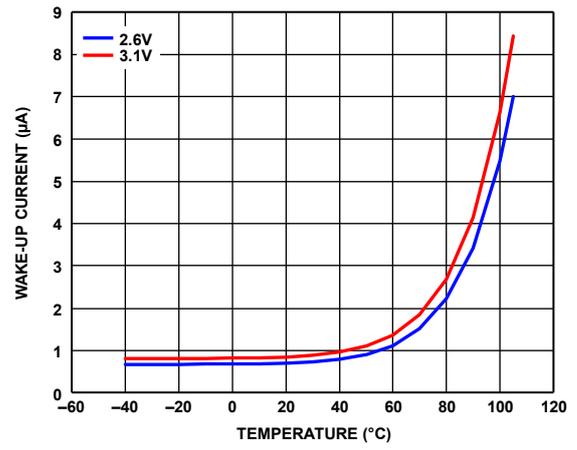


図 29. ウェークアップ電流の温度特性

## 動作原理

ADXL371 は、極めて低い消費電力レベルで動作する全機能内蔵型の 3 軸加速度計測システムです。加速度はデジタルで伝達され、デバイスは SPI および I2C プロトコルで通信します。内蔵のデジタル・ロジックにより自律的に動作することができ、システム・レベルの節電を強化する機能を備えています。

### 機械式デバイスの動作

センサーの可動部分は、シリコン・ウェーハの上面に形成されるポリシリコン表面のマイクロマシン構造です。ポリシリコンのスプリングがウェーハ表面上方でこの構造部を支え、加速度に対する抵抗を与えます。

構造部の変位は、独立した固定プレートと可動部に取り付けられたプレートで構成される、差動コンデンサによって測定します。加速度は構造部を偏向させ、差動コンデンサを不平衡にするので、振幅が加速度に比例するセンサー出力を生じます。位相検波復調により、加速度の大きさと極性が決定されます。

### 動作モード

ADXL371 には 3 つの動作モードがあります。つまり、連続した広帯域幅センシングのための測定モード、低消費電力で衝突を検出するインスタント・オン・モード、および限られた帯域幅で低 *g* のアクティビティ検出を行うウェークアップ・モードです。デバイスをスタンバイ・モードにすると、測定を中断することができます。

### 測定モード

ADXL371 のデフォルト動作モードは、測定モードです。このモードでは加速度データが連続的に読み取られ、3.3V 電源使用時の加速度センサーの消費電流は、2560Hz の出力データ・レートで 28 $\mu$ A (代表値) です。実際の消費電流は選択された ODR によって異なります。ADXL371 をこのモードで動作させているときは、このデータシートに記載されたすべての機能を使用できます。測定モードに入った後、フィルタのセトリング時間が経過するまで最初の値は出力されません。この時間は、POWER\_CTL レジスタの FILTER\_SETTLE ビットを使って選択できます。詳細については、[フィルタのセトリング時間](#)のセクションを参照してください。

### インスタント・オン・モード

インスタント・オン・モードでは、極めて少ない消費電力で衝突を検出することができます。このモードでは加速度センサーが継続的に環境をモニタしますが、消費する電流は 1.7 $\mu$ A (代表値) に過ぎません。内部閾値を超えるイベントが検出されると、デバイスは測定モードに切り替わり、イベントを記録します。ターゲットのデフォルト閾値は 10g~15g ですが、変更可能です。デフォルト閾値が低すぎる場合は、レジスタ・オプションを使用してターゲットの閾値を 30g~40g に上げることができます。

電力を節約するために、新しいデジタル加速度データは、加速度センサーが通常動作に切り替わるまで使用できません。しかし、すべてのレジスタは、通常の読み出し機能と書き込み機能を維持しています。

### ウェークアップ・モード

ウェークアップ・モードは、極めて低い消費電力でモーションの有無だけを単純に検出する用途に最適です。ウェークアップ・モードは低 *g* モーションで起動されるオンおよびオフ・スイッチの実装に特に有効で、持続的なアクティビティが検出されるまで残りのシステムをパワー・ダウンすることができます。

ウェークアップ・モードでは、TIMING レジスタの WAKEUP\_RATE ビットで設定されるウェークアップ・タイマーの時間だけデバイスがパワー・ダウンされ、その後フィルタのセトリング時間に等しい時間だけオンになります ([フィルタのセトリング時間](#)のセクションを参照)。このモードで消費される電流は、これら 2 つのパラメータによって決定されます。

表 7. 様々なウェークアップ・タイマー設定とフィルタ設定でのウェークアップ電流 ( $\mu$ A)

Wake-Up Timer (ms)	Filter Settling Time	
	20 ms	462.5 ms
65	1.3 $\mu$ A	16.7 $\mu$ A
130	0.98 $\mu$ A	15 $\mu$ A
260	0.84 $\mu$ A	12.4 $\mu$ A
640	0.76 $\mu$ A	8.4 $\mu$ A
2560	0.71 $\mu$ A	3.5 $\mu$ A
5120	0.71 $\mu$ A	2.2 $\mu$ A
10,240	0.7 $\mu$ A	1.5 $\mu$ A
30,720	0.7 $\mu$ A	1 $\mu$ A

モーションが検出された場合、加速度センサーは、以下を含め、デバイスの設定に応じていくつかの方法で自律的に応答することができます。

- フル帯域幅測定モードへの切り替え
- マイクロコントローラに割込みを通知
- 下流側回路をウェークアップ

ウェークアップ・モードの間はすべてのレジスタで通常の読み出しと書き込みが可能で、データ・レジスタからリアルタイム・データを読み出すことができますが、ウェークアップ・レートは制限されます。ただし、ウェークアップ・モードで割込みを行うことはできません。

### スタンバイ

ADXL371 をスタンバイ・モードにすると測定が中断され、消費電流が 100nA 未満まで減少します。すべての割込みはクリアされ、新しい割込みは生成されません。ADXL371 はパワーアップするとスタンバイ・モードになり、すべてのセンサー機能はオフします。

## 帯域幅

### ローパス・アンチエイリアシング・フィルタ

多くの高  $g$  イベントは、広い周波数範囲にわたる加速度成分を含んでいます。ADXL371のA/Dコンバータ(ADC)は、ユーザーが選択したODRで入力加速度をサンプリングします。アンチエイリアシング・フィルタがない場合は、ODRエイリアスの半分以上を超える周波数の入力信号や、測定帯域幅内部に折り返す入力信号によって、測定が不正確になる可能性があります。このような不正確さを減らすため、ADCの入力は4極ローパス・フィルタを備えています。フィルタの帯域幅は選択可能で、デフォルト値は160Hzです。最大帯域幅は、ナイキスト基準に違反しないように、最大でもODRの半分に制限されます。

### ハイパス・フィルタ

ADXL371は、 $-3\text{dB}$ 周波数を選択できる1極ハイパス・フィルタを備えています。DC加速度測定を必要としないアプリケーションでは、初期バイアス、温度によるバイアス・ドリフト、および電源電圧によるバイアス・ドリフトを含む一定のオフセット誤差やゆっくりと変化するオフセット誤差を最小限に抑えるために、ハイパス・フィルタを使用することができます。

ハイパス・フィルタは、1次無限インパルス応答(IIR)フィルタです。使用可能な $-3\text{dB}$ 周波数の一覧を表8に示します。これらの周波数は、出力データ・レートに応じて選択できます。ハイパス・フィルタとローパス・フィルタは、バンドパス・オプションを設定するために、同時に使用することができます。

表 8. ハイパス・フィルタの $-3\text{dB}$  コーナ周波数

Setting	ODR (Hz)				
	5120	2560	1280	640	320
00	24.38	12.19	6.09	3.05	1.52
01	12.46	6.23	3.11	1.55	0.78
10	6.30	3.15	1.58	0.78	0.39
11	3.17	1.58	0.79	0.39	0.19

## フィルタのセトリング時間

測定モードに入った後、フィルタのセトリング時間が経過するまで最初の値は出力されません。この時間は、POWER\_CTLレジスタのFILTER\_SETTLEビットを使って選択できます。ハイパス・フィルタまたはローパス・アクティビティ検出フィルタを使用する場合、有効なデータを得るための推奨(およびデフォルトの)セトリング時間は462.5msです。ハイパス・フィルタとローパス・アクティビティ検出フィルタの両方がディセーブルされている場合の理想的なフィルタのセトリング時間は20msです。

## 選択可能な ODR

ADXL371は、320Hz、640Hz、1280Hz、2560Hz、または5120Hzで加速度データをレポートできます。ODRは選択可能で、デフォルト値は320Hzです。ODRの半分以上を超えるアンチエイリアシング・フィルタ帯域幅を選んだ場合は、ODRの50%がデバイス

のデフォルト帯域幅になります。図30に示すように、ODRを増減させると、それに応じて消費電流も増減します。

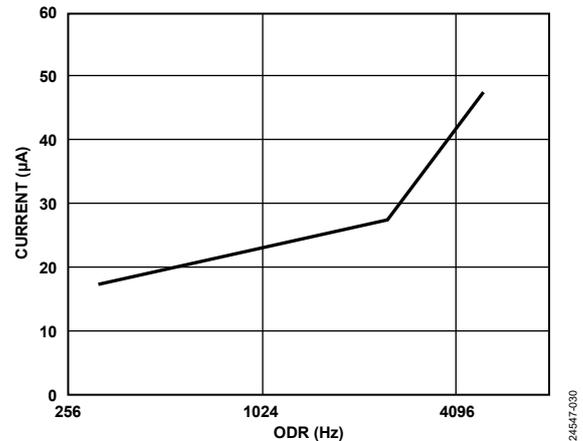


図 30. 測定モード電流(代表値)とODRの関係

## 消費電力とノイズのトレードオフ

通常動作時のADXL371のノイズ性能は、2560HzのODRと1280Hzの帯域幅で、 $6.5\text{mg}/\sqrt{\text{Hz}}$ (代表値)です。帯域幅と必要な分解能にもよりますが、これは、大部分のアプリケーションにとって十分な値です。ノイズを更に抑える必要がある場合、ADXL371は、消費電力が多少増える代わりにノイズを低減できる低ノイズ動作モードを備えています。いずれの場合も、帯域幅を高く設定して動作させるとRMSノイズが増加し、帯域幅を低く設定すると実効値ノイズが減少します。表9に、代表的な3.3V電源での通常動作と低ノイズ・モードで得られる消費電流とノイズ密度を示します。

表 9. ノイズと消費電流 ( $V_s = 3.3\text{V}$ )

Mode	Typical Noise Bandwidth ( $\text{mg}/\sqrt{\text{Hz}}$ )	Typical Current Consumption ( $\mu\text{A}$ )
Normal Operation <sup>1</sup>	6.5	28
Low Noise <sup>1</sup>	5.5	37

<sup>1</sup>  $V_s = 3.3\text{V}$ , ODR = 2560Hz, 帯域幅 = 1280Hz.

## 節電機能

ADXL371のデジタル・インターフェースは、システム・レベルの節電を念頭に置いて実装されています。以下の機能は節電効果を高めます。

- バースト読み出し/書き込みは、デバイスの設定とデータの取出しに必要なSPI通信のサイクル数を減らします。
- アクティビティ/インアクティビティ検出の並行動作は、「set it and forget it (設定後は放置)」動作を可能にします。ループ・モードは、プロセッサによる介入なしの割込みクリアを可能にすることによって、通信電力を更に低減します。

## 自律的イベント検出

### アクティビティとインアクティビティ

ADXL371 は、アクティビティ（ユーザ設定閾値を上回る加速度）とインアクティビティ（ユーザ設定閾値を下回る加速度）を検出するロジックを内蔵しています。アクティビティ／インアクティビティ・イベントは、加速度センサーの動作モード管理、ホスト・プロセッサへの割込みのトリガ、あるいはモーション・スイッチの自律的駆動に使用できます。

アクティビティ／インアクティビティ・イベントの検出は STATUS2 レジスタに示され、このときに割込みを生成するように設定することもできます。また、デバイスのアクティビティ・ステータス、つまり動いているのか静止しているのかは、**AWAKE ビット (STATUS レジスタ) の使い方の**セクションで説明する AWAKE ビットによって示されます。

アクティビティ／インアクティビティ検出は、加速度センサーが測定モードまたはウェークアップ・モードにあるときに使用できます。しかし、ウェークアップ・モードにおけるデバイスは本来アクティビティを検出しようとしているので、このモードでアクティビティ割込みとインアクティビティ割込みを使用することはできません。また、アクティビティ検出またはインアクティビティ検出に何らかの変更を加える場合は、デバイスがスタンバイ・モードのときに行う必要があります。

### ローパス・アクティビティ検出フィルタ

ADXL371 は、1 つのデバイスに高  $g$  衝突検出機能と低  $g$  運動検出機能の両方を備えています。低  $g$  検出では、 $-3\text{dB}$  コーナ周波数約  $8\text{Hz}$  の内部ローパス・フィルタがデータを平均して RMS ノイズを低減し、わずか  $500\text{mg}$  のアクティビティ閾値またはインアクティビティ閾値でも正確に検出できるようにします。高  $g$  衝突検出では、レジスタ設定によりローパス・アクティビティ検出フィルタをオフにすることができます。ローパス・アクティビティ検出フィルタとハイパス・フィルタの両方を使用するときは、ハイパス・フィルタのコーナ周波数が  $8\text{Hz}$  を超えないようにする必要があります。  $8\text{Hz}$  を超えると、アクティビティ検出データが大幅に減衰します。

### アクティビティ検出

少なくとも 1 つのイネーブルされた軸の加速度が、指定された時間にわたって指定された閾値を上回ると、アクティビティ・イベントが検出されます。イネーブルされた軸、閾値、および時間はユーザが選択します。各軸には固有のアクティビティ閾値がありますが、アクティビティ・タイマーは 3 軸すべてで共有されます。複数の軸を選択しているときは、イネーブルされている軸のいずれかで閾値を超えるイベントが発生すると、アクティビティ検出がトリガされます。

### リファレンス・モードとアブソリュート・モード

アクティビティ検出は、THRESH\_ACT\_X\_L レジスタの ACT\_REF ビットにより、どの軸にもリファレンス・モードまたはアブソリュート・モードで設定することができます。

アブソリュート・アクティビティ検出を使用した場合、加速度サンプルとユーザが設定した閾値とを直接比較して、モーションが存在するかどうかを判定します。例えば、 $0.5g$  の閾値が設定され、 $z$  軸での加速度が  $1g$  になっている時間がユーザ定義のアクティビティ時間より長い場合は、アクティビティ・ステータスがアサートされます。

多くのアプリケーションでは、絶対的な閾値（アブソリュート）ではなく、基準となるポイントまたは向きからのずれ（リファレンス）をアクティビティ検出のベースにするほうが有利です。リファレンス・モードのアクティビティ検出は、重力による静的な  $1g$  や、数  $g$  になることもある静的なあらゆるオフセット誤差がアクティビティ検出に与える影響を除去するので、特に便利です。アブソリュート・アクティビティ検出では閾値が  $1g$  未満に設定され、直ちにアクティビティが検出されます。

リファレンス・モードでは、加速度サンプルの値が内部定義されたリファレンス値を超え、更にその差がユーザ定義閾値を超えた状態がユーザ定義時間を超えると、アクティビティが検出されます（次式を参照）。

$$Abs(Acceleration - Reference) > Threshold$$

ここで、*Abs* は絶対値です。

したがって、加速度が最初の向きから十分にずれたときのみ、アクティビティが検出されます。加速度センサーのデフォルト設定はアブソリュート・モードです。該当するレジスタ設定によってセンサーがリファレンス・モードになった後、このフル帯域幅測定モードがオンになると、直ちにアクティビティ検出用のリファレンスが計算されます。リファレンスをリセットするには、デバイスを一度アブソリュート・モードに戻してから、リファレンス・モードに戻す必要があります。新しいリファレンスは、デバイスが再びフル帯域幅測定モードに入ると、直ちに設定されます。リファレンス・モードでアクティビティ検出とインアクティビティ検出の両方を使用する場合、リファレンスを設定できるようにするには、両方を一度アブソリュート・モードに戻す必要があります。

### アクティビティ・タイマー

理想的には、アクティビティ検出の目的は、ノイズや意図的でない小さな移動を無視して、意図的なモーションのときのみシステムをウェークアップさせることです。ADXL371 のアクティビティ検出アルゴリズムは、低  $g$  イベントを識別するだけでなく、望ましくないトリガを確実に除去することができます。

ADXL371 のアクティビティ検出機能には、望ましくないモーションを除去し、持続的なモーションだけをアクティビティと認識するために、タイマーが組み込まれています。タイマー時間は選択された ODR によって異なり、 $2560\text{Hz}$  以下では約  $8.25\text{ms}$ 、 $5120\text{Hz}$  では約  $2.06\text{ms}$  です。アクティビティ検出をトリガするには、閾値を超えるアクティビティ状態が、アクティビティ時間レジスタで指定されたアクティビティ・タイマーの周期数に等しい時間だけ持続する必要があります。例えばこのレジスタ内に 10 を設定した場合で、ODR が  $2560\text{Hz}$  の場合は、閾値を超えるアクティビティ状態が  $82.5\text{ms}$  続かなければなりません。レジスタ値が 0 の場合は、シングル・サンプルのアクティビティ検出となります。許容される最大アクティビティ時間は約 2.1 秒です（または  $5120\text{Hz}$  ODR で 0.53 秒）。なお、アクティビティ・タイマーは測定モードでのみ使用できます。

## ウェークアップ・モードでのアクティビティ検出

デバイスがウェークアップ・モードのときにアクティビティ検出をイネーブルすると、そのデバイスは、アクティビティ時間レジスタの設定に関わらず、シングル・サンプルのアクティビティ検出を使用します。アクティビティが検出されると、デバイスは自動的にフル帯域幅測定モードに戻ります。ただし、アクティビティ時間設定がゼロの場合を除き、アクティビティ割込みは生成されません。ゼロでない場合は、測定モードになった後も、アクティビティ時間レジスタで与えられる時間アクティビティ状態が持続するまで、割込みは生成されません。デバイスがデフォルト・モードまたは自動スリープ・モードの場合、測定モードになるとアウェーク割込みが自動的にハイになります。デバイスがリンク・モードまたはループ・モード（ただし自動スリープ・モードではない）のときはアクティビティ割込みにリンクされて、前述のように動作します。

アクティビティが検出されたことによってデバイスが自動的に測定モードに入った後は、自動スリープがオンになっていない場合、手動でウェークアップ・モードに戻す必要があります。

## インアクティビティ検出

イネーブルされたすべての軸の加速度が、指定された時間にわたって指定閾値に満たないままだと、インアクティビティ・イベントが検出されます。イネーブル軸、閾値、および時間はユーザーが選択します。各軸には固有のインアクティビティ閾値がありますが、インアクティビティ・タイマーは 3 軸すべてで共有します。複数の軸が選択されている場合、インアクティビティ検出をトリガするには、イネーブルされたすべての軸が、指定された時間にわたって閾値に満たないままでなければなりません。

## リファレンス・モードとアブソリュート・モード

インアクティビティ検出も、THRESH\_INACT\_X\_L レジスタの INACT\_REF ビットにより、リファレンス・モードまたはアブソリュート・モードで設定することができます。アブソリュート・インアクティビティ検出の使用時は、加速度サンプルとユーザー設定閾値をユーザー設定時間にわたって直接比較し、モーションが存在するかどうかを判定します。インアクティビティが検出されるのは、連続した十分な数のサンプルのすべてが閾値を下回っているときです。

リファレンス・インアクティビティ検出を使用する場合は、加速度サンプルの値と内部定義されたリファレンス値の差がユーザー定義閾値の範囲内にある状態がユーザー定義時間を超えて続くと、インアクティビティが検出されます。

$$Abs(Acceleration - Reference) < Threshold$$

リファレンス・インアクティビティは、リファレンス・アクティビティと同様、重力による静的加速度の影響や、その他の静的オフセットを除去するのに特に便利です。アブソリュート・インアクティビティでは、インアクティビティ閾値が 1g 未満に設定された場合、静止したままのデバイスはインアクティビティを検出できないことがあります。リファレンス・インアクティビティを用いれば、同じ構成の同じデバイスでもインアクティビティを検出できます。加速度センサーのデフォルト設定はアブソリュート・モードです。該当するレジスタ設定によりセンサーをリファレンス・モードにした後は、フル帯域幅測定モードがオンになると、直ちにインアクティビティ検出用のリファレンスが計算されます。リファレンスをリセットするには、

デバイスを一度アブソリュート・モードに戻してから、リファレンス・モードに戻す必要があります。新しいリファレンスは、デバイスが再びフル帯域幅測定モードに入ると、直ちに設定されます。インアクティビティ検出とアクティビティ検出の両方をリファレンス・モードで使用している場合、リファレンスをリセットできるようにするには、両方を一度アブソリュート・モードに戻す必要があります。

## インアクティビティ・タイマー

ADXL371 のインアクティビティ検出機能には、持続状態のインアクティビティを検出できるようにするためのタイマーが含まれています。タイマー時間は選択された ODR によって異なり、2560Hz 以下では ODR に関わらず約 32.5ms です。インアクティビティ検出をトリガするには、インアクティビティ時間レジスタで指定されたインアクティビティ・タイマーの周期数に等しい時間にわたって、閾値未満のインアクティビティ状態が持続する必要があります。例えばこれらのレジスタ内に 10 を設定した場合は、閾値未満のインアクティビティ状態が 325ms にわたって持続しなければなりません。これらのレジスタの値が 0 の場合は、シングル・サンプルのインアクティビティ検出となります。許容される最大インアクティビティ時間は約 35.5 分です

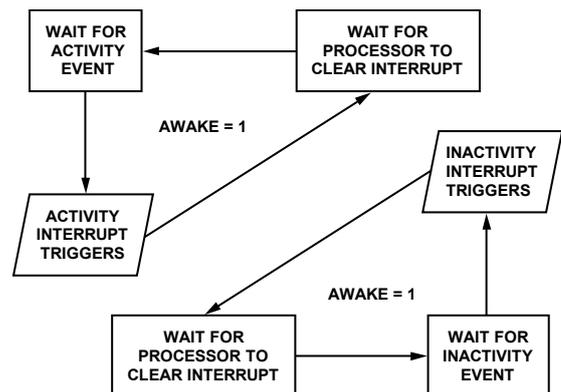
## アクティビティ/インアクティビティ検出のリンク

測定モードまたはウェークアップ・モードでは、アクティビティ/インアクティビティ検出機能を同時に使用してホスト・プロセッサでマニュアル処理するか、あるいは以下のセクションに示すように、複数の方法で相互に連携するように設定することができます。

## デフォルト・モード

デフォルト・モードでは、アクティビティ検出とインアクティビティ検出を同時に使用できますが、すべての割込みをホスト・プロセッサで処理する必要があります。つまり、プロセッサが各割込みを読み取るまで、割込みをクリアして再び使用することはできません。割込みのクリアについては、[割込み](#)のセクションを参照してください。

デフォルト・モードの動作を [図 31](#) のフローチャートに示します。



### NOTES

1. THE AWAKE BIT DEFAULTS TO 1 WHEN ACTIVITY AND INACTIVITY ARE NOT LINKED.

図 31. デフォルト・モードのアクティビティ動作とインアクティビティ動作のフローチャート

## リンク・モード

リンク・モードでは、同時に有効にできる機能が 1 つだけになるように、アクティビティ/インアクティビティ検出が互いにリンクされます。アクティビティが検出されると、デバイスが動いている（あるいはアウェーク状態になっている）ものと見なされて、アクティビティ監視はすぐに停止されます。つまり、インアクティビティが次のイベントとして想定されます。したがって、インアクティビティ検出のみが動作します。

同様に、インアクティビティが検出されると、デバイスは静止している（あるいは、スリープ状態）ものと見なされ、アクティビティが次のイベントとして想定されます。したがって、アクティビティ検出のみが動作します。

リンク・モードでは、ホスト・プロセッサが各割込みを処理しなければ次の割込みは有効になりません。

リンク・モードの動作を図 32 のフローチャートに示します。

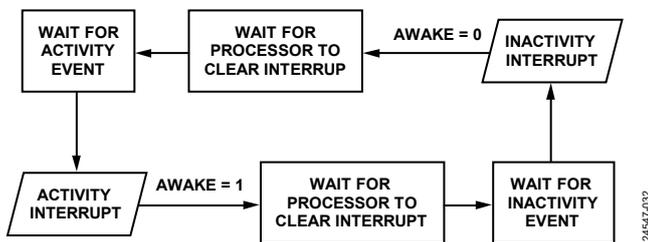


図 32. リンク・モードのアクティビティ動作とインアクティビティ動作のフローチャート

## ループ・モード

ループ・モードでは、モーション検出はリンク・モードのセクションで説明したように動作しますが、割込みはホスト・プロセッサによる処理を必要としません。この設定は、一般的に用いられるモーション検出の実装を簡素化し、バス通信に使用される電力を低減して節電効果を高めます。

ループ・モードの動作を図 33 のフローチャートに示します。

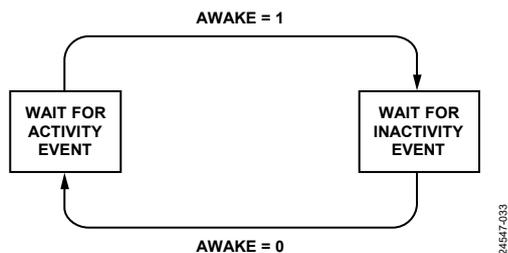


図 33. ループ・モードのアクティビティ動作とインアクティビティ動作のフローチャート

## 自動スリープ

自動スリープを選択すると、デバイスは、ウェークアップ・モードになった後で（ウェークアップ・モードのセクションを参照）自動的にループ・モードになり、アクティビティの検出を開始します。アクティビティが検出されるとデバイスは自動的に測定モードになり、直ちにインアクティビティの検出を開始します。インアクティビティが検出されると、デバイスは自動的にウェークアップ・モードに戻ります。自動スリープ機能を使用できるようにするには、デバイスをマニュアルでウェークアップ・モードにする必要があります。デバイスをマニュアルにより測定モードで起動した場合、デバイスは自動的にウェークアップ・モードになりません。

## AWAKE ビットの使い方

AWAKE ビットは、ADXL371 がアウェーク状態であるかスリープ状態であるかを示すステータス・ビットです。デフォルト・モードまたは自動スリープ・モードでは、デバイスは測定モードのとき AWAKE ビットは常にハイになります。リンク・モードまたはループ・モードでは、デバイスがアクティビティ状態になると常に AWAKE ビットがハイになり、インアクティビティ状態になるとローになります。

アウェーク信号は INT1 ピンまたは INT2 ピンにマッピングできます。したがって、このピンは、加速度センサーのアウェーク状態に基づいて下流回路への電力を接続/切断するステータス出力として使用できます。この設定をループ・モードと組み合わせれば、モーションで起動する単純で自律的なスイッチを実装できます。

下流回路の起動時間を許容できる場合、このモーション・スイッチ設定により、残りのアプリケーション回路部分のスタンバイ消費電流をゼロにすることによって、システム・レベルの大幅な節電が可能になります。このスタンバイ電流は、ADXL371 の動作電流を上回ることがよくあります。

## モーション警告

ADXL371 では、前に述べたアクティビティ閾値に加えて、もう 1 つの閾値（セカンダリ閾値）を使用できます。この第 2 の閾値（モーション警告閾値）は、アクティビティ閾値とは独立に設定することができます。この閾値に、自動スリープ・モード、リンク・モード、あるいはループ・モードや、デバイスのアウェーク・ステータスに関する機能はありません。モーション警告機能の目的は、測定された加速度が第 2 の閾値を超えたことを、ステータス・ビットまたは割込み、あるいはその両方を介してシステムに通知することです。この機能は、THRESH\_ACT2\_x\_x レジスタと ACTIVITY2 割込みで制御します。この割込みは INT2 ピンにだけ送られます。各軸には、それぞれのモーション警告閾値があります。ただし、モーション警告アクティビティ割込みには、アクティビティ・タイマーがありません。この割込みは、シングル・サンプルのアクティビティ検出にのみ使われます。また、モーション警告閾値は、プライマリ・アクティビティ検出と、同じリファレンス/アブソリュート設定を共有します。

## 衝突検出機能

多くの衝突検出アプリケーションには、高  $g$  で広帯域幅の加速度検出が求められますが、ADXL371 はこれらのアプリケーションを念頭に置いて設計されています。衝突検出をターゲットとし、システム設計の簡素化を目的とする複数の機能が組み込まれています。

### 広帯域幅

衝突は、広い範囲の周波数成分を持つ加速度パルスを生じる過渡的イベントです。帯域幅を狭くすると記録される信号が小さくなり、測定精度が低下するので、衝突イベントを捉えるには十分に広い帯域幅が必要です。

ADXL371 は、極めて低い消費電力で最大 2560Hz の帯域幅を使用することができます。傾きの急なフィルタ・ロールオフも帯域外成分の除去に効果的で、ADXL371 には、この目的のために 4 極のローパス・アンチエイリアシング・フィルタが組み込まれています。

### インスタント・オン衝突検出

ADXL371 のインスタント・オン・モードは、組み込まれた閾値を超える衝突イベントの有無について環境を継続的にモニタする、超低消費電力モードです。衝突が検出されるとデバイスはフル測定モードに切り替わり、衝突プロファイルを取り込みます。

この動作モードでは、デジタル・データは使えません。POWER\_CTL レジスタの INSTANT\_ON\_THRESH ビットを使用して、閾値レベルが 10g~15g、または 30g~40g の範囲の衝突を検出するようにデバイスを設定することができます。選択した閾値を超える衝突が検出されると ADXL371 はフル帯域幅測定モードに切り替わり、デジタル・データを出力し始めます。

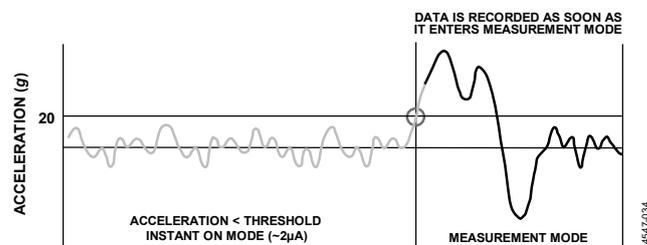


図 34. デフォルト閾値を使用するインスタント・オン・モード

加速度センサーをフル帯域幅測定モードにした後は、手動でインスタント・オン・モードに戻す必要があります。自動的にインスタント・オン・モードに戻ることはありません。

## 割込み

ADXL371 の組込み機能のいくつかは、割込みをトリガして特定のステータス条件をホスト・プロセッサに通知することができます。これらの割込みの機能については、このセクションで説明します。

### 割込みピン

割込みは、INT1\_MAP レジスタと INT2\_MAP レジスタの適切なビットをセットすることによって、それぞれ 2 本の指定された出力ピン (INT1 と INT2) のいずれか (あるいは両方) にマッピングすることができます。すべての機能は同時に使用できます。複数の割込みが 1 本のピンにマッピングされた場合、ピンのステータスは、割込みの OR 組合せによって決まります。

割込みピンに機能がマッピングされていない場合、そのピンは自動的に高インピーダンス (high-Z) 状態に設定されます。INTx ピンは、リセット時にも高インピーダンス状態に置かれます。

特定のステータス条件が検出されると、その条件がマッピングされている INTx ピンがアクティブになります。INTx ピンのデフォルト設定はアクティブ・ハイなので、アクティブになるとピンはハイ・レベルになります。しかし、該当する INTx\_MAP レジスタの INTx\_LOW ビットをセットすれば、この設定をアクティブ・ローに切り替えることができます。

INTx ピンをホスト・プロセッサの割込み入力に接続すると、割込みは割込みルーチンによって処理されます。同じピンに複数の機能をマッピングできるため、STATUS レジスタにより、割込みをトリガした条件を判定することができます。

割込みは、以下のいずれかの方法でクリアされます。

- STATUS2 レジスタを読み出すと、ACTIVITY 割込みと INACT 割込みがクリアされます。ただし、アクティビティ検出がデフォルト・モードで動作していて、アクティビティ・タイマーまたはインアクティビティ・タイマーが 0 にセットされている場合、アクティビティ・ビットまたはインアクティビティ・ビットをクリアする唯一の方法は、それぞれデバイスをスタンバイ・モードにしてフル帯域幅測定モードを再開することです。

- STATUS2 レジスタを読み出すと、ACTIVITY2 割込みがクリアされます。アクティビティ・タイマーにどのような値が設定されていても、この割込みをクリアするためにデバイスをスタンバイ・モードに戻す必要はありません。
- データ・レジスタのデータを読み出すと、DATA\_RDY 割込みがクリアされます。

2 本の INTx ピンは、プッシュプル/低インピーダンス・ピンであり、約 500Ω (代表値) の出力インピーダンスと、表 10 に示すデジタル出力仕様を備えています。どちらの INTx ピンもバス・キーパを備えており、ピンが高インピーダンス・モードのときは、これらのバス・キーパがピンを有効なロジック状態に保持します。

設定中に割込みが誤ってトリガされるのを防ぐため、割込みの閾値、タイミング、その他の値の設定中は割込みを無効にしてください。

### 代替機能

INT1 ピンと INT2 ピンは、割込みを通知する代わりに、入力ピンとしても設定できます。TIMING レジスタの EXT\_CLK ビットがセットされると、INT1 は外部クロック入力として使用されます。TIMING レジスタの EXT\_SYNC ビットがセットされると、INT2 は同期サンプリング用のトリガ入力として使用されます。これらの代替機能の一方または両方は同時に使用できます。しかし、割込みピンを代替機能に使用した場合は、その INTx ピンを同時に割込み通知に使用することはできません。

表 10. 割込みピン (INTx) のデジタル出力

パラメータ	テスト条件/コメント	限界値 <sup>1</sup>		単位
		Min	Max	
Digital Output				
Low Level Output Voltage (V <sub>OL</sub> )	I <sub>OL</sub> = 500μA		0.2 × V <sub>DDIO</sub>	V
High Level Output Voltage (V <sub>OH</sub> )	I <sub>OH</sub> = -300μA	0.8 × V <sub>DDIO</sub>		V
Low Level Output Current (I <sub>OL</sub> )	V <sub>OL</sub> = V <sub>OL,MAX</sub>	500		μA
High Level Output Current (I <sub>OH</sub> )	V <sub>OH</sub> = V <sub>OH,MIN</sub>		-300	μA
Pin Capacitance	入力周波数 (f <sub>IN</sub> ) = 1MHz、入力電圧 (V <sub>IN</sub> ) = 2.0V		8	pF
Rise and Fall Time				
Rise Time (t <sub>r</sub> ) <sup>2</sup>	負荷容量 (C <sub>LOAD</sub> ) = 150pF		210	ns
Fall Time (t <sub>f</sub> ) <sup>3</sup>	C <sub>LOAD</sub> = 150pF		150	ns

<sup>1</sup> 特性評価の結果に基づくリミット値であり、出荷テストは行っていません。

<sup>2</sup> 立上がり時間は、割込みピンが V<sub>OL,MAX</sub> から V<sub>OH,MIN</sub> へ遷移する時間として測定された値です。

<sup>3</sup> 立下がり時間は、割込みピンが V<sub>OH,MIN</sub> から V<sub>OL,MAX</sub> へ遷移する時間として測定された値です。

## 割込みのタイプ

### アクティビティ/インアクティビティ割込み

ACTIVITY ビットと INACT ビットは、それぞれアクティビティとインアクティビティが検出されたときにセットされます。検出の手順と基準については、[自律的イベント検出](#)のセクションで説明されています。

### データ・レディ割込み

DATA\_RDY ビットは、新しい有効なデータが使用可能になるとセットされ、新しいデータがなくなるとクリアされます。

いずれかのデータ・レジスタの読出し中は、DATA\_RDY ビットはセットされません。レジスタ読出しより前に DATA\_RDY = 0 になっていて、レジスタ読出し中に新しいデータが使用可能になった場合、DATA\_RDY は読出しが完了するまで 0 のままで、完了して初めて 1 に設定されます。

レジスタ読出しより前に DATA\_RDY = 1 であった場合、これはレジスタ読出しの開始時にクリアされます。

レジスタ読出しより前に DATA\_RDY = 1 になっていて、レジスタ読出し中に新しいデータが使用可能になった場合、DATA\_RDY は、レジスタ読出しの開始時に 0 にクリアされ、読出し中も 0 のままです。読出しが完了すると、DATA\_RDY は 1 に設定されます。

## その他の機能

### 外部クロックの使い方

2560Hz以下の ODR で使用する場合、ADXL371 に内蔵されている 307.2kHz (代表値) のクロックは、デフォルトで内部動作の時間ベースとして機能します。5120Hz の ODR では、このクロック・レートは 614.4kHz (代表値) に増加します。必要な場合は、代わりに外部クロックを使用して、クロック周波数の精度を上げるか、出力データ・レートを制御することができます。外部クロックを使用するには、TIMING レジスタ (レジスタ 0x3D) の EXT\_CLK ビット (ビット 1) をセットして、INT1 ピンにクロックを接続します。

外部クロックは、必要な出力データ・レートが得られるように、公称値の 307.2kHz 以下 (ODR ≤ 2560Hz のとき)、または 614.4kHz 以下 (ODR = 5120Hz のとき) で動作させることができます。クロック・レートを下げる場合、アプリケーションによっては高周波数信号のエイリアスが生じる可能性があるため、注意して使用する必要があります。

ODR と帯域幅は、クロックに比例して変化します。ADXL371 では、離散的な値を持つ複数の ODR を選ぶことができます。用意されている値以外の ODR は、適切なクロック周波数を選ぶことにより得られます。例えば、ODR を 2048Hz にするには、2560Hz の ODR 設定を選択して、公称値の 80%、つまり 245.76kHz のクロック周波数を使用します。帯域幅も同じ比率でスケールされるので、320Hz の帯域幅を選択した場合、得られる帯域幅は 256Hz になります。

### 同期データ・サンプリング

ADXL371 は、正確に時間調整された加速度測定を必要とするアプリケーション用に、加速度サンプリングを外部トリガに同期させるオプションを備えています。この機能は、TIMING レジスタの EXT\_SYNC ビットを使って有効にします。EXT\_SYNC ビットを 1 に設定すると、INT2 ピンは、同期トリガ入力用に自動的に再設定されます。

外部トリガが有効なとき、システム設計者はサンプリング周波数がシステム条件を満たすかどうかを確認しなければなりません。サンプリング頻度が低すぎると、エイリアシングが生じます。ノイズはオーバーサンプリングによって低減できます。しかし、サンプリング周波数が高すぎると、加速度センサーが加速度データを処理して有効なデジタル出力データに変換するための時間が、足りなくなることがあります。

ナイキスト基準が満たされると、信号の完全性が維持されます。ADXL371 にはアンチエイリアス・フィルタが内蔵されており、システム設計者が信号の完全性を確保するために活用できます。エイリアシングを防ぐため、フィルタの帯域幅は、サンプリング・レートの半分以下の周波数に設定します。例えば 1280Hz でサンプリングするときは、フィルタの帯域幅を 640Hz 以下に設定します。

内部タイミング要件のため、外部トリガの最大許容周波数は次のようになります。

- 1 軸データ = 3100Hz
- 2 軸データ = 2700Hz
- 3 軸データ = 2200Hz

5120Hz の ODR レートを選択した場合、これらの値は倍になります。更に、INT2 ピンに与えるトリガ信号は以下の基準を満たしていなければなりません。

- トリガ信号はアクティブ・ハイでなければならない。
- トリガ信号のパルス幅は 53μs 以上でなければならない。
- 最小サンプリング周波数は、システム要件によってのみ設定される。サンプルを最小レートでポーリングする必要はありません。しかし、アンチエイリアス・フィルタによって設定された帯域幅よりも低いレートでサンプルがポーリングされた場合、エイリアシングが発生することがあります。

EXT\_SYNC はアクティブ・ハイの信号です。内部クロックと外部同期信号は同期していないので、連続する 2 つの外部同期パルスの間には、ODR クロック・サイクル 1 個分の差が生じることがあります。外部同期はシステムの ODR を設定します。例えば、2kHz のレートで外部同期信号を送ると、その 2kHz のウィンドウで 3 軸すべてのサンプルが取り込まれます (3 軸がすべて有効な場合)。

### セルフ・テスト

セルフ・テスト機能が起動すると、機械式センサーに静電気力が加わります。この静電気力は、加速度と同じように機械式検知素子を動かすので、デバイスが検知する加速度は、この力によって大きくなります。この機能の使用時は、ハイパス・フィルタが自動的にディスエーブルされます。

### セルフ・テスト手順

セルフ・テスト機能は、SELF\_TEST レジスタ (レジスタ 0x40) の ST ビットを使ってイネーブルします。ST\_DONE ビットはテストが完了したことを示します。ST がセットされてから ST\_DONE がハイになるまでのセルフ・テスト・プロファイルを図 35 に示します。所要時間は通常 200ms 前後です。ΔST が 5LSB を超えていれば、セルフ・テストは成功と見なされます。

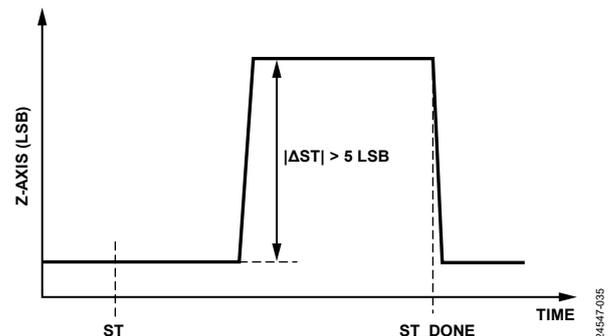


図 35. セルフ・テスト波形

セルフ・テスト機能を使用するには、以下の手順を推奨します。

1. ローパス・アクティビティ・フィルタがイネーブルされていることを確認します。
2. デバイスを測定モードにします。
3. フィルタ・セトリング時間が経過するまで待ちます。
4. SELF TEST レジスタ（レジスタ 0x40）の ST ビットをセットすることによって、セルフ・テストを開始します。
5. z 軸の加速度データを読み出して（レジスタ 0x0C とレジスタ 0x0D）、セルフ・テストが完了する（ST\_DONE がハイになる）までそのデータを保存します。
6. ST セット直後の最初の 50ms のデータを平均します。
7. ST\_DONE がハイになる直前の最後の 50ms のデータを平均します。
8. これら 2 つの平均値の差が 5LSB を超えていれば、テストは合格です。

z 軸に偏差がある場合は x 軸と y 軸にも偏差が出ますが、これは正常です。ただし、x 軸と y 軸の出力を使用してセルフ・テストの可否を判定することはできません。

### ユーザ・レジスタ保護

ADXL371 には、シングル・イベント・アップセット (SEU) 用のユーザ・レジスタ保護機能が組み込まれています。SEU は、イオンや電磁放射がマイクロエレクトロニクス・デバイスの敏感なノードに当たることによって引き起こされる状態変化です。この状態変化は、ロジック素子の重要ノード（例えばメモリ・ビット）内か、その近くで発生した電離によって生成される自由電荷が原因で起こります。SEU 自体がトランジスタや回路の機能に恒久的な損傷を与えることはないと考えられていますが、誤ったレジスタ値が生成されるおそれがあります。SEU から保護されているレジスタは、レジスタ 0x20～レジスタ 0x3F です。

保護は、99 ビットのエラー訂正（ハミング・タイプ）コードを介して行われ、1 ビットと 2 ビット両方のエラーを検出します。

チェック・ビットは、保護されたレジスタへの書き込みが行われると、いつでも再計算されます。保存されたチェック・ビットが現在のチェック・ビット計算値と合わない場合は、常に ERR\_USER\_REGS ステータス・ビットがセットされます。

STATUS レジスタの ERR\_USER\_REGS ビットは、未設定デバイスでセットされたときにハイ状態で始まり、最初のレジスタ書き込み後にクリアされます。

### ユーザ・オフセット・トリム

ADXL371 には各軸に 4 ビットのオフセット・トリムがあり、これによりデフォルトの静的加速度値に正または負のオフセットを加えて、デバイスの動作パラメータの変更により生じることのある理想値との差を補正することができます。オフセット・トリムのフルスケール・レンジは約 $\pm 60$ LSB で、そのトリム・プロファイルは図 36 に示す通りです。

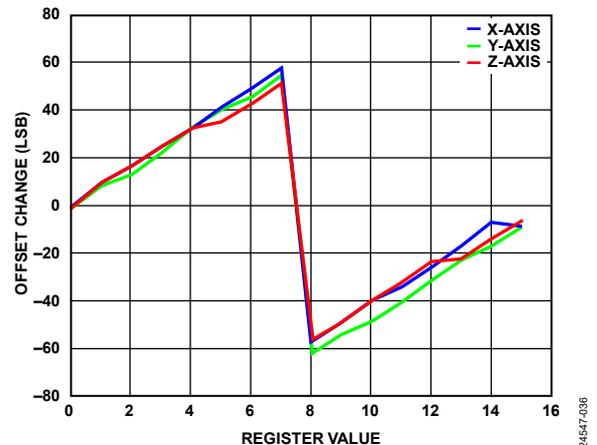


図 36. ユーザによるオフセット・トリムのプロファイル

## シリアル通信

### シリアル・インターフェース

ADXL371 は、SPI または I<sup>2</sup>C プロトコルで通信するように設計されています。このデバイスは使用されているフォーマットを自動検出し、フォーマットを選択するための構成制御が不要です。

#### SPI プロトコル

タイミング方式は次の通りです：位相 (CPHA) = 極性 (CPOL) = 0。ADXL371 は、最大 10MHz の SCLK 周波数をサポートします。ADXL371 の SPI 通信は、図 37 に示すように配線します。通信を正常に行うには、表 11 に示すロジック閾値とタイミング・パラメータに従ってください。レジスタの読み出しと書き込みのためのコマンド構造を、それぞれ図 40 と図 41 に示します。レジスタ読み出し/書き込みコマンドは、複数バイトの (バースト) 読み出し/書き込みアクセスに対応します。複数バイトの読み出し/書き込みコマンドの波形図を、それぞれ図 42 と図 43 に示します。

ADXL371 への書き込み時に ADXL371 からマスタ・デバイスに送信されるデータは無視します。

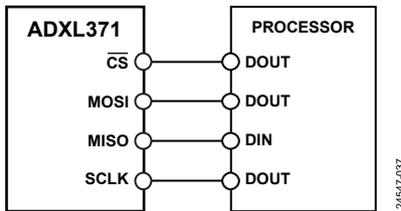


図 37. 4 線式 SPI の接続図

#### I<sup>2</sup>C プロトコル

表 12 と図 44 に示すバス・パラメータの条件が満たされていれば、ADXL371 は、標準 (100kHz)、ファスト (最大 1MHz)、ハイスピード (最大 3.4MHz) の 3 つのデータ転送モードをサポートします。最小 SCL 周波数はありませんが、データ読み出し時は例外で、クロックは、サンプル・セットが新しいデータで上書きされる前に、サンプル・セット全体を読み出すのに十分な速度のものでなければなりません。1 バイトまたは複数バイトの読み出しと書き込みがサポートされています。MISO ピンがローのときのデバイスの I<sup>2</sup>C アドレスは 0x1D で、MISO ピンをハイにすると別の I<sup>2</sup>C アドレス 0x53 を選択することができます。

未使用ピン用の内部プルアップ抵抗やプルダウン抵抗はありません。したがって、MISO ピンと SCLK ピンをフロート状態や未接続のままにした場合、これらのピンが既知の状態やデフォルト状態になることはありません。I<sup>2</sup>C を使って ADXL371 と通信するときは、SCLK をグラウンドに接続する必要があります。

通信速度には制限があるため、約 6kHz の I<sup>2</sup>C を使用するときの最大出力データ・レートは 640Hz で、この値は I<sup>2</sup>C の通信速度

と共に直線的に変化します。推奨最大出力データ・レートを超えて動作させると、データ・サンプルの欠落やノイズの増加など、加速度データに望ましくない影響を与えることがあります。

同じ I<sup>2</sup>C バスに他のデバイスが接続されている場合は、これら他のデバイスの公称動作電圧レベルが  $V_{DDIO} + 0.3V$  を超えないようにする必要があります。I<sup>2</sup>C を正しく動作させるには、外部プルアップ抵抗 ( $R_p$ ) が必要です。図 45～図 47 に示すように、1 バイトまたは複数バイトの読み出しと書き込みが可能です。

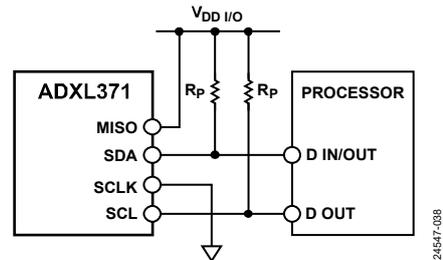


図 38. I<sup>2</sup>C 接続図 (ADXL371 のデバイス ID = 0x53)

#### 複数バイト転送

SPI プロトコルも I<sup>2</sup>C プロトコルも複数バイト転送をサポートしており、これはバースト転送とも呼ばれます。レジスタの読み出しや書き込みはコマンドで指定されたアドレスから開始され、転送されるバイトごとに自動的にインクリメントされます。x、y、z の加速度データがフルセットで同時に読み出されるように、データの読み出しには常に複数バイト転送を使用します。

ADXL371 に I<sup>2</sup>C モードでデータを書き込む場合、ノー・アックノレッジ (NACK) ビットは生成されません。代わりに、その転送に含まれるバイト数がわからないので、それぞれの受信バイトの後にアックノレッジ (ACK) ビットが送信されます。マスタは送信バイト数を決定し、停止条件に基づいてトランザクションを終了します。

#### 無効なアドレスとアドレスの折り畳み

ADXL371 は 6 ビットのアドレス・バスを備えており、可能な 256 通りのレジスタ・アドレス空間の中で、104 のレジスタだけにマッピングします。0x104 より上のアドレスでは、レジスタを繰り返すためにアドレスを折り畳むことはありません。0x104 より上のレジスタ・アドレスへのアクセスを試みた場合は、0x67 にある無効なレジスタにマッピングされるため、機能面での影響は生じません。

レジスタ 0x00～レジスタ 0x41 は、表 13 に示すように顧客アクセス用です。レジスタ 0x42～レジスタ 0x67 は工場用に予約されています。

SPI および I<sup>2</sup>C のタイミング情報

特に指定のない限り、T<sub>A</sub> = 25°C、V<sub>S</sub> = 3.3V、V<sub>DDI/O</sub> = 3.3V。

表 11. SPI のロジック・レベルとタイミング

パラメータ	説明	Min	Typ	Max	単位
<b>INPUT DC LEVELS</b>					
V <sub>IL</sub>	ロー・レベル入力電圧			0.3 × V <sub>DDI/O</sub>	V
V <sub>IH</sub>	ハイ・レベル入力電圧	0.7 × V <sub>DDI/O</sub>			V
I <sub>IL</sub>	ロー・レベル入力電流、V <sub>IN</sub> = 0V	-0.1			μA
I <sub>IH</sub>	ハイ・レベル入力電流、V <sub>IN</sub> = V <sub>DDI/O</sub>			0.1	μA
<b>OUTPUT DC LEVELS</b>					
V <sub>OL</sub>	ロー・レベル出力電圧、I <sub>OL</sub> = I <sub>OL, MIN</sub>			0.2 × V <sub>DDI/O</sub>	V
V <sub>OH</sub>	ハイ・レベル出力電圧、I <sub>OH</sub> = I <sub>OH, MAX</sub>	0.8 × V <sub>DDI/O</sub>			V
I <sub>OL</sub>	ロー・レベル出力電流、V <sub>OL</sub> = V <sub>OL, MAX</sub>	-10			mA
I <sub>OH</sub>	ハイ・レベル出力電流、V <sub>OL</sub> = V <sub>OH, MIN</sub>			4	mA
<b>INPUT AC</b>					
SCLK Frequency		0.1		10	MHz
t <sub>HIGH</sub>	SCLK のハイ時間	40			ns
t <sub>LOW</sub>	SCLK のロー時間	40			ns
t <sub>CSS</sub>	CS セットアップ時間	20			ns
t <sub>CSH</sub>	CS ホールド時間	20			ns
t <sub>CSD</sub>	CS ディスエーブル時間	40			ns
t <sub>SCLKS</sub>	立上がり SCKL セットアップ時間	20			ns
t <sub>SU</sub>	MOSI セットアップ時間	20			ns
t <sub>HD</sub>	MOSI ホールド時間	20			ns
<b>OUTPUT AC</b>					
t <sub>p</sub>	伝搬遅延、C <sub>LOAD</sub> = 30pF			30	ns
t <sub>EN</sub>	イネーブル MISO 時間	30			ns
t <sub>DIS</sub>	ディスエーブル MISO 時間			20	ns

SPI タイミング図

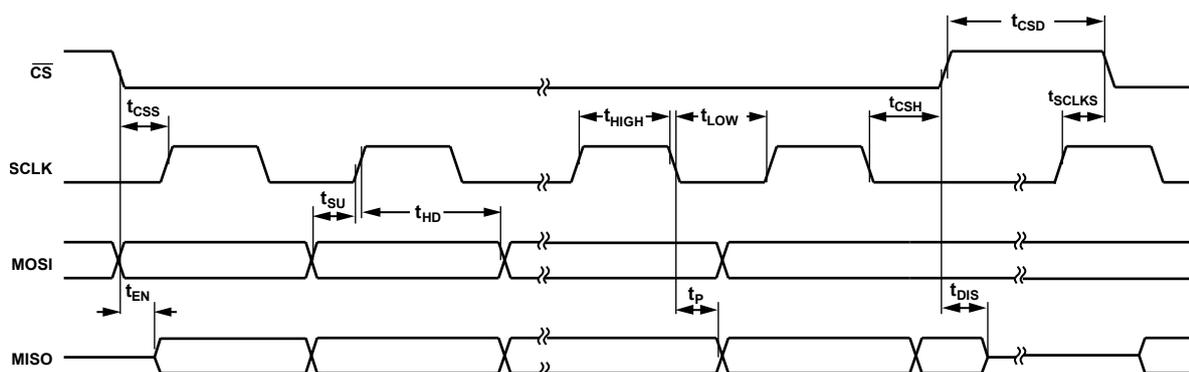


図 39. SPI タイミング図

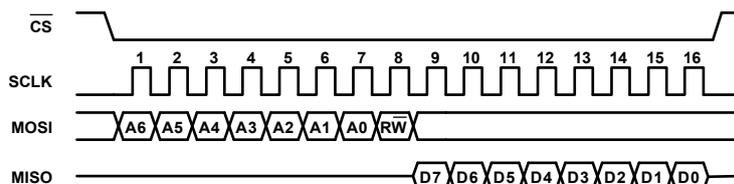


図 40. SPI タイミング図、1 バイト読出し

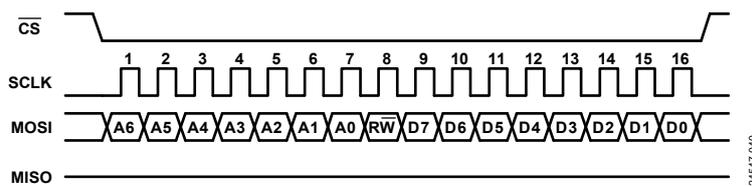


図 41. SPI タイミング図、1 バイト書込み

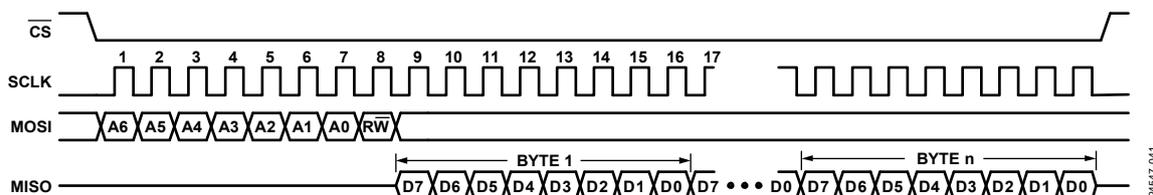


図 42. SPI タイミング図、複数バイト読出し

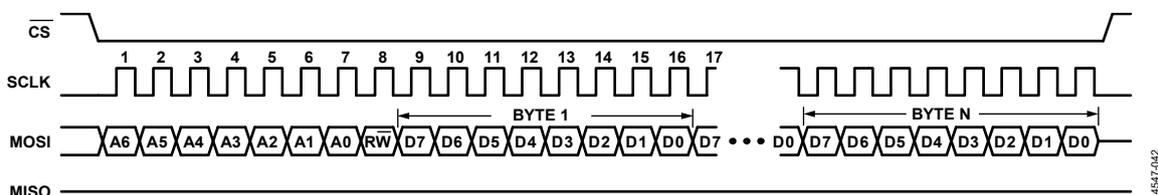


図 43. SPI タイミング図、複数バイト書込み

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = 3.3\text{V}$ 、 $V_{DDI/O} = 3.3\text{V}$ 。

表 12. I<sup>2</sup>C のロジック・レベルとタイミング

パラメータ	説明	I2C_HSM_EN = 0			I2C_HSM_EN = 1			単位
		Min	Typ	Max	Min	Typ	Max	
INPUT AC								
SCLK Frequency		0		1	0		3.4	MHz
$t_{\text{HIGH}}$	SCLK のハイ時間	260			120			ns
$t_{\text{LOW}}$	SCLK のロー時間	500			320			ns
$t_{\text{SUSTA}}$	スタート・セットアップ時間	260			160			ns
$t_{\text{HDSTA}}$	スタート・ホールド時間	260			160			ns
$t_{\text{SUDAT}}$	データ・セットアップ時間	50			10			ns
$t_{\text{HDDAT}}$	データ・ホールド時間	0			0		150	ns
$t_{\text{SUSTO}}$	停止セットアップ時間	260			160			ns
$t_{\text{BUF}}$	バス空き時間	500						ns
$t_{\text{RCL}}$	SCL 入力立上がり時間			120	20		80	ns
$t_{\text{FCL}}$	SCL 入力立下がり時間	$20 \times (V_{\text{DD}}/5.5)$		120	20		80	ns
$t_{\text{RDA}}$	SCA 入力立上がり時間			120	20		160	ns
$t_{\text{FDA}}$	SCA 入力立下がり時間	$20 \times (V_{\text{DD}}/5.5)$		120	20		160	ns
OUTPUT AC								
$C_{\text{LOAD}}$				550			400	pF

I<sup>2</sup>C タイミング図

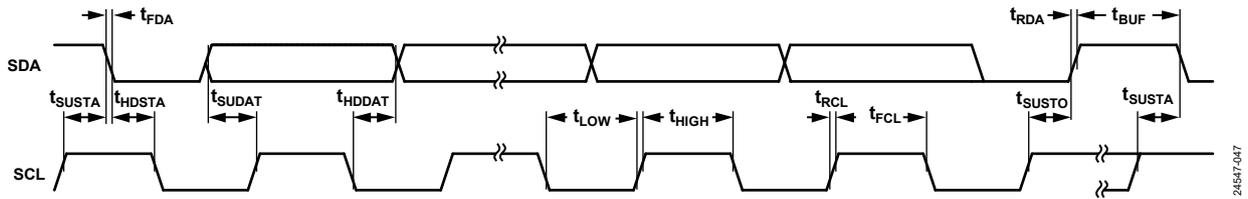


図 44. I<sup>2</sup>C タイミング図

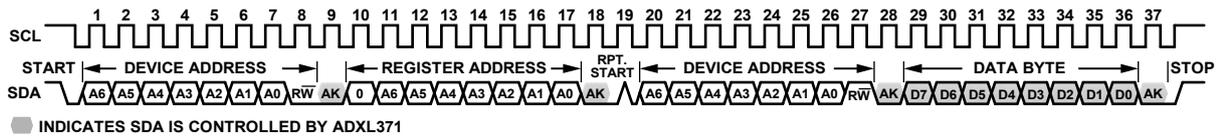


図 45. I<sup>2</sup>C タイミング図、1 バイト読出し

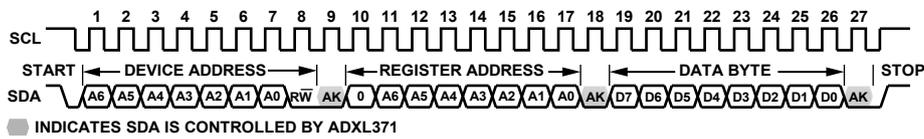


図 46. I<sup>2</sup>C タイミング図、1 バイト書込み

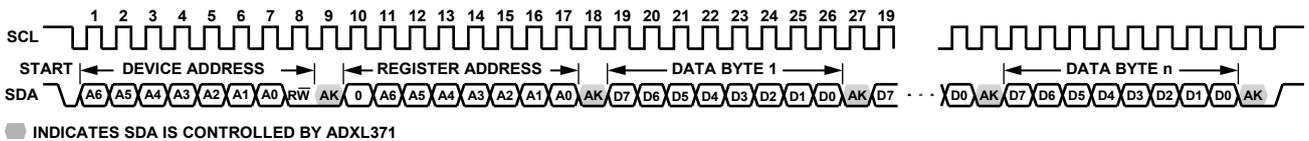


図 47. I<sup>2</sup>C タイミング図、複数バイト書出し

## レジスタ・マップ

表 13. レジスタ・マップ

Reg	Name	Bits	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Reset	R/W	
0x00	DEVID_AD	[7:0]	DEVID_AD								0xAD	R	
0x01	DEVID_MST	[7:0]	DEVID_MST								0x1D	R	
0x02	PARTID	[7:0]	DEVID_PRODUCT								0xFA	R	
0x03	REVID	[7:0]	REVID								0xFB	R	
0x04	STATUS	[7:0]	ERR_USER_REGS	AWAKE	USER_NVM_BUSY	RESERVED				DATA_RDY	0xA0	R	
0x05	STATUS2	[7:0]	RESERVED	ACTIVITY2	ACTIVITY	INACT	RESERVED				0x00	R	
0x06	RESERVED	[7:0]	RESERVED								0x00	R	
0x07	RESERVED	[7:0]	RESERVED								0x00	R	
0x08	XDATA_H	[7:0]	XDATA[11:4]								0x00	R	
0x09	XDATA_L	[7:0]	XDATA[3:0]				RESERVED				0x00	R	
0x0A	YDATA_H	[7:0]	YDATA[11:4]								0x00	R	
0x0B	YDATA_L	[7:0]	YDATA[3:0]				RESERVED				0x00	R	
0x0C	ZDATA_H	[7:0]	ZDATA[11:4]								0x00	R	
0x0D	ZDATA_L	[7:0]	ZDATA[3:0]				RESERVED				0x00	R	
0x15 to 0x1A	RESERVED	[7:0]	RESERVED								0x00	R	
0x20	OFFSET_X	[7:0]	RESERVED				OFFSET_X				0x00	R/W	
0x21	OFFSET_Y	[7:0]	RESERVED				OFFSET_Y				0x00	R/W	
0x22	OFFSET_Z	[7:0]	RESERVED				OFFSET_Z				0x00	R/W	
0x23	THRESH_ACT_X_H	[7:0]	THRESH_ACT_X[10:3]								0x00	R/W	
0x24	THRESH_ACT_X_L	[7:0]	THRESH_ACT_X[2:0]				RESERVED			ACT_REF	ACT_X_EN	0x00	R/W
0x25	THRESH_ACT_Y_H	[7:0]	THRESH_ACT_Y[10:3]								0x00	R/W	
0x26	THRESH_ACT_Y_L	[7:0]	THRESH_ACT_Y[2:0]				RESERVED			ACT_Y_EN	0x00	R/W	
0x27	THRESH_ACT_Z_H	[7:0]	THRESH_ACT_Z[10:3]								0x00	R/W	
0x28	THRESH_ACT_Z_L	[7:0]	THRESH_ACT_Z[2:0]				RESERVED			ACT_Z_EN	0x00	R/W	
0x29	TIME_ACT	[7:0]	ACT_COUNT								0x00	R/W	
0x2A	THRESH_INACT_X_H	[7:0]	THRESH_INACT_X[10:3]								0x00	R/W	
0x2B	THRESH_INACT_X_L	[7:0]	THRESH_INACT_X[2:0]				RESERVED			INACT_REF	INACT_X_EN	0x00	R/W
0x2C	THRESH_INACT_Y_H	[7:0]	THRESH_INACT_Y[10:3]								0x00	R/W	
0x2D	THRESH_INACT_Y_L	[7:0]	THRESH_INACT_Y[2:0]				RESERVED			INACT_Y_EN	0x00	R/W	
0x2E	THRESH_INACT_Z_H	[7:0]	THRESH_INACT_Z[10:3]								0x00	R/W	
0x2F	THRESH_INACT_Z_L	[7:0]	THRESH_INACT_Z[2:0]				RESERVED			INACT_Z_EN	0x00	R/W	
0x30	TIME_INACT_H	[7:0]	INACT_COUNT[15:8]								0x00	R/W	
0x31	TIME_INACT_L	[7:0]	INACT_COUNT[7:0]								0x00	R/W	
0x32	THRESH_ACT2_X_H	[7:0]	THRESH_ACT2_X[10:3]								0x00	R/W	
0x33	THRESH_ACT2_X_L	[7:0]	THRESH_ACT2_X[2:0]				RESERVED			ACT2_REF	ACT2_X_EN	0x00	R/W
0x34	THRESH_ACT2_Y_H	[7:0]	THRESH_ACT2_Y[10:3]								0x00	R/W	
0x35	THRESH_ACT2_Y_L	[7:0]	THRESH_ACT2_Y[2:0]				RESERVED			ACT2_Y_EN	0x00	R/W	
0x36	THRESH_ACT2_Z_H	[7:0]	THRESH_ACT2_Z[10:3]								0x00	R/W	
0x37	THRESH_ACT2_Z_L	[7:0]	THRESH_ACT2_Z[2:0]				RESERVED			ACT2_Z_EN	0x00	R/W	

Reg	Name	Bits	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Reset	R/W	
0x38	HPF	[7:0]	RESERVED						HPF_CORNER		0x00	R/W	
0x39	RESERVED	[7:0]	RESERVED									0x00	R
0x3A	RESERVED	[7:0]	RESERVED									0x00	R
0x3B	INT1_MAP	[7:0]	INT1_LOW	AWAKE_INT1	ACT_INT1	INACT_INT1	RESERVED			DATA_RDY_INT1	0x00	R/W	
0x3C	INT2_MAP	[7:0]	INT2_LOW	AWAKE_INT2	ACT2_INT2	INACT_INT2	RESERVED			DATA_RDY_INT2	0x00	R/W	
0x3D	TIMING	[7:0]	ODR			WAKEUP_RATE			EXT_CLK	EXT_SYNC	0x00	R/W	
0x3E	MEASURE	[7:0]	USER_OR_DISABLE	AUTOSLEEP	LINKLOOP		LOW_NOISE	BANDWIDTH			0x00	R/W	
0x3F	POWER_CTL	[7:0]	I2C_HSM_EN	RESERVED	INSTANT_ON_THRESH	FILTER_SETTLE	LPF_DISABLE	HPF_DISABLE	MODE		0x00	R/W	
0x40	SELF_TEST	[7:0]	RESERVED						ST_DONE	ST	0x00	R/W	
0x41	RESET	[7:0]	RESET									0x00	W

## レジスタの詳細

### アナログ・デバイセズ ID レジスタ

アドレス：0x00、リセット：0xAD、レジスタ名：DEVID\_AD

このレジスタには、アナログ・デバイセズの ID (0xAD) が格納されます。

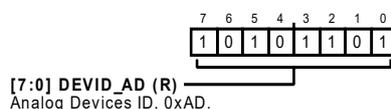


表 14. DEVID\_AD のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	DEVID_AD		アナログ・デバイセズ ID、0xAD	0xAD	R

### アナログ・デバイセズ MEMS ID レジスタ

アドレス：0x01、リセット：0x1D、レジスタ名：DEVID\_MST

このレジスタには、アナログ・デバイセズ MEMS ID (0x1D) が格納されます。

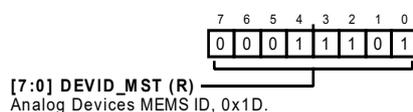


表 15. DEVID\_MST のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	DEVID_MST		アナログ・デバイセズ MEMS ID、0x1D	0x1D	R

### デバイス ID レジスタ

アドレス：0x02、リセット：0xFA、レジスタ名：PARTID

このレジスタには、デバイス ID (0xFA、8進 372) が格納されます。

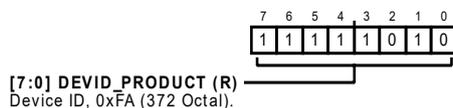


表 16. PARTID のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	DEVID_PRODUCT		デバイス ID (0xFA、8進 372)	0xFA	R

### 製品リビジョン ID レジスタ

アドレス：0x03、リセット：0xFB、レジスタ名：REVID

このレジスタには、0x00 から始まって、後に続くリビジョンごとにインクリメントされるマスク・リビジョン ID が格納されます。

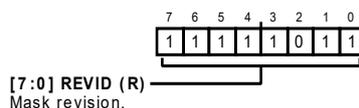


表 17. REVID のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	REVID		マスクのリビジョン	0xFB	R

## ステータス・レジスタ

アドレス : 0x04、リセット : 0xA0、レジスタ名 : STATUS

このレジスタには、ADXL371 の様々な条件を説明する以下のビットが含まれています。

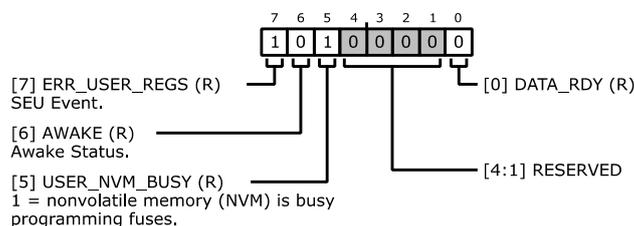


表 18. STATUS のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
7	ERR_USER_REGS		SEU イベント。ユーザ・レジスタ内に SEU イベントが検出されました。	0x1	R
6	AWAKE		アウェイク・ステータス。アクティビティが検出されました。デバイスは動いています。	0x0	R
5	USER_NVM_BUSY		1 = 不揮発性メモリ (NVM) はヒューズをプログラミング中でビジー状態です。	0x1	R
[4:1]	RESERVED		予備。	0x0	R
0	DATA_RDY		すべてのデータ・セットが揃うと、ステータスがハイになります。x 軸、y 軸、z 軸の測定が完了し、結果を読み出すことができます。	0x0	R

## アクティビティ・ステータス・レジスタ

アドレス : 0x05、リセット : 0x00、レジスタ名 : STATUS2

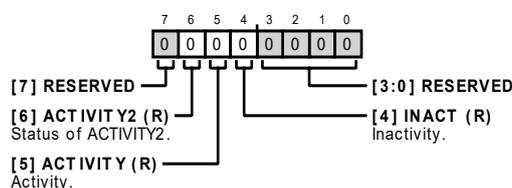


表 19. STATUS2 のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
7	RESERVED		予備。	0x0	R
6	ACTIVITY2		ACTIVITY2 のステータス	0x0	R
5	ACTIVITY		アクティビティ。アクティビティを検出。	0x0	R
4	INACT		インアクティビティ。インアクティビティを検出。	0x0	R
[3:0]	RESERVED		予備。	0x0	R

## X 軸データ・レジスタ、MSB

アドレス : 0x08、リセット : 0x00、レジスタ名 : XDATA\_H

これら 2 つのレジスタには、x 軸加速度データが格納されます。データは左寄せされ、2 の補数としてフォーマットされます。XDATA\_H は 12 ビット値の 8 個の MSB を格納し、XDATA\_L は 4 個の LSB を格納します。

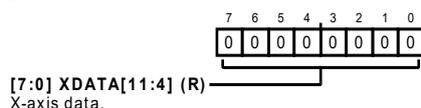


表 20. XDATA\_H のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	XDATA[11:4]		X 軸データ	0x0	R

**X 軸データ・レジスタ、LSB**

アドレス：0x09、リセット：0x00、レジスタ名：XDATA\_L

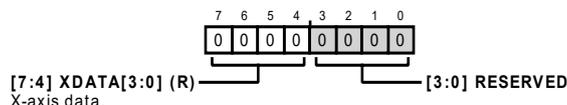


表 21. XDATA\_L のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:4]	XDATA[3:0]		X 軸データ	0x0	R
[3:0]	RESERVED		予備。	0x0	R

**Y 軸データ・レジスタ、MSB**

アドレス：0x0A、リセット：0x00、レジスタ名：YDATA\_H

YDATA\_H レジスタと YDATA\_L レジスタには、y 軸の LSB 加速度データが格納されます。データは左寄せされ、2 の補数としてフォーマットされます。YDATA\_H は 12 ビット値の 8 個の MSB を格納し、YDATA\_L は 4 個の LSB を格納します。

データの完全性を確保するために、YDATA\_H 読み出し時には YDATA\_L がラッチされます。

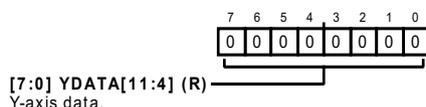


表 22. YDATA\_H のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	YDATA[11:4]		Y 軸データ	0x0	R

**Y 軸データ・レジスタ、LSB**

アドレス：0x0B、リセット：0x00、レジスタ名：YDATA\_L

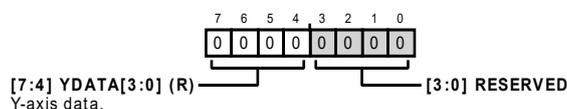


表 23. YDATA\_L のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:4]	YDATA[3:0]		Y 軸データ	0x0	R
[3:0]	RESERVED		予備。	0x0	R

**Z 軸データ・レジスタ、MSB**

アドレス：0x0C、リセット：0x00、レジスタ名：ZDATA\_H

これら 2 つのレジスタには、z 軸加速度データが格納されます。データは左寄せされ、2 の補数としてフォーマットされます。ZDATA\_H は 12 ビット値の 8 個の MSB を格納し、ZDATA\_L は 4 個の LSB を格納します。

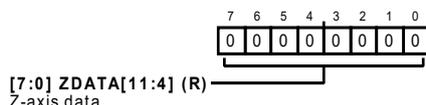


表 24. ZDATA\_H のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	ZDATA[11:4]		Z 軸データ	0x0	R

## Z 軸データ・レジスタ、LSB

アドレス：0x0D、リセット：0x00、レジスタ名：ZDATA\_L

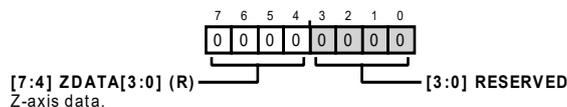


表 25. ZDATA\_L のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:4]	ZDATA[3:0]		Z 軸データ	0x0	R
[3:0]	RESERVED		予備。	0x0	R

## オフセット・トリム・レジスタ

オフセット・トリム・レジスタはそれぞれ 4 ビットで、ユーザが設定したオフセットを 2 の補数形式で調整することができます。これらのレジスタのスケール・ファクタを [図 36](#) に示します。

## X 軸のオフセット・トリム・レジスタ、LSB

アドレス：0x20、リセット：0x00、レジスタ名：OFFSET\_X

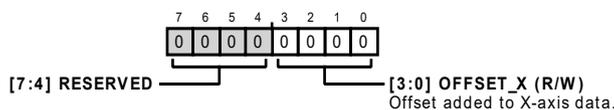


表 26. OFFSET\_X のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:4]	RESERVED		予備。	0x0	R
[3:0]	OFFSET_X		X 軸データに加えるオフセット	0x0	R/W

## Y 軸オフセット・トリム・レジスタ、LSB

アドレス：0x21、リセット：0x00、レジスタ名：OFFSET\_Y

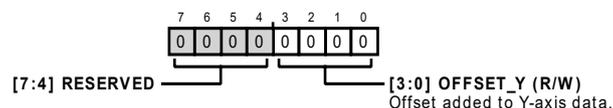


表 27. OFFSET\_Y のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:4]	RESERVED		予備。	0x0	R
[3:0]	OFFSET_Y		Y 軸データに加えるオフセット	0x0	R/W

## Z 軸オフセット・トリム・レジスタ、LSB

アドレス：0x22、リセット：0x00、レジスタ名：OFFSET\_Z

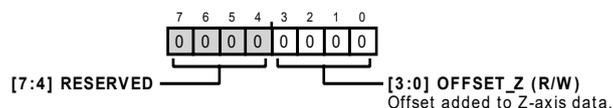


表 28. OFFSET\_Z のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:4]	RESERVED		予備。	0x0	R
[3:0]	OFFSET_Z		Z 軸データに加えるオフセット	0x0	R/W

## X 軸アクティビティ閾値レジスタ、MSB

アドレス : 0x23、リセット : 0x00、レジスタ名 : THRESH\_ACT\_X\_H

この 11 ビットの符号なし値は、アクティビティ検出のための閾値を設定します。この値はコードで設定し、スケール・ファクタは 100mg/code です。アクティビティを検出するために、12 ビット加速度データの絶対値と 11 ビット (符号なし) アクティビティ閾値が比較されます。THRESH\_ACT\_X\_L レジスタにはアクティビティ閾値の下位ビットが格納され、THRESH\_ACT\_X\_H レジスタには上位ビットが格納されます。



表 29. THRESH\_ACT\_X\_H のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	THRESH_ACT_X[10:3]		アクティビティ検出の閾値。x 軸閾値の上位 8 ビット。	0x0	R/W

## X 軸アクティビティ閾値レジスタ、LSB

アドレス : 0x24、リセット : 0x00、レジスタ名 : THRESH\_ACT\_X\_L

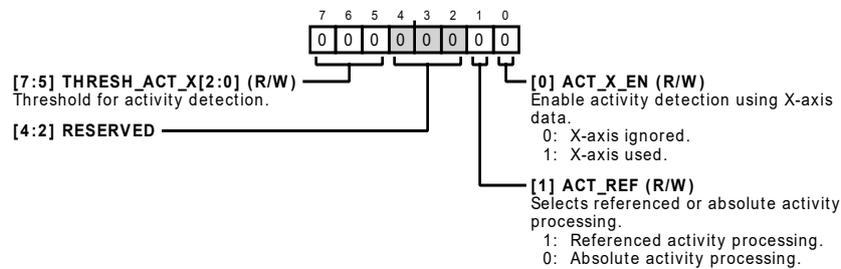


表 30. THRESH\_ACT\_X\_L のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:5]	THRESH_ACT_X[2:0]		アクティビティ検出の閾値。x 軸閾値の下位 3 ビット。	0x0	R/W
[4:2]	RESERVED		予備。	0x0	R
1	ACT_REF		リファレンス・モードまたはアブソリュート・モードのアクティビティ処理を選択します。 1 リファレンス・アクティビティ処理 0 アブソリュート・アクティビティ処理	0x0	R/W
0	ACT_X_EN		X 軸データを使ったアクティビティ検出を有効にします。 0 X 軸を無視 1 X 軸を使用	0x0	R/W

## Y 軸アクティビティ閾値レジスタ、MSB

アドレス : 0x25、リセット : 0x00、レジスタ名 : THRESH\_ACT\_Y\_H



表 31. THRESH\_ACT\_Y\_H のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	THRESH_ACT_Y[10:3]		アクティビティ検出の閾値。y 軸閾値の上位 8 ビット。	0x0	R/W

### Y 軸アクティビティ閾値レジスタ、LSB

アドレス : 0x26、リセット : 0x00、レジスタ名 : THRESH\_ACT\_Y\_L

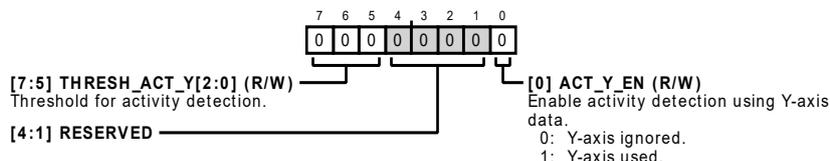


表 32. THRESH\_ACT\_Y\_L のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:5]	THRESH_ACT_Y[2:0]		アクティビティ検出の閾値。y 軸閾値の下位 3 ビット。	0x0	R/W
[4:1]	RESERVED		予備。	0x0	R
0	ACT_Y_EN	0 1	Y 軸データを使ったアクティビティ検出を有効にします。 0 Y 軸データを無視 1 Y 軸データを使用	0x0	R/W

### Z 軸アクティビティ閾値レジスタ、MSB

アドレス : 0x27、リセット : 0x00、レジスタ名 : THRESH\_ACT\_Z\_H



表 33. THRESH\_ACT\_Z\_H のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	THRESH_ACT_Z[10:3]		アクティビティ検出の閾値。z 軸閾値の上位 8 ビット。	0x0	R/W

### Z 軸アクティビティ閾値レジスタ、LSB

アドレス : 0x28、リセット : 0x00、レジスタ名 : THRESH\_ACT\_Z\_L

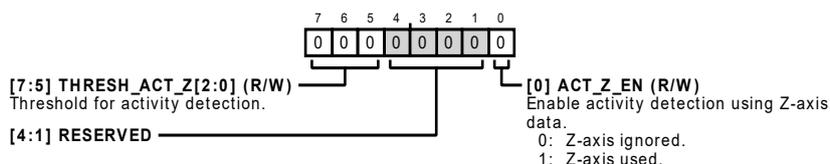


表 34. THRESH\_ACT\_Z\_L のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:5]	THRESH_ACT_Z[2:0]		アクティビティ検出の閾値。z 軸閾値の下位 3 ビット。	0x0	R/W
[4:1]	RESERVED		予備。	0x0	R
0	ACT_Z_EN	0 1	Z 軸データを使ったアクティビティ検出を有効にします。 0 Z 軸データを無視 1 Z 軸データを使用	0x0	R/W

## アクティビティ・タイム・レジスタ

アドレス：0x29、リセット：0x00、レジスタ名：TIME\_ACT

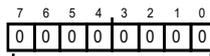
アクティビティ・タイマーは、誤検出によるモーション・トリガを最小限に抑える信頼性の高いアクティビティ検出を実現します。このタイマー使用時は、持続的なモーションだけがアクティビティ検出をトリガできます。時間（単位：ミリ秒）は次式で与えられます。

$$Time = TIME\_ACT \times 4.125 \text{ ms/code}$$

ここで、

TIME\_ACTはこのレジスタに設定された値です。

4.125ms/codeは ODR = 5120Hz に対する TIME\_ACT レジスタのスケール・ファクタで、ODR が 2560Hz 以下の場合は 8.25ms/code です。詳細については、[アクティビティ・タイマー](#)のセクションを参照してください。



[7:0] ACT\_COUNT (R/W)  
Number of multiples of 4.125 ms activity timer for which above threshold acceleration is required to detect activity.

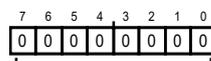
表 35. TIME\_ACT のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	ACT_COUNT		4.125ms アクティビティ・タイマーの倍数。閾値を超える加速度の持続時間がこの値を超えると、アクティビティが検出されます。5120Hz ODR では 4.125ms/code、2560Hz 以下の ODR では 8.25ms/code です。	0x0	R/W

## X 軸インアクティビティ閾値レジスタ、MSB

アドレス：0x2A、リセット：0x00、レジスタ名：THRESH\_INACT\_X\_H

この 11 ビットの符号なし値は、インアクティビティ検出のための閾値を設定します。この値はコードで設定し、スケール・ファクタは 100mg/code です。インアクティビティを検出するために、12 ビット加速度データの絶対値と 11 ビット（符号なし）インアクティビティ閾値が比較されます。THRESH\_INACT\_X\_L レジスタにはインアクティビティ閾値の下位ビットが格納され、THRESH\_INACT\_X\_H レジスタには上位バイトが格納されます。



[7:0] THRESH\_INACT\_X[10:3] (R/W)  
Threshold for inactivity detection.

表 36. THRESH\_INACT\_X\_H のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	THRESH_INACT_X[10:3]		インアクティビティ検出の閾値。x 軸の上位 8 ビット。	0x0	R/W

## X 軸インアクティビティ閾値レジスタ、LSB

アドレス：0x2B、リセット：0x00、レジスタ名：THRESH\_INACT\_X\_L

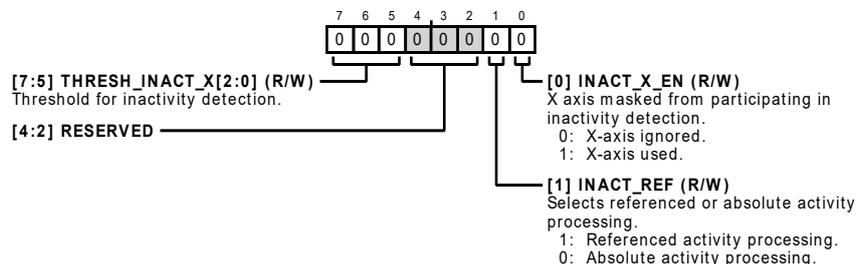


表 37. THRESH\_INACT\_X\_L のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:5]	THRESH_INACT_X[2:0]		インアクティビティ検出の閾値。x 軸の下位 3 ビット。	0x0	R/W
[4:2]	RESERVED		予備。	0x0	R
1	INACT_REF		リファレンス・モードまたはアブソリュート・モードでのインアクティビティ処理を選択します。 1 リファレンス・インアクティビティ処理。 0 アブソリュート・インアクティビティ処理。	0x0	R/W
0	INACT_X_EN		インアクティビティ検出時の X 軸のマスク。 0 X 軸を無視 1 X 軸を使用	0x0	R/W

## Y 軸インアクティビティ閾値レジスタ、MSB

アドレス：0x2C、リセット：0x00、レジスタ名：THRESH\_INACT\_Y\_H



表 38. THRESH\_INACT\_Y\_H のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	THRESH_INACT_Y[10:3]		インアクティビティ検出の閾値。y 軸の上位 8 ビット。	0x0	R/W

## Y 軸インアクティビティ閾値レジスタ、LSB

アドレス：0x2D、リセット：0x00、レジスタ名：THRESH\_INACT\_Y\_L

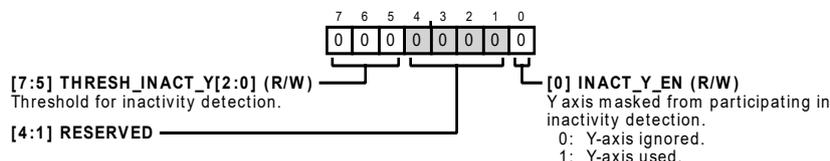


表 39. THRESH\_INACT\_Y\_L のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:5]	THRESH_INACT_Y[2:0]		インアクティビティ検出の閾値。y 軸の下位 3 ビット。	0x0	R/W
[4:1]	RESERVED		予備。	0x0	R
0	INACT_Y_EN		インアクティビティ検出時の Y 軸のマスク。 0 Y 軸データを無視 1 Y 軸データを使用	0x0	R/W

### Z 軸インアクティビティ閾値レジスタ、MSB

アドレス：0x2E、リセット：0x00、レジスタ名：THRESH\_INACT\_Z\_H



表 40. THRESH\_INACT\_Z\_H のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	THRESH_INACT_Z[10:3]		インアクティビティ検出の閾値。z 軸の上位 8 ビット。	0x0	R/W

### Z 軸インアクティビティ閾値レジスタ、LSB

アドレス：0x2F、リセット：0x00、レジスタ名：THRESH\_INACT\_Z\_L

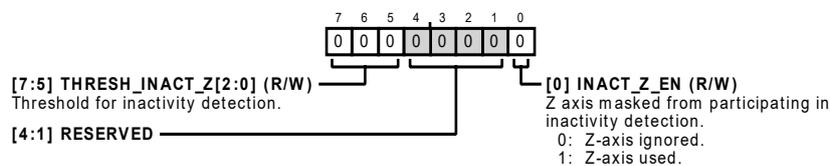


表 41. THRESH\_INACT\_Z\_L のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:5]	THRESH_INACT_Z[2:0]		インアクティビティ検出の閾値。z 軸の下位 3 ビット。	0x0	R/W
[4:1]	RESERVED		予備。	0x0	R
0	INACT_Z_EN	0 1	インアクティビティ検出時の Z 軸のマスク。 0 Z 軸データを無視 1 Z 軸データを使用	0x0	R/W

### インアクティビティ・タイム・レジスタ

インアクティビティ・イベントを検出するには、有効にされたすべての軸が一定時間にわたってインアクティビティ閾値を下回っていない必要がありますが、これらのレジスタの 16 ビット値は、その時間を設定します。TIME\_INACT\_L レジスタは 16 ビット TIME\_INACT 値の下位 8 ビットを保持し、TIME\_INACT\_H レジスタは上位 8 ビットを保持します。

時間は次式で計算します。

$$Time = TIME\_INACT \times 32.5ms/code$$

ここで、

TIME\_INACT は TIME\_INACT\_L レジスタ（下位 8 ビット）と TIME\_INACT\_H レジスタ（上位 8 ビット）によって設定される 16 ビット値です。

32.5ms/code は、ODR が 2560Hz 以下の場合の TIME\_INACT\_L レジスタと TIME\_INACT\_H レジスタのスケール・ファクタで、ODR = 5120Hz の場合は 16.25ms/code です。詳細についてはインアクティビティ・タイマーのセクションを参照してください。

### インアクティビティ・タイム・レジスタ、MSB

アドレス：0x30、リセット：0x00、レジスタ名：TIME\_INACT\_H

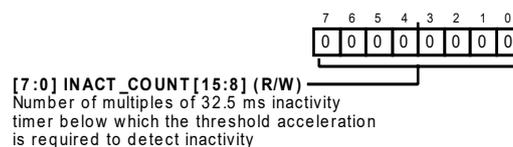
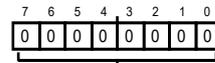


表 42. TIME\_INACT\_H のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	INACT_COUNT[15:8]		32.5ms インアクティビティ・タイマーの倍数。この値未満ではインアクティビティの検出に閾値加速度が必要です。ODR が 2560Hz 以下の場合 32.5ms/code、5120Hz の場合は 16.25ms/code です。	0x0	R/W

## インアクティビティ・タイム・レジスタ、LSB

アドレス：0x31、リセット：0x00、レジスタ名：TIME\_INACT\_L



[7:0] INACT\_COUNT[7:0] (R/W)  
 Number of multiples of 32.5 ms inactivity  
 timer below which the threshold acceleration  
 is required to detect inactivity

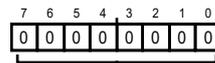
表 43. TIME\_INACT\_L のビットの説明

ビット	ビット名	設定	説明	リセ ット	アクセ ス
[7:0]	INACT_COUNT[7:0]		32.5ms インアクティビティ・タイマーの倍数。この値未満ではインアクティビティの検出に閾値加速度が必要です。	0x0	R/W

## X 軸モーション警告閾値レジスタ、MSB

アドレス：0x32、リセット：0x00、レジスタ名：THRESH\_ACT2\_X\_H

この 11 ビットの符号なし値は、モーション検出のための閾値を設定します。この値はコードで設定し、スケール・ファクタは 100mg/code です。モーションを検出するために、12 ビット加速度データの絶対値と 11 ビット（符号なし）ACTIVITY2 閾値が比較されます。THRESH\_ACT2\_X\_L レジスタには ACTIVITY2 閾値の下位ビットが格納され、THRESH\_ACT2\_X\_H レジスタには上位バイトが格納されます。



[7:0] THRESH\_ACT2\_X[10:3] (R/W)  
 OTN Threshold.

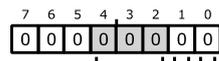
表 44. THRESH\_ACT2\_X\_H のビットの説明

ビット	ビット名	設定	説明 <sup>1</sup>	リセ ット	アクセ ス
[7:0]	THRESH_ACT2_X[10:3]		OTN 閾値。モーション警告割込みのための x 軸閾値の上位 8 ビット。	0x0	R/W

<sup>1</sup> OTN は「その他の閾値通知」（Other Threshold Notification）を表します。

## X 軸モーション警告通知レジスタ、LSB

アドレス：0x33、リセット：0x00、レジスタ名：THRESH\_ACT2\_X\_L



[7:5] THRESH\_ACT2\_X[2:0] (R/W)  
 OTN Threshold.  
 [4:2] RESERVED

[0] ACT2\_X\_EN (R/W)  
 X-axis ACT2 enable.  
 0: X-axis ignored.  
 1: X-axis used.

[1] ACT2\_REF (R/W)  
 Selects referenced or absolute over threshold  
 notification processing.  
 1: Referenced activity processing.  
 0: Absolute activity processing.

表 45. THRESH\_ACT2\_X\_L のビットの説明

ビット	ビット名	設定	説明	リセ ット	アクセ ス
[7:5]	THRESH_ACT2_X[2:0]		OTN 閾値。モーション警告割込みのための x 軸閾値の下位 3 ビット。	0x0	R/W
[4:2]	RESERVED		予備。	0x0	R
1	ACT2_REF		リファレンス・モードまたはアブソリュート・モードの閾値超過通知処理を選択します。 1 リファレンス・アクティビティ処理 0 アブソリュート・アクティビティ処理	0x0	R/W
0	ACT2_X_EN		X 軸 ACT2 イネーブル。1 に設定すると、モーション警告通知の検出に x 軸が使われます。 0 X 軸を無視 1 X 軸を使用	0x0	R/W

**Y 軸モーション警告通知閾値レジスタ、MSB**

アドレス : 0x34、リセット : 0x00、レジスタ名 : THRESH\_ACT2\_Y\_H



表 46. THRESH\_ACT2\_Y\_H のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	THRESH_ACT2_Y[10:3]		OTN 閾値。モーション警告割込みのための y 軸閾値の上位 8 ビット。	0x0	R/W

**Y 軸モーション警告通知レジスタ、LSB**

アドレス : 0x35、リセット : 0x00、レジスタ名 : THRESH\_ACT2\_Y\_L

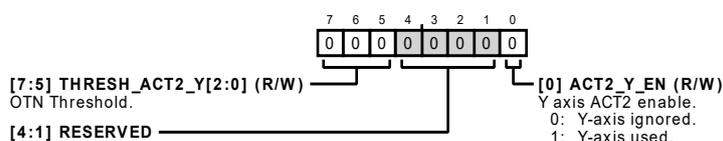


表 47. THRESH\_ACT2\_Y\_L のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:5]	THRESH_ACT2_Y[2:0]		OTN 閾値。モーション警告割込みのための y 軸閾値の下位 3 ビット。	0x0	R/W
[4:1]	RESERVED		予備。	0x0	R
0	ACT2_Y_EN	0 1	Y 軸 ACT2 イネーブル。1 のときは、モーション警告通知の検出に y 軸が使われます。 0 Y 軸データを無視 1 Y 軸データを使用	0x0	R/W

**Z 軸モーション警告通知閾値レジスタ、MSB**

アドレス : 0x36、リセット : 0x00、レジスタ名 : THRESH\_ACT2\_Z\_H



表 48. THRESH\_ACT2\_Z\_H のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	THRESH_ACT2_Z[10:3]		OTN 閾値。モーション警告割込みのための z 軸閾値の上位 8 ビット。	0x0	R/W

Z 軸モーション警告通知レジスタ、LSB

アドレス : 0x37、リセット : 0x00、レジスタ名 : THRESH\_ACT2\_Z\_L

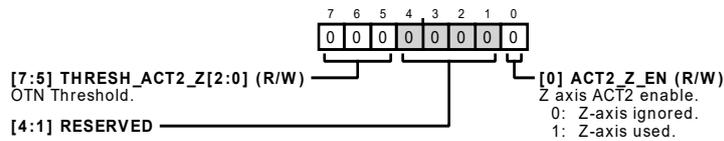


表 49. THRESH\_ACT2\_Z\_L のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:5]	THRESH_ACT2_Z[2:0]		OTN 閾値。モーション警告割込みのための z 軸閾値の下位 3 ビット。	0x0	R/W
[4:1]	RESERVED		予備。	0x0	R
0	ACT2_Z_EN	0 1	Z 軸 ACT2 イネーブル。1 のときは、モーション警告通知の検出に z 軸が使われます。 0 Z 軸データを無視 1 Z 軸データを使用	0x0	R/W

ハイパス・フィルタ設定レジスタ

アドレス : 0x38、リセット : 0x00、レジスタ名 : HPF

内部ハイパス・フィルタのパラメータ指定には、このレジスタを使用します。

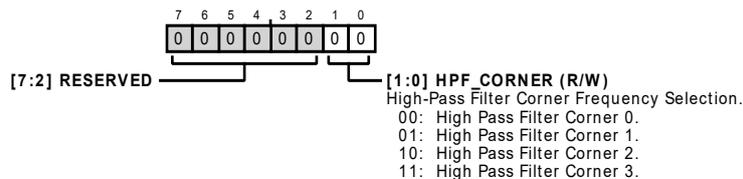


表 50. HPF のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:2]	RESERVED		予備。	0x0	R
[1:0]	HPF_CORNER	00 01 10 11	ハイパス・フィルタのコーナ周波数選択。 00 ハイパス・フィルタ・コーナ 0。ODR 5120Hz で 30.48Hz、ODR 2560Hz で 15.24Hz、ODR 1280Hz で 7.61Hz、ODR 640Hz で 3.81Hz、ODR 320Hz で 1.90Hz。 01 ハイパス・フィルタ・コーナ 1。ODR 5120Hz で 15.58Hz、ODR 2560Hz で 7.79Hz、ODR 1280Hz で 3.89Hz、ODR 640Hz で 1.94Hz、ODR 320Hz で 0.97Hz。 10 ハイパス・フィルタ・コーナ 2。ODR 5120Hz で 7.88Hz、ODR 2560Hz で 3.94Hz、ODR 1280Hz で 1.97Hz、ODR 640Hz で 0.98Hz、ODR 320Hz で 0.49Hz。 11 ハイパス・フィルタ・コーナ 3。ODR 5120Hz で 3.96Hz、ODR 2560Hz で 1.98Hz、ODR 1280Hz で 0.99Hz、ODR 640Hz で 0.49Hz、ODR 320Hz で 0.24Hz。	0x0	R/W

## 割込みピンの機能マップ・レジスタ

アドレス : 0x3B、リセット : 0x00、レジスタ名 : INT1\_MAP

INT1\_MAP レジスタと INT2\_MAP レジスタは、それぞれ、INT1 割込みピンと INT2 割込みピンを設定します。ビット [6:0] は、ピンに割込みを生成する機能を選択します。対応するビットが 1 に設定されていると、その機能は INTx ピンに割込みを生成します。ビット B7 は、ピンがアクティブ・ハイ・モード (B7 がロー・レベル) で動作するか、アクティブ・ロー・モード (B7 がハイ・レベル) で動作するかを設定します。ピンごとに任意の数の機能を同時に選択できます。複数の機能が選択された場合は、それらの条件の論理和をとって INTx ピンの状態を決定します。各機能のステータスを決定するには、STATUS レジスタを読み出します。INTx ピンに割込みがマッピングされていない場合、そのピンは高インピーダンス状態のままになります。

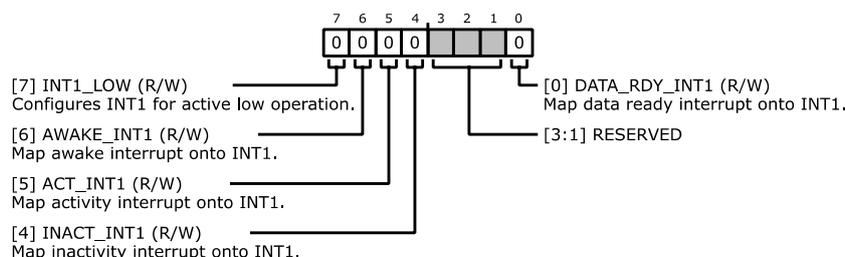


表 51. INT1\_MAP のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
7	INT1_LOW		INT1 をアクティブ・ロー動作に設定します。	0x0	R/W
6	AWAKE_INT1		INT1 にアウェーク割込みをマップします。	0x0	R/W
5	ACT_INT1		INT1 にアクティビティ割込みをマップします。	0x0	R/W
4	INACT_INT1		INT1 にインアクティビティ割込みをマップします。	0x0	R/W
[3:1]	RESERVED		予備。	0x0	R
0	DATA_RDY_INT1		INT1 にデータ・レディ割込みをマップします。	0x0	R/W

## INT2 機能マップ・レジスタ

アドレス : 0x3C、リセット : 0x00、レジスタ名 : INT2\_MAP

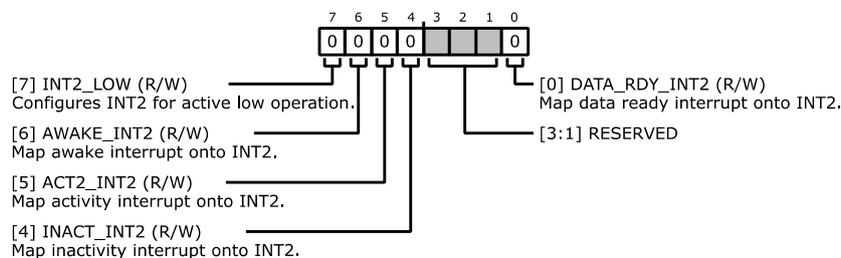


表 52. INT2\_MAP のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
7	INT2_LOW		INT2 をアクティブ・ロー動作に設定します。	0x0	R/W
6	AWAKE_INT2		INT2 にアウェーク割込みをマップします。	0x0	R/W
5	ACT2_INT2		INT2 にアクティビティ割込みをマップします。	0x0	R/W
4	INACT_INT2		INT2 にインアクティビティ割込みをマップします。	0x0	R/W
[3:1]	RESERVED		予備。	0x0	R
0	DATA_RDY_INT2		INT2 にデータ・レディ割込みをマップします。	0x0	R/W

外部タイミング・コントロール・レジスタ

アドレス : 0x3D、リセット : 0x00、レジスタ名 : TIMING

ADXL371 のタイミング・パラメータを制御するには、このレジスタを使用します : ODR トリガと外部タイミング・トリガ。

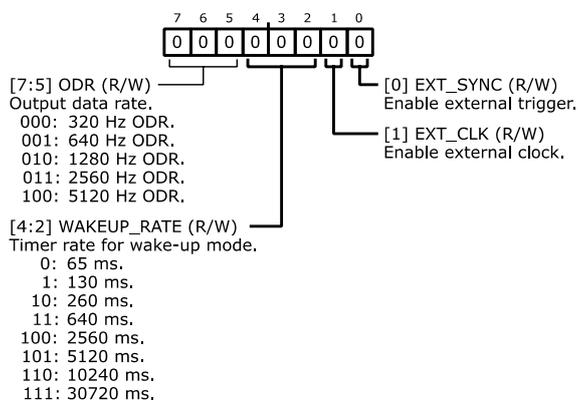


表 53. TIMING のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:5]	ODR	000 001 010 011 100	出力データ・レート。 320Hz ODR 640Hz ODR 1280Hz ODR 2560Hz ODR 5120Hz ODR	0x0	R/W
[4:2]	WAKEUP_RATE	0 1 10 11 100 101 110 111	ウェイクアップ・モードのタイマー・レート 65ms 130ms 260ms 640ms 2560ms 5120ms 10240ms 30720ms	0x0	R/W
1	EXT_CLK		外部クロックを有効にします。	0x0	R/W
0	EXT_SYNC		外部トリガを有効にします。	0x0	R/W

測定コントロール・レジスタ

アドレス：0x3E、リセット：0x00、レジスタ名：MEASURE

複数の測定設定を制御するには、このレジスタを使用します。

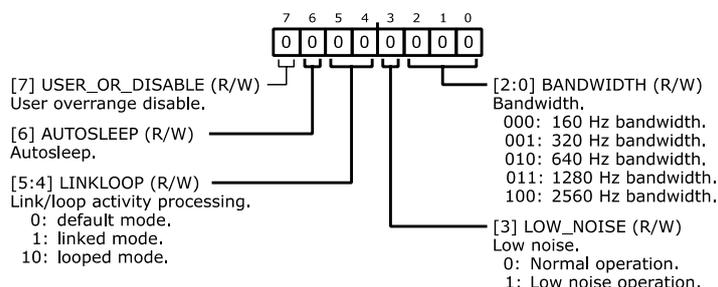


表 54. MEASURE のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
7	USER_OR_DISABLE		ユーザ・オーバーレンジを無効にします。	0x0	R/W
6	AUTOSLEEP		自動スリープ。1に設定すると自動スリープが有効になり、デバイスはインアクティビティを検出すると自動的にウェークアップ・モードに入ります。自動スリープを有効にするには、アクティビティ/インアクティビティ検出をリンク・モードまたはループ・モード (MEASURE レジスタの LINKLOOP ビット) にする必要があります。それ以外の場合、このビットは無視されます。	0x0	R/W
[5:4]	LINKLOOP		リンク/ループのアクティビティ処理。これらのビットは、アクティビティ処理とインアクティビティ処理をどのようにリンクするかを選択します。 0 デフォルト・モード。アクティビティ検出とインアクティビティ検出を有効にすると、これらの検出は同時に機能します。割込みに対しては (割込みがマッピングされている場合)、ホスト・プロセッサが STATUS レジスタを読み出すことによってアクノレッジする必要があります。自動スリープは、このモードでは無効になります。 1 リンク・モード。アクティビティ/インアクティビティ検出は、同時に1つだけが有効になるように、順番にリンクされます。ホスト・プロセッサが STATUS レジスタを読み出すことによって、その割込み (マッピングされている場合) をアクノレッジする必要があります。 10 ループ・モード。アクティビティ/インアクティビティ検出は、同時に1つだけが有効になるように、順番にリンクされます。その割込みは内部的にアクノレッジされます (ホスト・プロセッサによる処理は不要です)。リンク・モードやループ・モードを使用するには、ACT_x_EN と INACT_x_EN の両方を1に設定する必要があります。それ以外の場合はデフォルト・モードが使われます。詳細については、 <a href="#">アクティビティ/インアクティビティ検出のリンクのセクション</a> を参照してください。	0x0	R/W
3	LOW_NOISE		低ノイズ。低ノイズ動作を選択します。 0 通常動作。デバイスは、通常ノイズ・レベル、超低消費電流で動作します。 1 低ノイズ動作。デバイスは通常ノイズ・レベルの約 1/3 のノイズで動作します。	0x0	R/W
[2:0]	BANDWIDTH		帯域幅。必要な出力信号帯域幅を選択します。選択した周波数の4極ローパス・フィルタが信号帯域幅を制限します。 000 帯域幅：160Hz 001 帯域幅：320Hz 010 帯域幅：640Hz 011 帯域幅：1280Hz 100 帯域幅：2560Hz	0x0	R/W

パワー・コントロール・レジスタ

アドレス : 0x3F、リセット : 0x00、レジスタ名 : POWER\_CTL

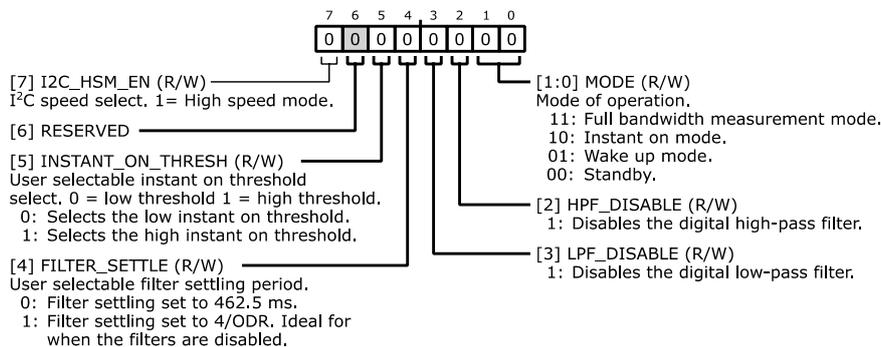


表 55. POWER\_CTL のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
7	I2C_HSM_EN		I <sup>2</sup> C 速度の選択。1=ハイスピード・モード。	0x0	R/W
6	RESERVED		予備。	0x0	R
5	INSTANT_ON_THRESH	0 1	選択可能インスタント・オン閾値の選択。0=低閾値、1=高閾値。 0 低インスタント・オン閾値を選択します。 1 高インスタント・オン閾値を選択します。	0x0	R/W
4	FILTER_SETTLE	0 1	選択可能なフィルタ・セトリング時間。 0 フィルタのセトリング時間を 462.5ms に設定します。 1 フィルタのセトリング時間を 4/ODR に設定します。フィルタがディスエーブルされている場合に適しています。	0x0	R/W
3	LPF_DISABLE	1	ローパス・フィルタをディスエーブルします。	0x0	R/W
2	HPF_DISABLE	1	デジタル・ハイパス・フィルタをディスエーブルします。	0x0	R/W
[1:0]	MODE	11 10 01 00	動作モード 11 フル帯域幅測定モード 10 インスタント・オン・モード 01 ウェークアップ・モード 00 スタンバイ。	0x0	R/W

セルフ・テスト・レジスタ

アドレス : 0x40、リセット : 0x00、レジスタ名 : SELF\_TEST

セルフ・テスト機能の動作については、セルフ・テストのセクションを参照してください。また、この機能の使い方のガイドラインについては、セルフ・テスト手順のセクションを参照してください。

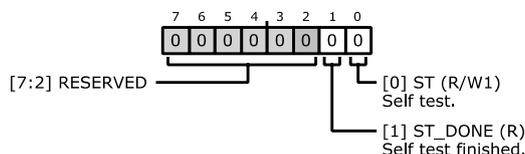
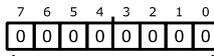


表 56. SELF\_TEST のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:2]	RESERVED		予備。	0x0	R
1	ST_DONE		セルフ・テスト終了。	0x0	R
0	ST		セルフ・テスト。このレジスタに 1 を書き込むとセルフ・テストが開始されます。0 を書き込むとセルフ・テストがクリアされます。	0x0	R/W

リセット（クリア）レジスタ、デバイスはスタンバイ・モード

アドレス：0x41、リセット：0x00、レジスタ名：RESET



[7:0] RESET (W)  
Writing code 0x52 resets the device.

表 57. RESET のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	RESET		0x52 を書き込むとデバイスがリセットされます。	0x0	W

## アプリケーション情報

### アプリケーション例

ここではアプリケーション回路を取り上げて、ADXL371 の便利な機能を説明します。

### 電源のデカップリング

ADXL371 に使用する推奨バイパス・コンデンサを図 48 に示します。

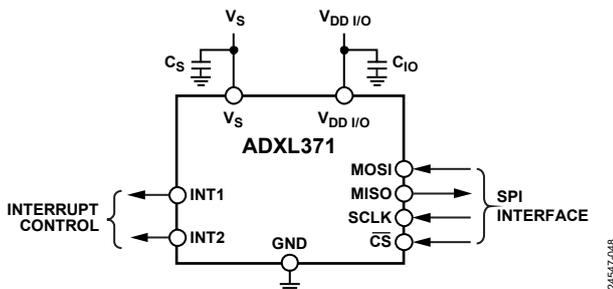


図 48. 推奨バイパス・コンデンサ

$V_S$  の  $0.1\mu\text{F}$  セラミック・コンデンサ ( $C_S$ ) と  $V_{DD I/O}$  の  $0.1\mu\text{F}$  セラミック・コンデンサ ( $C_{IO}$ ) を ADXL371 の電源ピンのできるだけ近くに配置して、電源ノイズから加速度センサーを十分にデカップリングすることを推奨します。 $V_S$  電源のデジタル・クロック・ノイズを最小限に抑えるために、 $V_S$  と  $V_{DD I/O}$  は別電源にすることを推奨します。 $V_S$  と  $V_{DD I/O}$  を分離できない場合は、電源にフィルタを追加しなければならないことがあります。

それ以上のデカップリングが必要な場合は、 $100\Omega$  以下の抵抗かフェライト・ビーズを  $V_S$  と直列に挿入することを推奨します。更に、 $V_S$  に  $1\mu\text{F}$  タンタル・コンデンサと並列に  $0.1\mu\text{F}$  セラミック・コンデンサを配置すると、更にノイズを改善することができます。

グラウンドから伝わるノイズには、 $V_S$  からのノイズと同じような影響があるので、ADXL371 のグラウンドから電源グラウンドへの接続は必ず低インピーダンスとなるようにしてください。

### 電源条件

ADXL371 は、 $2.5\text{V}\sim 3.5\text{V}$  の電源レール電圧を使って動作します。表 1 に示す動作電圧範囲 ( $V_S$ ) は、電源の誤差と最大  $\pm 10\%$  の過渡電圧を考慮して  $2.5\text{V}\sim 3.5\text{V}$  になっています。

ADXL371 で電源サイクルを行うときは、電源サイクルごとにデバイスをグラウンド・レベル ( $V_S = 0\text{V}$ ) まで完全に放電することを強く推奨します。放電できない場合は以下の仕様に注意する必要があります。

- $V_S$  電源のスタートアップ閾値
- ホールド時間
- 立上がり時間

### $V_S$ 電源のスタートアップ閾値

ADXL371 のスタートアップまたは電源サイクルの際には、常に  $V_S$  電源を  $100\text{mV}$  未満からスタートアップさせる必要があります。また、デバイスの動作中に ADXL371 の電源をオフにした場合や電源電圧が  $1.6\text{V}$  未満に低下した場合は、常に  $V_S$  電源を  $100\text{mV}$  未満まで放電する必要があります。 $V_S$  電源のスタートアップ閾値仕様は必須条件です。

### ホールド時間

パワーオン・リセットを正常に行うには、デバイスに再度電源を供給する前に、 $200\text{ms}$  以上にわたって  $V_S$  電源を  $100\text{mV}$  未満に保つ必要があります。

### 立上がり時間

最も厳しい条件下では (スタートアップ時の  $V_S$  が  $100\text{mV}$  でホールド時間が  $200\text{ms}$ )、 $V_S$  電源の立上がり時間が直線的でなければならない、なおかつ  $250\mu\text{s}$  以内に  $1.6\text{V}$  に達しなければなりません (図 49 を参照)。

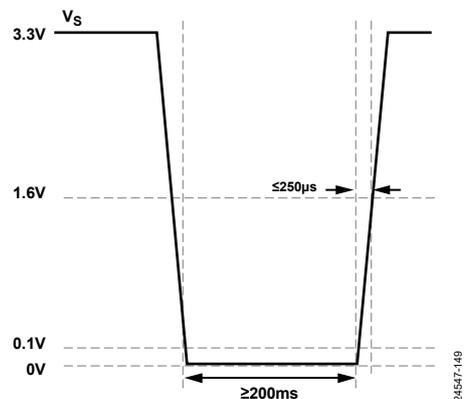


図 49. 電源条件

電源をグラウンド・レベルまで完全に放電させた場合は立上がり時間を長くすることができ、ホールド時間  $200\text{ms}$  のときに  $0\text{V}$  から  $1.6\text{V}$  までの立上がりに使用できる時間は、最大で  $600\mu\text{s}$  です。

電源を放電できるようにするには、マイクロコントローラの汎用入出力 (GPIO) から電源を供給するか、シャットダウン放電スイッチを電源に接続する、あるいはシャットダウン放電機能を持つ電圧レギュレータを使用することが推奨されます。

### 外部タイミング・トリガの使い方

INT1 ピンを外部クロックの入力として使用するアプリケーション図を図 50 に示します。このモードでは、出力データ・レートや帯域幅など、すべての加速度センサー・タイミングは外部クロックによって決定されます。

この機能を有効にするには、TIMING レジスタの EXT\_CLK ビットをセットします。

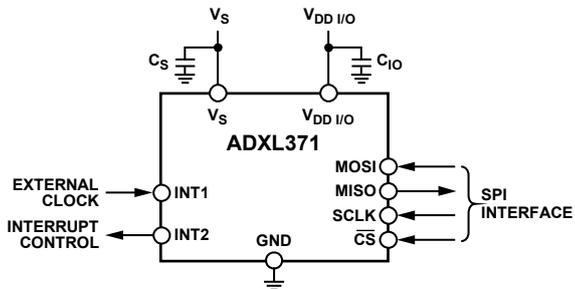


図 50. 外部クロック用入力としての INT1 ピン

図 51 は、INT2 ピンを同期サンプリングのトリガとして使用するためのアプリケーション図です。加速度サンプルは、このトリガが起動されるたびに生成されます。この機能を有効にするには、TIMING レジスタの EXT\_SYNC ビットをセットします。

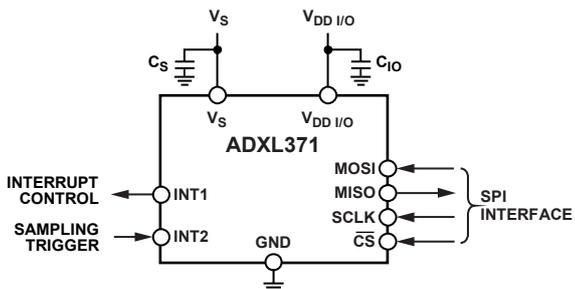


図 51. INT2 ピンによる同期サンプリングのトリガ

### 3.3V 以外の電圧での動作

ADXL371 は  $V_S = 3.3V$  の電源電圧でテストされ、仕様が規定されていますが、3.5V から 2.5V までの  $V_S$  範囲で使用することができます。電源電圧が変化すると、電源電流、ノイズ、オフセット、感度を含む一部の性能パラメータが変化します。

### 周囲温度以外での動作

ADXL371 は周囲温度でテストされ、仕様が規定されていますが、定格値は  $-40^{\circ}C \sim +105^{\circ}C$  の範囲で規定されています。温度が変化すると、オフセット、感度、クロック性能、電流など一部の性能パラメータが変化します。これらの温度による変動の一部は表 1 に特性が示されており、その他の変動は「代表的な性能特性」の図に示されています。

### 取付けに関する機構上の留意点

ADXL371 は、PCB をケースに固定する支持点近くで PCB に取り付けてください。プリント回路基板のしっかりと固定されていない位置に ADXL371 を取り付けると (図 52 を参照)、基板の振動が減衰されず、測定誤差が大きくなる場合があります。加速度センサーを基板支持点の近くに配置すれば、加速度センサー位置での基板振動が加速度センサーのメカニカル・センサーの共振周波数より高くなるので、加速度センサーによって検知される可能性は事実上なくなります。センサーの近くに複数の支持点を設けたり、プリント基板を厚くしたりすることも、システム共振のセンサー性能に対する影響の低減に効果的です。

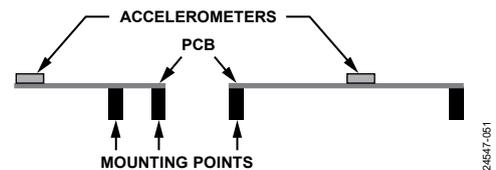


図 52. 不適切な加速度センサー配置

加速度検出軸

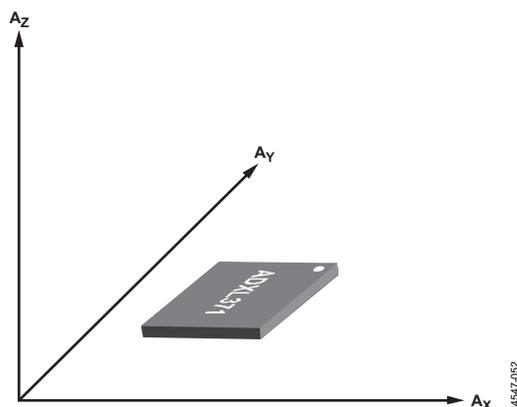


図 53. 加速度検出軸（検出軸に沿って加速されると、対応する軸の出力が増加）

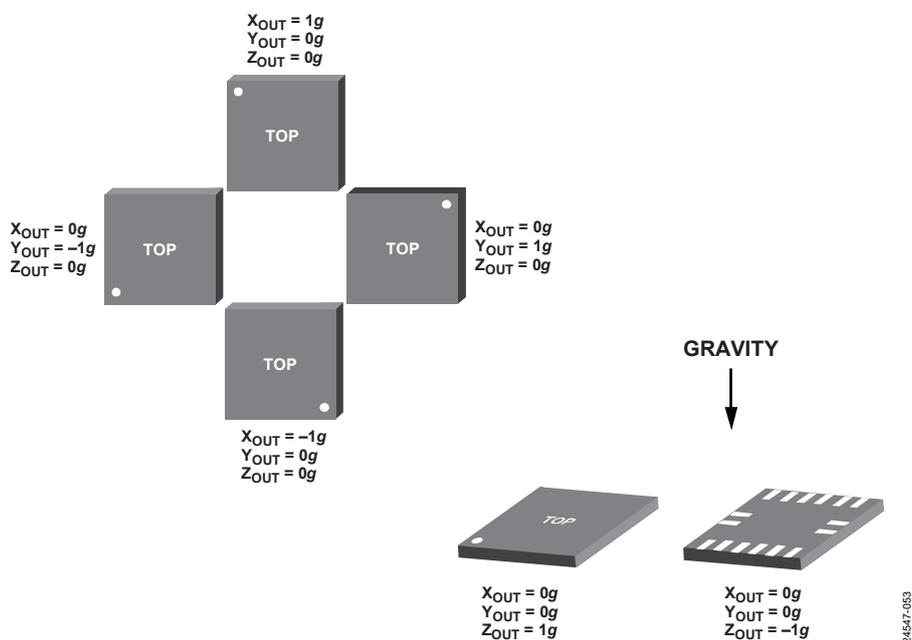


図 54. 重力方向と出力応答の関係

レイアウトと設計の推奨事項

プリント配線基板の推奨ランド・パターンを [図 55](#) に示します。

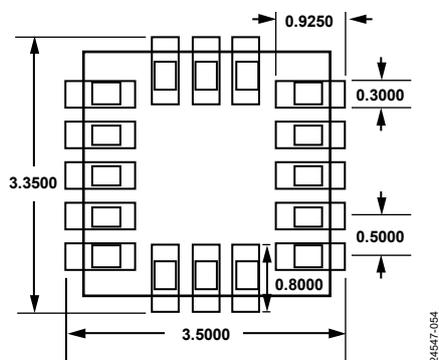


図 55. プリント配線基板の推奨ランド・パターン（単位：mm）

外形寸法

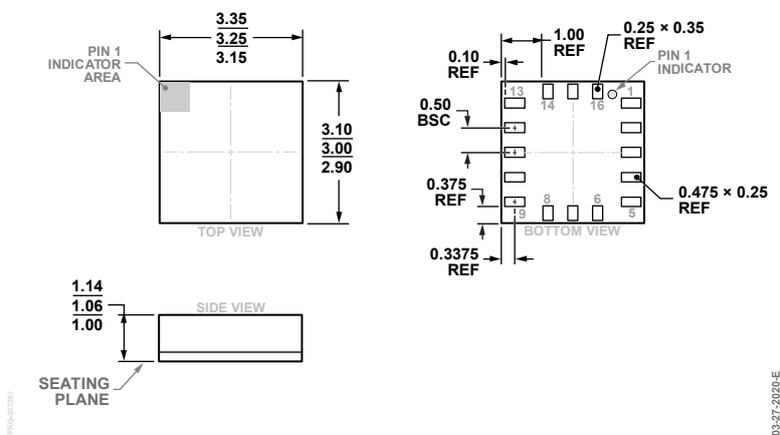


図 56.16 端子のランド・グリッド・アレイ [LGA]  
(CC-16-4)  
寸法単位：mm

オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Package Option	Quantity
ADXL371BCCZ-RL	-40°C to +105°C	16-Terminal Land Grid Array [LGA]	CC-16-4	5000
ADXL371BCCZ-RL7	-40°C to +105°C	16-Terminal Land Grid Array [LGA]	CC-16-4	1500
EVAL-ADXL371Z		Evaluation Board		

<sup>1</sup> Z = RoHS 準拠製品

I<sup>2</sup>C は、Philips Semiconductors 社（現在の NXP Semiconductors 社）が独自に開発した通信プロトコルです。