



データシート

ADuM340E/ADuM341E/ADuM342E

5.7kV rmsクワッド・デジタル・アイソレータ

特長

- ▶ 高いコモンモード過渡耐圧：180kV/ μ s（代表値）
- ▶ 放射ノイズ、伝導ノイズに対して高耐性
- ▶ 短い伝搬遅延
 - ▶ 代表値：6.2ns、最大値：10ns（5V動作時）
- ▶ 低い動作時消費電力：1Mbpsで1.65mA/チャンネル未満
- ▶ 2.25Vから5.5Vへのレベル変換
- ▶ 最大データ・レート：150Mbpsを保証（5V動作時）
- ▶ 高温動作：125°C
- ▶ 安全および規制認証
 - ▶ UL認定：5700V rmsで1分間、UL 1577規格に準拠
 - ▶ VDE適合性認定（申請中）
 - ▶ DIN V VDE V 0884-11（VDE V 0884-11）：2017-01
 - ▶ $V_{ORM} = 1173V$ peak
 - ▶ 10,000V peakの強化サージ絶縁電圧
 - ▶ IEC 62368-1およびIEC 61010-1に準拠するCSA認定（申請中）
 - ▶ EN 62368-1に準拠するTÜV Süd 認定（申請中）
 - ▶ GB4943.1-2022に準拠するCQC認定（申請中）
- ▶ 絶縁バリアをまたぐIEC 61000-4-2 ESD保護： $\pm 8kV$
- ▶ 入力／出力ピンのESD保護： $\pm 5kV$ HBM
- ▶ ハイ（E1）またはロー（E0）のフェイルセーフ・オプション
- ▶ RoHS準拠の16ピンSOICパッケージ
- ▶ 下位互換性：
 - ▶ [ADuM1400/ADuM1401/ADuM1402](#)
 - ▶ [ADuM2400/ADuM2401/ADuM2402](#)
 - ▶ [ADuM140E/ADuM141E/ADuM142E](#)
 - ▶ [ADuM240E/ADuM241E/ADuM242E](#)
- ▶ オートモーティブ・アプリケーション向けのAEC-Q100認証を取得

アプリケーション

- ▶ シリアル・ペリフェラル・インターフェース（SPI）データ・コンバータ絶縁
- ▶ RS-485、CAN FD(コントローラ・エリア・ネットワーク・フレキシブル・データ・レート)の工業用フィールド・バス絶縁
- ▶ PWMコントローラ信号絶縁
- ▶ 汎用マルチチャンネル絶縁

概要

ADuM340E/ADuM341E/ADuM342E¹は、アナログ・デバイセズ社のiCoupler®技術をベースにした4チャンネル・デジタル・アイソレータです。これらの絶縁デバイスは、高速CMOS技術と空芯コアを使用したバックツープックのモノリシック・トランス技術の組み合わせにより、優れた性能特性を発揮し、5MbpsでCISPR 32/EN 55032 クラスB（制限）の基準に適合します。5V動作時は、最大伝搬遅延が10nsで、パルス幅歪みは3ns未満です。チャンネル間マッチングは最大3.0nsと厳密な値になっています。

ADuM340E/ADuM341E/ADuM342Eの各データ・チャンネルは独立していて、5.7kV rmsの定格電圧に耐えるさまざまな構成を用意しています（図26を参照）。デバイスは、両側とも2.25V～5.5Vの電源電圧で動作するため、低電圧システムとの互換性があるだけでなく、絶縁バリアをまたぐ電圧変換も可能です。

2種類のフェイルセーフ・オプションがあり、入力電源が供給されなくなった場合に出力が既定の状態に遷移します。

1 米国特許5,952,849; 6,873,065; 6,903,578; 7,075,329により保護されています。その他の特許は申請中です。

目次

特長.....	1	静電放電（ESD）定格.....	15
アプリケーション.....	1	ESDに関する注意.....	15
概要.....	1	ピン配置およびピン機能の説明.....	16
機能ブロック図.....	3	代表的な性能特性.....	18
仕様.....	4	動作原理.....	20
電気的特性 - 5V動作時.....	4	真理値表.....	21
電気的特性 — 3.3V動作時.....	7	アプリケーション情報.....	22
電気的特性 — 2.5V動作時.....	10	PCBレイアウト.....	22
絶縁および安全性関連の仕様.....	12	伝搬遅延に関するパラメータ.....	22
パッケージ特性.....	12	ジッタの測定.....	22
適用規格.....	13	絶縁寿命.....	22
DIN V VDE V 0884--11（VDE V 0884--11）絶縁特性（申請中）.....	13	外形寸法.....	24
推奨動作条件.....	14	オーダー・ガイド.....	24
絶対最大定格.....	15	評価用ボード.....	25
		オートモーティブ製品.....	25

改訂履歴

1/2023–Revision 0: Initial Version

機能ブロック図

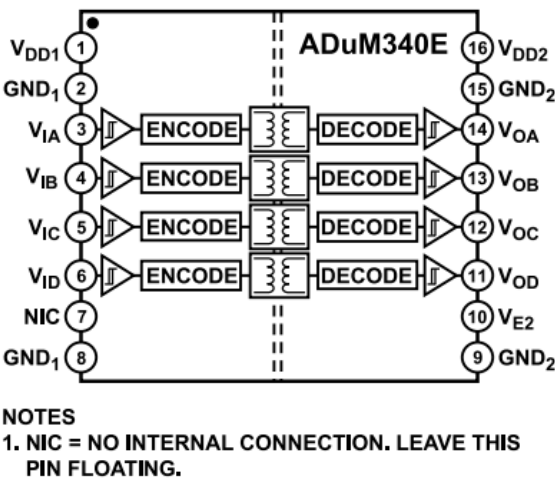


図 1. ADuM340Eの機能ブロック図

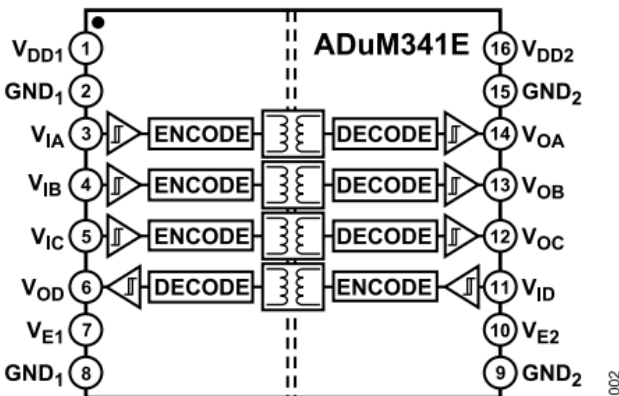


図 2. ADuM341Eの機能ブロック図

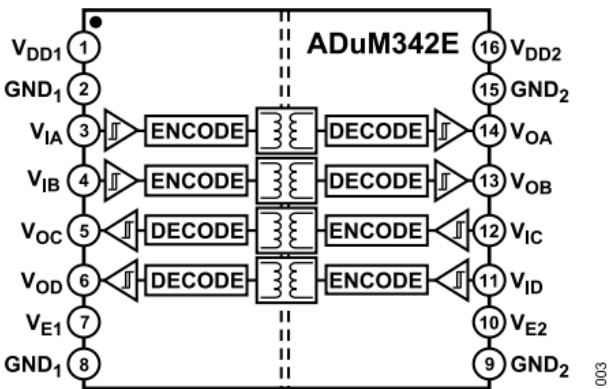


図 3. ADuM342Eの機能ブロック図

仕様

電気的特性 - 5V動作時

すべての代表的な仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{DD2} = 5\text{V}$ 時の値です。最小／最大仕様は、特に指定がない限り、 $4.5\text{V} \leq V_{DD1} \leq 5.5\text{V}$ 、 $4.5\text{V} \leq V_{DD2} \leq 5.5\text{V}$ 、および $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ の全推奨動作範囲に適用されます。特に指定がない限り、スイッチング仕様は、 $C_L = 15\text{pF}$ 、CMOS信号レベルでテストされます。電源電流の仕様は50%のデューティ・サイクルで仕様規定されています。

表 1. 電気的特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
SWITCHING SPECIFICATIONS						
Pulse Width	PW	6.6			ns	パルス幅歪み (PWD)制限値内
Data Rate		150			Mbps	PWD制限値内
Propagation Delay	t_{PHL} , t_{PLH}	3.5	6.2	10	ns	入力の50%から出力の50%まで
Pulse Width Distortion	PWD		0.3	3	ns	$ t_{PLH} - t_{PHL} $
Change vs. Temperature			1.5		ps/ $^\circ\text{C}$	
Propagation Delay Skew	t_{PSK}			6.1	ns	同一の温度、電圧、負荷条件における任意の2つのユニット間
Channel Matching						
Codirectional	t_{PSKCD}		0.3	3.0	ns	
Opposing Direction	t_{PSKOD}		0.3	3.0	ns	
Jitter ¹						ジッタ測定のセクションを参照
Random Jitter, RMS (1σ) ²	$t_{JIT(RJ)}$		7.19		ps	1MHzのクロック入力、全チャンネルがスイッチング
Deterministic Jitter, Peak-to-Peak ^{3, 4}	$t_{JIT(DJ)}$		223		ps	100Mbps、 $2^{15} - 1$ PRBS入力
Total Jitter, Peak-to-Peak, at Bit Error Rate (BER) 1×10^{-12}	$t_{JIT(TJ)}$					100Mbps、 $2^{15} - 1$ PRBS入力 ⁵
Without Crosstalk			292		ps	1つのチャンネルがスイッチング
With Crosstalk			559		ps	全チャンネルがスイッチング
Output Enabled to High-Z	t_{PHZ} , t_{PLZ}	3	5.5	12	ns	出力ハイ／ローから高インピーダンスまで
Output High-Z to Enabled	t_{PZH} , t_{PZL}	3	5.5	12	ns	高インピーダンス出力からハイ／ローまで
DC SPECIFICATIONS						
Input Threshold Voltage						V_{IX} , V_{EX}
Logic High	V_{IH}	$0.7 \times V_{DDX}$			V	
Logic Low	V_{IL}			$0.3 \times V_{DDX}$	V	
Input Hysteresis	V_{HYS}		0.85		V	$V_{IH} - V_{IL}$
Output Voltage						
Logic High	V_{OH}	$V_{DDX} - 0.1$ $V_{DDX} - 0.4$	V_{DDX} $V_{DDX} - 0.2$		V V	$I_{OX}^{(6)} = -20 \mu\text{A}$, $V_{IX} = V_{IXH}^{(7)}$ $I_{OX}^{(6)} = -4 \text{mA}$, $V_{IX} = V_{IXH}^{(7)}$
Logic Low	V_{OL}		0.0 0.2	0.1 0.4	V V	$I_{OX}^{(6)} = 20 \mu\text{A}$, $V_{IX} = V_{IXL}^{(8)}$ $I_{OX}^{(6)} = 4 \text{mA}$, $V_{IX} = V_{IXL}^{(8)}$
Input Current per Channel	I_I	-10	+0.01	+10	μA	$0 \text{V} \leq V_{IX} \leq V_{DDX}$, $0 \text{V} \leq V_{EX} \leq V_{DDX}$
V_{E1} , V_{E2} Enable Input Pull-Up Current	I_{PU}	-10	-6		μA	$V_{EX} = 0 \text{V}$
Tristate Output Current per Channel	I_{OZ}	-10	+0.01	+10	μA	$0 \text{V} \leq V_{OX} \leq V_{DDX}$, $V_{EX} \leq V_{IL}$
Quiescent Supply Current						
ADuM340E						
$I_{DD1(Q)}$			0.61	0.85	mA	$V_I^{(9)} = 0 \text{(E0)}$, $1 \text{(E1)}^{(10)}$
$I_{DD2(Q)}$			1.5	2.3	mA	$V_I^{(9)} = 0 \text{(E0)}$, $1 \text{(E1)}^{(10)}$
$I_{DD1(Q)}$			7.6	11.2	mA	$V_I^{(9)} = 1 \text{(E0)}$, $0 \text{(E1)}^{(10)}$
$I_{DD2(Q)}$			3.3	5.1	mA	$V_I^{(9)} = 1 \text{(E0)}$, $0 \text{(E1)}^{(10)}$
ADuM341E						
$I_{DD1(Q)}$			0.8	1.3	mA	$V_I^{(9)} = 0 \text{(E0)}$, $1 \text{(E1)}^{(10)}$
$I_{DD2(Q)}$			1.3	1.9	mA	$V_I^{(9)} = 0 \text{(E0)}$, $1 \text{(E1)}^{(10)}$
$I_{DD1(Q)}$			6.3	9.2	mA	$V_I^{(9)} = 1 \text{(E0)}$, $0 \text{(E1)}^{(10)}$
$I_{DD2(Q)}$			4.2	6	mA	$V_I^{(9)} = 1 \text{(E0)}$, $0 \text{(E1)}^{(10)}$

仕様

表 1. 電気的特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
ADuM342E	I _{DD1} (Q)		1.0	1.7	mA	V _I ⁹ = 0 (E0)、 1 (E1) ¹⁰
	I _{DD2} (Q)		1.0	1.7	mA	V _I ⁹ = 0 (E0)、 1 (E1) ¹⁰
	I _{DD1} (Q)		5.2	8.0	mA	V _I ⁹ = 1 (E0)、 0 (E1) ¹⁰
	I _{DD2} (Q)		5.3	7.8	mA	V _I ⁹ = 1 (E0)、 0 (E1) ¹⁰
Dynamic Supply Current						
Dynamic Input	I _{DDI} (D)		0.005		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
Dynamic Output	I _{DDO} (D)		0.015		mA/Mbps	入力がスイッチング、50%デューティ・サイクル、C _L = 0nF
Undervoltage Lockout	UVLO					
Positive V _{DDx} Threshold	V _{UVLO+}		2.0	2.2	V	電源電圧が上昇時のイネーブル閾値
Negative V _{DDx} Threshold	V _{UVLO-}	1.7	1.8		V	電源電圧が下降時のロックアウト閾値
V _{DDx} Hysteresis	V _{UVLO_HYS}		0.2		V	UVLOのヒステリシス
UVLO Release Time ¹¹	t _{UVLO}			60	μs	V _{UVLO+} 閾値後のUVLOリリース遅延
AC SPECIFICATIONS						
Output Rise/Fall Time	t _R /t _F		2.5		ns	10%～90%
Common-Mode Transient Immunity ^{11, 12}	C _{MH}	100	180		kV/μs	V _{IX} = V _{DDx} 、 V _{CM} = 1000V
	C _{ML}	100	180		kV/μs	V _{IX} = 0V、 V _{CM} = 1000V

1 ジッタ・パラメータは、設計および特性評価により確認されています。これらの値に刺激ジッタは含まれません。

2 この仕様は、約100,000エッジの母集団で測定した値です。

3 ピークtoピーク・ジッタの仕様には、PWDによるジッタが含まれます。

4 この仕様は、約300,000エッジの母集団で測定した値です。

5 式t_{INT(T)} = 14 × t_{INT(R)} + t_{INT(D)}を使用。

6 I_{OX}はチャンネルx出力電流で、x = A、B、C、またはD。

7 V_{IxH}は入力側ロジック・ハイ・レベル。

8 V_{IxL}は入力側ロジック・ロー・レベル。

9 V_Iは電圧入力。

10 E0はADuM340E0/ADuM341E0/ADuM342E0モデル、E1はADuM340E1/ADuM341E1/ADuM342E1モデルを指します。オーダー・ガイドを参照してください。

11 設計により確認されていますが、出荷テストは行っていない。

12 |C_{MH}|は、電圧出力 (V_O) > 0.8V_{DDx}を維持しながら持続できるコモンモード電圧の最大スルー・レートです。|C_{ML}|はV_O > 0.8Vを維持しながら持続できるコモンモード電圧の最大スルー・レートです。コモンモード電圧スルー・レートは、立上がりりと立下がりの両方のコモンモード電圧エッジに適用されます。

表 2. 合計電源電流とデータ・スループットの関係

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件
SUPPLY CURRENT						
ADuM340E						
1 Mbps						
Supply Current Side 1	I _{DD1}		4.2	6.1	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		2.5	3.6	mA	
25 Mbps						
Supply Current Side 1	I _{DD1}		4.6	6.4	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		3.9	5.3	mA	
100 Mbps						
Supply Current Side 1	I _{DD1}		6.3	8.7	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		8.5	10.9	mA	
ADuM341E						
1 Mbps						
Supply Current Side 1	I _{DD1}		3.6	5.3	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		2.8	4.1	mA	C _L = 0 nF
25 Mbps						
Supply Current Side 1	I _{DD1}		4.4	6.0	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		4.0	5.6	mA	C _L = 0 nF

仕様

表 2. 合計電源電流とデータ・スループットの関係

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件
100 Mbps						
Supply Current Side 1	I _{DD1}		6.7	9.2	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		7.9	10.5	mA	C _L = 0 nF
ADuM342E						
1 Mbps						
Supply Current Side 1	I _{DD1}		3.1	4.9	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		3.2	4.8	mA	C _L = 0 nF
25 Mbps						
Supply Current Side 1	I _{DD1}		4.1	6.1	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		4.2	5.9	mA	C _L = 0 nF
100 Mbps						
Supply Current Side 1	I _{DD1}		7.3	10.0	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		7.3	10.0	mA	C _L = 0 nF

仕様

電気的特性 – 3.3V動作時

すべての代表的な仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{DD2} = 3.3\text{V}$ 時の値です。最小／最大仕様は、特に指定のない限り、 $3.0\text{V} \leq V_{DD1} \leq 3.6\text{V}$ 、 $3.0\text{V} \leq V_{DD2} \leq 3.6\text{V}$ 、および $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ の全推奨動作範囲に適用されます。特に指定がない限り、スイッチング仕様は、 $C_L = 15\text{pF}$ 、CMOS信号レベルでテストされます。電源電流の仕様は50%のデューティ・サイクルで仕様規定されています。

表 3. 電気的特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
SWITCHING SPECIFICATIONS						
Pulse Width	PW	6.6			ns	PWD制限値内
Data Rate		150			Mbps	PWD制限値内
Propagation Delay	t_{PHL} , t_{PLH}	3.6	6.6	10	ns	入力の50%から出力の50%まで
Pulse Width Distortion	PWD		0.5	3	ns	$ t_{PLH} - t_{PHL} $
Change vs. Temperature			1.5		ps/°C	
Propagation Delay Skew	t_{PSK}			7.5	ns	同一の温度、電圧、負荷条件における任意の2つのユニット間
Channel Matching						
Codirectional	t_{PSKCD}		0.5	3.0	ns	
Opposing Direction	t_{PSKOD}		0.5	3.0	ns	
Jitter ¹						ジッタ測定 of the セクションを参照
Random Jitter, RMS (1σ) ²	$t_{JIT(RJ)}$		7.1		ps	1 MHz clock input
Deterministic Jitter, Peak-to-Peak ^{3,4}	$t_{JIT(DJ)}$		243		ps	100Mbps、 $2^{15} - 1$ PRBS入力
Total Jitter, Peak-to-Peak, at Bit Error Rate(BER) 1×10^{-12}	$t_{JIT(TJ)}$					100Mbps、 $2^{15} - 1$ PRBS入力 ⁵
Without Crosstalk			318		ps	1つのチャンネルがスイッチング
With Crosstalk			444		ps	全チャンネルがスイッチング
Output Enabled to High-Z	t_{PHZ} , t_{PLZ}	3	5	12	ns	出力ハイ／ローから高インピーダンスまで
Output High-Z to Enabled	t_{PZH} , t_{PZL}	3	5	12	ns	高インピーダンス出力からハイ／ローまで
DC SPECIFICATIONS						
Input Threshold Voltage						V_{IX} , V_{EX}
Logic High	V_{IH}	$0.7 \times V_{DDX}$			V	
Logic Low	V_{IL}			$0.3 \times V_{DDX}$	V	
Input Hysteresis	V_{HYS}		0.7		V	$V_{IH} - V_{IL}$
Output Voltage						
Logic High	V_{OH}	$V_{DDX} - 0.1$	V_{DDX}		V	$I_{OX}^6 = -20 \mu\text{A}$, $V_{IX} = V_{IXH}^7$
		$V_{DDX} - 0.4$	$V_{DDX} - 0.2$		V	$I_{OX}^6 = -2 \text{ mA}$, $V_{IX} = V_{IXH}^7$
Logic Low	V_{OL}		0.0	0.1	V	$I_{OX}^6 = 20 \mu\text{A}$, $V_{IX} = V_{IXL}^8$
			0.2	0.4	V	$I_{OX}^6 = 2 \text{ mA}$, $V_{IX} = V_{IXL}^8$
Input Current per Channel	I_I	-10	+0.01	+10	μA	$0 \text{ V} \leq V_{IX} \leq V_{DDX}$, $0 \text{ V} \leq V_{EX} \leq V_{DDX}$
V_{E2} Enable Input Pull-Up Current	I_{PU}	-10	-4		μA	$V_{E2} = 0 \text{ V}$
Tristate Output Current per Channel	I_{OZ}	-10	+0.01	+10	μA	$0 \text{ V} \leq V_{OX} \leq V_{DDX}$, $V_{EX} \leq V_{IL}$
Quiescent Supply Current						
ADuM340E						
	$I_{DD1(Q)}$		0.6	0.82	mA	$V_I^9 = 0 \text{ (E0)}$, 1 (E1)^{10}
	$I_{DD2(Q)}$		1.4	2.2	mA	$V_I^9 = 0 \text{ (E0)}$, 1 (E1)^{10}
	$I_{DD1(Q)}$		7.5	11.0	mA	$V_I^9 = 1 \text{ (E0)}$, 0 (E1)^{10}
	$I_{DD2(Q)}$		3.2	5.0	mA	$V_I^9 = 1 \text{ (E0)}$, 0 (E1)^{10}
ADuM341E						
	$I_{DD1(Q)}$		0.8	1.3	mA	$V_I^9 = 0 \text{ (E0)}$, 1 (E1)^{10}
	$I_{DD2(Q)}$		1.2	1.8	mA	$V_I^9 = 0 \text{ (E0)}$, 1 (E1)^{10}
	$I_{DD1(Q)}$		6.6	8.8	mA	$V_I^9 = 1 \text{ (E0)}$, 0 (E1)^{10}
	$I_{DD2(Q)}$		4.1	5.9	mA	$V_I^9 = 1 \text{ (E0)}$, 0 (E1)^{10}

仕様

表 3. 電気的特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
ADuM342E	I _{DD1} (Q)		0.9	1.6	mA	V _I ⁹ = 0 (E0)、1 (E1) ¹⁰
	I _{DD2} (Q)		1.0	1.6	mA	V _I ⁹ = 0 (E0)、1 (E1) ¹⁰
	I _{DD1} (Q)		5.1	7.6	mA	V _I ⁹ = 1 (E0)、0 (E1) ¹⁰
	I _{DD2} (Q)		5.2	7.6	mA	V _I ⁹ = 1 (E0)、0 (E1) ¹⁰
Dynamic Supply Current						
Dynamic Input	I _{DDI} (D)		0.004		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
Dynamic Output	I _{DDO} (D)		0.009		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
Undervoltage Lockout	UVLO					
Positive V _{DDx} Threshold	V _{UVLO+}		2.0	2.2	V	電源電圧が上昇時のイネーブル閾値
Negative V _{DDx} Threshold	V _{UVLO-}	1.7	1.8		V	電源電圧が下降時のロックアウト閾値
V _{DDx} Hysteresis	V _{UVLO_HYS}		0.2		V	UVLOのヒステリシス
UVLO Release Time ¹¹	t _{UVLO}			60	μs	V _{UVLO+} 閾値後のUVLOリリース遅延
AC SPECIFICATIONS						
Output Rise/Fall Time	t _R /t _F		2.5		ns	10%～90%
Common-Mode Transient Immunity ^{11, 12}	CM _H	100	180		kV/μs	V _{Ix} = V _{DDx} 、V _{CM} = 1000 V、トランジエントの大きさ = 800 V
	CM _L	100	180		kV/μs	V _{Ix} = 0V、V _{CM} = 1000V、トランジエントの大きさ = 800 V

1 ジッタ・パラメータは、設計および特性評価により確認されています。これらの値に刺激ジッタは含まれません。

2 この仕様は、約100,000エッジの母集団で測定した値です。

3 ピークtoピーク・ジッタの仕様には、PWDによるジッタが含まれます。

4 この仕様は、約300,000エッジの母集団で測定した値です。

5 式t_{UT(TJ)} = 14 × t_{UT(RJ)} + t_{UT(DJ)}を使用。

6 I_{Ox}はチャンネルx出力電流で、x = A、B、C、またはD。

7 V_{bH}は入力側ロジック・ハイ・レベル。

8 V_{bL}は入力側ロジック・ロー・レベル。

9 V_Iは電圧入力。

10 E0はADuM340E0/ADuM341E0/ADuM342E0モデル、E1はADuM340E1/ADuM341E1/ADuM342E1モデルを指します。[オーダー・ガイド](#)を参照してください。

11 設計により確認されていますが、出荷テストは行っていません。

12 |CM_H|は、電圧出力 (V_O) > 0.8V_{DDx}を維持しながら持続できるコモンモード電圧の最大スルー・レートです。|CM_L|はV_O > 0.8Vを維持しながら持続できるコモンモード電圧の最大スルー・レートです。コモンモード電圧スルー・レートは、立上がりりと立下がりの両方のコモンモード電圧エッジに適用されます。

表 4. 合計電源電流とデータ・スループットの関係

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
SUPPLY CURRENT						
ADuM340E						
1 Mbps						
Supply Current Side 1	I _{DD1}		4.1	6.0	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		2.4	3.5	mA	
25 Mbps						
Supply Current Side 1	I _{DD1}		4.5	6.2	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		3.4	4.6	mA	
100 Mbps						
Supply Current Side 1	I _{DD1}		5.8	7.5	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		6.3	8.8	mA	
ADuM341E						
1 Mbps						

仕様

表 4. 合計電源電流とデータ・スループットの関係

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
Supply Current Side 1	I _{DD1}		3.7	4.9	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		2.7	3.9	mA	C _L = 0 nF
25 Mbps						
Supply Current Side 1	I _{DD1}		4.3	5.4	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		3.5	4.9	mA	C _L = 0 nF
100 Mbps						
Supply Current Side 1	I _{DD1}		6.2	7.5	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		6.1	8.4	mA	C _L = 0 nF
ADuM342E						
1 Mbps						
Supply Current Side 1	I _{DD1}		3.1	4.7	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		3.2	4.7	mA	C _L = 0 nF
25 Mbps						
Supply Current Side 1	I _{DD1}		3.7	5.4	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		3.8	5.4	mA	C _L = 0 nF
100 Mbps						
Supply Current Side 1	I _{DD1}		6.0	8.5	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		5.9	8.1	mA	C _L = 0 nF

仕様

電気的特性 – 2.5V動作時

すべての代表的な仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{DD2} = 2.5\text{V}$ 時の値です。最小／最大仕様は、特に指定のない限り、 $2.25\text{V} \leq V_{DD1} \leq 2.75\text{V}$ 、 $2.25\text{V} \leq V_{DD2} \leq 2.75\text{V}$ 、および $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ の全推奨動作範囲に適用されます。特に指定がない限り、スイッチング仕様は、 $C_L = 15\text{pF}$ 、CMOS信号レベルでテストされます。電源電流の仕様は50%のデューティ・サイクルで仕様規定されています。

表 5. 電気的特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
SWITCHING SPECIFICATIONS						
Pulse Width	PW	10			ns	PWD制限値内
Data Rate		100			Mbps	PWD制限値内
Propagation Delay	t_{PHL} , t_{PLH}	4.1	7.2	14	ns	入力の50%から出力の50%まで
Pulse Width Distortion	PWD		0.3	4.5	ns	$ t_{\text{PLH}} - t_{\text{PHL}} $
Change vs. Temperature			1.5		ps/°C	
Propagation Delay Skew	t_{PSK}			6.8	ns	同一の温度、電圧、負荷条件における任意の2つのユニット間
Channel Matching						
Codirectional	t_{PSKCD}		0.4	5.0	ns	
Opposing Direction	t_{PSKOD}		0.4	5.0	ns	
Jitter ¹						ジッタ測定セクションを参照
Random Jitter, RMS (1σ) ²	$t_{\text{JIT(RJ)}}$		8.58		ps	1MHzのクロック入力
Deterministic Jitter, Peak to Peak ^{3,4}	$t_{\text{JIT(DJ)}}$		222		ps	100Mbps、 $2^{15} - 1$ PRBS
Total Jitter, Peak to Peak, at Bit Error Rate (BER) 1×10^{-12}	$t_{\text{JIT(TJ)}}$					100 Mbps、 $2^{15} - 1$ PRBS ⁵
Without Crosstalk			295		ps	1つのチャンネルがスイッチング
With Crosstalk			450		ps	全チャンネルがスイッチング
Output Enabled to High-Z	t_{PHZ} , t_{PLZ}		6	20	ns	出力ハイ／ローから高インピーダンスまで
Output High-Z to Enabled	t_{PZH} , t_{PZL}		6	20	ns	高インピーダンス出力からハイ／ローまで
DC SPECIFICATIONS						
Input Threshold Voltage						
Logic High	V_{IH}	$0.7 \times V_{\text{DDx}}$			V	
Logic Low	V_{IL}			$0.3 \times V_{\text{DDx}}$	V	
Input Hysteresis	V_{HYS}		0.65		V	$V_{\text{IH}} - V_{\text{IL}}$
Output Voltage						
Logic High	V_{OH}	$V_{\text{DDx}} - 0.1$	V_{DDx}		V	$I_{\text{Ox}}^6 = -20 \mu\text{A}$, $V_{\text{Ix}} = V_{\text{IxH}}^7$
		$V_{\text{DDx}} - 0.4$	$V_{\text{DDx}} - 0.2$		V	$I_{\text{Ox}}^6 = -2 \text{ mA}$, $V_{\text{Ix}} = V_{\text{IxH}}^7$
Logic Low	V_{OL}		0.0	0.1	V	$I_{\text{Ox}}^6 = 20 \mu\text{A}$, $V_{\text{Ix}} = V_{\text{IxL}}^8$
			0.2	0.4	V	$I_{\text{Ox}}^6 = 2 \text{ mA}$, $V_{\text{Ix}} = V_{\text{IxL}}^8$
Input Current per Channel	I_{I}	-10	+0.01	+10	μA	$0 \text{ V} \leq V_{\text{Ix}} \leq V_{\text{DDx}}$
V_{E2} Enable Input Pull-Up Current	I_{PU}	-10	-3		μA	$V_{\text{E2}} = 0 \text{ V}$
Tristate Output Current per Channel	I_{OZ}	-10	+0.01	+10	μA	$0 \text{ V} \leq V_{\text{Ox}} \leq V_{\text{DDx}}$, $V_{\text{Ex}} \leq V_{\text{IL}}$
Quiescent Supply Current						
ADuM340E						
	$I_{\text{DD1 (Q)}}$		0.6	0.82	mA	$V_{\text{I}}^9 = 0 \text{ (E0)}$, 1 (E1)^{10}
	$I_{\text{DD2 (Q)}}$		1.4	2.2	mA	$V_{\text{I}}^9 = 0 \text{ (E0)}$, 1 (E1)^{10}
	$I_{\text{DD1 (Q)}}$		7.6	10.4	mA	$V_{\text{I}}^9 = 1 \text{ (E0)}$, 0 (E1)^{10}
	$I_{\text{DD2 (Q)}}$		3.2	4.8	mA	$V_{\text{I}}^9 = 1 \text{ (E0)}$, 0 (E1)^{10}
ADuM341E						
	$I_{\text{DD1 (Q)}}$		0.8	1.3	mA	$V_{\text{I}}^9 = 0 \text{ (E0)}$, 1 (E1)^{10}
	$I_{\text{DD2 (Q)}}$		1.2	2.0	mA	$V_{\text{I}}^9 = 0 \text{ (E0)}$, 1 (E1)^{10}
	$I_{\text{DD1 (Q)}}$		6.6	8.9	mA	$V_{\text{I}}^9 = 1 \text{ (E0)}$, 0 (E1)^{10}

表 5. 電気的特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
ADuM342E	I _{DD2} (Q)		4.1	5.9	mA	V _I ⁹ = 1 (E0)、0 (E1) ¹⁰
	I _{DD1} (Q)		1.0	1.6	mA	V _I ⁹ = 0 (E0)、1 (E1) ¹⁰
	I _{DD2} (Q)		1.0	1.6	mA	V _I ⁹ = 0 (E0)、1 (E1) ¹⁰
	I _{DD1} (Q)		5.1	8.1	mA	V _I ⁹ = 1 (E0)、0 (E1) ¹⁰
	I _{DD2} (Q)		5.2	7.6	mA	V _I ⁹ = 1 (E0)、0 (E1) ¹⁰
Dynamic Supply Current						
Dynamic Input	I _{DD1} (D)		0.004		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
Dynamic Output	I _{DD0} (D)		0.008		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
Undervoltage Lockout	UVLO					
Positive V _{DDx} Threshold	V _{UVLO+}		2.0	2.2	V	電源電圧が上昇時のイネーブル閾値
Negative V _{DDx} Threshold	V _{UVLO-}	1.7	1.8		V	電源電圧が下降時のロックアウト閾値
V _{DDx} Hysteresis	V _{UVLO_HYS}		0.2		V	UVLOのヒステリシス
UVLO Release Time ¹¹	t _{UVLO}			60	μs	V _{UVLO+} 閾値後のUVLOリリース遅延
AC SPECIFICATIONS						
Output Rise/Fall Time	t _R /t _F		2.5		ns	10%~90%
Common-Mode Transient Immunity ^{11, 12}	CM _H	100	180		kV/μs	V _{Ix} = V _{DDx} , V _{CM} = 1000 V, トランジエントの大きさ = 800 V
	CM _L	100	180		kV/μs	V _{Ix} = 0V, V _{CM} = 1000V, トランジエントの大きさ = 800V

1 ジッタ・パラメータは、設計および特性評価により確認されています。これらの値に刺激ジッタは含まれません。

2 この仕様は、約100,000エッジの母集団で測定した値です。

3 ピークtoピーク・ジッタの仕様には、PWDによるジッタが含まれます。

4 この仕様は、約300,000エッジの母集団で測定した値です。

5 式 $t_{\text{INT(T)}} = 14 \times t_{\text{INT(R)}} + t_{\text{INT(D)}}$ を使用。

6 I_{0x}はチャンネルx出力電流で、x = A、B、C、またはD。

7 V_{INH}は入力側ロジック・ハイ・レベル。

8 V_{ISL}は入力側ロジック・ロー・レベル。

9 V_Iは電圧入力。

10 E0はADuM340E0/ADuM341E0/ADuM342E0モデル、E1はADuM340E1/ADuM341E1/ADuM342E1モデルを指します。[オーダー・ガイド](#)を参照してください。

11 設計により確認されていますが、出荷テストは行っていない。

12 |CM_H|は、電圧出力 (V_O) > 0.8V_{DDx}を維持しながら持続できるコモンモード電圧の最大スルー・レートです。|CM_L|はV_O > 0.8Vを維持しながら持続できるコモンモード電圧の最大スルー・レートです。コモンモード電圧スルー・レートは、立上がりと立下がりの両方のコモンモード電圧エッジに適用されます。

表 6. 合計電源電流とデータ・スループットの関係

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
SUPPLY CURRENT						
ADuM340E						
1 Mbps						
Supply Current Side 1	I _{DD1}		4.0	5.9	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		2.4	3.5	mA	
25 Mbps						
Supply Current Side 1	I _{DD1}		4.5	6.1	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		3.1	4.3	mA	
100 Mbps						
Supply Current Side 1	I _{DD1}		5.6	7.3	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		5.4	7.4	mA	
ADuM341E						
1 Mbps						

仕様

表 6. 合計電源電流とデータ・スループットの関係

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
Supply Current Side 1	I _{DD1}		3.7	4.9	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		2.7	3.9	mA	C _L = 0 nF
25 Mbps						
Supply Current Side 1	I _{DD1}		4.2	5.6	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		3.3	4.9	mA	C _L = 0 nF
100 Mbps						
Supply Current Side 1	I _{DD1}		5.8	7.6	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		5.4	8.4	mA	C _L = 0 nF
ADuM342E						
1 Mbps						
Supply Current Side 1	I _{DD1}		3.1	4.7	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		3.2	4.7	mA	C _L = 0 nF
25 Mbps						
Supply Current Side 1	I _{DD1}		3.6	5.3	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		3.7	5.3	mA	C _L = 0 nF
100 Mbps						
Supply Current Side 1	I _{DD1}		5.4	7.5	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		5.5	7.5	mA	C _L = 0 nF

絶縁および安全性関連の仕様

詳細についてはwww.analog.com/jp/icouplersafetyを参照してください。

表 7. RW-16ワイド-ボディ（SOIC_W）パッケージ

パラメータ	記号	値	単位	テスト条件／コメント
Rated Dielectric Insulation Voltage		5700	V rms	1分間持続
Minimum External Air Gap (Clearance)	L (I01)	7.8	mm	入力端子から出力端子までを測定、空気中の最短距離
Minimum External Tracking (Creepage)	L (I02)	7.8	mm	入力端子から出力端子までを測定、ボディに沿った最短距離
Minimum Clearance in the Plane of the Printed Circuit Board (PCB Clearance)	L (PCB)	8.1	mm	PCB実装面の空中で、入力端子と出力端子の間の最短直線距離を測定
Distance through insulation	DTI	34	μm	最小内部空間距離
Tracking Resistance (Comparative Tracking Index)	CTI	>600	V	IEC 60112に従ってテスト
Material Group		I		IEC 60664-1による材料グループ

パッケージ特性

表 8. RW-16ワイド-ボディ（SOIC_W）パッケージ

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
Insulation Resistance ¹	R _{I-O}		10 ¹³		Ω	入出力間電圧(V _{I-O}) = 500V DC
Insulation Capacitance ¹	C _{I-O}		0.85		pF	f = 1MHz
Input Capacitance ²	C _I		4.0		pF	
IC Junction to Ambient Thermal Resistance	θ _{JA}		65		°C/W	JEDEC JESD-51に従ってシミュレーション

1 このデバイスは2端子デバイスとみなされます。すなわち、ピン1～ピン8を相互に接続し、ピン9～ピン16を相互に接続します。

2 入力容量は任意の入力データ・ピンとそれぞれのグラウンドの間の値です。

仕様

適用規格

特定のクロス・アイソレーション波形と絶縁レベルに対して推奨される最大動作電圧については、表13を参照してください。認定証明書は、デジタル・アイソレーションの安全および規制認証で入手できます。

表 9. RW-16ワイド-ボディ（SOIC_W）パッケージ

Regulatory Agency	Standard Certification/Approval	File
UL	Recognized under 1577 component recognition program Single protection, 5700 V rms ¹ isolation voltage	E214100 Volume 1, Section 21
VDE (Pending)	Certified according to DIN V VDE V 0884-11 (VDE V 0884-11):2017-01 Reinforced insulation, V _{IORM} = 1173 V peak ² , V _{IOSM} = 10,000 V peak	Pending
CSA ³ (Pending)	Approved under CSA component acceptance CSA 62368-1-19, EN 62368-1:2020, and IEC 62368-1:2018 third edition: Basic insulation at 780 V rms Reinforced insulation at 390 V rms IEC 60601-1 Edition 3.1, CSA 60601-1:14: Basic insulation (1 means of patient protection (1 MOPP)), 490 V rms CSA 61010-1-12 and IEC 61010-1 third edition: Basic insulation at 300 V rms mains Reinforced insulation at 600 V rms mains	Pending
TÜV Süd (Pending)	Certified as component level device EN 62368-1: 2020+A11:2020	Pending
CQC (Pending)	Certified by CQC11-471543-2012, GB4943.1-2022 Basic insulation at 760 V rms (1075 V peak) Reinforced insulation at 380 V rms (537 V peak), tropical climate, altitude ≤5000 meters	Pending

1 UL 1577に従い、各製品には、6840V rms以上の絶縁試験電圧を1秒間加える耐電圧試験を実施しています。
2 DIN V VDE V 0884-11に従い、各製品には、2199V peak以上の絶縁試験電圧を1秒間加える耐電圧試験を実施しています（部分放電検出の規定値 = 5 pC）。
3 動作電圧は汚染度2、材料グループIIIについて見積もられた値です。

DIN V VDE V 0884--11（VDE V 0884--11）絶縁特性（申請中）

これらのアイソレータは、安全限界データ範囲内の強化絶縁にのみ適しています。保護回路を使用すれば、安全データを維持しやすくなります。パッケージ表面のアスタリスク（*）マークは、DIN V VDE V 0884-11認定製品であることを表します。

表 10. DIN V VDE V 0884-11（VDE V 0884-11）絶縁特性（申請中）

パラメータ	テスト条件／コメント	記号	特性	単位
Installation Classification per DIN VDE 0110				
For Rated Mains Voltage ≤ 150 V rms			I to IV	
For Rated Mains Voltage ≤ 300 V rms			I to IV	
For Rated Mains Voltage ≤ 600 V rms			I to III	
Climatic Classification			40/125/21	
Pollution Degree per DIN VDE 0110, Table 1			2	
Maximum Working Insulation Voltage		V _{IORM}	1173	V peak
Input to Output Test Voltage, Method B1	V _{IORM} × 1.875 = V _{pd (m)} 、100% 出荷テスト、t _{ini} = t _m = 1 秒、部分放電 < 5pC	V _{pd (m)}	2199	V peak
Input to Output Test Voltage, Method A		V _{pd (m)}		
After Environmental Tests Subgroup 1	V _{IORM} × 1.5 = V _{pd (m)} 、t _{ini} = 60秒、t _m = 10秒、部分放電 < 5pC		1759	V peak
After Input and/or Safety Test Subgroup 2 and Subgroup 3	V _{IORM} × 1.2 = V _{pd (m)} 、t _{ini} = 60秒、t _m = 10秒、部分放電 < 5pC		1407	V peak
Highest Allowable Overvoltage		V _{IOTM}	8000	V peak

仕様

表 10. DIN V VDE V 0884-11 (VDE V 0884-11) 絶縁特性 (申請中)

パラメータ	テスト条件/コメント	記号	特性	単位
Surge Isolation Voltage Reinforced	$V_{PEAK} = 16\text{kV}$ 、立上がり時間 = $1.2\mu\text{s}$ 、50%立下がり時間 = $50\mu\text{s}$ 故障発生時に許容される最大値 (図4参照)	V_{IOSM}	10000	V peak
Safety Limiting Values		T_S	150	°C
Maximum Junction Temperature		P_S	1.92	W
Total Power Dissipation at 25°C		R_S	$>10^9$	Ω
Insulation Resistance at T_S	$V_{IO} = 500\text{V}$			

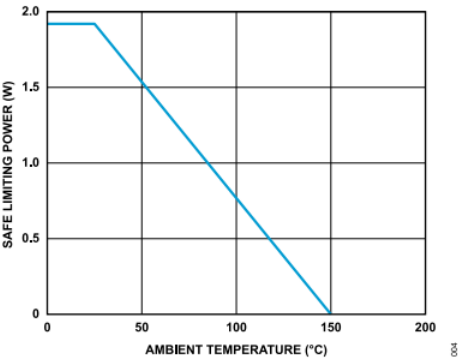


図 4. 熱ディレーティング曲線、DIN V VDE V 0884-11による安全限界電力の周囲温度への依存性

推奨動作条件

表 11. 推奨動作条件

Parameter	Symbol	Rating
Operating Temperature	T_A	-40°C to +125°C
Supply Voltages		
V_{DD1}		2.25 V to 5.5 V
V_{DD2}		2.25 V to 5.5 V
Input Signal Rise and Fall Times		1.0 ms

絶対最大定格

特に指定のない限り、T_A = 25°C。

表 12. 絶対最大定格

Parameter	Rating
Supply Voltages	
V _{DD1} to GND ₁	−0.5 V to +7.0 V
V _{DD2} to GND ₂	−0.5 V to +7.0 V
Input Voltages (V _{IA} , V _{IB} , V _{IC} , V _{ID} , V _{E1} , V _{E2}) ¹	−0.5 V to V _{DD1} + 0.5 V
Output Voltages (V _{OA} , V _{OB} , V _{OC} , V _{OD}) ²	−0.5 V to V _{DDO} + 0.5 V
Average Output Current per Pin ³	
Side 1 Output Current (I _{O1})	−10 mA to +10 mA
Side 2 Output Current (I _{O2})	−10 mA to +10 mA
Common-Mode Transients ⁴	−300 kV/μs to +300 kV/μs
Storage Temperature (T _{ST}) Range	−65°C to +150°C
Ambient Operating Temperature (T _A) Range	−40°C to +125°C
Moisture Sensitivity Level	MSL3

- 1 V_{DD1}は入力側の電源電圧。
2 V_{DDO}は出力側の電源電圧。
3 個々の周囲温度に対する最大定格電流値については、図4を参照してください。
4 絶縁バリアをまたぐコモンモード過渡電圧を表します。絶対最大定格を超えるコモンモード過渡電圧は、ラッチアップまたは恒久的な故障の原因になります。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。これはストレス定格のみを規定するものであり、本仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

表 13. 最大連続動作電圧、RW-16ワイド・ボディ [SOIC_W] パッケージ

Parameter	Rating ¹	Constraint
AC Voltage		
Bipolar Waveform		
Basic Insulation	1000 V rms	Basic insulation rating per IEC60747-17. Accumulative failure rate over lifetime (FROL) ≤ 1000 ppm at 20 years.
Reinforced Insulation	779 V rms	Rating limited by package creepage per IEC 60664-1:2020 in Pollution Degree 2 environment.
DC Voltage		
Basic Insulation	1414 V DC	Basic insulation rating per
Reinforced Insulation	779 V DC	Rating limited by package creepage per IEC 60664-1:2020 in Pollution Degree 2 environment.

- 1 最大連続動作電圧は、汚染度2の環境で絶縁バリアに加わる連続電圧の大きさを表します。詳細については、絶縁寿命のセクションを参照してください。

静電放電（ESD）定格

以下のESD情報は、ESDに敏感なデバイスを取り扱うために示したのですが、対象はESD保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001準拠の人体モデル（HBM）。
ANSI/ESDA/JEDEC JS-002準拠の帯電デバイス・モデル（CDM）。

国際電気標準会議（IEC）による電磁両立性：Part 4-2（IEC）（IEC 61000-4-2準拠）。

ADuM340E/ADuM341E/ADuM342EのESD定格

表 14. ADuM340E/ADuM341E/ADuM342E、16ピンSOIC_W

ESD Model	Withstand Threshold (V)	Class
HBM ¹	±5000	3A
CDM ¹	±1250	C3
IEC ²	±8000	Level 4

- 1 ローカルのV_{DDx} ピンとGND_x ピンを基準とする。
2 GND₁ とGND₂間の絶縁バリア両側。

ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

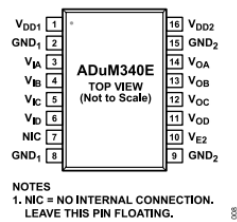


図 5. ADuM340Eのピン配置

表 15. ADuM340Eのピン機能の説明

ピン番号	記号	説明
1	VDD1	アイソレータのサイド1の電源電圧。このピンには0.1μFのバイパス・コンデンサが必要です。
2, 8	GND1	アイソレータのサイド1のグラウンド基準。
3	VIA	ロジック入力A。
4	VIB	ロジック入力B。
5	VIC	ロジック入力C。
6	VID	ロジック入力D。
7	NIC	内部接続なし。これらのピンはフロート状態のままにしておきます。
9, 15	GND2	アイソレータ・サイド2のグラウンド基準。
10	VE2	出力イネーブル2。アクティブ・ハイのロジック入力。VE2がハイ・レベルまたは接続されていない場合、VOA、VOB、VOC、およびVOD出力がイネーブルになります。VE2がロー・レベルの場合、VOA、VOB、VOC、およびVOD出力がディセーブルになり、高インピーダンス状態になります。
11	VOD	ロジック出力D。
12	VOC	ロジック出力C。
13	VOB	ロジック出力B。
14	VOA	ロジック出力A。
16	VDD2	アイソレータ・サイド2の電源電圧。このピンには0.1μFのバイパス・コンデンサが必要です。

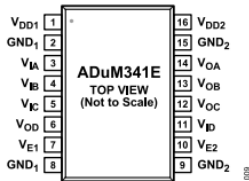


図 6. ADuM341Eのピン配置

表 16. ADuM341Eのピン機能の説明

ピン番号	記号	説明
1	VDD1	アイソレータ・サイド1の電源電圧。このピンには0.1μFのバイパス・コンデンサが必要です。
2, 8	GND1	アイソレータ・サイド1のグラウンド基準。
3	VIA	ロジック入力A。
4	VIB	ロジック入力B。
5	VIC	ロジック入力C。
6	VOD	ロジック出力D。
7	VE1	出力イネーブル1。アクティブ・ハイのロジック入力。VE1がハイ・レベルまたは接続されていない場合、VOD出力がイネーブルになります。VE1がロー・レベルの場合、VOD出力がディセーブルになり、高インピーダンス状態になります。
9, 15	GND2	アイソレータ・サイド2のグラウンド基準。
10	VE2	出力イネーブル2。アクティブ・ハイのロジック入力。VE2がハイ・レベルまたは接続されていない場合、VOA、VOB、およびVOC出力がイネーブルになります。VE2がロー・レベルの場合、VOA、VOB、およびVOC出力がディセーブルになり、高インピーダンス状態になります。
11	VID	ロジック入力D。
12	VOC	ロジック出力C。

ピン配置およびピン機能の説明

表 16. ADuM341Eのピン機能の説明

ピン番号	記号	説明
13	V _{OB}	ロジック出力B _o 。
14	V _{OA}	ロジック出力A _o 。
16	V _{DD2}	アイソレータ・サイド2の電源電圧。このピンには0.1μFのバイパス・コンデンサが必要です。

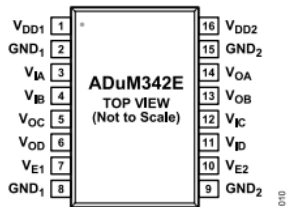
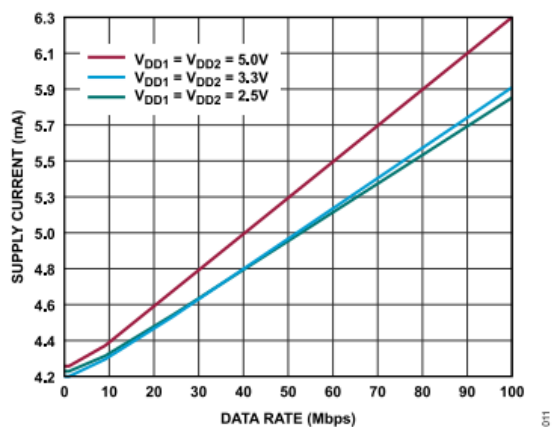
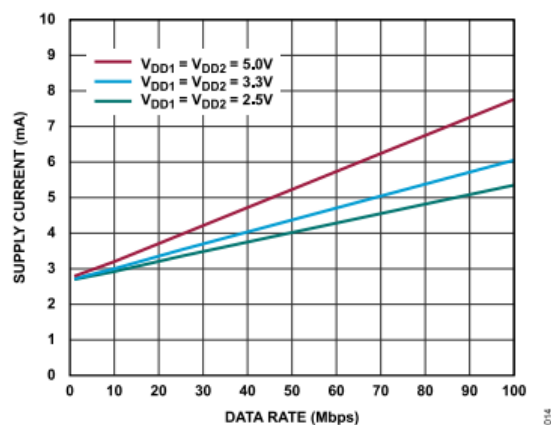
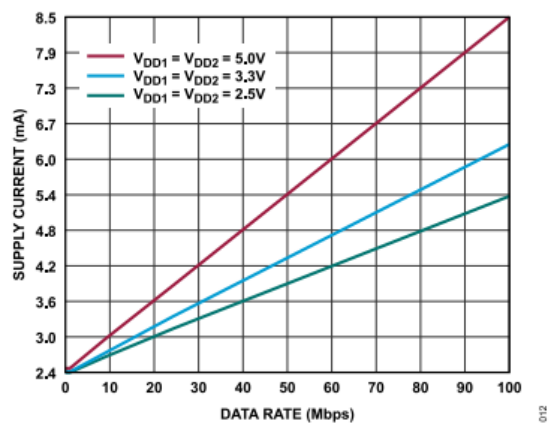
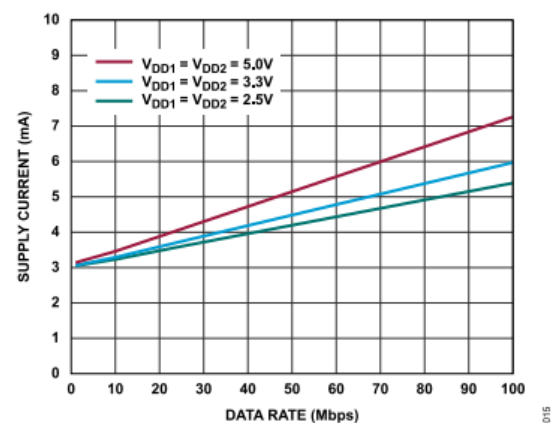
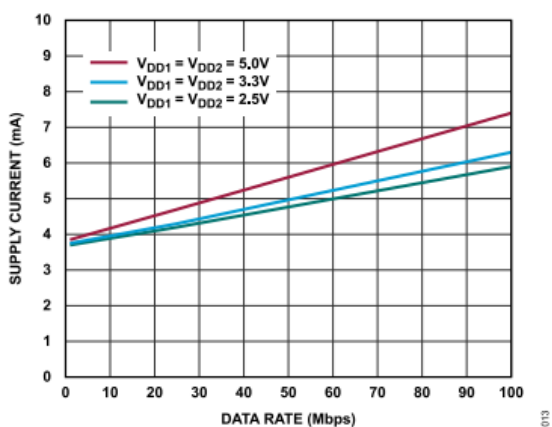
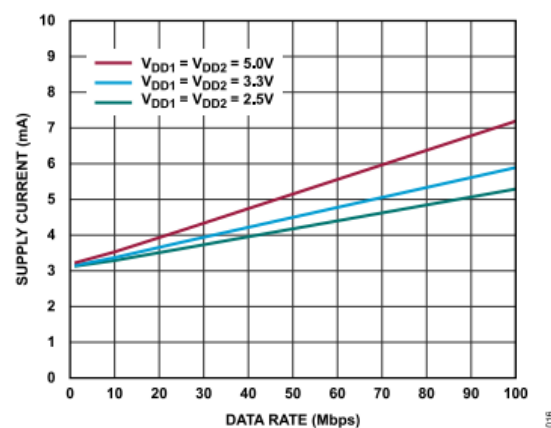


図 7. ADuM342Eのピン配置

表 17. ADuM342Eのピン機能の説明

ピン番号	記号	説明
1	V _{DD1}	アイソレータ・サイド1の電源電圧。このピンには0.1μFのバイパス・コンデンサが必要です。
2, 8	GND ₁	アイソレータ・サイド1のグラウンド基準。
3	V _{IA}	ロジック入力A _o 。
4	V _{IB}	ロジック入力B _o 。
5	V _{OC}	ロジック出力C _o 。
6	V _{OD}	ロジック出力D _o 。
7	V _{E1}	出力イネーブル1。アクティブ・ハイのロジック入力。V _{E1} がハイ・レベルまたは接続されていない場合、V _{OD} 出力がイネーブルになります。V _{E1} がロー・レベルの場合、V _{OD} 出力がディスエーブルになり、高インピーダンス状態になります。
9, 15	GND ₂	アイソレータ・サイド2のグラウンド基準。
10	V _{E2}	出力イネーブル2。アクティブ・ハイのロジック入力。V _{E2} がハイ・レベルまたは接続されていない場合、V _{OA} 、V _{OB} 、およびV _{OC} 出力がイネーブルになります。V _{E2} がロー・レベルの場合、V _{OA} 、V _{OB} 、およびV _{OC} 出力がディスエーブルになり、高インピーダンス状態になります。
11	V _{ID}	ロジック入力D _o 。
12	V _{IC}	ロジック入力C _o 。
13	V _{OB}	ロジック出力B _o 。
14	V _{OA}	ロジック出力A _o 。
16	V _{DD2}	アイソレータ・サイド2の電源電圧。このピンには0.1μFのバイパス・コンデンサが必要です。

代表的な性能特性

図 8. ADuM340E、各種電圧での I_{DD1} 電源電流とデータ・レートの関係図 11. ADuM341E、各種電圧での I_{DD2} 電源電流とデータ・レートの関係図 9. ADuM340E、各種電圧での I_{DD2} 電源電流とデータ・レートの関係図 12. ADuM342E、各種電圧での I_{DD1} 電源電流とデータ・レートの関係図 10. ADuM341E、各種電圧での I_{DD1} 電源電流とデータ・レートの関係図 13. ADuM342E、各種電圧での I_{DD2} 電源電流とデータ・レートの関係

代表的な性能特性

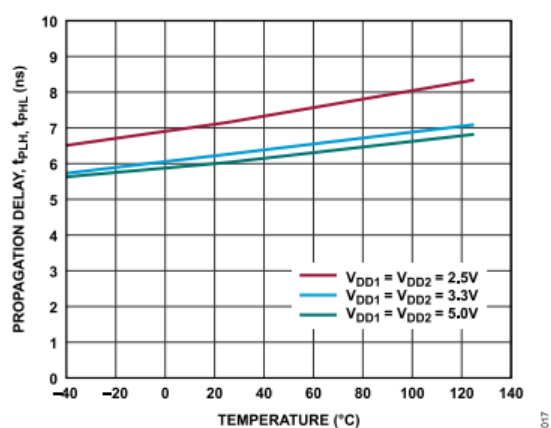


図 14. 各種電圧での伝搬遅延 t_{PLH} 、 t_{PHL} と温度の関係

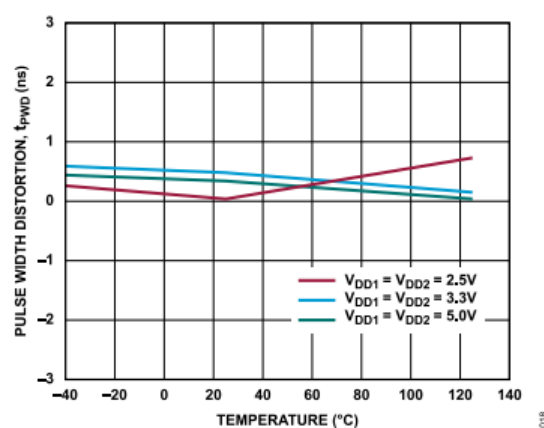


図 15. 各種電圧でのパルス幅歪み t_{PWD} と温度の関係

動作原理

ADuM340E/ADuM341E/ADuM342Eは、複数のポリイミド絶縁層で分離されたiCouplerチップスケール・トランス・コイルを介して、高周波搬送波による絶縁バリアをまたいだデータ転送を行います。ADuM340E/ADuM341E/ADuM342Eでは、オン／オフ・キーイング（OOK）技術と図16および図17に示す差動アーキテクチャにより、非常に小さい伝搬遅延と高速性が実現されています。

V_{DD1} 電源と V_{DD2} 電源は互いに独立しています。これらの電源は規定された動作範囲内の任意の電圧で同時に動作し、任意の順序でシーケンシングすることができます。この機能により、アイソレータは2.5V、3.3V、および5Vロジックの電圧変換を行うことができます。このアーキテクチャは、高いコモンモード過渡耐圧（CMTI）、電気ノイズ／磁気干渉に対する高い耐性を発揮するように設計されています。放射ノイズは、スペクトラム拡散OOK搬送波などの手法によって最小限に抑えられています。

図16に、フェイルセーフ出力状態がロー・レベルのADuM340E/ADuM341E/ADuM342Eモデルの波形を示します。この場合、入力状態がロー・レベルのときに搬送波の波形がオフになります。入力側がオフの場合や動作していない場合は、ロー・レベルのフェイルセーフ出力状態（ADuM340E0/ADuM341E0/ADuM342E0）により、出力がロー・レベルに設定されます。図17に、フェイルセーフ出力状態がハイ・レベルのADuM340E/ADuM341E/ADuM342Eモデルの波形を示します。この場合、入力状態がハイ・レベルのときに搬送波の波形がオフになります。入力側がオフの場合や動作していない場合は、ハイ・レベルのフェイルセーフ出力状態（ADuM340E1/ADuM341E1/ADuM342E1）により、出力がハイ・レベルに設定されます。フェイルセーフ出力状態がロー・レベルまたはフェイルセーフ出力状態がハイ・レベルのモデル番号については、図26を参照してください。

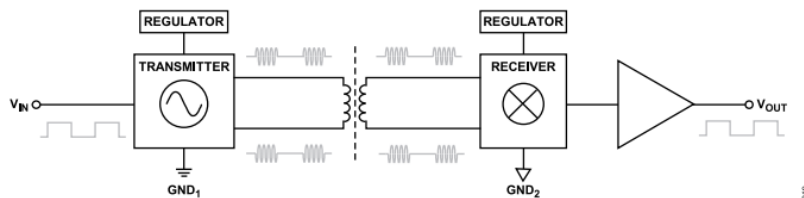


図 16. フェイルセーフ出力状態がロー・レベルの1チャンネルの動作ブロック図

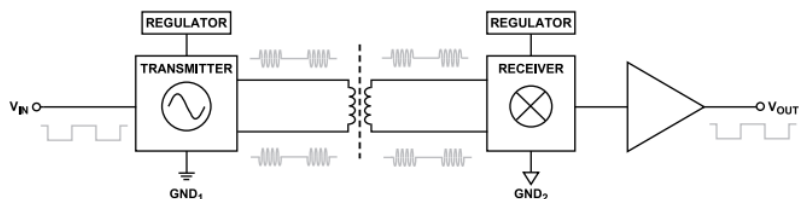


図 17. フェイルセーフ出力状態がハイ・レベルの1チャンネルの動作ブロック図

動作原理

真理値表

表 18. ADuM340E/ADuM341E/ADuM342E 真理値表（正論理）

V_{Ix} Input ^{1, 2}	V_{Ex} Input ^{1, 2}	V_{DDI} State ²	V_{DDO} State ²	Default Low (E0), V_{Ox} Output ^{1, 2, 3}	Default High (E1), V_{Ox} Output ^{1, 2, 3}	Test Conditions/ Comments
L	H or NC	Powered	Powered	L	L	Normal operation
H	H or NC	Powered	Powered	H	H	Normal operation
X	L	Powered	Powered	Z	Z	Outputs disabled
L	H or NC	Undervoltage	Powered	L	H	Fail-safe output
X ⁴	L ⁴	Undervoltage	Powered	Z	Z	Outputs disabled
X ⁴	X ⁴	Powered	Undervoltage	Indeterminate	Indeterminate	

1 Lはロー・レベル、Hはハイ・レベル、Xはドント・ケア、NCは未接続、ZはGND_xから1ダイオード電圧降下分の範囲内で高インピーダンスという意味です。

2 V_{Ix} と V_{Ox} は、所定のチャンネル（A、B、CまたはD）の入出力信号を表します。 V_{Ex} は、 V_{Ox} 出力と同じ側の出力イネーブル信号を表します。 V_{DDI} と V_{DDO} はそれぞれ、所定のチャンネルの入力側と出力側の電源電圧を表します。

3 E0はADuM340E0/ADuM341E0/ADuM342E0モデル、E1はADuM340E1/ADuM341E1/ADuM342E1モデルを表します。[オーダー・ガイド](#)を参照してください。

4 ESD保護回路を通してデバイスに給電されないように、通電されていない電源と同じ側の入力ピン（ V_{Ix} 、 V_{Ex} ）をロー状態にする必要があります。

I/O回路図

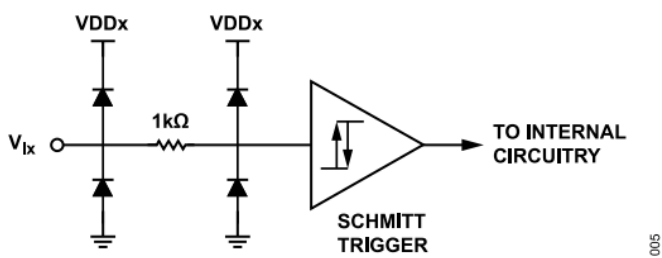


図 18. V_{IA} 、 V_{IB} 、 V_{IC} 、 V_{ID} の入力回路図

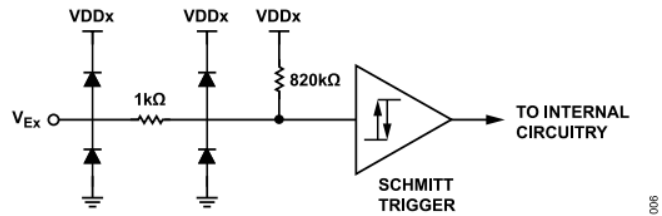


図 19. V_{E1} 、 V_{E2} の入力回路図

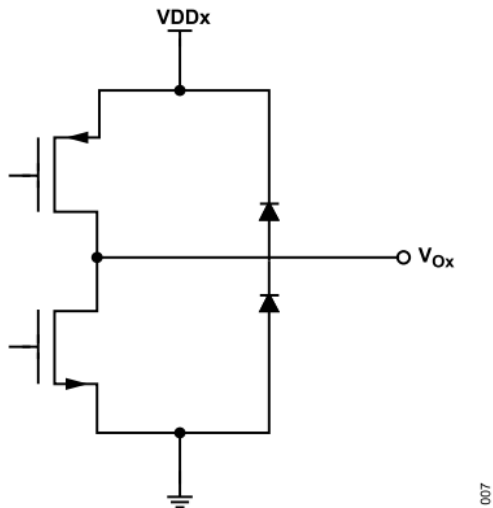


図 20. V_{OA} 、 V_{OB} 、 V_{OC} 、 V_{OD} の出力回路図

アプリケーション情報

PCBレイアウト

ADuM340E/ADuM341E/ADuM342Eデジタル・アイソレータには、ロジック・インターフェース用の外付けインターフェース回路は不要です。入力および出力電源ピンには、電源バイパスを行うことを強く推奨します（図21参照）。VDD1ではピン1とピン2の間にバイパス・コンデンサを接続し、VDD2ではピン15とピン16の間にバイパス・コンデンサを接続します。必要なバイパス・コンデンサ値は0.01 μ F～0.1 μ Fです。コンデンサの両端と入力電源ピンの間のリード長の合計は、10mm以下にする必要があります。直接電力注入法（DPI）やCMTI性能に関しては、低ESRのコンデンサを使用することが重要です。パッケージの左右それぞれの側でグラウンド・ペアがパッケージのすぐ近くで接続されていない場合は、ピン1とピン8の間およびピン9とピン16の間でバイパスすることも考慮してください。

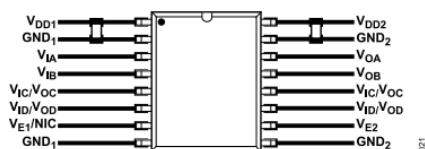


図 21. 推奨するプリント回路基板（PCB）レイアウト

高いコモンモード過渡電圧が発生するアプリケーションでは、絶縁バリアをまたぐボード結合を最小限に抑えてください。更に、発生する結合がデバイス側のすべてのピンに均等に作用するように、基板レイアウトを設計する必要があります。この注意を怠ると、ピン間で生じる電位差がデバイスの絶対最大定格を超えてしまい、ラッチアップまたは恒久的な損傷が発生することがあります（表12参照）。

伝搬遅延に関するパラメータ

伝搬遅延時間は、ロジック信号がデバイスを通ずるのに要する時間を表すパラメータです。ロジック0への伝搬遅延とロジック1への伝搬遅延は異なる場合があります。

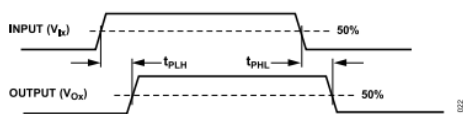


図 22. 伝搬遅延パラメータ

パルス幅歪みは、これら2つの伝播遅延値間の最大差であり、入力信号のタイミングが出力信号で再現される精度を表します。

チャンネル間マッチングは、1つのADuM340E/uM341E/ADuM342Eデバイス内にある複数のチャンネル間での伝播遅延差の最大値です。

伝播遅延スキューは、同じ条件下で動作する複数のADuM340E/ADuM341E/ADuM342Eデバイス間での伝播遅延差の最大値です。

ジッタの測定

ADuM341Eで得られるアイ・ダイアグラムを図23に示します。測定はKeysight 81160A パルス・パターン・ジェネレータを使用し、疑似ランダム・ビット・シーケンス（PRBS15）入力により100Mbpsで行いました。ジッタの測定には、Tektronixの6シリーズBミックスド・シグナル・オシロスコープ、TAP1500 プローブ、およびTektronixのジッタ解析ソフトウェアを使用しました。ジェネレータからの入力信号の立上がり時間と立下がり時間は約1.2nsです（10%から90%、90%から10%に達するまでの所要時間）。測定により得られたのは、ADuM341Eにおける標準的な出力アイ・ダイアグラムです。図23に、PRBS入力を使用した場合のランダム・ジッタとディタミニスティック・ジッタの特性を示します。

合計ジッタは 1×10^{-12} のBERで評価され、クロストークの影響がある場合とない場合のPRBS入力に対して計算されます。クロストークがない場合の合計ジッタ測定では、隣接するチャンネル入力をグラウンドに接続した状態で1つのチャンネル入力を調べます。クロストークがある場合のジッタ測定では、同じレートで同時にスイッチングする全てのチャンネルを調べます。

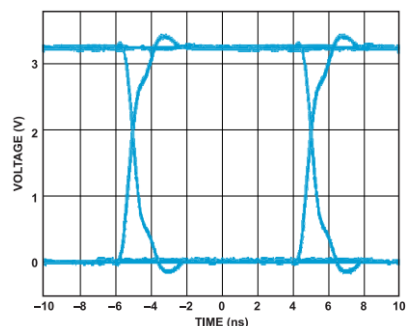


図 23. ADuM341Eの出力チャンネルのアイ・ダイアグラム
($V_{DD1} = V_{DD2} = 3.3V$ 、100Mbps、 $T_A = 25^\circ C$ 、 $C_L = 15pF$ 、PRBS15 入力)

絶縁寿命

すべての絶縁構造は、長時間にわたって電圧ストレスを加えると最終的には破壊されます。絶縁性能の低下率は、絶縁体に加える電圧波形の特性だけでなく、材料自体や材料の境界面にも依存します。

絶縁劣化には、空気にさらされる表面に沿った破壊と絶縁疲労という注目すべき2つのタイプがあります。表面の破壊は表面トラッキングと呼ばれる現象で、システム・レベル規格の沿面距離に関する要求事項を決定する主要な要素です。絶縁疲労とは、チャージ・インジェクションまたは絶縁材料内部の変位電流により、長時間にわたり絶縁の劣化が生じる現象です。

アプリケーション情報

表面トラッキング

表面トラッキングは電気安全規格に規定されており、動作電圧、環境条件、絶縁材料の特性に基づいて最小沿面距離を定めることによって決定されます。安全性規制当局は、部品の表面絶縁について特性評価テストを行います。これにより、部品を異なる材料グループに分類することができます。材料グループ等級が低いものほど表面トラッキングに対する耐性が高いため、小さい沿面距離で十分に長い寿命を実現できます。特定の動作電圧と材料グループに対する最小沿面距離は、各システム・レベル規格の範囲内にあります。この値は、絶縁をまたぐ合計rms電圧、汚染度、材料グループに基づいています。ADuM340E/ADuM341E/ADuM342Eアイソレータの材料グループと沿面距離を表7に示します。

絶縁疲労

疲労による絶縁寿命は、厚さ、材料特性、加わる電圧ストレスによって決まります。アプリケーション動作電圧での製品寿命が十分であることを確認することが重要です。アイソレータがサポートしている耐疲労動作電圧は、耐トラッキング動作電圧と異なる場合があります。トラッキングに該当する動作電圧は、ほとんどの規格で仕様規定されています。

テストとモデリングにより、長期間にわたる性能低下の主な要因は、増分型損傷を引き起こすポリイミド絶縁体内の変位電流であることが判明しています。絶縁体にかかるストレスには様々なものがあります。例えば、DCストレスは変位電流が存在しないため、疲労がほとんど発生しません。一方、AC成分の時間と共に変化する電圧ストレスでは疲労が発生します。

通常、認定文書に記載されている定格は、60Hzの正弦波ストレスに基づいています。このストレスには、ライン電圧からの絶縁が反映されることが理由です。ただし、多くの実用的なアプリケーションでは、バリアをまたぐ60HzのAC電圧とDC電圧の組み合わせが使用されます（式1を参照）。ストレスのAC部分のみが疲労を発生するため、式1を変形してAC rms電圧を求めることができます（式2を参照）。これらの製品で使用するポリイミド材料の絶縁疲労については、AC rms電圧が製品寿命を決定します。

$$V_{RMS} = \sqrt{V_{AC\ RMS}^2 + V_{DC}^2} \quad (1)$$

または

$$V_{AC\ RMS} = \sqrt{V_{RMS}^2 - V_{DC}^2} \quad (2)$$

ここで、

V_{RMS} は、合計動作電圧実効値、

$V_{AC\ RMS}$ は、動作電圧の時間と共に変化する部分。

V_{DC} は、動作電圧のDCオフセットです。

計算とパラメータ使用の例

次の例は、電力変換アプリケーションでは一般的なものです。絶縁バリアの一方に240V AC rmsのライン電圧、もう一方に400V DCのバス電圧がかかっているものとします。絶縁材料はポリイミドです。デバイスの沿面距離、空間距離、および寿命を求める際の臨界電圧を決めるには、図24と以下の式を参照してください。

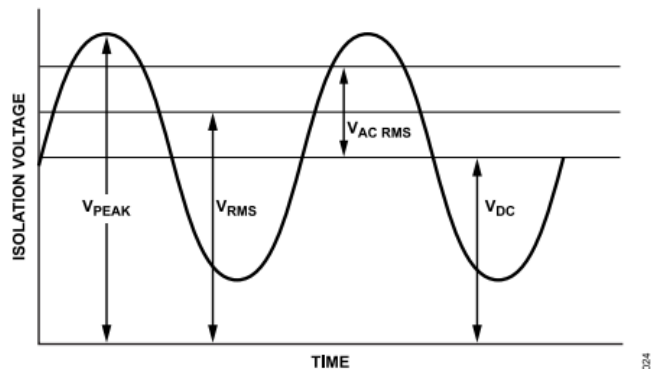


図 24. 臨界電圧の例

バリアの両端にかかる動作電圧は式1より、

$$\begin{aligned} V_{RMS} &= \sqrt{V_{AC\ RMS}^2 + V_{DC}^2} \\ V_{RMS} &= \sqrt{240^2 + 400^2} \\ V_{RMS} &= 466\ V \end{aligned} \quad (3)$$

この V_{RMS} 値は、システムの規格で要求されている沿面距離を求める際に材料グループおよび汚染度と組み合わせて使用する動作電圧です。

寿命が十分かどうかを判断するには、動作電圧の時間と共に変化する部分を求めます。AC rms値電圧を求めるには、式2を使用します。

$$\begin{aligned} V_{AC\ RMS} &= \sqrt{V_{RMS}^2 - V_{DC}^2} \\ V_{AC\ RMS} &= \sqrt{466^2 - 400^2} \\ V_{AC\ RMS} &= 240\ V\ rms \end{aligned} \quad (4)$$

この場合、AC rms電圧は単純に240V rmsのライン電圧です。この計算は、波形が正弦波でない場合は更に重要になります。この値を表13に示す動作電圧の制限値と比較して予測寿命を確認すると、60Hz正弦波の値よりも低く、50年のサービス寿命の制限値内に十分入っています。

表13に示すDC動作電圧の制限値は、IEC 60664-1の規定に準拠したパッケージの沿面距離によって設定されています。この値は、特定のシステム・レベル規格と異なる場合があります。

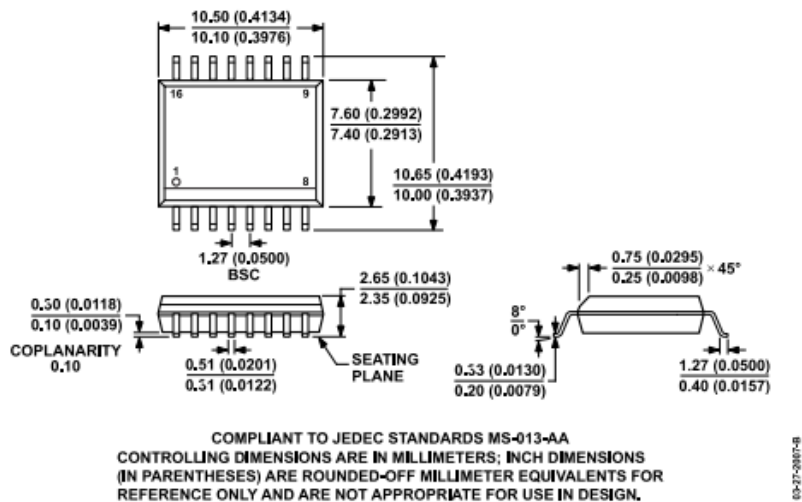


図 25. 16ピン標準SOP（スモール・アウトライン・パッケージ） [SOIC_W] ワイド・ボディ（RW-16）
寸法単位：mm（インチ）

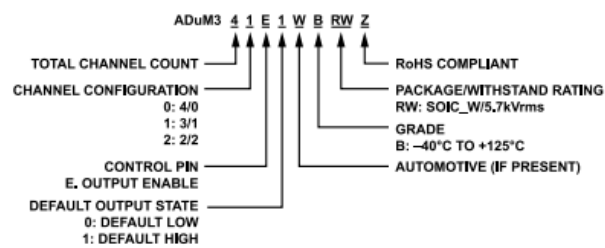


図 26. 製品選択ガイド

更新：2023年1月12日

オーダー・ガイド

Model ^{1, 2}	Temperature Range	Package Description	Packing Quantity	Package Option
ADUM340E0BRWZ	-40°C to +125°C	16-Lead SOIC Wide		RW-16
ADUM340E0BRWZ-RL	-40°C to +125°C	16-Lead SOIC Wide	Reel, 1000	RW-16
ADUM340E0WBRWZ	-40°C to +125°C	16-Lead SOIC Wide		RW-16
ADUM340E0WBRWZ-RL	-40°C to +125°C	16-Lead SOIC Wide	Reel, 1000	RW-16
ADUM340E1BRWZ	-40°C to +125°C	16-Lead SOIC Wide		RW-16
ADUM340E1BRWZ-RL	-40°C to +125°C	16-Lead SOIC Wide	Reel, 1000	RW-16
ADUM340E1WBRWZ	-40°C to +125°C	16-Lead SOIC Wide		RW-16
ADUM340E1WBRWZ-RL	-40°C to +125°C	16-Lead SOIC Wide	Reel, 1000	RW-16
ADUM341E0BRWZ	-40°C to +125°C	16-Lead SOIC Wide		RW-16
ADUM341E0BRWZ-RL	-40°C to +125°C	16-Lead SOIC Wide	Reel, 1000	RW-16
ADUM341E0WBRWZ	-40°C to +125°C	16-Lead SOIC Wide		RW-16
ADUM341E0WBRWZ-RL	-40°C to +125°C	16-Lead SOIC Wide	Reel, 1000	RW-16
ADUM341E1BRWZ	-40°C to +125°C	16-Lead SOIC Wide		RW-16
ADUM341E1BRWZ-RL	-40°C to +125°C	16-Lead SOIC Wide	Reel, 1000	RW-16
ADUM342E0BRWZ	-40°C to +125°C	16-Lead SOIC Wide		RW-16
ADUM342E0BRWZ-RL	-40°C to +125°C	16-Lead SOIC Wide	Reel, 1000	RW-16
ADUM342E0WBRWZ	-40°C to +125°C	16-Lead SOIC Wide		RW-16

外形寸法

Model ^{1, 2}	Temperature Range	Package Description	Packing Quantity	Package Option
ADUM342E0WBRWZ-RL	-40°C to +125°C	16-Lead SOIC Wide	Reel, 1000	RW-16

- 1 Z = RoHS準拠製品。
2 W = オートモーティブ・アプリケーションに適しています。

評価用ボード

Model ¹	Description
EVAL-ADuM34XEEBZ	Evaluation Board for the ADuM340E, ADuM341E, and ADuM342E

- 1 Z = RoHS準拠製品。

オートモーティブ製品

ADuM340E0W/ADuM340E1W/ADuM341E0W/ADuM341E1W/ADuM342E0W/ADuM342E1Wモデルは、オートモーティブ・アプリケーションの品質と信頼性の条件に対応するよう管理された製造工程により提供されています。これらのオートモーティブ・モデルの仕様は商用モデルと異なる場合があるため、設計者はこのデータシートの仕様のセクションを慎重に検討してください。オートモーティブ・アプリケーション向けには、上記のオートモーティブ・グレード製品のみを提供しています。特定製品のオーダー情報とこれらのモデルに特有のオートモーティブ信頼性レポートについては、最寄りのアナログ・デバイセズまでお問い合わせください。

