

5.7kV RMS/3.0kV RMSデュアル・デジタル・アイソレータ

特長

- ▶ 高い共通モード過渡耐圧：180kV/μs（代表値）
- ▶ 放射ノイズ、伝導ノイズに対する高い耐性
- ▶ 短い伝搬遅延時間
 - ▶ 代表値：6.2ns、最大値：10ns（5V動作時）
- ▶ 低い動作時消費電力：1Mbpsで1.65mA/チャンネル未満
- ▶ 2.25Vから5.5Vへのレベル変換
- ▶ 150Mbps（最大値）のデータ・レートを確保
- ▶ 高温動作：125°C
- ▶ 安全性と規制に対する認定
 - ▶ UL 1577によるUL認定
 - ▶ 5700V rms（SOIC_IC）
 - ▶ 3000V rms（SOIC_N）
 - ▶ VDE適合性認定
 - ▶ $V_{IORM} = 1173V_{PEAK}$ （SOIC_IC）
 - ▶ $V_{IORM} = 636V_{PEAK}$ （SOIC_N）
 - ▶ IEC 62368-1およびIEC 61010-1に準拠するCSAコンポーネント認定
 - ▶ EN 62368-1に準拠するTÜV SÜDコンポーネント認定
 - ▶ GB4943.1-2022に準拠するCQCコンポーネント認定
- ▶ 絶縁バリアをまたぐIEC 61000-4-2 ESD保護：±8kV
- ▶ 入出力ピンのESD保護：±4kV HBM
- ▶ ハイ（N1）またはロー（N0）のフェイルセーフ・オプション
- ▶ SOIC_N下位互換性：
 - ▶ ADuM1200/ADuM1201/ADuM1210/ADuM1211
 - ▶ ADuM3200/ADuM3201/ADuM3210/ADuM3211
 - ▶ ADuM120N/ADuM121N
- ▶ オートモーティブ・アプリケーション向けのAEC-Q100認証を取得
- ▶ 動作温度範囲：-40°C~+125°C
- ▶ 8ピン、ナロー・ボディ、RoHS準拠の標準スモール・アウトラインSOIC_Nパッケージおよび8ピン、ワイド・ボディ、RoHS準拠の標準スモール・アウトラインSOIC_ICパッケージを採用

アプリケーション

- ▶ インバータ
- ▶ 電源
- ▶ 工業用フィールド・バス・アイソレーション
- ▶ PWMコントローラ信号絶縁
- ▶ 汎用マルチチャンネル絶縁

概要

ADuM320N/ADuM321N¹は、アナログ・デバイゼズのiCoupler®技術をベースにしたデュアルチャンネル・デジタル・アイソレータです。これらの絶縁デバイスは、高速CMOS（相補型金属酸化膜半導体）技術とモノリシック空芯コア・トランス技術の組み合わせにより、優れた性能特性を発揮し、5MbpsでCISPR 32/EN 55032クラスB制限に適合します。5V動作時は、最大伝搬遅延が10nsで、パルス幅歪みは3ns未満です。チャンネル間マッチングは最大3.0nsと厳密な値になっています。

ADuM320N/ADuM321Nのデータ・チャンネルは独立しており、5.7kV RMSおよび3.0kV RMSを耐圧定格とした様々な構成が可能で（詳細については[オーダー・ガイド](#)のセクションを参照）。デバイスは、両側とも2.25V~5.5Vの電源電圧で動作するため、低電圧システムにも対応できるだけでなく、絶縁バリアをまたぐ電圧変換も可能です。

2種類のフェイルセーフ・オプションがあり、入力電源が供給されなくなった場合に出力が既定の状態に移ります。

機能ブロック図

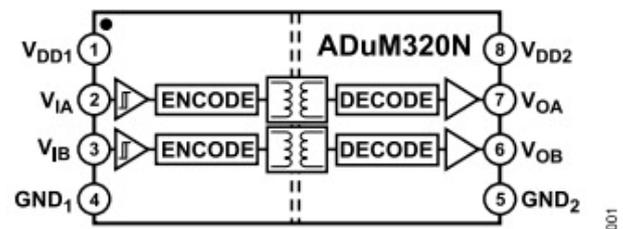


図1. ADuM320Nの機能ブロック図

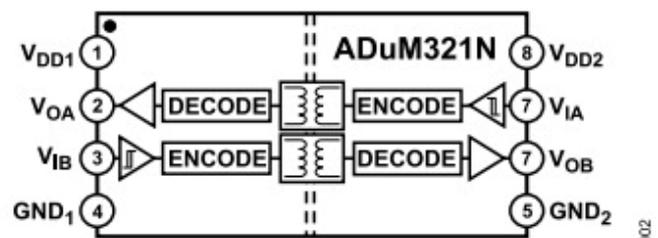


図2. ADuM321Nの機能ブロック図

1 米国特許5,952,849; 6,873,065; 6,903,578; 7,075,329により保護されています。その他の特許は申請中です。

※こちらのデータシートには正誤表が付属しています。当該資料の最終ページ以降をご参照ください。

目次

特長.....	1	ピン配置およびピン機能の説明.....	16
アプリケーション.....	1	代表的な性能特性.....	17
概要.....	1	動作原理.....	18
機能ブロック図.....	1	真理値表.....	19
仕様.....	3	入出力回路図.....	19
電気的特性 (5V動作時).....	3	アプリケーション情報.....	20
電気的特性 (3.3V動作時).....	5	PCBレイアウト.....	20
電気的特性 (2.5V動作時).....	7	伝搬遅延に関するパラメータ.....	20
絶縁および安全性関連の仕様.....	9	ジッタの測定.....	20
パッケージ特性.....	9	絶縁寿命.....	20
適用規格.....	10	外形寸法.....	22
DIN V VDE V 0884-11 (VDE V 0884-11) 絶縁特性 (申請中).....	11	オーダー・ガイド.....	22
推奨動作条件.....	13	評価用ボード.....	23
絶対最大定格.....	14	オートモーティブ製品.....	23
静電放電 (ESD) 定格.....	15		
ESDに関する注意.....	15		

改訂履歴

9/2023—Rev. 0 to Rev. A

Change to Minimum External Air Gap (Clearance) Parameter, Table 7.....9

Changes to Ordering Guide.....22

7/2023—Revision 0: Initial Version

仕様

電気的特性 (5V動作時)

すべての代表的な仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{DD2} = 5\text{V}$ での値です。最小/最大仕様は、特に指定のない限り、 $4.5\text{V} \leq V_{DD1} \leq 5.5\text{V}$ 、 $4.5\text{V} \leq V_{DD2} \leq 5.5\text{V}$ 、および $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ の推奨動作範囲にわたって適用されます。特に指定のない限り、スイッチング仕様は、 $C_L = 15\text{pF}$ かつCMOS信号レベルでテストされています。電源電流の仕様は50%デューティ・サイクルで規定されています。

表 1. 電気的特性 (5V動作時)

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
SWITCHING SPECIFICATIONS						
Pulse Width	PW	6.6			ns	パルス幅歪み (PWD) 制限値内
Data Rate		150			Mbps	PWD制限値内
Propagation Delay	t_{PHL} , t_{PLH}		6.2	10	ns	入力の50%から出力の50%まで
Pulse Width Distortion	PWD		0.3	3	ns	$ t_{PLH} - t_{PHL} $
Change vs. Temperature			1.5		ps/°C	
Propagation Delay Skew	t_{PSK}			6.1	ns	同一の温度、電圧、負荷条件における任意の2つのユニット間
Channel Matching						
Codirectional	t_{PSKCD}		0.3	3.0	ns	
Opposing Direction	t_{PSKOD}		0.3	3.0	ns	
Jitter ¹						詳細については、 ジッタの測定 のセクションを参照してください。
Random Jitter, RMS (1σ) ²	$t_{JIT(RJ)}$		4.6		ps	1MHzのクロック入力、全チャンネルがスイッチング
Deterministic Jitter, Peak-to-Peak ^{3,4}	$t_{JIT(DJ)}$		96		ps	100Mbps、 $2^{15} - 1$ PRBS
Total Jitter, Peak-to-Peak, at Bit Error Rate (BER) 1×10^{-12}	$t_{JIT(TJ)}$					100Mbps、 $2^{15} - 1$ PRBS入力 ⁵
Without Crosstalk			149		ps	1つのチャンネルがスイッチング
With Crosstalk			238		ps	全チャンネルがスイッチング
DC SPECIFICATIONS						
Input Threshold Voltage						V_{IX} 、 V_{EX}
Logic High	V_{IH}	$0.7 \times V_{DDx}$			V	
Logic Low	V_{IL}			$0.3 \times V_{DDx}$	V	
Input Hysteresis	V_{HYS}		0.85		V	$V_{IH} - V_{IL}$
Output Voltage						
Logic High	V_{OH}	$V_{DDx} - 0.1$	V_{DDx}		V	$I_{OX}^6 = -20\mu\text{A}$ 、 $V_{IX} = V_{IXH}^7$
		$V_{DDx} - 0.4$	$V_{DDx} - 0.2$		V	$I_{OX}^6 = -4\text{mA}$ 、 $V_{IX} = V_{IXH}^7$
Logic Low	V_{OL}		0.0	0.1	V	$I_{OX}^6 = 20\mu\text{A}$ 、 $V_{IX} = V_{IXL}^8$
			0.2	0.4	V	$I_{OX}^6 = 4\text{mA}$ 、 $V_{IX} = V_{IXL}^8$
Input Current per Channel	I_I	-10	+0.01	+10	μA	$0\text{V} \leq V_{IX} \leq V_{DDx}$ 、 $0\text{V} \leq V_{EX} \leq V_{DDx}$
Quiescent Supply Current						
ADuM320N						
$I_{DD1(Q)}$			0.41	0.6	mA	$V_I^9 = 0$ (N0)、1 (N1) ¹⁰
$I_{DD2(Q)}$			0.84	1.4	mA	$V_I^9 = 0$ (N0)、1 (N1) ¹⁰
$I_{DD1(Q)}$			3.62	5.3	mA	$V_I^9 = 1$ (N0)、0 (N1) ¹⁰
$I_{DD2(Q)}$			1.65	2.5	mA	$V_I^9 = 1$ (N0)、0 (N1) ¹⁰
ADuM321N						
$I_{DD1(Q)}$			0.63	1.0	mA	$V_I^9 = 0$ (N0)、1 (N1) ¹⁰
$I_{DD2(Q)}$			0.63	1.0	mA	$V_I^9 = 0$ (N0)、1 (N1) ¹⁰
$I_{DD1(Q)}$			2.66	3.8	mA	$V_I^9 = 1$ (N0)、0 (N1) ¹⁰
$I_{DD2(Q)}$			2.68	3.8	mA	$V_I^9 = 1$ (N0)、0 (N1) ¹⁰
Dynamic Supply Current						
Dynamic Input	$I_{DD1(D)}$		0.011		mA/Mb ps	入力がスイッチング、50%デューティ・サイクル

仕様

表 1. 電気的特性 (5V動作時)

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
Dynamic Output	I _{DDO} (D)		0.029		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
Undervoltage Lockout	UVLO					
Positive V _{DDx} Threshold	V _{DDxUV} ⁺		2.0	2.2	V	電源電圧が上昇時のイネーブル閾値
Negative V _{DDx} Threshold	V _{DDxUV} ⁻	1.7	1.8		V	電源電圧が下降時のロックアウト閾値
V _{DDx} Hysteresis	V _{DDxUV} ^H		0.2		V	UVLOのヒステリシス
UVLO Recovery Time ¹¹	t _{UVLO}			60	μs	V _{UVLO} +閾値後のUVLOリリース遅延
AC SPECIFICATIONS						
Output Rise/Fall Time	t _r /t _f		2.5		ns	10%~90%
Common-Mode Transient Immunity ¹²	CM _H	100	180		kV/μs	V _{Ix} = V _{DDx} , V _{CM} = 1000V、トランジエントの大きさ = 800V
	CM _L	100	180		kV/μs	V _{Ix} = 0V, V _{CM} = 1000V、トランジエントの大きさ = 800V

¹ ジッタ・パラメータは、設計および特性評価により確認されています。これらの値に刺激ジッタは含まれません。

² この仕様は、約100,000エッジの母集団で測定した値です。

³ ピークtoピーク・ジッタの仕様には、PWDによるジッタが含まれます。

⁴ この仕様は、約300,000エッジの母集団で測定した値です。

⁵ t_{rr(TJ)} = 14 × t_{rr(RJ)} + t_{rr(DJ)}の式を使用。

⁶ I_{Ox}はチャンネルxの出力電流です (x = AまたはB)。

⁷ V_{IxH}は入力側ロジック・ハイ・レベルです。

⁸ V_{IxL}は入力側ロジック・ロー・レベルです。

⁹ V_Iは電圧入力です。

¹⁰ N0はADuM320N0/ADuM321N0モデル、N1はADuM320N1/ADuM321N1モデルを表します。詳細については、*オーダー・ガイド*のセクションを参照してください。

¹¹ 設計により確認されていますが、出荷テストは行っていません。

¹² |CM_H|は、電圧出力 (VO) > 0.8V_{DDx}を維持しながら持続できるコモンモード電圧の最大スルー・レートです。|CM_L|はVO > 0.8Vを維持しながら持続できるコモンモード電圧の最大スルー・レートです。コモンモード電圧スルー・レートは、立上がりと立下がりの両方のコモンモード電圧エッジに適用されます。

表 2. 合計電源電流とデータ・スループットの関係

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
SUPPLY CURRENT						
ADuM320N						
1 Mbps						
Supply Current Side 1	I _{DD1}		2.0	2.9	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		1.3	1.9	mA	
25 Mbps						
Supply Current Side 1	I _{DD1}		2.2	3.2	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		2.0	3.0	mA	
100 Mbps						
Supply Current Side 1	I _{DD1}		3.1	4.2	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		4.2	6.7	mA	
ADuM321N						
1 Mbps						
Supply Current Side 1	I _{DD1}		1.6	2.3	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		1.6	2.3	mA	C _L = 0 nF
25 Mbps						
Supply Current Side 1	I _{DD1}		2.1	3.0	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		2.1	3.0	mA	C _L = 0 nF
100 Mbps						
Supply Current Side 1	I _{DD1}		3.7	5.5	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		3.7	5.5	mA	C _L = 0 nF

仕様

電気的特性 (3.3V動作時)

すべての代表的な仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{DD2} = 3.3\text{V}$ での値です。最小/最大仕様は、特に指定のない限り、 $3.0\text{V} \leq V_{DD1} \leq 3.6\text{V}$ 、 $3.0\text{V} \leq V_{DD2} \leq 3.6\text{V}$ 、および $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ の推奨動作範囲にわたって適用されます。特に指定のない限り、スイッチング仕様は、 $C_L = 15\text{pF}$ かつCMOS信号レベルでテストされています。電源電流の仕様は50%デューティ・サイクルで規定されています。

表 3. 電気的特性 (3.3V動作時)

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
SWITCHING SPECIFICATIONS						
Pulse Width	PW	6.6			ns	PWD制限値内
Data Rate		100			Mbps	PWD制限値内
Propagation Delay	t_{PHL} , t_{PLH}	4.8	6.6	10	ns	入力の50%から出力の50%まで
Pulse Width Distortion	PWD		0.5	3	ns	$ t_{PLH} - t_{PHL} $
Change vs. Temperature			1.5		ps/ $^\circ\text{C}$	
Propagation Delay Skew	t_{PSK}			7.5	ns	同一の温度、電圧、負荷条件における任意の2つのユニット間
Channel Matching						
Codirectional	t_{PSKCD}		0.5	3.0	ns	
Opposing Direction	t_{PSKOD}		0.5	3.0	ns	
Jitter ¹						詳細については、 ジッタの測定 のセクションを参照してください。
Random Jitter, RMS (1σ) ²	$t_{JIT(RJ)}$		5		ps	1MHzのクロック入力、全チャンネルがスイッチング
Deterministic Jitter, Peak-to-Peak ^{3,4}	$t_{JIT(DJ)}$		93		ps	100Mbps、 $2^{15} - 1$ PRBS入力
Total Jitter, Peak-to-Peak, at Bit Error Rate (BER) 1×10^{-12}	$t_{JIT(TJ)}$					100Mbps、 $2^{15} - 1$ PRBS入力
Without Crosstalk			149			1つのチャンネルがスイッチング
With Crosstalk			229			全チャンネルがスイッチング
DC SPECIFICATIONS						
Input Threshold Voltage						
Logic High	V_{IH}	$0.7 \times V_{DDx}$			V	V_{Ix} 、 V_{Ex}
Logic Low	V_{IL}			$0.3 \times V_{DDx}$	V	
Input Hysteresis	V_{HYS}		0.7		V	$V_{IH} - V_{IL}$
Output Voltage						
Logic High	V_{OH}	$V_{DDx} - 0.1$	V_{DDx}		V	$I_{Ox}^6 = -20\mu\text{A}$ 、 $V_{Ix} = V_{IxH}^7$
		$V_{DDx} - 0.4$	$V_{DDx} - 0.2$		V	$I_{Ox}^6 = -2\text{mA}$ 、 $V_{Ix} = V_{IxH}^7$
Logic Low	V_{OL}		0.0	0.1	V	$I_{Ox}^6 = 20\mu\text{A}$ 、 $V_{Ix} = V_{IxL}^8$
			0.2	0.4	V	$I_{Ox}^6 = 2\text{mA}$ 、 $V_{Ix} = V_{IxL}^8$
Input Current per Channel	I_I	-10	+0.01	+10	μA	$0\text{V} \leq V_{Ix} \leq V_{DDx}$ 、 $0\text{V} \leq V_{Ex} \leq V_{DDx}$
Quiescent Supply Current						
ADuM320N						
	$I_{DD1} (Q)$		0.4	0.6	mA	$V_I^9 = 0 (N0)$ 、 $1 (N1)^{10}$
	$I_{DD2} (Q)$		0.8	1.3	mA	$V_I^9 = 0 (N0)$ 、 $1 (N1)^{10}$
	$I_{DD1} (Q)$		3.6	5.2	mA	$V_I^9 = 1 (N0)$ 、 $0 (N1)^{10}$
	$I_{DD2} (Q)$		1.6	2.3	mA	$V_I^9 = 1 (N0)$ 、 $0 (N1)^{10}$
ADuM321N						
	$I_{DD1} (Q)$		0.61	0.9	mA	$V_I^9 = 0 (N0)$ 、 $1 (N1)^{10}$
	$I_{DD2} (Q)$		0.61	0.9	mA	$V_I^9 = 0 (N0)$ 、 $1 (N1)^{10}$
	$I_{DD1} (Q)$		2.6	3.7	mA	$V_I^9 = 1 (N0)$ 、 $0 (N1)^{10}$
	$I_{DD2} (Q)$		2.6	3.7	mA	$V_I^9 = 1 (N0)$ 、 $0 (N1)^{10}$
Dynamic Supply Current						
Dynamic Input	$I_{DDI} (D)$		0.009		mA/Mbps	入力がスイッチング、50%デューティ・サイクル

仕様

表 3. 電気的特性 (3.3V動作時)

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
Dynamic Output	I _{DDO(D)}		0.019		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
Undervoltage Lockout	UVLO					
Positive V _{DDx} Threshold	V _{UVLO+}		2.0	2.2	V	電源電圧が上昇時のイネーブル閾値
Negative V _{DDx} Threshold	V _{UVLO-}	1.7	1.8		V	電源電圧が下降時のロックアウト閾値
V _{DDx} Hysteresis	V _{UVLO_HYS}		0.2		V	UVLOのヒステリシス
UVLO Recovery Time ¹¹	t _{UVLO}			60	μs	V _{UVLO+} 閾値後のUVLOリリース遅延
AC SPECIFICATIONS						
Output Rise/Fall Time	t _r /t _f		2.5		ns	10%~90%
Common-Mode Transient Immunity ¹²	CM _H	100	180		kV/μs	V _{Ix} = V _{DDx} , V _{CM} = 1000V、トランジェントの大きさ = 800V
	CM _L	100	180		kV/μs	V _{Ix} = 0V, V _{CM} = 1000V、トランジェントの大きさ = 800V

¹ ジッタ・パラメータは、設計および特性評価により確認されています。これらの値に刺激ジッタは含まれません。

² この仕様は、約100,000エッジの母集団で測定した値です。

³ ピークtoピーク・ジッタの仕様には、PWDによるジッタが含まれます。

⁴ この仕様は、約300,000エッジの母集団で測定した値です。

⁵ $t_{IT(TJ)} = 14 \times t_{IT(RJ)} + t_{IT(DJ)}$ の式を使用。

⁶ I_{Ox}はチャンネルxの出力電流です (x = AまたはB)。

⁷ V_{IxH}は入力側ロジック・ハイ・レベルです。

⁸ V_{IxL}は入力側ロジック・ロー・レベルです。

⁹ V_Iは電圧入力です。

¹⁰ N0はADuM320N0/ADuM321N0モデル、N1はADuM320N1/ADuM321N1モデルを表します。詳細については、[オーダー・ガイド](#)のセクションを参照してください。

¹¹ 設計により確認されていますが、出荷テストは行っていません。

¹² |CM_H|は、電圧出力 (V_O) > 0.8V_{DDx}を維持しながら持続できるコモンモード電圧の最大スルー・レートです。|CM_L|はV_O > 0.8Vを維持しながら持続できるコモンモード電圧の最大スルー・レートです。コモンモード電圧スルー・レートは、立上がりと立下がりの両方のコモンモード電圧エッジに適用されます。

表 4. 合計電源電流とデータ・スループットの関係

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
SUPPLY CURRENT						
ADuM320N						
1 Mbps						
Supply Current Side 1	I _{DD1}		2.0	2.9	mA	
Supply Current Side 2	I _{DD2}		1.3	1.8	mA	C _L = 0 nF
25 Mbps						
Supply Current Side 1	I _{DD1}		2.2	3.0	mA	
Supply Current Side 2	I _{DD2}		1.73	2.5	mA	C _L = 0 nF
100 Mbps						
Supply Current Side 1	I _{DD1}		2.9	3.8	mA	
Supply Current Side 2	I _{DD2}		3.2	4.9	mA	C _L = 0 nF
ADuM321N						
1 Mbps						
Supply Current Side 1	I _{DD1}		1.62	2.3	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		1.62	2.3	mA	C _L = 0 nF
25 Mbps						
Supply Current Side 1	I _{DD1}		2.0	2.7	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		2.0	2.7	mA	C _L = 0 nF
100 Mbps						
Supply Current Side 1	I _{DD1}		3.1	4.4	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		3.1	4.4	mA	C _L = 0 nF

仕様

電気的特性 (2.5V動作時)

すべての代表的な仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{DD2} = 2.5\text{V}$ での値です。最小/最大仕様は、特に指定のない限り、 $3.0\text{V} \leq V_{DD1} \leq 3.6\text{V}$ 、 $3.0\text{V} \leq V_{DD2} \leq 3.6\text{V}$ 、および $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ の推奨動作範囲にわたって適用されます。特に指定のない限り、スイッチング仕様は、 $C_L = 15\text{pF}$ かつCMOS信号レベルでテストされています。電源電流の仕様は50%デューティ・サイクルで規定されています。

表 5. 電気的特性 (2.5V動作時)

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
SWITCHING SPECIFICATIONS						
Pulse Width	PW	10			ns	PWD制限値内
Data Rate		100			Mbps	PWD制限値内
Propagation Delay	t_{PHL} , t_{PLH}		7.2	14	ns	入力の50%から出力の50%まで
Pulse Width Distortion	PWD		0.3	4.5	ns	$ t_{PLH} - t_{PHL} $
Change vs. Temperature			1.5		ps/ $^\circ\text{C}$	
Propagation Delay Skew	t_{PSK}			8.9	ns	同一の温度、電圧、負荷条件における任意の2つのユニット間
Channel Matching						
Codirectional	t_{PSKCD}		0.4	5.0	ns	
Opposing Direction	t_{PSKOD}		0.4	5.0	ns	
Jitter ¹						詳細については、 ジッタの測定 のセクションを参照してください。
Random Jitter, RMS (1σ) ²	$t_{JIT(RJ)}$		5.2		ps	1MHzのクロック入力、全チャンネルがスイッチング
Deterministic Jitter, Peak-to-Peak ^{3, 4}	$t_{JIT(DJ)}$		120		ps	100Mbps、 $2^{15} - 1$ PRBS入力
Total Jitter, Peak-to-Peak, at Bit Error Rate (BER) 1×10^{-12}	$t_{JIT(TJ)}$					100Mbps、 $2^{15} - 1$ PRBS入力 ⁵
Without Crosstalk			181			1つのチャンネルがスイッチング
With Crosstalk			247			全チャンネルがスイッチング
DC SPECIFICATIONS						
Input Threshold Voltage						
Logic High	V_{IH}	$0.7 \times V_{DDx}$			V	
Logic Low	V_{IL}			$0.3 \times V_{DDx}$	V	
Input Hysteresis	V_{HYS}		0.65		V	$V_{IH} - V_{IL}$
Output Voltage						
Logic High	V_{OH}	$V_{DDx} - 0.1$ $V_{DDx} - 0.4$	V_{DDx} $V_{DDx} - 0.2$		V	$I_{Ox}^6 = -20 \mu\text{A}$, $V_{Ix} = V_{IxH}^7$ $I_{Ox}^6 = -2 \text{mA}$, $V_{Ix} = V_{IxH}^7$
Logic Low	V_{OL}		0.0 0.2	0.1 0.4	V	$I_{Ox}^6 = 20 \mu\text{A}$, $V_{Ix} = V_{IxL}^8$ $I_{Ox}^6 = 2 \text{mA}$, $V_{Ix} = V_{IxL}^8$
Input Current per Channel	I_I	-10	+0.01	+10	μA	$0 \text{V} \leq V_{Ix} \leq V_{DDx}$
Quiescent Supply Current						
ADuM320N						
I_{DD1} (Q)			0.4	0.6	mA	$V_I^9 = 0$ (N0)、1 (N1) ¹⁰
I_{DD2} (Q)			0.8	1.3	mA	$V_I^9 = 0$ (N0)、1 (N1) ¹⁰
I_{DD1} (Q)			3.6	5.2	mA	$V_I^9 = 1$ (N0)、0 (N1) ¹⁰
I_{DD2} (Q)			1.6	2.3	mA	$V_I^9 = 1$ (N0)、0 (N1) ¹⁰
ADuM321N						
I_{DD1} (Q)			0.6	0.9	mA	$V_I^9 = 0$ (N0)、1 (N1) ¹⁰
I_{DD2} (Q)			0.6	0.9	mA	$V_I^9 = 0$ (N0)、1 (N1) ¹⁰
I_{DD1} (Q)			2.6	3.7	mA	$V_I^9 = 1$ (N0)、0 (N1) ¹⁰
I_{DD2} (Q)			2.6	3.7	mA	$V_I^9 = 1$ (N0)、0 (N1) ¹⁰
Dynamic Supply Current						
Dynamic Input	I_{DDI} (D)		0.008		mA/Mbps	入力がスイッチング、50%デューティ・サイクル

仕様

表 5. 電気的特性 (2.5V動作時)

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
Dynamic Output	I _{DDO} (D)		0.015		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
Undervoltage Lockout						
Positive V _{DDx} Threshold	V _{DDxUV+}		2.0	2.2	V	
Negative V _{DDx} Threshold	V _{DDxUV-}	1.7	1.8		V	
V _{DDx} Hysteresis	V _{DDxUVH}		0.2		V	
UVLO Release Time ¹¹				60	μs	
AC SPECIFICATIONS						
Output Rise/Fall Time	t _R /t _F		2.5		ns	10%~90%
Common-Mode Transient Immunity ¹²	CM _H	100	180		kV/μs	V _{ix} = V _{DDx} , V _{CM} = 1000V、トランジェントの大きさ = 800V
	CM _L	100	180		kV/μs	V _{ix} = 0V, V _{CM} = 1000V、トランジェントの大きさ

¹ ジッタ・パラメータは、設計および特性評価により確認されています。これらの値に刺激ジッタは含まれません。

² この仕様は、約100,000エッジの母集団で測定した値です。

³ ピークtoピーク・ジッタの仕様には、PWDによるジッタが含まれます。

⁴ この仕様は、約300,000エッジの母集団で測定した値です。

⁵ t_{int(TJ)} = 14 × t_{int(RJ)} + t_{int(D)}の式を使用。

⁶ I_{Ox}はチャンネルxの出力電流です (x = AまたはB)。

⁷ V_{ixH}は入力側ロジック・ハイ・レベルです。

⁸ V_{ixL}は入力側ロジック・ロー・レベルです。

⁹ V_{it}は電圧入力です。

¹⁰ N0はADuM320N0/ADuM321N0モデル、N1はADuM320N1/ADuM321N1モデルを表します。詳細については、[オーダー・ガイド](#)のセクションを参照してください。

¹¹ 設計により確認されていますが、出荷テストは行っていません。

¹² |CM_H|は、電圧出力 (V_O) > 0.8V_{DDx}を維持しながら持続できる共通モード電圧の最大スルー・レートです。|CM_L|はV_O > 0.8Vを維持しながら持続できる共通モード電圧の最大スルー・レートです。共通モード電圧スルー・レートは、立上がりと立下がりの両方の共通モード電圧エッジに適用されます。

表 6. 合計電源電流とデータ・スループットの関係

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
SUPPLY CURRENT						
ADuM320N						
1 Mbps						
Supply Current Side 1	I _{DD1}		2.0	2.9	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		1.3	1.8	mA	
25 Mbps						
Supply Current Side 1	I _{DD1}		2.2	3.0	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		1.6	2.3	mA	
100 Mbps						
Supply Current Side 1	I _{DD1}		2.8	3.7	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		2.8	4.2	mA	
ADuM321N						
1 Mbps						
Supply Current Side 1	I _{DD1}		1.6	2.3	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		1.6	2.3	mA	C _L = 0 nF
25 Mbps						
Supply Current Side 1	I _{DD1}		1.9	2.6	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		1.9	2.6	mA	C _L = 0 nF
100 Mbps						
Supply Current Side 1	I _{DD1}		2.8	3.9	mA	C _L = 0 nF
Supply Current Side 2	I _{DD2}		2.8	3.9	mA	C _L = 0 nF

仕様

絶縁および安全性関連の仕様

詳細についてはwww.analog.com/jp/icouplersafetyを参照してください。

表 7. R-8ナロー・ボディ [SOIC_N] パッケージ

パラメータ	記号	値	単位	テスト条件/コメント
Rated Dielectric Insulation Voltage		3000	V rms	1分間持続
Minimum External Air Gap (Clearance)	L (I01)	3.5	mm	入力端子から出力端子までを測定、空気中の最短距離
Minimum External Tracking (Creepage)	L (I02)	3.5	mm	入力端子から出力端子までを測定、ボディに沿った最短距離
Minimum Clearance in the Plane of the Printed Circuit Board (PCB Clearance)	L (PCB)	4.0	mm	PCB実装面の空中で、入力端子と出力端子の間の最短直線距離を測定
Distance through insulation	DTI	34	μm	最小内部空間距離
Tracking Resistance (Comparative Tracking Index)	CTI	>600	V	IEC 60112に従ってテスト
Material Group	I			IEC 60664-1による材料グループ

表 8. 浴面距離を増やしたRI-8-1ワイド・ボディ [SOIC_IC] パッケージ

パラメータ	記号	値	単位	テスト条件/コメント
Rated Dielectric Insulation Voltage		5700	V rms	1分間持続
Minimum External Air Gap (Clearance)	L (I01)	8.3	mm	入力端子から出力端子までを測定、空気中の最短距離
Minimum External Tracking (Creepage)	L (I02)	8.3	mm	入力端子から出力端子までを測定、ボディに沿った最短距離
Minimum Clearance in the Plane of the Printed Circuit Board (PCB Clearance)	L (PCB)	8.3	mm	PCB実装面の空中で、入力端子と出力端子の間の最短直線距離を測定
Distance through insulation	DTI	34	μm	最小内部空間距離
Tracking Resistance (Comparative Tracking Index)	CTI	>600	V	IEC 60112に従ってテスト
Material Group	I			IEC 60664-1による材料グループ

パッケージ特性

表 9. R-8ナロー・ボディ [SOIC_N] パッケージ

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
Insulation Resistance ¹	R _{I-O}		10 ¹³		Ω	V _{I-O} = 500 VDC
Insulation Capacitance ¹	C _{I-O}		0.5		pF	f = 1 MHz
Input Capacitance ²	C _I		4.0		pF	
IC Junction-to-Ambient Thermal Resistance	θ _{JA}		93		°C/W	JEDEC JESD-51に従ってシミュレーション

¹ このデバイスは2端子デバイスとみなされます。すなわち、ピン1～ピン4を相互に接続し、ピン5～ピン8を相互に接続します。

² 入力容量は任意の入力データ・ピンとそれぞれのグラウンドの間の値です。

表 10. 浴面距離を増やしたRI-8-1ワイド・ボディ [SOIC_IC] パッケージ

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
Insulation Resistance ¹	R _{I-O}		10 ¹³		Ω	V _{I-O} = 500 VDC
Insulation Capacitance ¹	C _{I-O}		0.5		pF	f = 1 MHz
Input Capacitance ²	C _I		4.0		pF	
IC Junction-to-Ambient Thermal Resistance	θ _{JA}		89		°C/W	JEDEC JESD-51に従ってシミュレーション

¹ このデバイスは2端子デバイスとみなされます。すなわち、ピン1～ピン4を相互に接続し、ピン5～ピン8を相互に接続します。

² 入力容量は任意の入力データ・ピンとそれぞれのグラウンドの間の値です。

仕様

適用規格

特定のクロス・アイソレーション波形と絶縁レベルに対して推奨される最大動作電圧については、表17を参照してください。認定証明書は、デジタル・アイソレータの安全および規制認証で入手できます。

表 11. R-8ナロー・ボディ [SOIC_N] パッケージ

Regulatory Agency	Standard Certification/Approval	File
UL ¹ (Pending)	Recognized Under 1577 Component Recognition Program Single Protection, 3000 V rms Isolation Voltage	File E214100
VDE ² (Pending)	Certified according to DIN V VDE V 0884-11 (VDE V 0884-11):2017-01 Reinforced insulation, $V_{IORM} = 636 V_{PEAK}$, $V_{IOSM} = 6250 V_{PEAK}$	Pending
	Certified according to DIN EN IEC 60747-17 Reinforced insulation, $V_{IORM} = 636 V_{PEAK}$, $V_{IOSM} = 6250 V_{PEAK}$	Pending
CSA (Pending)	Approved under CSA Component Acceptance CSA 62368-1-19, EN 62368-1:2020 and IEC 62368-1:2018 third edition Basic insulation at 400 V rms Reinforced insulation at 200 V rms IEC 60601-1:2005 Ed 3.0+A1+A2: Basic insulation (1 means of patient protection (1 MOPP)), 250 V rms CSA 61010-1-12 and IEC 61010-1 third edition: Basic insulation at 300 V rms mains Reinforced insulation at 150 V rms Mains	Pending
TÜV Süd (Pending)	Component Certification EN 62368-1: 2020+A11:2020	Pending
CQC (Pending)	Certified by CQC11-471543-2012, GB4943.1-2022 Basic insulation at 400 V rms (565 V_{PEAK})	Pending

¹ UL 1577に従い、各製品は、3600V rms以上の絶縁試験電圧を1秒間印加する試験でテストされています。

² DIN V VDE V 0884-11に従い、各製品には、1194 V_{PEAK} 以上の絶縁試験電圧を1秒間印加する耐電圧試験を実施しています（部分放電検出の制限値 = 5 pC）。

表 12. 浴面距離を増やしたRI-8-1ワイド・ボディ [SOIC_IC] パッケージ

Regulatory Agency	Standard Certification/Approval	File
UL ¹ (Pending)	Recognized Under 1577 Component Recognition Program Single Protection, 5700 V rms Isolation Voltage	File E214100
VDE ² (Pending)	Certified according to DIN V VDE V 0884-11 (VDE V 0884-11):2017-01 Reinforced insulation, $V_{IORM} = 1173 V_{PEAK}$, $V_{IOSM} = 10000 V_{PEAK}$	
	Certified according to DIN EN IEC 60747-17 Reinforced insulation, $V_{IORM} = 1206 V_{PEAK}$, $V_{IOSM} = 8000 V_{PEAK}$	
CSA (Pending)	Approved under CSA Component Acceptance CSA 62368-1-19, EN 62368-1:2020 and IEC 62368-1:2018 third edition Basic insulation at 830 V rms Reinforced insulation at 415 V rms IEC 60601-1:2005 Ed 3.0+A1+A2: Basic insulation (1 means of patient protection (1 MOPP)), 500 V rms Reinforced insulation (2 MOPP), 250 V rms CSA 61010-1-12 and IEC 61010-1 third edition: Basic insulation at 600 V rms mains Reinforced insulation at 300 V rms Mains	Pending
TÜV Süd (Pending)	Component Certification EN 62368-1: 2020+A11:2020	Pending
CQC (Pending)	Certified by CQC11-471543-2012, GB4943.1-2022	Pending

仕様

表 12. 浴面距離を増やしたRI-8-1ワイド・ボディ [SOIC_IC] パッケージ (続き)

Regulatory Agency	Standard Certification/Approval	File
	Basic insulation at 830 V rms (1174 V _{PEAK}) Reinforced insulation at 415 V rms (587 V _{PEAK}), tropical climate, altitude ≤5000 meters	

¹ UL 1577に従い、各製品は、6840V rms以上の絶縁試験電圧を1秒間印加する試験でテストされています。

² DIN V VDE V 0884-11に従い、各製品には、2199V_{PEAK}以上の絶縁試験電圧を1秒間印加する耐電圧試験を実施しています (部分放電検出の制限値 = 5 pC)。

DIN V VDE V 0884-11 (VDE V 0884-11) 絶縁特性 (申請中)

これらのアイソレータは、安全限界データ範囲内の強化絶縁にのみ適しています。保護回路を使用すれば、安全データを維持しやすくなります。パッケージ表面のアスタリスク (*) マークは、DIN V VDE V 0884-11認定製品であることを表します。

表 13. ADuM320N/ADuM321N R-8ナロー・ボディ [SOIC_N] パッケージ

説明	テスト条件/コメント	記号	特性	単位
Installation Classification per DIN VDE 0110 For Rated Mains Voltage ≤ 150 V rms For Rated Mains Voltage ≤ 300 V rms For Rated Mains Voltage ≤ 450 V rms			I to IV I to III I to III	
Climatic Classification			40/125/21	
Pollution Degree per DIN VDE 0110, Table 1			2	
Maximum Working Insulation Voltage		V _{IORM}	637	V _{PEAK}
Input to Output Test Voltage, Method B1	V _{IORM} × 1.875 = V _{pd(m)} 、100%出荷テスト、t _{ini} = t _m = 1秒、部分放電 < 5pC	V _{pd(m)}	1194	V _{PEAK}
Input to Output Test Voltage, Method A After Environmental Tests Subgroup 1	V _{IORM} × 1.5 = V _{pd(m)} 、t _{ini} = 60秒、t _m = 10秒、部分放電 < 5pC	V _{pd(m)}	955	V _{PEAK}
After Input and/or Safety Test Subgroup 2 and Subgroup 3	V _{IORM} × 1.2 = V _{pd(m)} 、t _{ini} = 60秒、t _m = 10秒、部分放電 < 5pC		764	V _{PEAK}
Highest Allowable Overvoltage		V _{IOTM}	4242	V _{PEAK}
Surge Isolation Voltage Reinforced	V _{PEAK} = 10kV、立上がり時間1.2μs、50%立下がり時間50μs	V _{IOSM}	6250	V _{PEAK}
Safety Limiting Values	故障発生時に許容される最大値 (図3参照)			
Maximum Junction Temperature		T _s	150	°C
Total Power Dissipation at 25°C		P _s	1.34	W
Insulation Resistance at T _s	V _{IO} = 500 V	R _s	>10 ⁹	Ω

仕様

表 14. 沿面距離を増やしたADuM320N/ADuM321N RI-8-1ワイド・ボディ [SOIC_IC] パッケージ

説明	テスト条件/コメント	記号	特性	単位
Installation Classification per DIN VDE 0110 For Rated Mains Voltage ≤ 150 V rms For Rated Mains Voltage ≤ 300 V rms For Rated Mains Voltage ≤ 450 V rms			I to IV I to IV I to III	
Climatic Classification			40/125/21	
Pollution Degree per DIN VDE 0110, Table 1			2	
Maximum Working Insulation Voltage		V _{IORM}	1173	V _{PEAK}
Input to Output Test Voltage, Method B1	V _{IORM} × 1.875 = V _{pd(m)} 、100%出荷テスト、t _{ini} = t _m = 1秒、部分放電 < 5pC	V _{pd(m)}	2199	V _{PEAK}
Input to Output Test Voltage, Method A		V _{pd(m)}		
After Environmental Tests Subgroup 1	V _{IORM} × 1.5 = V _{pd(m)} 、t _{ini} = 60秒、t _m = 10秒、部分放電 < 5pC		1759	V _{PEAK}
After Input and/or Safety Test Subgroup 2 and Subgroup 3	V _{IORM} × 1.2 = V _{pd(m)} 、t _{ini} = 60秒、t _m = 10秒、部分放電 < 5pC		1407	V _{PEAK}
Highest Allowable Overvoltage		V _{IOTM}	8061	V _{PEAK}
Surge Isolation Voltage Reinforced	V _{PEAK} = 16kV、立上がり時間1.2μs、50%立下がり時間50μs	V _{IOSM}	10000	V _{PEAK}
Safety Limiting Values	故障発生時に許容される最大値 (図4参照)			
Maximum Junction Temperature		T _s	150	°C
Total Power Dissipation at 25°C		P _s	1.40	W
Insulation Resistance at T _s	V _{IO} = 500 V	R _s	>10 ⁹	Ω

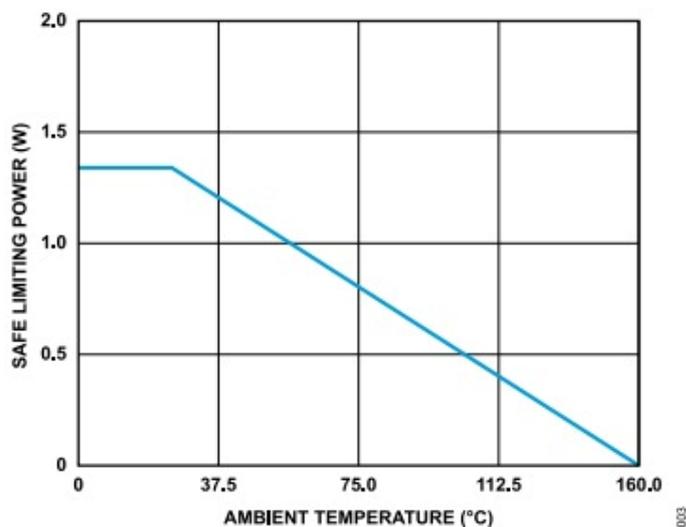


図3. ADuM320N/ADuM321N R-8 SOICナロー・ボディ[SOIC_N]パッケージの熱デレーティング曲線、DIN V VDE V 0884-11による安全限界電力の周囲温度への依存性

仕様

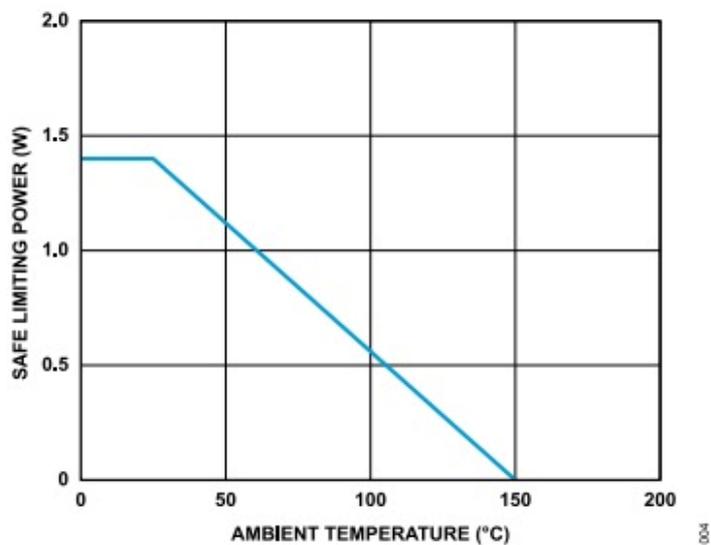


図4. 浴面距離を増やしたADuM320N/ADuM321N RI-8-1ワイド・ボディ [SOIC_IC]パッケージの熱ディレーティング曲線、DIN V VDE V 0884-11による安全限界電力の周囲温度への依存性

推奨動作条件

表 15. 推奨動作条件

Parameter	Symbol	Rating
Operating Temperature	T_A	-40°C to +125°C
Supply Voltages		
V_{DD1}		2.25 V to 5.5 V
V_{DD2}		2.25 V to 5.5 V
Input Signal Rise and Fall Times		1.0 ms

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 16. 絶対最大定格

Parameter	Rating
Supply Voltages	
V_{DD1} to GND ₁	-0.5 V to +7.0 V
V_{DD2} to GND ₂	-0.5 V to +7.0 V
Input Voltages (V_{IA} , V_{IB})	-0.5 V to $V_{DD1}^1 + 0.5$ V
Output Voltages (V_{OA} , V_{OB})	-0.5 V to $V_{DDO}^2 + 0.5$ V
Average Output Current per Pin ³	
Side 1 Output Current (I_{O1})	-10 mA to +10 mA
Side 2 Output Current (I_{O2})	-10 mA to +10 mA
Common-Mode Transients ⁴	-300 kV/ μs to +300 kV/ μs
Temperature	
Storage Range (T_{ST})	-65°C to +150°C
Ambient Operating Range (T_A)	-40°C to +125°C
Moisture Sensitivity Level	MSL3

1 V_{DD1} は入力側の電源電圧です。

2 V_{DDO} は出力側の電源電圧です。

3 種々の周囲温度に対する最大定格電流値については、図3および図4を参照してください。

4 絶縁バリアをまたぐコモンモード過渡電圧を表します。絶対最大定格を超えるコモンモード過渡電圧は、ラッチアップまたは恒久的な故障の原因になります。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。これはストレス定格のみを定めたものであり、本仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。デバイスを長時間にわたり絶対最大定格を超える状態に置くと、デバイスの信頼性に影響を与えることがあります。

表 17. R-8ナロー・ボディ [SOIC_N] パッケージでの最大連続動作電圧¹

Parameter	Rating	Constraint
AC VOLTAGE		
Bipolar Waveform		
Basic Insulation	800 V rms	Rating limited by package creepage per IEC 60664-1:2020 in pollution degree 2 environment
Reinforced Insulation	400 V rms	Rating limited by package creepage per IEC 60664-1:2020 in pollution degree 2 environment
DC VOLTAGE		
Bipolar Waveform		
Basic Insulation	800 VDC	Rating limited by package creepage per IEC 60664-1:2020 in pollution degree 2 environment
Reinforced Insulation	400 VDC	Rating limited by package creepage per IEC 60664-1:2020 in pollution degree 2 environment

¹ 汚染度2の環境で絶縁バリアに加わる連続電圧の大きさを表します。詳細については、絶縁寿命のセクションを参照してください。

絶対最大定格

表 18. RI-8-1ワイド・ボディ [SOIC_IC] パッケージでの最大連続動作電圧¹

Parameter	Rating	Constraint
AC VOLTAGE		
Bipolar Waveform Basic Insulation	1000 V rms	Basic insulation rating per IEC60747-17. Accumulative failure rate over lifetime (FROL) \leq 1000 ppm at 20 years.
Reinforced Insulation	830 V rms	Rating limited by package creepage per IEC 60664-1:2020 in pollution degree 2 environment
DC VOLTAGE		
Bipolar Waveform Basic Insulation	1660 VDC	Rating limited by package creepage per IEC 60664-1:2020 in pollution degree 2 environment
Reinforced Insulation	830 VDC	Rating limited by package creepage per IEC 60664-1:2020 in pollution degree 2 environment

¹ 汚染度2の環境で絶縁バリアに加わる連続電圧の大きさを表します。詳細については、[絶縁寿命](#)のセクションを参照してください。

静電放電 (ESD) 定格

以下のESD情報は、ESDに敏感なデバイスを取り扱うために示したものです。対象はESD保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル (HBM)。

ANSI/ESDA/JEDEC JS-002 準拠の電界誘起帯電デバイス・モデル (FICDM) と帯電デバイスモデル (CDM)。

国際電気標準会議 (IEC) による電磁両立性: Part 4-2 (IEC) (IEC 61000-4-2 準拠)。

ADuM320N/ADuM321NのESD定格

表 19. ADuM320N/ADuM321N、8ピンSOIC_NおよびSOIC_IC

ESD Model	Withstand Threshold (V)	Class
HBM ¹	\pm 5500 (ADuM320N) \pm 4500 (ADuM321N)	3A
CDM ¹	\pm 1500	C3
IEC ²	\pm 8kV (across isolation barrier with respect to GNDx)	Level 4

¹ ローカルのVDDxピンとGNDxピンを基準。

² GND₁とGND₂間の絶縁バリア両側。

ESDに関する注意



ESD (静電放電) の影響を受けやすいデバイスです。

帯電したデバイスや回路基板は、検出されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

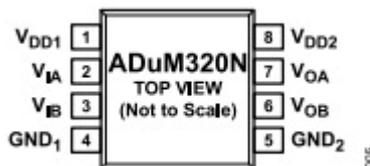


図5. ADuM320Nのピン配置

表 20. ADuM320Nのピン機能の説明

ピン番号	記号	説明
1	V _{DD1}	アイソレータ・サイド1の電源電圧。このピンには0.1μFのバイパス・コンデンサが必要です。
2	V _{IA}	ロジック入力A。
3	V _{IB}	ロジック入力B。
4	GND ₁	アイソレータ・サイド1のグラウンド基準。
5	GND ₂	アイソレータ・サイド2のグラウンド基準。
6	V _{OB}	ロジック出力B。
7	V _{OA}	ロジック出力A。
8	V _{DD2}	アイソレータ・サイド2の電源電圧。このピンには0.1μFのバイパス・コンデンサが必要です。

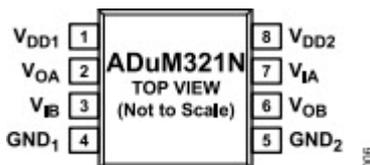


図6. ADuM321Nのピン配置

表 21. ADuM321Nのピン機能の説明

ピン番号	記号	説明
1	V _{DD1}	アイソレータ・サイド1の電源電圧。このピンには0.1μFのバイパス・コンデンサが必要です。
2	V _{IA}	ロジック出力A。
3	V _{IB}	ロジック入力B。
4	GND ₁	アイソレータ・サイド1のグラウンド基準。
5	GND ₂	アイソレータ・サイド2のグラウンド基準。
6	V _{OB}	ロジック出力B。
7	V _{OA}	ロジック入力A。
8	V _{DD2}	アイソレータ・サイド2の電源電圧。このピンには0.1μFのバイパス・コンデンサが必要です。

代表的な性能特性

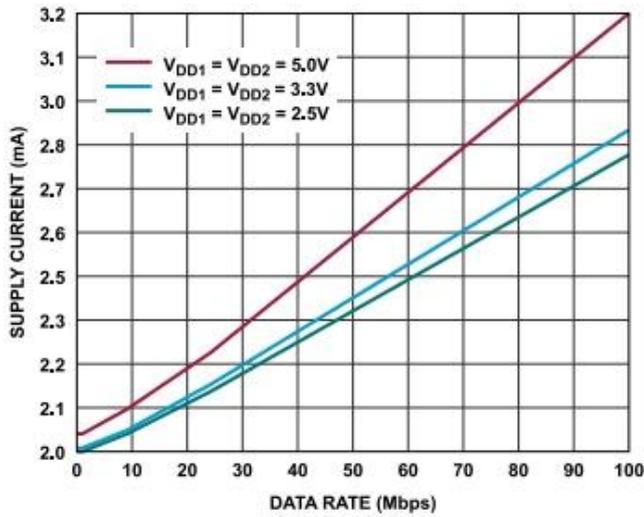


図7. 各種電圧でのI_{DD1}電源電流とデータ・レートの関係

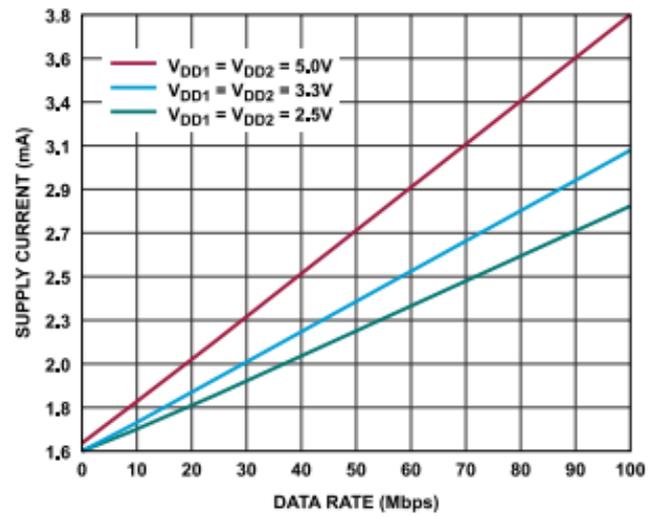


図10. 各種電圧でのI_{DD2}電源電流とデータ・レートの関係

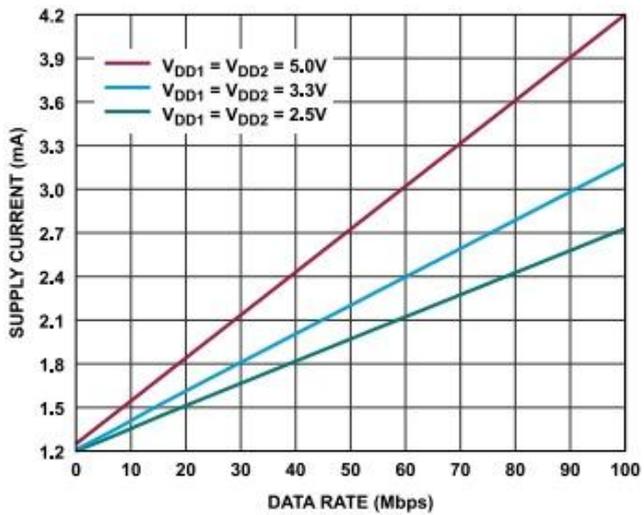


図8. 各種電圧でのI_{DD2}電源電流とデータ・レートの関係

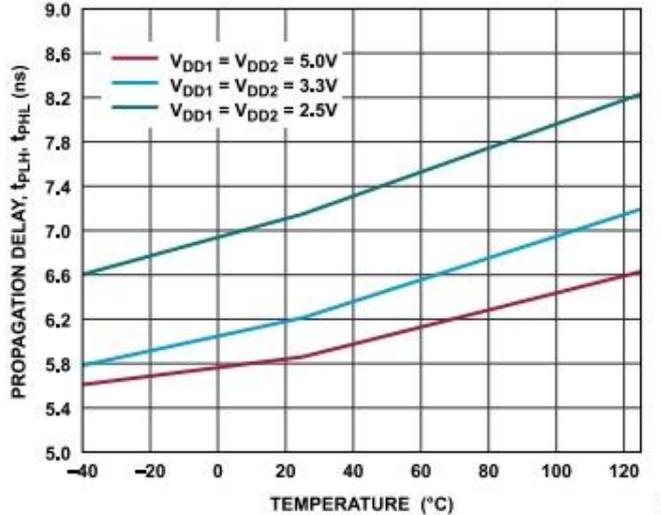


図11. 各種電圧での伝搬遅延t_{PLH}、t_{PHL}と温度の関係

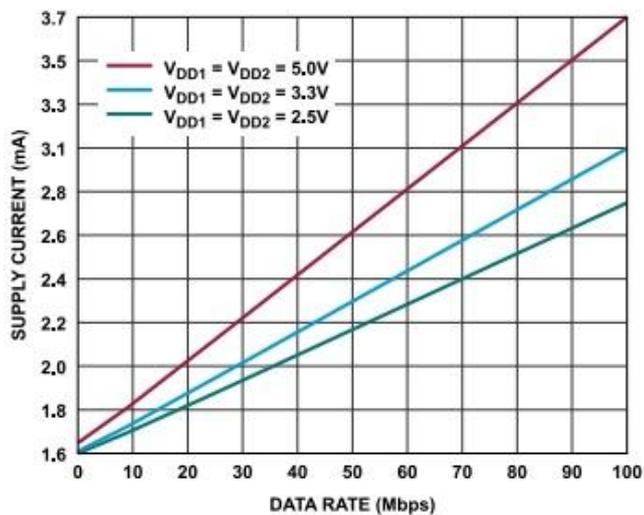


図9. 各種電圧でのI_{DD1}電源電流とデータ・レートの関係

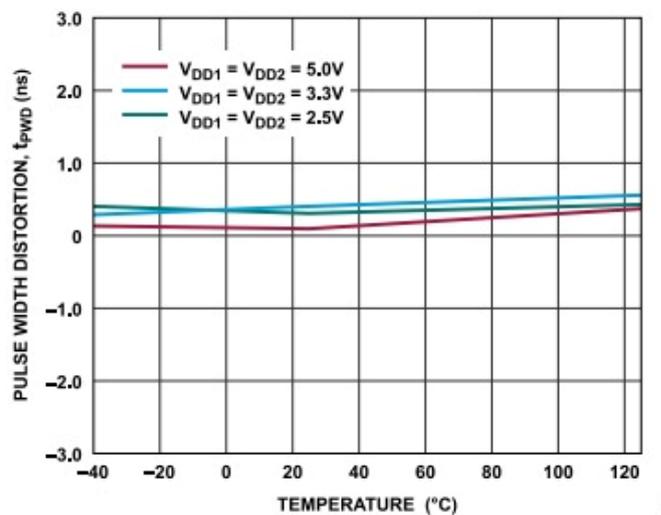


図12. 各種電圧でのパルス幅歪みt_{PWD}と温度の関係

動作原理

ADuM320N/ADuM321Nは、高周波の搬送波を使用することで、絶縁バリアをまたいでデータを転送します。この絶縁バリアには、ポリイミド絶縁体の層で分離されたiCouplerチップ・スケール・トランス・コイルが使用されています。オン/オフ・キーイング(OOK)技術と図13および図14に示す差動アーキテクチャにより、ADuM320N/ADuM321Nでは非常に短い伝搬遅延時間および高速性が実現されています。

V_{DD1} 電源と V_{DD2} 電源は互いに独立しています。これらの電源は規定された動作範囲内の任意の電圧で同時に動作し、任意の順序でシーケンシングすることができます。この機能により、アイソレータは2.5V、3.3V、および5Vロジックの電圧変換を行うことができますこのアーキテクチャは、高いコモンモード過渡耐圧(CMTI)、電気ノイズ/磁気干渉に対する高い耐性を発揮するように設計されています。放射ノイズは、スペクトラム拡散OOK搬送波などの手法によって最小限に抑えられています。

図13に、フェイルセーフ出力状態がロー・レベルのADuM320N/ADuM321Nモデルの波形を示します。この場合、入力状態がロー・レベルになると、搬送波の波形がオフになります。入力側がオフの場合や動作していない場合は、ロー・レベルのフェイルセーフ出力状態(ADuM320N0/ADuM321N0)により、出力がロー・レベルに設定されます。フェイルセーフ出力状態がハイ・レベルのADuM320N/ADuM321Nについて、入力状態がハイ・レベルの時に搬送波の波形がオフになる条件を図14に示します。入力側がオフの場合や動作していない場合は、ハイ・レベルのフェイルセーフ出力状態(ADuM320N1/ADuM321N1)により、出力がハイ・レベルに設定されます。フェイルセーフ出力状態がロー・レベルまたはフェイルセーフ出力状態がハイ・レベルのモデル番号については、[オーダー・ガイド](#)を参照してください。

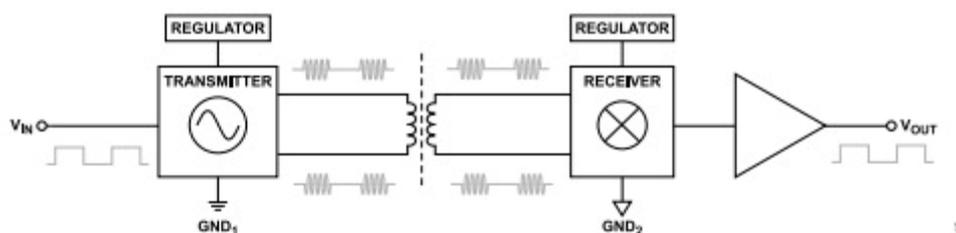


図13. フェイルセーフ出力状態がロー・レベルの1チャンネルの動作ブロック図

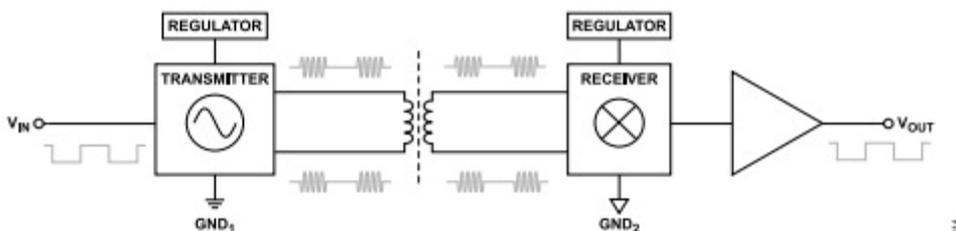


図14. フェイルセーフ出力状態がハイ・レベルの1チャンネルの動作ブロック図

動作原理

真理値表

表22. ADuM320N/ADuM321Nの真理値表（正論理）

V_{Ix} Input ^{1,2}	V_{DDI} State ³	V_{DDO} State ⁴	Default Low (N0), V_{Ox} Output ^{1,5,6}	Default High (N1), V_{Ox} Output ^{1,5,7}	Test Conditions/ Comments
L	Powered	Powered	L	L	Normal operation
H	Powered	Powered	H	H	Normal operation
L	Undervoltage	Powered	L	H	Fail-safe output
X ⁸	Undervoltage	Powered	Z	Z	Outputs disabled
X	Powered	Undervoltage	Indeterminate	Indeterminate	

¹ Lはロー・レベル、Hはハイ・レベル、Xはドント・ケア、NCは未接続、ZはGNDxから1ダイオード電圧降下分の範囲内で高インピーダンスを意味します。

² V_{Ix} は、所定のチャンネル（AまたはB）の入力信号を表します。

³ V_{DDI} は所定のチャンネルの入力側の電源電圧を表します。

⁴ V_{DDO} は所定のチャンネルの出力側の電源電圧を表します。

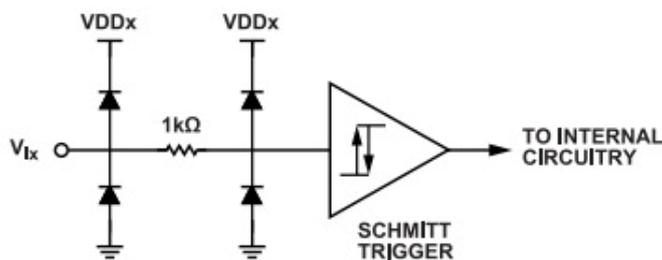
⁵ V_{Ox} は、所定のチャンネル（AまたはB）の出力信号を表します。

⁶ N0は、ADuM320N0/ADuM321N0のモデルを表します。詳細については、[オーダー・ガイド](#)のセクションを参照してください。

⁷ N1は、ADuM320N1/ADuM321N1のモデルを表します。詳細については、[オーダー・ガイド](#)のセクションを参照してください。

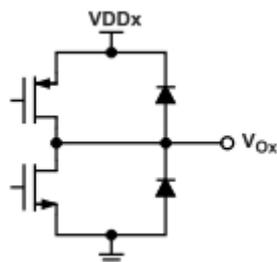
⁸ ESD保護回路を通してデバイスに給電されることのないように、通電されていない電源と同じ側の入力ピン（ V_{Ix} 、 V_{Ex} ）はロー状態にする必要があります。

入出力回路図



015

図15. V_{IA} および V_{IB} の入力回路図



016

図16. V_{OA} および V_{OB} の出力回路図

アプリケーション情報

PCBレイアウト

ADuM320N/ADuM321Nデジタル・アイソレータでは、ロジック・インターフェース用の外付けインターフェース回路は不要です。入力および出力電源ピンには、電源バイパス・コンデンサを接続する必要があります（図17参照）。V_{DD1}の場合はピン1と4の間にバイパス・コンデンサを接続し、V_{DD2}の場合はピン8と5の間にバイパス・コンデンサを接続します。必要なバイパス・コンデンサ値は0.01 μ F～0.1 μ Fです。コンデンサ両端と入力電源ピンの間のパターン長は10mm以下にしてください。

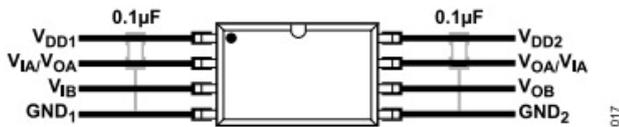


図17. 推奨PCBレイアウト

高いコモンモード過渡電圧が発生するアプリケーションでは、絶縁バリアをまたぐボード結合を最小限に抑えてください。更に、発生する結合がデバイス側のすべてのピンに均等に作用するように、基板レイアウトを設計する必要があります。これらを満たさない場合、ピン間で生じる電位差がデバイスの絶対最大定格を超えてしまい、ラッチアップまたは恒久的な損傷が発生することがあります。

基板レイアウトのガイドラインについては、アプリケーション・ノートAN-1109（iCoupler デバイスでの放射制御に対する推奨事項）を参照してください。

伝搬遅延に関するパラメータ

伝搬遅延時間は、ロジック信号がデバイスを通るのに要する時間を表すパラメータです。ロジック0への伝搬遅延時間とロジック1への伝搬遅延時間は異なる場合があります。

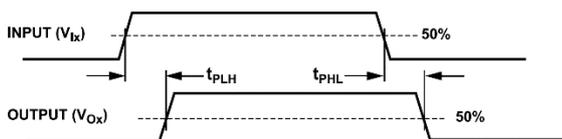


図18. 伝搬遅延パラメータ

パルス幅歪みは、これら2つの伝搬遅延値間の最大差であり、入力信号のタイミングが出力信号で再現される精度を表します。

チャンネル間マッチングは、1つのADuM320N/ADuM321Nデバイス内にある複数のチャンネル間での伝搬遅延差の最大値です。

伝搬遅延スキューは、同じ条件下で動作する複数のADuM320N/ADuM321Nデバイス間での伝搬遅延差の最大値です。

ジッタの測定

ADuM321Nで得られるアイ・ダイアグラムを図19に示します。測定はKeysight 81160Aパルス・パターン・ジェネレータを使用し、2¹⁵-1の疑似ランダム・ビット・シーケンス（PRBS15）入力により100Mbpsで行いました。ジッタの測定には、Tektronixの6シリーズBミックスド・シグナル・オシロスコープ、TAP1500プローブ、およびTektronixのジッタ解析ソフトウェアを使用しました。ジェネレータからの入力信号の立上がり時間と立下がり時間は約1.2nsです（10%から90%、90%から10%に達するまでの所要時間）。測定により得られたのは、ADuM321Nにおける標準的な出力アイ・ダイアグラムです。図19に、PRBS入力を使用した場合のランダム・ジッタとディタミニスティック・ジッタの特性を示します。

合計ジッタは1 x 10⁻¹²のBERで評価され、クロストークの影響がある場合とない場合のPRBS入力に対して計算されます。クロストークがない場合の合計ジッタ測定では、隣接するチャンネル入力をグラウンドに接続した状態で1つのチャンネル入力を調べます。クロストークがある場合のジッタ測定では、同じレートで同時にスイッチングするすべてのチャンネルを調べます。

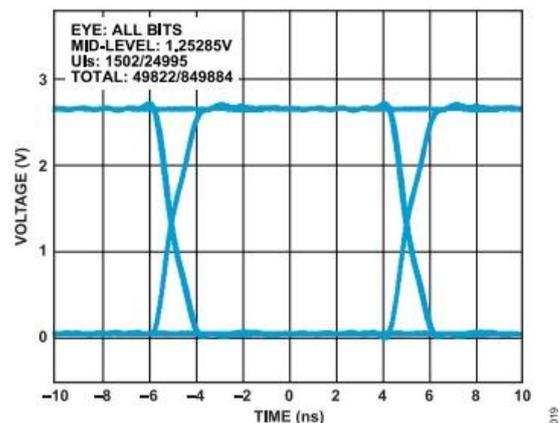


図19. ADuM321Nのアイ・ダイアグラム

絶縁寿命

すべての絶縁構造は、長時間にわたって電圧ストレスを加えると最終的には破壊されます。絶縁性能の低下率は、絶縁体に加える電圧波形の特性だけでなく、材料自体や材料の境界面にも依存します。

絶縁劣化には、空気にさらされる表面に沿った破壊と絶縁疲労という注目すべき2つのタイプがあります。表面の破損は表面トラッキングと呼ばれる現象で、システム・レベル規格の沿面距離に関する要求事項を決定する主要な要素です。絶縁疲労とは、チャージ・インジェクションまたは絶縁材料内部の変位電流により、長時間にわたり絶縁の劣化が生じる現象です。

アプリケーション情報

表面トラッキング

表面トラッキングは電気安全規格に規定されており、動作電圧、環境条件、絶縁材料の特性に基づいて最小沿面距離を定めることにより決定されます。安全性規制当局は、コンポーネントの表面絶縁について特性評価の試験を行います。これにより、コンポーネントを異なる材料グループに分類することができます。材料グループ等級が低いものほど表面トラッキングに対する耐性が高いため、小さい沿面距離で十分に長い寿命を実現できます。特定の動作電圧と材料グループに対する最小沿面距離は、各システム・レベル規格の範囲内にあります。この値は、絶縁をまたぐ合計実効値電圧、汚染度、材料グループに基づいています。

ADuM320N/ADuM321Nアイソレータの材料グループと沿面距離を表7に示します。

絶縁疲労

疲労による絶縁寿命は、厚さ、材料特性、加わる電圧ストレスによって決まります。アプリケーション動作電圧での製品寿命が十分であることを確認することが重要です。アイソレータがサポートしている耐疲労動作電圧は、耐トラッキング動作電圧と異なる場合があります。トラッキングに該当する動作電圧は、ほとんどの規格で仕様規定されています。

テストとモデリングにより、長期間にわたる性能低下の主な要因は、増分型損傷を引き起こすポリイミド絶縁体内の変位電流であることが判明しています。絶縁体にかかるストレスには様々なものがあります。例えば、DCストレスは変位電流が存在しないため、疲労がほとんど発生しません。一方、AC成分の時間と共に変化する電圧ストレスでは疲労が発生します。

通常、認定文書に記載されている定格は、60Hzの正弦波ストレスに基づいています。このストレスにはライン電圧からの絶縁が反映されることが理由です。ただし、多くの実用的なアプリケーションでは、バリアをまたぐ60HzのAC電圧とDC電圧の組み合わせが存在します(式1を参照)。ストレスのAC部分のみが疲労を発生するため、式1を変形してACの実効値電圧を求めることができます(式2を参照)。これらの製品で 사용되는ポリイミド材料の絶縁疲労については、AC実効値電圧が製品寿命を決定します。

$$V_{RMS} = \sqrt{V_{AC\ RMS}^2 + V_{DC}^2} \quad (1)$$

または、

$$V_{AC\ RMS} = \sqrt{V_{RMS}^2 - V_{DC}^2} \quad (2)$$

ここで、

V_{RMS} は、合計実効値動作電圧。

$V_{AC\ RMS}$ は、動作電圧の時間と共に変化する部分。

V_{DC} は、動作電圧のDCオフセット。

計算とパラメータ使用の例

一般的な電力変換アプリケーションの例を以下に示します。絶縁バリアの一方に240V AC rmsのライン電圧、もう一方に400V DCのバス電圧が印加されているものとします。絶縁材料はポリイミドです。デバイスの沿面距離、クリアランス、寿命を求める際の臨界電圧は、図20と以下の式を参照して決めてください。

式1のバリアの両端にかかる動作電圧は、

$$\begin{aligned} V_{RMS} &= \sqrt{V_{AC\ RMS}^2 + V_{DC}^2} \\ V_{RMS} &= \sqrt{240^2 + 400^2} \\ V_{RMS} &= 466\text{ V} \end{aligned} \quad (3)$$

この V_{RMS} 値は、システムの規格で要求されている沿面距離を求める際に材料グループおよび汚染度と組み合わせて使用する動作電圧です。

寿命が十分であるか判断するには、動作電圧の時間と共に変化する部分を求めます。AC実効値電圧を求めるには、式2を使用します。

$$\begin{aligned} V_{AC\ RMS} &= \sqrt{V_{RMS}^2 - V_{DC}^2} \\ V_{AC\ RMS} &= \sqrt{466^2 - 400^2} \\ V_{AC\ RMS} &= 240\text{ V rms} \end{aligned} \quad (4)$$

この場合、AC実効値電圧は240V rmsのライン電圧です。この計算は、波形が正弦波でない場合は更に重要になります。この値を表17に示す動作電圧の制限値と比較して予測寿命を確認すると、60Hz正弦波の値よりも低く、50年のサービス寿命の制限値内に十分入っています。

表17に示すDC動作電圧の制限値は、IEC 60664-1の規定に準拠したパッケージの沿面距離によって設定されています。この値は、特定のシステム・レベル規格と異なる場合があります。

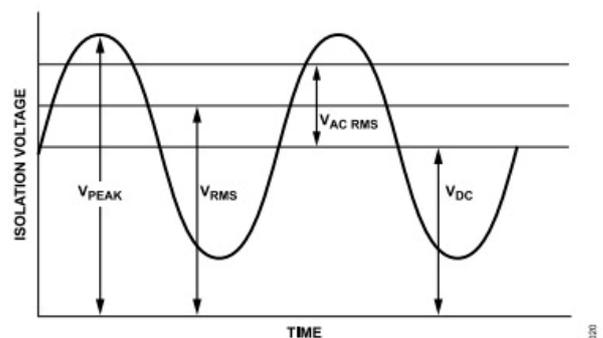


図20. 重要な電圧の例

外形寸法

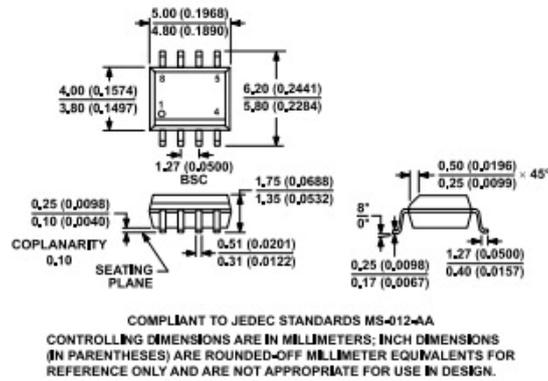


図21. 8ピン標準SOP（スモール・アウトライン・パッケージ） [SOIC_N]
ナロー・ボディ（R-8）
寸法単位：mm（括弧内はインチ）

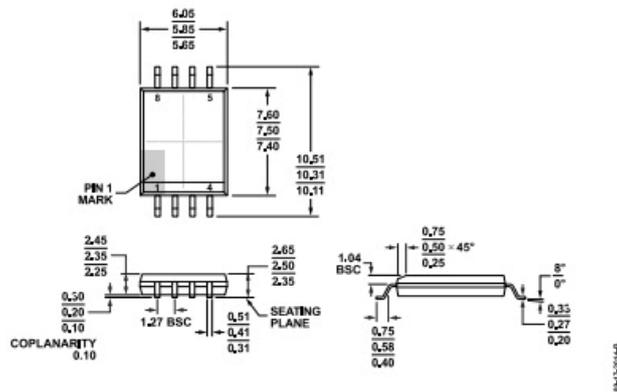


図22. 沿面距離を増やした8ピン標準SOP（スモール・アウトライン・パッケージ） [SOIC_IC]
ワイド・ボディ（RI-8-1）
寸法：mm

更新：2023年9月7日

オーダー・ガイド

Model ^{1, 2}	Temperature Range	Package Description	Packing Quantity	Package Option
ADUM320N0BRZ	-40°C to +125°C	8-Lead SOIC		R-8
ADUM320N0BRZ-RL7	-40°C to +125°C	8-Lead SOIC	Reel, 1000	R-8
ADUM320N0WBRZ	-40°C to +125°C	8-Lead SOIC		R-8
ADUM320N0WBRZ-RL7	-40°C to +125°C	8-Lead SOIC	Reel, 1000	R-8
ADUM320N1BRZ	-40°C to +125°C	8-Lead SOIC		R-8
ADUM320N1BRZ-RL7	-40°C to +125°C	8-Lead SOIC	Reel, 1000	R-8
ADuM320N1WBRZ	-40°C to +125°C	8-Lead SOIC		R-8
ADuM320N1WBRZ-RL7	-40°C to +125°C	8-Lead SOIC	Reel, 1000	R-8
ADUM321N0BRZ	-40°C to +125°C	8-Lead SOIC		R-8
ADUM321N0BRZ-RL7	-40°C to +125°C	8-Lead SOIC	Reel, 1000	R-8
ADUM321N0WBRZ	-40°C to +125°C	8-Lead SOIC		R-8
ADUM321N0WBRZ-RL7	-40°C to +125°C	8-Lead SOIC	Reel, 1000	R-8
ADUM321N1BRZ	-40°C to +125°C	8-Lead SOIC		R-8
ADUM321N1BRZ-RL7	-40°C to +125°C	8-Lead SOIC	Reel, 1000	R-8

外形寸法

Model ^{1, 2}	Temperature Range	Package Description	Packing Quantity	Package Option
ADUM321N1WBRZ	-40°C to +125°C	8-Lead SOIC		R-8
ADUM321N1WBRZ-RL7	-40°C to +125°C	8-Lead SOIC	Reel, 1000	R-8

¹ Z = RoHS 準拠製品。

² W = オートモーティブ・アプリケーション向けに性能を評価済み。

評価用ボード

Model ¹	Description
EVAL-ADuM32XNEBZ	Evaluation Board

¹ Z = RoHS 準拠製品。

オートモーティブ製品

ADuM320NW/ADuM321NWモデルは、オートモーティブ・アプリケーションの品質と信頼性の条件に対応するよう管理された製造工程により提供されています。このオートモーティブ・モデルの仕様は商用モデルと異なる場合があるため、設計者はこのデータシートの仕様
のセクションを慎重に確認してください。オートモーティブ・アプリケーション向けには、上記のオートモーティブ・グレード製品のみ
を提供しています。特定製品のオーダー情報とこのモデル固有の車載信頼性レポートについては、最寄りのアナログ・デバイセズ代理店
までお問い合わせください。

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2024年1月17日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日：2024年1月17日

製品名：ADUM320N/ADUM321N

対象となるデータシートのリビジョン(Rev)：Rev.A

訂正箇所：1頁、左の特長の欄、SOIC-N 下位互換性の説明

【誤】

▶ ADuM1200/ADuM1201/ADuM1210/ADuM1211

【正】

▶ ADuM1200/ADuM1201/ADuM1210