



データシート

ADuM3165/ADuM3166

実効値3.75kVの絶縁型USB 2.0ハイ・スピード／フル・スピード／ロー・スピード向けデジタル・アイソレータ

特長

- ▶ ロー・スピード／フル・スピード／ハイ・スピード接続を自動検出してUSB 2.0の信号を生成
 - ▶ 1.5Mbps、12Mbps、480Mbpsのデータ・レートに対応
- ▶ アップストリームおよびダウストリーム・ポート用の双方向USBアイソレータ
 - ▶ リドライブと高速データ・リタイミングにより入カジッタ除去とオープン・アイを実現
 - ▶ 柔軟なクロック入力オプション
- ▶ 4.5V～5.5VのV_{BUSX}または両サイドで3V～3.6Vでの動作
 - ▶ アイドル状態でロー・スピードまたはフル・スピード・モード時の電源電流：21mA（代表値）
 - ▶ アイドル状態でハイ・スピード・モード時の電源電流：48mA（代表値）
- ▶ USB 2.0サスペンド（L2）時または切断時の超低消費電力スタンバイ
 - ▶ 低消費電力スタンバイ時のアップストリーム電源電流：1.7mA（代表値）
 - ▶ 低消費電力スタンバイ時のダウストリーム電源電流：20μA（代表値）
- ▶ 絶縁バリア越しのIEC 61000-4-2 ESD保護：±6000V
- ▶ CISPR32/EN55032クラスBの放射制限に適合
- ▶ 高いコモンモード過渡耐圧：50kV/μs（代表値）
- ▶ 安全性と規制に対する認定（申請中）
 - ▶ UL（申請中）：3750V rmsで1分間、UL 1577規格に準拠
 - ▶ CSA Component Acceptance Notice 5A（申請中）
 - ▶ IEC 62368-1、IEC 61010-1、およびIEC60601-1
 - ▶ VDE適合性認定（申請中）
 - ▶ DIN V VDE V 0884-11（VDE V 0884-11）：2017-01
 - ▶ VIORM = 849VPEAK（動作電圧）
- ▶ 動作温度範囲：-55℃～+125℃
- ▶ 小型20ピンSSOP、5.3mmの沿面距離／クリアランス

アプリケーション

- ▶ USBペリフェラル、USBホスト、USBハブの絶縁
- ▶ 電子テストおよび計測用装置
- ▶ 医療用デバイスおよび組込みPC
- ▶ 工業用PC、およびデバッグ／アップグレード用絶縁USBポート
- ▶ USBアイソレータ・モジュールおよびUSBケーブル・アイソレータ

機能ブロック図

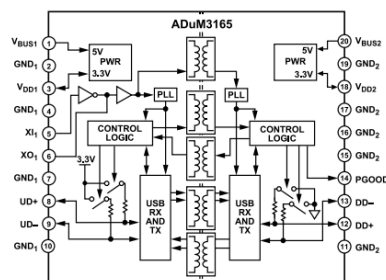


図 1. ADuM3165（ホスト側からクロック入力）

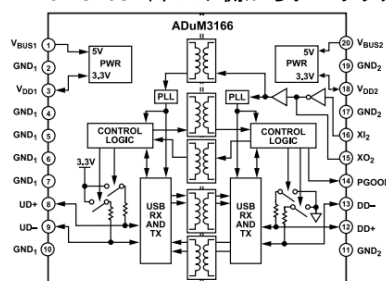


図 2. ADuM3166（ペリフェラル側からクロック入力）

概要

ADuM3165/ADuM3166¹はUSB 2.0ポート・アイソレータです。アナログ・デバイセズのiCoupler®技術を使用して、USB 2.0のすべてのデータ・レート、つまりロー・スピード（1.5Mbps）、フル・スピード（12Mbps）、ハイ・スピード（480Mbps）を必要に応じて動的にサポートします。このデバイスは、自動スピード・ネゴシエーションによるホスト絶縁をサポートしている他、ペリフェラル絶縁もサポートしています。

ハイ・スピード・データはジッタを減らすためにリタイミングされるので、外部クロック信号または水晶発振器の入力が必要です。ADuM3165はアップストリーム側でのクロックまたは水晶発振器の入力をサポートし、ADuM3166はダウストリーム側でのクロックまたは水晶発振器の入力をサポートしているので、システム設計に応じて最適な方を選択することができます。

ダウストリーム（サイド2）用の低消費電力スタンバイ・モードは、バッテリー駆動型のペリフェラルなど、利用可能な電力が限られているアプリケーションに使用できます。アップストリーム（サイド1）のスタンバイ電流は、USB 2.0のサスペンド動作条件を満たしています。

このアイソレータは-55℃～+125℃の拡張工業用温度範囲で仕様規定されており、5.3mmの沿面距離とクリアランスを確保した小型の20ピン・シュリンク・スモール・アウトライン・パッケージ（SSOP）を採用しています。

1 米国特許第5,952,849号、第6,873,065号、第6,903,578号、および第7,075,329号により保護されています。その他の特許は申請中です。

Rev. 0

文書に関するご意見

テクニカルサポート

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。
※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長.....	1	用語の定義.....	17
アプリケーション.....	1	動作原理.....	19
機能ブロック図.....	1	自動データ転送とモード.....	19
概要.....	1	リタイマーとその他の機能.....	19
仕様.....	3	アイソレータの特性と低消費電力モード.....	20
タイミング仕様.....	5	アプリケーション情報.....	21
絶縁および安全性関連の仕様.....	6	電源オプション.....	21
パッケージ特性.....	6	クロック・オプション.....	21
適用規格.....	6	PGOOD、クロック、および電源シーケンシング.....	22
DIN V VDE V 0884-11（VDE V 0884-11）絶縁特性（申請中）..	7	絶縁型USB実装.....	22
推奨動作条件.....	8	PCBレイアウトと電磁干渉（EMI）.....	24
絶対最大定格.....	9	絶縁寿命.....	24
熱抵抗.....	9	外形寸法.....	26
静電放電（ESD）定格.....	10	オーダー・ガイド.....	26
ESDに関する注意.....	10	評価用ボード.....	26
ピン配置およびピン機能の説明.....	11		
真理値表.....	12		
代表的な性能特性.....	15		

改訂履歴

5/2022–Revision 0: Initial Version

仕様

$4.5V \leq V_{BUS1} \leq 5.5V$ 、 $4.5V \leq V_{BUS2} \leq 5.5V$ 、 $3.0V \leq V_{DD1} \leq 3.6V$ 、および $3.0V \leq V_{DD2} \leq 3.6V$ 。特に指定のない限り、すべての最小／最大仕様値は推奨動作範囲全体に適用されます。特に指定のない限り、すべての代表仕様値は、 $T_A = 25^\circ C$ 、 $V_{DD1} = V_{DD2} = 3.3V$ での値です。各電圧はそれぞれのグラウンドを基準にしています。

表 1. 仕様

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
POWER SUPPLY						
Supply Current						
Idle (V_{DD1} , V_{DD2} , V_{BUS1} , or V_{BUS2}) ¹						UD+, UD-, DD+, およびDD-がアイドル状態
Low or Full Speed Mode	$I_{DD1(LFI)}$, $I_{DD2(LFI)}$		21	27	mA	
High Speed Mode	$I_{DD1(HI)}$, $I_{DD2(HI)}$		48	60	mA	
Busy (V_{DD1} , V_{DD2} , V_{BUS1} , or V_{BUS2}) ²						
Low Speed Mode	$I_{DD1(L)}$, $I_{DD2(L)}$		29	45	mA	入力周波数 (f_{IN}) = 750kHz、負荷容量 (C_L) = 450pF
Full Speed Mode	$I_{DD1(F)}$, $I_{DD2(F)}$		31	45	mA	$f_{IN} = 6MHz$ 、 $C_L = 50pF$
High Speed Mode	$I_{DD1(H)}$, $I_{DD2(H)}$		59	69	mA	$f_{IN} = 240MHz$ 、 $C_L = 10pF$
Low Power Standby						USBがサスペンドまたは切断状態
Upstream (V_{DD1} or V_{BUS1})	$I_{DD1(S)}$		1.7	2.5	mA	サイド2への電力供給なし
			1.7		mA	サイド2に電力を供給 (平均)
Downstream (V_{DD2} and V_{BUS2})	$I_{DD2(S)}$		20	40	μA	$V_{BUS2} = V_{DD2} = 3V \sim 3.6V$ 、サイド1への電力供給なし
			40	100	μA	$V_{BUS2} = 4.5V \sim 5.5V$ 、サイド1への電力供給なし
			40		μA	サイド1に電力を供給 (平均)
V_{DD2} Maximum Voltage Until After Side 1 Start-Up	V_{START}			3.5	V	PGOOD、クロック、電源シーケンスのセクションを参照
Side 1 Start-Up Time	t_{START}		3		ms	V_{DD1} が V_{UVLO3+} を超えてから、 $V_{DD2} > 3.5V$ にできるまでの時間。PGOOD、クロック、電源シーケンスのセクションを参照
V_{BUS1} or V_{BUS2} Undervoltage Lockout (UVLO)						
UVLO Threshold, V_{BUS1} or V_{BUS2} Rising	V_{UVLO5+}	3.5	4.16	4.35	V	
UVLO Threshold, V_{BUS1} or V_{BUS2} Falling	V_{UVLO5-}	3.0	3.77	3.95	V	
V_{BUS1} or V_{BUS2} UVLO Hysteresis	$V_{UVLO5HST}$		0.44		V	
V_{DD1} or V_{DD2} Undervoltage Lockout						
UVLO Threshold, V_{DD1} or V_{DD2} Rising	V_{UVLO3+}	2.4	2.77	2.95	V	
UVLO Threshold, V_{DD1} or V_{DD2} Falling	V_{UVLO3-}	2.2	2.60	2.90	V	
V_{DD1} or V_{DD2} UVLO Hysteresis	$V_{UVLO3HST}$		0.18		V	
LOGIC INPUTS						
Input Current	I_{IN}					$0V \leq \text{入力電圧 } (V_{IN}) \leq 3.6V$
UD+ and UD-		-20	+0.1	+20	μA	
DD+ and DD-		-250	+0.1	+250	μA	
XI ₁ and XI ₂		-30	+0.1	+30	μA	
Single-Ended Inputs						
Input Logic High Threshold	V_{IH}	2.0			V	
Input Logic Low Threshold	V_{IL}			0.8	V	
Input Hysteresis	V_{HYS}		0.4		V	

仕様

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
High Speed Input Differential Threshold ⁴	V _{TH}		0.09		V	[(DD+) – (DD–)] または [(UD+) – (UD–)]
Low and Full Speed Differential Input Sensitivity ⁴	V _{DI}	0.2			V	[(DD+) – (DD–)] または [(UD+) – (UD–)]
OUTPUTS (DRIVERS)						
Low or Full Speed Output Voltages						UD+, UD–, DD+, DD–
Logic High	V _{OH}	0.8 V _{DDx}		3.6	V	負荷抵抗 (R _L) = 15k Ω , 負荷電圧 (V _L) = 0V
Logic Low	V _{OL}	0		0.3	V	R _L = 1.5k Ω , V _L = 3.6V
Transceiver Capacitance	C _{IN}		14		pF	C _{IN, UD+} または C _{IN, UD–} (UD+ または UD– と GND ₁ 間)、 C _{IN, DD+} 、または C _{IN, DD–} (DD+ または DD– と GND ₂ 間)、 f _{IN} = 6MHz
			19		pF	C _{IN, UD+} 、C _{IN, UD–} 、C _{IN, DD+} 、または C _{IN, DD–} 、 f _{IN} = 240MHz
Capacitance Matching			1		%	1 – C _{IN, UD+} /C _{IN, UD–}
			3		%	1 – C _{IN, DD+} /C _{IN, DD–}
Full Speed Driver Impedance	Z _{OUTH}	40.5	45	49.5	Ω	
Impedance Matching			10		%	UD+ と UD–、または DD+ と DD–
COMMON-MODE TRANSIENT IMMUNITY ⁴						
At Logic High Output ⁶	CMTI _H	40	50		kV/ μ s	コモンモード電圧 (V _{CM}) = 1000V、トランジェントの 大きさは 800V ⁵ UD+ または UD– の場合は V _{IN} = V _{DD1} (その他の入力 = 0V)、DD+ または DD– の場合は V _{IN} = V _{DD2} (その他の 入力 = 0V)
At Logic Low Output ⁷	CMTI _L	40	50		kV/ μ s	UD+ と UD– = 0V、または DD+ と DD– = 0V

- 1 デバイスに電力を供給してUSBホストに接続し、指定通信速度を使ってUSBペリフェラルに接続した状態で測定。ただし、USBはサスペンド無しのアイドル状態としました。つまり、フレーム間隔の間（ロー・スピードまたはフル・スピードでは1ms、ハイ・スピードでは0.125ms）USB動作はありませんが、USBがサスペンド状態にならないように各フレーム内で短いキープ・アライブ・パケットが発生することはあります。
- 2 ビジー状態のUSBの電源電流値は、50%のデューティ・サイクルと固定連続データ・レートで動作し、J状態とK状態が交互に入れ替わるデバイスに適用されるものです。電源電流値は、USB準拠の負荷を接続した状態で仕様規定されています。
- 3 V_{UVLO3+}は、V_{DD1}またはV_{DD2}の立上がりにおけるUVLO閾値です。
- 4 これらの仕様は、設計および特性評価により確保されています。
- 5 CMTIは、仕様に準拠した動作を維持しながら持続できる最大のコモンモード電圧スルー・レートです。V_{CM}は、サイド1とサイド2間のコモンモード電位差です。トランジェントの大きさは、コモンモードの変化範囲です。コモンモード電圧スルー・レートは、コモンモード電圧の立上がりとし下がりの両方のエッジに適用されます。
- 6 UD+またはUD– > 0.8V_{DD1}の場合の出力電圧（その他の出力 ≤ 0.3V）、およびDD+またはDD– > 0.8V_{DD2}の場合の出力電圧（その他の出力 ≤ 0.3V）。
- 7 UD+とUD– ≤ 0.3V、またはDD+とDD– ≤ 0.3V。

仕様

タイミング仕様

$4.5V \leq V_{BUS1} \leq 5.5V$ 、 $4.5V \leq V_{BUS2} \leq 5.5V$ 、 $3.0V \leq V_{DD1} \leq 3.6V$ 、および $3.0V \leq V_{DD2} \leq 3.6V$ 。特に指定のない限り、すべての最小／最大仕様値は推奨動作範囲全体に適用されます。特に指定のない限り、すべての代表仕様値は、 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{DD2} = 3.3V$ での値です。各電圧はそれぞれのグラウンドを基準にします。

表 2. タイミング仕様

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
USB INPUT AND OUTPUT PINS LOW SPEED MODE						UD+, UD-, DD+, およびDD-, $C_L = 450\text{pF}$
Data Rate			1.5		Mbps	
Propagation Delay ¹	t_{PHLL} , t_{PLHL}	300	500	600	ns	$T_A = 25^\circ\text{C}$, $V_{DD1} = V_{DD2} = 3.3V$
Output Rise and Fall Time (10% to 90%)	t_{RL}/t_{FL}	300 75	500	650 300	ns ns	$T_A = 25^\circ\text{C}$, $V_{DD1} = V_{DD2} = 3.3V$
Differential Jitter						
Next Transition	$ t_{LJN} $		5		ns	
Paired J to K Transition	$ t_{LJPJK} $		2		ns	
Paired K to J Transition	$ t_{LJPKJ} $		3		ns	
USB INPUT AND OUTPUT PINS FULL SPEED MODE						UD+, UD-, DD+, およびDD-, $C_L = 50\text{pF}$
Data Rate			12		Mbps	
Propagation Delay ¹	t_{PHLF} , t_{PLHF}	70	110	140	ns	$T_A = 25^\circ\text{C}$, $V_{DD1} = V_{DD2} = 3.3V$
Output Rise/Fall Time (10% to 90%)	t_{RF}/t_{FF}	4 4		20 32	ns ns	
Differential Jitter						
Next Transition	$ t_{FJN} $		450		ps	
Paired J to K Transition	$ t_{FJPJK} $		300		ps	
Paired K to J Transition	$ t_{FJPKJ} $		500		ps	
USB INPUT AND OUTPUT PINS HIGH SPEED MODE						UD+, UD-, DD+, およびDD-, $C_L = 10\text{pF}$
Data Rate			480		Mbps	
Propagation Delay ^{2,3}	t_{PHLH} , t_{PLHH}	71	73	77	ns	
Output Rise and Fall Time (10% to 90%) ³	t_{RH} , t_{FH}	675			ps	
Differential Jitter (rms)						
Next Transition	$ t_{HJN(R)} $		40		ps	
Paired J to K Transition	$ t_{HJPJK(R)} $		11		ps	
Paired K to J Transition	$ t_{HJPKJ(R)} $		14		ps	
Differential Jitter (peak)						
Next Transition	$ t_{HJN(P)} $		90		ps	
Paired J to K Transition	$ t_{HJPJK(P)} $		30		ps	
Paired K to J Transition	$ t_{HJPKJ(P)} $		40		ps	

1 ロー・スピードまたはフル・スピードUSB信号の伝播遅延は、いずれの方向も、入力信号の立上がりまたは立下がりエッジの50%レベルから、対応する出力信号の立上がりまたは立下がりエッジの50%レベルまでを測定した値です。この遅延は、USB 2.0仕様の表7-11 (T_{HDD1} パラメータと T_{LHDD} パラメータ)に定義されているハブの差動データ遅延1つ分から2つ分です。

2 ハイ・スピードUSB信号の伝播遅延は、いずれの方向も、入力信号の立上がりまたは立下がりエッジの50%レベルから、対応する出力信号の立上がりまたは立下がりエッジの50%レベルまでを測定した値です。この遅延は、USB 2.0仕様の表7-11 (T_{HSDD} パラメータ)に定義されているハブのデータ遅延(ケーブルなし)1つ分未満に仕様規定されています。

3 これらの仕様は、設計および特性評価により確保されています。

仕様

絶縁および安全性関連の仕様

詳細についてはwww.analog.com/jp/icouplersafetyを参照してください。

表 3. 絶縁および安全性関連の仕様

パラメータ	記号	値	単位	テスト条件/コメント
Rated Dielectric Insulation Voltage		3.75	kV rms	1分間持続
Minimum External Air Gap (Clearance)	L (I01)	5.3	mm min	入力端子から出力端子までを測定、空気中の最短距離
Minimum External Tracking (Creepage)	L (I02)	5.3	mm min	入力端子から出力端子までを測定、ボディに沿った最短距離
Minimum Clearance in the Plane of the Printed Circuit Board (PCB Clearance)	L (PCB)	5.3	mm min	PCB実装面の空中で、入力端子と出力端子の間の直線距離を測定
Minimum Internal Gap (Internal Clearance)		25.5	μm min	絶縁体を介した絶縁距離
Tracking Resistance (Comparative Tracking Index)	CTI	>600	V	IEC 60112に従ってテスト
Material Group		I		IEC 60664-1による材料グループ

パッケージ特性

表 4. パッケージ特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
Resistance (Input to Output) ¹	R _{I-O}		10 ¹²		Ω	電圧 (入力～出力) (VI-O) = 500VDC
Capacitance (Input to Output) ¹	C _{I-O}		2.2		pF	周波数 = 1MHz

1 デバイスは2端子のデバイスと見なします。すなわち、ピン1～ピン10を相互に短絡させ、ピン11～ピン20を相互に短絡させます。

適用規格

具体的なクロス・アイソレーション波形と絶縁レベルに対する推奨最大動作電圧については、[表10](#)を参照してください。

表 5. 適用規格

Regulatory Agency	Standard Certification/Approval	File
UL (Pending)	To be recognized under UL 1577 Component Recognition Program ¹ Single protection, 3750 V rms isolation voltage	E214100
CSA (Pending) ²	To be approved under CSA Component Acceptance Notice 5A CSA 62368-1-19, EN 62368-1:2020 and IEC 62368-1:2018 third edition Basic insulation at 530 V rms Reinforced insulation at 265 V rms CSA 61010-1-12+A1 and IEC 61010-1 third edition Basic insulation at 300 V rms Reinforced insulation at 150 V rms CSA 60601-1:14 and IEC60601-1 third edition, A1 One means of patient protection (1 MOPP) for 347.5 V rms	205078
VDE (Pending)	To be certified according to DIN V VDE V 0884-11 (VDE V 0884-11):2017-01 ³ Reinforced insulation, V _{IORM} = 849 V _{PEAK} , V _{IOSM} = 6250 V _{PEAK}	2471900-4880-0001
CQC (Pending)	To be certified according to GB4943.1-2011 per CQC11-471543-2015 Basic insulation at 530 V rms (749 V _{PEAK}) Reinforced insulation at 265 V rms (374 V _{PEAK})	Pending

1 UL 1577に従い、それぞれのADuM3165/ADuM3166には4500V rms以上の絶縁試験電圧を1秒間加える耐電圧試験を実施しています。

2 動作電圧は汚染度2、材料グループIIIについて見積もられた値。ADuM3165/ADuM3166のケース材料は、CSAにより材料グループ1として評価されています。

3 DIN V VDE V 0884-11に従い、それぞれのADuM3165/ADuM3166には、1592V_{PEAK}以上の絶縁試験電圧を1秒間加える耐電圧試験を実施しています（部分放電検出限界 = 5pC）。

仕様

DIN V VDE V 0884-11 (VDE V 0884-11) 絶縁特性 (申請中)

このアイソレータは、安全限界データ範囲内の強化絶縁にのみ適しています。保護回路を使用すれば、安全データを維持しやすくなります。

表 6. DIN V VDE V 0884-11 (VDE V 0884-11) 絶縁特性 (申請中)

Description	Test Conditions/Comments ¹	Symbol	Characteristic	Unit
Installation Classification per DIN VDE 0110			I~IV	
For Rated Mains Voltage ≤ 150 V rms			I~IV	
For Rated Mains Voltage ≤ 300 V rms			I~III	
For Rated Mains Voltage ≤ 600 V rms			55/125/21	
Climatic Classification			2	
Pollution Degree per DIN VDE 0110, Table 1				
Maximum Working Insulation Voltage		V _{IORM}	849	V _{PEAK}
Input to Output Test Voltage, Method B1	V _{IORM} × 1.875 = V _{PD(M)} 、100%出荷テスト、t _{INI} = t _M = 1秒、部分放電< 5 pC	V _{PD(m)}	1592	V _{PEAK}
Input to Output Test Voltage, Method A		V _{PD(m)}		
After Environmental Tests Subgroup 1	V _{IORM} × 1.5 = V _{PD(M)} 、t _{INI} = 60秒、t _M = 10秒、部分放電< 5 pC		1274	V _{PEAK}
After Input or Safety Test Subgroup 2 and Subgroup 3	V _{IORM} × 1.2 = V _{PD(M)} 、t _{INI} = 60秒、t _M = 10秒、部分放電< 5 pC		1019	V _{PEAK}
Highest Allowable Overvoltage		V _{IOTM}	6000	V _{PEAK}
Surge Isolation Voltage				
Reinforced	V _{PEAK} = 10 kV、立上がり時間1.2 μs、50% 立下がり時間 50 μs	V _{IOSM}	6250	V _{PEAK}
Safety Limiting Values	故障時の最大許容値 (図3を参照)			
Maximum Junction Temperature		T _S	150	°C
Total Power Dissipation at 25°C		P _S	2	W
Insulation Resistance at T _S	V _{IO} = 500 V	R _S	>10 ⁹	Ω

1 t_M、t_{INI}、およびV_{IO}については、DIN V VDE V 0884-11を参照してください。

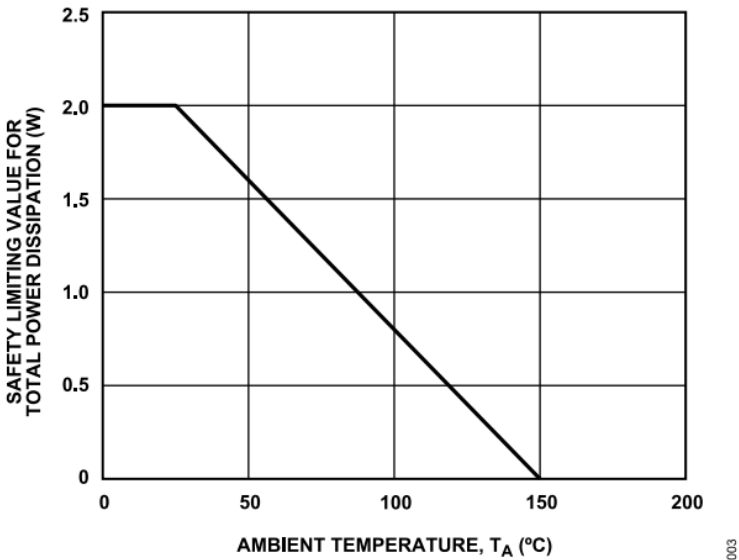


図 3. 熱ディレーティング曲線、DIN V VDE V 0884-11による安全限界電力の周囲温度への依存性

仕様

推奨動作条件

表 7. 推奨動作条件

Parameter	Symbol	Rating
Supply Voltages	V_{BUS1}, V_{BUS2}	3.0 V ~ 5.5 V
	V_{DD1}, V_{DD2}	3.0 V ~ 3.6 V
Operating Temperature (See Power Supply Options Section)	T_A	
$T_J \leq 150^{\circ}\text{C}$ (See Thermal Resistance Section)		$-55^{\circ}\text{C} \sim +125^{\circ}\text{C}$
Low or Full Speed		$-55^{\circ}\text{C} \sim +125^{\circ}\text{C}$
High Speed		
Side 1 and Side 2 LDO Not Used		$-55^{\circ}\text{C} \sim +120^{\circ}\text{C}$
Side 1 or Side 2 LDO Used		$-55^{\circ}\text{C} \sim +110^{\circ}\text{C}$
Side 1 and Side 2 LDO Used		$-55^{\circ}\text{C} \sim +100^{\circ}\text{C}$

絶対最大定格

表 8.

Parameter	Rating
Supply (V _{BUS1} , V _{DD1}) to GND ₁	−0.5 V~+6.5 V
Supply (V _{BUS2} , V _{DD2}) to GND ₂	−0.5 V~+6.5 V
Upstream Input Voltage (UD−, UD+, XI1, and XO ₁) to GND ₁	−0.5 V~V _{DD1} + 0.5 V
Downstream Input Voltage (DD−, DD+, XI ₂ , XO ₂ , and PGOOD) to GND ₂	−0.5 V~V _{DD2} + 0.5 V
Common-Mode Transients ¹	−100 kV/μs~+100 kV/μs
Temperature	
Operating Range	−55°C~+125°C
Storage Range	−65°C~+150°C
Junction (T _J Maximum)	150°C
Power Dissipation ²	(T _J maximum − T _A)/θ _{JA}

- 1 絶縁バリアをまたぐコモンモード過渡電圧を表します。コモンモード過渡電圧が絶対最大定格を超えると、ラッチアップまたは恒久的な損傷が発生するおそれがあります。
- 2 様々な温度に対する最大消費電力値については、[図3](#)を参照してください。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。これはストレス定格のみを定めたものであり、本規格の動作セクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

表 10. 最大連続動作電圧¹

Parameter	Rating	Constraint
AC Voltage		
Bipolar Waveform		
Basic Insulation	650 V rms	Basic insulation rating per IEC60747-17. Accumulative failure rate over lifetime (FROL) ≤ 1000 ppm at 20 years.
Reinforced Insulation	600 V rms	Reinforced insulation rating per IEC60747-17. Accumulative FROL ≤ 1 ppm at 26 years.
Unipolar Waveform		
Basic Insulation	1726 V _{PEAK}	Rating limited by package creepage per IEC 60664-1 in Pollution Degree 2 environment.
Reinforced Insulation	860 V _{PEAK}	Rating limited by package creepage per IEC 60664-1 in Pollution Degree 2 environment.
DC Voltage		
Basic Insulation	1057 V dc	Rating limited by package creepage per IEC 60664-1 in Pollution Degree 2 environment.
Reinforced Insulation	527 V dc	Rating limited by package creepage per IEC 60664-1 in Pollution Degree 2 environment.

- 1 最大連続動作電圧は、汚染度2の環境で絶縁バリアに加わる連続電圧の大きさを表します。詳細については、[絶縁寿命](#)のセクションを参照してください。

熱抵抗

熱性能は、PCBの設計と動作環境に直接関連します。PCBの熱設計には細心の注意が必要です。

θ_{JA}は、1立方フィートの密封容器内で測定された、自然対流下におけるジャンクションと周囲空気間の熱抵抗です。Ψ_{JT}は、ジャンクションと上面間の熱特性評価パラメータです。

表 9. 熱抵抗

Package Type ¹	θ _{JA}	Ψ _{JT}	Unit
RS-20	62.5	2.2	°C/W

- 1 テスト条件1：熱抵抗のシミュレーション値は、JEDEC規格の4層基板に基づいています。

絶対最大定格

静電放電（ESD）定格

以下のESD情報は、ESDに敏感なデバイスを取り扱うために示したのですが、対象はESD保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001準拠の人体モデル（HBM）。

国際電気標準会議（IEC）による電磁両立性：Part 4-2（IEC）（IEC 61000-4-2準拠）。

ADuM3165/ADuM3166のESD定格

表 11. ADuM3165/ADuM3166、20ピンSSOP

ESD Model	Withstand Threshold (V)	Class
HBM ¹	±4000	3A
IEC ²	±6000 (contact discharge)	Level 3

- 1 すべてのピンをそれぞれのGNDxに接続、1.5kΩ、100pF。
- 2 絶縁バリアをまたいでGND₁からGND₂へ、またはGND₂からGND₁へ。

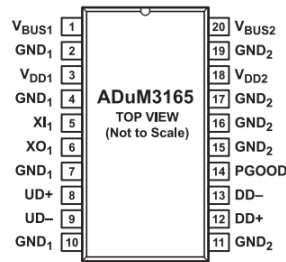
ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



NOTES:
 1. PIN 2 AND PIN 10 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO SIDE 1 PCB GROUND IS RECOMMENDED.
 2. PIN 11 AND PIN 19 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO SIDE 2 PCB GROUND IS RECOMMENDED.

図 4. ADuM3165のピン配置

表 12. ADuM3165のピン機能の説明

ピン番号	記号	説明
1	V _{BUS1}	サイド1用のオプションの5V電源/低ドロップアウト (LDO) 入力。5V電源からサイド1に電力を供給するにはV _{BUS1} を4.5V〜5.5Vに接続し、0.1μFのコンデンサを使ってGND ₁ へバイパスします（内部に必要な3.3Vは内蔵LDOレギュレータが生成）。もしくは、アイソレータのサイド1に外部3.3V電源から直接電力を供給する場合は、V _{BUS1} とV _{DD1} をまとめて3.3Vに接続します（この場合もGND ₁ へのバイパスは必要）。
2, 10	GND ₁	グラウンド、サイド1。アイソレータのグラウンド基準。サイド1のPCBグラウンドに接続します。
3	V _{DD1}	サイド1用の3.3V電源/LDO出力。内部3.3Vレギュレータ（5VをV _{BUS1} に接続するときに使用）を正しく動作させるには、0.1μFのコンデンサを使ってGND ₁ へバイパスします。もしくは、アイソレータのサイド1に外部3.3V電源から直接電力を供給する場合は、V _{BUS1} とV _{DD1} をまとめて3.3Vに接続します（この場合もGND ₁ へのバイパスは必要）。
4, 7	GND ₁	グラウンド、サイド1。正しく動作させるには、これらのピンをサイド1のPCBグラウンドに接続する必要があります。これらのピンはバイパス容量の接続には適していません。
5	XI ₁	アイソレータのサイド1の水晶発振器入力または外部クロック入力。
6	XO ₁	アイソレータのサイド1の水晶発振器出力ドライバ。
8	UD+	アップストリーム側（アイソレータのサイド1）のUSB D+信号。
9	UD-	アップストリーム側（アイソレータのサイド1）のUSB D-信号。
11, 19	GND ₂	グラウンド2。アイソレータのサイド2のグラウンド基準。サイド2のPCBグラウンドに接続します。
12	DD+	ダウンストリーム側（アイソレータのサイド2）のUSB D+信号。
13	DD-	ダウンストリーム側（アイソレータのサイド2）のUSB D-信号。
14	PGOOD	パワー・グッド。ハイ出力はV _{BUS1} /V _{DD1} とV _{BUS2} /V _{DD2} の電圧がUVLO閾値より高いことを示し、ロー出力はV _{BUS1} /V _{DD1} またはV _{BUS2} /V _{DD2} がUVLO閾値より低いことを示します。PGOODがローのときは、サイド2が低消費電力のスタンバイ・モードに戻ります。
15, 16, 17	GND ₂	グラウンド2。正しく動作させるには、これらのピンをサイド2のPCBグラウンドに接続する必要があります。これらのピンはバイパス容量の接続には適していません。
18	V _{DD2}	サイド2用の3.3V電源/LDO出力。内部3.3Vレギュレータ（5VをV _{BUS2} に接続するときに使用）を正しく動作させるには、0.1μFのコンデンサを使ってGND ₂ へバイパスします。もしくは、アイソレータのサイド2に外部3.3V電源から直接電力を供給する場合は、V _{BUS2} とV _{DD2} をまとめて3.3Vに接続します（この場合もGND ₂ へのバイパスは必要）。
20	V _{BUS2}	サイド2用のオプションの5V電源/LDO入力。5V電源からサイド2に電力を供給するにはV _{BUS2} を4.5V〜5.5Vに接続し、0.1μFのコンデンサを使ってGND ₂ へバイパスします（内部に必要な3.3Vは内蔵LDOレギュレータが生成）。もしくは、アイソレータのサイド2に外部3.3V電源から直接電力を供給する場合は、V _{BUS2} とV _{DD2} をまとめて3.3Vに接続します（この場合もGND ₂ へのバイパスは必要）。

ピン配置およびピン機能の説明

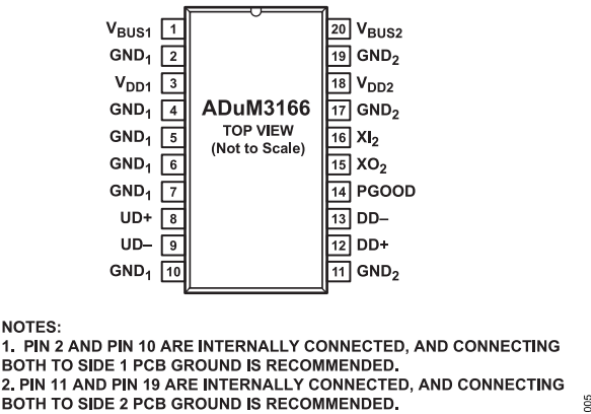


図 5. ADuM3166のピン配置

表 13. ADuM3166のピン機能の説明

ピン番号	記号	説明
1	VBUS1	サイド1用のオプションの5V電源／LDO入力。5V電源からサイド1に電力を供給するにはV _{BUS1} を4.5V～5.5Vに接続し、0.1μFのコンデンサを使ってGND ₁ へバイパスします（内部に必要な3.3Vは内蔵LDOレギュレータが生成）。もしくは、アイソレータのサイド1に外部3.3V電源から直接電力を供給する場合は、V _{BUS1} とV _{DD1} をまとめて3.3Vに接続します（この場合もGND ₁ へのバイパスは必要）。
2, 10	GND ₁	グラウンド、サイド1。アイソレータのサイド1のグラウンド基準。サイド1のPCBグラウンドに接続します。
3	VDD1	サイド1用の3.3V電源／LDO出力。内部3.3Vレギュレータ（5VをV _{BUS1} に接続するときに使用）を正しく動作させるには、0.1μFのコンデンサを使ってGND ₁ へバイパスします。もしくは、アイソレータのサイド1に外部3.3V電源から直接電力を供給する場合は、V _{BUS1} とV _{DD1} をまとめて3.3Vに接続します（この場合もGND ₁ へのバイパスは必要）。
4, 5, 6, 7	GND ₁	グラウンド、サイド1。正しく動作させるには、これらのピンをサイド1のPCBグラウンドに接続する必要があります。これらのピンはバイパス容量の接続には適していません。
8	UD+	アップストリーム側（アイソレータのサイド1）のUSB D+信号。
9	UD-	アップストリーム側（アイソレータのサイド1）のUSB D-信号。
11, 19	GND ₂	グラウンド2。アイソレータのサイド2のグラウンド基準。サイド2のPCBグラウンドに接続します。
12	DD+	ダウンストリーム側（アイソレータのサイド2）のUSB D+信号。
13	DD-	ダウンストリーム側（アイソレータのサイド2）のUSB D-信号。
14	PGOOD	パワー・グッド。ハイ出力はV _{BUS1} /V _{DD1} とV _{BUS2} /V _{DD2} の電圧がUVLO閾値より高いことを示し、ロー出力はV _{BUS1} /V _{DD1} またはV _{BUS2} /V _{DD2} がUVLO閾値より低いことを示します。PGOODがローのときは、サイド2が低消費電力のスタンバイ・モードに戻ります。
15	XO ₂	アイソレータのサイド2の水晶発振器出力ドライバ。
16	XI ₂	アイソレータのサイド2の水晶発振器入力または外部クロック入力。
17	GND ₂	グラウンド2。正しく動作させるには、このピンをサイド2のPCBグラウンドに接続する必要があります。このピンはバイパス容量の接続には適していません。
18	VDD2	サイド2用の3.3V電源／LDO出力。内部3.3Vレギュレータ（5VをV _{BUS2} に接続するときに使用）を正しく動作させるには、0.1μFのコンデンサを使ってGND ₂ へバイパスします。もしくは、アイソレータのサイド2に外部3.3V電源から直接電力を供給する場合は、V _{BUS2} とV _{DD2} をまとめて3.3Vに接続します（この場合もGND ₂ へのバイパスは必要）。
20	VBUS2	サイド2用のオプションの5V電源／LDO入力。5V電源からサイド2に電力を供給するにはV _{BUS2} を4.5V～5.5Vに接続し、0.1μFのコンデンサを使ってGND ₂ へバイパスします（内部に必要な3.3Vは内蔵LDOレギュレータが生成）。もしくは、アイソレータのサイド2に外部3.3V電源から直接電力を供給する場合は、V _{BUS2} とV _{DD2} をまとめて3.3Vに接続します（この場合もGND ₂ へのバイパスは必要）。

真理値表

表 14. USB信号、すべてのモード

State	UD+	UD-	DD+	DD-
Downstream Disconnected	Low (host pull-down)	Low (host pull-down)	Low (15 kΩ pull-down)	Low (15 kΩ pull-down)
No Host or Peripheral	High-Z	High-Z	Low (15 kΩ pull-down)	Low (15 kΩ pull-down)

ピン配置およびピン機能の説明

表 15. USB信号、ハイ・スピード

State	UD+	UD-	DD+	DD-
Idle and Reset	Low ¹	Low ¹	Low ¹	Low ¹
Initiate Suspend (<3.125 ms)	Low (host pull-down) ²	Low (host pull-down) ²	Low (15 kΩ pull-down) ²	Low (15 kΩ pull-down) ²
Suspend (>3.125 ms)	High (1.5 kΩ pull-up) ³	Low (host pull-down)	High (peripheral pull-up) ³	Low (15 kΩ pull-down)
Upstream Disconnected	High (1.5 kΩ pull-up)	High-Z	High (peripheral pull-up) ⁴	Low (15 kΩ pull-down)
J to Downstream	~0.4 V due to host ¹	Low ¹	~0.4 V per UD+ ¹	Low ¹
J to Upstream	~0.4 V per DD+ ¹	Low ¹	~0.4 V due to peripheral ¹	Low ¹
K to Downstream	Low ¹	~0.4 V due to Host ¹	Low ¹	~0.4 V per UD- ¹
K to Upstream	Low ¹	~0.4 V per DD- ¹	Low ¹	~0.4 V due to peripheral ¹

- 1 ハイ・スピードのハンドシェイク後に、ホストとペリフェラルが45ΩでローカルGNDに終端。アイソレータも、専用の45Ω抵抗でUD+、UD-、DD+、およびDD-をローカルGNDに終端します。ハイ・スピード伝送時は、ホストまたはペリフェラルとアイソレータが該当するD+信号またはD-信号を17.8mAで駆動し、並列の45Ω終端に約0.4Vの電圧が加わります。
- 2 UD+とUD-はホストによってプルダウンされ、フル・スピード終端に戻ります（GNDとの間に15kΩを接続）。ハイ・スピードの45Ω終端はペリフェラルによってDD+とDD-に接続されたままになり、内部的にはペリフェラルがサスペンド状態に切り替わるまでアイソレータによってUD+とUD-に接続されたままになります。サスペンド状態になると45Ω終端の接続が解除され、1.5kΩのプルアップ抵抗が（ペリフェラルによって）DD+と（アイソレータによって）UD+に接続されます。
- 3 UD+には、ホストによって接続される外付けの15kΩプルダウン抵抗もあります。対応する内部15kΩプルダウン抵抗は、アイソレータによってDD+に接続されます。DD+は、ペリフェラルによって接続される外付けの1.5kΩプルアップ抵抗によってハイになり、対応する内部1.5kΩプルアップ抵抗はUD+に接続されて、UD+ピンをハイ・ステートにします。
- 4 15kΩプルダウン抵抗はDD+に接続されます。

表 16. USB信号、フル・スピード

State	UD+ ¹	UD-	DD+ ^{1,2}	DD- ²
Idle and Reset	High (pull-up)	Low (host pull-down)	High (peripheral pull-up)	Low (pull-down)
Upstream Disconnected	High (pull-up)	High-Z	High (peripheral pull-up)	Low (pull-down)
J to Downstream	High (host)	Low (host)	High (driven per UD+)	Low (driven per UD-)
J to Upstream	High (driven per DD+)	Low (driven per DD-)	High (peripheral)	Low (peripheral)
K to Downstream	Low (host)	High (host)	Low (driven per UD+)	High (driven per UD-)
K to Upstream	Low (driven per DD+)	High (driven per DD-)	Low (peripheral)	High (peripheral)
SE0 to Downstream	Low (host)	Low (host)	Low (driven per UD+)	Low (driven per UD-)
SE0 to Upstream	Low (driven per DD+)	Low (driven per DD-)	Low (peripheral)	Low (peripheral)

- 1 DD+のペリフェラル1.5kΩプルアップに従い、アイソレータによりUD+に1.5kΩプルアップ抵抗が接続されます。
- 2 アイソレータによってDD+とDD-に15kΩプルダウンが接続されます。

表 17. USB信号、ロー・スピード

State	UD+	UD- ¹	DD+ ²	DD- ^{1,2}
Idle and Reset	Low (host pull-down)	High (pull-up)	Low (pull-down)	High (peripheral pull-up)
Upstream Disconnected	High-Z	High (pull-up)	Low (pull-down)	High (peripheral pull-up)
J to Downstream	Low (host)	High (host)	Low (driven per UD+)	High (driven per UD-)
J to Upstream	Low (driven per DD+)	High (driven per DD-)	Low (peripheral)	High (peripheral)
K to Downstream	High (host)	Low (host)	High (driven per UD+)	Low (driven per UD-)
K to Upstream	High (driven per DD+)	Low (driven per DD-)	High (peripheral)	Low (peripheral)
SE0 to Downstream	Low (host)	Low (host)	Low (driven per UD+)	Low (driven per UD-)
SE0 to Upstream	Low (driven per DD+)	Low (driven per DD-)	Low (peripheral)	Low (peripheral)

- 1 DD-のペリフェラル1.5kΩプルアップに従い、アイソレータによりUD-に1.5kΩプルアップ抵抗が接続されます。
- 2 アイソレータによりDD+とDD-に15kΩプルダウン抵抗が接続されます。

ピン配置およびピン機能の説明

表 18. 制御信号と電源（正論理）

V _{BUS1} (V)	V _{DD1} (V)	V _{BUS2} (V)	V _{DD2} (V)	PGOOD	UD+/UD–	DD+/DD–
5 or 3.3	3.3	5 or 3.3	3.3	High	Per normal operation	Per normal operation
0	0	5 or 3.3	3.3	Low	High-Z	Low (15 kΩ pull-down)
5 or 3.3	3.3	0	0	High-Z	High-Z (no host) or low (host pull-ups)	High-Z
0	0	0	0	High-Z	High-Z	High-Z

代表的な性能特性

特に指定のない限り、 $V_{BUS1} = V_{DD1} = 3.3V$ 、 $V_{BUS2} = V_{DD2} = 3.3V$ 、 $T_A = 25^\circ C$ 。

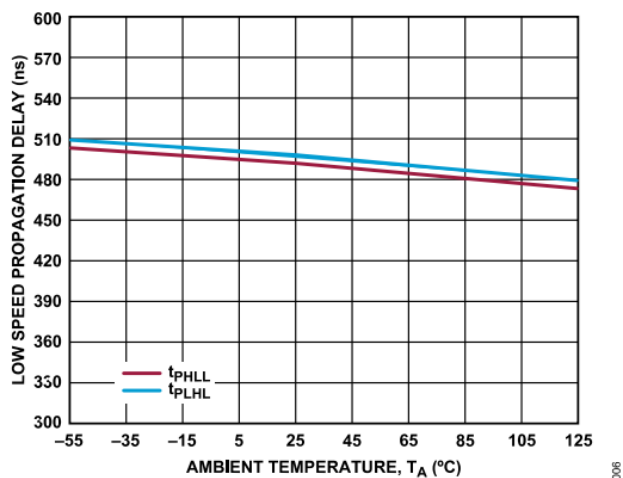


図 6. ロー・スピードの伝搬遅延と周囲温度 (T_A) の関係

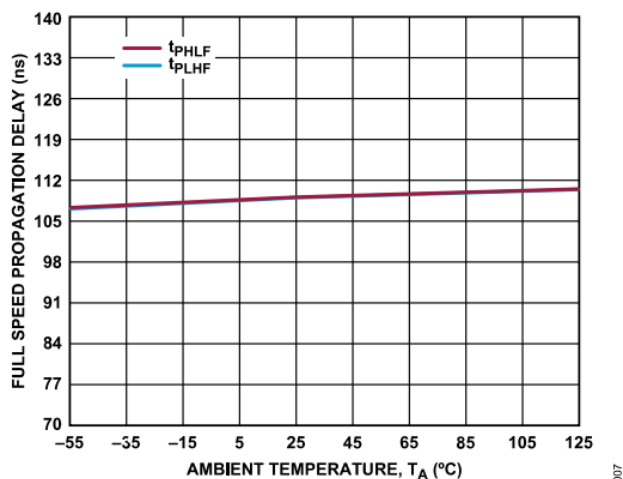


図 7. フル・スピードの伝搬遅延と周囲温度 (T_A) の関係

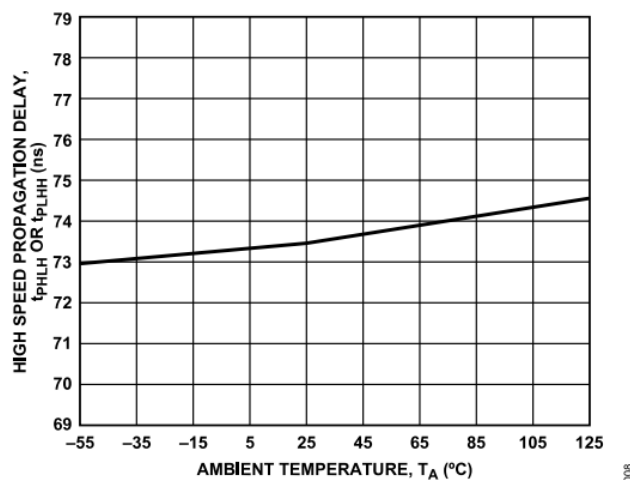


図 8. ハイ・スピードの伝搬遅延 (t_{PHLH} または t_{PLHH}) と周囲温度 (T_A) の関係

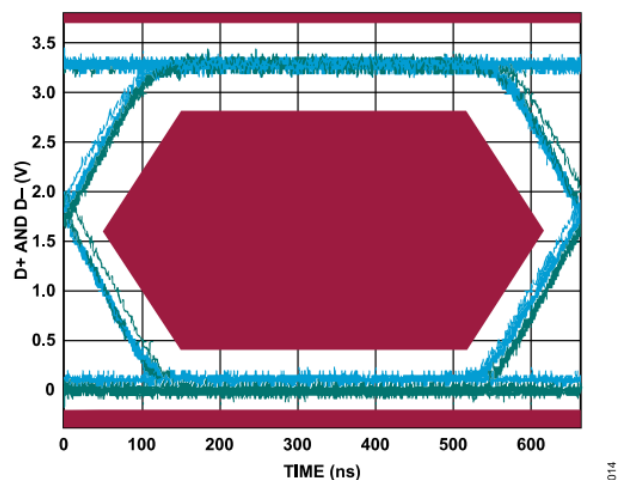


図 9. ロー・スピードのアイ・ダイアグラム (図はダウンストリーム)

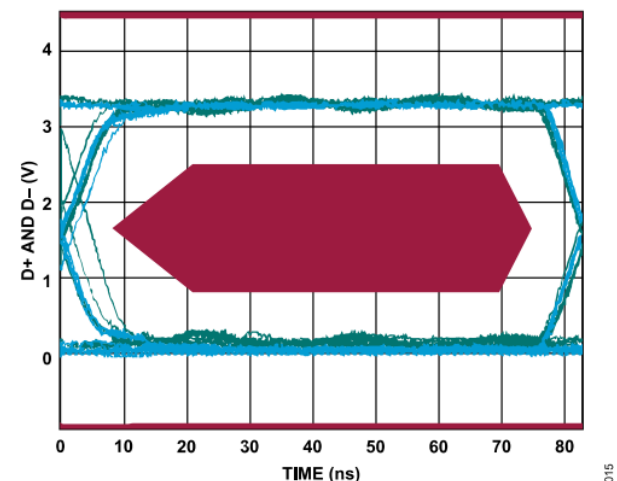


図 10. フル・スピードのアイ・ダイアグラム (図はダウンストリーム)

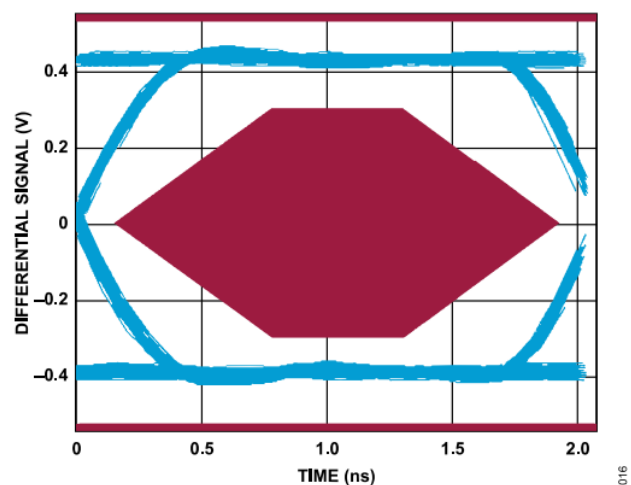


図 11. ハイ・スピードのアイ・ダイアグラム (図はダウンストリーム)

代表的な性能特性

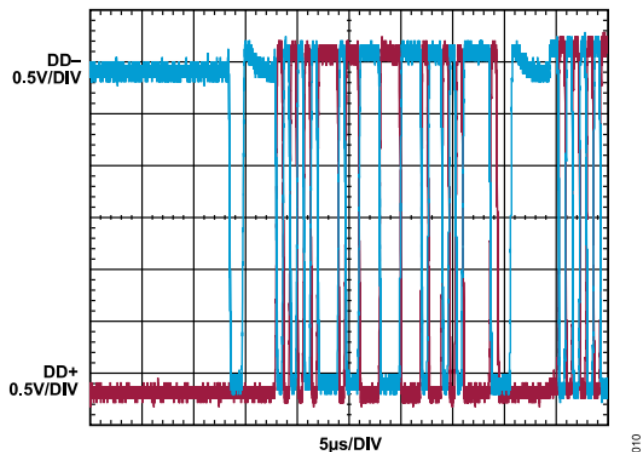


図 12. ロー・スピードのデータ（ダウンストリーム、DD+とDD-）

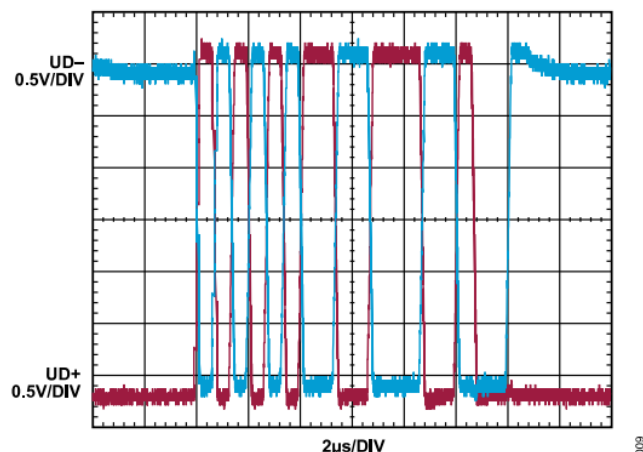


図 15. ロー・スピードのデータ（アップストリーム、UD+とUD-）

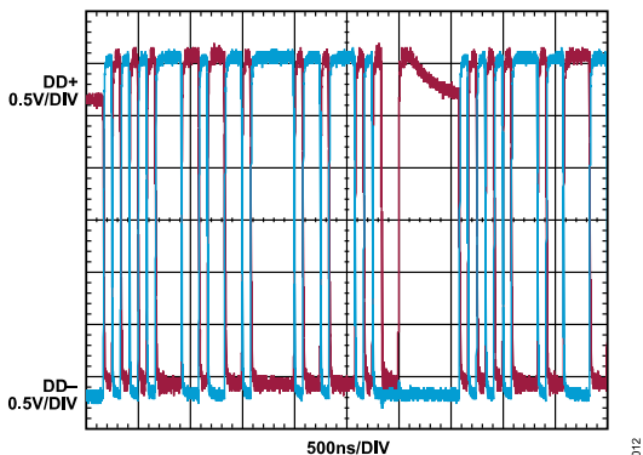


図 13. フル・スピードのデータ（ダウンストリーム、DD+とDD-）

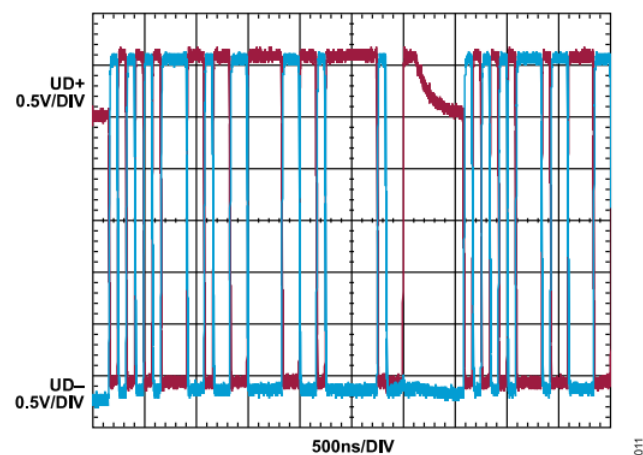


図 16. フル・スピードのデータ（アップストリーム、UD+とUD-）

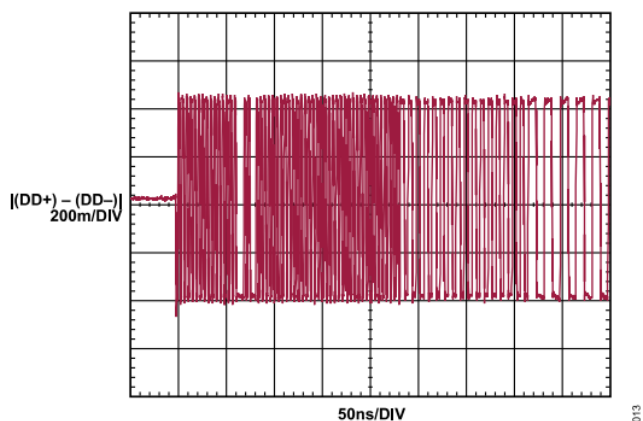


図 14. ハイ・スピードのデータ（ダウンストリーム）

用語の定義

バス

ユニバーサル・シリアル・バス（USB）は、最大127個のデバイスをスター型トポロジで接続します。複数層（最大6）からなる階層構造を持ちます。

アップストリームとダウストリーム

アップストリームとダウストリームは、バス上のデータ・フローの方向を表します。アップストリームとはより上位のUSBデバイス階層へ（階層の最上位にあるUSBホストに近づく方向）を意味し、ダウストリームとはより下位の階層へ（ホストから遠ざかる方向）を意味します。ADuM3165/ADuM3166にはアップストリーム側ポート（UFP）とダウストリーム側ポート（DFP）があり、DFP（UD+とUD-に接続）とUFP（DD+とDD-に接続）間の既存接続に挿入できるようになっています。

ハブ

ハブは、少なくとも1つのDFPを含む追加接続をUSBに提供するUSBデバイスです。通常、1台のスタンドアロン・ハブには、別のデバイスのDFPに接続するためのUFPが1個と、USBに接続できるデバイスの数を増やすためのDFPが複数個あります。1個のアップストリーム接続と複数個のダウストリーム接続を組み合わせるスター・トポロジを構成します。UFPを別のハブのDFPに接続する追加ハブを1個加えるごとに、USB階層に層が1つ追加されます。ADuM3165/ADuM3166はハブ1つ分から2つ分の遅延とケーブル分の遅延を追加します。したがって、UFPまたはDFPにアイソレータを組み込むデバイスでは、その絶縁USBポートの階層に追加できる層の数が2つ少なくなります。

ホスト

ホストは、USBホスト・コントローラと、少なくとも1つのDFPを持つハブ（ルート・ハブと呼ばれます）が組み込まれたUSBデバイスで、例としては、他の様々なUSBデバイスを接続できるPCまたはラップトップが挙げられます。

ペリフェラル

ペリフェラルは、USBホストと通信できるUFPを持つUSBデバイスです。例としては、記録（マス・ストレージやデータ・ログ）、構成（デバッグ・ポート）、データ・ストリーム（カメラや測定装置）、または入力（マウスやキーボード）にアクセスするためのポータブル・デバイスがあります。構成設定のためにUFPを介してPCやラップトップに接続されるポータブル・デバイスや特定用途の機器には、別個のUSBホストやそれに対応するDFPも含めることができます。これらのホストやDFPには、UFPとは関係なく、マウス、キーボード、マス・ストレージ、あるいはドーター・モジュールなどを接続できます。

エニユメレーション

エニユメレーションはUSBペリフェラルがバスに接続する際の初期通信です。行おうとするUSB通信の速度を含め、ホストにその装置を識別させます。

ロー・スピード

ロー・スピードは1.5MbpsでのUSB通信動作です。電圧モード・ドライバによって、2つの信号D+とD-が約0Vのロー電圧レベルと約3.3Vのハイ電圧レベルで切り替わります。エニユメレーションの際、ペリフェラルは、1.5kΩのプルアップをD-に接続することによってロー・スピード通信を要求します。

フル・スピード

フル・スピードは12MbpsでのUSB通信動作です。ロー・スピードの電圧モード・ドライバが2つの信号D+とD-を切り替えますが、立上がり時間、立下がり時間、および単位間隔がいずれも短くなります。エニユメレーションの際、ペリフェラルは、1.5kΩのプルアップをD+に接続することによってフル・スピード通信を要求します。

ハイ・スピード

ハイ・スピードは480MbpsでのUSB通信動作です。電流モード・ドライバと45ΩがD+信号とD-信号のグラウンド終端に接続されて、約0Vのロー電圧レベルと約0.4Vのハイ電圧レベルを設定します。

エニユメレーションの際、ハイ・スピード対応ペリフェラルはまずフル・スピードとして動作します（1.5kΩをD+に接続）。しかし、通信準備時にホストがUSBをリセットすると、ペリフェラルはハイ・スピード通信用にD-信号へ電流を駆動します（K状態）。ホストはD+信号とD-信号（ともに45Ωを介してグラウンドに接続）をシングルエンド・ゼロに駆動するので、D-信号のロー電圧は約0.8Vとなります。フル・スピード・ホストはこの特定のチャープK信号を無視しますが、ハイ・スピード・ホストはこのチャープを検出してKJペアを送信し、ハイ・スピード・モードへ入るためのハンドシェイク・シーケンスを開始します。少なくとも3個のKJペアの後、ペリフェラルは、その45Ωのハイ・スピード終端抵抗を適用することによってハンドシェイクを完了します。ADuM3165/ADuM3166を通じたハンドシェイクの例については、[自動データ転送とモード](#)を参照してください。この場合、アイソレータは、ホストとペリフェラルの両方がシームレスにこのネゴシエーションを行えるようにします。アイソレータは、内蔵するUD+およびUD-（45Ωを介してGND₁へ）の終端抵抗またはDD+およびDD-（45Ωを介してGND₂へ）の終端抵抗をハンドシェイク・シーケンス時に適切なタイミングで接続して、ホストとペリフェラルの動作を一致させます。

エンド・オブ・パケット（EOP）

ロー・スピードとフル・スピードの場合、EOPは、USBがアイドル状態（J状態）になる前に、データ・パケット終了時のSE0（シングルエンド・ゼロ）状態によって示されます。ハイ・スピードの場合は、USB接続両端のD+信号とD-信号の両方にグラウンドへの45Ω接続がすでに存在するので、アイドル状態のときにSE0状態が示されてハイ・スピードを終了させます。したがって、EOPは代わりに0111 1111というバイトを送信することによって示され、1の並びの中の6ビットを超えるビット・スタッフィング・エラーによって区別されます。

J状態

J状態では、ペリフェラルによって適用されたプルアップ抵抗に合わせるために、D+信号とD-信号がハイまたはローに駆動されま

用語の定義

す。したがって、ロー・スピードではD⁻がハイでD⁺がローですが、フル・スピードではD⁺がハイでD⁻がローです。同様にハイ・スピードでは（最初はフル・スピードに従ってD⁺をプルアップ）、J状態は正の差動電圧に対応します（D⁺の電圧がD⁻の電圧より大きい： $V_{D+} > V_{D-}$ ）。詳細については[真理値表](#)のセクションを参照してください。

K状態

K状態はJ状態の反対です。ロー・スピードではD⁺がハイでD⁻がローですが、フル・スピードではD⁻がハイでD⁺がローです。同様にハイ・スピードでは、K状態は負の差動電圧に対応します（ $V_{D+} < V_{D-}$ ）。詳細については[真理値表](#)のセクションを参照してください。

SE0状態

SE0状態では、D⁺とD⁻の両方がローに駆動されます（D⁺やD⁻のプルアップに無関係）。ロー・スピードおよびフル・スピードのUSB信号では、EOP信号やリセット信号の生成にSE0が使われます。ハイ・スピード信号使用時のSE0状態はデータ・パケット同士の間で発生しますが、これは、ホストとペリフェラルの両方がD⁺とD⁻からグラウンドへ45Ωを接続することによる結果です。これらの45Ω接続は、USB接続の両端に90Ωの差動終端を生成します。

SE1状態

SE1状態はD⁺信号とD⁻信号が両方ともハイになるイリーガルなバス状態です。ADuM3165/ADuM3166の一方の側に何らかの形でこの状態が適用された場合、アイソレータはこのエラー状態をどちらの方向にも伝達しません。

アイドル

アイドル状態では、データ伝送は行われません。ロー・スピードおよびフル・スピードでは、D⁺信号とD⁻信号は適用されたプルアップ抵抗に従うか、ローにプルダウンされます（ロー・スピードではD⁻がハイでD⁺がロー、フル・スピードではD⁺がハイでD⁻がロー）。ハイ・スピードでは、差動電圧は伝送されません。ただし、D⁺とD⁻は45Ωを介したグラウンドに終端されたままで、SE0状態の電圧条件を決定します。詳細については[真理値表](#)のセクションを参照してください。

L1サスペンド

L1サスペンドは、USB 2.0リンク・パワー・マネージメント技術変更通知（ECN）によって定義された追加的なスリープ低消費電力モードです。このモードでは、オリジナルのUSB 2.0サスペンドよりもエントリとレジェームの間隔を短くできますが、最大消費電力量が大きくなる可能性があります。L1サスペンドに入る際は、ホストとL1対応デバイス間のハンドシェイキング・パケット交換を介す必要があり、これにはL1エントリと終了の間隔のネゴシエーションが含まれます。すべてのホストやデバイスがこのモードをサポートしているわけではありません。さらに、ADuM3165/ADuM3166はハンドシェイク・パケットの検出や変換を行わないので、L1サスペンドをサポートしていません。

L2サスペンド

このモードは、基本USB 2.0仕様に定義された標準サスペンド・モードで、リンク・パワー・マネージメントECNではL2サスペンドと呼ばれています。このモードは最も低い消費電力を実現し、ADuM3165/ADuM3166はこのモードをサポートしています。L2サスペンドを開始する場合、ホストがUSBセグメントでのUSBデータ・トラフィックを少なくとも3ms停止し、接続されたデバイスがアイドル・バスの持続時間を検出します。

動作原理

ADuM3165/ADuM3166は、480Mbpsまでの動作向けに強化されたアナログ・デバイゼスのiCoupler®技術によって実装されたガルバニック絶縁と、USB 2.0の信号伝送（リタイミングを含む）を組み合わせた構成になっています。USB 2.0信号を双方向で繰り返すために、このアイソレータには、ロー・スピード、フル・スピード、およびハイ・スピード用のUSBトランスミッタとレシーバーを両方備えているほか、リタイミングと内部同期のためのフェーズ・ロック・ループ（PLL）を内蔵しています。また、方向、速度、プルアップ、あるいはプルダウンの自動制御を行ったり、USB 2.0規格の要求よりもはるかに消費電力の小さい低消費電力のサスペンド・モードへ入ったりするための制御ロジックも備えています。

自動データ転送とモード

ADuM3165/ADuM3166は、双方向のUSB D+信号とD-信号をシームレスに絶縁するという複雑なタスクを実現します。外部USBコントローラやトランシーバーの制御信号へアクセスする必要はありません。アイソレータ内の制御ロジックによって、USB通信に干渉することなく絶縁が実現されます。この制御ロジックはアップストリーム側とダウンストリーム側両方のD+波形とD-波形の動きをモニタし、アイソレータに組み込まれたUSBトランシーバーの適切な制御を含めて、どのような動作を行うかを自動的に決定します。ユーザによる介入は不要です。このアイソレータは、正確なタイミングを維持して無効なSE1状態を渡さないようにしながら、出力上に信号を再構成します。

さらに、このアイソレータは、データ転送速度をロー・スピード、フル・スピード、ハイ・スピードに設定するエニュメレーション信号を検出します。ホストとペリフェラルの間でハイ・スピード・モードへのネゴシエーションを行うADuM3165/ADuM3166の例を図17に示します。ロー・スピード、フル・スピード、またはハイ・スピードのUSB接続が確立した後、D+またはD-入力での動作により、アイドル状態からの遷移に基づいてデータの転送方向が決まります。データ方向が確立されると、EOPまたは十分に長いアイドル状態となるまでデータ転送が続きます。この時点で、出力側にあったUSBトランスミッタをアイソレータがディスエーブルして、次の動作のために両サイドのD+入力とD-入力をモニタします。

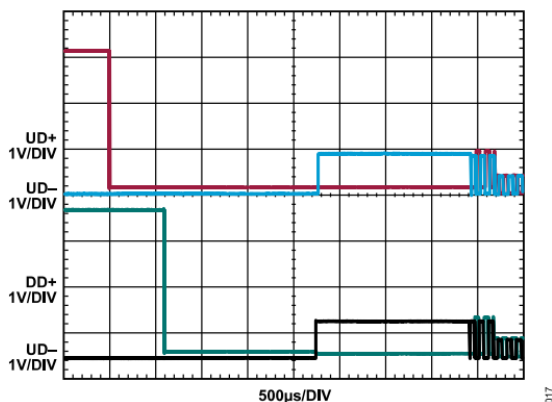


図 17. ADuM3166のハイ・スピード・ハンドシェイク

データ転送時、アイソレータの入力側はそのUSBトランスミッタをディスエーブルしますが、USBレシーバーについてはアクティ

ブな状態を維持します。出力側はUSBトランスミッタをイネーブルして、USBレシーバーのエッジ検出をディスエーブルします。自動でどちら側のデータ伝送をイネーブルにするかを決定する制御によって、誤ったフィードバックを行うことなくデータを一方方向に流すことができます。また、差動およびシングルエンドUSBレシーバーの入力閾値が異なることによるアーチファクトを無くするためのロジックが内蔵されています。J、K、SE0のいずれかが、3つの有効状態の1つとして絶縁バリア越しに転送されます。アイソレータの出力信号は入力の遅延コピーです。

リタイマーとその他の機能

ハイ・スピード・モードのサポート時は、XI₁またはXI₂に加えられる高精度の24MHzリファレンス・クロックにロックされたPLLを使ってクロックされるエラスティック・バッファFIFOを使用して、アイソレータが出力データのリタイミングを行います。このリタイミングがUSB出力信号のジッタとスキューを最小限に抑えて、入力信号よりタイミング誤差を小さくすることのできるクリーンなオープン・アイ・パターンのダイアグラムを実現します。XI₁またはXI₂のリファレンス・クロック入力、XI₁とXO₁（またはXI₂とXO₂）の間に接続された外部水晶発振器で生成される振動か、XI₁またはXI₂に直接加えられる外部クロック信号です。内部PLLリファレンス・クロック信号のコピーが、絶縁バリア越しに転送されます。したがって、必要なクロック入力は1つだけです。この発振器には2つのバージョンがあるので、クロックの入力位置を選択できます。つまりADuM3165の場合はサイド1、ADuM3166の場合はサイド2です。

USB 2.0仕様の7.1.14.2項に示されているように、エラスティック・バッファを介したリタイミング動作は、USB 2.0ハブ内のハイ・スピード・リピータのそれと同じです。USB 2.0の7.1.10項に述べられているように、これらのリピータは、パケットのリピート時に同期フィールド（SYNC）の開始から最大4ビットを切り捨てるのが認められています。パケットは、最初のSYNCパターン、その後続くパケット・ペイロード、そして最後のEOPシーケンスで構成されます。これに応じてアイソレータも、そのエラスティック・バッファ機能の一部としてハイ・スピード・パケットを入力から出力へコピーする際に、SYNCパターンの開始から最大4ビットを切り捨てることができます。その後は、残りのすべてのSYNCビット、パケット・ペイロード、およびEOPを含めて、すべてのパケット内容が渡されます。ビットが破損することはありません。伝搬遅延は、ハイ・スピード・リピータに関するUSB 2.0の条件を満たしています。このアイソレータは、データ・リタイミング、SYNCビット切り捨ての可能性、および伝搬遅延に関してUSB 2.0のハイ・スピード・リピータと同等の性能を備えています。

アイソレータには、低消費電力ペリフェラルに対応するための特別な低消費電力モードがあります。アイソレータのどちらかのサイドに電力が供給されていない場合、つまりホストまたはペリフェラルが接続されていないかUSBがサスペンドされている場合は、低消費電力モードがアクティブになります。このモードでは、消費電力を最小限に抑えるために一部の回路がオフになります。これは、バッテリー駆動デバイスのバッテリー寿命を伸ばすために、特にサイド2で行われます。新しい電源接続やUSB動作が検出されると、低消費電力モードは自動的に終了します。

動作原理

このアイソレータは、サスペンド、レジューム、またはリモート・レジュームの状況に関するUSB 2.0の条件をすべて満たしています。D+/D-のグリッチフリー遷移で低消費電力モードを適宜開始または終了し、レジューム信号の修正を行って、必要なタイミングの範囲内でサスペンドに入り、レジュームを終了します。

このアイソレータは、サイド1およびサイド2の電源電圧の有効性を示すために、サイド2にPGOOD出力も備えています。両方のサイドにUVLO閾値を超える有効な電源電圧が印加されている場合は、PGOODがアサートされます。どちらかのサイドの電源電圧がUVLO閾値を下回る無効な値である場合は、PGOODがアサートされなくなります。

アイソレータの特性と低消費電力モード

ADuM3165/ADuM3166では、480Mbpsで伝送を行うために強化されたアナログ・デバイセズのiCouplerチャンネルと、内部的な通信と同期のための標準アイソレータ・チャンネルが組み合わされています。電流はハイ・スピード・チャンネルの入力コイルに導かれ、方向を切り替えることで受信コイルに遷移を生じさせます。この電流ステアリング手法は寄生カップリングとエミッションを最小限に抑えますが、エッジ遷移間で電流をオフにしないこととのトレードオフになります。この手法とハイ・スピードUSBトランシーバーを組み合わせた場合、ハイ・スピード・データ転送時のサイドあたりの合計消費電力が約50mAとなります。これが、このアイソレータでの最大消費電力です。

USBアイソレータは、複数のパワー・マネージメント手法を使用して各動作状態での消費電力を減らします。多くのUSB信号では、D+信号とD-信号の切替えは時間的にわずかなパーセンテージに過ぎず、アイドル状態にある時間の方がはるかに多くなります。USBがアイドル状態にある場合、アイソレータは、アクティブなUSBトラフィックがあるときだけ必要になるコンポーネントをオフにすることで、消費電力を少なくします。このアイソレータには、USBライン上および絶縁バリア越しでのハイ・スピード通信に必要な、高速応答で消費電力が比較的大きい回路が含まれています。これらのコンポーネントは、アクティブなハイ・スピード通信がない場合は節電のためにパワー・オフされるので、フル・スピードまたはロー・スピード接続や、ハイ・スピード・サスペンド・モードでの消費電力が大幅に減少します。

D+とD-のアイドル状態が3msを超えると、USB接続はサスペンド・モードに入ります。このアイソレータは、USBがサスペンドされていないかどうか、あるいはサイド2にペリフェラルが接続されない状態が3msを超えていないかどうかをモニタします。このどちらかの状態が検出されるとADuM3165/ADuM3166は低消費電力モードに入り、内部制御ロジックによって多くの回路をオフにして消費電力を劇的に減らします。また、適切な時点で低消費電力モードを終了して新しいUSB通信をイネーブルするために、レジューム信号や新しい接続を自動的に検出します。

これらの手法を連携して機能させることで、以下のような消費電力ケースが実現されます。

1. ハイ・スピードUSB接続がアイドル状態でサイドあたり約48mA、ビジー状態で約59mA。
2. フル・スピードまたはロー・スピード接続がアイドル状態でサイドあたり約21mA、ビジー状態で約30mA。

3. USBがサスペンドされた場合または接続が遮断された場合にアクティブになる低消費電力モード時に、サイド1で1.7mA、サイド2で20μAまたは40μA。サイド1に電力が供給されていない場合はサイド2が低消費電力モードに入り、最大電源電流は40μA ($V_{BUS} = V_{DD2} = 3V \sim 3.6V$) または100μA ($V_{BUS2} = 4.5V \sim 5.5V$)。両サイドに電力が供給されている場合、サイド1の平均電源電流は1.7mA（代表値）、サイド2の平均電源電流は20μAまたは40μA（代表値）です。

USBがサスペンド状態にあるときは低消費電力モードがアクティブになり、サイド1（アップストリーム）の平均消費電力はUSB 2.0のサスペンド電流要求値である2.5mA未満になります。サイド2（ダウストリーム）の平均消費電流はさらに小さく、代表値で20μAまたは40μAです。サイド1では有効な通信を迅速に再開できるように十分な数の回路が動作状態に保たれますが、サイド2ではペリフェラルから引き出される電力を最小限に抑えるために、より積極的な電力制御が行われます。この動作はバッテリー駆動ペリフェラルでのアイソレータ使用を容易にしますが、ペリフェラル側には通信バースト間の長いアイドル時間中に効率的な動作をすることが求められます。

多くのUSBシステムは、ペリフェラルがサスペンド状態にならないように、データが必要ないときでもペリフェラルヘキープ・アラート信号を送信します。消費電力を極めて小さく抑える必要がある場合は、サスペンド状態にすることができるようドライバの見直しを行ってください。

このような設計によって、アイソレータの平均消費電流を最小限に抑えることが可能になります。

アプリケーション情報

ADuM3165/ADuM3166は、USBデバイス絶縁のための3つの主要な実装を柔軟にサポートします。

1. 業用または医療用の組み込みPC、あるいはベンチ・テスト機器や測定機器などのUSBホスト・ポートの絶縁
2. 携帯型バッテリー駆動測定機器などのUSBデバイス、あるいは電力量計や産業用コントローラ向けのRS-232交換デバッグ用USBデバイスのUSBペリフェラル・ポートの絶縁
3. 既存システムを柔軟に絶縁するためのUSBケーブル・アイソレータまたはアイソレータ・ボックスとしての組み込み

ADuM3165/ADuM3166はUSBトラフィックにほとんど影響しません。絶縁を行うにあたって、ペリフェラル設計を変更したりアイソレータ専用のドライバを使用する必要はありません。ただし、ADuM3165/ADuM3166ではL1サスペンドとL2サスペンドの同時実装をサポートしていないので、L2サスペンドを実装した場合はL1サスペンド（スリープ）を実装できません。もう1つ考慮すべき点は、アイソレータによって、ハブ1つ分から2つ分にケーブル分を加えた伝搬遅延がUSB信号に生じることです。絶縁ペリフェラルにADuM3165/ADuM3166を組み込んだ場合、最終的な設備に許容される最大のハブ数と層数を決定する際には、これらのデバイスが2つのハブを内蔵しているものとして扱う必要があります。

外付けのプルアップ抵抗は不要です。アイソレータにはこれらの抵抗が内蔵されており、アイソレータのダウンストリーム側に接続されたUSBデバイスの接続状態をミラーリングするからです。ESD用のTVSダイオードなど、システム条件を満たすための電磁両立性（EMC）保護用の部品は別として、必要な外付け部品はデカップリング・コンデンサだけです。ただし、場合によっては水晶発振器が必要になることがあります（マイクロコントローラが24MHzクロックを備えていない場合）。設計時に選択すべき主な項目には、ADuM3165とADuM3166のどちらを使用するか、必要な24MHzクロックの実装、および電源オプションの選択が含まれます。

電源オプション

ADuM3165/ADuM3166の両サイドには、3.3Vまたは5Vの電源を使って別々に電力を供給する必要があります。両サイドに同じ電源電圧を使用する、あるいは一方に3.3Vを使用して他方に5.5Vを使用するなど、すべての組み合わせがサポートされています。

（ADuM3165とADuM3166の両方で同様）。ADuM3166のサイド1に5V電源、サイド2に3.3V電源を使用した場合の例を図21に示します。

外部5V電源（USBケーブルからのものを含む）は、V_{BUS1}ピン（サイド1に電力を供給）またはV_{BUS2}ピン（サイド2に電力を供給）を介して直接アイソレータに接続できます。この構成では、対応するV_{BUS1}ピンまたはV_{BUS2}ピンが、アイソレータのそれぞれのサイドの内部LDOレギュレータに電力を供給します。この構成で接続された場合は、どちらのLDOレギュレータも対応するV_{DD1}ピンまたはV_{DD2}ピンから3.3V出力を供給します。この出力は、USBトランシーバーを含むアイソレータ内部の回路への電力供給に使われます。どちらのレギュレータの出力も、外部回路への電力供給には使用しないでください。V_{DD1}ピンとV_{DD2}ピンには0.1μFのバイパス・コンデンサを外付けする必要があります（0.1μFより

大きいとLDOレギュレータ使用時に起動シーケンスの妨げとなり、0.1μFより小さいと電圧リップルが大きくなり過ぎるおそれがあります）。

もしくは、LDOレギュレータをバイパスして代わりに3.3Vを直接V_{DD1}ピンとV_{BUS1}ピンにまとめて供給するか、V_{DD2}ピンとV_{BUS2}ピンにまとめて供給することができます。このバイパスにより、関係する内部LDOレギュレータがディスエーブルされます。この方法は、USBのホスト用あるいはペリフェラル用コントローラを含めて、マイクロコントローラの入出力などに使用する3.3V電源がすでにシステム内にある場合は、望ましい選択と言えます。5Vではなく3.3Vを使ってアイソレータの一方または両方のサイドに電力を供給する場合、電源電流はどちらの電圧でも同じなので、アイソレータ内の消費電力が小さくなります。それでもV_{DD1}とV_{DD2}にはバイパス・コンデンサを接続する必要がありますが、必要なら0.1μFより大きいものを使用できます。この場合、アイソレータの起動シーケンスに影響することはありません。

サイド2が低消費電力モードにあるときは（USBがサスペンド状態か接続されていない状態、あるいはサイド1の電源電圧がUVLO閾値より低い場合）、アイソレータ内の回路がV_{DD2}ピンをV_{BUS2}ピンに接続し、さらに省電力のためにV_{DD2}のLDOがディスエーブルされて、電源電流が極めて低い値に抑えられます。その前にLDOレギュレータがアクティブになっていた場合は（つまりV_{BUS2}が5Vに接続されていた）場合は、低消費電力モードではV_{DD2}が3.3Vから5Vに上昇します。低消費電力モードが終了するとV_{DD2}のLDOレギュレータが再びイネーブルされて、V_{DD2}電圧は3.3Vに戻ります。これに対し、サイド2のLDOレギュレータがすでに非アクティブになっていた場合（V_{BUS2} = V_{DD2} = 3.3V）、低消費電力モードの開始時や終了時にV_{DD2}の電圧が公称値の3.3Vから変化することはありません。

ロー・スピード・モードやフル・スピード・モードでの動作時は、拡張動作温度範囲の全体を通じて、すべての電源の組み合わせがサポートされます。ハイ・スピードUSBモードでの動作時は、ジャンクション温度を150°C未満に保つために、消費電力によって最大推奨動作温度範囲が制限されることがあります（表7を参照）。内部LDOレギュレータを使用しない場合は、消費電力が小さくなります。システム内に3.3V電源がないアプリケーションで外部LDOレギュレータを使用する場合は、最大許容周囲温度範囲を維持するために内部消費電力が制限されます。

クロック・オプション

ADuM3165/ADuM3166でハイ・スピード・データのリカバリとリタイミングをサポートするには、外部24MHzクロック源が必要です。USB 2.0では、データ・パケットが一連のデバイスを通る際にジッタが蓄積するのを防ぐために、リピータを通るハイ・スピード・データのリタイミングが必要です。アイソレータは、高精度クロック入力を用いてハイ・スピード・リタイミング機能を実行します。最大限の柔軟性と堅牢性を確保するために、クロックの実装には2つのオプションがあります。ADuM3165の場合はXI₁とXO₁の間、ADuM3166の場合はXI₂とXO₂の間に水晶発振器を接続できます。マイクロプロセッサの24MHzクロックを使用できる場合は、その信号をXI₁またはXI₂ピンに接続し、XO₁またはXO₂をオープン状態にしておくことができます。

アプリケーション情報

水晶発振器の選択は、回路を正常に動作させる上で非常に重要です。ADuM3165/ADuM3166の仕様を満たすには、周波数の許容誤差が50ppm以下、安定性が100ppm以下でなければなりません。拡張温度範囲の全域にわたってアイソレータを使用する際には、必要な動作温度範囲にわたってこれらの条件を満たす水晶発振器を使い、システムを構築する必要があります。

サスペンドおよびレギュームに関するUSB 2.0の要求事項を満たすには、アイソレータの最初のパワー・オン時や低消費電力モード終了時に、水晶発振器を0.3ms以内に起動させる必要があります。この条件を満たすために、[図21](#)に示すPCBガイドラインに従うとともに、水晶発振器の容量を10pF（代表値）、容量負荷を10pF未満として、規定温度範囲におけるタイミング仕様を満たします。具体的な部品表（推奨される水晶発振器を含む）とPCBレイアウトの例については、[EVAL-ADuM3165EBZ/EVAL-ADuM3166EBZ](#)のユーザ・ガイドを参照してください。

クロック入力または水晶発振器が必要なのは、アイソレータの一方のサイドだけです。両サイドを同期させておくために、絶縁チャンネルを通じてリファレンス・クロックのコピー（クロック入力を使い内部でPLL用に作成）が他方のサイドに渡されます。堅牢性を確保するために、クロックまたは水晶発振器は、ローカル・コントローラに接続されたサイドに供給することを推奨します。ADuM3165はホスト・アプリケーションに合わせてアップストリーム側（サイド1）にクロック入力があり、ADuM3166はペリフェラル・アプリケーションに合わせてダウンストリーム側（サイド2）にクロック入力があります。ローカル・コントローラを使用しない絶縁ケーブルのようなアプリケーションでは、ADuM3165を使用して、ホストから電源を取れるサイド1に水晶発振器を接続することを推奨します。

PGOOD、クロック、および電源シーケンシング

最初に起動するのはサイド1とサイド2のどちらでも構いません（両方同時可）。サイド2を最初に起動した場合、サイド1が給電されるまでサイド2は低消費電力モードになります。サイド2を最初に起動して $V_{BUS2} = V_{DD2} = 3.3V$ で動作させる場合は、サイド1の起動が完了するまで V_{DD2} の電源電圧が3.5Vを超えないようにしてください。3msの起動時間経過後は、3V~3.6Vの全範囲で V_{DD2} 電源を使用できます。

サイド2のPGOOD出力は、サイド1とサイド2の電源電圧がともにUVLO閾値を超え、なおかつ有効なクロックが存在する（ADuM3165の場合は XI_1 、ADuM3166の場合は XI_2 ）場合だけアサートされます。電源電圧がUVLO閾値未満に低下すると、PGOODはアサートされなくなります（PGOODがローになるまでにセトリング時間を要することがあります）。

ADuM3165の V_{BUS1} に5Vを供給するとともに、（ XI_1 と XO_1 に水晶発振器を接続するのではなく） XI_1 に外部クロックを供給する場合は、必ず V_{BUS1} の電圧が5VのUVLO閾値を超えてから外部クロックを供給してください。アイソレータを正しく動作させてPGOODによる電源ステータス表示を信頼できるものとするために、 V_{BUS1} が5VのUVLO閾値未満の状態では XI_1 に外部クロックを加えないようにします。 V_{BUS2} に5Vを加えて XI_2 に外部クロックを加える場合は、ADuM3166にも同じ制限が適用されます。

アイソレータは、クロック源に水晶発振器を使用することにより、あるいは $V_{BUS1} = V_{DD1} = 3.3V$ でADuM3165を動作させるか $V_{BUS2} = V_{DD2} = 3.3V$ でADuM3166を動作させることにより、この制限なしで動作することができます。ただし、 V_{DD1} の電源電圧が3.3VのUVLO閾値未満の場合は XI_1 に外部クロックを加えないようにし（ADuM3165）、 V_{DD2} の電源電圧が3.3VのUVLO閾値未満の場合は XI_2 に外部クロックを加えないようにする（ADuM3166）ことを推奨します。

絶縁型USB実装

ペリフェラル・アプリケーション

USBペリフェラル・デバイスのアップストリーム側のUSBポートを絶縁するときは、[図18](#)に示すようにADuM3165ではなくADuM3166を選択して、コントローラ側にクロック源を接続します。鍵となる設計ポイントは以下のとおりです。

- ▶ サイド1（アップストリーム）の電源。通常、最もシンプルなソリューションは、USBケーブルから V_{BUS1} に5Vで電力を供給することです（接続したUSBホストにより供給）。USBケーブルの接続を外すと、ADuM3166のサイド1が電源オフになってサイド2が低消費電力モードに入ります。
- ▶ サイド2（ダウンストリーム）の電源。マイクロコントローラの入出力に3.3Vレールを使用できる場合は、ADuM3166の内部LDOレギュレータをバイパスして、それを直接 V_{DD2} に加えることができます（さらに V_{BUS2} を V_{DD2} に短絡）。理論的には、ペリフェラルは、絶縁型DC/DCコンバータを介してコントローラ側でUSBケーブルから電力を得ることができます。この場合は、絶縁型DC/DCコンバータの効率による電力損失を考慮することに加えて、ADuM3166のサイド1電力条件も考慮する必要があります。もしくは、商用電源やバッテリーからペリフェラルに電力を供給することも可能です。後者の場合は、スタンバイ・モードにあるペリフェラルの接続を外すことで、ADuM3166の低消費電力サスペンドによって自動的に低消費電力をサポートします。
- ▶ USB信号。UD+とUD-はアップストリーム・ポートを介してUSBホストに接続します。システム条件によっては、TVSダイオードなどの追加的なEMC保護部品が必要になることがあります。DD+とDD-は直接USBコントローラに接続され、リタイミングとジッタ除去を行ったUSB信号を使用します。
- ▶ クロック源。ADuM3166の XO_2 ピンと XI_2 ピンに接続した24MHzの水晶発振器を使用するか、マイクロコントローラのクロックを XI_2 に接続します（ XO_2 はオープン状態のまま）。
- ▶ PGOOD。ペリフェラル・アプリケーションの場合は、ADuM3166のサイド2を起動すると、PGOODでサイド1のステータスを監視できます。例えば、 V_{BUS1} に5Vを供給しているUSBケーブルの接続を外すと、PGOODがローになります。

アプリケーション情報

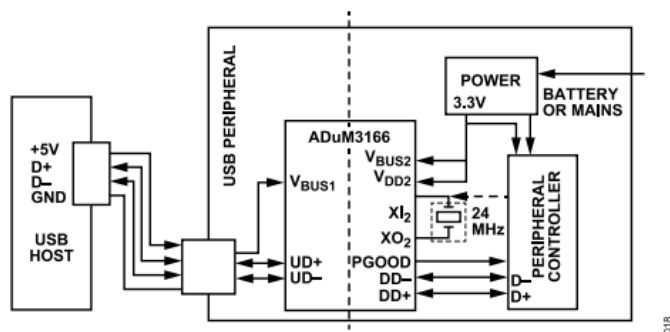


図 18. ADuM3166による絶縁型USBペリフェラル・アプリケーション

ホストに接続する場合は、絶縁型ペリフェラルがUSBケーブルとADuM3166を介し、ホストのDFPでD+またはD-信号をハイにします。ペリフェラル・コントローラがDD+またはDD-に1.5kΩを接続すると、それに応じてアイソレータがUD+またはUD-で1.5kΩをGND_Iに内部接続して、エンumerেশョンを開始できるようにします。

ホスト・アプリケーション

USBホストのダウンストリーム側のUSBポートを絶縁するとき、図19に示すように、ADuM3166ではなくADuM3165を選択してコントローラ側にクロック源を接続します。

鍵となる設計ポイントは以下のとおりです。

- ▶ サイド1（アップストリーム）の電源。マイクロコントローラの入力と出力に3.3Vレールを使用できる場合は、ADuM3165の内部LDOレギュレータをバイパスして、それを直接V_{DD1}に加えることができます（さらにV_{BUS1}をV_{DD1}に短絡）。5Vレールの方が都合が良い場合は、V_{BUS1}だけに接続することによって5Vレールを使用できます。
- ▶ サイド2（ダウンストリーム）の電源。通常、最も便利なソリューションは、USBケーブルに5Vを供給するのに使用したのと同じ絶縁型電源から、サイド2へ電力を供給する方法です。絶縁型DC/DCコンバータは、USBの要求とADuM3165の電源条件を満たすことができるだけの十分な電力を供給できなければなりません。
- ▶ USB信号。UD+とUD-は、直接USBホスト・コントローラに接続します。DD+とDD-は、ダウンストリーム・ポートを介してUSBペリフェラルに接続します。これによりADuM3165はクリーンなタイミング済みのUSB出力信号を供給し、最大限の信号の完全性が確保されます。システム条件に応じ、DD+およびDD-とUSBポートの間に、TVSダイオードなどの追加的なEMC保護部品が必要になることがあります。
- ▶ クロック源。ADuM3165のXO₁ピンとXI₁ピンに接続した24MHzの水晶発振器を使用するか、マイクロコントローラのクロックをXI₁に接続します（XO₁はオープン状態のまま）。

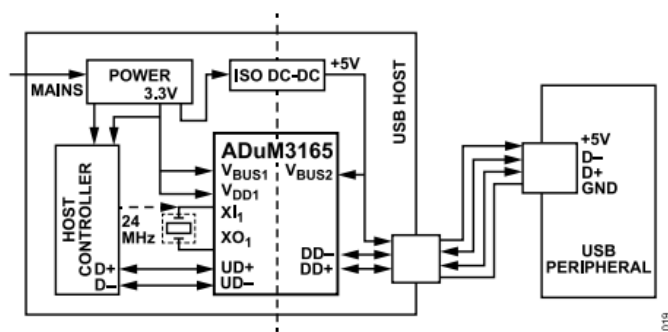


図 19. ADuM3165による絶縁型USBホスト・アプリケーション

ホストに接続されたペリフェラルは、ケーブルのペリフェラル側エンドでD+またはD-信号に1.5kΩを接続することによって、DD+またはDD-をハイにします。アイソレータはそれに応じてUD+またはUD-で1.5kΩをGND_Iに内部接続し、エンumerেশョンを開始できるようにします。

インターフェース・アプリケーション

ADuM3165/ADuM3166は、ホストとペリフェラルの両方に接続するスタンドアロンのケーブル・アイソレータ内に、USB絶縁を実装するために使用できます。これには、ADuM3165とADuM3166のどちらでも使用できます。図20に示す実装例にはADuM3166が使われています。

鍵となる設計ポイントは以下のとおりです。

- ▶ サイド1（アップストリーム）の電源。通常、最もシンプルなソリューションは、USBケーブルからV_{BUS1}に5Vで電力を供給することです（接続したUSBホストにより供給）。USBケーブルの接続を外すと、ADuM3166のサイド1が電源オフになってサイド2が低消費電力モードに入ります。
- ▶ サイド2（ダウンストリーム）の電源。通常、最も便利なソリューションは、USBケーブルに5Vを供給するのに使用したのと同じ電源から、サイド2へ電力を供給する方法です。この電源は図20に示すように独立電源とするか、アップストリームのUSBケーブル電源から絶縁型5V電源を取り出す絶縁型DC/DCコンバータを介することができます。このような形で絶縁型DC/DCコンバータを使用する場合、DC/DCコンバータの効率と、ADuM3166のサイド2や接続されたUSBペリフェラルを含む出力負荷によっては、ホストのDFPから流れる最大許容電流に関するUSB 2.0の制限値未満に入力電流を維持するのが難しくなる可能性があります。絶縁型DC/DCコンバータの入力電流がUSB 2.0の制限値を超える場合は、代替手段としてサイド2に独立電源を使用します。
- ▶ USB信号。UD+とUD-はアップストリーム・ポートを介してUSBホストに接続します。システム条件によっては、TVSダイオードなどの追加的なEMC保護部品が必要になることがあります。DD+とDD-はダウンストリーム・ポートを介してUSBペリフェラルに同じように接続します。これによりADuM3166はクリーンなタイミング済みの信号を出力し、最大限の信号の完全性が確保されます。通常はダウンストリーム・ポートにも同じシステムEMC条件が適用され、ここでもTVSダイオードその他の保護が必要になります。

アプリケーション情報

- ▶ クロック源。ADuM3166のXO₂ピンとXI₂ピンに24MHzの水晶発振器を接続して使用します（ADuM3165を使用する場合はXO₁とXI₁に接続）。

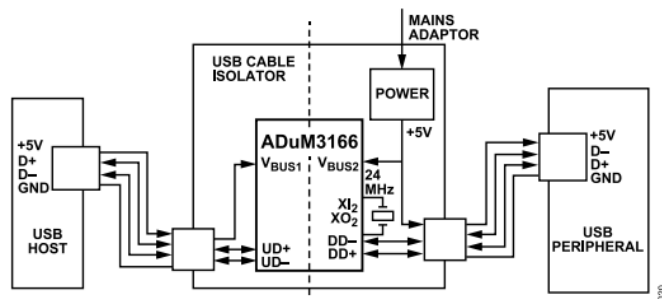


図 20. ADuM3166によるUSBケーブル絶縁アプリケーション

USBケーブル・アイソレータを介してホストに接続する場合は、絶縁型ペリフェラルがホストのUSBポートでD+またはD-信号をハイにします。ペリフェラル・コントローラは（USBケーブルを介して）DD+またはDD-に1.5kΩを接続し、それに応じてアイソレータがUD+またはUD-で1.5kΩをGND₁に内部接続して、エニューメレーションを開始できるようにします。

PCBレイアウトと電磁干渉（EMI）

ADuM3165/ADuM3166デジタル・アイソレータにUSBインターフェースを動作させるための外付け回路は不要ですが、システムのEMC条件によって追加的な保護部品が必要になることがあります。例えば、IEC 61000-4-2レベル4のESD性能（±8kVの接触放電と±15kVの気中放電）を実現するWürth Elektronik 82402304 TVSダイオードの追加が挙げられます。ADuM3165/ADuM3166は、オフボード電源およびグラウンド接続用にテスト・ポイントを除去してフィルタリングを組み込むことによりEMIの最適化を図ったPCB上でテストした場合、放射エミッションに関するCISPR32/EN 55032クラスBの制限を満たします。このアイソレータは、アイソレータPCBを介して接続したUSBメモリ・スティックからラップトップ上に高精細ビデオをストリーミングする場合も、クラスBの制限を満たします。80MHz～3GHzの周波数範囲におけるIEC 61000-4-20の放射耐性に関する10V/mおよび20V/mの電界強度テスト（テスト・レベル3）の合格時も、同じPCBを使用しています。合格基準は、アイソレータPCBを介してラップトップに接続されたカメラとの接続が失われないことと、テスト中とテスト後に接続品質に影響するような顕著な画像の変動がないことです。

図21に示すように、入出力の電源ピンには電源バイパス・コンデンサが必要で、場合により外部水晶発振器が必要になることもあります。

チップ両側のV_{BUSx}とV_{DDx}と、ローカル・グラウンドとの間にバイパス・コンデンサを取り付けます。接続は、PCBグラウンド、またはピン配置およびピン機能の説明セクションに示された特定のGND₁ピンとGND₂ピンだけに行います。両側のすべてのGND_xピンは、まとめて関係するPCBグラウンドに接続します。デバイスを正しく動作させるには、容量0.1μFの低ESRタイプのバイパス・コンデンサを使用する必要があります。コンデンサ両端と電源ピンの間の合計パターン長が10mmを超えないようにしてください。

外部クロックをXI₁に接続する場合はXO₁をオープン状態にし、XI₂に接続する場合はXO₂をオープン状態にします。クロック入力ではなく外部水晶発振器を使用する場合は、ボードの寄生効果を最小限に抑えるために、水晶発振器と関連するピンの間のパターン長をできるだけ短くします（XI₁とXO₁、またはXI₂とXO₂）。

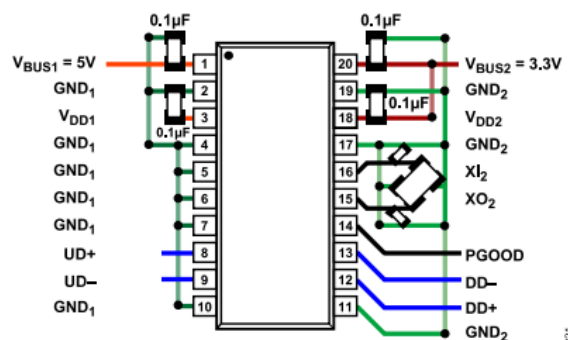


図 21. 必要な外付け部品と接続（5V電源をサイド1、3.3V電源をサイド2に使用したADuM3166）

大きな共通モード過渡電圧を伴うアプリケーションでは、絶縁バリアをまたぐボードの容量性カップリングを最小限に抑えることが重要です。更に、発生するすべてのカップリングがデバイス側のすべてのピンに均等に影響するようにPCBレイアウトを設計する必要があります。寄生カップリングが最小限に抑えられていない場合、ピン間で生じる電位差がデバイスの絶対最大定格を超えてしまい、ラッチアップや恒久的な損傷を引き起こす可能性があります。

絶縁寿命

すべての絶縁構造は、長時間にわたって電圧ストレスを受けると最終的には破壊されます。絶縁性能の低下率は、絶縁体に加える電圧波形の特性だけでなく、材料自体や材料の境界面にも依存します。

絶縁劣化には、空気にさらされる表面に沿った破壊と絶縁疲労という注目すべき2つのタイプがあります。表面の破壊は表面トラッキング現象で、システム・レベルの規格に定められた沿面距離条件を決定する主要な要素となります。絶縁疲労とは、チャージ・インジェクションまたは絶縁材料内部の変位電流により、長時間にわたり絶縁の劣化が生じる現象です。

表面トラッキング

表面トラッキングは電気安全規格に規定されており、動作電圧、環境条件、絶縁材料の特性に基づいて最小沿面距離を定めることによって決定されます。安全性規制当局は、部品の表面絶縁について特性評価テストを行い、部品を様々な材料グループに分類します。材料グループ等級が低いものほど表面トラッキングに対する耐性が高いため、小さい沿面距離で十分に長い寿命を実現できます。特定の動作電圧と材料グループの最小沿面距離は各システム・レベル規格に定められていて、絶縁バリアの両端にまたがる

アプリケーション情報

合計rms電圧、汚染度、材料グループに基づいています。
ADuM3165/ADuM3166の材料グループと沿面距離を表3に示します。

絶縁疲労

疲労による絶縁寿命は、絶縁材の厚さ、材料特性、加わる電圧ストレスによって決まります。アプリケーション動作電圧での製品寿命が十分であることを確認することが重要です。アイソレータがサポートしている耐疲労動作電圧は、耐トラッキング動作電圧と異なる場合があります。トラッキングに該当する動作電圧は、ほとんどの規格で仕様規定されています。

試験とモデリングにより、長期間にわたる性能低下の主な要因は、増分型の損傷を引き起こすポリイミド絶縁体内の変位電流であることが判明しています。絶縁体のストレスは、DCストレスと、AC成分の時間と共に変化する電圧ストレスに大別でき、前者は変位電流が存在しないためわずかな疲労しか発生させず、後者は疲労を発生させます。

認定ドキュメントに記載されている定格は、通常60Hzの正弦波ストレスに基づいています。これは、正弦波にライン電圧からのアイソレーションが反映されるためです。ただし、多くの実用的なアプリケーションでは、60HzのACと絶縁バリアをまたぐDCが組み合わされています（式1を参照）。疲労を発生させるのはストレスのAC部分だけなので、この式はAC rms電圧を求めるように並べ替えることができます（式2を参照）。この製品で使用されているポリイミド材料での絶縁疲労に関しては、AC実効値電圧によって製品寿命が決定されます。

$$V_{RMS} = \sqrt{V_{AC\ RMS}^2 + V_{DC}^2} \quad (1)$$

または

$$V_{AC\ RMS} = \sqrt{V_{RMS}^2 - V_{DC}^2} \quad (2)$$

ここで、

V_{RMS} は、合計rms動作電圧。

$V_{AC\ RMS}$ は、動作電圧の時間と共に変化する部分。

V_{DC} は、動作電圧のDCオフセット。

計算とパラメータ使用の例

次の例は、電力変換アプリケーションでは一般的なものです。絶縁バリアの一方に240Vac rmsのライン電圧、もう一方に400Vdcのバス電圧がかかっているものとします。絶縁材料はポリイミドです。

デバイスの沿面距離、クリアランス、および寿命を求める際のクリティカル電圧を決めるには、図22と以下の式を参照してください。

式1のバリアにかかる動作電圧は次式で表されます。

$$V_{RMS} = \sqrt{V_{AC\ RMS}^2 + V_{DC}^2}$$

$$V_{RMS} = \sqrt{240^2 + 400^2}$$

$$V_{RMS} = 466V$$

この V_{RMS} 値は、システムの規格で要求される沿面距離を求める際に、材料グループおよび汚染度と組み合わせて使用する動作電圧です。

寿命が十分かどうかを判断するには、動作電圧の時間と共に変化する部分を求めます。AC rms電圧を求めるには、式2を使用します。

$$V_{AC\ RMS} = \sqrt{V_{RMS}^2 - V_{DC}^2}$$

$$V_{AC\ RMS} = \sqrt{466^2 - 400^2}$$

$$V_{AC\ RMS} = 240V\ rms$$

この場合、AC rms電圧は単純に240V rmsのライン電圧になります。この計算は、波形が正弦波でない場合は更に重要になります。表10は、この値と動作電圧の制限値を比較したときの期待寿命を示しています。表10に示すDC動作電圧の制限値は、IEC 60664-1の規定に準拠したパッケージの沿面距離によって設定されています。この値は、特定のシステム・レベル規格と異なる場合があります。

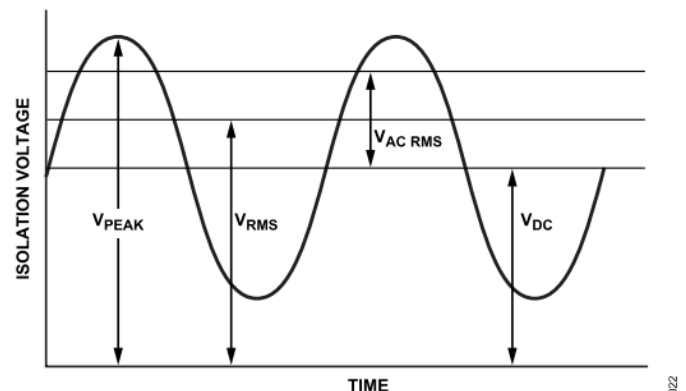


図 22. クリティカル電圧の例

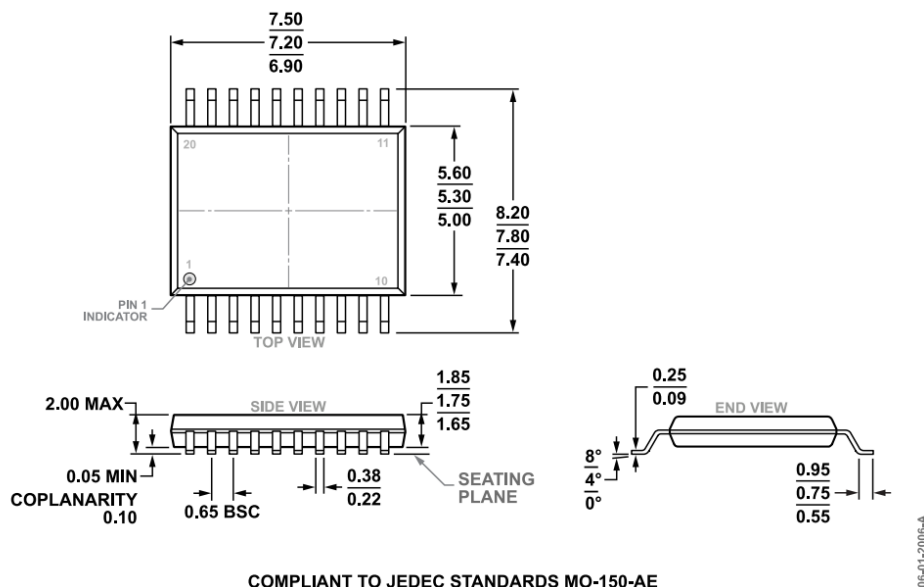


図 23. 20ピン・シュリンク・スモール・アウトライン・パッケージ [SSOP]
(RS-20)
寸法 : mm

更新 : 2022年5月4日

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Packing Quantity	Package Option
ADUM3165BRSZ	-55°C~+125°C	20-Lead SSOP	Tube	RS-20
ADUM3165BRSZ-RL	-55°C~+125°C	20-Lead SSOP	Reel, 1500	RS-20
ADUM3166BRSZ	-55°C~+125°C	20-Lead SSOP	Tube	RS-20
ADUM3166BRSZ-RL	-55°C~+125°C	20-Lead SSOP	Reel, 1500	RS-20

1 Z = RoHS準拠製品。

評価用ボード

Model ¹	Description
EVAL-ADuM3165EBZ	ADuM3165 Evaluation Board
EVAL-ADuM3166EBZ	ADuM3166 Evaluation Board

1 Z = RoHS準拠製品。