正誤表

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2023 年 6 月 21 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2023 年 6 月 21 日
製品名：　ADPA1106
対象となるデータシートのリビジョン(Rev)：Rev.0
訂正箇所：10 ページ、図 33 の説明

【誤】
図 33. 様々なパルス幅とデューティ・サイクルでの POUT の周波数特性、**PIN = 21dBm**

【正】
図 33. 様々なパルス幅とデューティ・サイクルでの POUT の周波数特性、**PIN = 19dBm**

アナログ・デバイセズ株式会社

本　　社／〒105-6891　東京都港区海岸 1-16-1
ニューピア竹芝サウスタワービル
電話 03（5402）8200
大阪営業所／〒532-0003　大阪府大阪市淀川区宮原 3-5-36
新大阪トラストタワー
電話 06（6350）6868

日本語参考資料
最新版英語データシートはこちら

データシート
ADPA1106

46dBm（40W）、2.7GHz～3.5GHz、GaNパワー・アンプ

特長

- 周波数範囲：2.7GHz～3.5GHz
- POUT：P_{IN} = 21dBm、2.7GHz～3.1GHzで46dBm（代表値）
- パワー・ゲイン：P_{IN} = 21dBm、2.7GHz～3.1GHzで25dB（代表値）
- 小信号ゲイン：2.7GHz～3.1GHzで34.5dB（代表値）
- PAE：P_{IN} = 21dBm、2.7GHz～3.1GHzで56%（代表値）
- 電源電圧：V_{DD} = 50V（I_{DQ} = 300mA、10%のデューティ・サイクル）
- 32ピン、5mm × 5mm LFCSP_CAVパッケージ

アプリケーション

- 気象観測レーダー
- 航海用レーダー
- 防衛用レーダー

概要

ADPA1106は、窒化ガリウム（GaN）広帯域パワー・アンプで、2.7GHz～3.1GHzの帯域幅において56%（代表値）の電力付加効率（PAE）で46dBm（40W）を供給します。ADPA1106のゲイン平坦度は、2.7GHz～3.1GHzの周波数範囲で±0.15dBです。

ADPA1106は、海洋レーダー、気象観測レーダー、防衛用レーダーなどのパルス波アプリケーションに最適です。

ADPA1106は32ピン、リード・フレーム・チップ・スケール・パッケージ、プリモールド・キャビティ（LFCSP_CAV）を採用しており、−40℃～+85℃での動作が仕様規定されています。

機能ブロック図

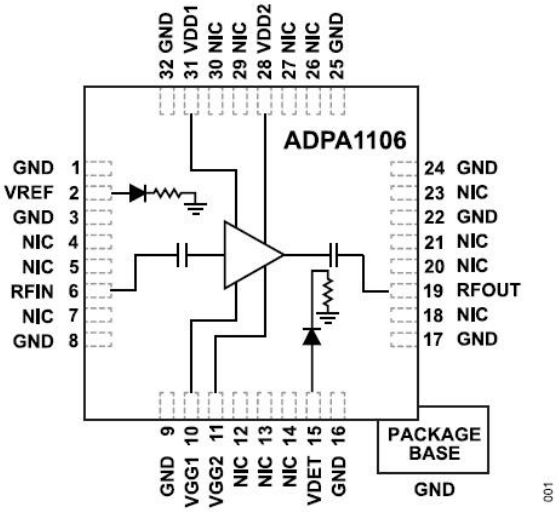


図 1.

Rev. 0

文書に関するご意見

テクニカルサポート

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。
※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長 ... 1
アプリケーション ... 1
概要 ... 1
機能ブロック図 ... 1
仕様 ... 3
　動作電源電圧 ... 3
絶対最大定格 ... 4
　熱抵抗 ... 4
　静電放電（ESD）定格 ... 4
　ESDに関する注意 ... 4
ピン配置とピン機能の説明 ... 5
　インターフェース回路図 ... 5
代表的な性能特性 ... 6
動作原理 ... 14
アプリケーション情報 ... 15
　基本的な接続方法 ... 15
　温度管理 ... 17
外形寸法 ... 19
　オーダー・ガイド ... 19
　評価用ボード ... 19

改訂履歴

4/2022−Revision 0: Initial Version

仕様

動作電源電圧

特に指定のない限り、T_A = 25℃、電源電圧（V_{DD}）= 50V、I_{DQ} = 300mA、パルス幅 = 100µs、10%のデューティ・サイクル、周波数範囲 = 2.7GHz～3.1GHz。

表 1.

パラメータ	最小値	代表値	最大値	単位	テスト条件／コメント
FREQUENCY RANGE	2.7		3.1	GHz	
GAIN					
Small Signal Gain (S21)	32	34.5		dB	
Gain Flatness		±0.15		dB	
RETURN LOSS					
Input (S11)		18		dB	
Output (S22)		9		dB	
POWER					
Output Power (P_{OUT})	44	46		dBm	入力電力（P_{IN}） = 21dBm
Power Gain	23	25		dB	P_{IN} = 21dBm
PAE		56		%	P_{IN} = 21dBm
TARGET QUIESCENT CURRENT, I_{DQ}		300		mA	ゲート制御電圧（V_{GG1}、V_{GG2}）を−4V～0Vに調整することでI_{DQ} = 300mA（代表値）を実現

特に指定のない限り、T_A = 25℃、V_{DD} = 50V、I_{DQ} = 300mA、パルス幅 = 100µs、10%のデューティ・サイクル、周波数範囲 = 3.1GHz～3.5GHz。

表 2.

パラメータ	最小値	代表値	最大値	単位	テスト条件／コメント
FREQUENCY RANGE	3.1		3.5	GHz	
GAIN					
Small Signal Gain	33.5	36		dB	
Gain Flatness		±0.55		dB	
RETURN LOSS					
S11		19		dB	
S22		9		dB	
POWER					
P_{OUT}	43.5	45.5		dBm	P_{IN} = 21dBm
Power Gain	22.5	24.5		dB	P_{IN} = 21dBm
PAE		55		%	P_{IN} = 21dBm
I_{DQ}		300		mA	V_{GG1}とV_{GG2}を−4V～0Vに調整することでI_{DQ} = 300mA（代表値）を実現

絶対最大定格

表 3. 絶対最大定格

Parameter	Rating
Bias Voltage	
Drain (V_{DD1} and V_{DD2})	55 V dc
Gate (V_{GG1} and V_{GG2})	−5 V to 0 V dc
RF Input Power (RFIN)	30 dBm
Maximum Drain Bias	
Pulse Width	500 µs
Duty Cycle	20%
Drain Bias Pulse Width = 100 µs at 10% Duty Cycle	
Maximum Pulsed Power Dissipation (P_{DISS}), Case Temperature (T_{CASE}) = 85℃, Derate 473 mW/℃ Above 85℃	54.5 W
Nominal Pulsed Peak Channel Temperature at 85℃, P_{IN} = 21 dBm, P_{DISS} = 35 W at 3.1 GHz	158.9℃
Drain Bias Pulse Width = 200 µs at 20% Duty Cycle	
Maximum P_{DISS}, T_{CASE} = 85℃, Derate 355 mW/℃ Above 85℃	40.8 W
Nominal Pulsed Peak Channel Temperature at 85℃, P_{IN} = 21 dBm, P_{DISS} = 35.3 W at 3.1 GHz	184.5℃
Maximum Channel Temperature	200℃
Storage Temperature Range	−60℃ to +125℃
Operating Temperature Range	−40℃ to +85℃

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。これはストレス定格のみを定めたものであり、本規格の動作セクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。長時間にわたり最大動作条件を超えて動作させると、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCBの熱設計には、細心の注意を払う必要があります。

1熱抵抗（θ_{JC}）はデバイスのジャンクションとケースの間の熱抵抗（℃/W）です。θ_{JC}は、熱伝達がチャンネルからグラウンド・パッドを通ってPCBに至る熱伝導のみに起因し、グラウンド・パッドの動作温度が85℃で一定に保たれているという条件のもとでθ_{JC}を測定することによって決定されています。

表 4. 熱抵抗

Package Type	θ_{JC}	Unit
CG-32-2		
Drain Bias Pulse Width = 100 µs[1]	2.11	℃/W
Drain Bias Pulse Width = 200 µs[2]	2.82	℃/W

1 デューティ・サイクル10%時。

2 デューティ・サイクル20%時。

静電放電（ESD）定格

以下のESD情報は、ESDに敏感なデバイスを取り扱うために示したものですが、対象はESD保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001準拠の人体モデル（HBM）。

ADPA1106のESD定格

表 5. ADPA1106、32ピンLFCSP_CAV

ESD Model	Withstand Threshold (V)	Class
HBM	500	1B

ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。
電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。

ピン配置とピン機能の説明

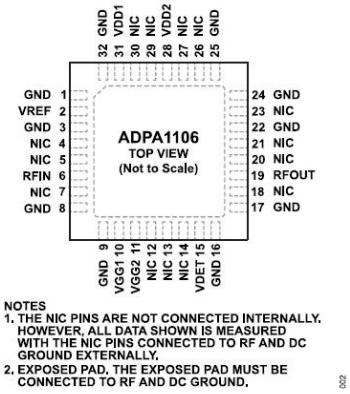


図 2.ピン配置

表 6. ピン機能の説明

ピン番号	記号	説明
1, 3, 8, 9, 16, 17, 22, 24, 25, 32	GND	グラウンド。GNDピンは、RF/DCグラウンドに接続する必要があります。インターフェース回路図については図6を参照してください。
2	VREF	VDETによるRF出力電力測定値の温度補償用リファレンス・ダイオード。VREF電圧 (V_{REF}) には、外付けの直列抵抗を通じてDCバイアス電圧を印加する必要があります。
4, 5, 7, 12, 13, 14, 18, 20, 21, 23, 26, 27, 29, 30	NIC	内部では未接続。NICピンは内部では接続されていません。ただし、すべてのデータはNICピンを外部でRF/DCグラウンドに接続して測定しています。
6	RFIN	RF入力。RFINピンはACカップリングされ、50Ωに整合されています。インターフェース回路図については図3を参照してください。
10	VGG1	ゲート制御、1段目のゲート・バイアス。インターフェース回路図については図3を参照してください。
11	VGG2	ゲート制御、2段目のゲート・バイアス。インターフェース回路図については図4を参照してください。
15	VDET	RF出力電力（P_{OUT}）測定用のディテクタ・ダイオード。VDETの電圧(V_{DET})を介してP_{OUT}を検出するには、外付けの直列抵抗を通じてDCバイアス電圧を印加する必要があります。VDETピンはVREFピンと組み合わせて使用され、その電圧差（$V_{REF} - V_{DET}$）はRF P_{OUT}に比例した温度補償済みDC電圧になります。
19	RFOUT	RF出力。RFOUTピンはACカップリングされ、50Ωに整合されています。インターフェース回路図については図4を参照してください。
28	VDD2	アンプの電源電圧、2段目のドレイン・バイアス。インターフェース回路図については図4を参照してください。
31	VDD1	アンプの電源電圧、1段目のドレイン・バイアス。インターフェース回路図については図3を参照してください。
	EPAD	露出パッド。露出パッドはRF/DCグラウンドに接続する必要があります。

インターフェース回路図

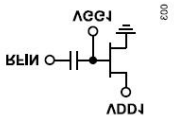


図 3. RFIN、VGG1およびVDD1のインターフェース回路図

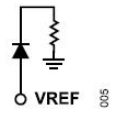


図 5. VREFのインターフェース回路図

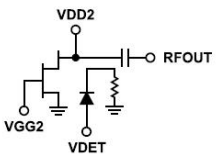


図 4. RFOUT、VGG2、VDD2およびVDETのインターフェース回路図



図 6. 図6.GNDのインターフェース回路図

代表的な性能特性

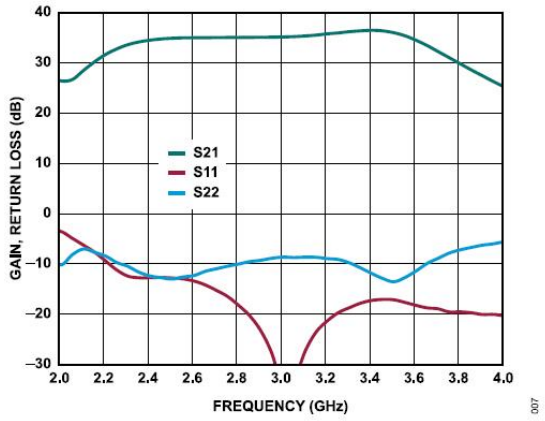


図 7. 小信号ゲインおよびリターン・ロスの周波数特性

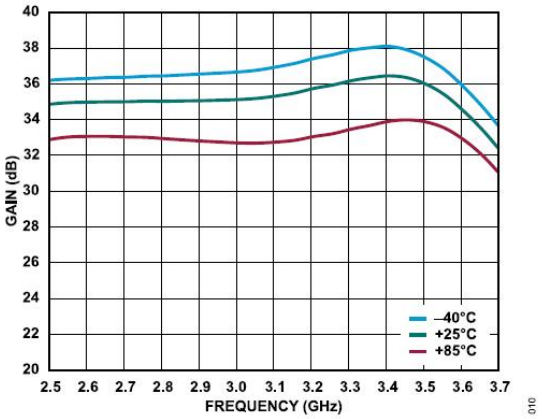


図 10. 様々な温度での小信号ゲインの周波数特性

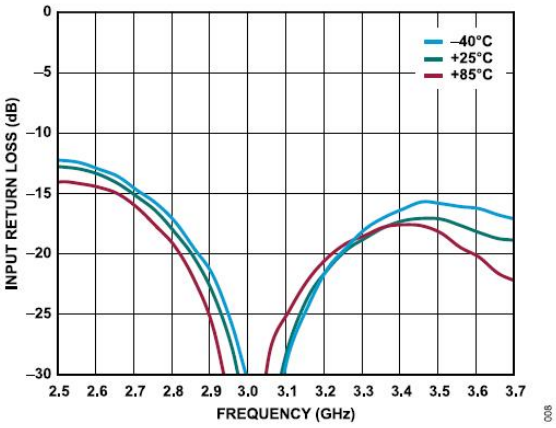


図 8. 様々な温度での入力リターン・ロスの周波数特性

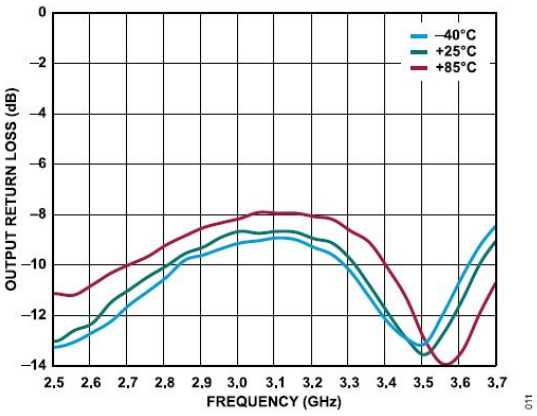


図 11. 様々な温度での出力リターン・ロスの周波数特性

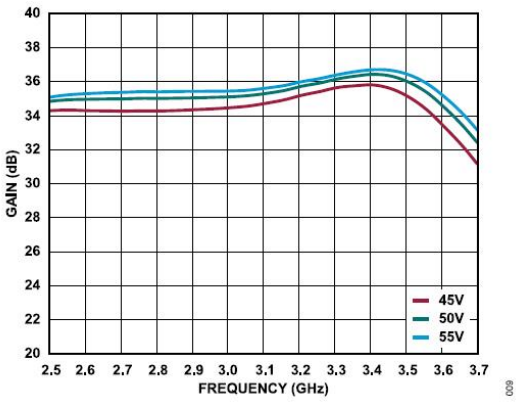


図 9. 様々な電源電圧での小信号ゲインの周波数特性、
I_{DQ} = 300mA

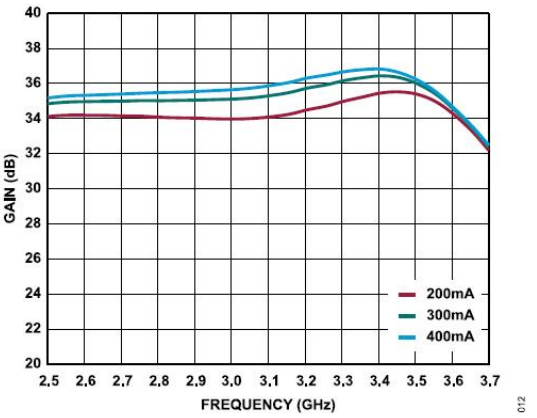


図 12. 様々なI_{DQ}での小信号ゲインの周波数特性、
V_{DD1}およびV_{DD2} = 50V

代表的な性能特性

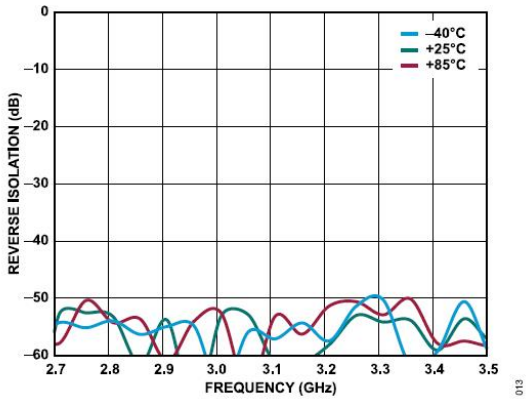


図 13. 様々な温度でのリバース・アイソレーションの周波数特性

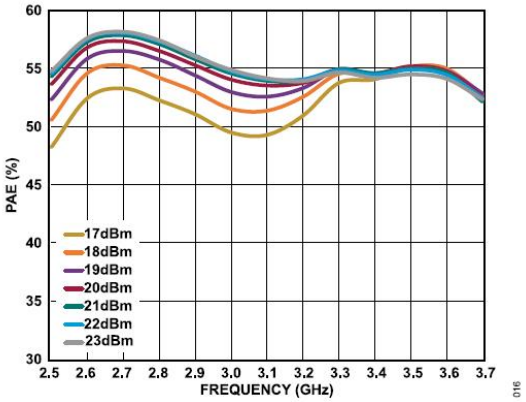


図 16. 様々なP$_{IN}$レベルでのPAEの周波数特性

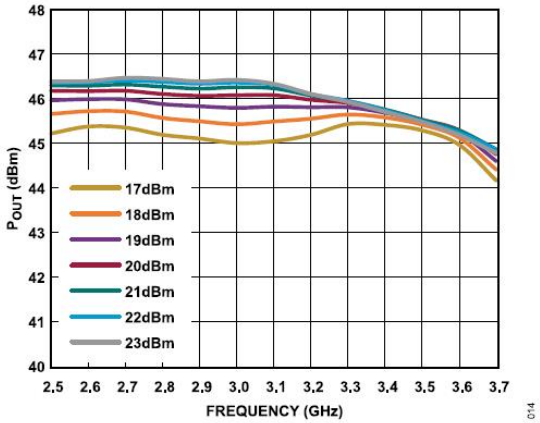


図 14. 様々なP$_{IN}$レベルでのP$_{OUT}$の周波数特性

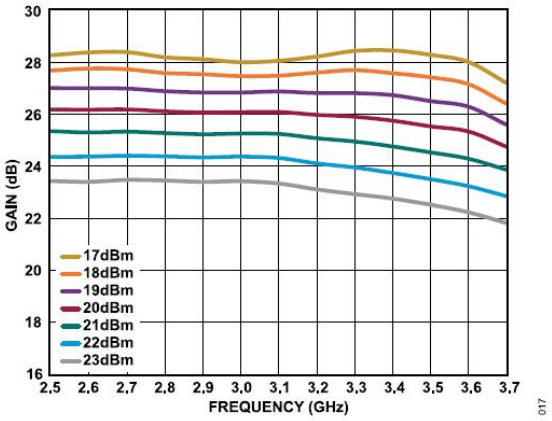


図 17. 様々なP$_{IN}$レベルでのゲインの周波数特性

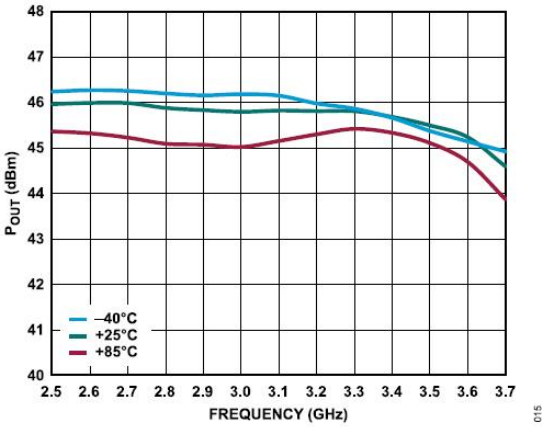


図 15. 様々な温度でのP$_{OUT}$の周波数特性、P$_{IN}$ = 19dBm

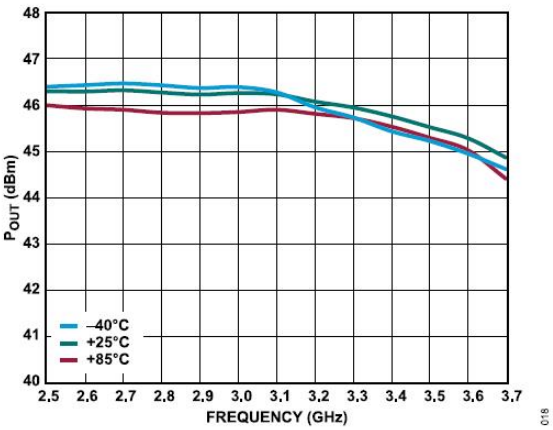


図 18. 様々な温度でのP$_{OUT}$の周波数特性、P$_{IN}$ = 21dBm

代表的な性能特性

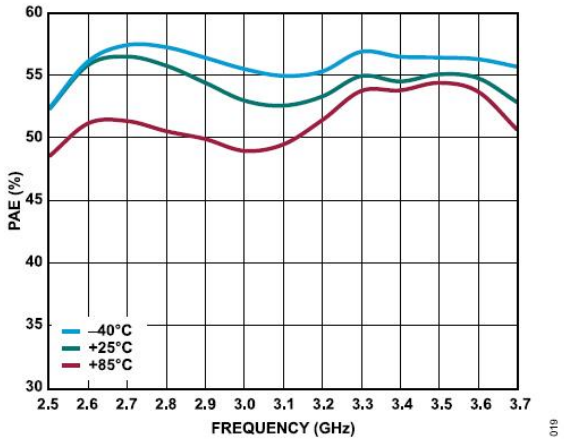


図 19. 様々な温度でのPAEの周波数特性、P_{IN} = 19dBm

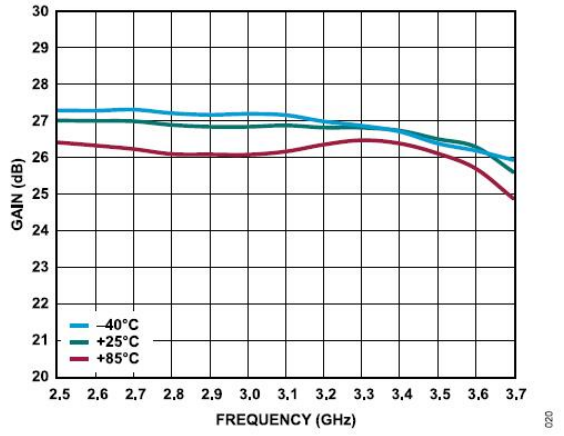


図 20. 様々な温度でのゲインの周波数特性、P_{IN} = 19dBm

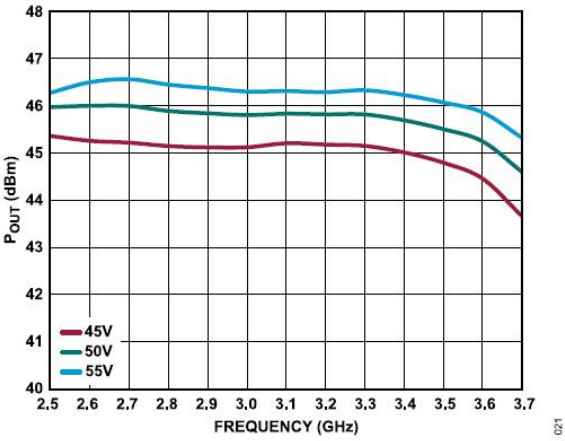


図 21. 様々な電源電圧でのP_{OUT}の周波数特性、
P_{IN} = 19dBm、I_{DQ} = 300mA

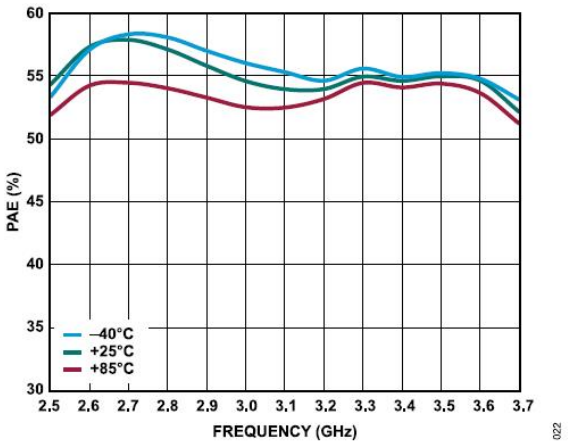


図 22. 様々な温度でのPAEの周波数特性、P_{IN} = 21dBm

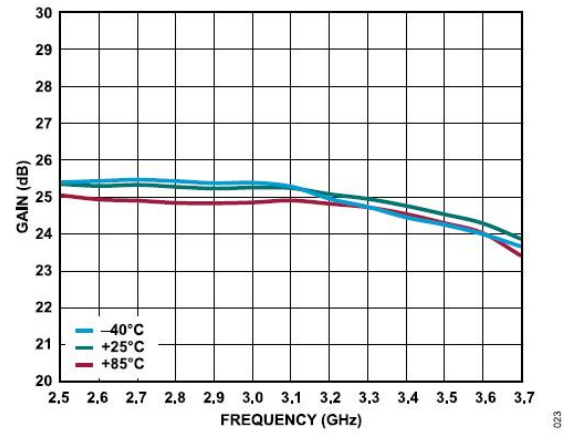


図 23. 様々な温度でのゲインの周波数特性、P_{IN} = 21dBm

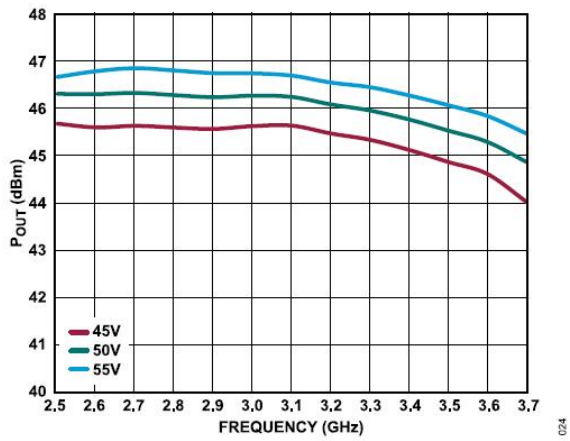


図 24. 様々な電源電圧でのP_{OUT}の周波数特性、
P_{IN} = 21dBm、I_{DQ} = 300mA

代表的な性能特性

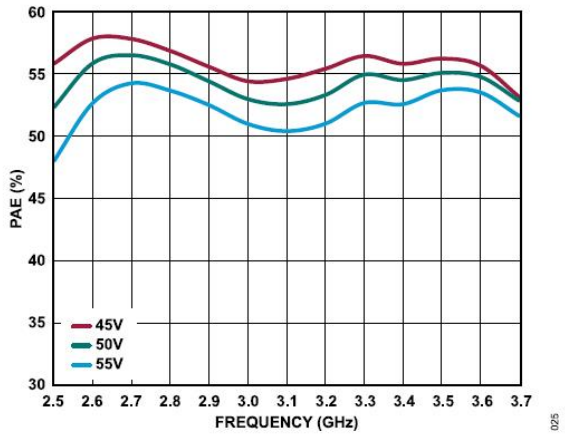


図 25. 様々な電源電圧でのPAEの周波数特性、
P_{IN} = 19dBm、I_{DQ} = 300mA

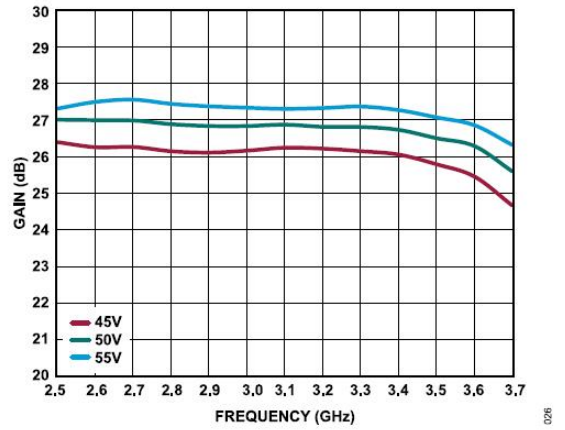


図 26. 様々な電源電圧でのゲインの周波数特性、
P_{IN} = 19dBm、I_{DQ} = 300mA

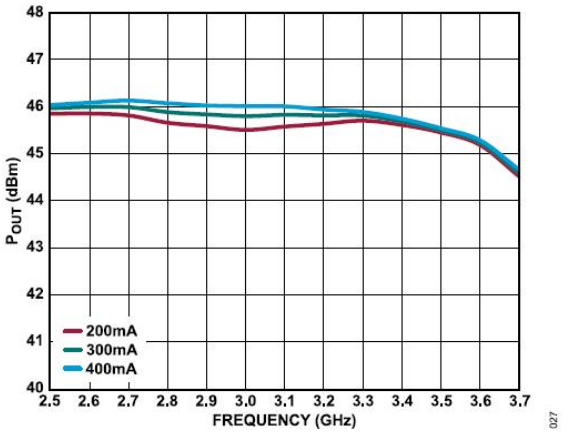


図 27. 様々な電源電流I_{DQ}でのP_{OUT}の周波数特性、
P_{IN} = 19dBm、V_{DD1}およびV_{DD2} = 50V

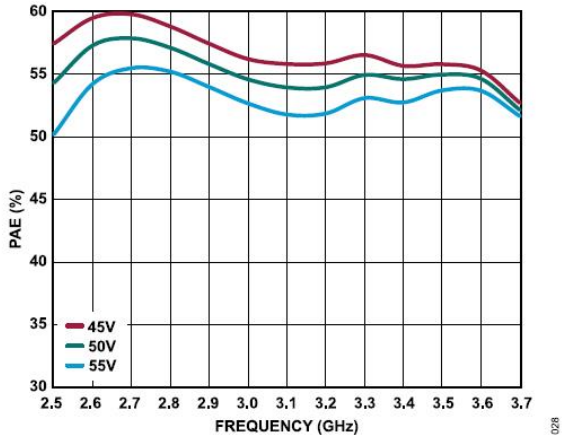


図 28. 様々な電源電圧でのPAEの周波数特性、
P_{IN} = 21dBm、I_{DQ} = 300mA

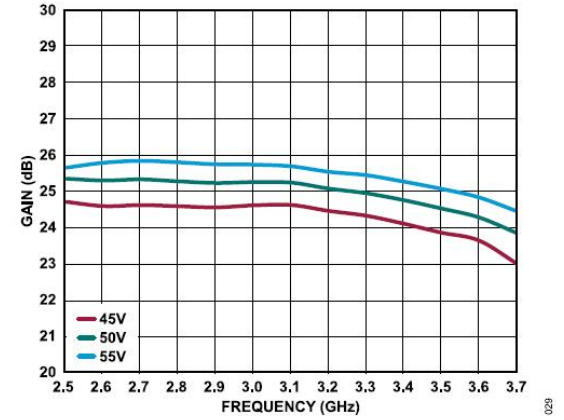


図 29. 様々な電源電圧でのゲインの周波数特性、
P_{IN} = 21dBm、I_{DQ} = 300mA

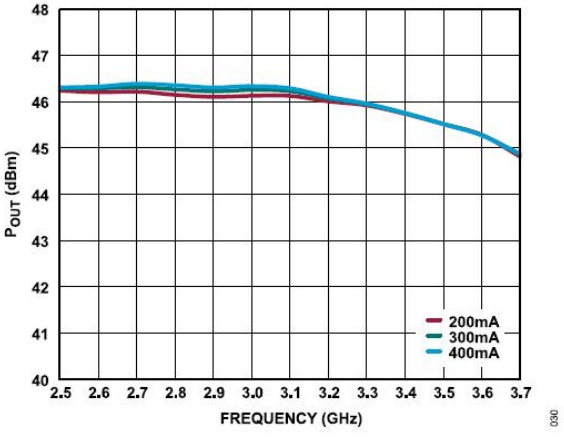


図 30. 様々な電源電流I_{DQ}でのP_{OUT}の周波数特性、
P_{IN} = 21dBm、V_{DD1}およびV_{DD2} = 50V

代表的な性能特性

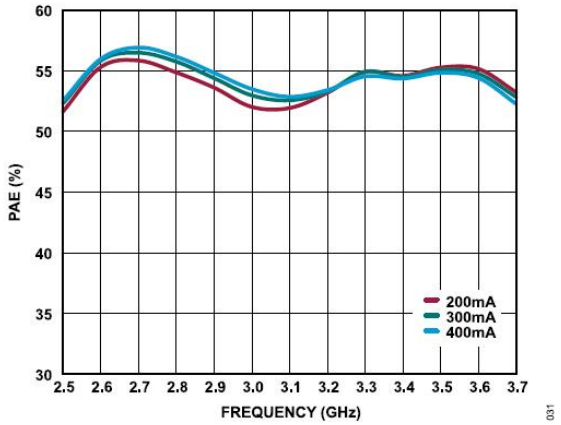


図 31. 様々な電源電流I_{DQ}でのPAEの周波数特性、
P_{IN} = 19dBm、V_{DD1}およびV_{DD2} = 50V

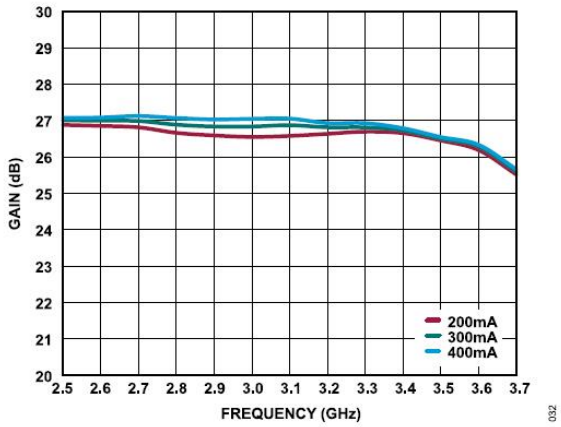


図 32. 様々な電源電流I_{DQ}でのゲインの周波数特性、
P_{IN} = 19dBm、V_{DD1}およびV_{DD2} = 50V

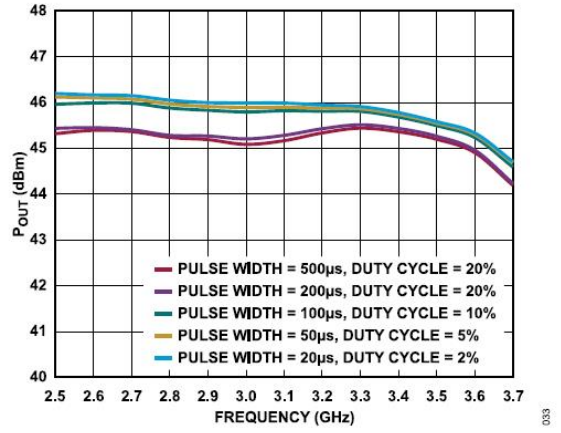


図 33. 様々なパルス幅とデューティ・サイクルでの
P_{OUT}の周波数特性、P_{IN} = 21dBm

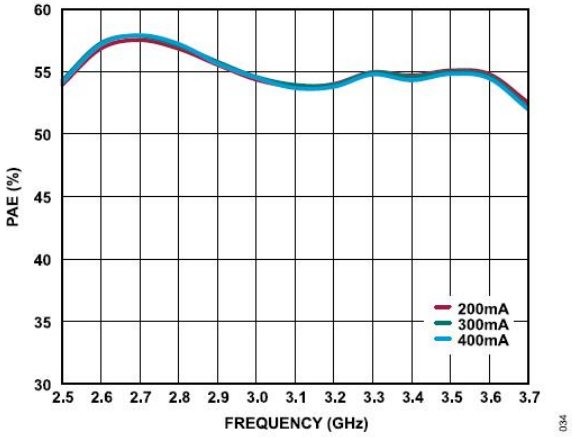


図 34. 様々な電源電流I_{DQ}でのPAEの周波数特性、
P_{IN} = 21dBm、V_{DD1}およびV_{DD2} = 50V

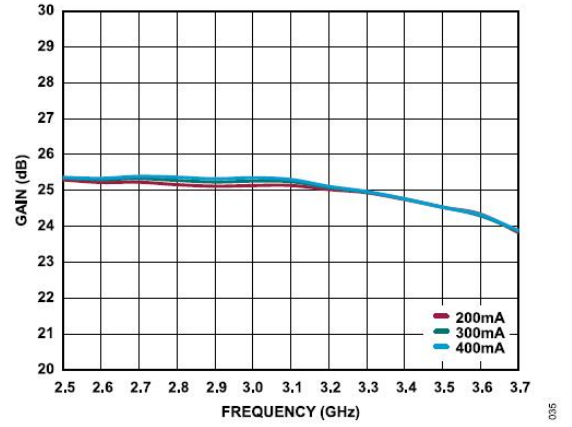


図 35. 様々な電源電流I_{DQ}でのゲインの周波数特性、
P_{IN} = 21dBm、V_{DD1}およびV_{DD2} = 50V

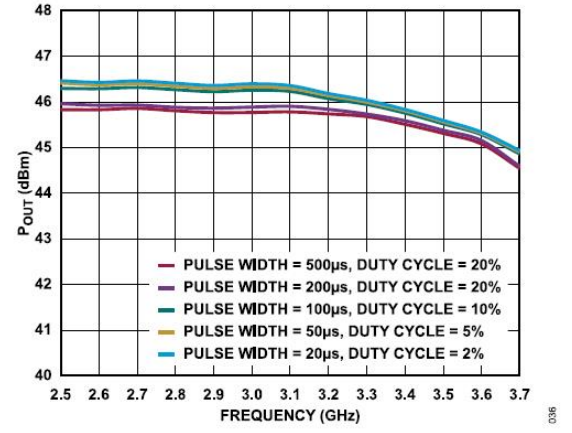


図 36. 様々なパルス幅とデューティ・サイクルでの
P_{OUT}の周波数特性、P_{IN} = 21dBm

代表的な性能特性

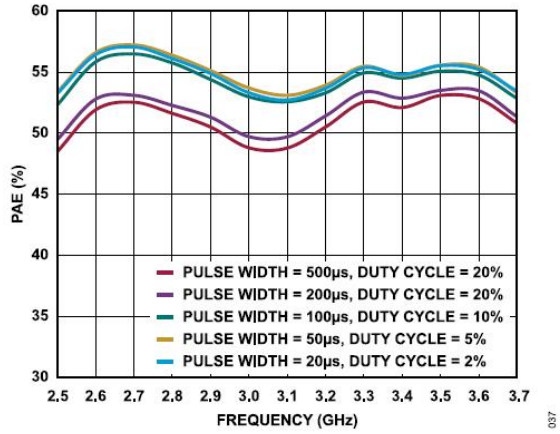


図 37. 様々なパルス幅とデューティ・サイクルでのPAEの周波数特性、P_{IN} = 19dBm

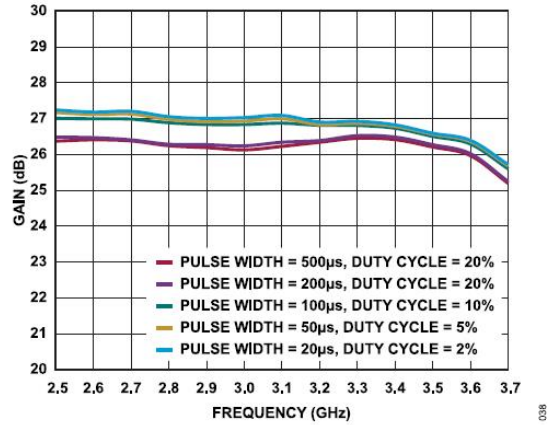


図 38. 様々なパルス幅とデューティ・サイクルでのゲインの周波数特性、P_{IN} = 19dBm

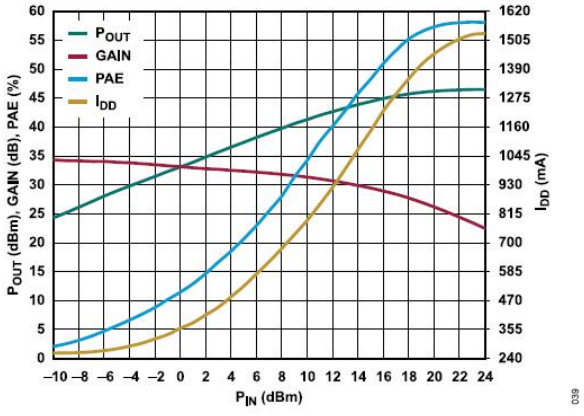


図 39. P_{OUT}、ゲイン、PAE、電源電流（I_{DD}）とP_{IN}の関係、2.7GHz

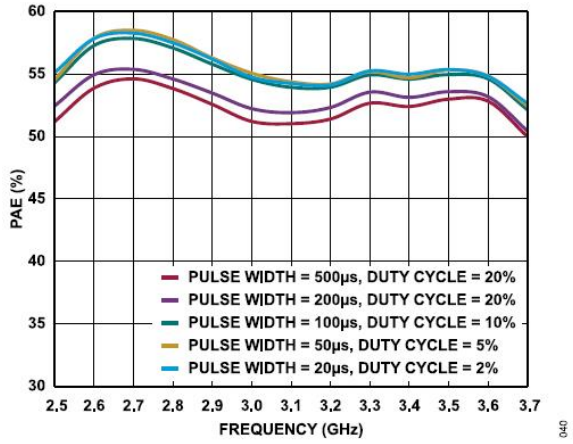


図 40. 様々なパルス幅とデューティ・サイクルでのPAEの周波数特性、P_{IN} = 21dBm

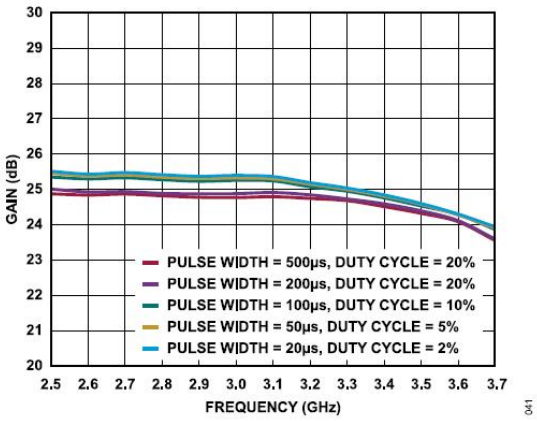


図 41. 様々なパルス幅とデューティ・サイクルでのゲインの周波数特性、P_{IN} = 21dBm

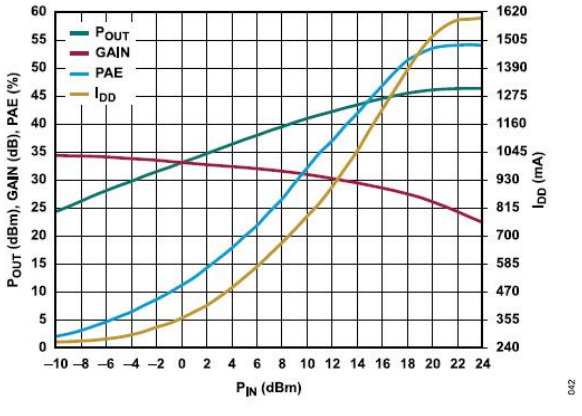


図 42. P_{OUT}、ゲイン、PAE、IDDとP_{IN}の関係、3.1GHz

代表的な性能特性

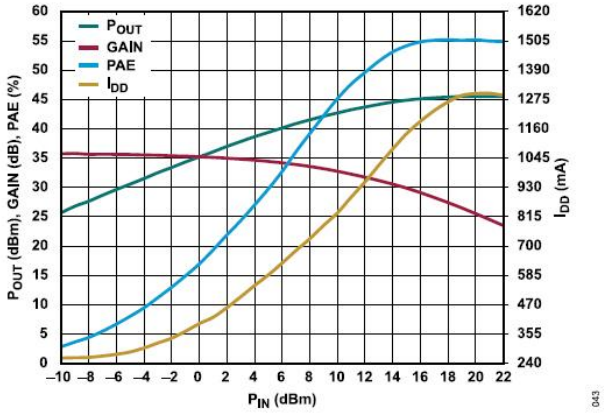


図 43. P_{OUT}、ゲイン、PAE、I_{DD}とP_{IN}の関係、3.5GHz

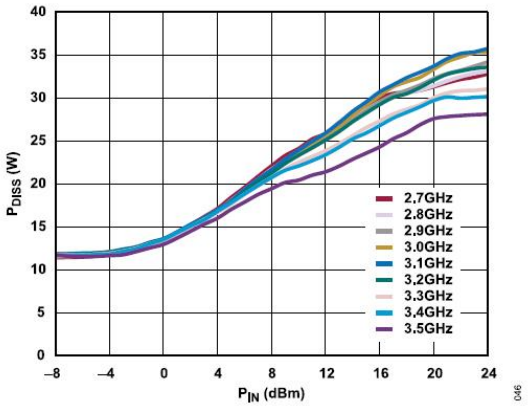


図 46. 様々な周波数でのP_{DISS}とP_{IN}の関係、
10%のデューティ・サイクルでの
ドレイン・バイアスのパルス幅 = 100µs、T_{CASE} = 85°C

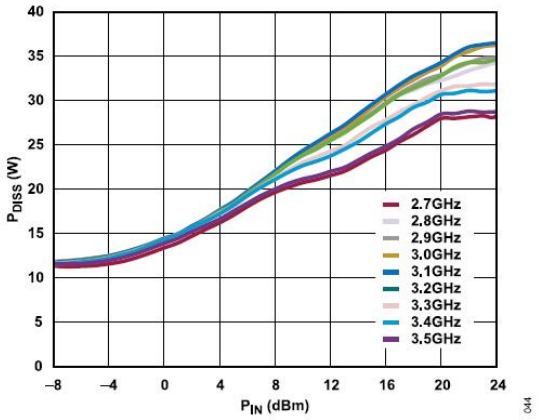


図 44. 様々な周波数でのP_{DISS}とP_{IN}の関係、
20%のデューティ・サイクルでの
ドレイン・バイアスのパルス幅 = 200µs、T_{CASE} = 85°C

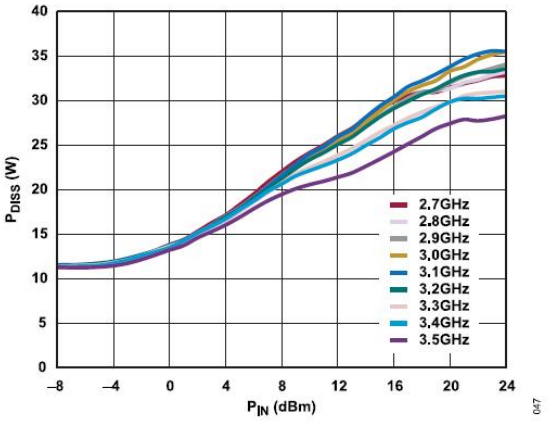


図 47. 様々な周波数でのP_{DISS}とP_{IN}の関係、
5%のデューティ・サイクルでの
ドレイン・バイアスのパルス幅 = 50µs、T_{CASE} = 85°C

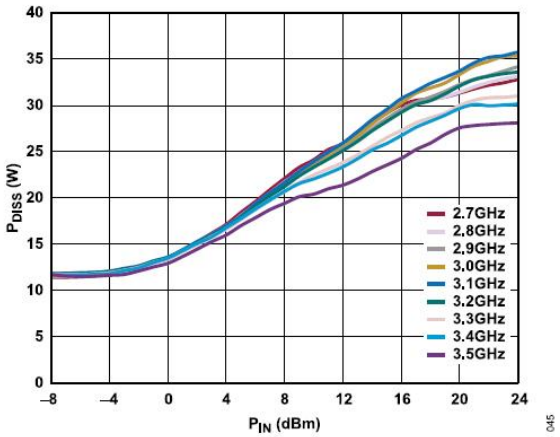


図 45. 様々な周波数でのP_{DISS}とP_{IN}の関係、
2%のデューティ・サイクルでの
ドレイン・バイアスのパルス幅 = 20µs、T_{CASE} = 85°C

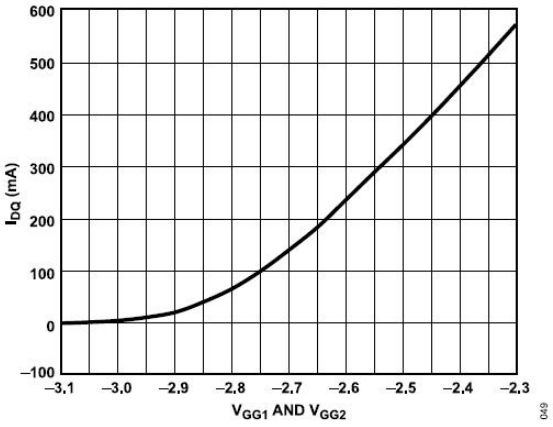


図 48. I_{DQ}とV_{GG1}およびV_{GG2}の関係、
V_{DD1}およびV_{DD2} = 50V、標準的なデバイスによる代表値

代表的な性能特性

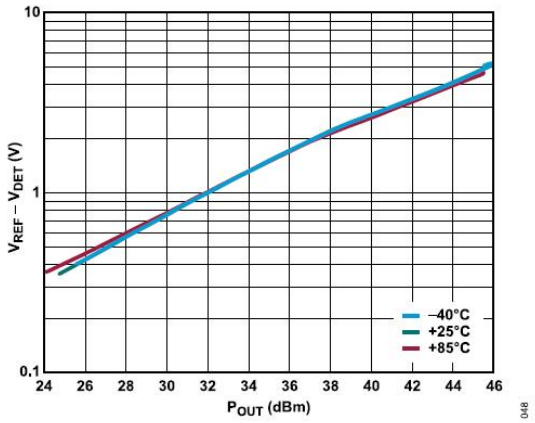


図 49. 様々な温度でのディテクタ電圧（V_{REF} – V_{DET}）とP_{OUT}の関係、3.1GHz

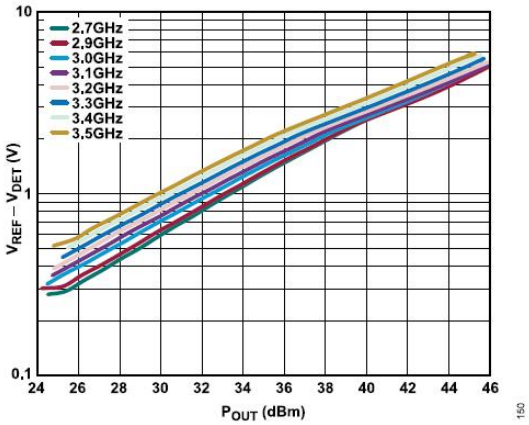


図 50. 様々な周波数でのV_{REF} - V_{DET}とP_{OUT}の関係

動作原理

ADPA1106は、46dBm（40W）のパルス電力を供給するGaNパワー・アンプで、2つのカスケード接続されたゲイン段で構成されています。簡略化したブロック図を図51に示します。

推奨のDCバイアス条件によって、デバイスにディープAB級の動作をさせることができるので、2.7GHz～3.5GHzの周波数範囲にわたって、21dBmのRF PINで46dBmのパルス出力POUTと56%のPAE（いずれも代表値）を生成できます。VDD1ピンに印加されたバイアス電圧が1つめのゲイン段のドレインを、VDD2ピンに印加されたバイアス電圧が2つめのゲイン段のドレインをそれぞれバイアスします（VDD1とVDD2は互いに接続する必要があります）。

VGG1ピンに印加されたDC電圧が1つめのゲイン段のゲートを、VGG2ピンに印加されたDC電圧が2つめのゲイン段のゲートをそれぞれバイアスすることで、各段のドレイン電流を制御することができます（VGG1ピンとVGG2ピンは互いに接続する必要があります）。

ADPA1106は、DCブロックされたシングル・エンドのRFINおよびRFOUTポートを備えており、これらのポートのインピーダンスは2.7GHz～3.5GHzの動作周波数範囲で50Ω（公称値）です。したがって、ADPA1106は50Ωのシステムに直接実装することができ、外付けのインピーダンス・マッチング部品やACカップリング・コンデンサは不要です。

RF出力信号(RFOUT) の一部は、RF P_{OUT}検出用のダイオードに方向性結合（カップリング）されます。このダイオードにDCバイアスがかかると、ダイオードはRF電力を整流し、RF電力はVDETのDC電圧として利用できるようになります。VDETの温度補償ができるように、RF電力にカップリングされていない同様のダイオードを介して検出されるリファレンスDC電圧がVREFピンで利用可能です。電圧差V_{REF} - V_{DET}から、RF P_{OUT}に比例した温度補償済みのディテクタ電圧が得られます。

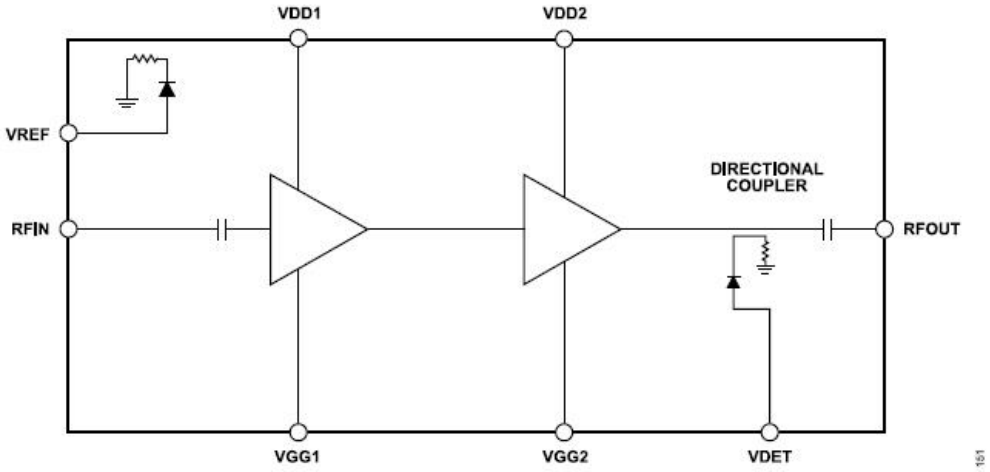


図 51. 基本的なブロック図

アプリケーション情報

基本的な接続方法

ADPA1106を動作させるための基本的な接続方法を図52に示します。45V～55V（公称50V）の電源電圧をVDD1ピン（ピン31）とVDD2ピン（ピン28）に印加します。図52に、この2つのピンをデカップリングするコンデンサ値を示します。VDD2とVDD1に接続された2個の390pFの電源デカップリング・コンデンサのそれぞれと直列に3.9Ωの抵抗を配置します。更に、VDD1に接続された1000pFコンデンサと直列に3.9Ωの抵抗を配置します。2つのゲート電圧ピン（VGG1とVGG2）を互いに接続し、図52に示すようにこの2つのピンを駆動します。 ピン4、ピン5、ピン7、ピン12、ピン13、ピン18、ピン22、ピン23、ピン26、ピン27、ピン29、ピン30は内部で接続されない（NIC)ピンとなっています。NICピンは内部では接続されていませんが、デバイスの特性評価時にはすべてグラウンドに接続されています。

VDD1、VDD2、VGG1、VGG2の各ラインのデカップリング・コンデンサは、ADPA1106の性能を得られる構成になっています。VGG1およびVGG2ラインのコンデンサの数を減らすことは可能です。まず、デバイスから最も遠い位置にある最大値のコンデンサを取り除くか、それらを結合させることを推奨します。図52のVDD1ピンとVDD2ピンに接続されたすべてのコンデンサと抵抗を使用しなければなりません。

外部バイアスは、5Vまでプルアップされた2個の100kΩ抵抗を介して内部RF検出回路に印加します。これにより、約100µAの電流が流れます。オペアンプを差動アンプの構成で使用し、VREFからVDETを減算することで、RF P_{OUT}に比例した温度補償済みの電圧が得られます（図53を参照）。

ADPA1106は連続動作に対応していないため、ゲート電圧またはドレイン電圧にパルス波を印加して、パルス・モードで動作させる必要があります。

0V～−4Vの電圧をV_{GG1}とV_{GG2} に印加し、目的のI_{DQ} が得られるまでこの電圧を調整します。

ゲート・パルス・モードでは、V_{DD}は固定レベル（公称+50V）に維持され、ゲート電圧は-4V（オフ時）～約-2.3V（オン時）のパルス波になります。オン時の電圧レベルを厳密に調整することによって目的のI_{DQ}が得られます。

ドレイン・パルス・モードでは、V_{DD}電圧はオンとオフを繰り返すパルス波になりますが、ゲート電圧は0V～−4Vの負の固定レベルに維持されます。大電流・高電圧によるオン／オフのスイッチングが行われるため、この回路には金属酸化膜半導体電界効果トランジスタ（MOSFET）とMOSFETスイッチ・ドライバが必要です。大容量のコンデンサも必要となります。このようなコンデンサは局所的な電荷貯蔵素子として機能し、パルス波がオンの間、ADPA1106に必要なドレイン電流を供給すると同時に、安定したドレイン電圧を維持します。

ADPA1106-EVALZ評価用ボード・パッケージには、ドレイン・パルス・モードに必要な回路が搭載されたプラグイン・パルサ・ボードが含まれています。詳細については、ADPA1106-EVALZを参照してください。

アプリケーション情報

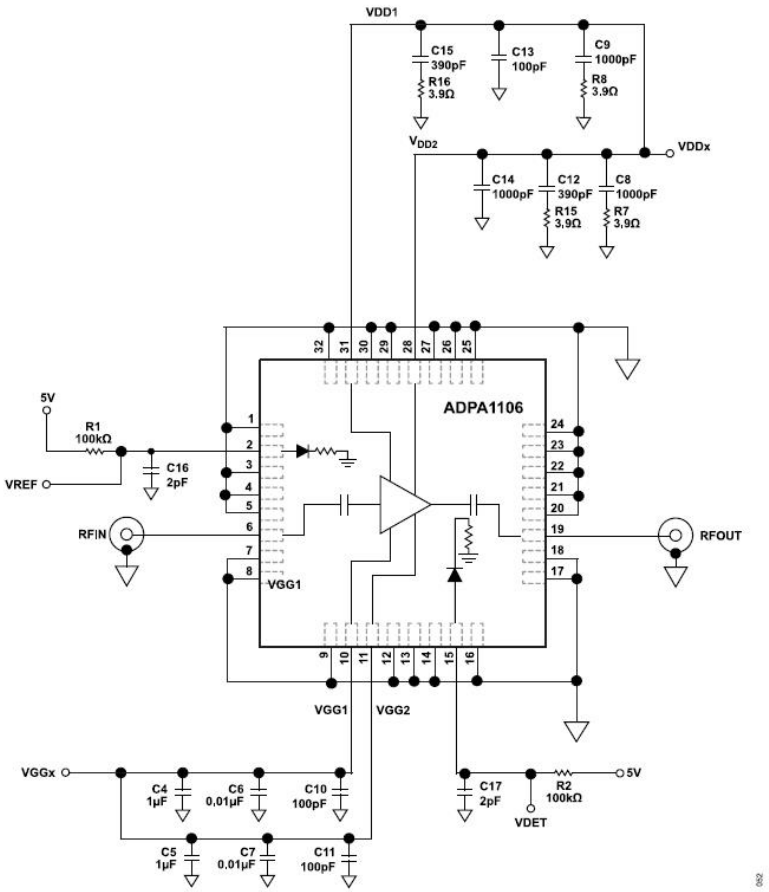


図 52. 基本的な接続方法

アプリケーション情報

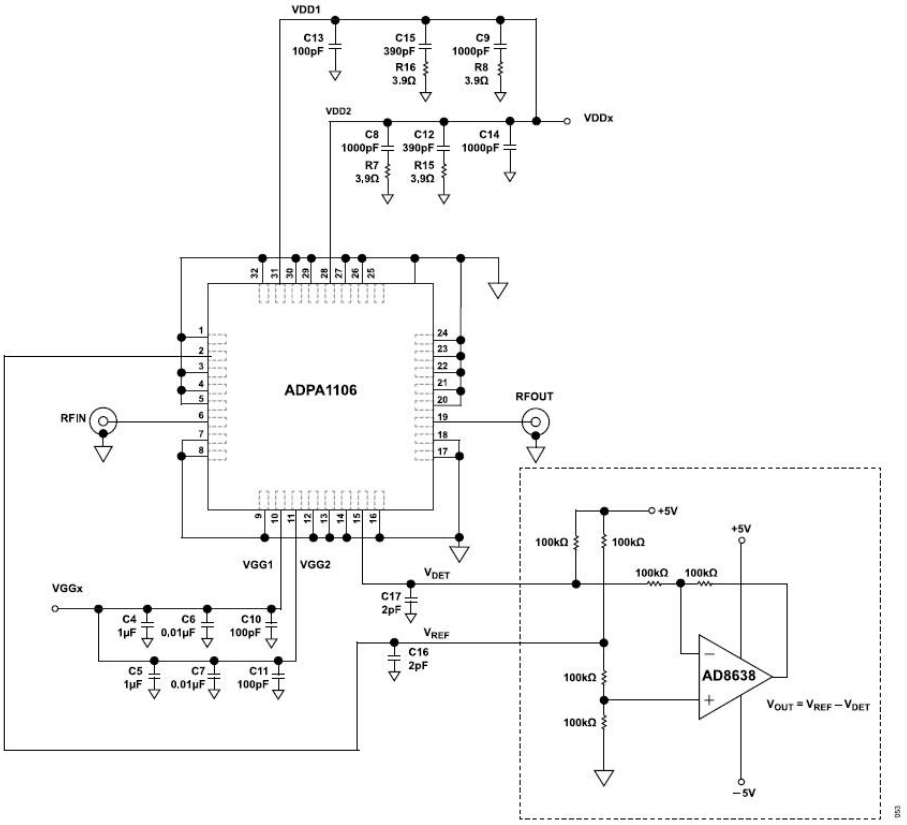


図 53. 推奨されるディテクタ減算回路

温度管理

仕様規定された性能と定格の動作寿命を達成するためには、温度管理を適切に行うことが重要です。平均消費電力を制限し安全なチャンネル温度を維持するには、パルス波のバイアスを印加する必要があります。チャンネル（またはダイ）の温度は、平均故障時間と密接に関連しています。

連続バイアスの場合を考えます（図54参照）。バイアスが印加されると、デバイスのチャンネル温度（T_{CHAN}）はターン・オン・トランジェントの間に上昇し、最終的に定常状態の値に落ち着きます。デバイスの熱抵抗 θ_{JC}は、次式のように、T_{CHAN}における開始時のT_{BASE}からの上昇温度を総消費電力P_{DISS}で割ることによって計算できます。

$$\theta_{JC} = t_{RISE}/P_{DISS}$$

ここで、
t_{RISE}は、デバイスのT_{CHAN}におけるT_{BASE}からの上昇温度のピーク値（℃）、

P_{DISS}は、デバイスの消費電力（W）です。

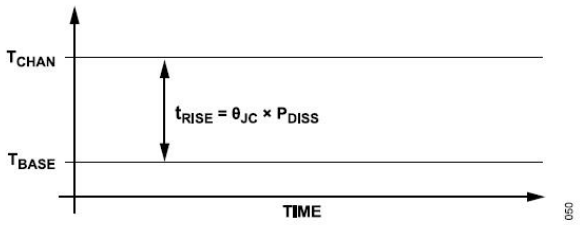


図 54. 連続バイアス

次に、固定のパルス幅とデューティ・サイクルでパルス波のバイアスを印加する場合を考えます（図55参照）。バイアスが印加されると、デバイスのT_{CHAN}は指数関数的に増加・減少するパルスの連続として表すことができます。連続パルス印加時のチャンネル温度のピーク値は、ターン・オン・トランジェントの間に上昇し、最終的に定常安定状態に落ち着きます。このとき、パルスとパルスの間のピーク・チャンネル温度は安定しています。

アプリケーション情報

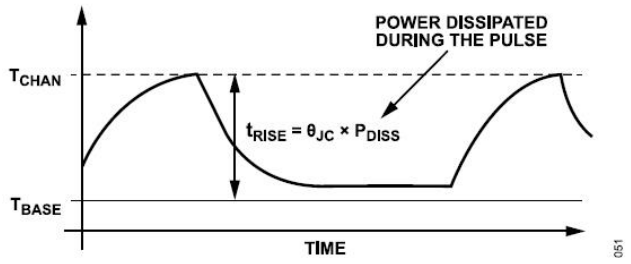


図 55. 低デューティ・サイクルのパルス波バイアス

様々なパルス幅およびデューティ・サイクルで過渡熱の測定および分析を実施して得られた熱抵抗値を、表7に示します。

表 7. パルスの設定と熱抵抗値

Pulse Settings		
Pulse Width (µs)	Duty Cycle (%)	θ_{JC} (℃/W)
100	10	2.11
200	20	2.82
300	30	3.54

ADPA1106アンプは、低デューティ・サイクルのパルス波アプリケーション向けに設計されています。連続バイアス条件では、熱抵抗は6.5℃/Wまで増加します。公称の静止バイアス（V_{DD1}およびV_{DD2} = 50V、I_{DQ} = 0.3A）でも、15Wの消費電力によってT_{CHAN}はT_{CASE}から97.5℃上昇します。T_{CASE} が85℃の場合、デバイスが連続動作を行うと、T_{CHAN} は182.5℃になります。

外形寸法

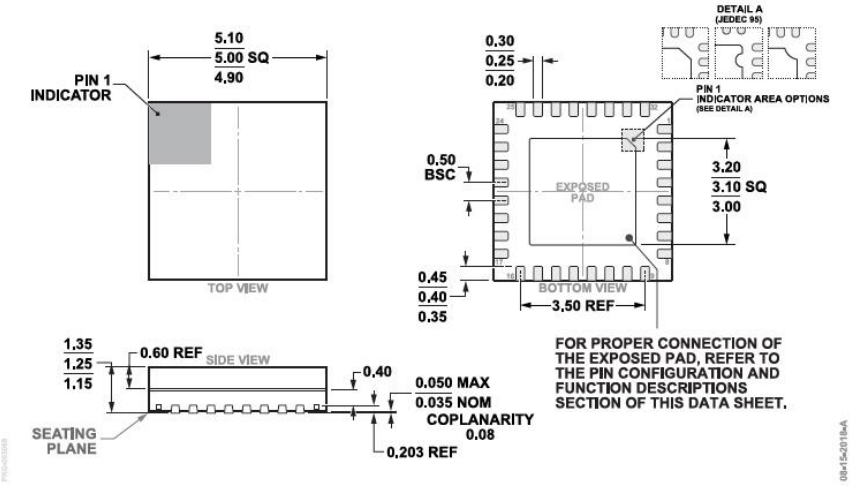


図 56. 32ピン・リード・フレーム・チップ・スケール・パッケージ、プリモールド・キャビティ［LFCSP_CAV］
5mm × 5mmボディ、1.25mmパッケージ高
（CG-32-2）
寸法：mm

更新：2022年4月14日

オーダー・ガイド

Model[1]	Temperature Range	Package Description	Packing Quantity	Package Option
ADPA1106ACGZN	−40℃ to +85℃	32-Lead LFCSP (5 mm x 5 mm with EPAD)	Tray, 500	CG-32-2
ADPA1106ACGZN-R7	−40℃ to +85℃	32-Lead LFCSP (5 mm x 5 mm with EPAD)	Reel, 500	CG-32-2

1　Z = RoHS準拠製品。

評価用ボード

Model[1]	Description
ADPA1106-EVALZ	Evaluation Board

1　Z = RoHS準拠製品。

©2023 Analog Devices, Inc. All rights reserved.
本　　社／〒105-6891　東京都港区海岸1-16-1 ニューピア竹芝サウスタワービル 10F
電話03（5402）8200
大 阪 営 業 所／〒532-0003　大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
電話06（6350）6868
名古屋営業所／〒451-6038　愛知県名古屋市西区牛島町 6-1 名古屋ルーセントタワー 38F
電話052（569）6300