



12.7 GHz ~ 15.4 GHz、GaAs MMIC 差動アップコンバータ

データシート

ADMV1009

特長

RF 出力周波数範囲: 12.7 GHz ~ 15.4 GHz
IF 入力周波数範囲: 2.8 GHz ~ 4 GHz
LO 入力周波数範囲: 9 GHz ~ 12.6 GHz
50 Ω の RF 出力、LO 入力、IF 入力に整合
イメージ除去: 20 dB
32 端子、4.9 mm × 4.9 mm の LCC パッケージ

アプリケーション

ポイント to ポイント・マイクロ波無線
レーダーおよび電子戦システム
計測器、ATE（自動試験装置）

機能ブロック図

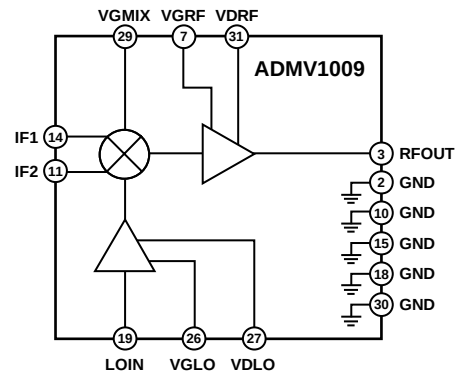


図 1.

概要

ADMV1009 は、小型ガリウム・ヒ素（GaAs）設計、モノリシック・マイクロ波集積回路（MMIC）の単側波帯（SSB）アップコンバータです。RoHS 準拠のパッケージを採用しており、ポイント to ポイント・マイクロ波無線設計向けに最適化され、12.7 GHz ~ 15.4 GHz の周波数範囲で動作します。

ADMV1009 は、20 dB のイメージ除去で 21 dB の変換ゲインを実現します。ADMV1009 は、ドライバ・アンプが局部発振器（LO）を駆動する、パッシブ・ダブル・バランスド・ミキサーを前段に接続した無線周波数（RF）アンプを使用しています。

IF1 と IF2 のミキサー入力を備え、必要な側波帯を選択するのに外付けの 180° バランを必要とします。ADMV1009 は、ハイブリッド型 SSB アップコンバータ部品よりはるかに小さい代替デバイスで、表面実装の製造アセンブリを使用できるので、ワイヤ・ボンディングが不要です。

ADMV1009 アップコンバータは、小型の熱強化型 4.9 mm × 4.9 mm LCC パッケージに収容されており、-40 °C ~ +85 °C の温度範囲で動作します。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長.....	1	リターン・ロス性能.....	14
アプリケーション.....	1	スプリアス性能.....	15
機能ブロック図.....	1	M×N スプリアス性能.....	17
概要.....	1	動作原理.....	18
改訂履歴.....	2	LO ドライバ・アンプ.....	18
仕様.....	3	ミキサー.....	18
絶対最大定格.....	4	RF アンプ.....	18
ESD に関する注意事項.....	4	アプリケーション情報.....	19
ピン配置およびピン機能説明.....	5	代表的なアプリケーション回路.....	19
代表的な性能特性.....	6	評価用ボードの情報.....	20
IF 周波数 = 2.8 GHz.....	6	部品表.....	22
IF 周波数 = 3.4 GHz.....	8	外形寸法.....	23
IF 周波数 = 4 GHz.....	10	オーダー・ガイド.....	23
IF 帯域幅.....	12		
リーク性能.....	13		

改訂履歴

10/2017—Revision 0: Initial Version

仕様

特に指定のない限り、VDRF = 5 V、VDLO = 5 V、IDLO = 60 mA、IDRF = 250 mA、LO = -4 dBm ≤ LO ≤ +4 dBm、-40 °C ≤ T_A ≤ +85 °C、上側波帯として、Mini-Circuits の RF トランス NCS1-422+ を用いて取得したデータ。

表 1.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
RF OUTPUT FREQUENCY RANGE			12.7		15.4	GHz
INPUT FREQUENCY RANGE						
Local Oscillator	LO		9		12.6	GHz
Intermediate Frequency	IF		2.8		4	GHz
LO AMPLITUDE			-4	0	+4	dBm
PERFORMANCE		With balun				
Conversion Gain			15	21	25	dB
Noise Figure	NF				16.5	dB
Output Third-Order Intercept	IP3	At output power (P _{OUT}) = 8 dBm	31	35		dBm
Output 1 dB Compression Point	P1dB		23	26		dBm
Image Rejection			20			dB
Leakage						
LO to RF					-10	dBm
LO to IF					-20	dBm
RF Output		IF = 0 dBm				
2× LO to 2× IF Spur			45			dBc
4× IF Spur			70			dBc
Return Loss						
RF Output					10	dB
LO Input		LO = 0 dBm			10	dB
IF Input					10	dB
POWER INTERFACE						
Amplifier Voltage						
RF	VDRF			5		V
LO	VDLO			5		V
Gate Voltage						
RF	VGRF		-1.1		-0.7	V
LO	VGLO		-1.1		-0.7	V
Mixer Voltage	VGMIX			-1.1		V
Amplifier Current						
RF	IDRF	Adjust VGRF between -1.1 V and -0.7 V to achieve IDRF		250	300	mA
LO	IDLO	Adjust VGLO between -1.1 V and -0.7 V to achieve IDLO		60	100	mA
Gate Current						
RF	IGRF					μA
LO	IGLO					μA
Total Power				1.3	1.55	W

絶対最大定格

表 2.

Parameter	Rating
Supply Voltage	
VDRF	6 V
VDLO	6 V
VGLO	0 V
VGRF	0 V
VGMIX	0 V
Maximum Junction Temperature	175°C
Lifetime at Maximum Junction Temperature	>10 years
Operating Temperature Range	−40°C to +85°C
Storage Temperature Range	−55°C to +125°C
Input Power	
LO	15 dBm
IF	15 dBm
Lead Temperature Range (Soldering 60 sec)	−65°C to +150°C
Electrostatic Discharge (ESD) Sensitivity	
Human Body Model (HBM)	750 V
Field Induced Charged Device Model (FICDM)	750 V

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

ESD に関する注意事項

**ESD（静電放電）の影響を受けやすいデバイスです。**

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

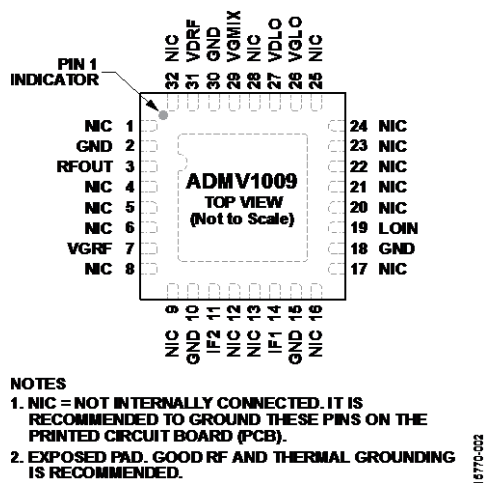


図 2. ピン配置

表 3. ピン機能の説明

Pin No.	Mnemonic	Description
1, 4 to 6, 8, 9, 12, 13, 16, 17, 20 to 25, 28, 32	NIC	内部では未接続。これらのピンをプリント回路基板（PCB）に接地することを推奨します。
2, 10, 15, 18, 30	GND	グラウンド。これらのピンは内部で接地されており、PCB 上にも接地する必要があります。
3	RFOUT	RF 出力。このピンは内部で AC カップリングされ、50 Ω 、シングルエンドに整合されています。
7	VGRF	RF アンプのゲート用の電源電圧。必要な外付け部品とバイアスについては、アプリケーション情報のセクションを参照してください。
11, 14	IF2, IF1	差動 IF 入力。これらのピンは 50 Ω に整合され、AC カップリングされています。外部 DC ブロックは不要です。
19	LOIN	局部発振器入力。このピンは AC カップリングされ、50 Ω に整合されています。
26	VGLO	LO アンプのゲート用の電源電圧。必要な外付け部品とバイアスについては、アプリケーション情報のセクションを参照してください。
27	VDLO	LO アンプ用の電源電圧。必要な外付け部品とバイアスについては、アプリケーション情報のセクションを参照してください。
29	VGMIX	ミキサー用の電源電圧。このピンは高インピーダンス・ポートです。必要な外付け部品とバイアスについては、アプリケーション情報のセクションを参照してください。
31	VDRF	RF アンプ用の電源電圧。必要な外付け部品とバイアスについては、アプリケーション情報のセクションを参照してください。
	EPAD	露出パッド。良好な RF 接地および熱接地を行うことを推奨します。

代表的な性能特性

IF 周波数 = 2.8 GHz

特に指定のない限り、VDRF = 5 V、VDLO = 5 V、IDLO = 60 mA、IDRF = 250 mA、LO = -4 dBm ≤ LO ≤ +4 dBm、-40 °C ≤ T_A ≤ +85 °C、上側波帯として、Mini-Circuits の RF トランス NCS1-422+ を用いて取得したデータ。

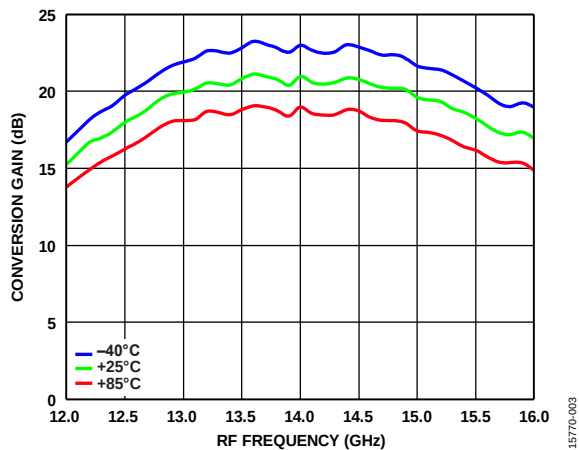


図 3. さまざまな温度での変換ゲインと RF 周波数の関係

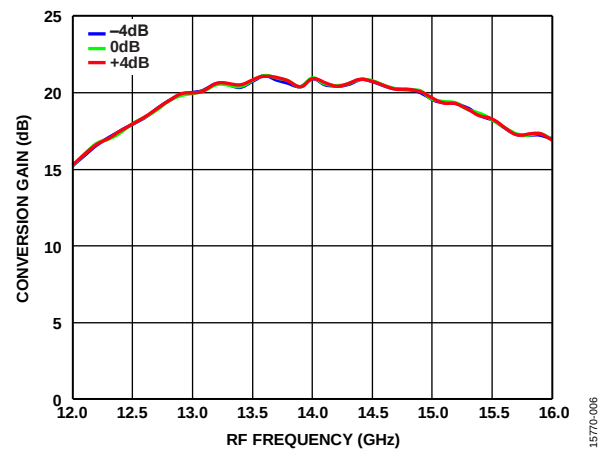


図 6. さまざまな LO 電力での変換ゲインと RF 周波数の関係

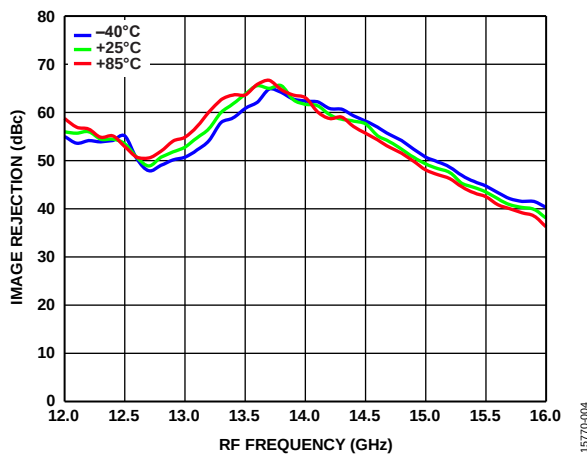


図 4. さまざまな温度でのイメージ除去と RF 周波数の関係

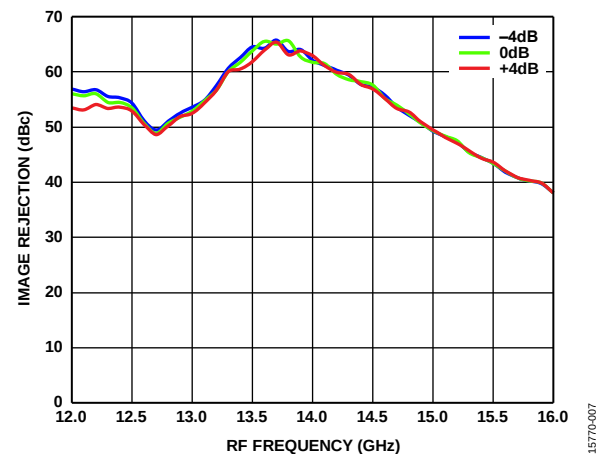


図 7. さまざまな LO 電力でのイメージ除去と RF 周波数の関係

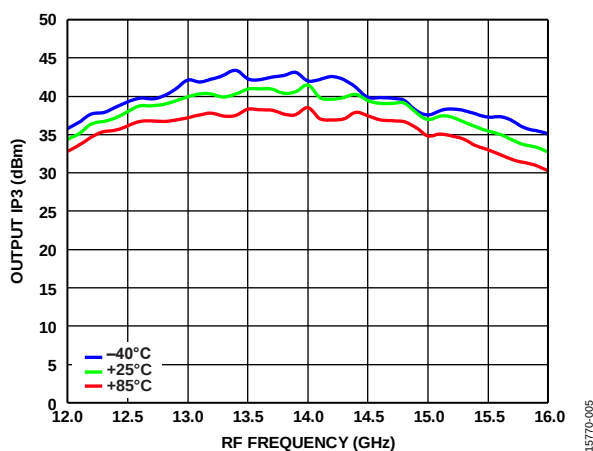


図 5. さまざまな温度での出力 IP3 と RF 周波数の関係

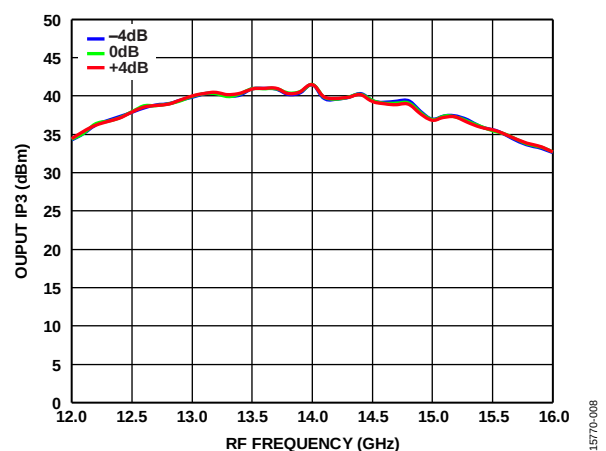


図 8. さまざまな LO 電力での出力 IP3 と RF 周波数の関係

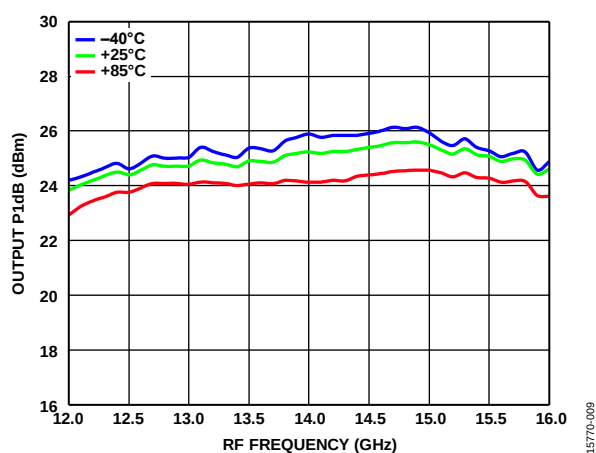


図 9. さまざまな温度での出力 P1dB と RF 周波数の関係

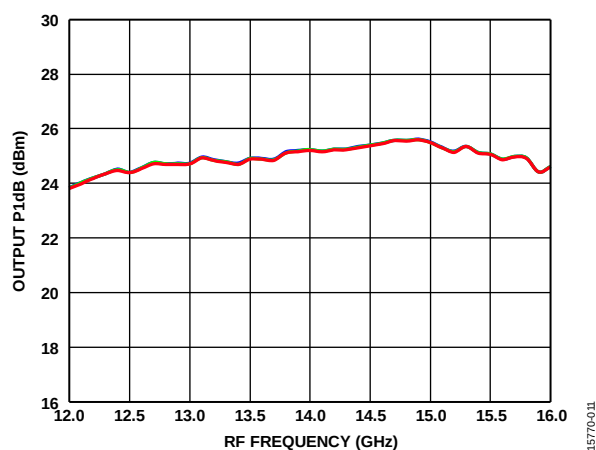


図 11. さまざまな LO 電力での出力 P1dB と RF 周波数の関係

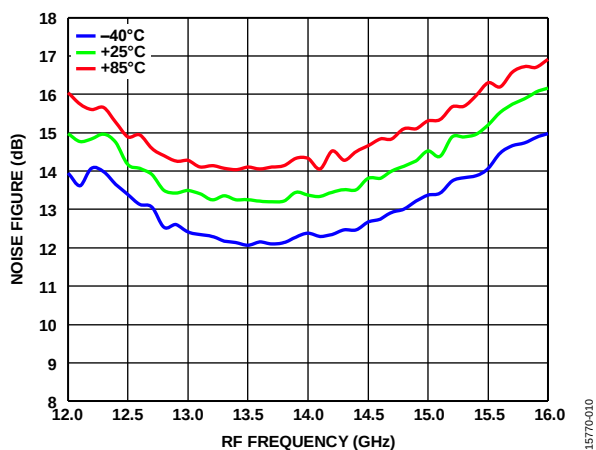


図 10. さまざまな温度でのノイズ指数と RF 周波数の関係

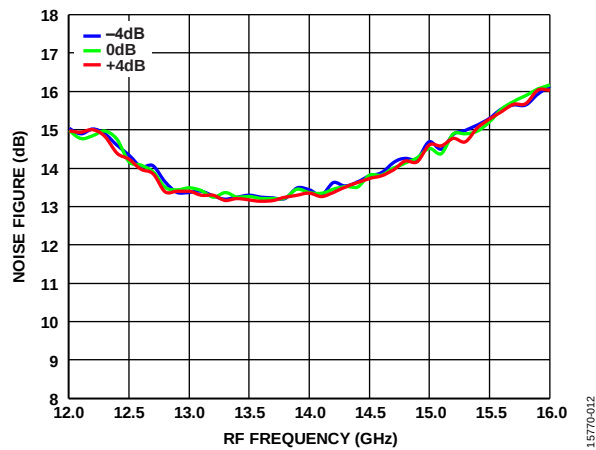


図 12. さまざまな LO 電力でのノイズ指数と RF 周波数の関係

IF 周波数 = 3.4 GHz

特に指定のない限り、VDRF = 5 V、VDLO = 5 V、IDLO = 60 mA、IDRF = 250 mA、LO = -4 dBm ≤ LO ≤ +4 dBm、-40 °C ≤ T_A ≤ +85 °C、上側波帯として、Mini-Circuits の RF トランス NCS1-422+ を用いて取得したデータ。

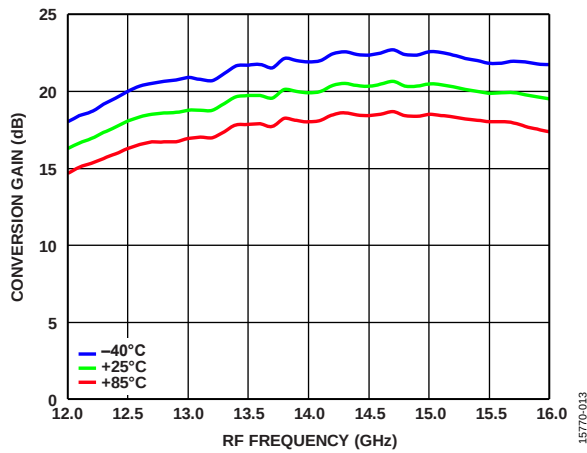


図 13. さまざまな温度での変換ゲインと RF 周波数の関係

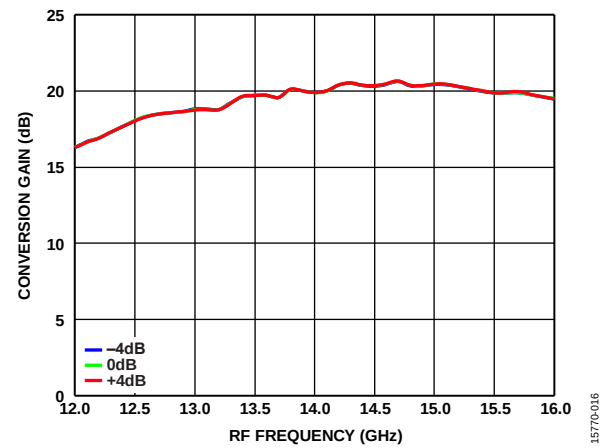


図 16. さまざまな LO 電力での変換ゲインと RF 周波数の関係

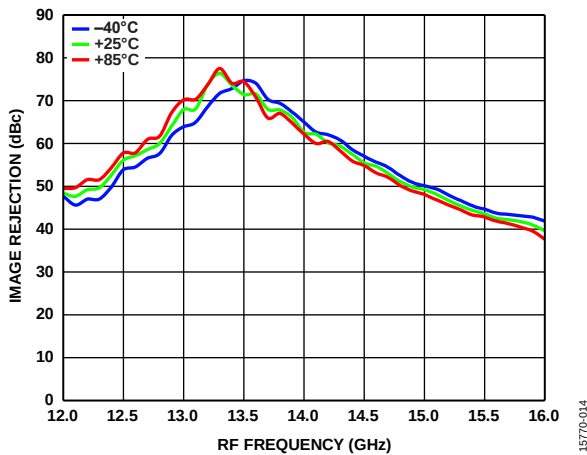


図 14. さまざまな温度でのイメージ除去と RF 周波数の関係

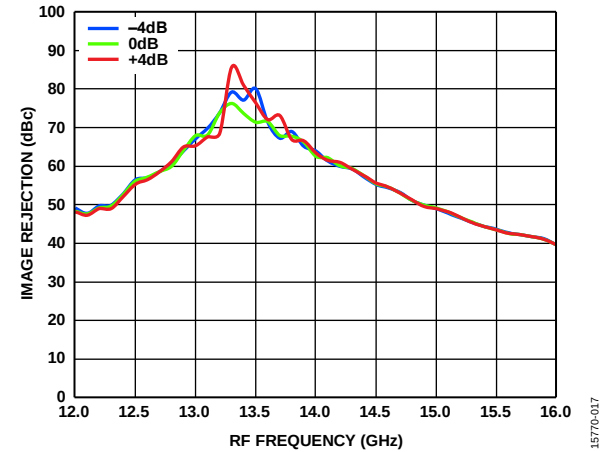


図 17. さまざまな LO 電力でのイメージ除去と RF 周波数の関係

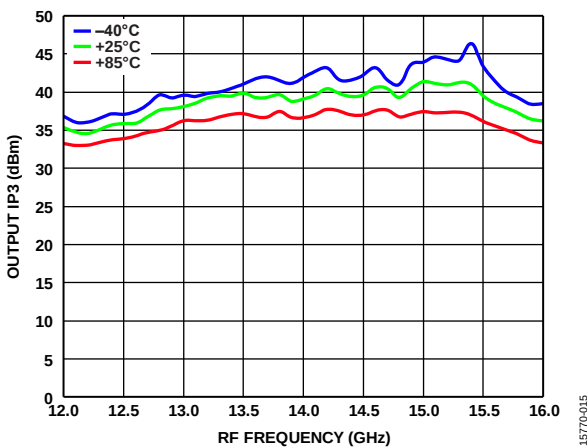


図 15. さまざまな温度での出力 IP3 と RF 周波数の関係

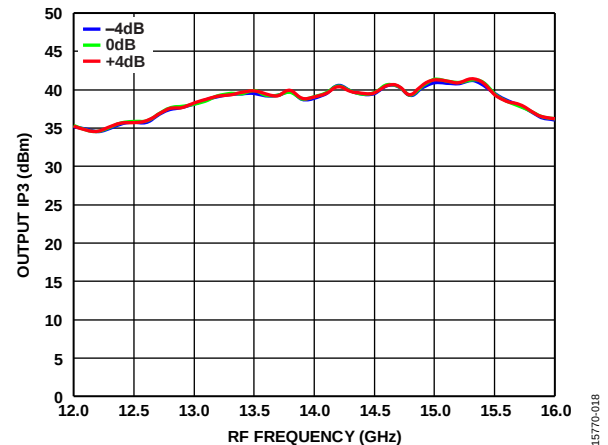


図 18. さまざまな LO 電力での出力 IP3 と RF 周波数の関係

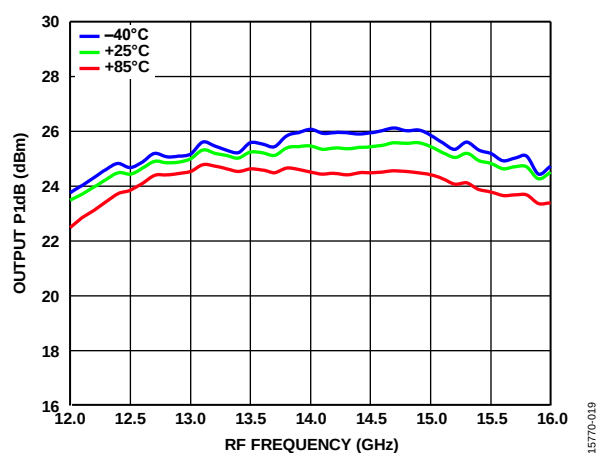


図 19. さまざまな温度での出力 P1dB と RF 周波数の関係

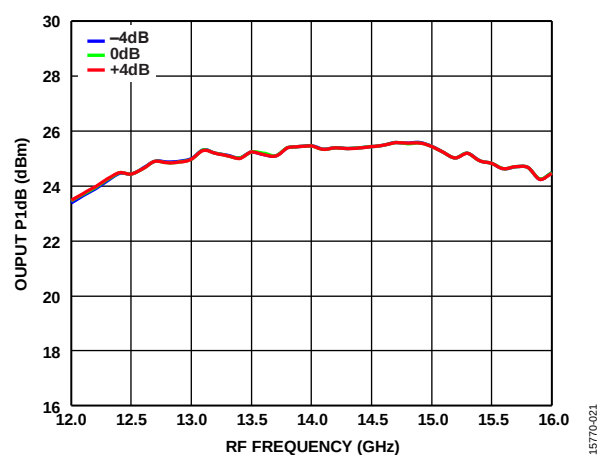


図 21. さまざまな LO 電力での出力 P1dB と RF 周波数の関係

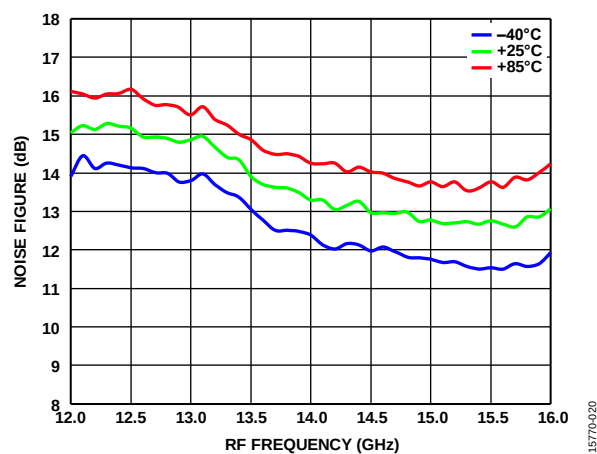


図 20. さまざまな温度でのノイズ指数と RF 周波数の関係

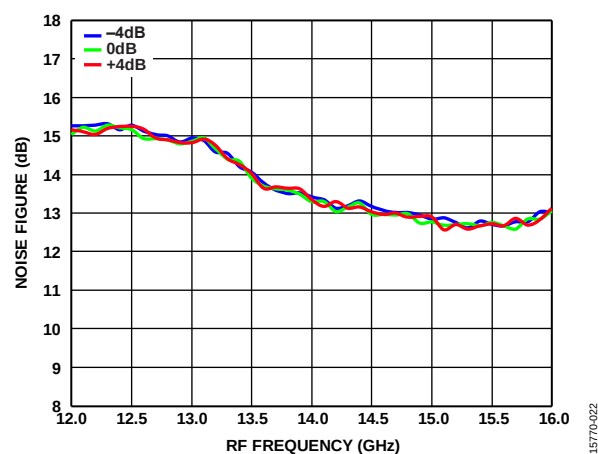


図 22. さまざまな LO 電力でのノイズ指数と RF 周波数の関係

IF 周波数 = 4 GHz

特に指定のない限り、VDRF = 5 V、VDLO = 5 V、IDLO = 60 mA、IDRF = 250 mA、LO = -4 dBm ≤ LO ≤ +4 dBm、-40 °C ≤ T_A ≤ +85 °C、上側波帯として、Mini-Circuits の RF トランス NCS1-422+ を用いて取得したデータ。

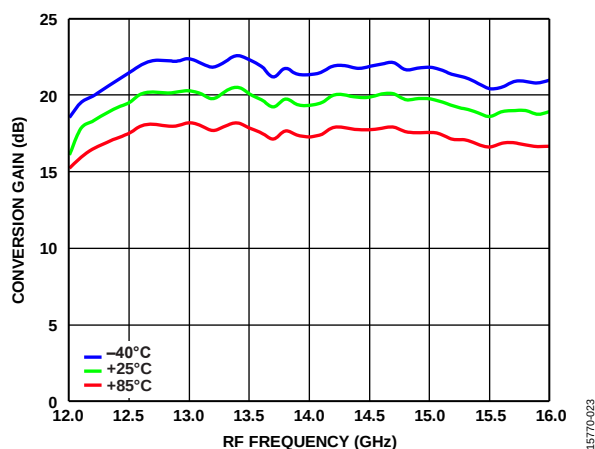


図 23. さまざまな温度での変換ゲインと RF 周波数の関係

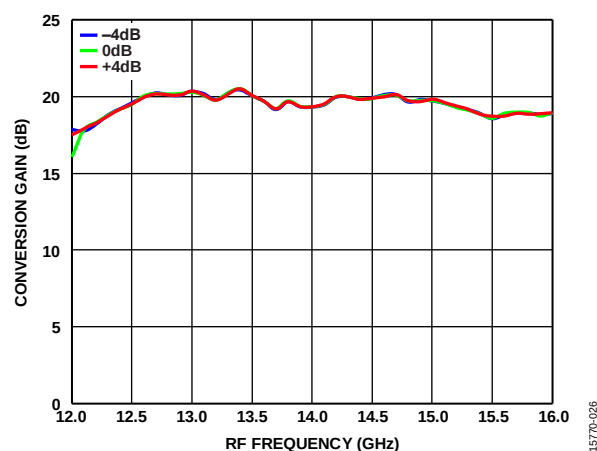


図 26. さまざまな LO 電力での変換ゲインと RF 周波数の関係

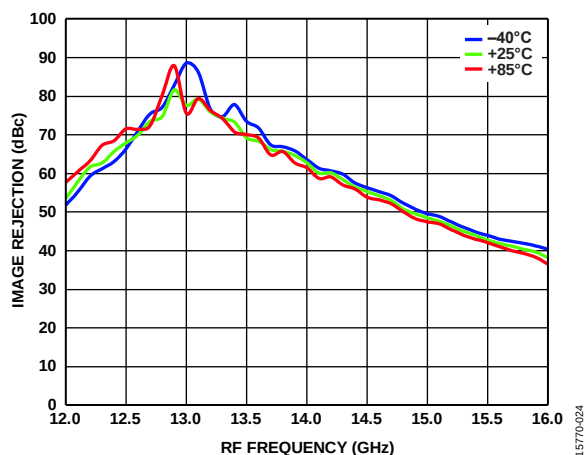


図 24. さまざまな温度でのイメージ除去と RF 周波数の関係

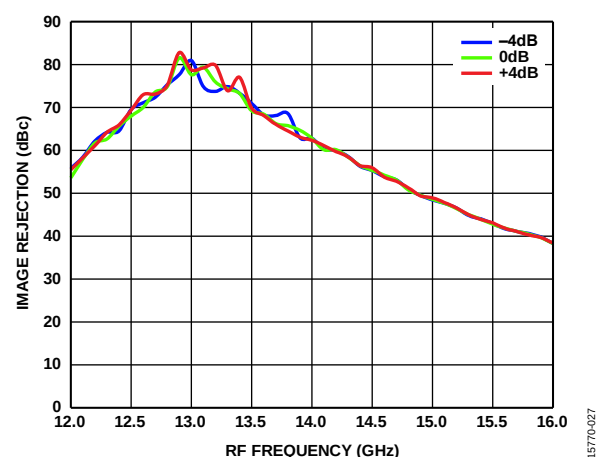


図 27. さまざまな LO 電力でのイメージ除去と RF 周波数の関係

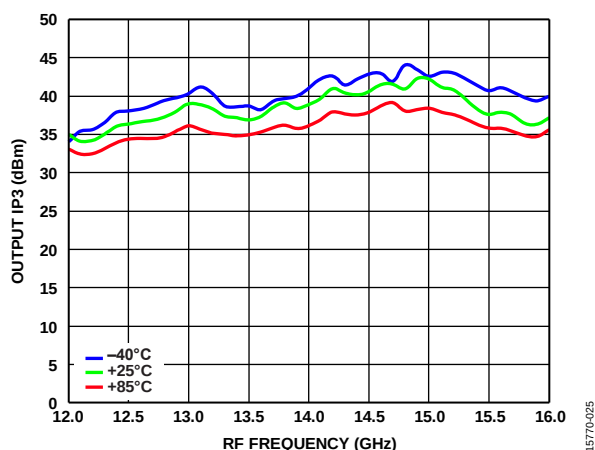


図 25. さまざまな温度での出力 IP3 と RF 周波数の関係

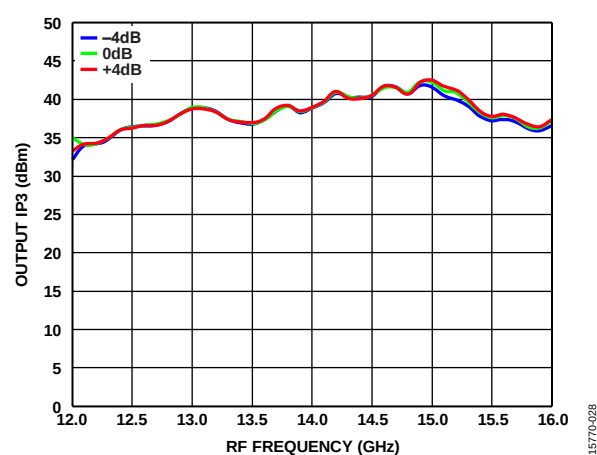


図 28. さまざまな LO 電力での出力 IP3 と RF 周波数の関係

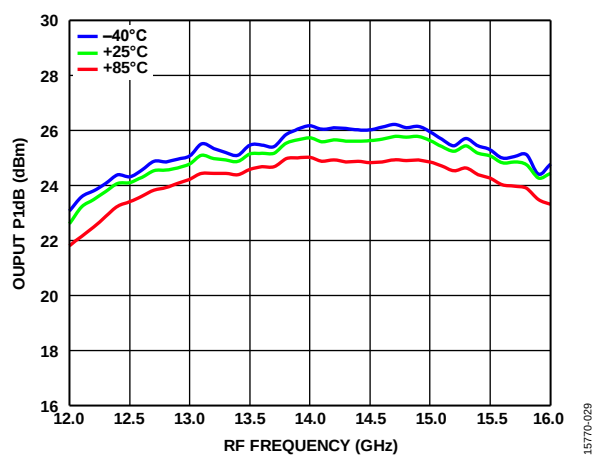


図 29. さまざまな温度での出力 P1dB と RF 周波数の関係

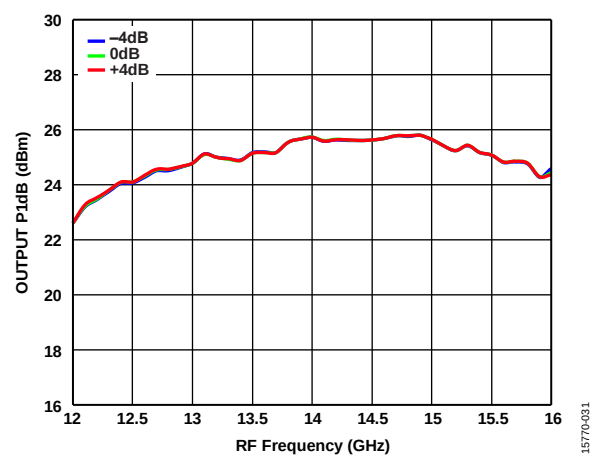


図 31. さまざまな LO 電力での出力 P1dB と RF 周波数の関係

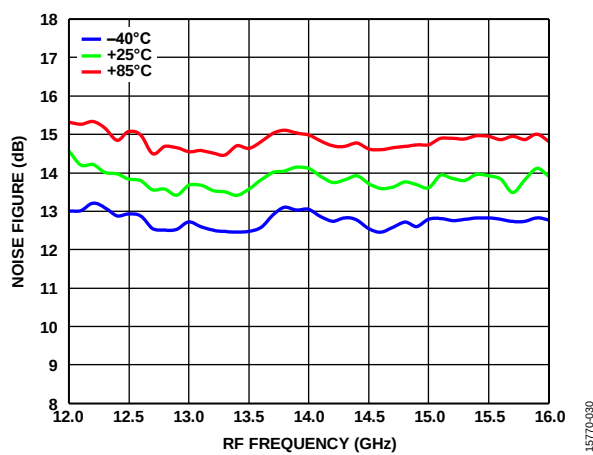


図 30. さまざまな温度でのノイズ指数と RF 周波数の関係

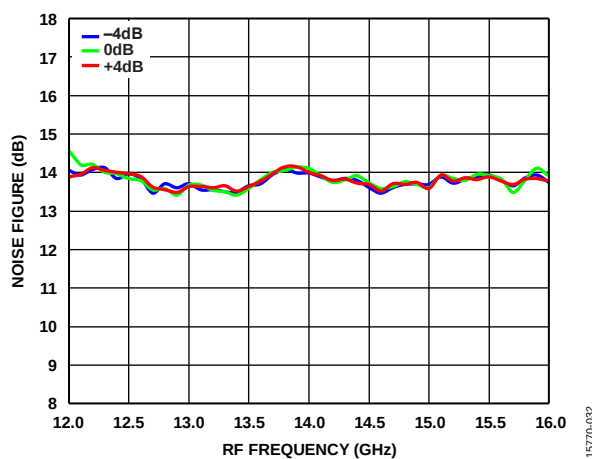


図 32. さまざまな LO 電力でのノイズ指数と RF 周波数の関係

IF 帯域幅

特に指定のない限り、VDRF = 5 V、VDLO = 5 V、IDLO = 60 mA、IDRF = 250 mA、10.2 GHz で、 $LO = -4 \text{ dBm} \leq LO \leq +4 \text{ dBm}$ 、 $-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$ 、上側波帯として、Mini-Circuits の RF トランス NCS1-422+ を用いて取得したデータ。

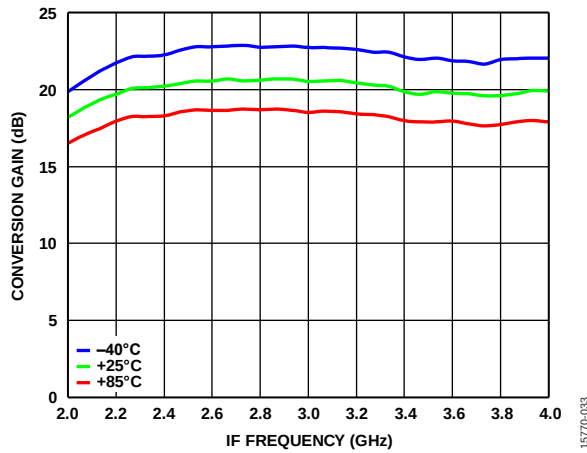


図 33. さまざまな温度での変換ゲインと IF 周波数の関係

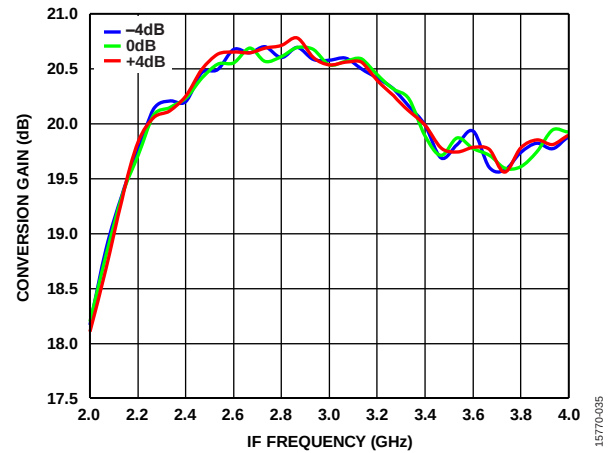


図 35. さまざまな LO 電力での変換ゲインと IF 周波数の関係

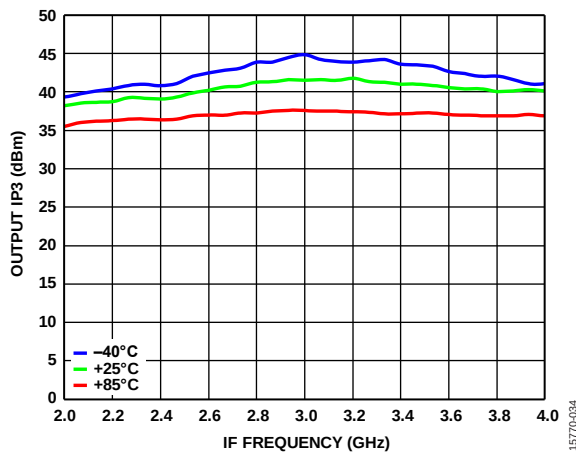


図 34. さまざまな温度での出力 IP3 と IF 周波数の関係

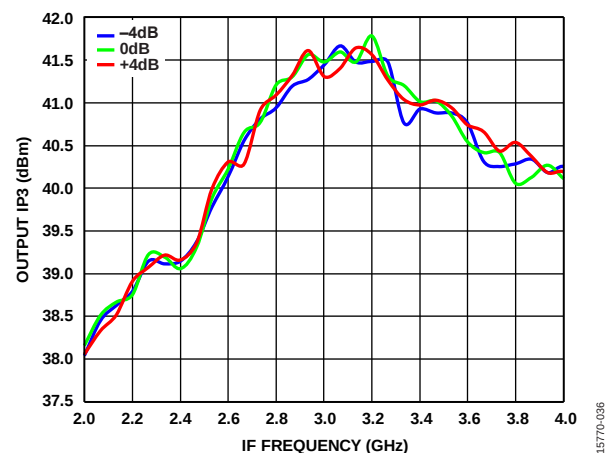


図 36. さまざまな LO 電力での出力 IP3 と IF 周波数の関係

リーク性能

特に指定のない限り、 $V_{DRF} = 5\text{ V}$ 、 $V_{DLO} = 5\text{ V}$ 、 $I_{DLO} = 60\text{ mA}$ 、 $I_{DRF} = 250\text{ mA}$ 、 $LO = -4\text{ dBm} \leq LO \leq +4\text{ dBm}$ 、 $-40\text{ }^{\circ}\text{C} \leq T_A \leq +85\text{ }^{\circ}\text{C}$ 、上側波帯として、Mini-Circuits の RF トランス NCS1-422+ を用いて取得したデータ。

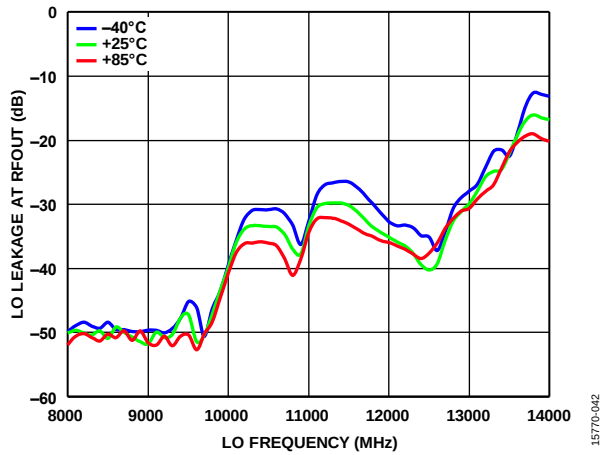


図 37. さまざまな温度での RFOUT における LO リークと LO 周波数の関係

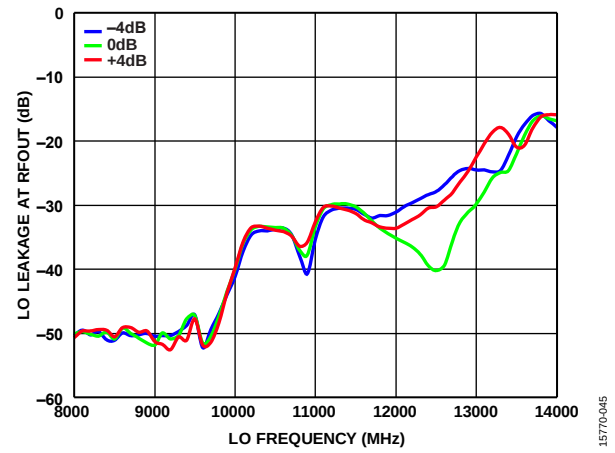


図 39. さまざまな LO 電力での RFOUT における LO リークと LO 周波数の関係

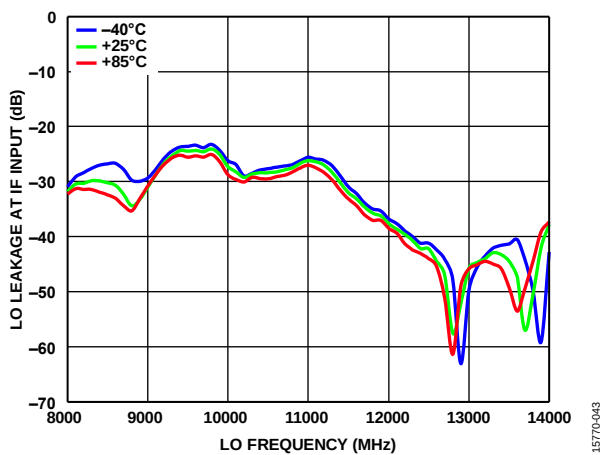


図 38. さまざまな温度での IF 入力における LO リークと LO 周波数の関係

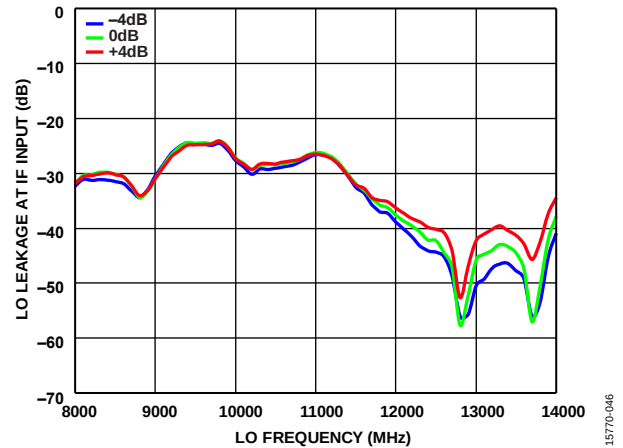


図 40. さまざまな LO 電力での IF 入力における LO リークと LO 周波数の関係

リターン・ロス性能

特に指定のない限り、 $V_{DRF} = 5\text{ V}$ 、 $V_{DLO} = 5\text{ V}$ 、 $I_{DLO} = 60\text{ mA}$ 、 $I_{DRF} = 250\text{ mA}$ 、 $LO = -4\text{ dBm} \leq LO \leq +4\text{ dBm}$ 、 $-40\text{ }^{\circ}\text{C} \leq T_A \leq +85\text{ }^{\circ}\text{C}$ 、上側波帯として、Mini-Circuits の RF トランス NCS1-422+ を用いて取得したデータ。測定値は、パターン・ロスと RF コネクタ・ロスを含んでいます。

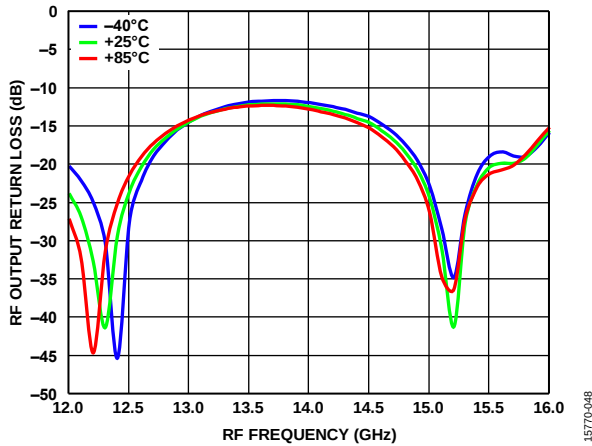


図 41. さまざまな温度での RF 出力リターン・ロスと RF 周波数の関係

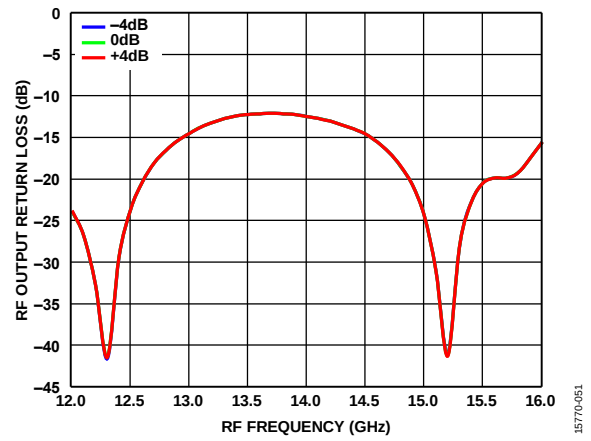


図 44. さまざまな LO 電力での RF 出力リターン・ロスと RF 周波数の関係

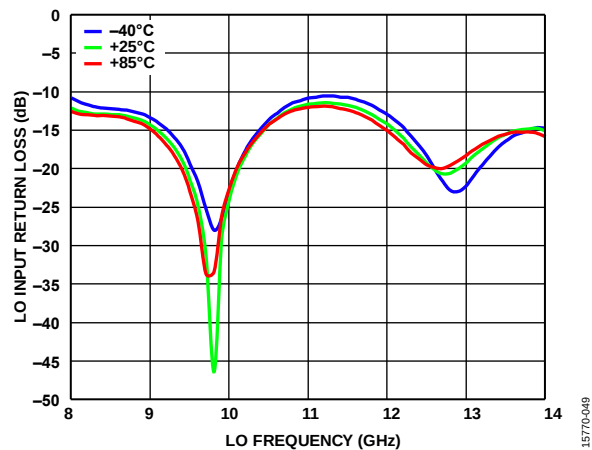


図 42. さまざまな温度での LO 入力リターン・ロスと LO 周波数の関係

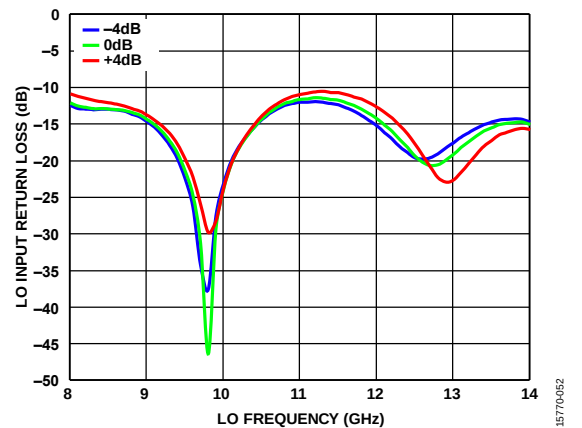


図 45. さまざまな LO 電力での LO 入力リターン・ロスと LO 周波数の関係

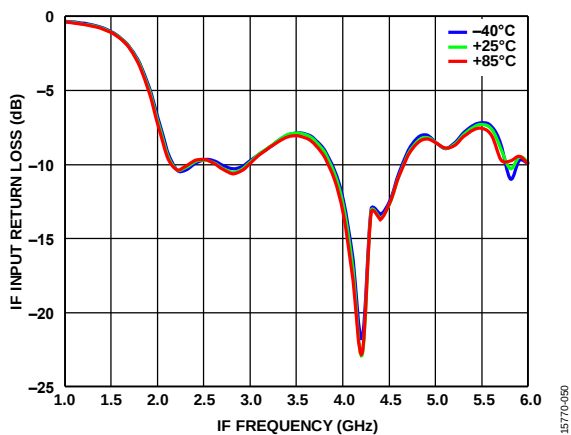


図 43. さまざまな温度での IF 入力リターン・ロスと IF 周波数の関係

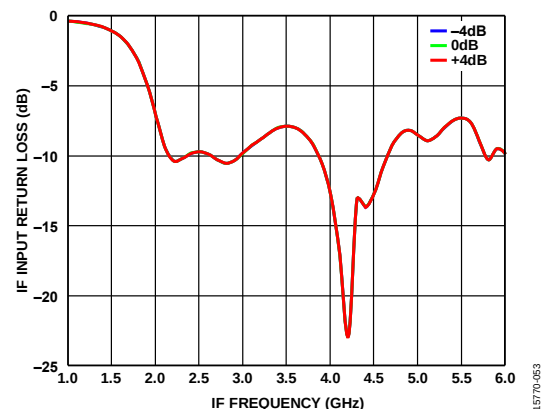


図 46. さまざまな LO 電力での IF 入力リターン・ロスと IF 周波数の関係

スプリアス性能

特に指定のない限り、 $V_{DRF} = 5\text{ V}$ 、 $V_{DLO} = 5\text{ V}$ 、 $I_{DLO} = 60\text{ mA}$ 、 $I_{DRF} = 250\text{ mA}$ 、 $LO = 0\text{ dBm}$ 、 $-40\text{ }^{\circ}\text{C} \leq T_A \leq +85\text{ }^{\circ}\text{C}$ 、上側波帯として、Mini-Circuits の RF トランス NCS1-422+ を用いて取得したデータ。

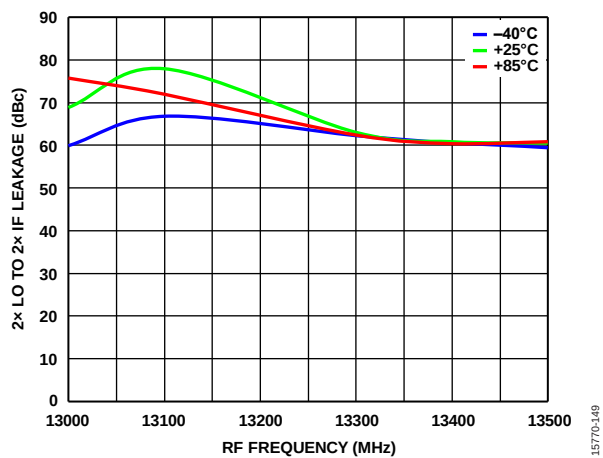


図 47. さまざまな温度での 2× LO から 2× IF へのリークと RF 周波数の関係、IF = 3.1 GHz、-10 dBm

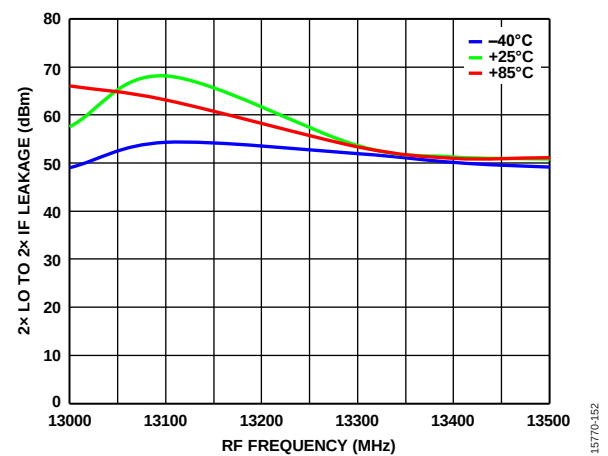


図 50. さまざまな温度での 2× LO から 2× IF へのリークと RF 周波数の関係、IF = 3.1 GHz、0 dBm

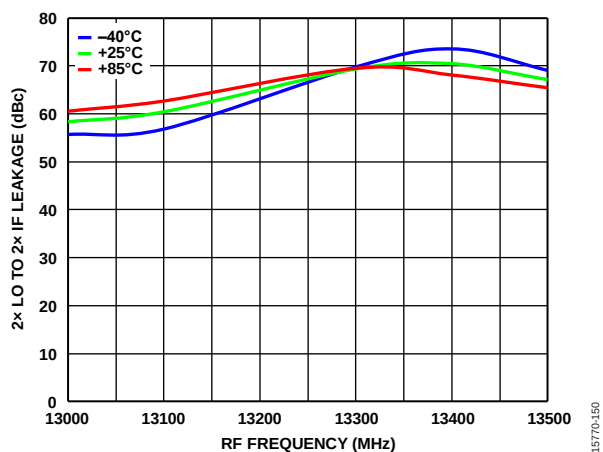


図 48. さまざまな温度での 2× LO から 2× IF へのリークと RF 周波数の関係、IF = 3.3 GHz、-10 dBm

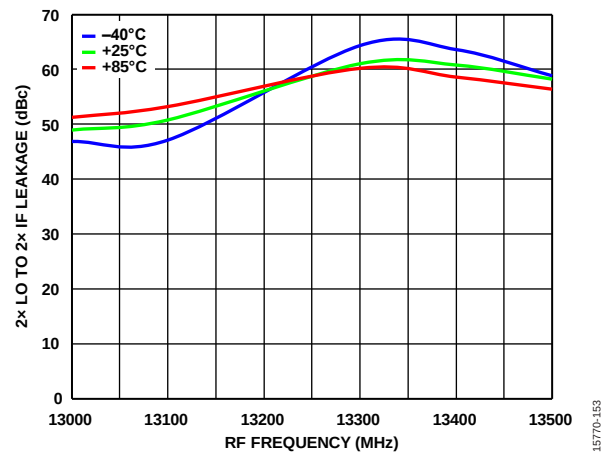


図 51. さまざまな温度での 2× LO から 2× IF へのリークと RF 周波数の関係、IF = 3.3 GHz、0 dBm

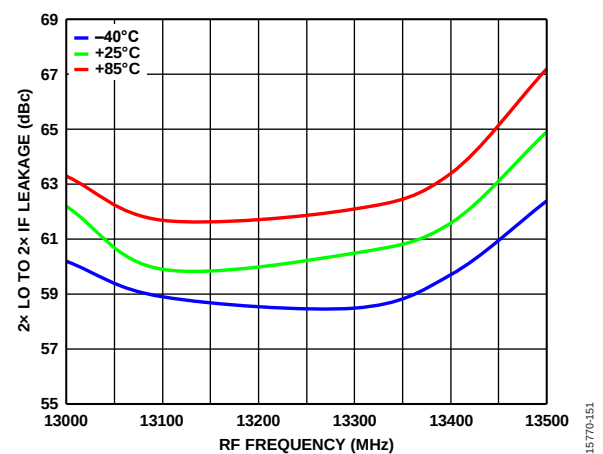


図 49. さまざまな温度での 2× LO から 2× IF へのリークと RF 周波数の関係、IF = 3.5 GHz、-10 dBm

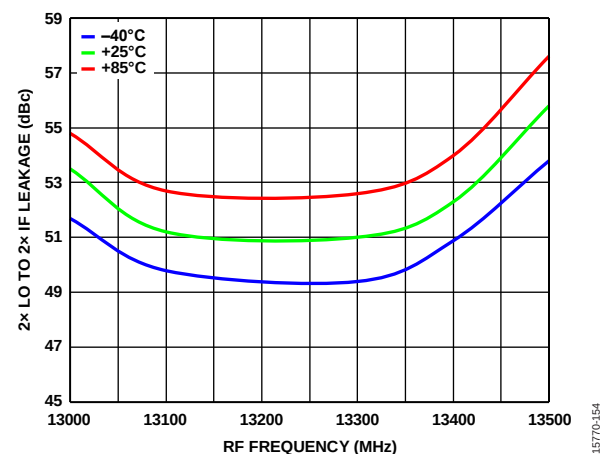


図 52. さまざまな温度での 2× LO から 2× IF へのリークと RF 周波数の関係、IF = 3.5 GHz、0 dBm

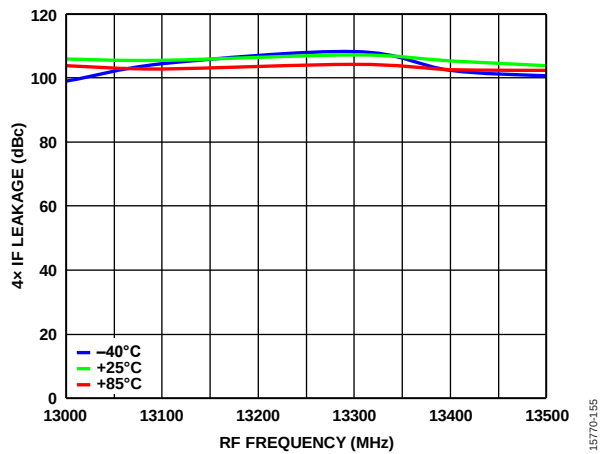


図 53. さまざまな温度での 4× IF リークと RF 周波数の関係、IF = 3.1 GHz、-10 dBm

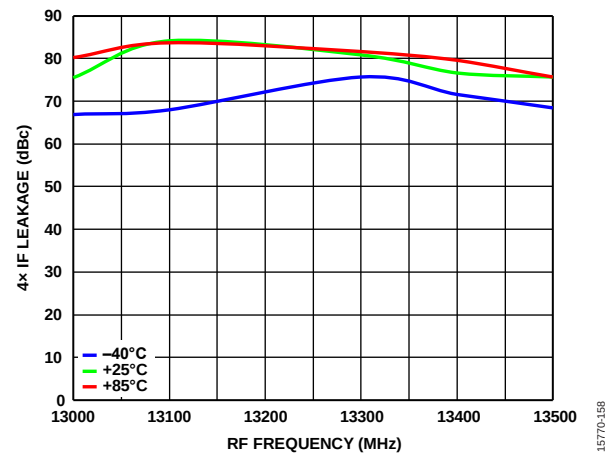


図 56. さまざまな温度での 4× IF リークと RF 周波数の関係、IF = 3.1 GHz、0 dBm

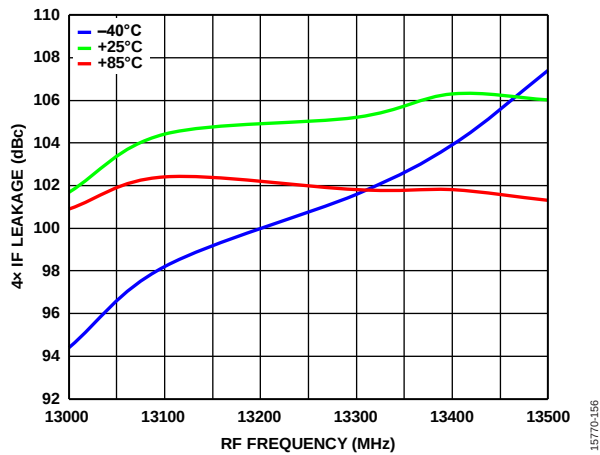


図 54. さまざまな温度での 4× IF リークと RF 周波数の関係、IF = 3.3 GHz、-10 dBm

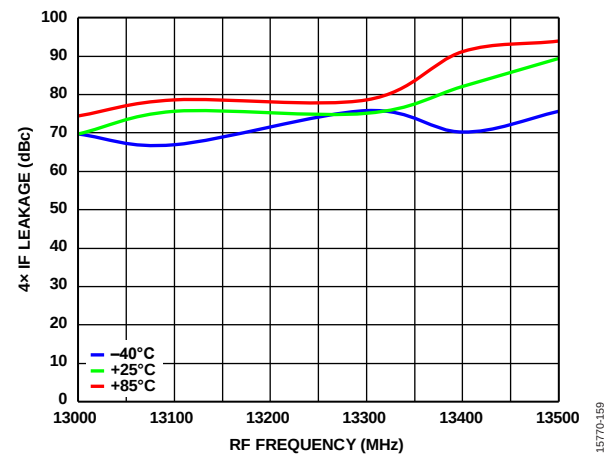


図 57. さまざまな温度での 4× IF リークと RF 周波数の関係、IF = 3.3 GHz、0 dBm

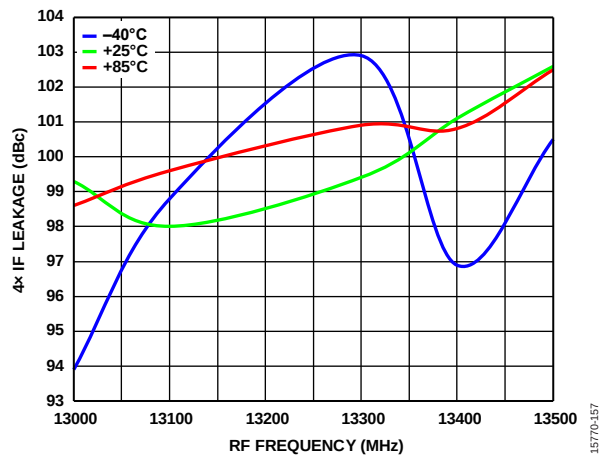


図 55. さまざまな温度での 4× IF リークと RF 周波数の関係、IF = 3.5 GHz、-10 dBm

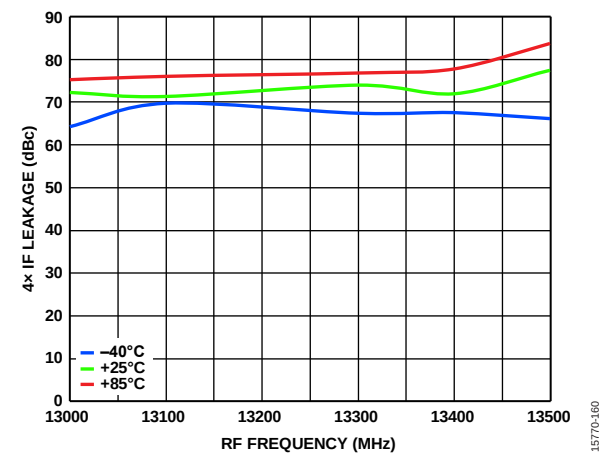


図 58. さまざまな温度での 4× IF リークと RF 周波数の関係、IF = 3.5 GHz、0 dBm

表 4.RFOUT での LO の高調波リーク

LO Frequency (MHz)	Frequency			
	1.0	2.0	3.0	4.0
9000	-51	-14	-50	-72
9500	-48	-5	-55	-67
10000	-40	-15	-51	-63
10500	-33	-28	-67	-62
11000	-33	-44	-74	-75
11500	-30	-44	-63	-77
12000	-35	-44	-73	-76
12600	-39	-40	-63	-75

M × N スプリアス性能**LO = 0 dBm、上側波帯**

IF = 28000 MHz @ 0 dBm および RF = 13300 MHz。すべての値を RF 電力レベル未満で dBc 単位で表示。N/A は該当なし。

		N × LO					
		0	1	2	3	4	5
M × RF	0	N/A	N/A	N/A	N/A	N/A	N/A
	1	N/A	N/A	82.5	78.9	<100	N/A
	2	N/A	64.9	53.6	91.7	<100	N/A
	3	N/A	<100	67.4	94.5	<100	N/A
	4	80.8	<100	<100	84.9	<100	N/A
	5	N/A	N/A	N/A	N/A	N/A	N/A

IF = 34000 MHz @ 0 dBm および RF = 13300 MHz。すべての値を RF 電力レベル未満で dBc 単位で表示。N/A は該当なし。

		N × LO					
		0	1	2	3	4	5
M × RF	0	N/A	N/A	N/A	N/A	N/A	N/A
	1	N/A	N/A	31.4	77.8	<100	N/A
	2	N/A	71.7	61	84.4	<100	N/A
	3	N/A	<100	92.6	87.6	<100	N/A
	4	75.1	<100	<100	85.2	<100	N/A
	5	N/A	N/A	N/A	N/A	N/A	N/A

IF = 4000 MHz @ 0 dBm および RF = 13300 MHz。すべての値を RF 電力レベル未満で dBc 単位で表示。N/A は該当なし。

		N × LO					
		0	1	2	3	4	5
M × RF	0	N/A	N/A	N/A	N/A	N/A	N/A
	1	N/A	N/A	29.0	85.6	<100	N/A
	2	N/A	71.2	51	85.8	<100	N/A
	3	N/A	<100	98.5	69.7	<100	N/A
	4	73.9	<100	<100	78.8	<100	N/A
	5	N/A	N/A	N/A	N/A	N/A	N/A

動作原理

ADMV1009 は、RoHS 準拠のパッケージに収められた、GaAs、MMIC、単側波帯（SSB）のアップコンバータで、上側波帯のポイント to ポイント・マイクロ波無線アプリケーション向けに最適化されており、12.7 GHz ～ 15.4 GHz の出力周波数範囲で動作します。ADMV1009 は、9 GHz ～ 12.6 GHz の LO 入力周波数、および 2.8 GHz ～ 4 GHz の IF 周波数をサポートします。

ADMV1009 はドライバ・アンプが局部発振器（LO）を駆動する、パッシブ・ダブル・バランスド・ミキサーを前段に接続した RF アンプを使用しています（図 59 を参照）。設計、プロセス、パッケージング技術の組み合わせが、これらのサブシステムの機能を 1 つのダイに集積化することを可能にしています。また、成熟したパッケージング技術と相互接続技術を採用することで、高性能、低価格設計に加え、優れた電気的特性、機械的特性、および熱特性を実現しています。さらに、必要な外付け部品を最小限に抑え、コストとサイズを最適化しています。

LO ドライバ・アンプ

LO ドライバ・アンプは、1 つの LO 入力を取り込み、ミキサーが最適に動作するために必要な LO 信号レベルに増幅します。LO ドライバ・アンプを動作させるには、1 つの DC バイアス電圧（VDLO）および 1 つの DC ゲート・バイアス（VGLO）が必要です。ゲート電源（VGLO）を -2 V で始動して、LO アンプを +5 V（VDLO）でバイアスします。このとき、LO アンプのバイアス電流（IDLO）が所望値に達するまで、ゲート・バイアス（VGLO）は変化します。LO 入力を -4 dBm ～ +4 dBm で駆動する場合、LO アンプのバイアス電流の所望値は 60 mA です。LO の駆動範囲を -4 dBm ～ +4 dBm にすると、アナログ・デバイセズの広帯域シンセサイザのポートフォリオに適合するので、外部の LO ドライバ・アンプは不要です。

ミキサー

ミキサーには 2 つの差動入力（IF1 および IF2）があり、IF ポートを差動で駆動するには外付けの 180° バランが必要です。ADMV1009 は、Mini-Circuits の RF バラン NCS1-422+ を使用して動作するように最適化されています。ミキサーを動作させるためには、-1.1 V（VGMIX）でバイアスする必要があります。

RF アンプ

RF アンプを動作させるためには、1 つの DC バイアス電圧（VDRF）および 1 つの DC ゲート・バイアス（VGRF）が必要です。ゲート電源（VGRF）を -2 V で始動して、RF アンプを +5 V（VDRF）でバイアスします。このとき、RF アンプのバイアス電流（IDRF）が所望値に達するまで、ゲート・バイアス（VGRF）は変化します。小信号条件では、RF アンプのバイアス電流の所望値は 250 mA です。

ADMV1009 はミキサーと RF ドライバ・アンプの間にバンドパス・フィルタを内蔵しており、LO リークを低減し、RF 出力で下側波帯を除去します。平衡入力駆動により、同様のシングルエンド・ソリューションと比べて優れた直線性性能を実現します。

代表的なアプリケーション回路（図 59 を参照）には、RF アンプおよび LO アンプでの好ましくない安定性問題を解消するために、バイアス・ライン上の必要な外付け部品を示しています。

ADMV1009 アップコンバータは、小型の熱強化型 4.9 mm × 4.9 mm、32 端子のセラミック・リードレス・チップ・キャリア（LCC）パッケージに収容されています。ADMV1009 は、-40 °C ～ +85 °C の温度範囲で動作します。

アプリケーション情報

代表的なアプリケーション回路

代表的なアプリケーション回路を図 59 に示します。ここに示すアプリケーション回路は、評価用ボードの回路向けに複製されたものです。

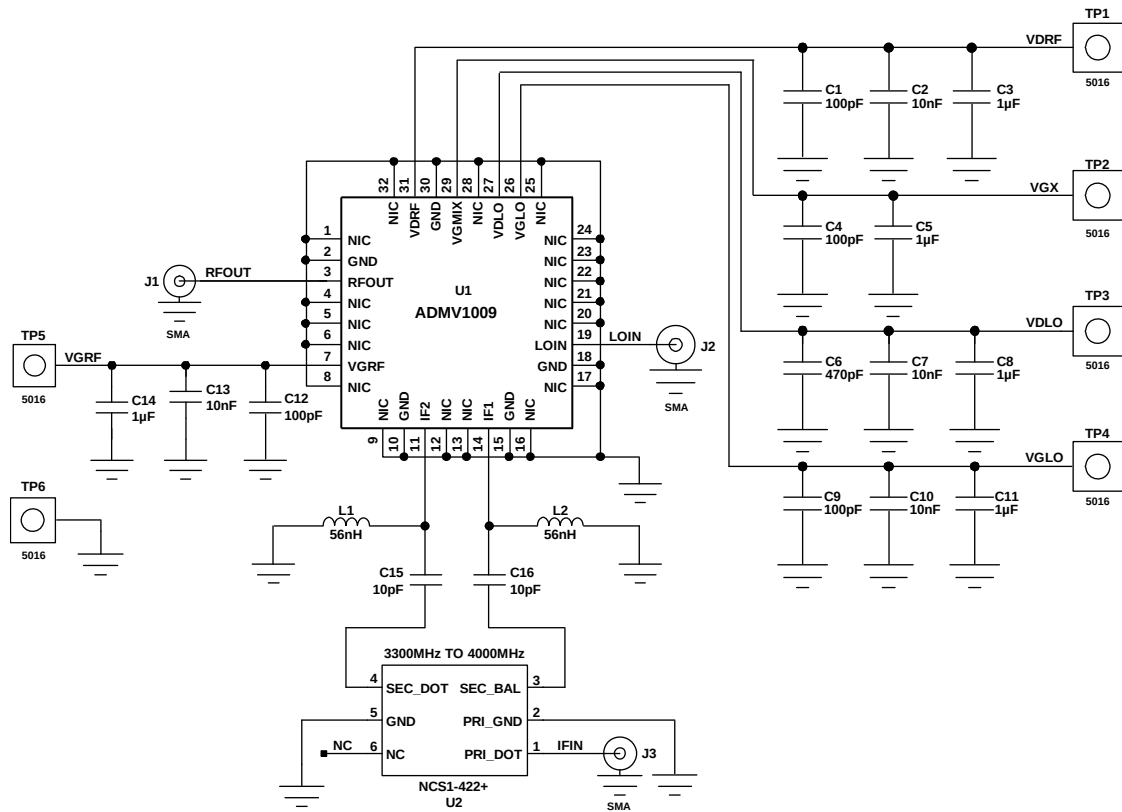


図 59. 代表的なアプリケーション回路

15770-059

評価用ボードの情報

アプリケーションで回路ボードを使用する場合、RF 回路設計技術を使用する必要があります。信号ラインのインピーダンスを $50\ \Omega$ にし、パッケージのグラウンド・ピンと露出パッドは、図 60 と図 61 に示すものと同様のグラウンド・プレーンに直接接続する必要があります。十分な数のビア・ホールを用いて、上面と底面のグラウンド・プレーンを接続してください。図 59 に示した評価用回路ボードは、要求に応じてアナログ・デバイスから提供されます。

レイアウト

ADMV1009 の下面の露出パッドを、熱および電気インピーダンスの低いグラウンド・プレーンにハンダ付けします。通常、このパッドを評価用ボードのハンダ・マスクで覆われていない開口部にハンダ付けします。これらのグラウンド・ビアを、評価用ボードの他のすべてのグラウンド層に接続し、デバイス・パッケージからの熱放射を最大にします。ADMV1009-EVALZ 用の PCB ランド・パターンのフットプリントを図 60 に示し、ADMV1009-EVALZ 評価用ボード用のハンダ・ペースト・ステンシルを図 61 に示します。

電源投入シーケンス

ADMV1009-EVALZ をセットアップするには、以下の手順に従います。

1. VGLO に -1.1 V 電源を入れます。
2. VDLO に 5 V 電源を入れます。
3. IDLO = 60 mA になるように、VGLO を $-1.1\text{ V} \sim -0.7\text{ V}$ に調整します。
4. VGRF に -1.1 V 電源を入れます。
5. VDRF に 5 V 電源を入れます。
6. IDLO = 250 mA になるように、VGRF を $-1.1\text{ V} \sim -0.7\text{ V}$ に調整します。
7. VGMIX に -1.1 V 電源を入れます。
8. LO 信号を印加します。
9. IF 信号を印加します。

電源切断シーケンス

ADMV1009-EVALZ をターンオフするには、以下の手順に従います。

1. LO 信号と IF 信号をオフにします。
2. VGRF と VGLO を -1.1 V に設定します。
3. VDRF 電源と VDLO 電源を 0 V に設定し、それから VDRF 電源と VDLO 電源を切ります。
4. VGRF 電源と VGLO 電源をオフにします。

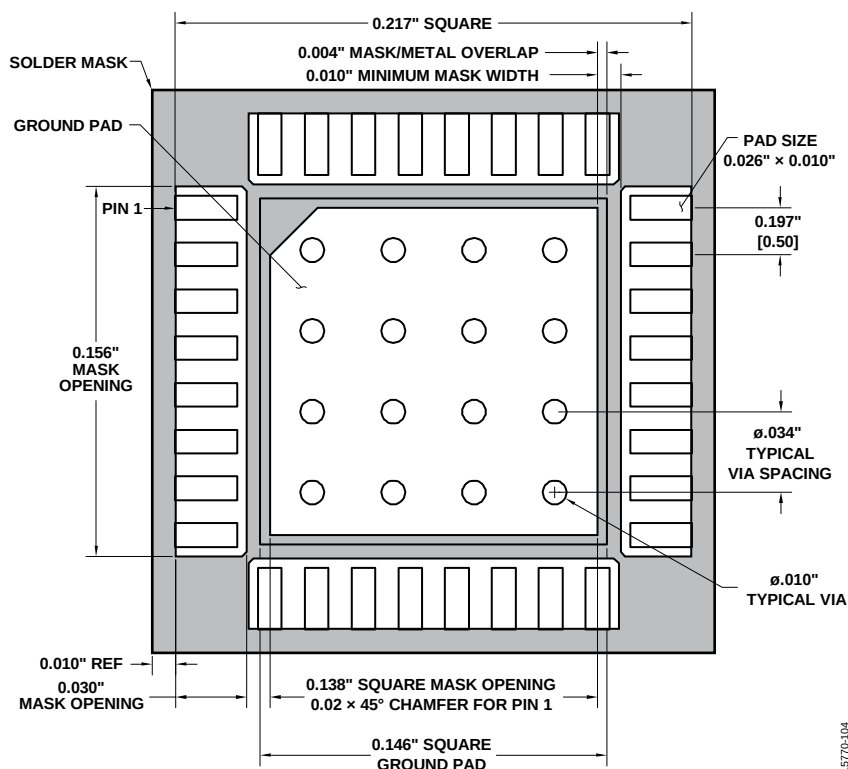


図 60. ADMV1009-EVALZ の PCB ランド・パターンのフットプリント

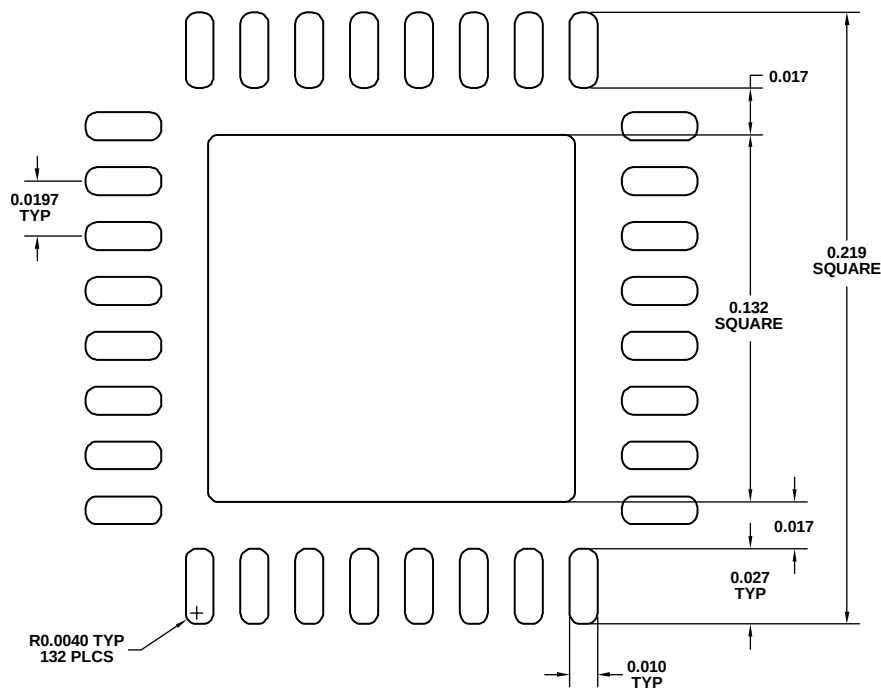


図 61. ADMV1009-EVALZ のハンダ・ペースト・ステンシル

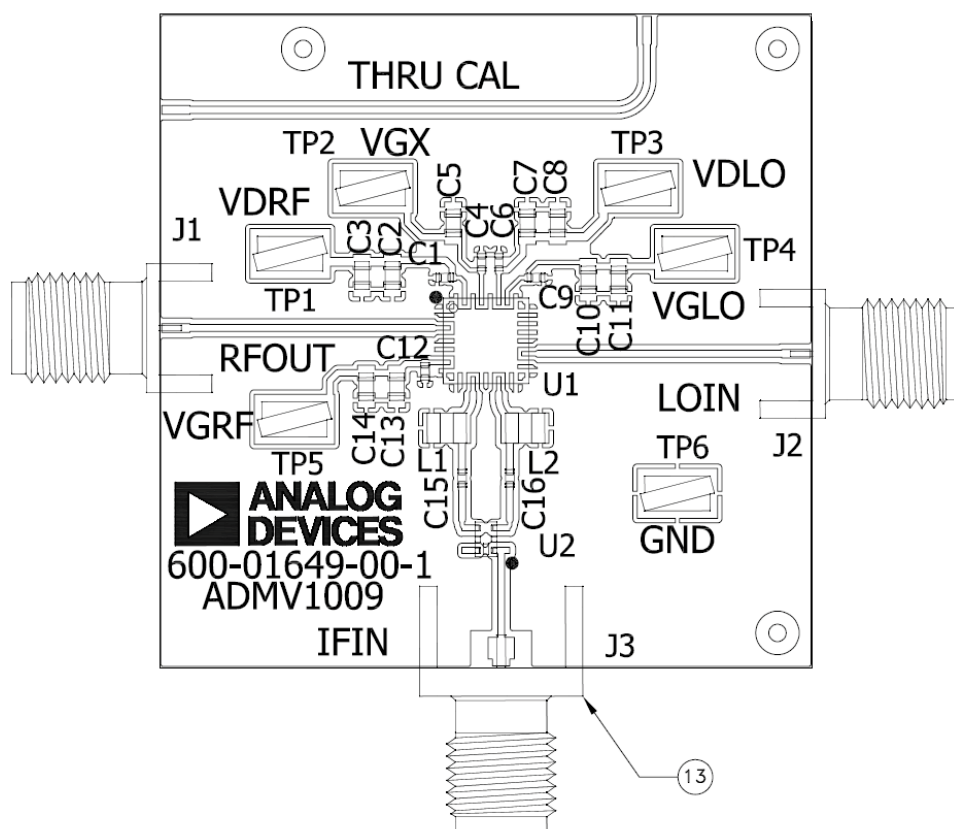


図 62. ADMV1009-EVALZ 評価用ボードの上面層

部品表

表 5.

Qty.	Reference Designator	Description	Manufacturer/Part No.
1	Not applicable	PCB	Analog Devices/600-01649-00
1	U1	ADMV1009	Analog Devices/ADMV1009
4	C1, C4, C9, C12	100 pF ceramic capacitors, 5%, 50 V, C0G, 0402	Murata/GRM1555C1H101JA01D
4	C2, C7, C10, C13	10 nF ceramic capacitors, 50 V, 10%, X7R, 0603	Panasonic/ECJ-1VB1H103K
5	C3, C5, C8, C11, C14	1 μ F ceramic capacitors, 50 V, 10%, X7R, 0603	Taiyo Yuden/UMK107AB7105KA-T
1	C6	470 pF ceramic capacitor, 5%, 50 V, COG, 0402, SMD	Murata/GRM1555C1H471JA01D
2	C15, C16	10 pF ceramic capacitors, 5%, 25 V, C0G, 0402	Kemet/C0402C100J3GAL
2	J1, J2	SCD, COMP, SMA connectors, SRI	SRI Connector Gage Co./21-141-1000-01
1	J3	SCD, COMP, SMA connector	Johnson Components/142-0701-851
2	L1, L2	56 nH inductors, 0805, 5%, 500 mA	Coilcraft/0805CS-560XJLB
6	TP1 to TP6	Test points, PC compact SMT	Keystone Electronics/5016
1	U2	50 Ω RF transformer, 3300 MHz to 4000 MHz	Mini-Circuits/NCS1-422+
1	Heatsink	Aluminum heatsink	Analog Devices/111332

外形寸法

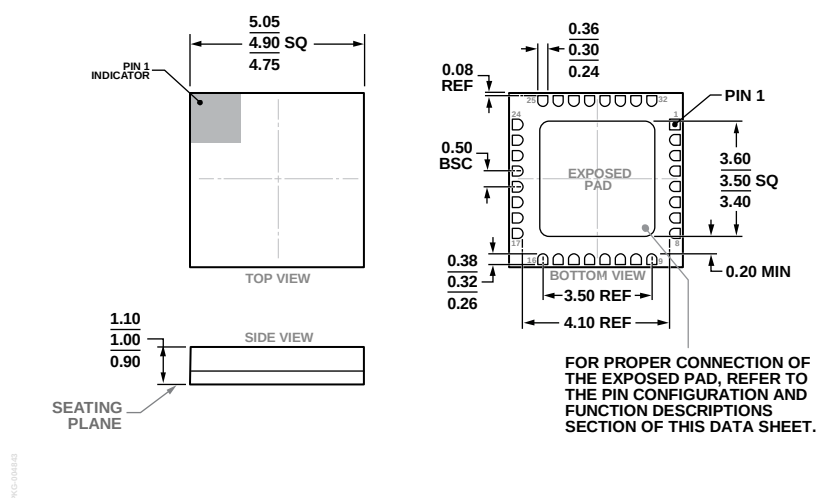


図 63.32 端子セラミック リードレス・チップ・キャリア [LCC]
(E-32-1)
寸法 (ミリ単位)

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
ADMV1009AEZ	-40°C to +85°C	32-Terminal Ceramic Leadless Chip Carrier [LCC]	E-32-1
ADMV1009AEZ-R7	-40°C to +85°C	32-Terminal Ceramic Leadless Chip Carrier [LCC]	E-32-1
ADMV1009-EVALZ		Evaluation Board	

¹ Z = RoHS 準拠製品