

## GaAs、pHEMT、MMIC低ノイズ・アンプ、23GHz～31GHz

### 特長

- ▶ 低ノイズ指数：27GHz～31GHzで1.6dB（代表値）
- ▶ 正の単電源（自己バイアス）
- ▶ 高ゲイン：27GHz～31GHzで27dB（代表値）
- ▶ 高OIP3：27GHz～31GHzで21.5dBm（代表値）
- ▶ RoHS準拠、2mm × 2mm、8ピンLFCSP

### 機能ブロック図

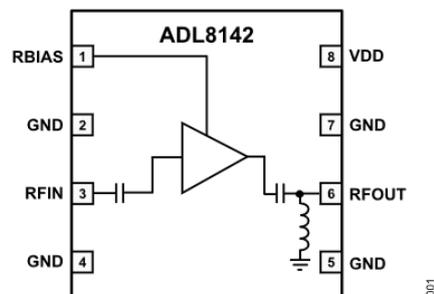


図 1.

### アプリケーション

- ▶ 衛星通信
- ▶ 電気通信
- ▶ 民生用レーダー

### 概要

ADL8142は、ガリウム・ヒ素（GaAs）、モノリシック・マイクロ波集積回路（MMIC）、擬似格子整合型高電子移動度トランジスタ（pHEMT）を使用した低ノイズの広帯域アンプで、動作範囲は23GHz～31GHzです。ADL8142は、27GHz～31GHzの範囲で27dBのゲイン、1.6dBのノイズ指数、21.5dBmの出力3次インターセプト（OIP3）（すべて代表値）を備え、2V電源電圧から必要とする電流はわずか25mAです。OIP3はドレイン電流を大きくすることで改善できます。ADL8142は、ACカップリングされて内部で50Ωに整合されたI/Oも備えているので、大容量のマイクロ波無線アプリケーションに最適です。

ADL8142は、RoHSに準拠した2mm × 2mmの8ピンLFCSPパッケージに収められています。

### Rev. A

文書に関するご意見

テクニカルサポート

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。  
※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

## 目次

特長.....	1	ピン配置およびピン機能の説明.....	5
アプリケーション.....	1	インターフェース回路図.....	5
概要.....	1	代表的な性能特性.....	6
機能ブロック図.....	1	動作原理.....	16
仕様.....	3	アプリケーション情報.....	17
周波数範囲：23GHz～27GHz.....	3	推奨バイアス・シーケンス.....	17
周波数範囲：27GHz～31GHz.....	3	高速イネーブルおよびディスエーブル機能としてのRBIAS使用.....	18
DC仕様.....	3	推奨パワー・マネージメント回路.....	19
絶対最大定格.....	4	外形寸法.....	20
熱抵抗.....	4	オーダー・ガイド.....	20
静電放電（ESD）定格.....	4	評価用ボード.....	20
ESDに関する注意.....	4		

## 改訂履歴

## 11/2022–Rev. 0 to Rev. A

Change to Features Section.....	1
Change to General Description Section.....	1
Change to IP3 Parameter, Table 2.....	3
Changes to Figure 67.....	19

## 4/2022–Revision 0: Initial Version

## 仕様

## 周波数範囲 : 23GHz~27GHz

特に指定のない限り、電源電圧 ( $V_{DD}$ ) = 2V、静止電流 ( $I_{DQ}$ ) = 25mA、バイアス抵抗 ( $R_{BIAS}$ ) = 634 $\Omega$ 、 $T_C$  = 25°C。

表 1.

パラメータ	最小値	代表値	最大値	単位	テスト条件/コメント
FREQUENCY RANGE	23		27	GHz	
GAIN		29		dB	
Gain Variation over Temperature		0.073		dB/°C	
NOISE FIGURE		1.8		dB	
RETURN LOSS					
Input (S11)		10.5		dB	
Output (S22)		16		dB	
OUTPUT					
Power for 1 dB Compression (P1dB)		8.5		dBm	
Saturated Power ( $P_{SAT}$ )		10		dBm	
IP3		17.5		dBm	トーンあたり出力電力 ( $P_{OUT}$ ) = -4dBmで測定を実施
Second-Order Intercept (IP2)		25		dBm	トーンあたり $P_{OUT}$ = -4dBmで測定を実施
POWER ADDED EFFICIENCY (PAE)		18		%	$P_{SAT}$ で測定

## 周波数範囲 : 27GHz~31GHz

特に指定のない限り、 $V_{DD}$  = 2V、 $I_{DQ}$  = 25mA、 $R_{BIAS}$  = 634 $\Omega$ 、 $T_C$  = 2°C。

表 2.

パラメータ	最小値	代表値	最大値	単位	テスト条件/コメント
FREQUENCY RANGE			31	GHz	
GAIN	24.5	27		dB	
Gain Variation over Temperature		0.037		dB/°C	
NOISE FIGURE		1.6		dB	
RETURN LOSS					
S11		13		dB	
S22		15		dB	
OUTPUT					
P1dB	7.5	10		dBm	
$P_{SAT}$		11		dBm	
IP3		21.5		dBm	トーンあたり $P_{OUT}$ = -4dBmで測定を実施
IP2		35		dBm	トーンあたり $P_{OUT}$ = -4dBmで測定を実施
PAE		21		%	$P_{SAT}$ で測定

## DC仕様

表 3.

パラメータ	最小値	代表値	最大値	単位
SUPPLY CURRENT				
$I_{DQ}$		25		mA
Amplifier Current ( $I_{DQ\_AMP}$ )		23		mA
RBIAS Current ( $I_{RBIAS}$ )		2		mA
SUPPLY VOLTAGE				
$V_{DD}$	1.5	2	3.5	V

## 絶対最大定格

表 4.

Parameter	Rating
V <sub>DD</sub>	4.5 V
RF Input Power (RFIN)	20 dBm
Pulsed RFIN (Duty Cycle = 10%, Pulse Width = 100 μs)	22 dBm
Continuous Power Dissipation (P <sub>DISS</sub> ), TCASE = 85°C (Derate 5.99 mW/°C Above 85°C)	0.54 W
Temperature	
Storage Range	-65°C to +150°C
Operating Range	-40°C to +85°C
Nominal Junction (T <sub>A</sub> = 85°C, V <sub>DD</sub> = 2 V, I <sub>DQ</sub> = 25 mA, Input Power (P <sub>IN</sub> ) = Off)	93.4°C
Maximum Junction	175°C

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。これはストレス定格のみを定めたものであり、本規格の動作セクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

## 熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCBの熱設計には細心の注意が必要です。

θ<sub>JC</sub>は、ジャンクションとケース間の熱抵抗です。

表 5. 熱抵抗

Package Type	θ <sub>JC</sub>	Unit
CP-8-30		
Quiescent, TBASE = 25°C	134.3	°C/W
Worst Case <sup>1</sup> , TBASE = 85°C	167	°C/W

<sup>1</sup> 仕様規定されたすべての動作条件を通じて最も厳しい条件。

## 静電放電（ESD）定格

以下のESD情報は、ESDに敏感なデバイスを取り扱うために示したものです。対象はESD保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001準拠の人体モデル（HBM）。

## ADL8142のESD定格

表 6. ADL8142、8ピンLFCSP

ESD Model	Withstand Threshold (V)	Class
HBM	±250	1A

## ESDに関する注意



## ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能の説明

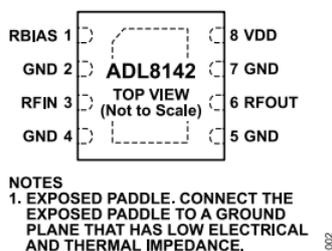


図 2. ピン配置

表 7. ピン機能の説明

ピン番号	記号	説明
1	RBIAS	バイアス設定抵抗。RBIASとVDDの間に抵抗を接続して $I_{DQ}$ を設定します。詳細については、 <a href="#">図64</a> と <a href="#">表8</a> を参照してください。インターフェースの回路図については <a href="#">図3</a> を参照してください。
2, 4, 5, 7	GND	グラウンド。GNDピンは、電気インピーダンスと熱インピーダンスが低いグラウンド・プレーンに接続します。インターフェースの回路図については <a href="#">図6</a> を参照してください。
3	RFIN	RF入力。RFINピンはACカップリングされ、 $50\Omega$ に整合されています。インターフェースの回路図については <a href="#">図4</a> を参照してください。
6	RFOUT	RF出力。RFOUTピンはACカップリングされ、 $50\Omega$ に整合されています。インターフェースの回路図については <a href="#">図5</a> を参照してください。
8	VDD	ドレイン・バイアス。VDDピンを電源電圧に接続します。インターフェースの回路図については <a href="#">図5</a> を参照してください。
	EXPOSED PADDLE	露出パドル。露出パドルは、電気インピーダンスと熱インピーダンスが低いグラウンド・プレーンに接続します。

### インターフェース回路図

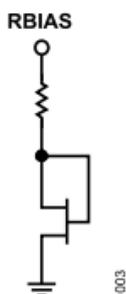


図 3. RBIASのインターフェース回路図

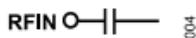


図 4. RFINのインターフェース回路図

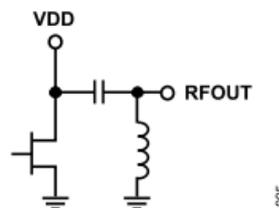


図 5. RFOUT/VDDのインターフェース回路図

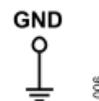


図 6. GNDのインターフェース回路図

代表的な性能特性

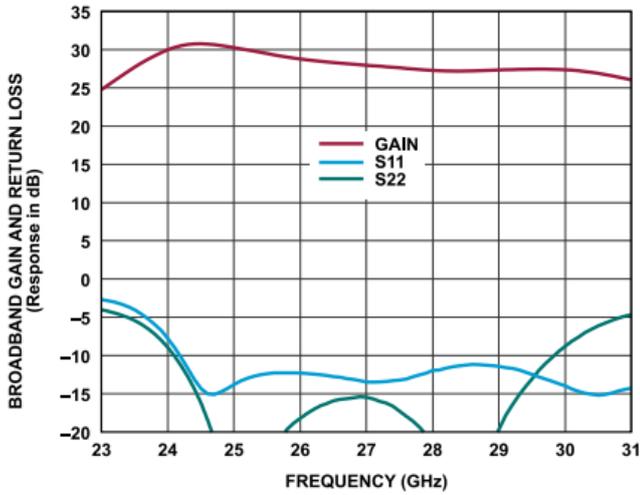


図 7. 広帯域ゲインとリターン・ロスの周波数特性、 $V_{DD} = 2V$ 、 $I_{DQ} = 25mA$

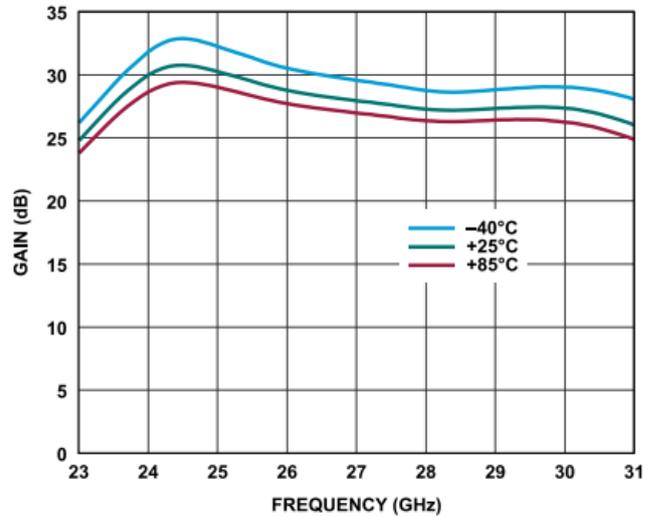


図 10. 様々な温度におけるゲインの周波数特性、 $V_{DD} = 2V$ 、 $I_{DQ} = 25mA$ 、 $R_{BIAS} = 634\Omega$

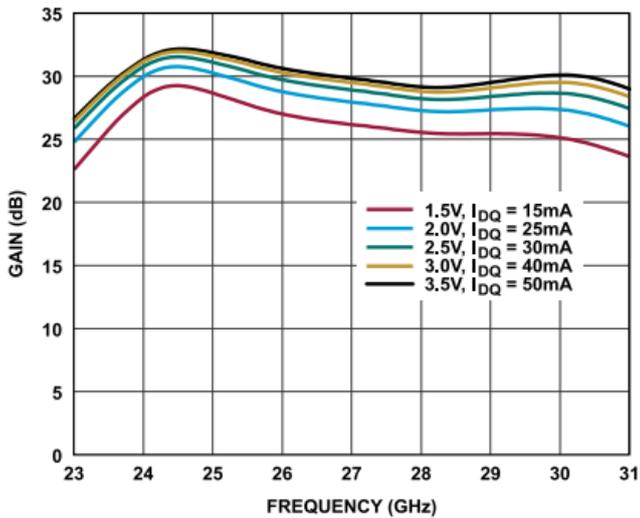


図 8. 様々な電源電圧値と $I_{DQ}$ 値におけるゲインの周波数特性、 $R_{BIAS} = 634\Omega$

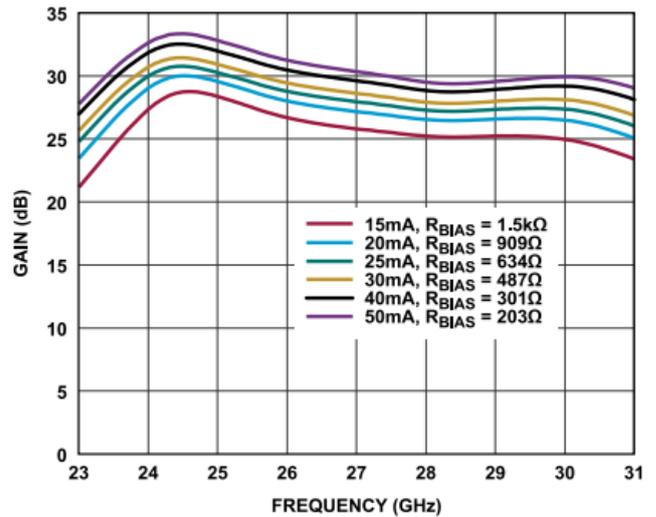


図 11. 様々な $I_{DQ}$ 値と $R_{BIAS}$ 値におけるゲインの周波数特性、 $V_{DD} = 2V$

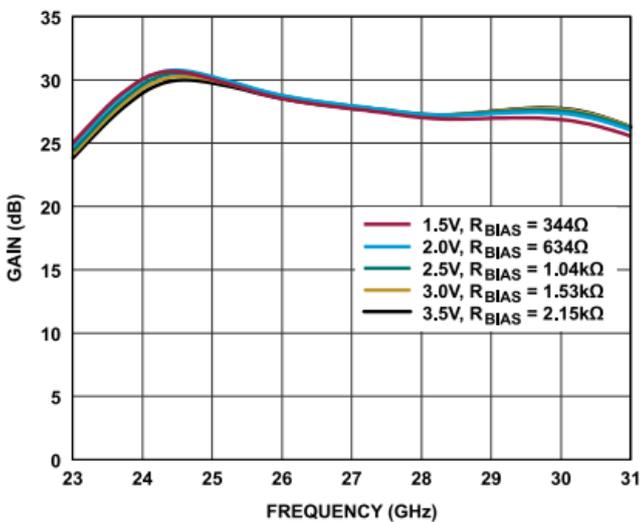


図 9. 様々な電源電圧値と $R_{BIAS}$ 値におけるゲインの周波数特性、 $I_{DQ} = 25mA$

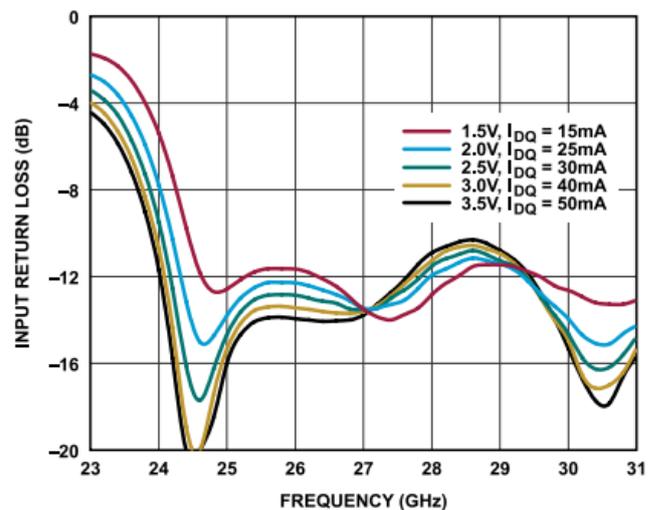


図 12. 様々な電源電圧値と $I_{DQ}$ 値における入力リターン・ロスの周波数特性、 $R_{BIAS} = 634\Omega$

代表的な性能特性

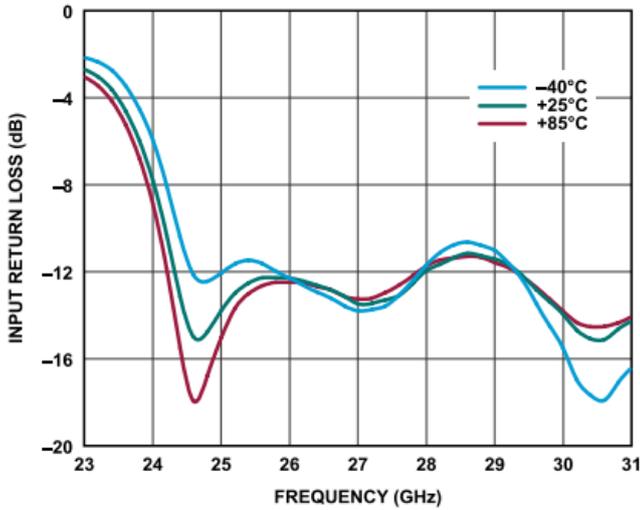


図 13. 様々な温度における入力リターン・ロスの周波数特性、 $V_{DD} = 2V$ 、 $I_{DQ} = 25mA$ 、 $R_{BIAS} = 634\Omega$

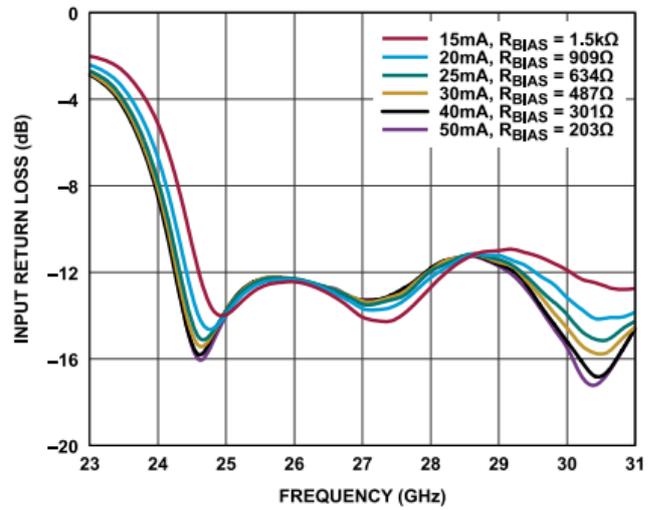


図 16. 様々な $I_{DQ}$ 値と $R_{BIAS}$ 値における入力リターン・ロスの周波数特性、 $V_{DD} = 2V$

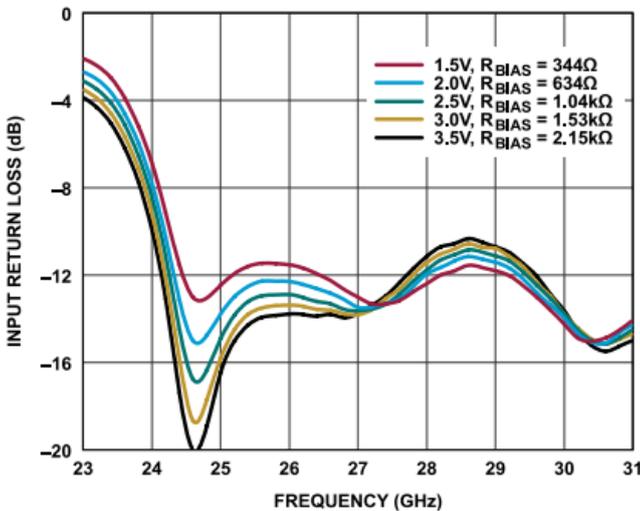


図 14. 様々な電源電圧値と $R_{BIAS}$ 値における入力リターン・ロスの周波数特性、 $I_{DQ} = 25mA$

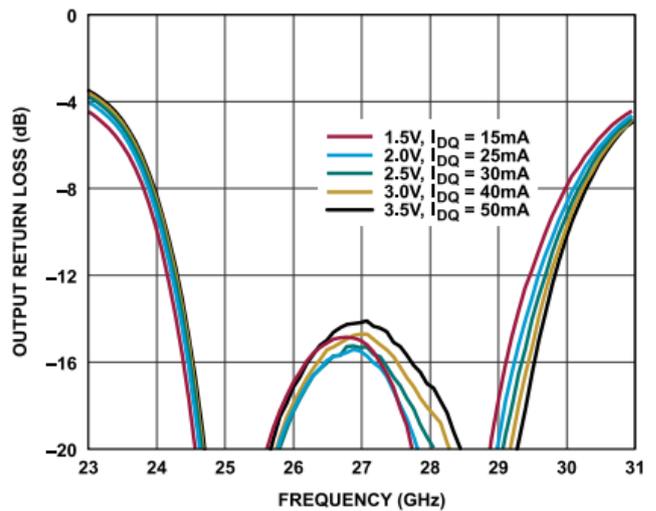


図 17. 様々な電源電圧値と $I_{DQ}$ 値における出力リターン・ロスの周波数特性、 $R_{BIAS} = 634\Omega$

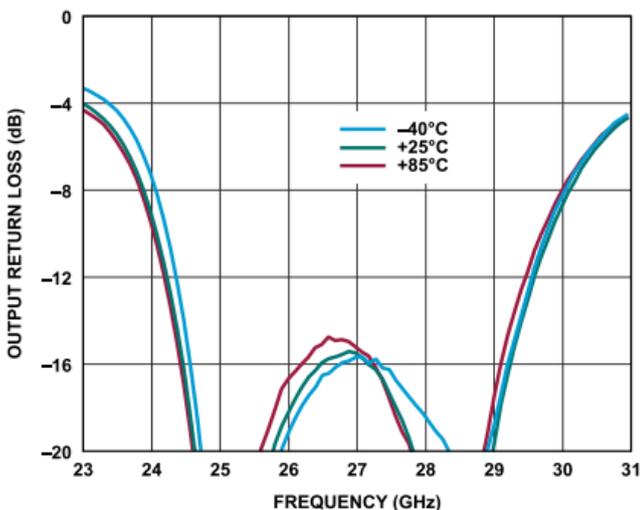


図 15. 様々な温度における出力リターン・ロスの周波数特性、 $V_{DD} = 2V$ 、 $I_{DQ} = 25mA$ 、 $R_{BIAS} = 634\Omega$

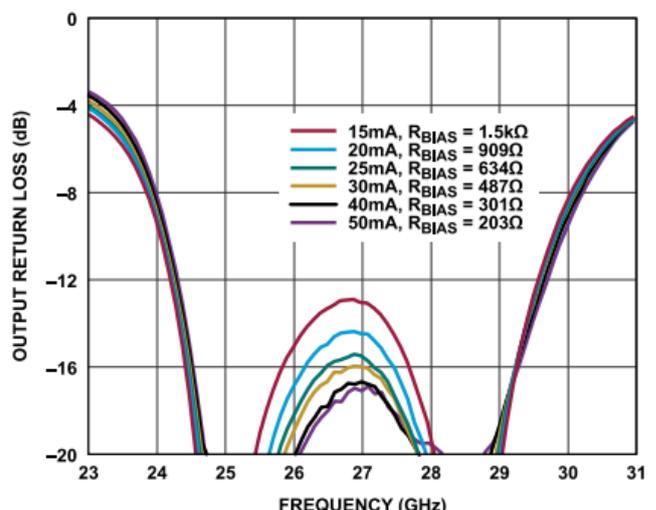


図 18. 様々な $I_{DQ}$ および $R_{BIAS}$ 値における出力リターン・ロスの周波数特性、 $V_{DD} = 2V$

代表的な性能特性

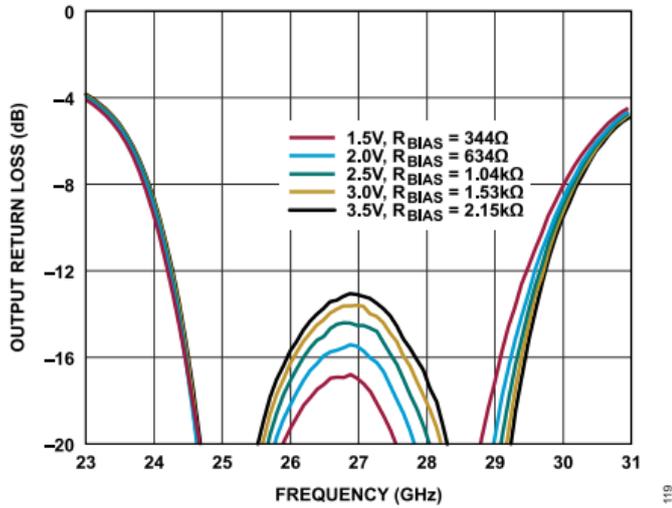


図 19. 様々な電源電圧値と $R_{BIAS}$ 値における出力リターン・ロスの周波数特性、 $I_{DQ} = 25\text{mA}$

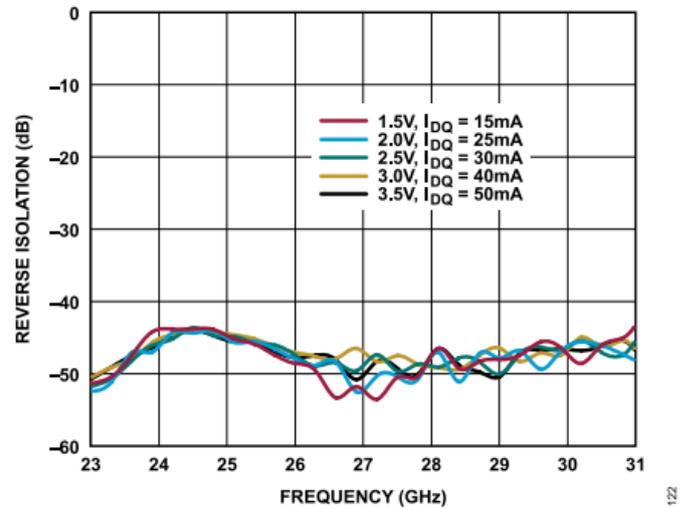


図 22. 様々な電源電圧値と $I_{DQ}$ 値におけるリバース・アイソレーションの周波数特性、 $R_{BIAS} = 634\Omega$

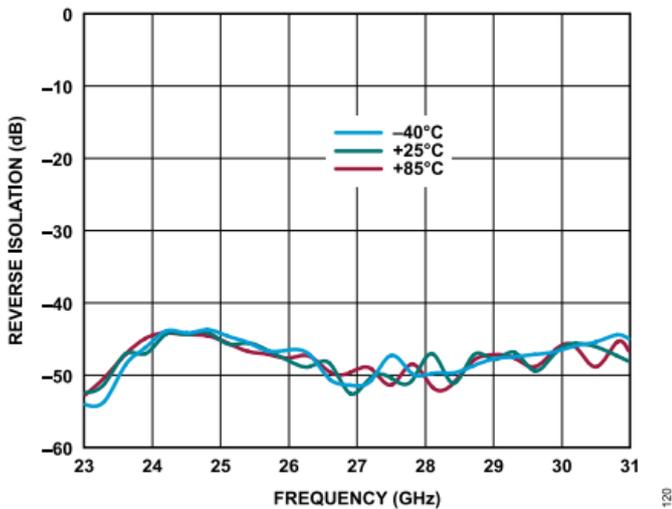


図 20. 様々な温度におけるリバース・アイソレーションの周波数特性、 $V_{DD} = 2\text{V}$ 、 $I_{DQ} = 25\text{mA}$ 、 $R_{BIAS} = 634\Omega$

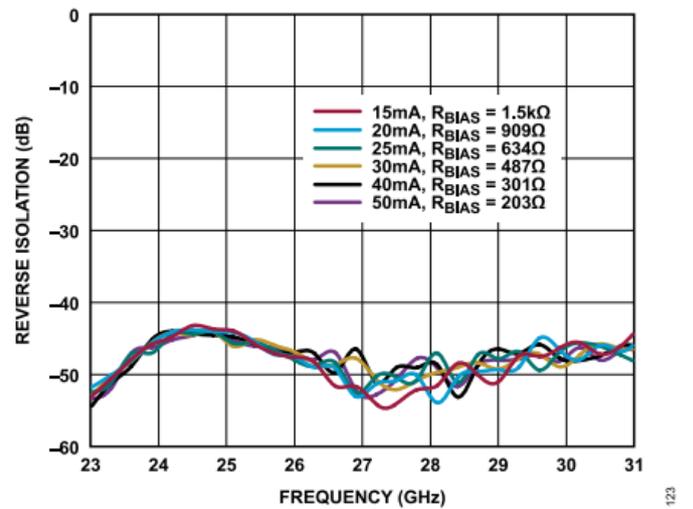


図 23. 様々な $R_{BIAS}$ 値と $I_{DQ}$ 値におけるリバース・アイソレーションの周波数特性、 $V_{DD} = 2\text{V}$

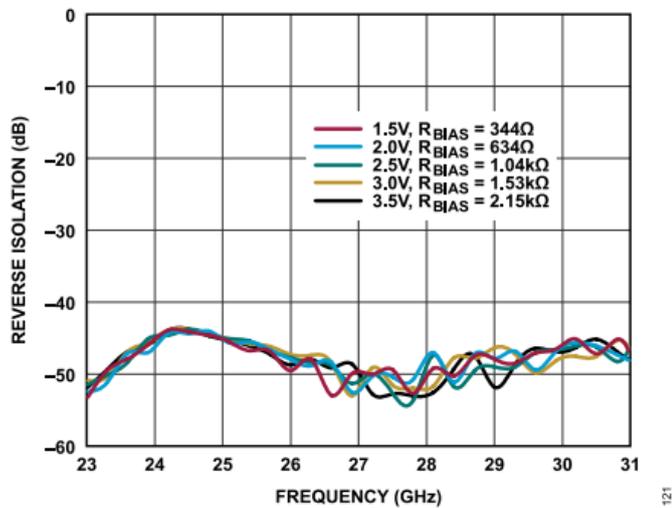


図 21. 様々な電源電圧値と $R_{BIAS}$ 値におけるリバース・アイソレーションの周波数特性、 $I_{DQ} = 25\text{mA}$

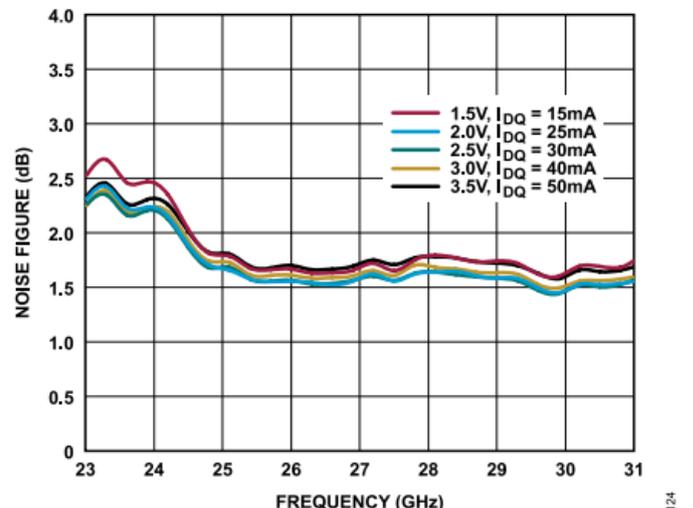


図 24. 様々な電源電圧値と $I_{DQ}$ 値におけるノイズ指数の周波数特性、 $R_{BIAS} = 634\Omega$

代表的な性能特性

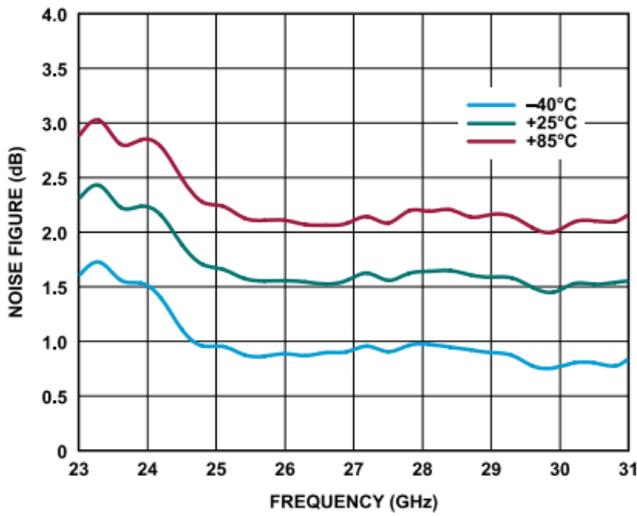


図 25. 様々な温度におけるノイズ指数の周波数特性、 $V_{DD} = 2V$ 、 $I_{DQ} = 25mA$ 、 $R_{BIAS} = 634\Omega$

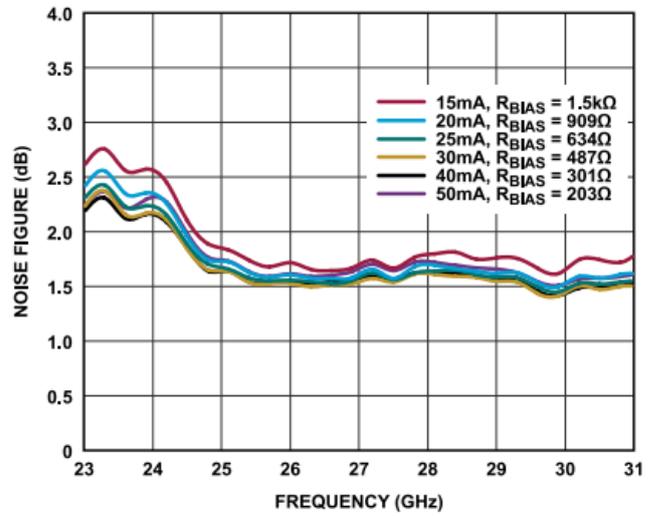


図 28. 様々な $I_{DQ}$ 値と $R_{BIAS}$ 値におけるノイズ指数の周波数特性、 $V_{DD} = 2V$

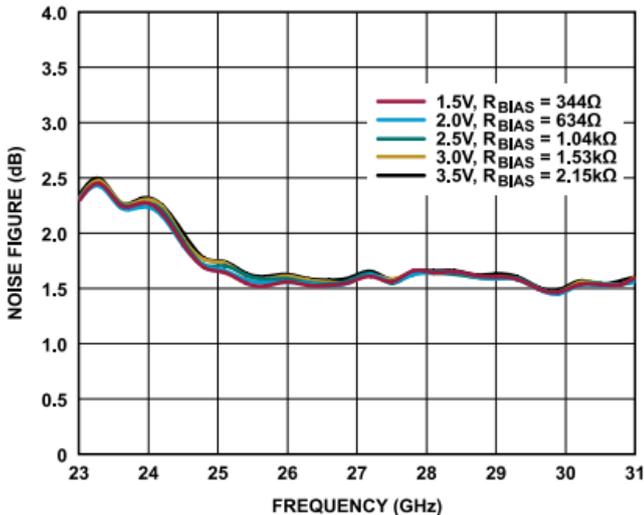


図 26. 様々な電源電圧値と $R_{BIAS}$ 値におけるノイズ指数の周波数特性、 $I_{DQ} = 25mA$

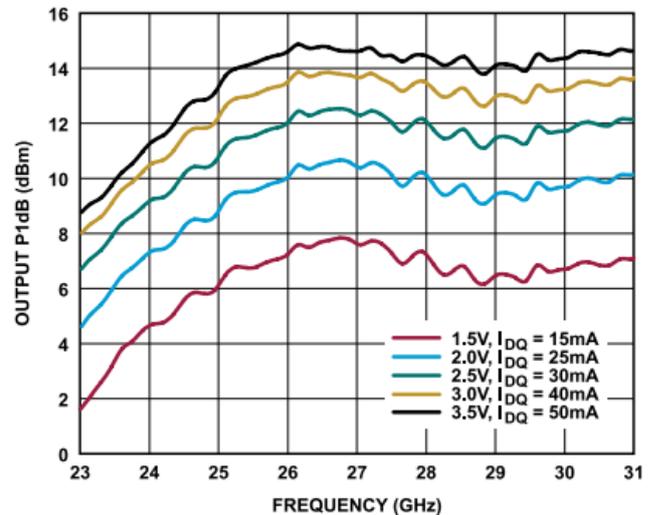


図 29. 様々な電源電圧値と $I_{DQ}$ 値におけるOP1dBの周波数特性、 $R_{BIAS} = 634\Omega$

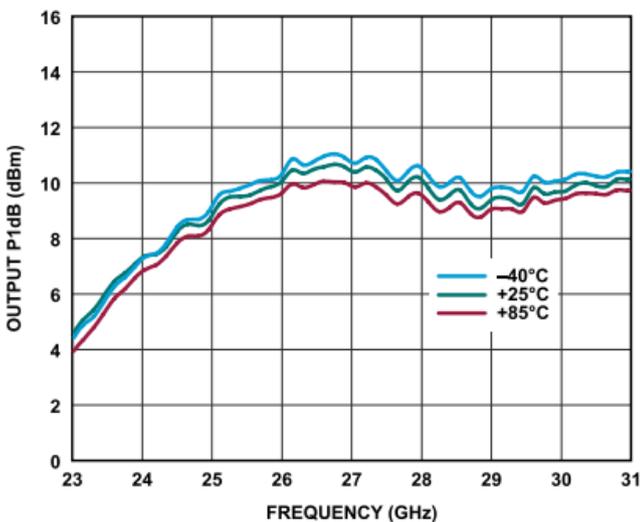


図 27. 様々な温度におけるOP1dBの周波数特性、 $V_{DD} = 2V$ 、 $I_{DQ} = 25mA$ 、 $R_{BIAS} = 634\Omega$

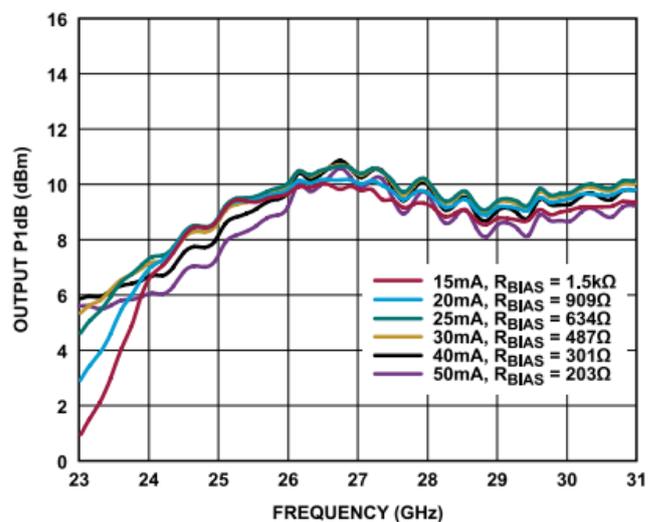


図 30. 様々な $I_{DQ}$ 値と $R_{BIAS}$ 値におけるOP1dBの周波数特性、 $V_{DD} = 2V$

代表的な性能特性

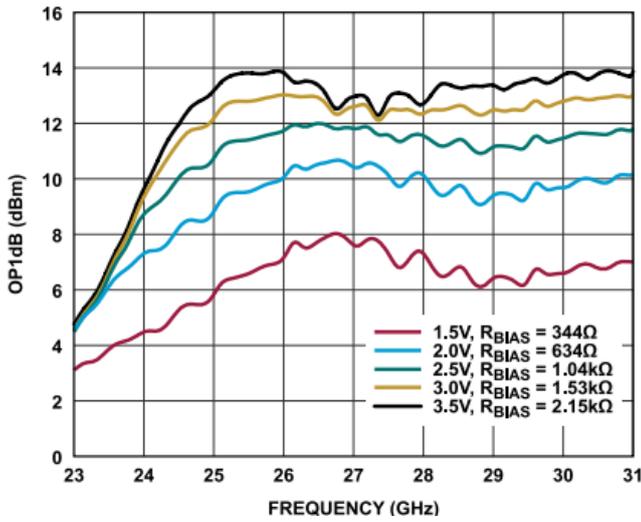


図 31. 様々な電源電圧値と $R_{BIAS}$ 値におけるOP1dBの周波数特性、 $I_{DQ} = 25\text{mA}$

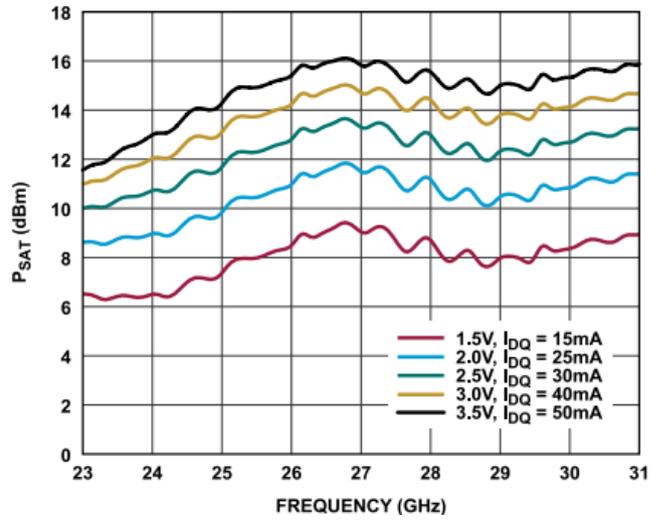


図 34. 様々な電源電圧値と $I_{DQ}$ 値における $P_{SAT}$ の周波数特性、 $R_{BIAS} = 634\Omega$

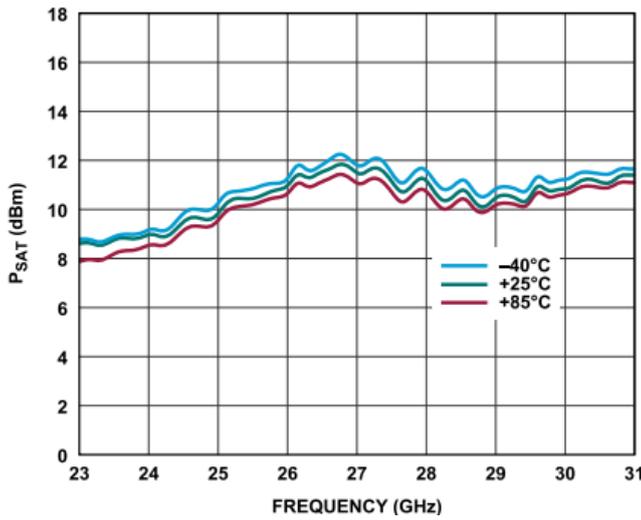


図 32. 様々な温度における $P_{SAT}$ の周波数特性、 $V_{DD} = 2\text{V}$ 、 $I_{DQ} = 25\text{mA}$ 、 $R_{BIAS} = 634\Omega$

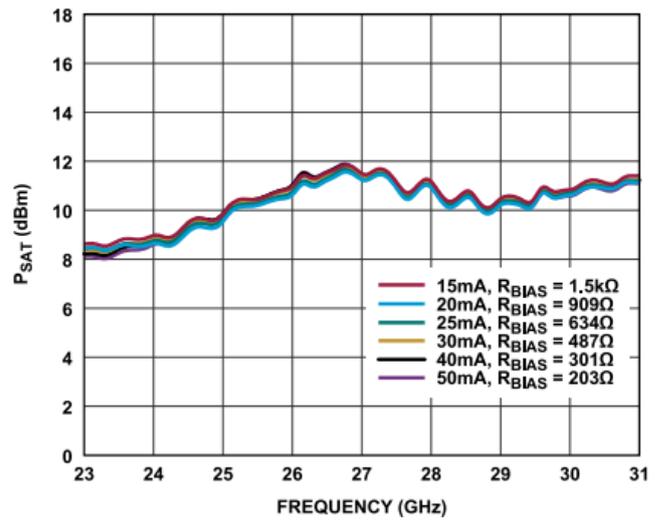


図 35. 様々な $I_{DQ}$ 値と $R_{BIAS}$ 値における $P_{SAT}$ の周波数特性、 $V_{DD} = 2\text{V}$

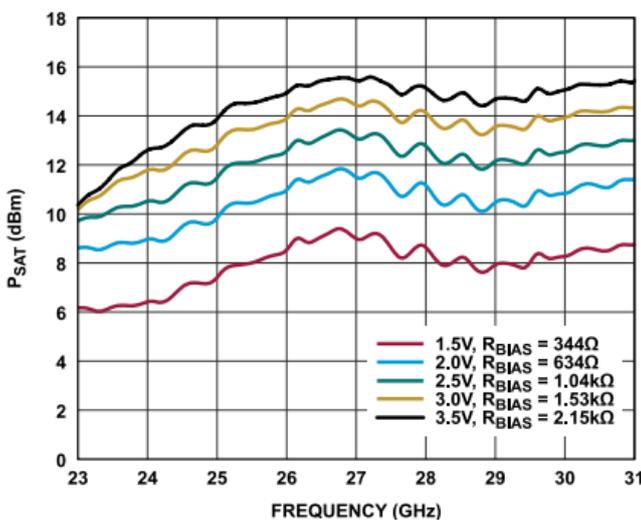


図 33. 様々な電源電圧値と $R_{BIAS}$ 値における $P_{SAT}$ の周波数特性、 $I_{DQ} = 25\text{mA}$

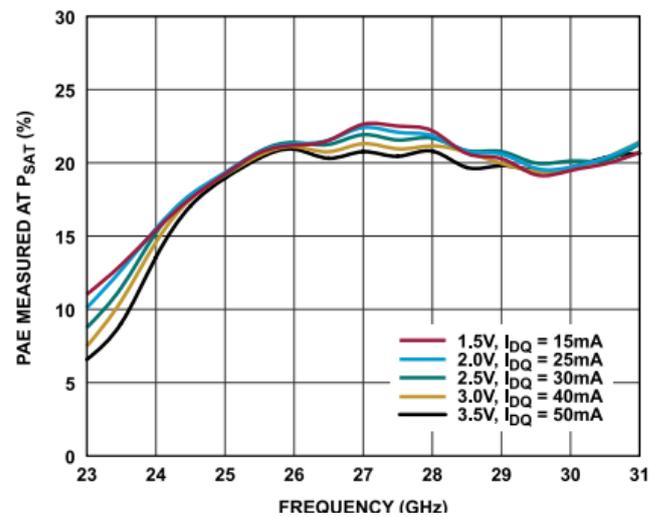


図 36. 様々な電源電圧値と $I_{DQ}$ 値における $P_{SAT}$ 時PAE測定値の周波数特性、 $R_{BIAS} = 634\Omega$

代表的な性能特性

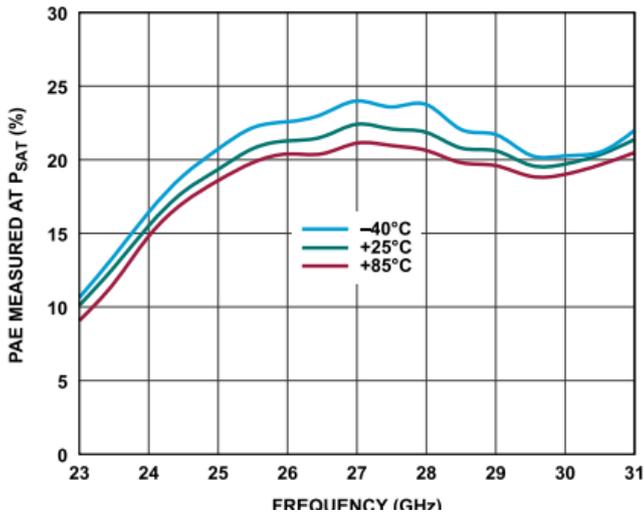


図 37. 様々な温度における $P_{SAT}$ 時PAE測定値の周波数特性、 $V_{DD} = 2V$ 、 $I_{DQ} = 25mA$ 、 $R_{BIAS} = 634\Omega$

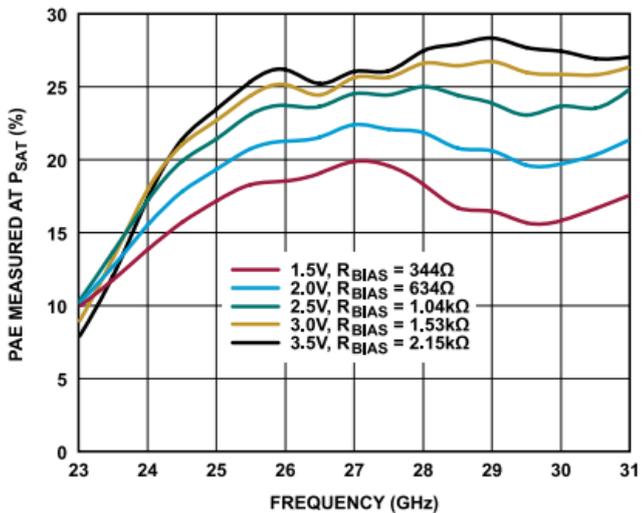


図 38. 様々な電源電圧値と $R_{BIAS}$ 値における $P_{SAT}$ 時PAE測定値の周波数特性、 $I_{DQ} = 25mA$

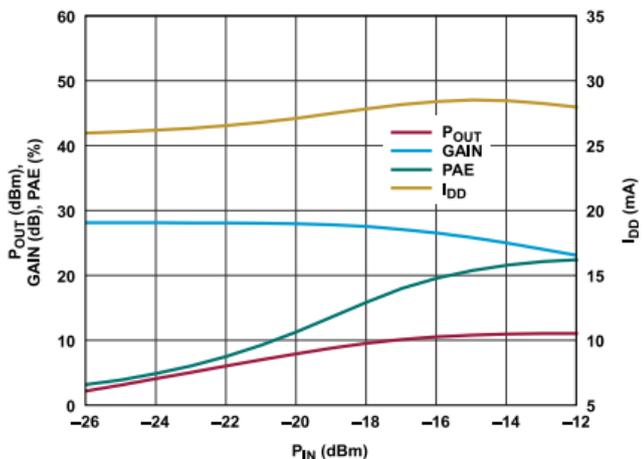


図 39.  $P_{OUT}$ 、ゲイン、PAE、および電源電流 ( $I_{DD}$ ) と $P_{IN}$ の関係、27GHz時、 $V_{DD} = 2V$ 、 $R_{BIAS} = 634\Omega$

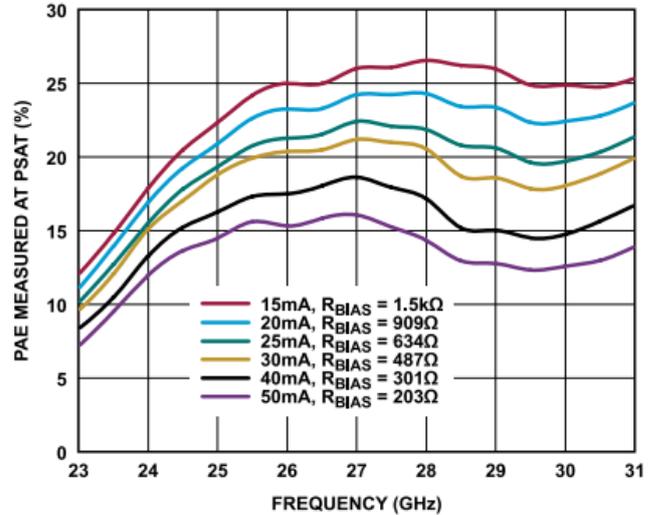


図 40. 様々な $I_{DQ}$ 値と $R_{BIAS}$ 値における $P_{SAT}$ 時PAE測定値の周波数特性、 $V_{DD} = 2V$

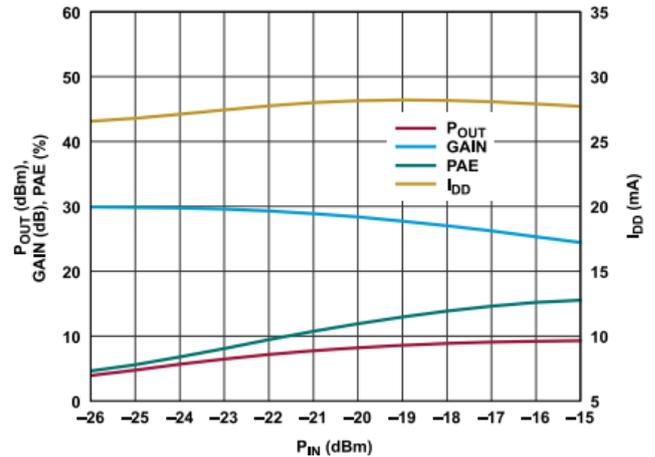


図 41.  $P_{OUT}$ 、ゲイン、PAE、および $I_{DD}$ と $P_{IN}$ の関係、24GHz時、 $V_{DD} = 2V$ 、 $R_{BIAS} = 634\Omega$

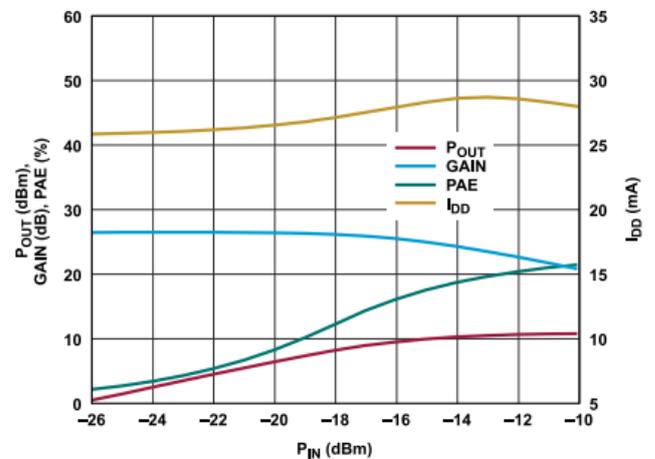


図 42.  $P_{OUT}$ 、ゲイン、PAE、および $I_{DD}$ と $P_{IN}$ の関係、31GHz時、 $V_{DD} = 2V$ 、 $R_{BIAS} = 634\Omega$

代表的な性能特性

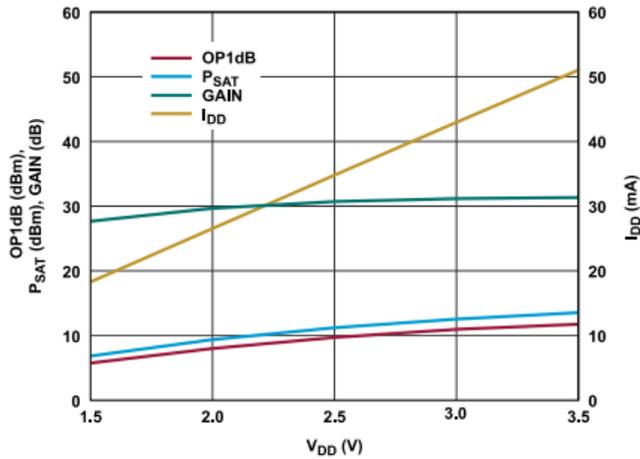


図 43. OP1dB、 $P_{SAT}$ 、ゲイン、および $I_{DD}$ と電源電圧の関係、24GHz時、 $R_{BIAS} = 634\Omega$

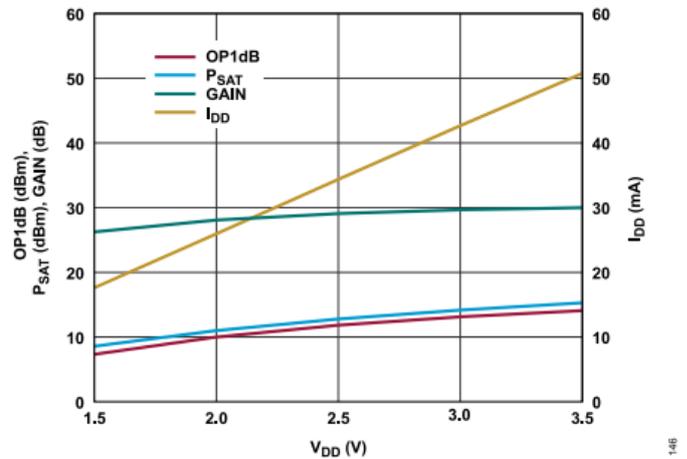


図 46. OP1dB、 $P_{SAT}$ 、ゲイン、および $I_{DD}$ と電源電圧の関係、27GHz時、 $R_{BIAS} = 634\Omega$

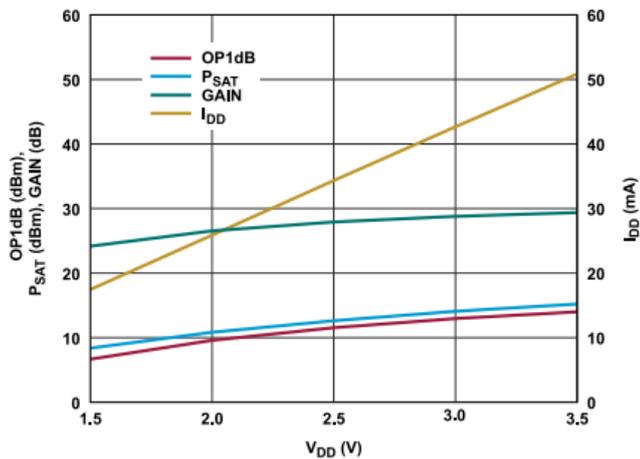


図 44. OP1dB、 $P_{SAT}$ 、ゲイン、および $I_{DD}$ と電源電圧の関係、31GHz時、 $R_{BIAS} = 634\Omega$

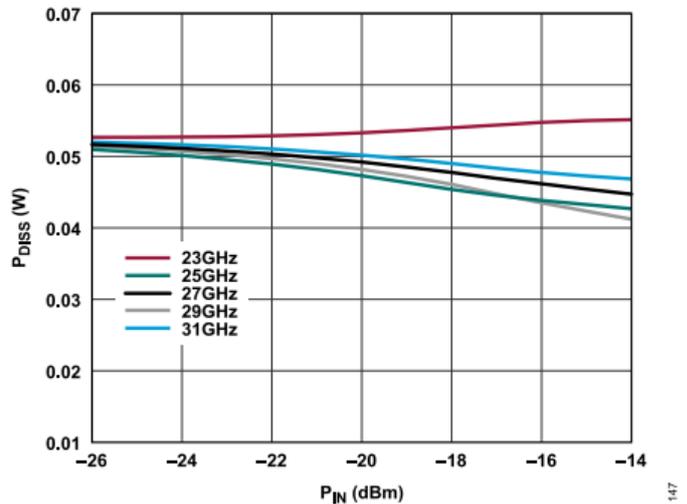


図 47. 様々な周波数における $P_{DISS}$ と $P_{IN}$ の関係

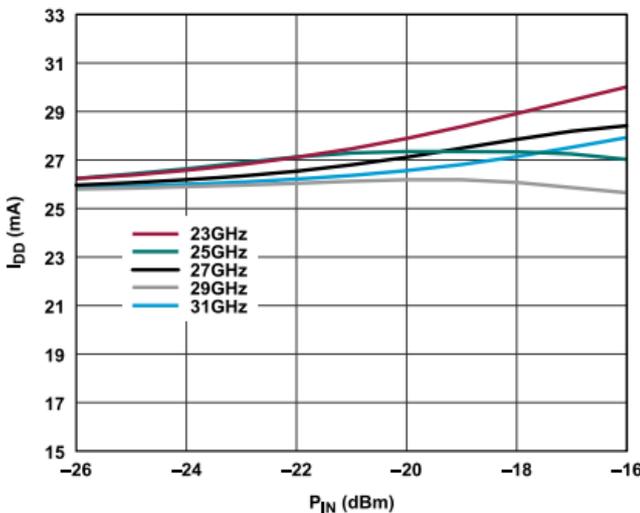


図 45. 様々な周波数における $I_{DD}$ と $P_{IN}$ の関係、 $V_{DD} = 2V$

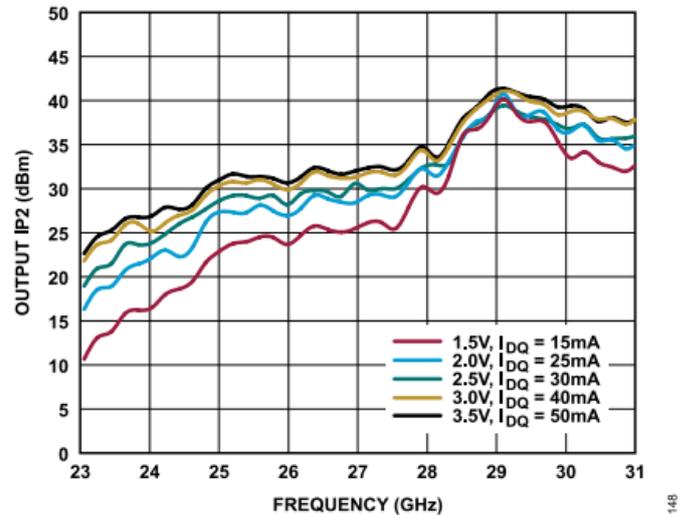


図 48. 様々な電源電圧値と $I_{DQ}$ 値におけるOIP2の周波数特性、 $R_{BIAS} = 634\Omega$

代表的な性能特性

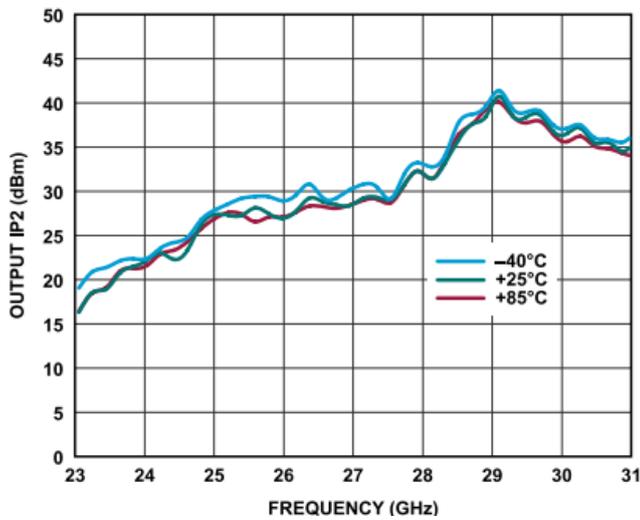


図 49. 様々な温度におけるOIP2の周波数特性、 $V_{DD} = 2V$ 、 $I_{DQ} = 25mA$ 、 $R_{BIAS} = 634\Omega$

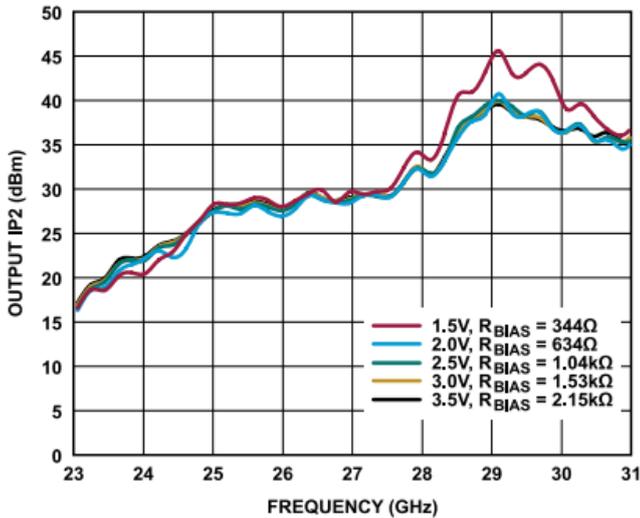


図 50. 様々な電源電圧値と $R_{BIAS}$ 値におけるOIP2の周波数特性、 $I_{DQ} = 25mA$

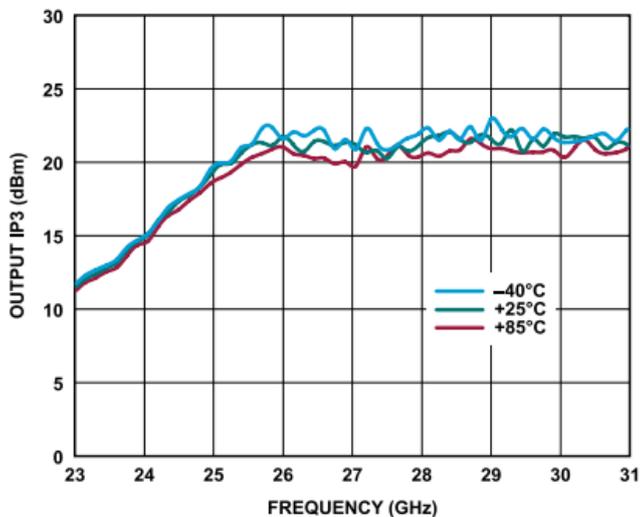


図 51. 様々な温度におけるOIP3の周波数特性、 $V_{DD} = 2V$ 、 $I_{DQ} = 25mA$ 、 $R_{BIAS} = 634\Omega$

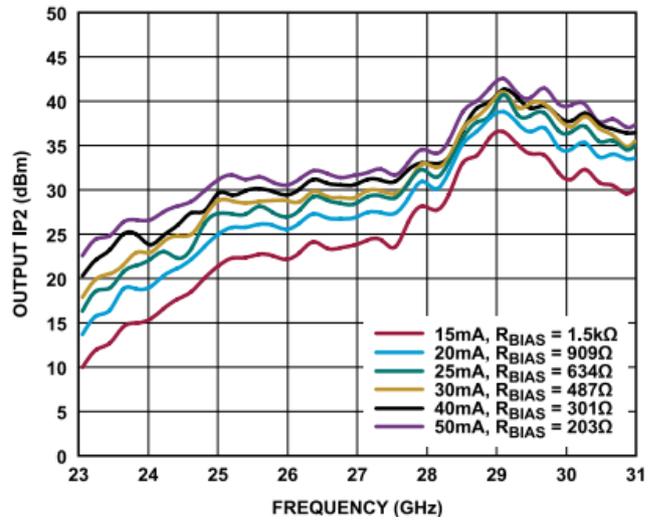


図 52. 様々な $I_{DQ}$ 値と $R_{BIAS}$ 値におけるOIP2の周波数特性、 $V_{DD} = 2V$

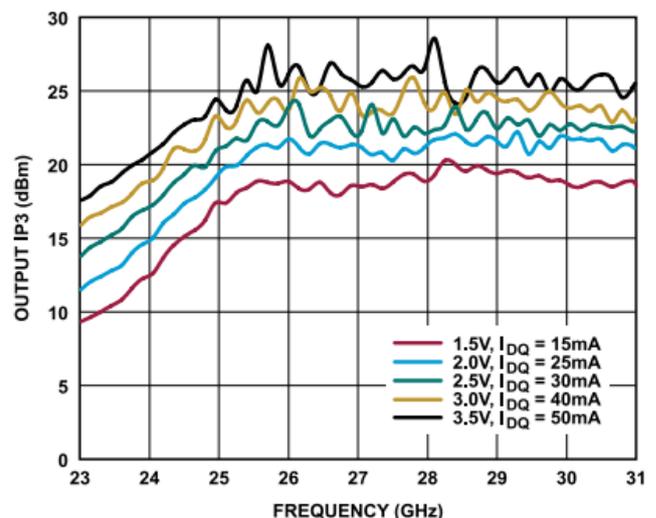


図 53. 様々な電源電圧値と $I_{DQ}$ 値におけるOIP3の周波数特性、 $R_{BIAS} = 634\Omega$

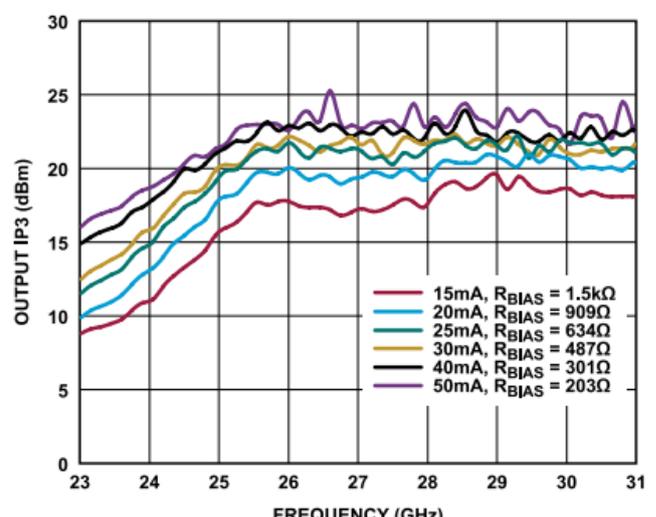


図 54. 様々な $I_{DQ}$ 値と $R_{BIAS}$ 値におけるOIP3の周波数特性、 $V_{DD} = 2V$

代表的な性能特性

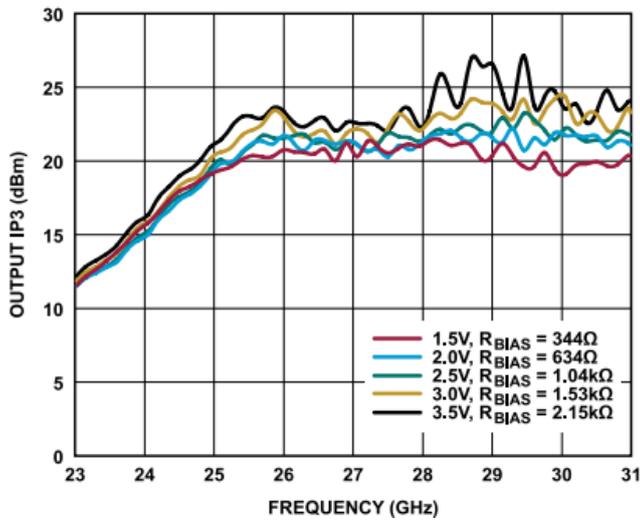


図 55. 様々な電源電圧値と $R_{BIAS}$ 値におけるOIP3の周波数特性、 $I_{DQ} = 25\text{mA}$

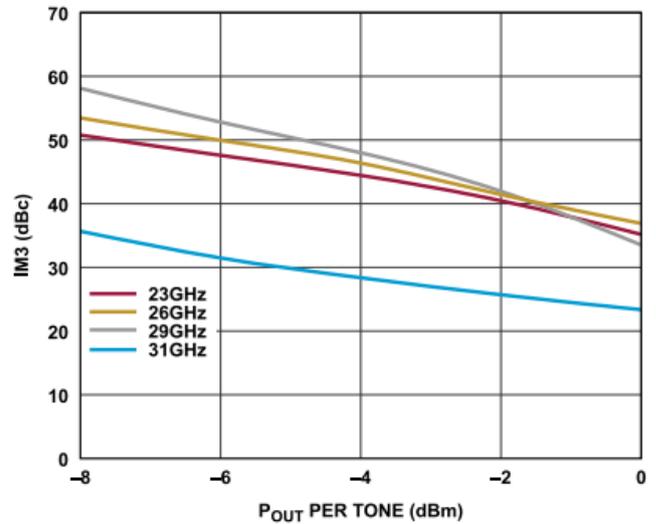


図 58. 様々な周波数におけるIM3とトーンあたり $P_{OUT}$ の関係、 $V_{DD} = 1.5\text{V}$ 、 $R_{BIAS} = 634\Omega$

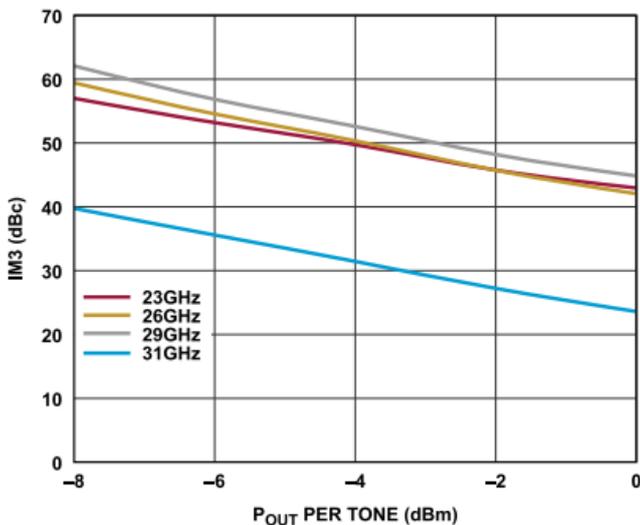


図 56. 様々な周波数における3次相互変調歪み (IM3) とトーンあたり $P_{OUT}$ の関係、 $V_{DD} = 2\text{V}$ 、 $R_{BIAS} = 634\Omega$

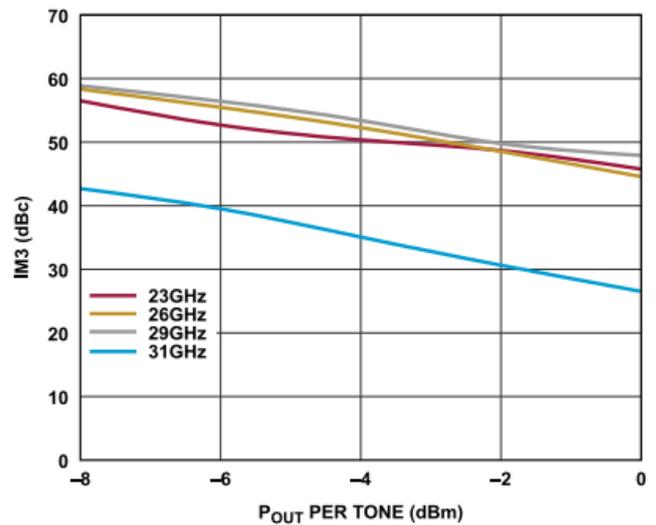


図 59. 様々な周波数におけるIM3とトーンあたり $P_{OUT}$ の関係、 $V_{DD} = 2.5\text{V}$ 、 $R_{BIAS} = 634\Omega$

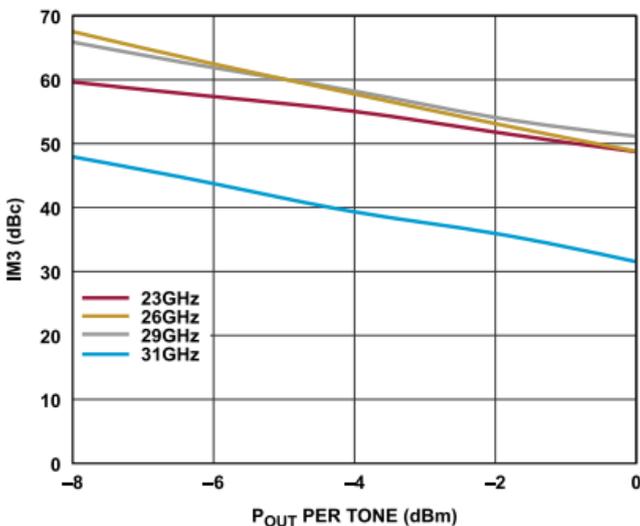


図 57. 様々な周波数におけるIM3とトーンあたり $P_{OUT}$ の関係、 $V_{DD} = 3\text{V}$ 、 $R_{BIAS} = 634\Omega$

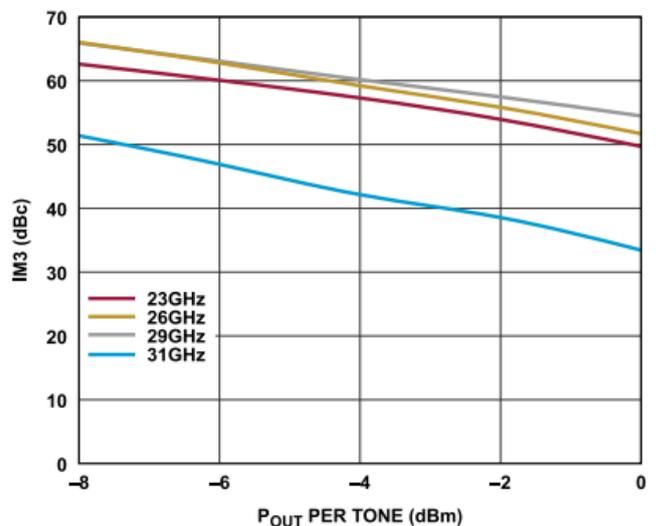


図 60. 様々な周波数におけるIM3とトーンあたり $P_{OUT}$ の関係、 $V_{DD} = 3.5\text{V}$ 、 $R_{BIAS} = 634\Omega$

代表的な性能特性

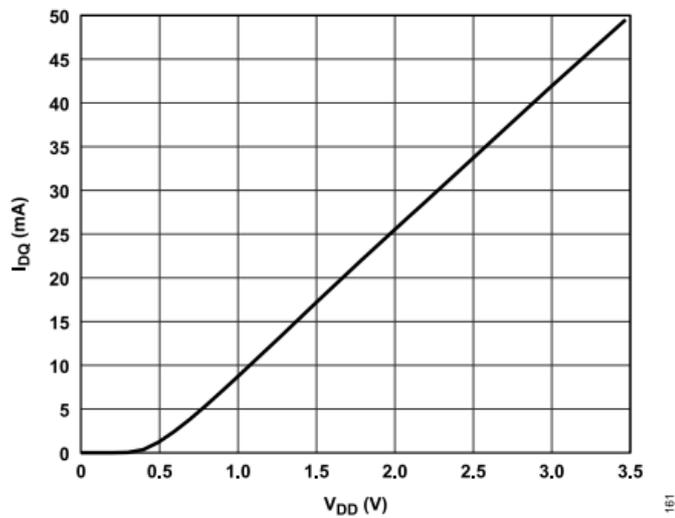


図 61.  $I_{DQ}$ と $V_{DD}$ の関係、 $R_{BIAS} = 634\Omega$

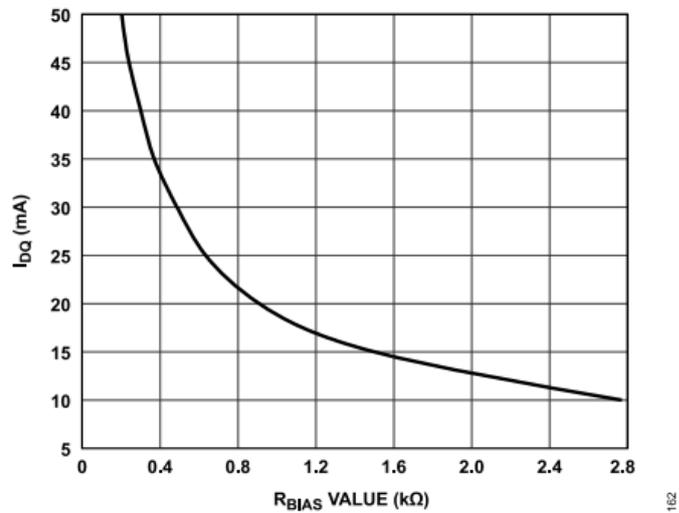


図 62.  $I_{DQ}$ 値と $R_{BIAS}$ 値の関係、 $V_{DD} = 2V$

## 動作原理

ADL8142は、GaAs、MMIC方式、pHEMTを使用した低ノイズの広帯域アンプで、ACカップリング・コンデンサとバイアス・インダクタを内蔵しています。簡略化した回路図を図63に示します。

ドレイン・バイアス電流を調整するには、RBIASピンとVDDピンの間に外付け抵抗を接続します。

ADL8142は、23GHz～31GHzの周波数範囲で $50\Omega$ （公称値）のインピーダンスを持つ、ACカップリングされたシングルエンドの入出力ポートを備えています。外付けのマッチング部品は必要ありません。RF出力パスはACカップリングされていますが、ACカップリング・コンデンサのRFOUT側にグラウンドへのDCパスがあります。

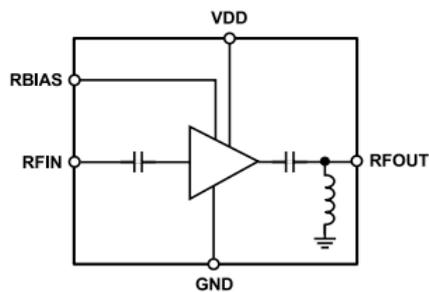


図 63. 簡略化した回路図

## アプリケーション情報

仕様規定された周波数範囲でADL8142を動作させるための基本的な接続方法を図64に示します。外付けのバイアス・インダクタは不要で、2V電源はVDDピンに接続できます。0.1 $\mu$ Fと100pFの電源デカップリング・コンデンサを使用することを推奨します。図64に示した電源デカップリング・コンデンサは、ADL8142の特性を發揮する構成になっています。

$I_{DQ}$ を設定するには、RBIASピンとVDDピンの間に抵抗(R2)を接続します。抵抗値はデフォルトの634 $\Omega$ とすることを推奨します。これにより、25mAの公称 $I_{DQ}$ が得られます。RBIASピンにはRBIASの値に応じた電流が流れますが、通常その値は数ミリアンペアです。RBIASピンはオープンのままにしないでください。

RFINピンとRFOUTピンは内部でACカップリングされています。RFOUTにはグラウンドへの内部DCパスが存在するので、RFOUTピンを0V以外のDCバイアス・レベルに接続する場合は、このピンをACカップリングしてください。

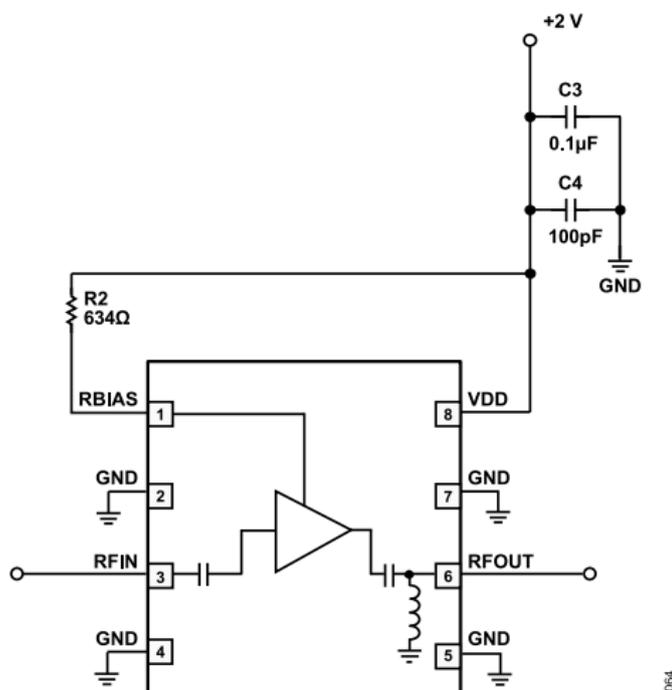


図 64. 代表的なアプリケーション回路

## 推奨バイアス・シーケンス

推奨バイアス・シーケンスについては、ADL8142-EVALZユーザ・ガイドを参照してください。

表 8.  $V_{DD} = 2V$ の場合の推奨バイアス抵抗値

RBIAS ( $\Omega$ )	$I_{DQ}$ (mA)	$I_{DQ\_AMP}$ (mA)	$I_{RBIAS}$ (mA)
203	50	45	5
301	40	36.2	3.8
487	30	27.5	2.5
634	25	23.0	2.0
909	20	18.5	1.5
1500	15	14.1	0.9

## 高速イネーブルおよびディスエーブル機能としてのRBIAS使用

RBIASピンは、イネーブルおよびディスエーブル制御入力として使用できます。図65に示す回路図では、単極双投スイッチを使ってRBIAS抵抗の電圧を0Vまたは2.5Vに切り替えています。RBIASピンの電圧が0Vのときは $I_{DQ}$ が1mA未満に減少し、 $P_{IN}$ が-20dBmに設定されます。この回路の応答時間を図66に示します。

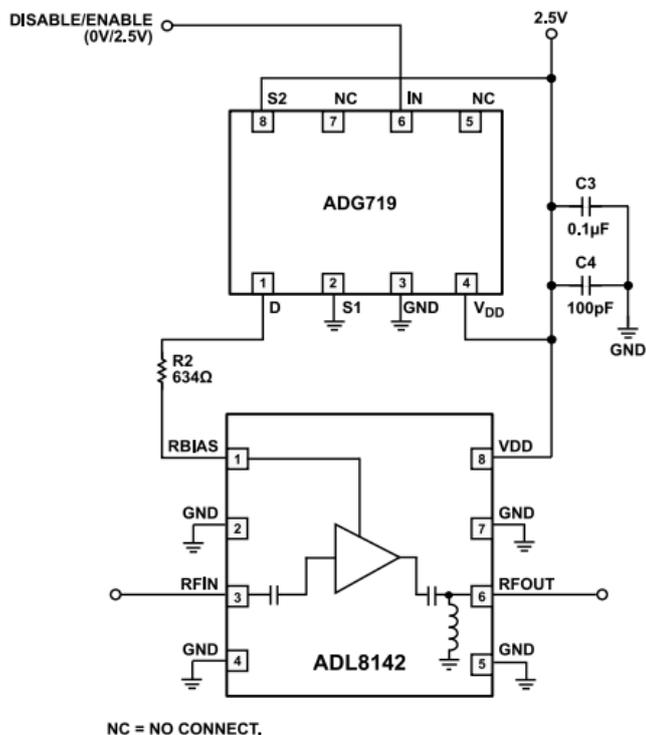


図 65. RBIAS抵抗への0V~2.5Vパルスを使用した高速イネーブルとディスエーブル

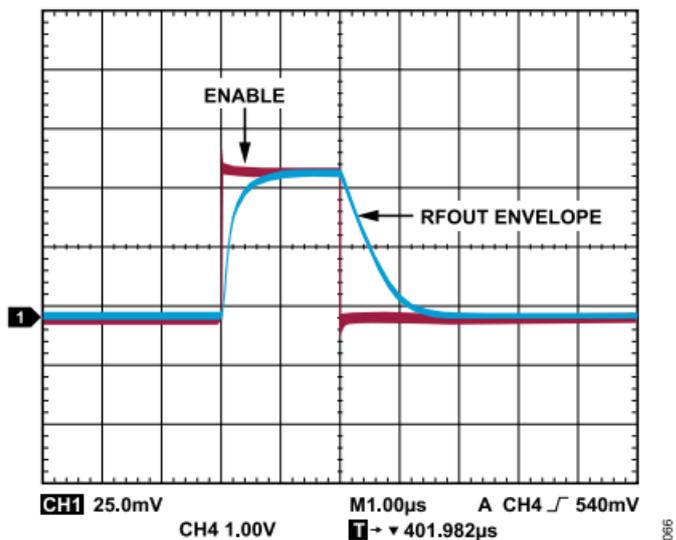


図 66. ADG719のINピンにパルスを加えた場合のRF出力エンベロープのオンまたはオフ応答 (27GHzで $P_{OUT} = 6\text{dBm}$ )

## 推奨パワー・マネージメント回路

図67に、LT3083低ドロップアウト (LDO) レギュレータを使用する推奨パワー・マネージメント回路を示します。INピンとV<sub>CONTROL</sub>ピンを互いに接続すると、2Vの出力電圧 (V<sub>OUT</sub>) が必要とされる場合の最小入力電圧 (V<sub>IN</sub>) は3.6Vとなり、電流値は最大3Aになります。ADL8142を大規模アレイ内で使用する場合は、64素子アレイ内の低ノイズ・アンプへの電力供給を1個のLT3083で容易に行うことができます。

表9に、他のV<sub>DD</sub>電圧を設定するための推奨抵抗値を示します。各ケースにおいて、最小外部電源はV<sub>CONTROL</sub>入力からV<sub>OUT</sub>への最小ドロップアウト電圧です。

表 9. 様々なLDO出力電圧に対応する推奨抵抗値

LDO V <sub>OUT</sub> (V)	R1 (kΩ)	Minimum V <sub>DD</sub> (V)
1.5	30.1	3.1
2	40.2	3.6
2.5	49.9	4.1
3.3	66.5	4.9

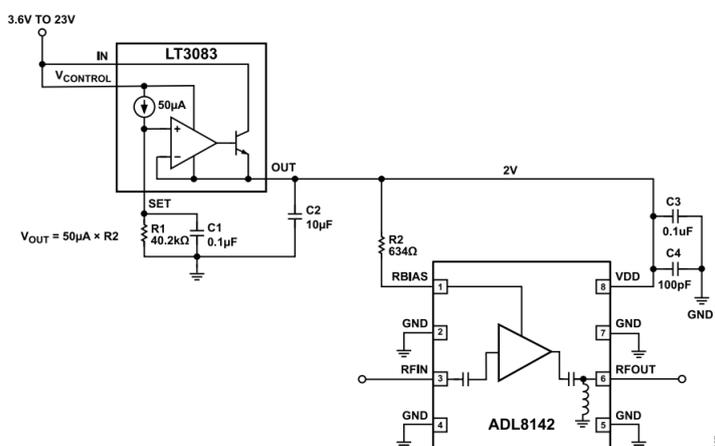


図 67. 推奨パワー・マネージメント回路

外形寸法

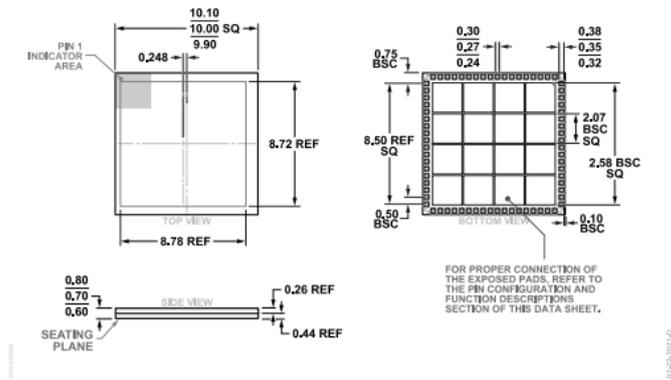


図 68. 8ピン・リード・フレーム・チップ・スケール・パッケージ [LFCSP]  
 2mm × 2mmボディ、0.85mmパッケージ高  
 (CP-8-30)  
 寸法 : mm

更新 : 2022年10月22日

オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Packing Quantity	Package Option
ADL8142ACPZN	-40°C to +85°C	8-lead LFCSP 2 mm × 2 mm × 0.85	Reel, 500	CP-8-30
ADL8142ACPZN-R7	-40°C to +85°C	8-lead LFCSP 2 mm × 2 mm × 0.85	Reel, 500	CP-8-30

<sup>1</sup> Z = RoHS準拠製品。

評価用ボード

Model <sup>1</sup>	Description
ADL8142-EVALZ	Evaluation Board

<sup>1</sup> Z = RoHS準拠製品。

