

## GaAs、pHEMT、MMIC使用の低ノイズ・アンプ、 0.025GHz～12GHz

### 特長

- ▶ 低ノイズ指数：0.025GHz～10GHzで2.5dB（代表値）
- ▶ 正の単電源（自己バイアス）
- ▶ 高ゲイン：0.025GHz～10GHzで16.5dB（代表値）
- ▶ 高OIP3：0.025GHz～10GHzで36dBm（代表値）
- ▶ RoHS準拠、2mm × 2mm、6ピンLFCSP

### アプリケーション

- ▶ 試験用計測器
- ▶ 防衛用通信
- ▶ 防衛用レーダー
- ▶ 電気通信

### 概要

ADL8121は、ガリウム・ヒ素（GaAs）、モノリシック・マイクロ波集積回路（MMIC）、擬似格子整合型高電子移動度トランジスタ（pHEMT）を使用した低ノイズの広帯域アンプで、動作範囲は0.025GHz～12GHzです。

ADL8121は0.025GHz～10GHzの周波数範囲で16.5dBのゲイン、2.5dBのノイズ指数、36dBmの出力3次インターセプト（OIP3）を実現し（いずれも代表値）、5V電源電圧から必要とする電流はわずか95mAです。この低ノイズ・アンプ（LNA）は、飽和出力電力（ $P_{SAT}$ ）が0.025GHz～10GHzの周波数範囲で21.5dBm（代表値）であることから、アナログ・デバイセズの多くのバランスド・ミキサー、同相/直交（I/Q）ミキサー、イメージ除去ミキサー用の局部発振器（LO）ドライバとして使用できます。

ADL8121は、内部で50Ωに整合した入出力も備えているので表面実装技術（SMT）ベースのアプリケーションに最適で、RoHSに準拠した2mm × 2mmの6ピンLFCSPに収められています。

### 機能ブロック図

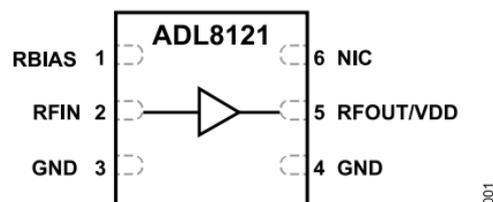


図 1.

### Rev. 0

文書に関するご意見

テクニカルサポート

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。  
※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

## 目次

特長.....	1	ピン配置およびピン機能の説明.....	5
アプリケーション.....	1	インターフェース回路図.....	5
概要.....	1	代表的な性能特性.....	6
機能ブロック図.....	1	動作原理.....	18
仕様.....	3	アプリケーション情報.....	19
周波数範囲：0.025GHz～10GHz.....	3	推奨バイアス・シーケンス.....	20
周波数範囲：10GHz～12GHz.....	3	推奨されるパワー・マネージメント回路.....	20
絶対最大定格.....	4	高速イネーブルおよびディスエーブル機能としてのRBIAS使用.....	21
熱抵抗.....	4	外形寸法.....	22
静電放電（ESD）定格.....	4	オーダー・ガイド.....	22
ESDに関する注意.....	4	評価用ボード.....	22

## 改訂履歴

4/2022–Revision 0: Initial Version

## 仕様

## 周波数範囲 : 0.025GHz~10GHz

特に指定のない限り、電源電圧 ( $V_{DD}$ ) = 5V、電源電流 ( $I_{DQ}$ ) = 95mA、バイアス抵抗 ( $R_{BIAS}$ ) = 324 $\Omega$ 、 $T_A$  = 25°C。

表 1.

パラメータ	最小値	代表値	最大値	単位	テスト条件/コメント
FREQUENCY RANGE	0.025		10	GHz	
GAIN	14.5	16.5		dB	
Gain Variation over Temperature		0.006		dB/°C	
NOISE FIGURE		2.5		dB	
RETURN LOSS					
Input (S11)		12		dB	
Output (S22)		14		dB	
OUTPUT					
Power for 1 dB Compression (OP1dB)	18.5	21		dBm	
$P_{SAT}$		21.5		dBm	
OIP3		36		dBm	トーンあたりの出力電力 ( $P_{OUT}$ ) = 5dBmで測定を実施
Second-Order Intercept (OIP2)		40		dBm	トーンあたりの $P_{OUT}$ = 5dBmで測定を実施
POWER ADDED EFFICIENCY (PAE)		27		%	$P_{SAT}$ で測定
SUPPLY					
$I_{DQ}$		95		mA	
Drain Current ( $I_{DQ\_AMP}$ )		90		mA	
$R_{BIAS}$ Current ( $I_{RBIAS}$ )		5		mA	
$V_{DD}$	2	5	6	V	

## 周波数範囲 : 10GHz~12GHz

特に指定のない限り、 $V_{DD}$  = 5V、 $I_{DQ}$  = 95mA、 $R_{BIAS}$  = 324 $\Omega$ 、 $T_A$  = 25°C。

表 2.

パラメータ	最小値	代表値	最大値	単位	テスト条件/コメント
FREQUENCY RANGE	10		12	GHz	
GAIN	15	17		dB	
Gain Variation over Temperature		0.006		dB/°C	
NOISE FIGURE		3.5		dB	
RETURN LOSS					
S11		11		dB	
S22		15		dB	
OUTPUT					
OP1dB	14.5	17		dBm	
$P_{SAT}$		19.5		dBm	
OIP3		34		dBm	トーンあたりの $P_{OUT}$ = 5dBmで測定を実施
OIP2		45		dBm	トーンあたりの $P_{OUT}$ = 5dBmで測定を実施
PAE		17		%	$P_{SAT}$ で測定
SUPPLY					
$I_{DQ}$		95		mA	
$I_{DQ\_AMP}$		90		mA	
$I_{RBIAS}$		5		mA	
$V_{DD}$	2	5	6	V	

## 絶対最大定格

表 3.

Parameter	Rating
V <sub>DD</sub>	7 V
RFIN Power	32 dBm
Continuous Power Dissipation (P <sub>DISS</sub> ), T <sub>A</sub> = 85°C (Derate 13.9 mW/°C Above 85°C)	1.25 W
Temperature	
Storage Range	-65°C to +150°C
Operating Range	-40°C to +85°C
Nominal Junction (T <sub>A</sub> = 85°C, V <sub>DD</sub> = 5 V, I <sub>DQ</sub> = 95 mA)	119.2°C

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。これはストレス定格のみを定めたものであり、本規格の動作セクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

## 熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。PCBの熱設計には細心の注意が必要です。

$\theta_{JC}$ はチャンネルとケースの間 (チャンネルとデバイス裏面の露出金属グラウンド・パッドの間) の熱抵抗です。

表 4. 熱抵抗

Package Type	$\theta_{JC}$	Unit
CP-6-12	72	°C/W

## 静電放電 (ESD) 定格

以下のESD情報は、ESDに敏感なデバイスを取り扱うために示したものです。対象はESD保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル (HBM)。

## ADL8121のESD定格

表 5. ADL8121、6ピンLFCSP

ESD Model	Withstand Threshold (V)	Class
HBM	±500	1B

## ESDに関する注意

**ESD (静電放電) の影響を受けやすいデバイスです。**

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

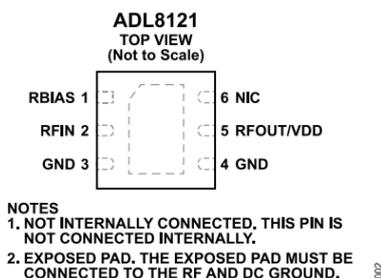


図 2. ピン配置

表 6. ピン機能の説明

ピン番号	記号	説明
1	RBIAS	RBIASとVDDの間にバイアス設定抵抗を接続して、静止ドレイン電流を設定します。インターフェース回路図については、 <a href="#">図3</a> を参照してください。
2	RFIN	RF入力。RFINピンはDCカップリングされ、50Ωに整合されています。インターフェース回路図については <a href="#">図4</a> を参照してください。
3, 4	GND	グラウンド。このピンは、RF/DCグラウンドに接続する必要があります。インターフェース回路図については <a href="#">図6</a> を参照してください。
5	RFOUT/VDD	アンプのRF出力/ドレイン・バイアス。RFOUT/VDDはDCカップリングされ、50Ωに整合されています。インターフェース回路図については <a href="#">図5</a> を参照してください。
6	NIC EPAD	内部では未接続。このピンは内部接続されていません。 露出パッド。露出パッドはRF/DCグラウンドに接続する必要があります。

インターフェース回路図

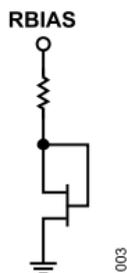


図 3. RBIASのインターフェース回路図

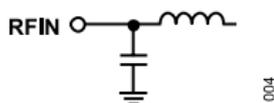


図 4. RFINのインターフェース回路図

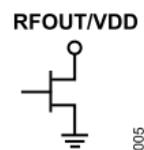


図 5. RFOUT/VDDのインターフェース回路図



図 6. GNDのインターフェース回路図

代表的な性能特性

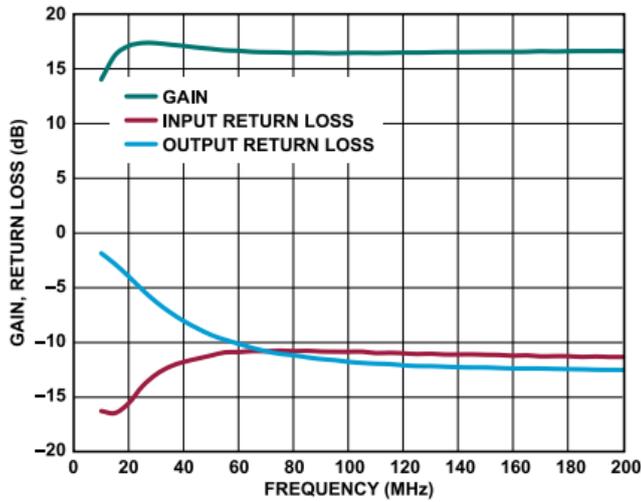


図 7. ゲインとリターン・ロスの周波数特性、10MHz~200MHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

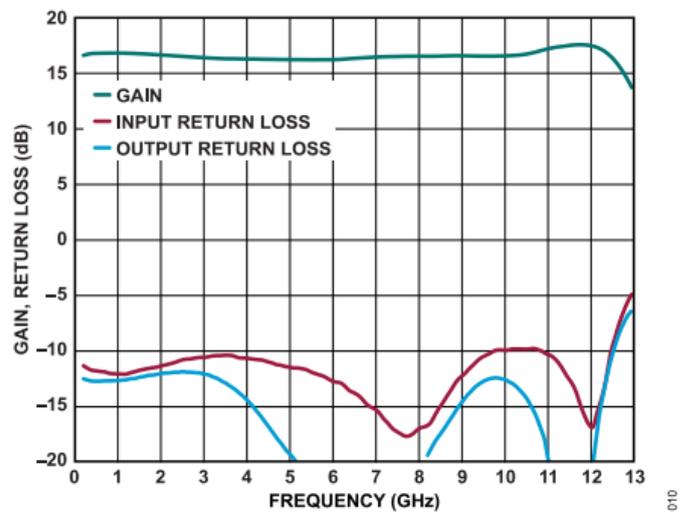


図 10. ゲインとリターン・ロスの周波数特性、200MHz~13GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

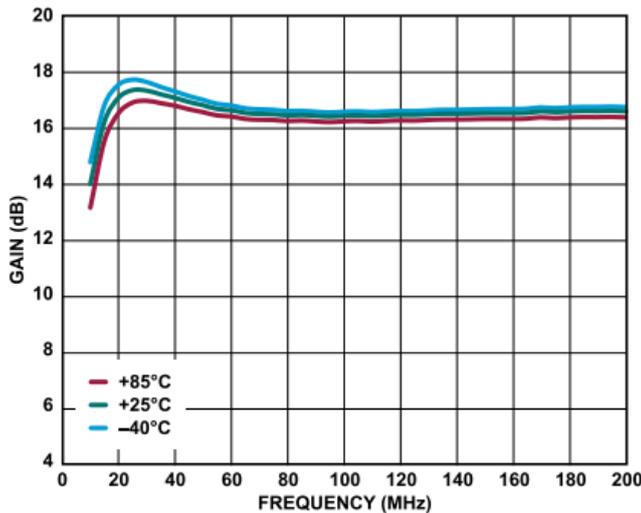


図 8. 様々な温度でのゲインの周波数特性、10MHz~200MHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

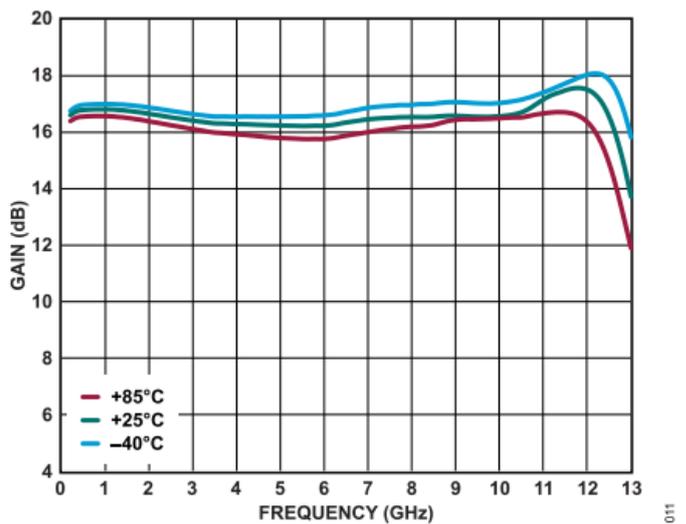


図 11. 様々な温度でのゲインの周波数特性、200MHz~13GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

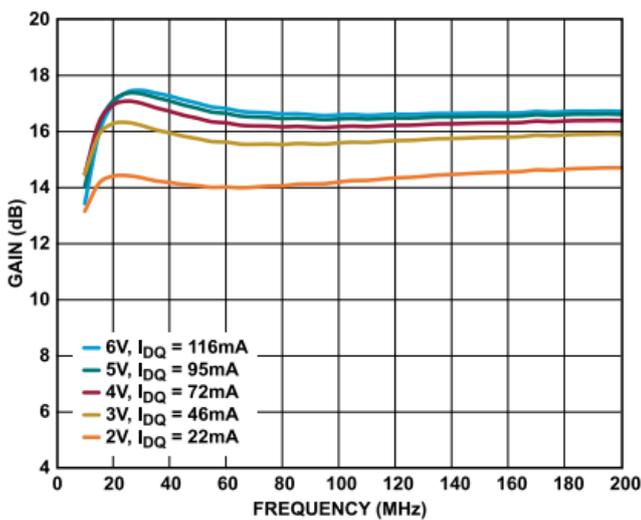


図 9. 様々な電源電圧と $I_{DQ}$ 値でのゲインの周波数特性、10MHz~200MHz、 $R_{BIAS} = 324\Omega$

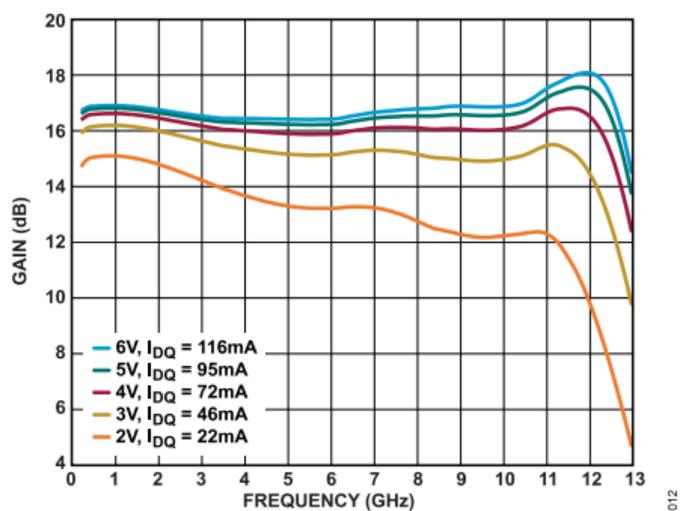


図 12. 様々な電源電圧と $I_{DQ}$ 値でのゲインの周波数特性、200MHz~13GHz、 $R_{BIAS} = 324\Omega$

代表的な性能特性

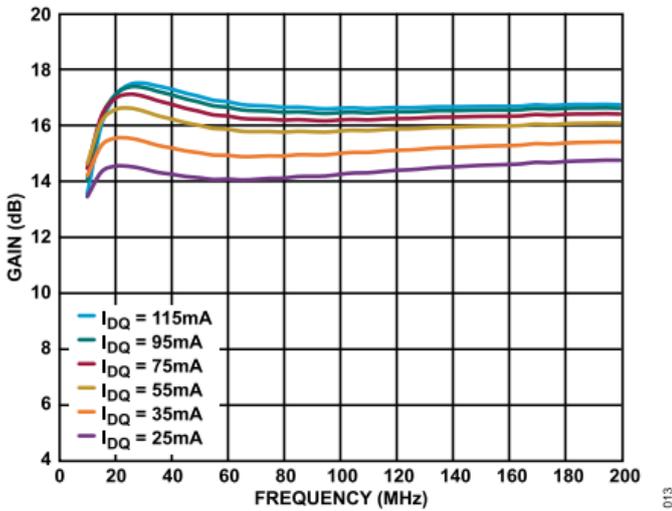


図 13. 様々な $I_{DQ}$ 値でのゲインの周波数特性、10MHz~200MHz、 $V_{DD} = 5V$

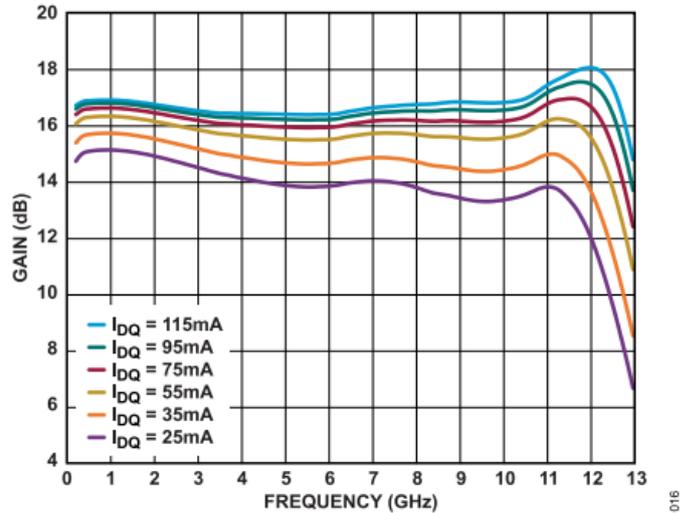


図 16. 様々な $I_{DQ}$ 値でのゲインの周波数特性、200MHz~13GHz、 $V_{DD} = 5V$

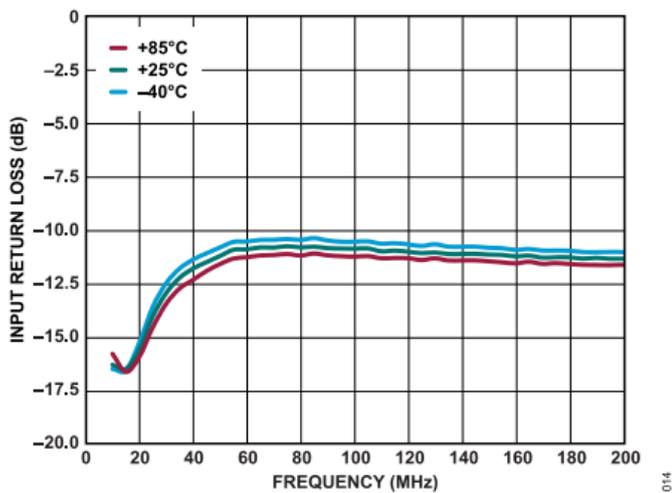


図 14. 様々な温度での入力リターン・ロスの周波数特性、10MHz~200MHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

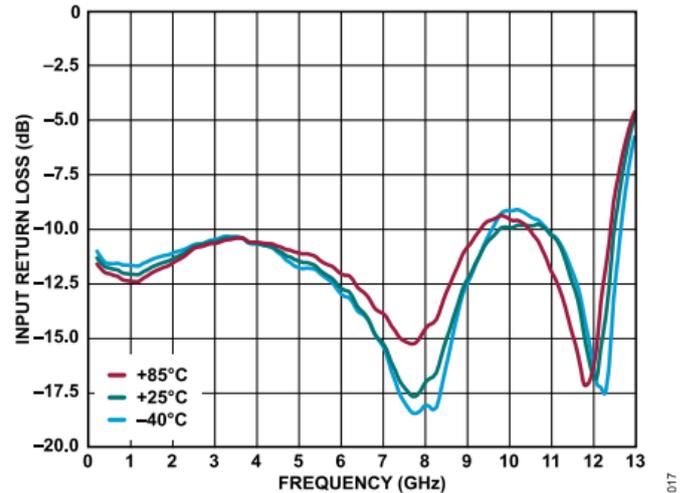


図 17. 様々な温度での入力リターン・ロスの周波数特性、200MHz~13GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

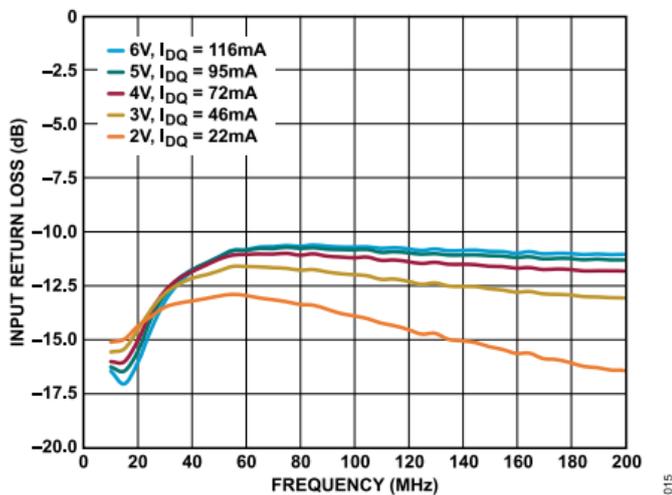


図 15. 様々な電源電圧と $I_{DQ}$ 値での入力リターン・ロスの周波数特性、10MHz~200MHz、 $R_{BIAS} = 324\Omega$

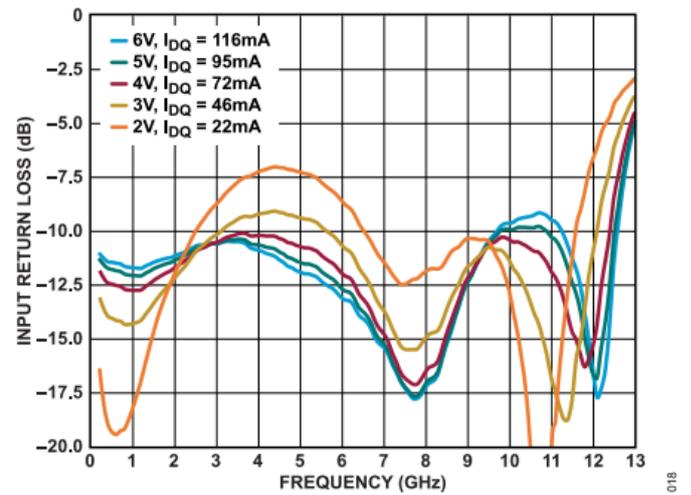


図 18. 様々な電源電圧と $I_{DQ}$ 値での入力リターン・ロスの周波数特性、200MHz~13GHz、 $R_{BIAS} = 324\Omega$

代表的な性能特性

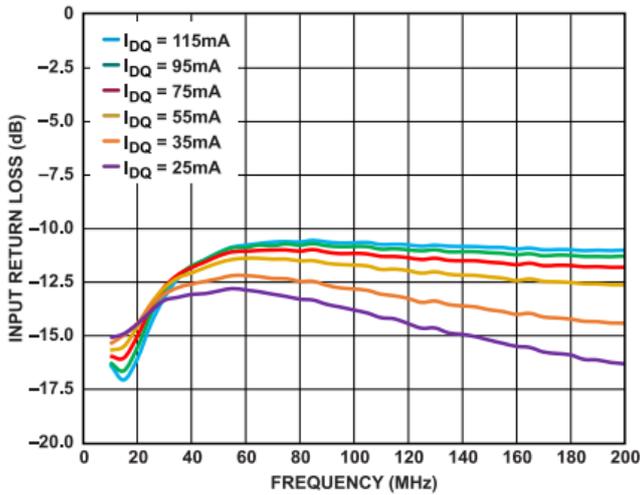


図 19. 様々な $I_{DQ}$ 値での入力リターン・ロスの周波数特性、10MHz~200MHz、 $V_{DD} = 5V$

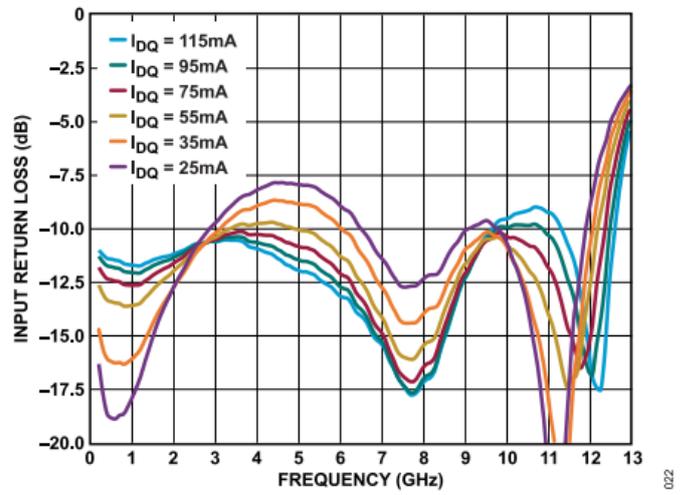


図 22. 様々な $I_{DQ}$ 値での入力リターン・ロスの周波数特性、200MHz~13GHz、 $V_{DD} = 5V$

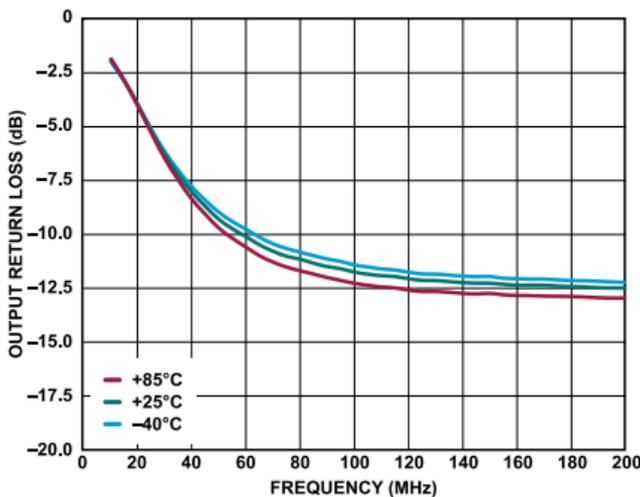


図 20. 様々な温度での出力リターン・ロスの周波数特性、10MHz~200MHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

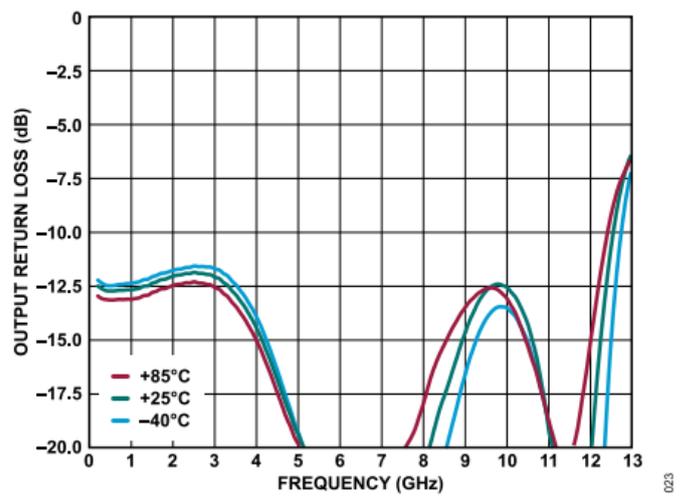


図 23. 様々な温度での出力リターン・ロスの周波数特性、200MHz~13GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

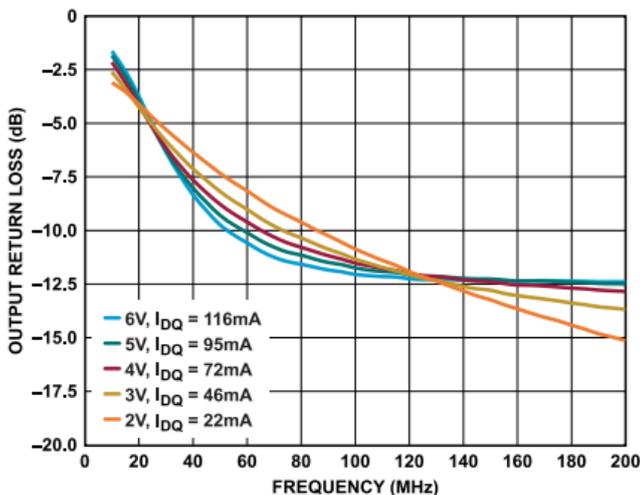


図 21. 様々な電源電圧と $I_{DQ}$ 値での出力リターン・ロスの周波数特性、10MHz~200MHz、 $R_{BIAS} = 324\Omega$

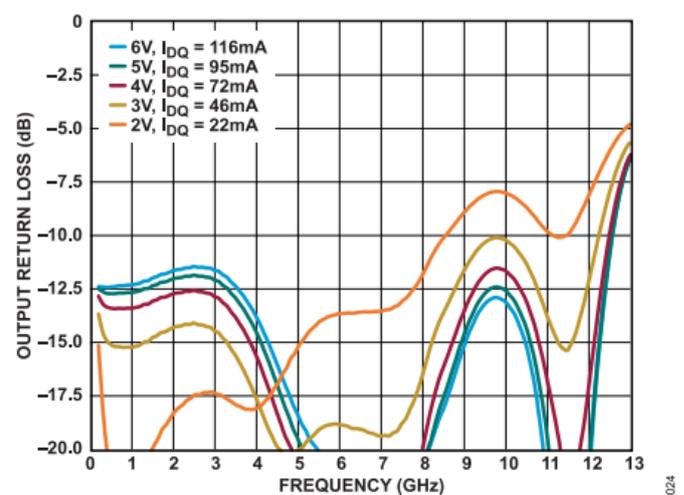


図 24. 様々な電源電圧と $I_{DQ}$ 値での出力リターン・ロスの周波数特性、200MHz~13GHz、 $R_{BIAS} = 324\Omega$

代表的な性能特性

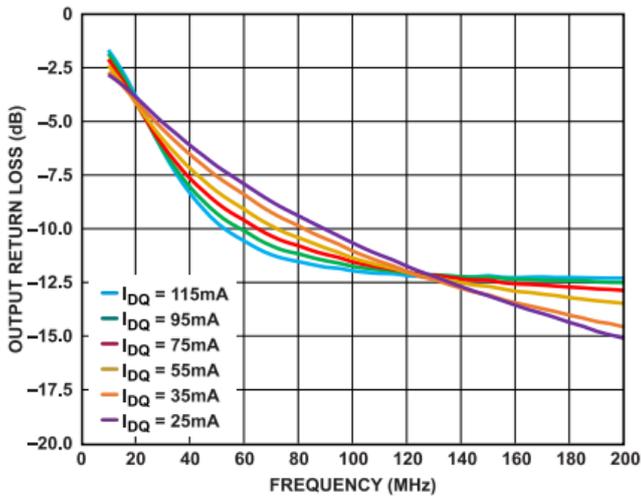


図 25. 様々な $I_{DQ}$ 値での出力リターン・ロスの周波数特性、10MHz~200MHz、 $V_{DD} = 5V$

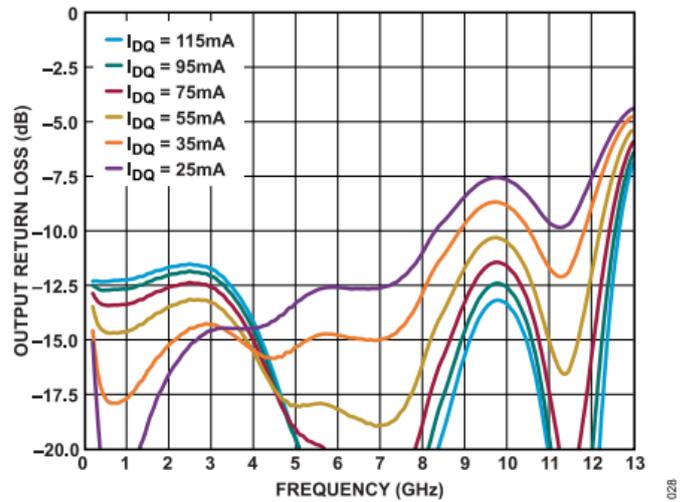


図 28. 様々な $I_{DQ}$ 値での出力リターン・ロスの周波数特性、200MHz~13GHz、 $V_{DD} = 5V$

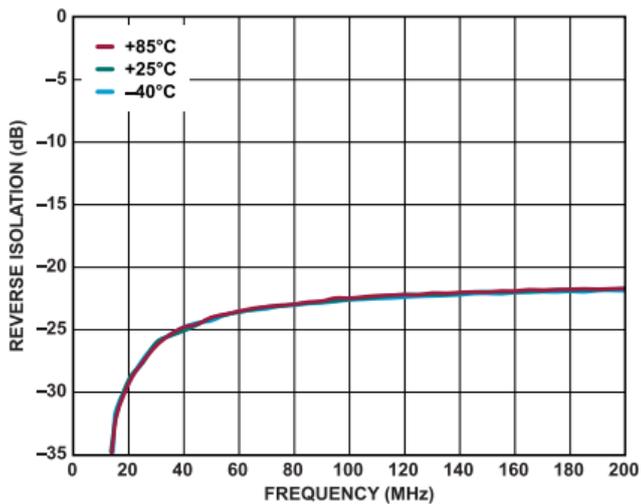


図 26. 様々な温度でのリバース・アイソレーションの周波数特性、10MHz~200MHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

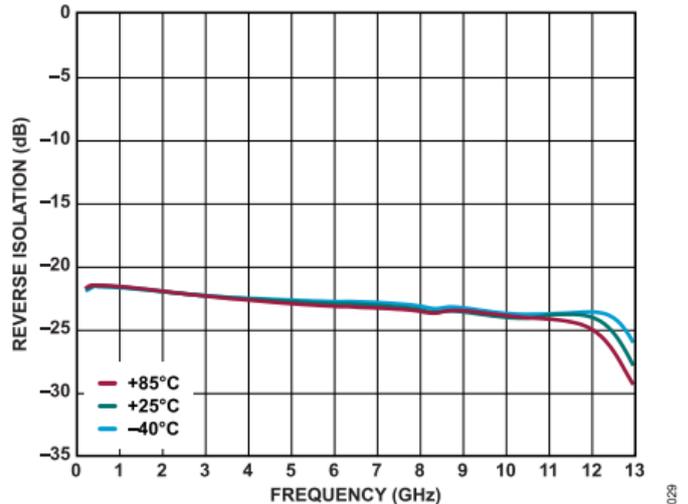


図 29. 様々な温度でのリバース・アイソレーションの周波数特性、200MHz~13GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

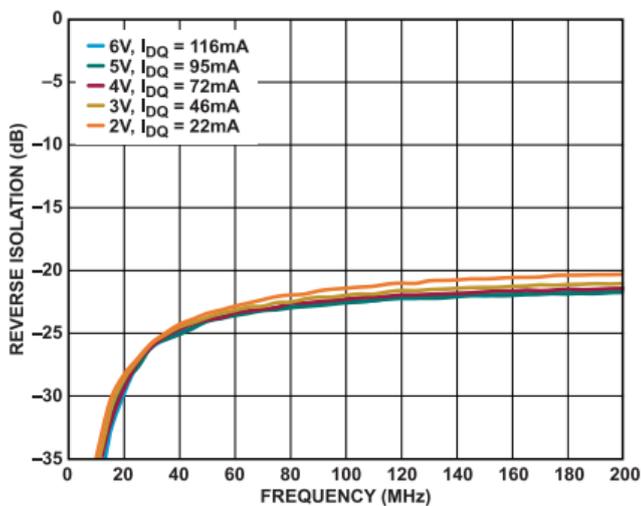


図 27. 様々な電源電圧と $I_{DQ}$ 値でのリバース・アイソレーションの周波数特性、10MHz~200MHz、 $R_{BIAS} = 324\Omega$

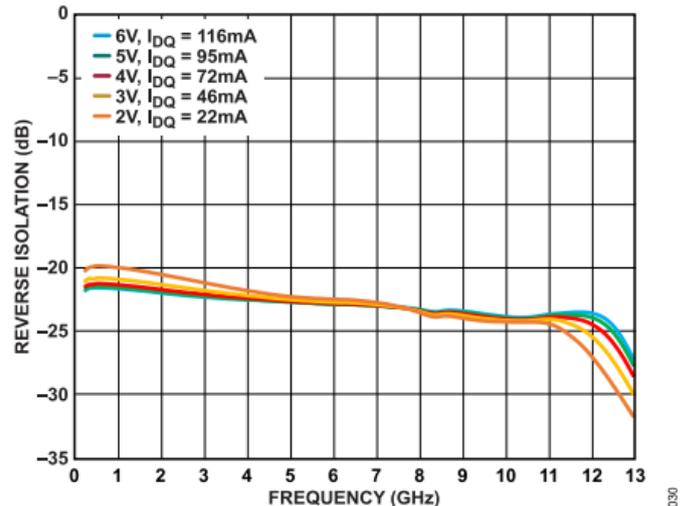


図 30. 様々な電源電圧と $I_{DQ}$ 値でのリバース・アイソレーションの周波数特性、200MHz~13GHz、 $R_{BIAS} = 324\Omega$

代表的な性能特性

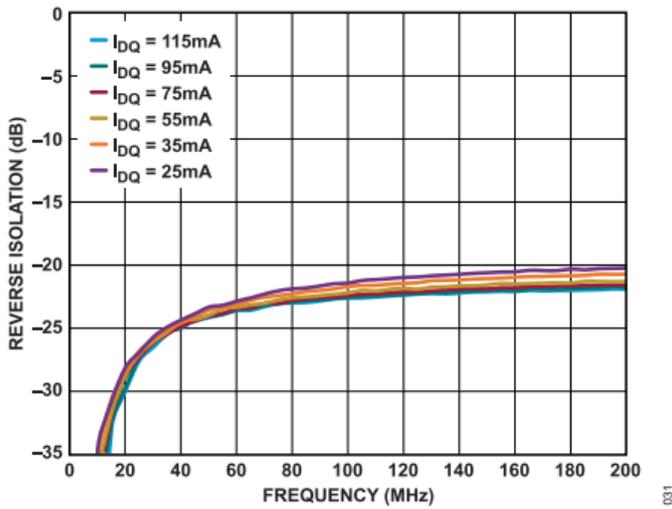


図 31. 様々な $I_{DQ}$ 値でのリバース・アイソレーションの周波数特性、10MHz~200MHz、 $V_{DD} = 5V$

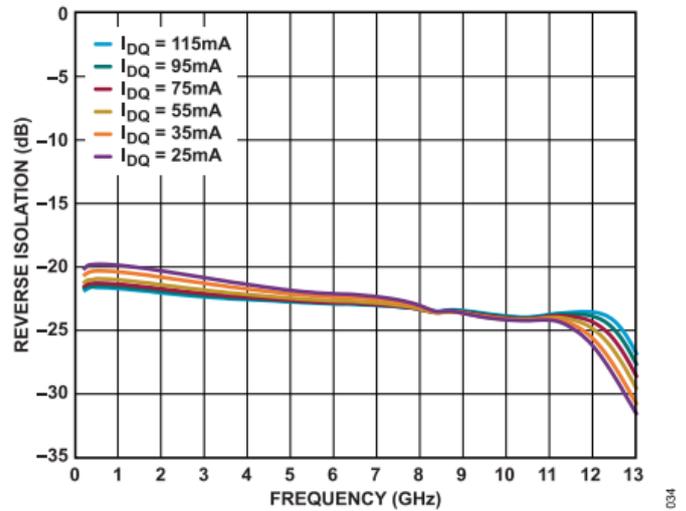


図 34. 様々な $I_{DQ}$ 値でのリバース・アイソレーションの周波数特性、200MHz~13GHz、 $V_{DD} = 5V$

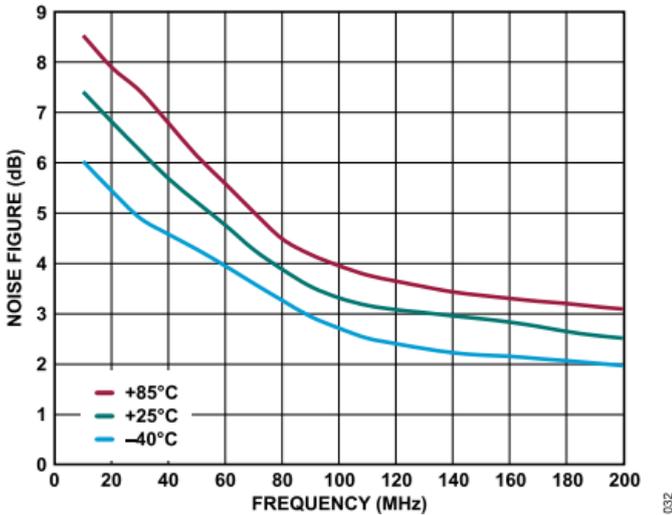


図 32. 様々な温度でのノイズ指数の周波数特性、10MHz~200MHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

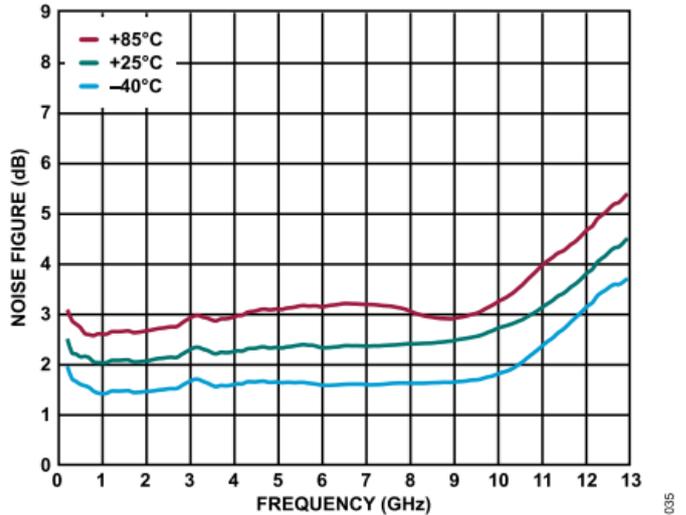


図 35. 様々な温度でのノイズ指数の周波数特性、200MHz~13GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

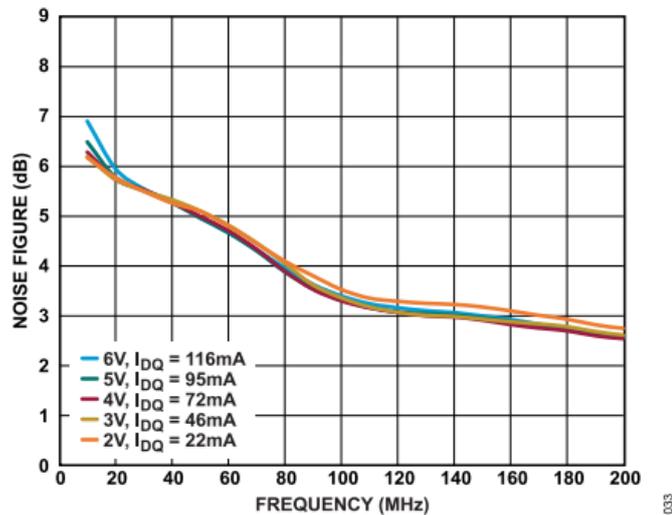


図 33. 様々な電源電圧と $I_{DQ}$ 値でのノイズ指数の周波数特性、10MHz~200MHz、 $R_{BIAS} = 324\Omega$

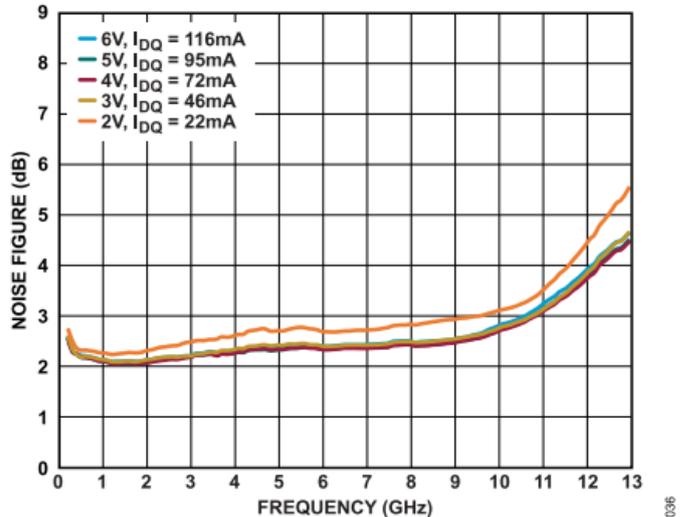


図 36. 様々な電源電圧と $I_{DQ}$ 値でのノイズ指数の周波数特性、200MHz~13GHz、 $R_{BIAS} = 324\Omega$

代表的な性能特性

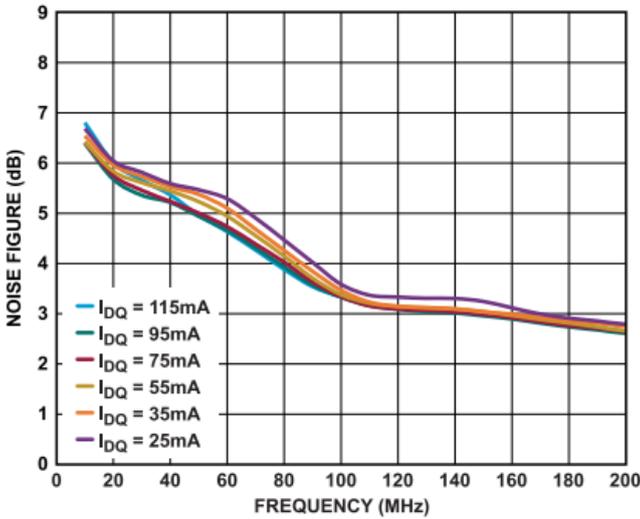


図 37. 様々な $I_{DQ}$ 値でのノイズ指数の周波数特性、10MHz～200MHz、 $V_{DD} = 5V$

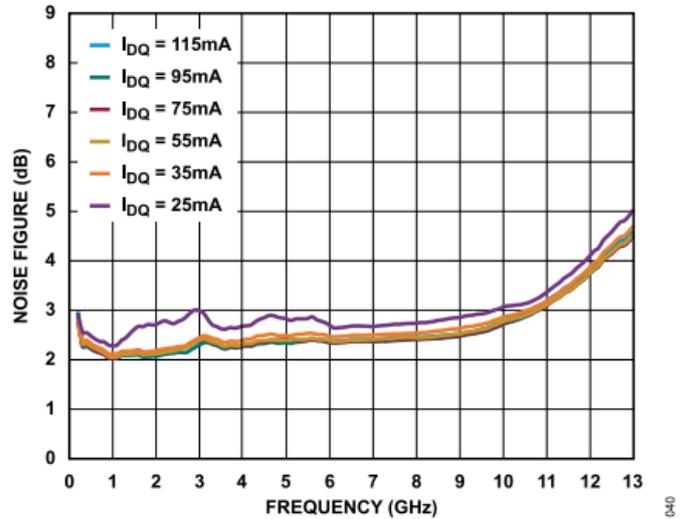


図 40. 様々な $I_{DQ}$ 値でのノイズ指数の周波数特性、200MHz～13GHz、 $V_{DD} = 5V$

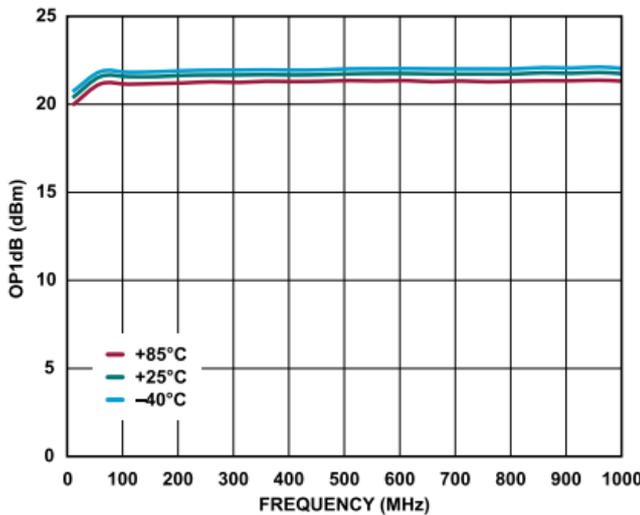


図 38. 様々な温度でのOP1dBの周波数特性、10MHz～1000MHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

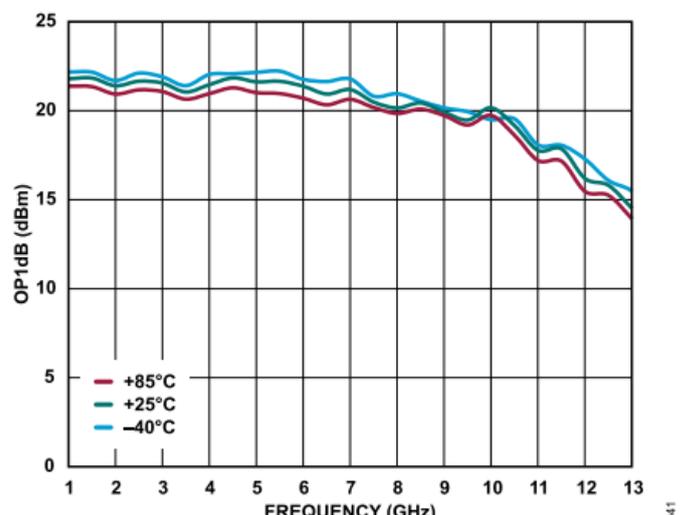


図 41. 様々な温度でのOP1dBの周波数特性、1GHz～13GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

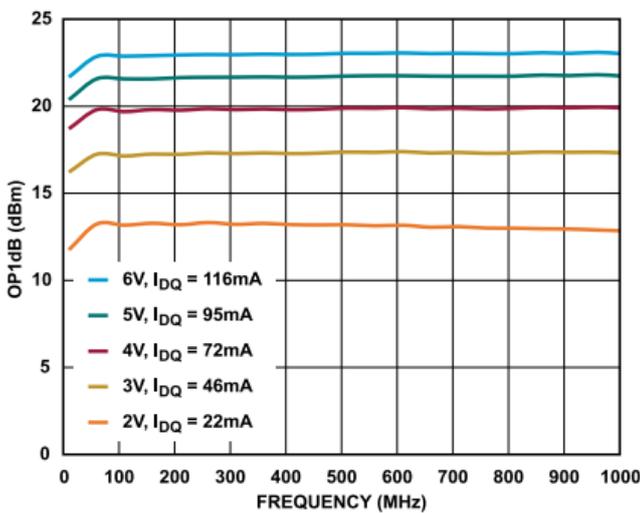


図 39. 様々な電源電圧と $I_{DQ}$ 値でのOP1dBの周波数特性、10MHz～1000MHz、 $R_{BIAS} = 324\Omega$

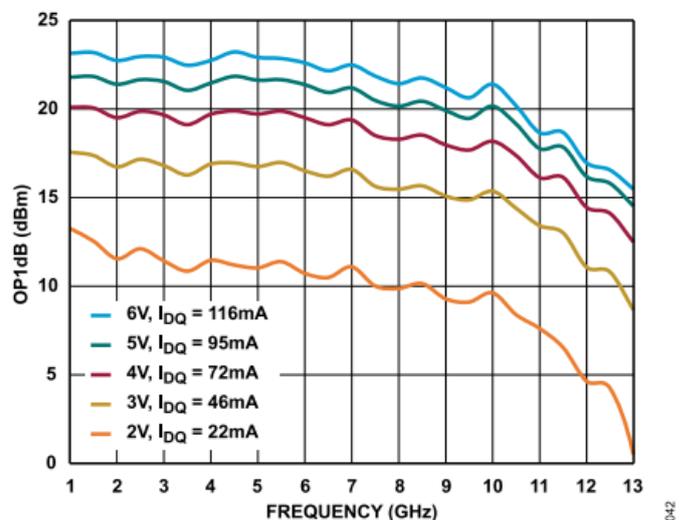


図 42. 様々な電源電圧と $I_{DQ}$ 値でのOP1dBの周波数特性、1GHz～13GHz、 $R_{BIAS} = 324\Omega$

代表的な性能特性

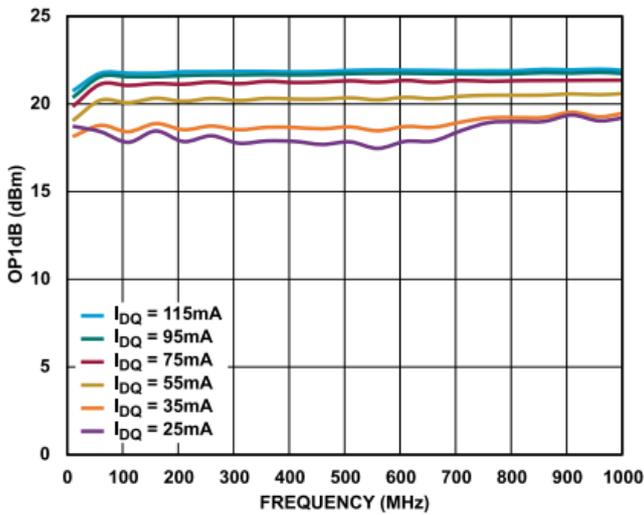


図 43. 様々な $I_{DQ}$ 値でのOP1dBの周波数特性、10MHz~1000MHz、 $V_{DD} = 5V$

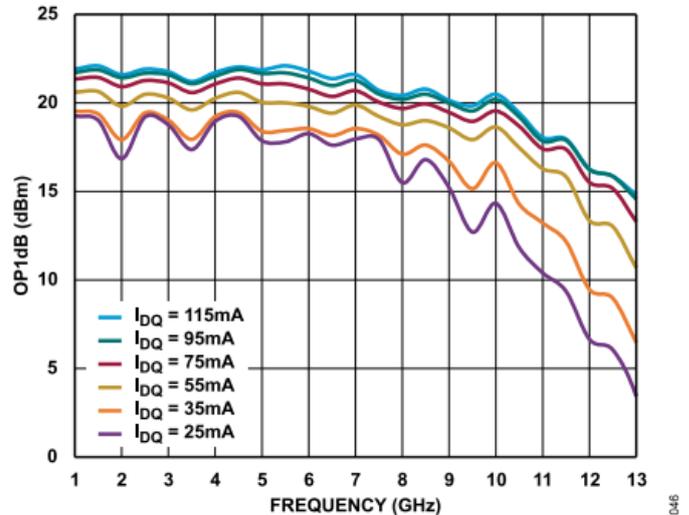


図 46. 様々な $I_{DQ}$ 値でのOP1dBの周波数特性、1GHz~13GHz、 $V_{DD} = 5V$

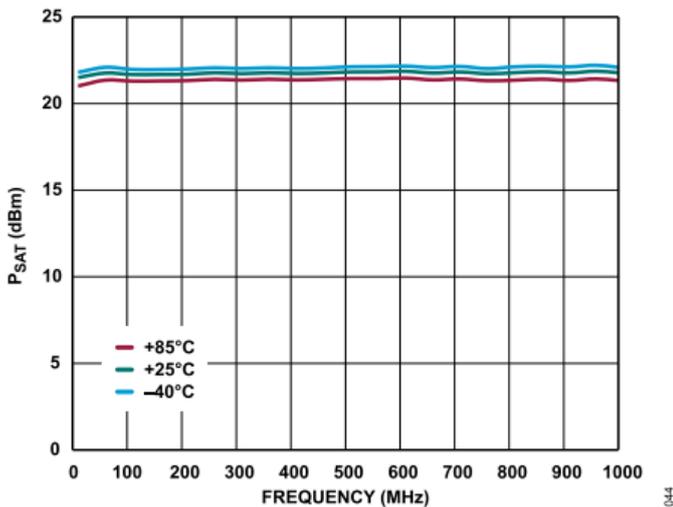


図 44. 様々な温度での $P_{SAT}$ の周波数特性、10MHz~1000MHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

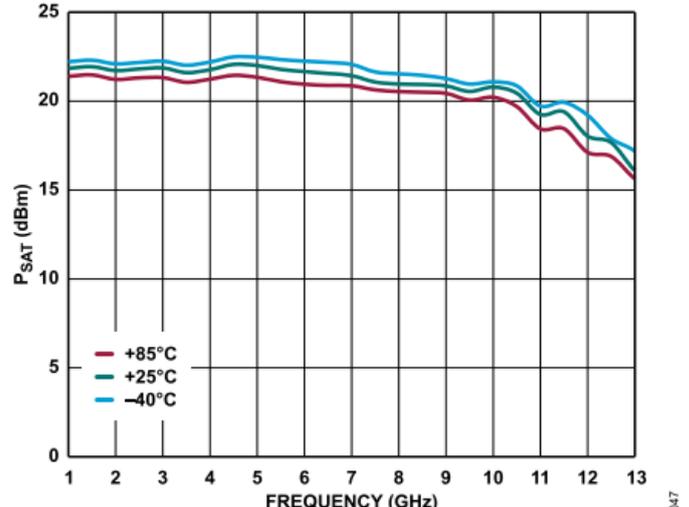


図 47. 様々な温度での $P_{SAT}$ の周波数特性、1GHz~13GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

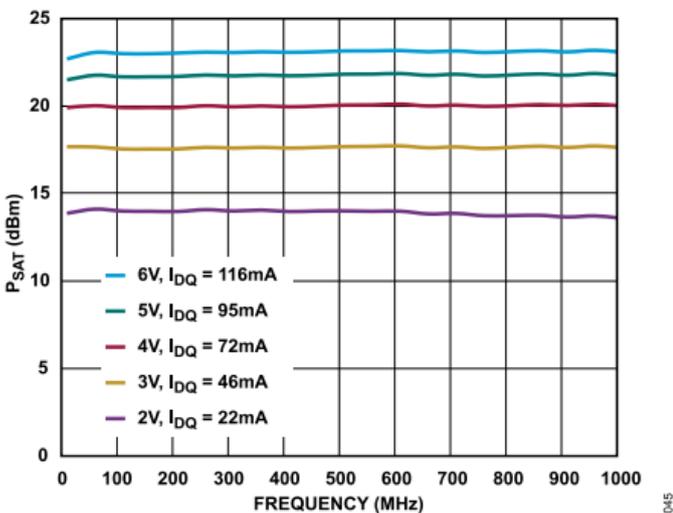


図 45. 様々な電源電圧と $I_{DQ}$ 値での $P_{SAT}$ の周波数特性、10MHz~1000MHz、 $R_{BIAS} = 324\Omega$

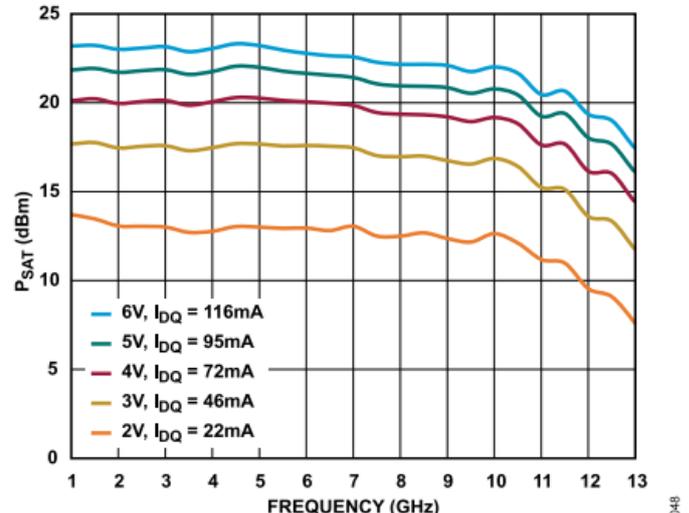


図 48. 様々な電源電圧と $I_{DQ}$ 値での $P_{SAT}$ の周波数特性、1GHz~13GHz、 $R_{BIAS} = 324\Omega$

代表的な性能特性

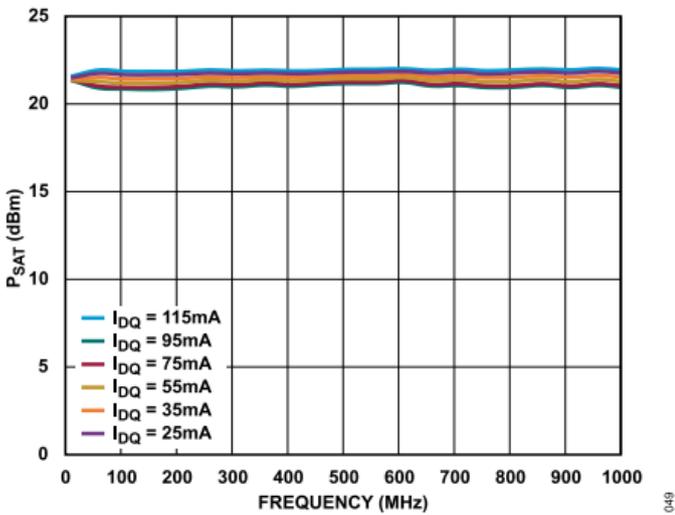


図 49. 様々な $I_{DQ}$ 値での $P_{SAT}$ の周波数特性、10MHz~1000MHz、 $V_{DD} = 5V$

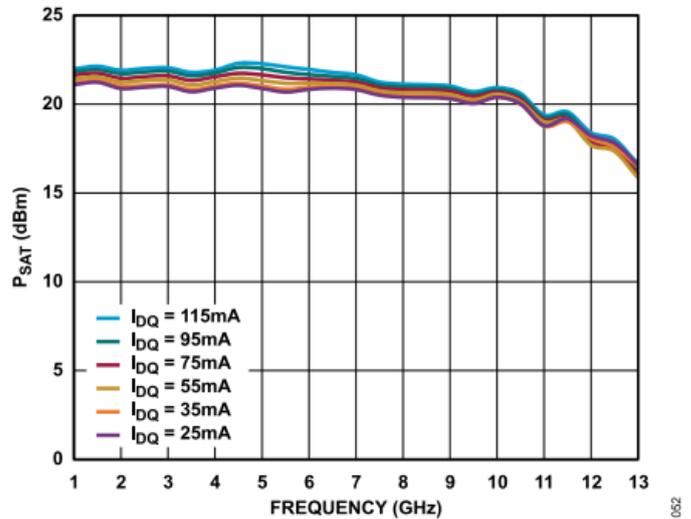


図 52. 様々な $I_{DQ}$ 値での $P_{SAT}$ の周波数特性、1GHz~13GHz、 $V_{DD} = 5V$

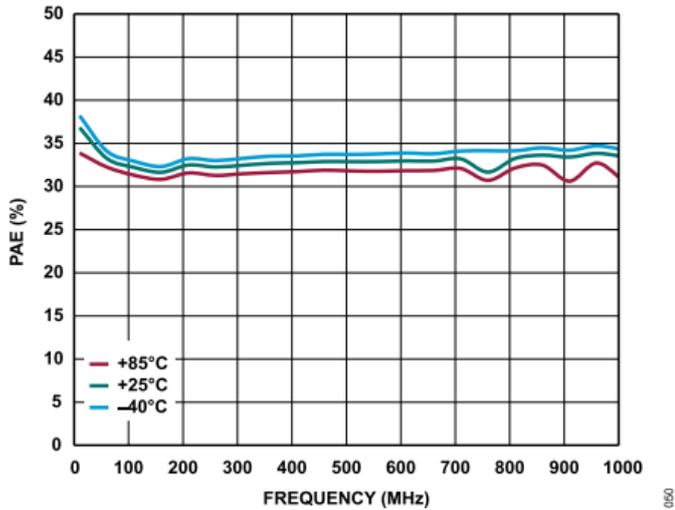


図 50. 様々な温度でのPAEの周波数特性、10MHz~1000MHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

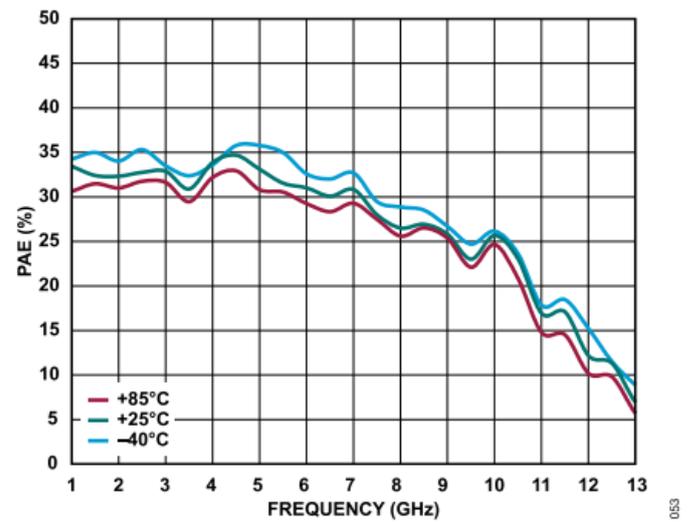


図 53. 様々な温度でのPAEの周波数特性、1GHz~13GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

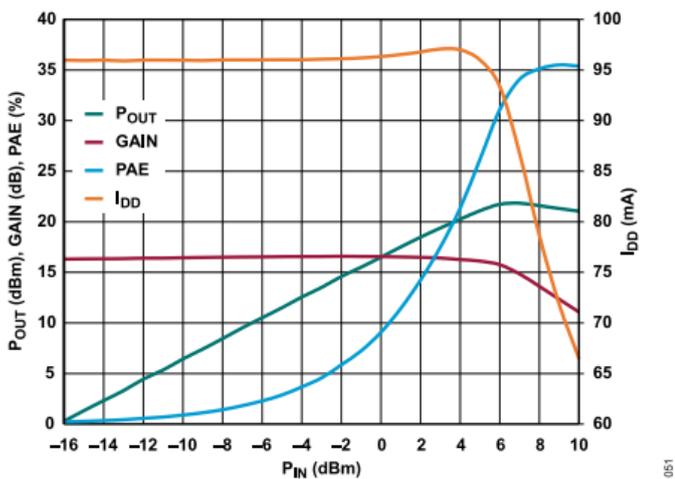


図 51.  $P_{OUT}$ 、ゲイン、PAE、ドレイン電流 ( $I_{DQ}$ ) と入力電力 ( $P_{IN}$ ) の関係、1GHz、 $R_{BIAS} = 324\Omega$

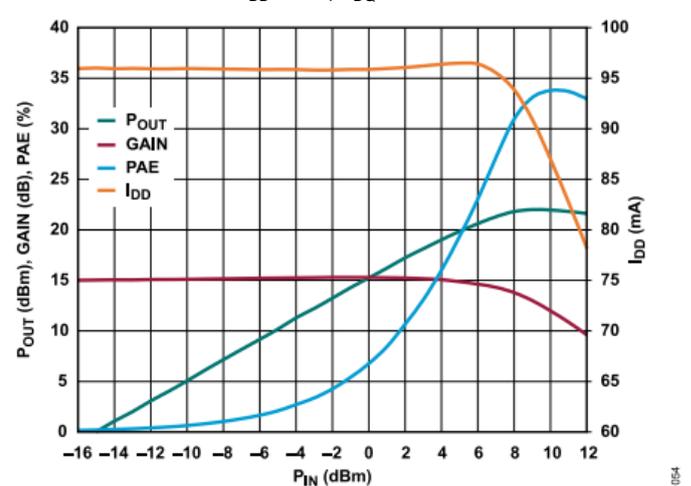


図 54.  $P_{OUT}$ 、ゲイン、PAE、 $I_{DQ}$  と  $P_{IN}$  の関係、5GHz、 $R_{BIAS} = 324\Omega$

代表的な性能特性

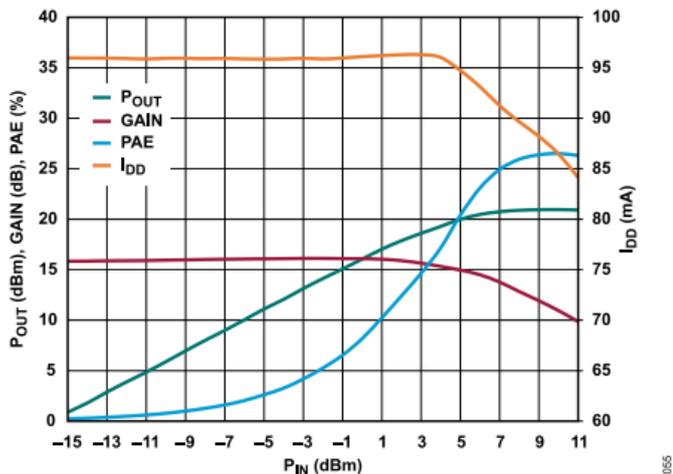


図 55. P<sub>OUT</sub>、ゲイン、PAE、I<sub>DD</sub>とP<sub>IN</sub>の関係、8GHz、R<sub>BIAS</sub> = 324Ω

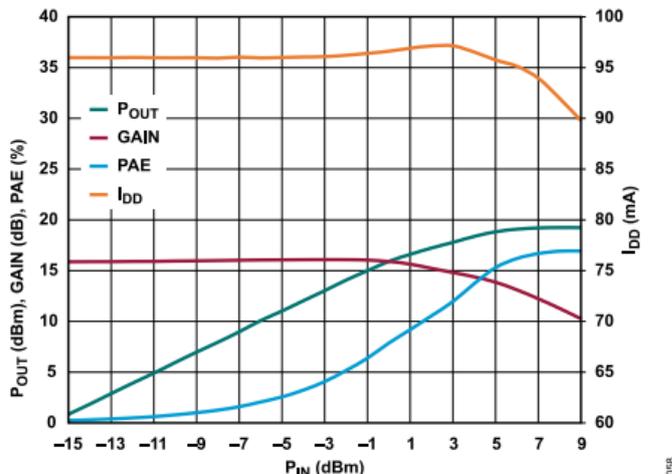


図 58. P<sub>OUT</sub>、ゲイン、PAE、I<sub>DD</sub>とP<sub>IN</sub>の関係、11GHz、R<sub>BIAS</sub> = 324Ω

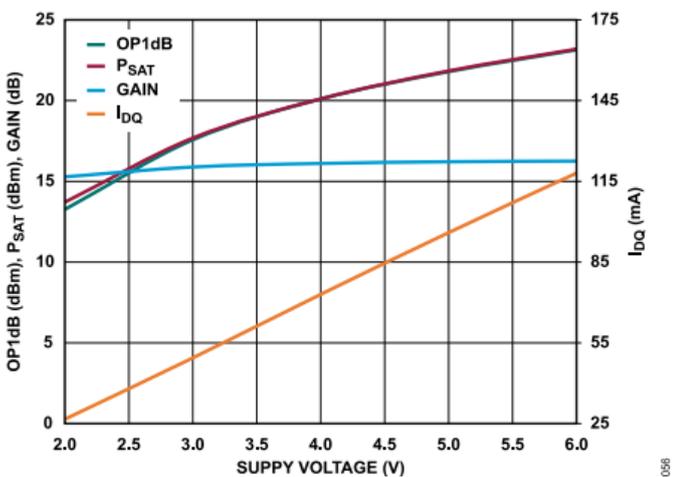


図 56. OP1dB、P<sub>SAT</sub>、ゲイン、I<sub>DQ</sub>と電源電圧の関係、1GHz、R<sub>BIAS</sub> = 324Ω

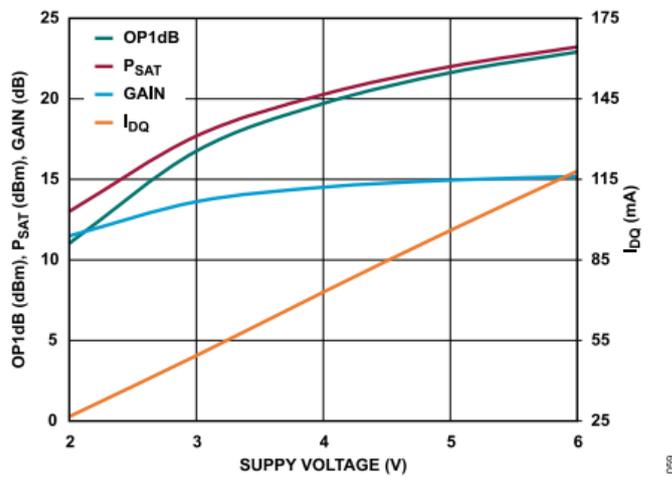


図 59. OP1dB、P<sub>SAT</sub>、ゲイン、I<sub>DQ</sub>と電源電圧の関係、5GHz、R<sub>BIAS</sub> = 324Ω

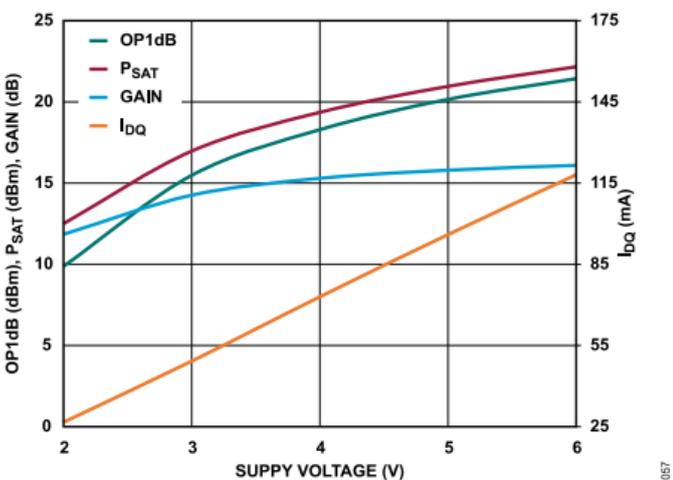


図 57. OP1dB、P<sub>SAT</sub>、ゲイン、I<sub>DQ</sub>と電源電圧の関係、8GHz、R<sub>BIAS</sub> = 324Ω

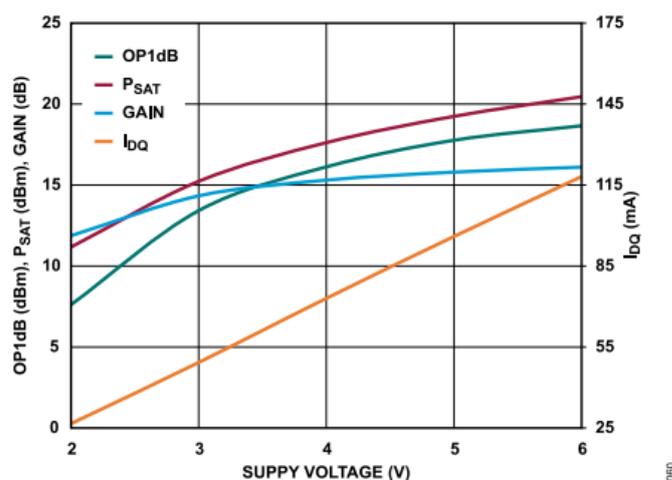


図 60. OP1dB、P<sub>SAT</sub>、ゲイン、I<sub>DQ</sub>と電源電圧の関係、11GHz、R<sub>BIAS</sub> = 324Ω

代表的な性能特性

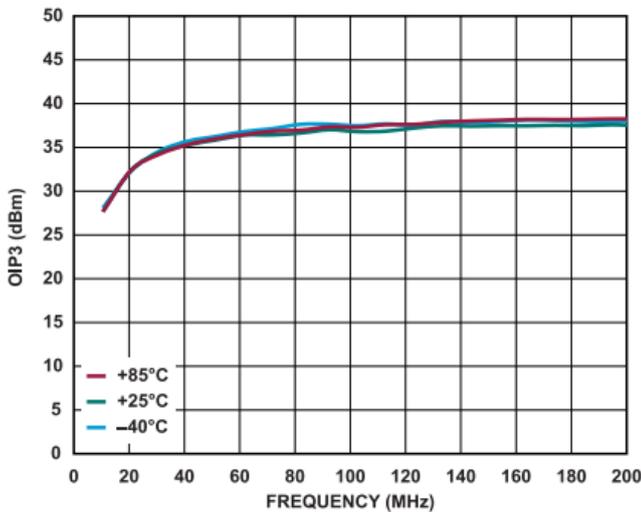


図 61. 様々な温度でのOIP3の周波数特性、10MHz~200MHz、  
 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

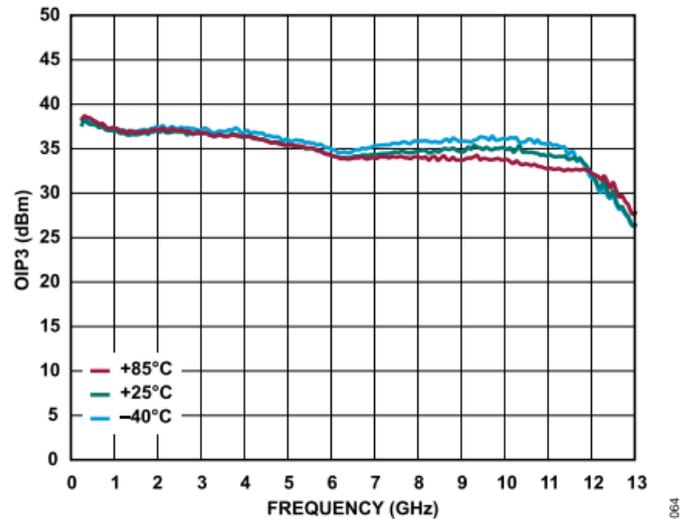


図 64. 様々な温度でのOIP3の周波数特性、200MHz~13GHz、  
 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

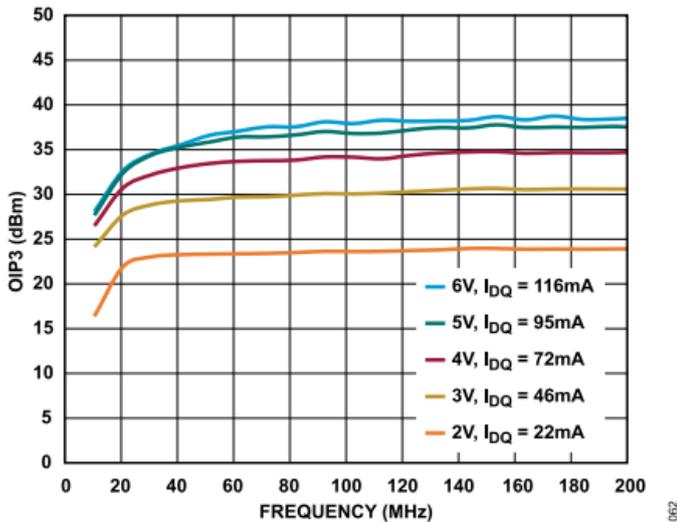


図 62. 様々な電源電圧と $I_{DQ}$ 値でのOIP3の周波数特性、10MHz~  
200MHz、 $R_{BIAS} = 324\Omega$

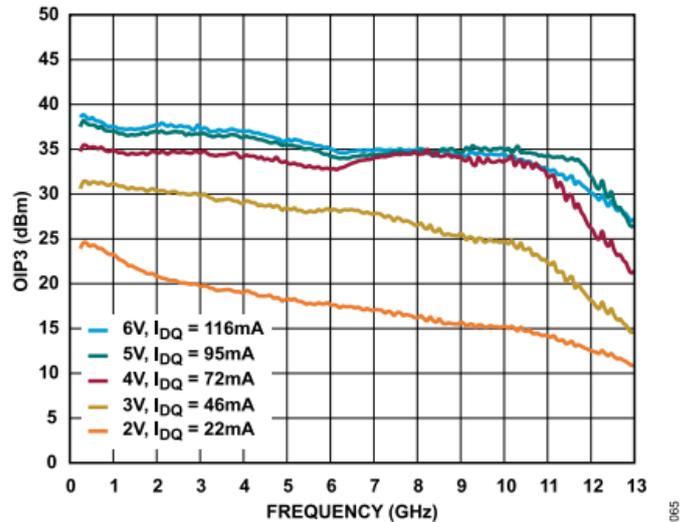


図 65. 様々な電源電圧と $I_{DQ}$ 値でのOIP3の周波数特性、200MHz~  
13GHz、 $R_{BIAS} = 324\Omega$

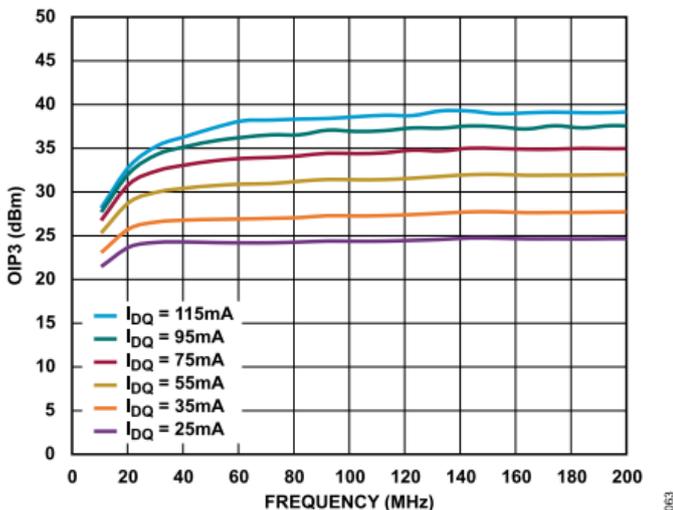


図 63. 様々な $I_{DQ}$ 値でのOIP3の周波数特性、10MHz~200MHz、  
 $V_{DD} = 5V$

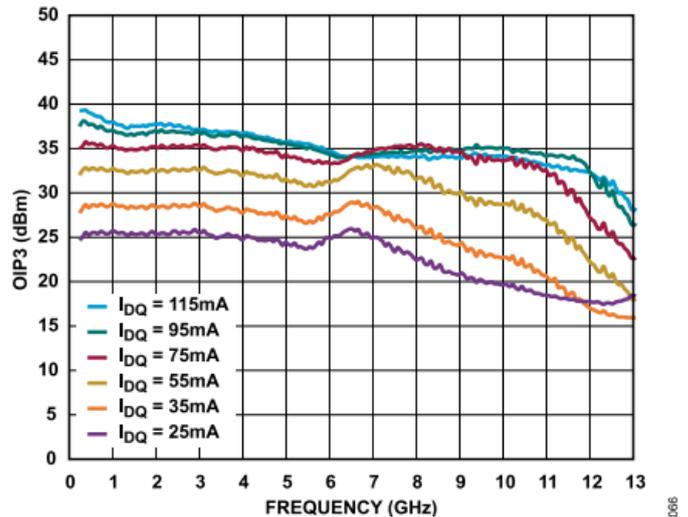


図 66. 様々な $I_{DQ}$ 値でのOIP3の周波数特性、200MHz~13GHz、  
 $V_{DD} = 5V$

代表的な性能特性

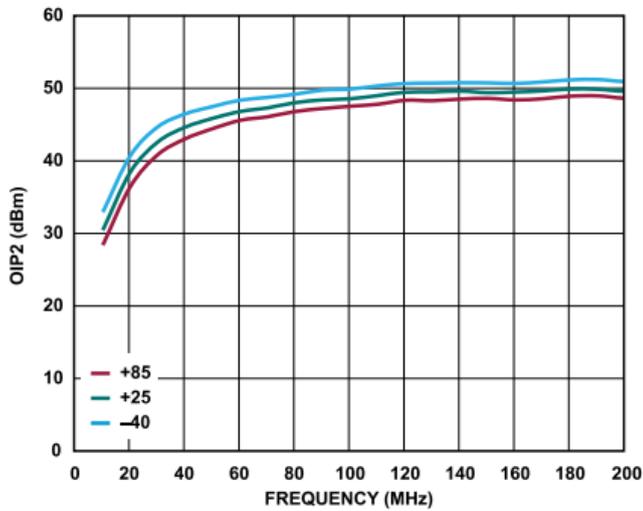


図 67. 様々な温度でのOIP2の周波数特性、10MHz~200MHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

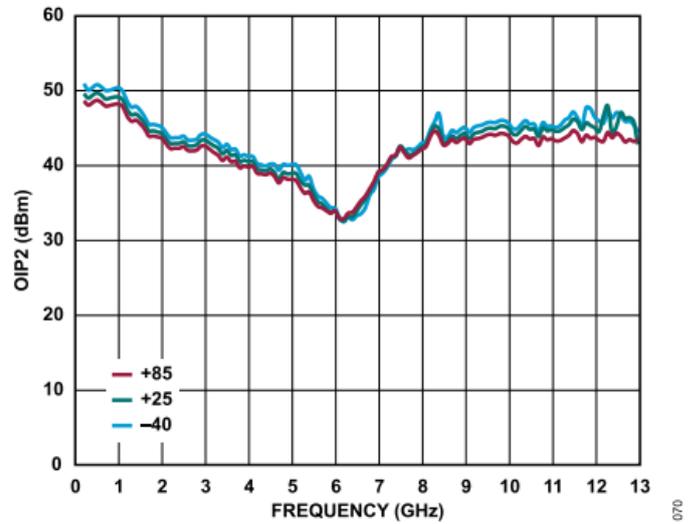


図 70. 様々な温度でのOIP2の周波数特性、200MHz~13GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 95mA$

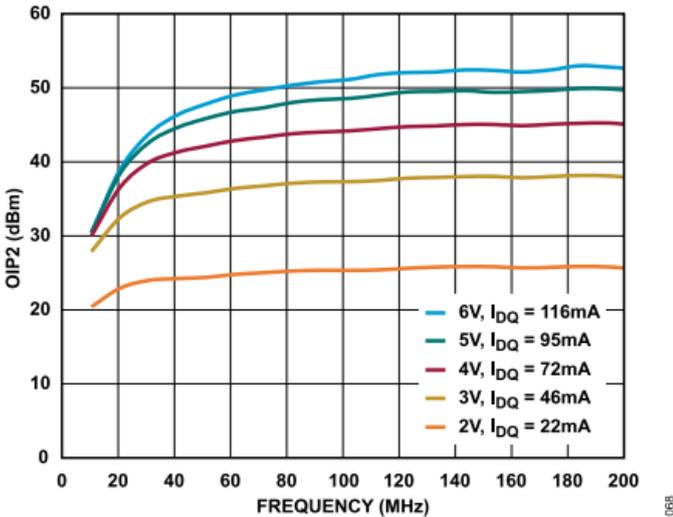


図 68. 様々な電源電圧と $I_{DQ}$ 値でのOIP2の周波数特性、10MHz~200MHz、 $R_{BIAS} = 324\Omega$

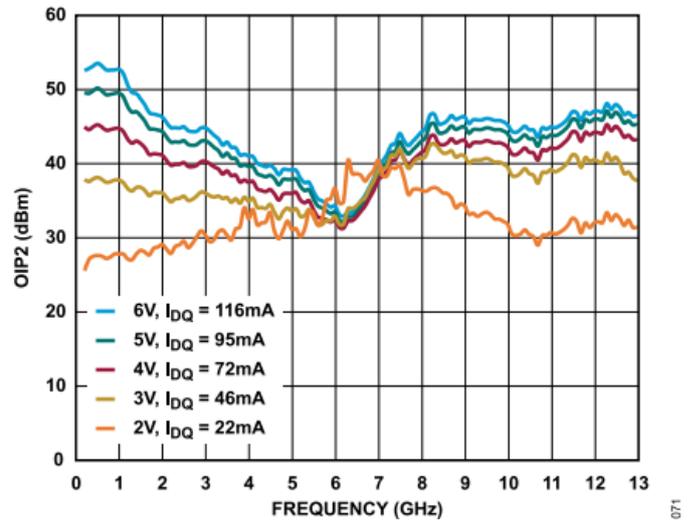


図 71. 様々な電源電圧と $I_{DQ}$ 値でのOIP2の周波数特性、200MHz~13GHz、 $R_{BIAS} = 324\Omega$

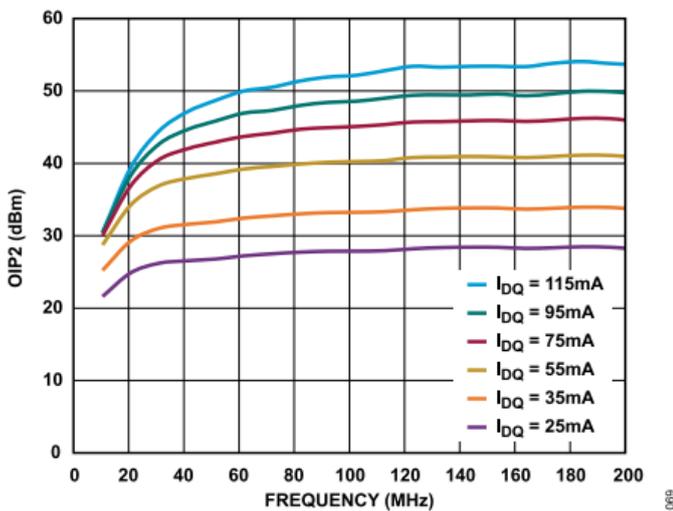


図 69. 様々な $I_{DQ}$ 値でのOIP2の周波数特性、10MHz~200MHz、 $V_{DD} = 5V$

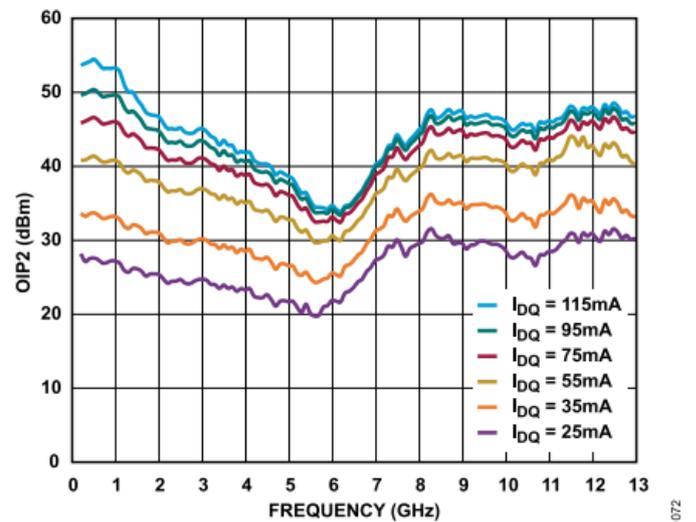


図 72. 様々な $I_{DQ}$ 値でのOIP2の周波数特性、200MHz~13GHz、 $V_{DD} = 5V$

代表的な性能特性

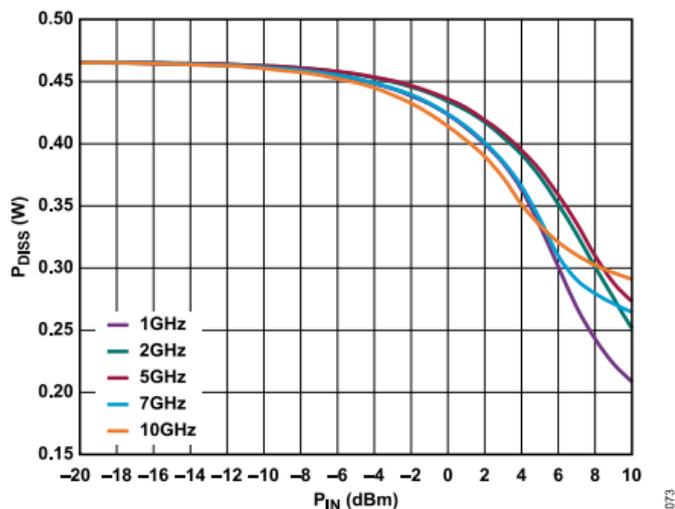


図 73. 様々な周波数での  $P_{DISS}$  と  $P_{IN}$  の関係、 $85^{\circ}\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $I_{DQ} = 95\text{mA}$

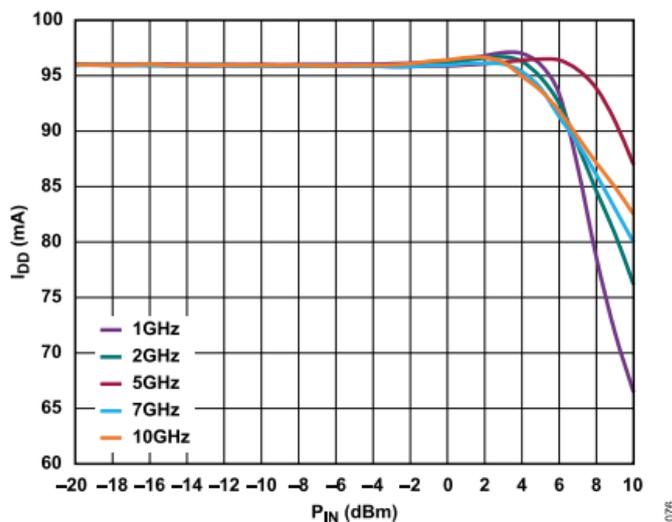


図 76. 様々な周波数での  $I_{DD}$  と  $P_{IN}$  の関係、 $V_{DD} = 5\text{V}$

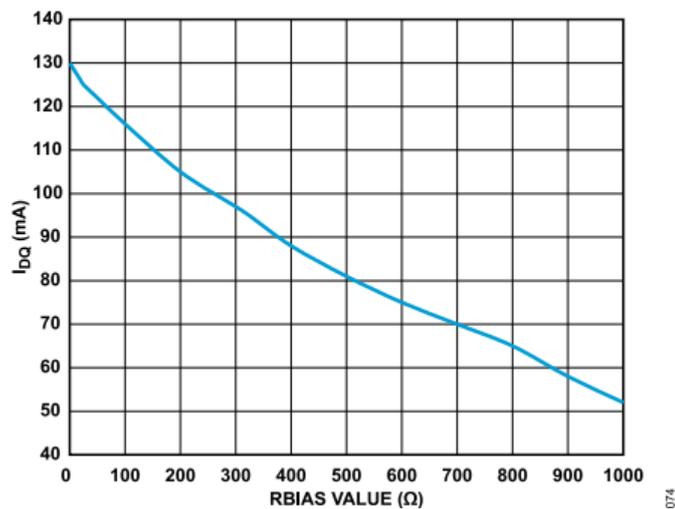


図 74.  $I_{DQ}$  と  $R_{BIAS}$  値の関係、 $0\Omega \sim 1\text{k}\Omega$ 、 $V_{DD} = 5\text{V}$

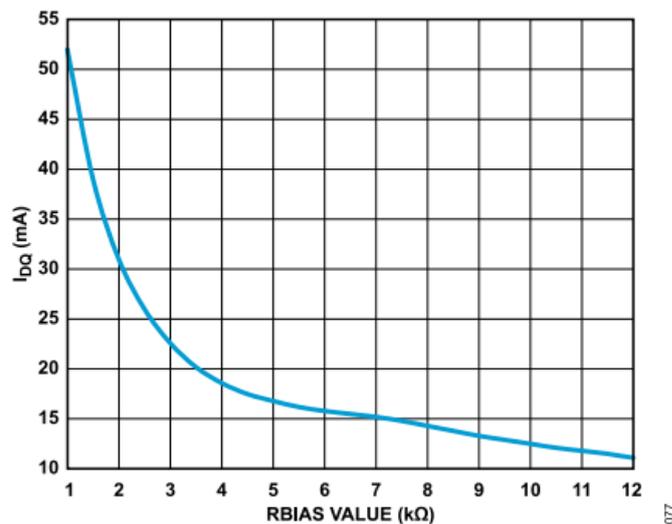


図 77.  $I_{DQ}$  と  $R_{BIAS}$  値の関係、 $1\text{k}\Omega \sim 12\text{k}\Omega$ 、 $V_{DD} = 5\text{V}$

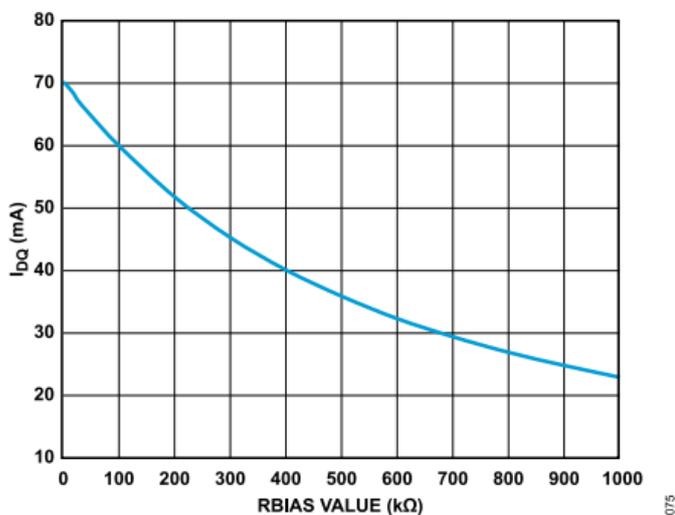


図 75.  $I_{DQ}$  と  $R_{BIAS}$  値の関係、 $0\Omega \sim 1\text{k}\Omega$ 、 $V_{DD} = 3\text{V}$

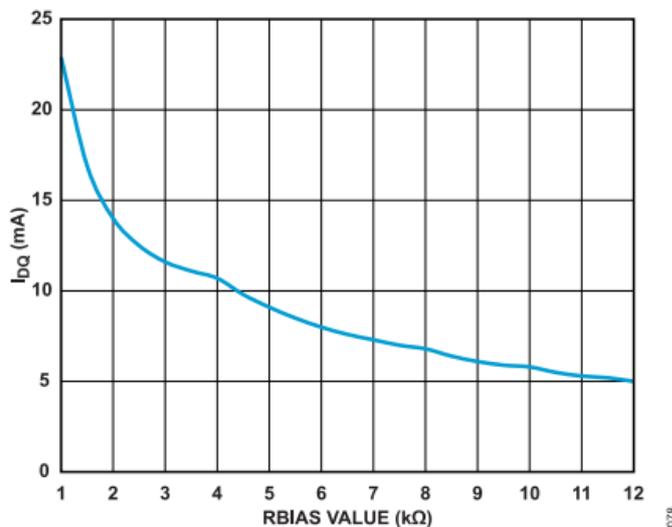


図 78.  $I_{DQ}$  と  $R_{BIAS}$  値の関係、 $1\text{k}\Omega \sim 12\text{k}\Omega$ 、 $V_{DD} = 3\text{V}$

## 動作原理

ADL8121は、GaAs、MMIC、pHEMTを使用した低ノイズの広帯域アンプです。図79にADL8121の簡略化したアーキテクチャ図を示します。

ADL8121には、0.025GHz～12GHzの周波数範囲で50Ω（公称値）のインピーダンスを持つシングルエンドの入出力ポートが搭載されているため、

動作を安定させるには、GNDピンおよびパッケージ裏面の露出パッドへのグラウンド接続を低インダクタンスにすることが非常に重要です。

ADL8121の性能を最大限に引き出し、デバイスの損傷を防止するには、絶対最大定格を超えないようにしなければなりません（表3を参照）。

RBIASピンを使用して外付け抵抗で $I_{DQ}$ を設定することにより、正の単電源での動作が可能になります。

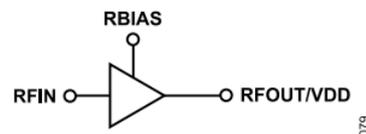


図 79. 簡略化したアーキテクチャ図

アプリケーション情報

仕様規定された周波数範囲でADL8121を動作させるための基本的な接続方法を、図80に示します。適切なサイズのコンデンサ（American Technical Ceramicsの部品番号531Z104KTR16Tなど）を使用して、ADL8121の入出力をACカップリングしてください。

RFOUT/VDDピンに接続されたチョーク・インダクタを通じて、5VのDCバイアスをアンプに印加します。推奨するバイアス・インダクタは村田製作所のフェライト・ビーズBL15GG471SZ1D（470Ω）です。

$V_{DD} = 5V$ および $I_{DQ} = 95mA$ のバイアス条件が、最適性能を得るための推奨動作点です。他のバイアス条件に設定する場合は、 $R_{BIAS}$ の値を調整してください。表7に、推奨 $R_{BIAS}$ 値とそれに対応する $I_{DQ}$ 値を示します。

表 7.  $V_{DD} = 5V$ での推奨バイアス抵抗値

$R_{BIAS}$ (Ω)	$I_{DQ}$ (mA)	$I_{DQ\_AMP}$ (mA)	$I_{RBIAS}$ (mA)
2800	25	24	1.0
1800	35	33.6	1.4
970	55	51.8	3.2
560	75	70.9	4.1
324	95	90.1	4.9
130	115	109.7	5.3

ADL8121の入力にシャント抵抗、インダクタ、コンデンサ（RLC）回路を接続して抵抗損失を追加すると、低周波数でのゲインが減少するので、アンプを安定させることができます。また、シャント・インダクタによって抵抗が周波数に依存するようになります。低周波数では、抵抗が大きな影響を持つようになります。高周波数ではチョークのインピーダンスが高いため、抵抗の影響は小さくなります。コンデンサは、抵抗とインダクタから流入するDC電圧とDC電流をブロックします。

ADL8121の性能を最大限に引き出すには、GNDピンおよびパッケージ裏面の露出パッドへのグラウンド接続を低インダクタンスにして、動作を安定させることが重要です。また、デバイスの損傷を防止するには、絶対最大定格を超えないようにする必要があります（表3を参照）。

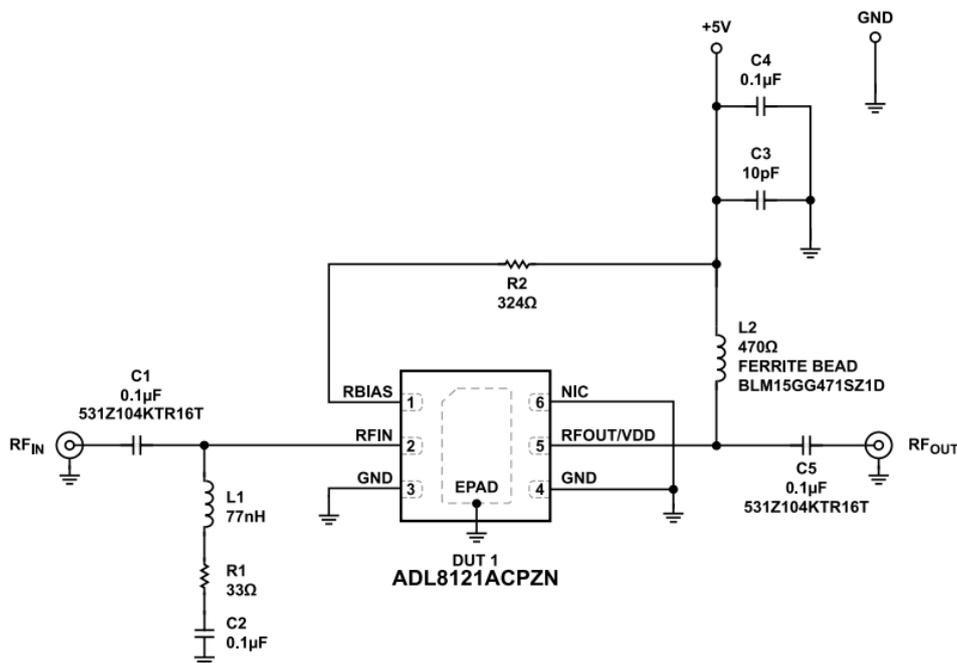


図 80. 代表的なアプリケーション回路

## アプリケーション情報

## 推奨バイアス・シーケンス

ADL8121を安全に動作させるには、DC電源とRF電源のシーケンシングを正しく行う必要があります。パワーアップ時はRFINにRF電源を印加する前にVDDを印加し、パワーオフ時にはVDDをオフにする前にRFINのRF電源をオフにします。

推奨バイアス・シーケンスについてはADL8121-EVALZのユーザ・ガイドを参照してください。

## パワーアップ時

パワーアップ時の推奨バイアス・シーケンスを以下に示します。

1. VDDを5Vに設定します。
2. RF信号を印加します。

## パワーダウン時

パワーダウン時の推奨バイアス・シーケンスを以下に示します。

1. RF信号をオフにします。
2. VDDを0Vに設定します。

## 推奨されるパワー・マネージメント回路

ADL8121の推奨パワー・マネージメント回路を図81に示します。LT8607降圧レギュレータを使って12Vレールを6.62Vに降圧し、それをLT3042低ドロップアウト (LDO) リニア・レギュレータに印加して低ノイズの5V出力を生成します。図81に示す回路の入力電圧 ( $V_{IN}$ ) は12Vですが、LT8607には最大42Vの電圧を入力できません。

LT8607の6.62Vのレギュレータ出力は、次式に従いR2とR3を使って設定します。

$R2 = R3((V_{OUT}/0.778 \text{ V}) - 1)$ 、ここで $V_{OUT}$ は出力電圧です。

スイッチング周波数は、RTピンに18.2kΩの抵抗を接続して2MHzに設定します。LT8607のデータシートには、その他のスイッチング周波数 (0.2MHz~2.2MHz) の選択に使用できる抵抗値の表が記載されています。

LT3042の出力電圧は、次式に従いR4抵抗をSETピンに接続して設定します。

$$V_{OUT} = 100\mu\text{A} \times R4$$

出力が目標電圧5Vの95%に達する直前に、パワーグッド (PG) 信号をトリガするためにPGFB抵抗が選択されます。LT3042の出力には、1%の初期許容誤差と1%の温度変動誤差があります。PGFBの温度に対する許容誤差は約3%ですが、抵抗を追加するともう少し増えます (5%)。したがって、出力とPGFBの間で5%を見込んでおけばうまく対処することができます。さらに、電圧範囲を使いやすい0V~5Vとするために、PGオープンコレクタが5V出力にプルアップされます。表8に、5V~2Vでの動作に推奨される抵抗値を示します。

表 8. 5V~2Vでの動作に推奨される抵抗値

LDO $V_{OUT}$ (V)	R4 (kΩ)	R7 (kΩ)	R8 (kΩ)
5	51.1	464	28.7
4	42.2	383	28.7
3	31.6	261	28.7
2	21.5	178	28.7

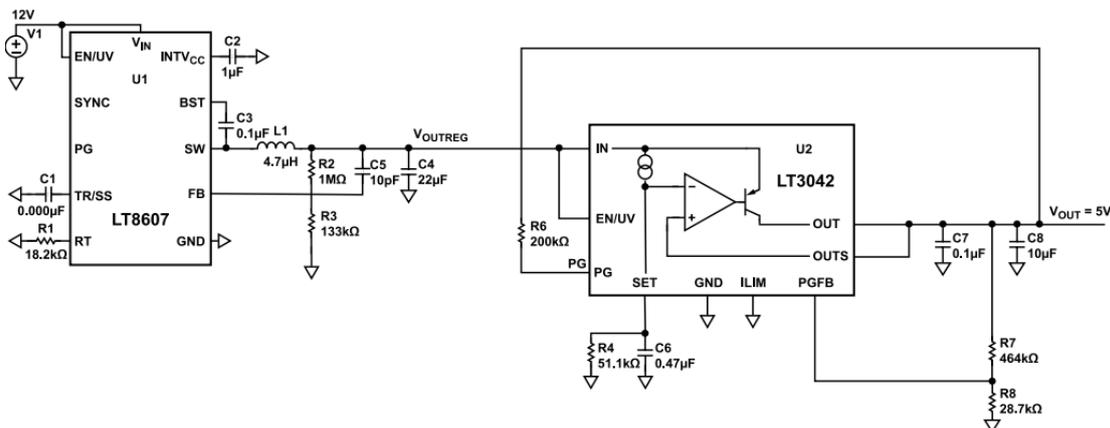


図 81. 推奨されるパワー・マネージメント回路

## 高速イネーブルおよびディスエーブル機能としてのRBIAS使用

RBIASピンに単極双投（SPDT）スイッチを取り付けることにより、図82に示すようなイネーブル/ディスエーブル回路を実装できます。電源またはグラウンドにRBIAS抵抗を接続するには、ADG719 CMOSスイッチを使います。RBIAS抵抗をグラウンドに接続すると、RF信号がない状態では合計消費電流が1.0mAに減少し、RF入力レベルが-10dBmのときは4.0mAになります。

図83と図84に、ADG719のINピンにパルスを加えた場合のRF出力エンベロープのターンオンおよびターンオフ応答時間のプロットを示します。

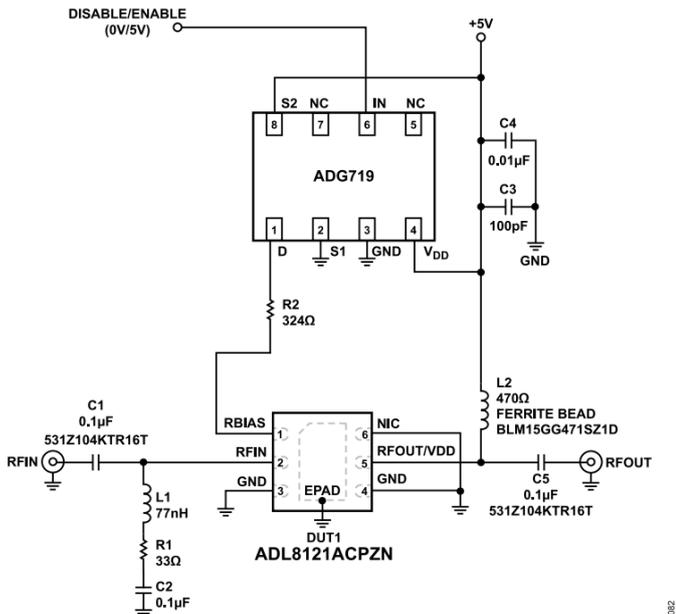


図 82. RBIAS抵抗に0V-5Vパルスを使用する高速イネーブルとディスエーブル

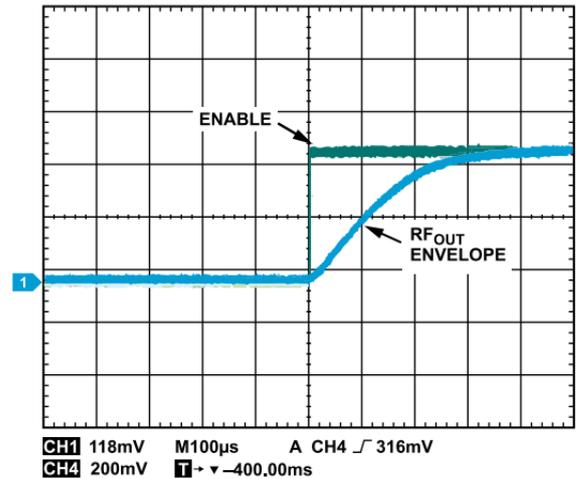


図 83. ADG719のINピンにパルスを加えた場合のRF出力（RF<sub>OUT</sub>）エンベロープのターンオン応答時間

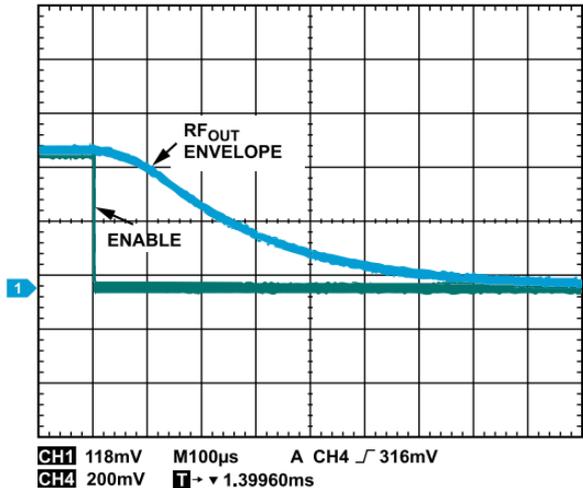


図 84. ADG719のINピンにパルスを加えた場合のRF<sub>OUT</sub>エンベロープのターンオフ応答時間

外形寸法

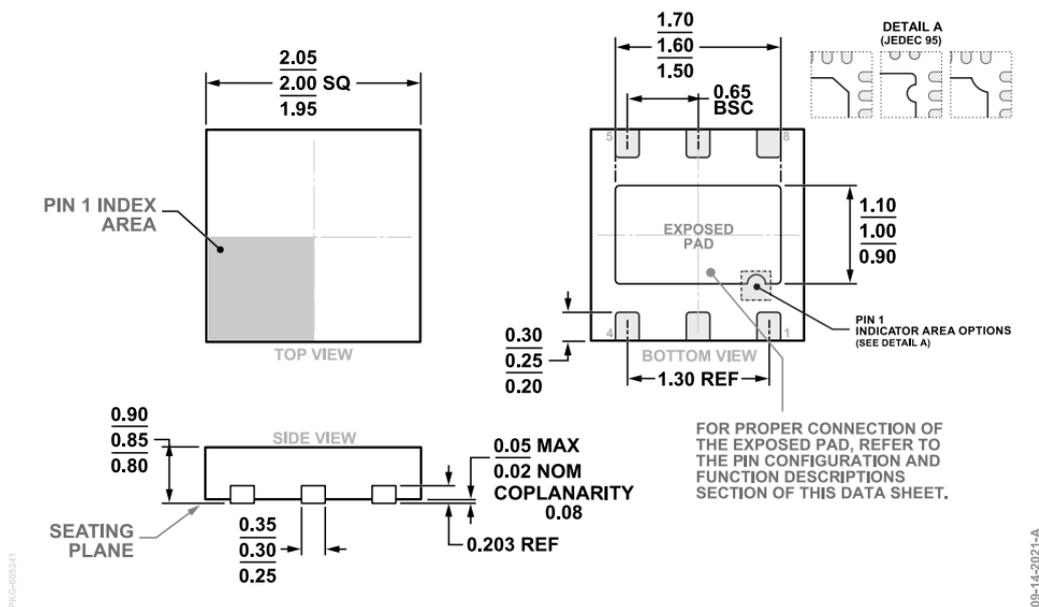


図 85. 6ピン・リード・フレーム・チップ・スケール・パッケージ [LFCSP]  
 2mm × 2mmボディ、0.85mmパッケージ高  
 (CP-6-12)  
 寸法 : mm

更新 : 2022年4月26日

オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Packing Quantity	Package Option
ADL8121ACPZN	-40°C to +85°C	6-Lead LFCSP (2 mm × 2 mm)	Reel, 3000	CP-6-12
ADL8121ACPZN-R7	-40°C to +85°C	6-Lead LFCSP (2 mm × 2 mm)	Reel, 3000	CP-6-12

<sup>1</sup> Z = RoHS準拠製品。

評価用ボード

Model <sup>1</sup>	Description
ADL8121-EVALZ	Evaluation Board

<sup>1</sup> Z = RoHS準拠製品。