

データシート ADL8102

GaAs pHEMT MMICを使用した低ノイズ・アンプ、1GHz~22GHz

機能ブロック図

特長

▶ 正側(供給)単電源(自己バイアス)

- ▶ ゲイン:9GHz~19GHzで27dB(代表値)
- ▶ OP1dB: 1GHz~9GHzで13.5dB(代表値)
- ▶ OIP3:1GHz~9GHzで25dBm(代表値)
- ▶ ノイズ指数:9GHz~19GHzで2.5dB(代表値)
- ▶ RoHS準拠、3mm × 3mm、16ピンLFCSPパッケージ

アプリケーション

- ▶ 電気通信
- ▶ 衛星通信
- ▶ 防衛用レーダー
- ▶ 気象観測レーダー
- ▶ 民生用レーダー
- ▶ 電子戦

概要

ADL8102は、ガリウム・ヒ素(GaAs)擬似格子整合型高電子移動 度トランジスタ(pHEMT)のモノリシック・マイクロ波集積回路 (MMIC)を使用した低ノイズの広帯域アンプで、動作範囲は 1GHz~22GHzです。

このデバイスは、9GHz~19GHzの範囲で27dB(代表値)のゲイン、9GHz~19GHzの範囲で2.5dB(代表値)のノイズ指数、1GHz~9GHzの範囲で25dBm(代表値)の出力3次インターセプト・ポイント(OIP3)、最大15.5dBmの飽和出力電力(PsAT)を達成し、5V電源電圧から要するのはわずか110mAです。また、ADL8102の入出力は内部で50Ωに整合されています。RFINおよびRFOUTピンは内部でACカップリングされ、バイアス・インダクタも内蔵されているため、表面実装技術(SMT)ベースの大容量マイクロ波無線アプリケーションに最適です。

ADL8102はRoHS準拠の3mm × 3mm、16ピンLFCSPパッケージに 収められています。





目次

特長1	Ę
アプリケーション1	
概要1	代
機能ブロック図1	動
仕様	ア
1GHz~9GHz	推
9GHz~19GHz	RI
19GHz~22GHz	外
DC仕様	
絶対最大定格5	
熱抵抗5	
静電放電(ESD)定格5	
ESDに関する注意5	

. 1	ピン配置およびピン機能の説明	6
. 1	インターフェース回路図	6
. 1	代表的な性能特性	7
. 1	動作原理	19
. 3	アプリケーション情報	
. 3	推奨パワー・マネージメント回路	
. 3	RBIASピンを用いたADL8102の有効化と無効化	
. 4	外形寸法	
. 4	オーダー・ガイド	
. 5	評価用ボード	

改訂履歴

7/2023—Revision 0: Initial Version

仕様

1GHz~9GHz

特に指定のない限り、電源電圧(V_{DD}) = 5V、静止電流(I_{DQ}) = 110mA、バイアス抵抗(R_{BIAS}) = 1150Ω、T_{CASE} = 25℃。

表 1. 1GHz~9GHzでの仕様

パラメータ	最小値	代表値	最大値	単位	テスト条件/コメント
FREQUENCY RANGE	1		9	GHz	
GAIN (S21)	23	25.5		dB	
Gain Variation over Temperature		0.053		dB/°C	
NOISE FIGURE		3		dB	
RETURN LOSS					
Input (S11)		15		dB	
Output (S22)		18		dB	
OUTPUT					
Power for 1 dB Compression (OP1dB)	11	13.5		dBm	
Saturated Output Power (P _{SAT})		15.5		dBm	
OIP3		25		dBm	トーンあたりのPour = -4dBmで測定を実施
Second-Order Intercept (OIP2)		32		dBm	トーンあたりのPour = -4dBmで測定を実施
POWER ADDED EFFICIENCY (PAE)		6.5		%	P _{SAT} で測定

9GHz~19GHz

特に指定のない限り、 $V_{DD} = 5V$ 、 $I_{DQ} = 110$ mA、 $R_{BIAS} = 1150$ Ω、 $T_{CASE} = 25$ °C。

表 2. 9GHz~19GHzでの仕様

パラメータ	最小値	代表値	最大值	単位	テスト条件/コメント
FREQUENCY RANGE	9		19	GHz	
S21	24.5	27		dB	
Gain Variation over Temperature		0.054		dB/°C	
NOISE FIGURE		2.5		dB	
RETURN LOSS					
S11		23		dB	
S22		15		dB	
OUTPUT					
OP1dB	11	13		dBm	
Psat		15.4		dBm	
OIP3		24.5		dBm	トーンあたりのPout = -4dBmで測定を実施
OIP2		29		dBm	トーンあたりのPour = -4dBmで測定を実施
PAE		6.7		%	P _{SAT} で測定

仕様

19GHz~22GHz

特に指定のない限り、 $V_{DD} = 5V$ 、 $I_{DQ} = 110 \text{mA}$ 、 $R_{BIAS} = 1150\Omega$ 、 $T_{CASE} = 25^{\circ}C_{\circ}$

表 3. 19GHz~22GHzでの仕様

パラメータ	最小値	代表値	最大値	単位	テスト条件/コメント
FREQUENCY RANGE	19		22	GHz	
S21	24	26.5		dB	
Gain Variation over Temperature		0.054		dB/°C	
NOISE FIGURE		3		dB	
RETURN LOSS					
S11		15		dB	
S22		20		dB	
OUTPUT					
OP1dB	10	12		dBm	
Psat		15.3		dBm	
OIP3		23		dBm	トーンあたりのPour=6dBmで測定を実施
OIP2		43		dBm	トーンあたりのP _{OUT} = 6dBmで測定を実施
PAE		5.5		%	Psatで測定

DC仕様

表 4. DC仕様

パラメータ	最小值	代表値	最大値	単位
SUPPLY CURRENT				
Ι _{ΡQ}		110		mA
Amplifier Current (I _{DQ_AMP})		107.15		mA
R _{BIAS} Current (I _{RBIAS})		2.85		mA
SUPPLY VOLTAGE				
Vdd	3	5	5.5	V

絶対最大定格

表 5. 絶対最大定格

Parameter	Rating
Drain Bias Voltage (V _{DD})	6.5 V
RF Input Power (RFIN)	23 dBm
Continuous Power Dissipation (P _{DISS}), T _{CASE} = 85°C (Derate 20.6 mW/°C Above 85°C)	1.8 W
Temperature	
Storage Range	-65°C to +150°C
Operating Range	-40°C to +85°C
Quiescent Channel ($T_{CASE} = 85^{\circ}C$, $V_{DD} = 5 V$, $I_{DQ} = 110 mA$, Input Power (P_{IN}) = Off)	112°C
Maximum Channel	175°C

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒 久的な損傷を与えることがあります。これはストレス定格のみを 定めたものであり、本仕様の動作セクションに記載する規定値以 上でデバイスが正常に動作することを示唆するものではありませ ん。デバイスを長時間にわたり絶対最大定格状態に置くと、デバ イスの信頼性に影響を与えることがあります。

ADL8102

熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関 連しています。PCBの熱設計には、細心の注意を払う必要があり ます。

θ」cは、チャンネルとケース間の熱抵抗です。

表 6. 熱抵抗

Package Type	θ _{JC}	Unit
CP-16-35		
Quiescent, T _{CASE} = 25°C	39.4	°C/W
Worst-Case ² , T _{CASE} = 85°C	48.5	°C/W

1 熱抵抗は動作条件によって変動します。

2 仕様規定されたすべての動作条件を通じて最も厳しい条件。

静電放電(ESD)定格

以下のESD情報は、ESDに敏感なデバイスを取り扱うために示したものですが、対象はESD保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001準拠の人体モデル(HBM)。

ADL8102のESD定格

表 7. ADL8102、16ピンLFCSP

ESD Model	Withstand Threshold (V)	Class
HBM	±350	1A

ESDに関する注意



ESD (静電放電) の影響を受けやすいデバイスです。 電荷を帯びたデバイスや回路ボードは、検知されないまま放電 することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギ ーの静電放電を被った場合、損傷を生じる可能性があります。 したがって、性能劣化や機能低下を防止するため、ESD に対 する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



NOTES 1. NIC = NO INTERNAL CONNECTION. THIS PIN IS NOT CONNECTED INTERNALLY. FOR NORMAL OPERATION, THIS PIN SHOULD BE CONNECTED TO GROUND. 2. GROUND PADDLE. CONNECT THE EXPOSED GROUND PADDLE TO A GROUND PLANE WHICH HAS LOW ELECTRICAL AND THERMAL IMPEDANCE.



表 8. ピン機能の説明

ピン番号	記号	説明
1, 3, 7, 9, 11, 14	GND	グラウンド。電気インピーダンスと熱抵抗が低いグランド・プレーンに接続します。インターフェース回 路図については図6を参照してください。
2	RFIN	RF入力。RFINピンはACカップリングされ、50Ωに整合されています。インターフェース回路図について は図5を参照してください。
4, 5, 8, 12, 15, 16	NIC	内部接続なし。このピンは内部接続されていません。通常動作の場合、このピンはグラウンドに接続する 必要があります。
6	RBIAS	バイアス設定抵抗。RBIASとVDDの間に抵抗を接続して、IDQを設定します。詳細については表1および 図75を参照してください。インターフェース回路図については図3を参照してください。
10	RFOUT	RF出力。RFOUTピンはACカップリングされ、50Ωに整合されています。インターフェース回路図につい ては図4を参照してください。
13	VDD	ドレイン・バイアス。このピンは電源電圧に接続します。インターフェース回路図については図4を参照 してください。
	GROUND PADDLE	グラウンド・パドル。露出グラウンド・パドルは電気インピーダンスと熱抵抗の低いグランド・プレーン に接続します。

インターフェース回路図



GND し 図 6. GNDのインターフェース回路図

図 3. RBIASのインターフェース回路図



図 4. VDDおよびRFOUTのインターフェース回路図

図 5. RFINのインターフェース回路図



図 7. 広帯域ゲインおよびリターン・ロスと周波数の関係、 V_{DD} = 5V、I_{DQ} = 110mA、R_{BIAS} = 1150Ω



図8. 様々な温度におけるゲインと周波数の関係、1GHz~ 25GHz、V_{DD} = 5V、I_{DQ} = 110mA、R_{BIAS} = 1150 Ω



図9. 様々なI_{DQ}値およびR_{BIAS}値におけるゲインと周波数の関係、 1GHz~25GHz、V_{DD} = 5V



図10. 様々な電源電圧におけるゲインと周波数の関係、1GHz~ 25GHz、I_{DQ} = 110mA



図11. 様々な温度におけるゲインと周波数の関係、1GHz~ 25GHz、V_{DD} = 3V、I_{DQ} = 47mA、R_{BIAS} = 1150Ω



図12. 様々なI_{DQ}値およびR_{BIAS}値におけるゲインと周波数の関係、 1GHz~25GHz、V_{DD} = 3V



図 8. 様々な温度における入力リターン・ロスと周波数の関係、 1GHz~25GHz、V_{DD} = 5V、I_{DQ} = 110mA、R_{BIAS} = 1150Ω



図14. 様々なI_{DQ}値およびR_{BIAS}値における入力リターン・ロスと 周波数の関係、1GHz~25GHz、V_{DD} = 5V



図15. 様々な電源電圧における入力リターン・ロスと周波数の 関係、1GHz~25GHz、I_{DQ} = 110mA



図16. 様々な温度における入力リターン・ロスと周波数の関係、 1GHz~25GHz、V_{DD} = 3V、I_{DQ} = 47mA、R_{BIAS} = 1150Ω



図17. 様々なI_{DQ}値およびR_{BIAS}値における入力リターン・ロスと 周波数の関係、1GHz~25GHz、V_{DD} = 3V



図18. 様々な電源電圧における出力リターン・ロスと周波数の 関係、1GHz~25GHz、I_{DQ} = 110mA



図 9. 様々な温度における出カリターン・ロスと周波数の関係、 1GHz~25GHz、V_{DD} = 5V、I_{DQ} = 110mA、R_{BIAS} = 1150Ω



図20. 様々なI_{DQ}値およびR_{BIAS}値における出力リターン・ロスと 周波数の関係、1GHz~25GHz、V_{DD} = 5V



図21. 様々な温度におけるリバース・アイソレーションと周波数 の関係、1GHz~25GHz、V_{DD} = 5V、I_{DQ} = 110mA、 R_{BIAS} = 1150 Ω



図22. 様々な温度における出カリターン・ロスと周波数の関係、 1GHz~25GHz、V_{DD} = 3V、I_{DQ} = 47mA、R_{BIAS} = 1150Ω



図23. 様々なI_{DO}値およびR_{BIAS}値における出力リターン・ロスと 周波数の関係、1GHz~25GHz、V_{DD} = 3V



図24. 様々な温度におけるリバース・アイソレーションと周波数の関係、1GHz~25GHz、 V_{DD} = 3V、 I_{DQ} = 47mA、 R_{BIAS} = 1150 Ω



図 10. 様々なI_{DQ}値およびR_{BIAS}値におけるリバース・アイソレーションと周波数の関係、1GHz~25GHz、V_{DD} = 5V



図26. 様々な電源電圧におけるリバース・アイソレーションと 周波数の関係、1GHz~25GHz、I_{DQ} = 110mA



図27. 様々な温度におけるノイズ指数と周波数の関係、1GHz~ 25GHz、V_{DD} = 5V、I_{DQ} = 110mA、R_{BIAS} = 1150Ω



図28. 様々なI_{DQ}値およびR_{BIAS}値におけるリバース・アイソレーションと周波数の関係、1GHz~25GHz、V_{DD} = 3V



図29. 様々な電源電圧におけるノイズ指数と周波数の関係、 1GHz~25GHz、I_{DQ} = 110mA



図30. 様々な温度におけるノイズ指数と周波数の関係、1GHz~ 25GHz、V_{DD} = 3V、I_{DQ} = 47mA、R_{BIAS} = 1150Ω



図 11. 様々なI_{DQ}値およびR_{BIAS}値におけるノイズ指数と周波数の 関係、1GHz~25GHz、V_{DD} = 5V



図32. 様々な温度におけるOP1dBと周波数の関係、1GHz~ 24GHz、V_{DD} = 5V、I_{DQ} = 110mA、R_{BIAS} = 1150Ω



図33. 様々なI_{DQ}値およびR_{BIAS}値におけるOP1dBと周波数の関係、 1GHz~24GHz、V_{DD} = 5V



図34. 様々なI_{DQ}値およびR_{BIAS}値におけるノイズ指数と周波数の 関係、1GHz~25GHz、V_{DD} = 3V



図35. 様々な温度におけるOP1dBと周波数の関係、1GHz~ 24GHz、V_{DD} = 3V、I_{DQ} = 47mA、R_{BIAS} = 1150Ω



図36. 様々なI_{DQ}値およびR_{BIAS}値におけるOP1dBと周波数の関係、 1GHz~24GHz、V_{DD} = 3V



図 12. 様々な電源電圧におけるOP1dBと周波数の関係、1GHz~ 24GHz、I_{DQ} = 110mA



図38. 様々な温度におけるP_{SAT}と周波数の関係、1GHz~24GHz、 V_{DD} = 5V、I_{DQ} = 110mA、R_{BIAS} = 1150Ω



図39. 様々なI_{DQ}値およびR_{BIAS}値におけるP_{SAT}と周波数の関係、 1GHz~24GHz、V_{DD} = 5V



図40. 様々な電源電圧におけるP_{SAT}と周波数の関係、1GHz~ 24GHz、I_{DQ} = 110mA



図41. 様々な温度におけるP_{SAT}と周波数の関係、1GHz~24GHz、 V_{DD} = 3V、I_{DQ} = 47mA、R_{BIAS} = 1150Ω



図42. 様々なI_{DQ}値およびR_{BIAS}値におけるP_{SAT}と周波数の関係、 1GHz~24GHz、V_{DD} = 3V



図 13. 様々な温度においてP_{SAT}で測定したPAEと周波数の関係、 1GHz~24GHz、V_{DD} = 5V、I_{DQ} = 110mA、R_{BIAS} = 1150Ω



図44. 様々なI_{DQ}値およびR_{BIAS}値においてP_{SAT}で測定したPAEと周 波数の関係、1GHz~24GHz、V_{DD} = 5V



図45. 様々な電源電圧においてP_{SAT}で測定したPAEと周波数の 関係、1GHz~24GHz、I_{DQ} = 110mA



図46. 様々な温度においてP_{SAT}で測定したPAEと周波数の関係、 1GHz~24GHz、V_{DD} = 3V、I_{DQ} = 47mA、R_{BIAS} = 1150Ω



図47. 様々なI_{DQ}値およびR_{BIAS}値においてP_{SAT}で測定したPAEと周 波数の関係、1GHz~24GHz、V_{DD} = 3V



図48. 様々な周波数におけるP_{DISS}とP_{IN}の関係、T_{CASE} = 85℃、 V_{DD} = 5V



図 14. 様々な周波数におけるP_{DISS}とP_{IN}の関係、T_{CASE} = 85°C、 V_{DD} = 3V



図50. P_{OUT}、ゲイン、PAE、I_{DD}とP_{IN}の関係、5GHzでパワー圧 縮、V_{DD} = 5V、R_{BIAS} = 1150Ω



図51. P_{OUT}、ゲイン、PAE、I_{DD}とP_{IN}の関係、10GHzでパワー圧 縮、V_{DD} = 5V、R_{BIAS} = 1150Ω



図52. P_{OUT}、ゲイン、PAE、I_{DD}とP_{IN}の関係、20GHzでパワー圧 縮、V_{DD} = 5V、R_{BIAS} = 1150 Ω



図53. P_{OUT}、ゲイン、PAE、I_{DD}とP_{IN}の関係、5GHzでパワー圧 縮、V_{DD} = 3V、R_{BIAS} = 1150Ω



図54. P_{OUT}、ゲイン、PAE、I_{DD}とP_{IN}の関係、10GHzでパワー圧 縮、V_{DD} = 3V、R_{BIAS} = 1150Ω



図 15. P_{OUT}、ゲイン、PAE、I_{DD}とP_{IN}の関係、20GHzでパワー圧 縮、V_{DD} = 3V、R_{BIAS} = 1150Ω



図56. 様々な温度におけるOIP3と周波数の関係、1GHz~ 25GHz、V_{DD} = 5V、I_{DQ} = 110mA、R_{BIAS} = 1150 Ω



図57. 様々なI_{DQ}値およびR_{BIAS}値におけるOIP3と周波数の関係、 1GHz~25GHz、V_{DD} = 5V



図58. 様々な電源電圧におけるOIP3と周波数の関係、1GHz~ 25GHz、I_{DQ} = 110mA



図59. 様々な温度におけるOIP3と周波数の関係、1GHz~ 25GHz、V_{DD} = 3V、I_{DQ} = 47mA、R_{BIAS} = 1150Ω



図60. 様々なI_{DQ}値およびR_{BIAS}値におけるOIP3と周波数の関係、 1GHz~24GHz、V_{DD} = 3V



図 16. 様々な温度におけるOIP2と周波数の関係、1GHz~ 25GHz、V_{DD} = 5V、I_{DQ} = 110mA、R_{BIAS} = 1150Ω



図62. 様々なI_{DQ}値およびR_{BIAS}値におけるOIP2と周波数の関係、 1GHz~25GHz、V_{DD} = 5V



図63. 様々な電源電圧におけるOIP2と周波数の関係、1GHz~ 25GHz、I_{DQ} = 110mA



図64. 様々な温度におけるOIP2と周波数の関係、1GHz~ 25GHz、V_{DD} = 3V、I_{DQ} = 47mA、R_{BIAS} = 1150Ω



図65. 様々なI_{DQ}値およびR_{BIAS}値におけるOIP2と周波数の関係、 1GHz~25GHz、V_{DD} = 3V



図66. 様々な周波数における3次相互変調(IM3)とトーンあたり P_{OUT}の関係、V_{DD} = 5V、R_{BIAS} = 1150Ω



図 17. 様々な周波数におけるIM3とトーンあたりP_{OUT}の関係、V_{DD} = 3V、R_{BIAS} = 1150Ω



図68. 様々なPout値における5GHzでの位相ノイズと周波数の関係



図69. 様々な電源電圧におけるIDQとRBIASの関係、0Ω~2000Ω



図70. I_{DQ}と電源電圧の関係、R_{BIAS} = 1150Ω



図71. 様々なPout値における15GHzでの位相ノイズと周波数の 関係



図72. 様々な電源電圧におけるI_{DQ}とR_{BIAS}の関係、2kΩ~10kΩ





図 18. オーバードライブ回復時間とP_{IN}の関係、10GHz、小信号ゲ イン値が90%以内に回復、V_{DD} = 5V、R_{BIAS} = 1.15kΩ

動作原理

ADL8102は、1GHz~22GHzの周波数範囲で50Ω(公称値)のイン ピーダンスを持つ、ACカップリングされたシングルエンドの入出 カポートを備えています。外付けのマッチング部品は必要ありま せん。IDQを調整するために、RBIASピンとVDDピンの間に外付 け抵抗を接続します。図74に簡略化したブロック図を示します。



データシート

アプリケーション<mark>情報</mark>

仕様規定された周波数範囲でADL8102を動作させるための基本的 な接続方法を図75に示します。外付けのバイアス・インダクタを 必要とせずに5V電源をVDDピンに接続できます。1μF、100pF、 1000pFの電源デカップリング・コンデンサを使用することを推奨 します。図75に示す電源デカップリング・コンデンサの構成は、 ADL8102の特性の評価や検証に使用したものです。

IDQを設定するには、RBIASピンとVDDピンの間に抵抗(R1)を 接続します。抵抗値はデフォルトの1150Ωとすることを推奨しま す。これにより、110mAの公称IDQが得られます。表1にIDQおよび IDQ_AMPのRBIASに対する変化を示します。また、RBIASピンには、 RBIASの値に応じた電流が流れます(表1参照)。RBIASピンはオ ープンのままにしないでください。

ADL8102を安全に動作させるには、DC電源とRF電源のシーケン シングを正しく行う必要があります。パワーアップ時には、 V_{DD} を印加してからRFINにRF電源を印加し、パワーオフ時には、 RFINのRF電源をオフにしてから V_{DD} をオフにします。



図75. 代表的なアプリケーション回路

評価用ボードの使用に関する詳細は、ADL8102-EVALZユーザ・ ガイドを参照してください。

表 9. VDD = 5VにおけるRBIASの推奨値

R _{BIAS} (kΩ)	I _{DQ} (mA)	I _{DQ_AMP} (mA)	I _{RBIAS} (mA)
5.3	40	39.2	0.8
3.72	50	48.9	1.1
2.24	70	68.3	1.7
1.84	80	78	2
1.54	90	87.75	2.25
1.15	110	107.15	2.85
0.85	130	126.55	3.45
0.65	150	146	4

推奨パワー・マネージメント回路

ADL8102の推奨パワー・マネージメント回路を図76に示します。 LT8607降圧レギュレータを使って12Vレールを6.5Vに降圧し、そ れをLT3042低ドロップアウト(LDO)リニア・レギュレータに印 加して低ノイズの5V出力を生成します。図76に示す回路の入力電 圧が12Vであるとき、LT8607の入力範囲は最高で42Vになります。

LT8607の6.54Vレギュレータ出力は、抵抗R2とR3を用いて次の式 に従って設定します。

$$R2 = R3((VOUT / 0.778 V) - 1)$$
(1)

スイッチング周波数は、RTピンに18.2kΩの抵抗を接続して2MHz に設定します。LT8607のデータシートには、その他のスイッチン グ周波数 (0.2MHz~2.200MHz) の選択に使用できる抵抗値の表 が記載されています。

LT3042の出力電圧は、R4抵抗をSETピンに接続して次式に従って 設定します。

$VOUT = 100 \,\mu A \times R4$

出力が目標電圧5Vの95%に達する直前にパワーグッド (PG) 信号 をトリガするためのPGFB抵抗を選択します。LT3042の出力に は、1%の初期許容誤差と1%の温度変動誤差があります。PGFBの 許容誤差は全温度範囲に対し約3%で、抵抗の誤差を加味すると若 干増加(5%)するため、出力とPGFBの間を5%開けることで適切 に動作します。更に、PGのオープン・コレクタが5V出力にプル アップされ、0V~5Vの電圧範囲が得られます。表10に、5V、 3.3V、3Vに対する推奨抵抗値を示します。

表10.	5V、	3.3V、	3Vでの動作に対する推奨担	抗値
------	-----	-------	---------------	----

LDO Output Voltage (V)	R4 (kΩ)	R7 (kΩ)	R8 (kΩ)
5	49.9	442	30.1
3.3	33.2	287	30.1
3	30.1	255	30.1

LT8607には最大750mAの電流が流れ、LT3042には最大200mAの電流が流れます。5V電源電圧が別の部品にも供給するバス電源として拡張されている場合、より高電流の部品を使用することができます。LT8608およびLT8609降圧レギュレータはそれぞれ1.5Aおよび3Aの電流を流すことができ、LT8607とピン互換です。LT3045 リニア電圧レギュレータはLT3042とピン互換で、最大500mAの電流を流すことができます。



(2)

図76. 推奨パワー・マネージメント回路

データシート

RBIASピンを用いたADL8102の有効化と無効化

RBIASピンに単極双投(SPDT)スイッチを接続することにより、 図77に示すように有効化/無効化回路を実装することができま す。電源またはグラウンドにRBIAS抵抗を接続するには、 ADG719 CMOSスイッチを使います。RBIAS抵抗をグラウンドに 接続すると、RF信号がない状態では合計消費電流が4.73mAに減 少し、RF入力レベルが-10dBmのときは4.92mAになります。

図78には、ADG719のINピンがパルス変動したときのRF出力エン ベロープのターンオンとターンオフの応答時間のプロットを示し ています。



図77. SPDTを使用した高速有効化/無効化回路



図78. ADG719のINピンがパルス変動したときのRF出力エンベロ ープのオン/オフ応答

<u>データシート</u> 外形寸法



図79.16ピン・リード・フレーム・チップ・スケール・パッケージ [LFCSP] 3mm × 3mmボディ、0.75mmパッケージ高 (CP-16-35) 寸法:mm

更新:2023年6月30日

オーダー・ガイド

Model ^{1, 2}	Temperature Range	Package Description	Packing Quantity	Package Option
ADL8102ACPZN	-40°C to +85°C	16-Lead LFCSP (3 mm x 3 mm w/ EP)	Reel, 0	CP-16-35
ADL8102ACPZN-R7	-40°C to +85°C	16-Lead LFCSP (3 mm x 3 mm w/ EP)	Reel, 1500	CP-16-35

1 Z = RoHS準拠製品。

2 ADL8102ACPZNとADL8102ACPZN-R7のピン仕上げは、ニッケル・パラジウム金(NiPdAu)です。

評価用ボード

Model ¹	Description
ADL8102-EVALZ	Evaluation Board

1 Z=RoHS準拠製品。





正誤表

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。 この正誤表は、2024年1月17日現在、アナログ・デバイセズ株式会社で確認した誤りを 記したものです。 なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日: 2024 年 1 月 17 日 製品名: ADL8102 対象となるデータシートのリビジョン(Rev): Rev.0 訂正箇所: 20 頁、左の段、下から 8 行目

【誤】

<u>表1</u>に IDQ および IDQ_AMP の RBIAS に対する変化を示します。また、RBIAS ピンには、 RBIAS の値に応じた電流が流れます(<u>表1</u>参照)。

【正】

<u>表9</u>に IDQ および IDQ_AMP の RBIAS に対する変化を示します。また、RBIAS ピンには、 RBIAS の値に応じた電流が流れます(<u>表9</u>参照)。

 本
 社/〒105-7323
 東京都港区東新橋 1-9-1 東京汐留ビルディング 23F

 アナログ・デバイセズ株式会社
 大 阪営業所/〒532-0003
 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F

 名古屋営業所/〒451-6038
 愛知県名古屋市西区牛島 6-1 名古屋ルーセントタワー 40F