



2GHz~67GHz、帯域幅 500MHz の エンベロープ検出器

データシート

ADL6012

特長

500MHz を超える広いエンベロープ帯域幅
短い応答時間

出力立上がり時間 : 0.6ns

10dBm から RF 入力への立下がり時間 : 1.3ns

出力伝搬遅延 (立上がりエッジ) : 0.5ns

10dBm での伝搬遅延 (立下がりエッジ) : 1.3ns

広帯域 50Ω 入力インピーダンス

フラットな周波数応答、最小限のスロープ変動

43.5GHz までの誤差 : ±1dB

43.5GHz までの入力範囲 : -25dBm~+15dBm

100Ω 差動負荷の駆動に適した疑似差動 100Ω 出力

インターフェース

調整可能な出力コモンモード電圧

柔軟な電源電圧 : 3.15V~5.25V

3mm × 2mm、10 ピン LFCSP パッケージ

アプリケーション

エンベロープ・トラッキング

マイクロ波ポイント to ポイント・リンク

マイクロ波計測器

防衛用無線

パルス・レーダー・レーザー

広帯域パワー・アンプのリニアライゼーション

機能ブロック図

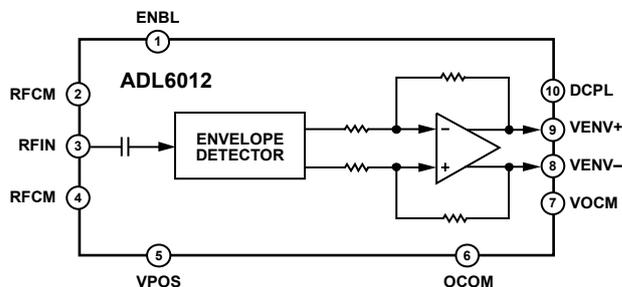


図 1.

概要

ADL6012 は 2GHz~67GHz で動作する汎用性の高い広帯域エンベロープ検出器です。500MHz という広いエンベロープ帯域幅と 0.6ns の短い立上がり時間の組み合わせにより、このデバイスは、広帯域エンベロープ・トラッキング、トランスミッタ局部発振器 (LO) のリーク補償、高分解能パルス (レーダー) の検出を含む幅広いアプリケーションに適しています。

ADL6012 の応答は広い周波数範囲にわたって安定しており、また優れた温度安定性を備えています。応答アナログ・デバイセズ独自の技術により、このデバイスは RF 入力の正のエンベロープと負のエンベロープを個別に検出します。非直線性ソース負荷による RF 入力の偶数次歪みも、従来のダイオード検出器アーキテクチャに比べ減少しています。

VENV+ピンと VENV-ピンによって形成される疑似差動出力インターフェースは、各出力の 100Ω 差動負荷、およびグラウンドとの間の最大 2pF の容量を駆動するために設計された、マッチング済みの 100Ω 差動出力インピーダンスを備えています。この出力インターフェースは検出した正と負のエンベロープを増幅して出力しますが、これらのエンベロープは、VOCM インターフェースに外部から加えた電圧を使ってレベル・シフトされます。この構成は、高速 A/D コンバータ (ADC) との接続をシンプルなものにします。

ADL6012 は、-55°C~+125°C の範囲で動作するように仕様規定されており、10 ピンの 3mm × 2mm LFCSP パッケージで提供されます。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2020 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
電話 06 (6350) 6868
名古屋営業所 / 〒451-6038 愛知県名古屋市中区牛島町 6-1 名古屋ルーセントタワー 38F
電話 052 (569) 6300

目次

特長	1	基本的な接続方法	19
アプリケーション	1	RF 入力	19
機能ブロック図	1	エンベロープ出力インターフェース	20
概要	1	コモンモード電圧インターフェース	20
改訂履歴	2	インターフェースのイネーブル	21
仕様	3	インターフェースのデカップリング	21
絶対最大定格	6	PCB レイアウトに関する推奨事項	21
熱抵抗	6	システム・キャリブレーションと測定誤差	21
ESD に関する注意	6	アプリケーション情報	23
ピン配置およびピン機能の説明	7	評価用ボード	23
代表的な性能特性	8	外形寸法	24
測定セットアップ	17	オーダー・ガイド	24
動作原理	19		

改訂履歴

5/2020—Revision 0: Initial Version

仕様

特に指定のない限り、VPOS = 5.0V、ENBL = 5.0V、VOCM = 2.5V、ケース温度 (T_C) = 25°C、連続波 (CW) 入力、50Ω ソース・インピーダンス、入力電力 (P_{IN}) = 10dBm、RF 周波数 (f_{RF}) = 18GHz。特に指定のない限り、エンベロープ出力は差動、オープン負荷。回路図については図 68 を参照してください。

表 1.

パラメータ	テスト条件/コメント	Min	Typ	Max	単位
RF INPUT INTERFACE	RFIN (ピン 3)				
Operating Frequency Range		2		67	GHz
Operating Input Power Range		-25		+15	dBm
Input Return Loss	リファレンス特性インピーダンス (Z ₀) = 50Ω		10		dB
DETECTOR RESPONSE	RFIN ~ 差動 VENV ± 出力				
OUTPUT DRIFT vs. TEMPERATURE ¹					
-55°C < T _C < +125°C					
2 GHz			±0.5		dB
5.8 GHz			±0.5		dB
10 GHz			±0.5		dB
18 GHz			±0.5		dB
28 GHz			±0.5		dB
38 GHz			±0.6		dB
40 GHz			±1		dB
43.5 GHz			±1		dB
52 GHz			±1		dB
60 GHz			±1		dB
67 GHz			±1.2		dB
-40°C < T _C < +105°C					
2 GHz			±0.4		dB
5.8 GHz			±0.4		dB
10 GHz			±0.4		dB
18 GHz			±0.4		dB
28 GHz			±0.4		dB
38 GHz			±0.5		dB
40 GHz			±0.9		dB
43.5 GHz			±0.9		dB
52 GHz			±0.8		dB
60 GHz			±0.8		dB
67 GHz			±1.0		dB
DETECTOR GAIN ²					
2 GHz			1.967		V/V _{PEAK}
5.8 GHz			1.82		V/V _{PEAK}
10 GHz			1.776		V/V _{PEAK}
18 GHz			1.677		V/V _{PEAK}
28 GHz			1.868		V/V _{PEAK}
38 GHz			1.554		V/V _{PEAK}
40 GHz			1.718		V/V _{PEAK}
43.5 GHz			1.799		V/V _{PEAK}
52 GHz			1.095		V/V _{PEAK}
60 GHz			0.505		V/V _{PEAK}
67 GHz			0.294		V/V _{PEAK}

パラメータ	テスト条件/コメント	Min	Typ	Max	単位
OUTPUT INTERCEPT ²					
2 GHz			-0.266		V
5.8 GHz			-0.167		V
10 GHz			-0.166		V
18 GHz			-0.154		V
28 GHz			-0.161		V
38 GHz			-0.165		V
40 GHz			-0.155		V
43.5 GHz			-0.217		V
52 GHz			-0.177		V
60 GHz			-0.145		V
67 GHz			-0.070		V
DIFFERENTIAL ENVELOPE OUTPUT VOLTAGE	RFIN = 10dBm				
2 GHz			1.681		V
5.8 GHz			1.681		V
10 GHz			1.604		V
18 GHz			1.519		V
28 GHz			1.706		V
38 GHz			1.383		V
40 GHz			1.577		V
43.5 GHz			1.577		V
52 GHz			0.896		V
60 GHz			0.298		V
67 GHz			0.205		V
ENVELOPE OUTPUT INTERFACE	VENV+ (ピン 8)、VENV- (ピン 9)				
Output Impedance	差動、10MHz		100/0.3		Ω /pF
Envelope Bandwidth (-3 dB)	100 Ω 差動負荷		500		MHz
Relative Gain ³					
100 MHz to 500 MHz		-4.3	-3.1		dB
100 MHz to 700 MHz		-8.2	-6.2		dB
Output Rise Time ⁴	10%~90%、100 Ω 負荷		0.6		ns
Output Fall Time ⁵	90%~10%、100 Ω 負荷				
10 dBm to No RF Input			1.3		ns
0 dBm to No RF Input			0.5		ns
-5 dBm to No RF Input			0.4		ns
Output Propagation Delay ⁶					
Rising Edge	10dBm		0.5		ns
Falling Edge	10dBm		1.3		ns
	5dBm		1		ns
	-5dBm		0.5		ns
Common-Mode Voltage Range	動作入力電圧、VOCM ピン	0.9		VPOS/2	V
Common-Mode Voltage ⁷	VPOS = 5V、VOCM はオープン	2.49	2.51	2.53	V
Minimum Output Common-Mode Voltage	VOCM (ピン 7) = 0.9V		0.96		V
Maximum Output Common-Mode Voltage	VOCM = 2.625V		2.65		V
Short-Circuit Output Current	差動負荷 = 0 Ω 、RFIN = 10dBm		9.7		mA
Differential Output Noise Density	200MHz、RFIN = 3GHz		-145		dBm/Hz
Output Offset	RFIN に信号なし、差動出力 (VENV+) - (VENV-)	0	2	4.5	mV

パラメータ	テスト条件/コメント	Min	Typ	Max	単位
VOCM INTERFACE	VOCM				
VOCM Input Impedance			10		k Ω
VOCM Input Voltage Range		0.9		2.625	V
Current In to Pin			1.8	3.8	μ A
ENBL INPUT	ENBL (ピン 1)				
Logic High Voltage, V _{IH}		1.5			V
Logic Low Voltage, V _{IL}				0.5	V
Input Current	ENBL = 1.5V		5	50	μ A
Turn On Time ⁸	RFIN = 10dBm		200		μ s
Turn Off Time ⁹			90		ns
POWER SUPPLY	VPOS (ピン 5)				
Operating Supply Voltage		3.15	5.0	5.25	V
Active Supply Current	RFIN に信号なし	25.6	28.6	31.7	mA
Shutdown Supply Current	ENBL = 0V		2	26	μ A

¹ 温度に伴う出力ドリフトは 25°C を基準とし、アプリケーション情報のセクションに示した式 4 によって計算します。

² 検出器のゲインは、0.2V~1.6V の入力ピーク電圧範囲と差動エンベロープ出力電圧に対して線形回帰を行うことにより得られた、ベストフィット直線のスロープです。出力インターセプトは入力 0V での差動エンベロープ出力電圧の計算値で、線形回帰によるベストフィット直線に基づいています。

³ エンベロープ帯域幅相対ゲインは、100MHz を基準に測定した VENV±差動出力の差を dB で表した値です。

⁴ 出力立上がり時間は、出力ピンの電圧が最終値の 10% から 90% まで変化するのに必要な時間です。入力電力は、RF 入力がない状態から 10dBm へ階段状に増加します。

⁵ 出力立下がり時間は、出力ピンの電圧が初期値の 90% から 10% まで変化するのに必要な時間です。入力電力は、指定された電力レベルから RF 入力がない状態へ階段状に低下します。

⁶ 伝搬遅延は、RFIN が 50% 変化してから出力電圧が 50% 変化するまでの遅延です。

⁷ 出力コモンモード電圧を設定するには、図 50 とアプリケーション情報のセクションを参照してください。

⁸ ENBL ターンオン時間は、ENBL ピンの電圧が 50% 変化してから、セトリング後のエンベロープ出力の 90% に達するまでの時間です。

⁹ ENBL ターンオフ時間は、ENBL ピンの電圧が 50% 変化してから、電源電流が完全に遮断された状態になるまでの時間です。

絶対最大定格

表 2.

Parameter	Rating
Supply Voltage (VPOS to OCOM, RFCM)	5.5 V
RFIN Input Signal Power ¹	
Average	20 dBm
Peak	23 dBm
DC Voltage at RF _{IN} , VO _{CM} , EN _{BL}	-0.3 V to VPOS + 0.3 V
Case Operating Temperature Range	
ADL6012ACPZN	-40°C to +105°C
ADL6012SCPZN	-55°C to +125°C
Junction Temperature (T _J)	150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 60 sec)	300°C

¹ 設計により確保されています。出荷テストの対象外です。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

θ_{JA} は接合部-周囲の熱抵抗、 θ_{JC} は接合部-ケース（露出パッド）の熱抵抗です。

表 3. 熱抵抗

Package Type ¹	θ_{JA}	θ_{JC} ²	Unit
CP-10-12	74.69	11.64	°C/W

¹ 熱抵抗のシミュレーション値は、露出パッドを 4 層 JEDEC ボードにハンダ付けし、空気の流れのない状態に置いて得たものです。

² θ_{JC} は、接合部からパッケージ底面にある露出パッドへの熱抵抗です。

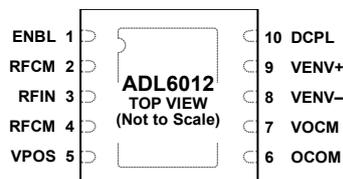
ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



NOTES

1. EXPOSED PAD. THE EXPOSED PAD (EPAD) ON THE UNDERSIDE OF THE DEVICE IS ALSO INTERNALLY CONNECTED TO GROUND AND REQUIRES GOOD THERMAL AND ELECTRICAL CONNECTION TO THE GROUND OF THE PRINTED CIRCUIT BOARD (PCB). CONNECT ALL GROUND PINS TO A LOW IMPEDANCE GROUND PLANE TOGETHER WITH THE EPAD.

16036E-002

図 2. ピン配置

表 4. ピン機能の説明

ピン番号	記号	説明
1	ENBL	デバイス・イネーブル。デバイスをイネーブル状態にするには、このピンを VPOS に接続します。デバイスをディスエーブル状態にするには、このピンをグラウンドに接続します。このピンは、3V ロジック出力から駆動することもできます。
2, 4	RFCM	RF 入力のグラウンド・ピン。RFCM ピンは、パッケージ底面にある露出パッド (EPAD) に接続します。RFCM ピンは、EPAD に接続するとともに、低インピーダンスのグラウンド・プレーンを使ってシステム・グラウンドにも接続してください。
3	RFIN	信号入力。RFIN ピンは AC カップリングされており、公称 RF 入力インピーダンスは 100Ω です。
5	VPOS	電源電圧。このピンの動作範囲は 3.15V~5.25V です。電源は 100pF と 0.1μF の推奨コンデンサ値を使ってデカップリングします。これらのコンデンサは、VPOS ピンのできるだけ近くに配置してください。
6	OCOM	出力コモン。このピンは、EPAD に接続するとともに、低インピーダンスのグラウンド・プレーンにも接続してください。
7	VOVM	出力コモンモード制御入力。このピンは内部で VPOS/2 にバイアスされます (公称値)。このピンの許容電圧範囲は 0.9V~VPOS/2 です。
8, 9	VENV-, VENV+	エンベロープ検出器の疑似差動出力。VENV-はエンベロープ検出器の負出力、VENV+は正出力です。ピン 1 本あたり 50Ω の出力インピーダンスが、100Ω の差動出力インピーダンスを形成します。これらのピンには、グラウンドとの間にピン駆動能力あたり 100Ω の差動負荷と 2pF の容量を備えています。
10	DCPL	内部バイアス・ノードのバイパス・ピン。最大限の同相ノイズ除去を実現するには、このピンを 0.1μF のコンデンサ経由でグラウンドに接続します。
	EPAD	露出パッド。デバイスの下面にある露出パッド (EPAD) も内部でグラウンドに接続されており、プリント回路基板 (PCB) のグラウンドに熱的および電氣的に良好な状態で接続する必要があります。すべてのグラウンド・ピンは、EPAD に接続するとともに、低インピーダンスのグラウンド・プレーンにも接続します。

代表的な性能特性

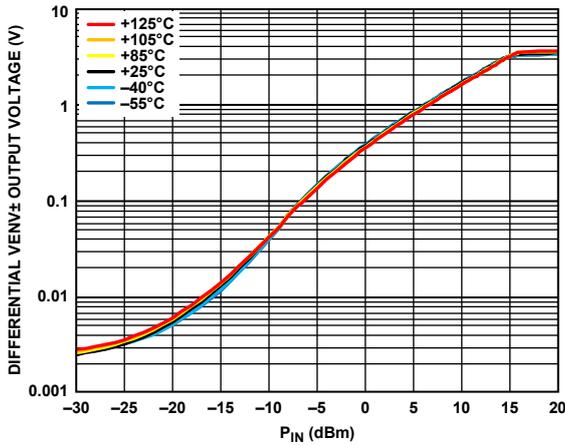


図 3. 様々な温度での差動 VENV± 出力電圧と入力電力 (P_{IN}) の関係 (2GHz の場合)

160986-003

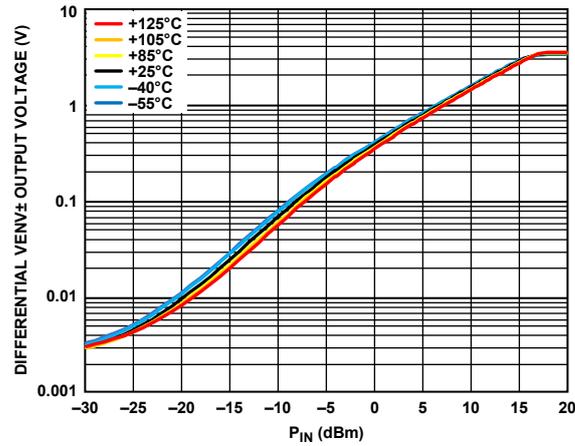


図 6. 様々な温度での差動 VENV± 出力電圧と P_{IN} の関係 (18GHz の場合)

160986-006

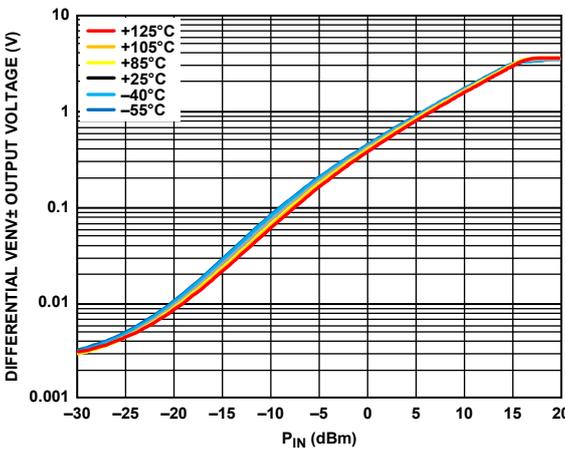


図 4. 様々な温度での差動 VENV± 出力電圧と P_{IN} の関係 (5.8GHz の場合)

160986-004

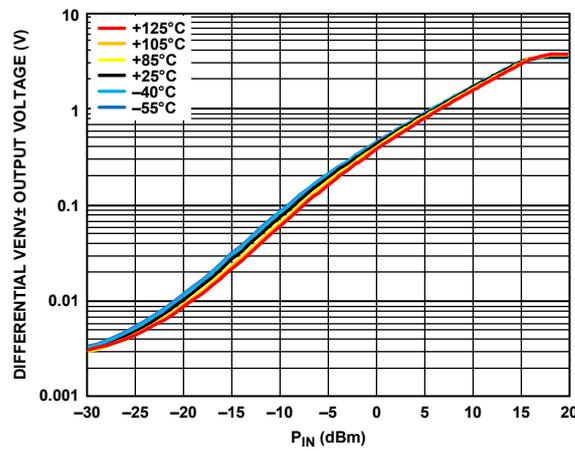


図 7. 様々な温度での差動 VENV± 出力電圧と P_{IN} の関係 (28GHz の場合)

160986-007

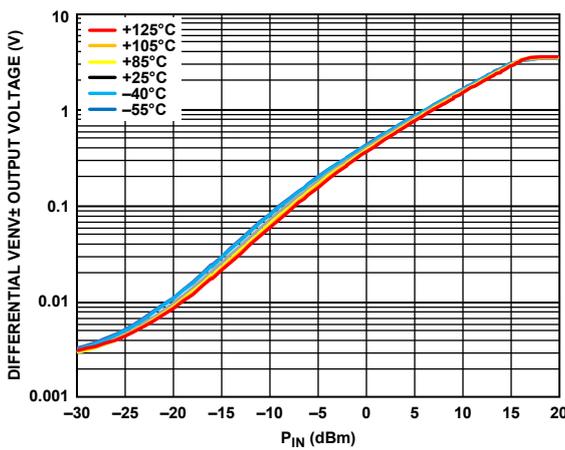


図 5. 様々な温度での差動 VENV± 出力電圧と P_{IN} の関係 (10GHz の場合)

160986-005

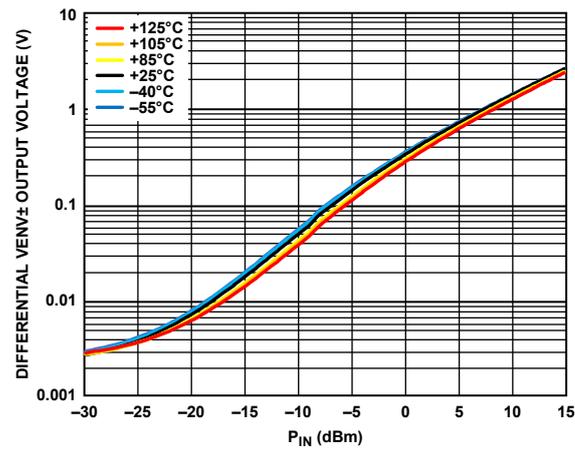


図 8. 様々な温度での差動 VENV± 出力電圧と P_{IN} の関係 (38GHz の場合)

160986-008

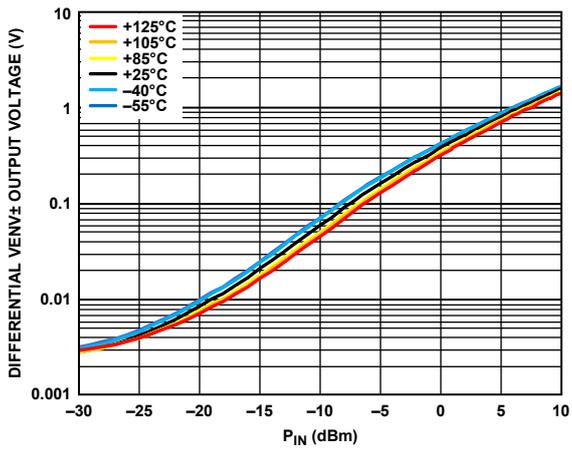


図 9. 様々な温度での差動 VENV±出力電圧と P_{IN} の関係 (40GHz の場合)

160986-009

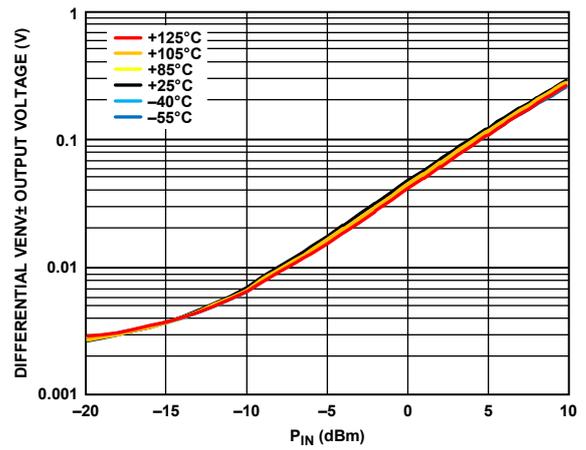


図 12. 様々な温度での差動 VENV±出力電圧と P_{IN} の関係 (60GHz の場合)

160986-012

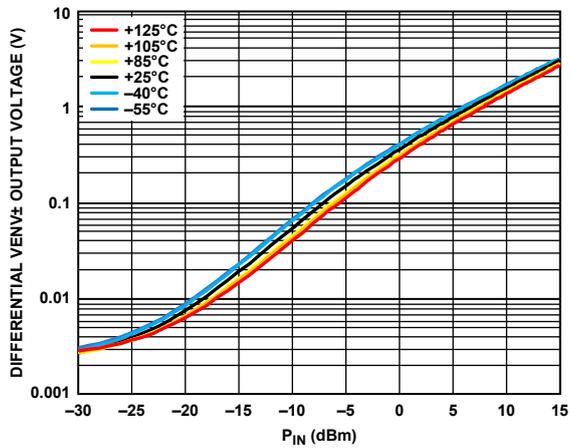


図 10. 様々な温度での差動 VENV±出力電圧と P_{IN} の関係 (43.5GHz の場合)

160986-010

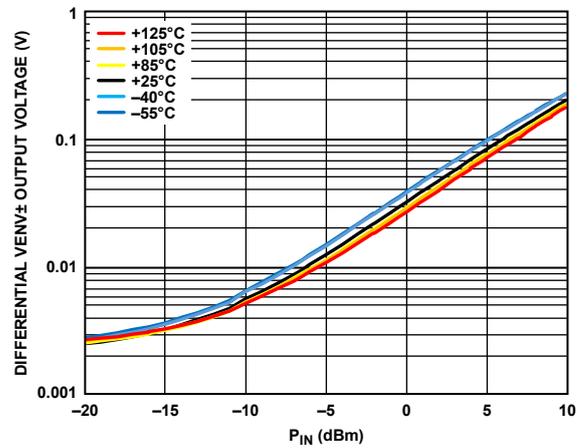


図 13. 様々な温度での差動 VENV±出力電圧と P_{IN} の関係 (67GHz の場合)

160986-013

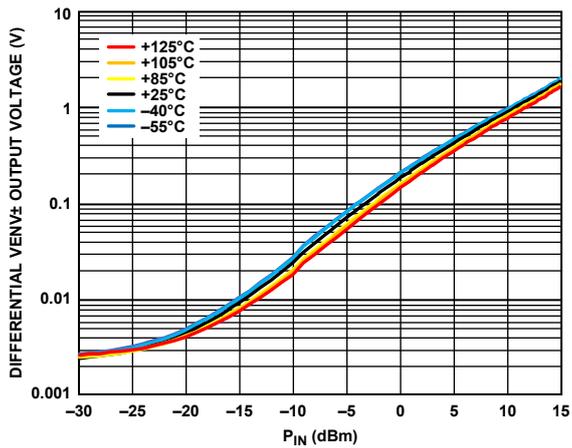


図 11. 様々な温度での差動 VENV±出力電圧と P_{IN} の関係 (52GHz の場合)

160986-011

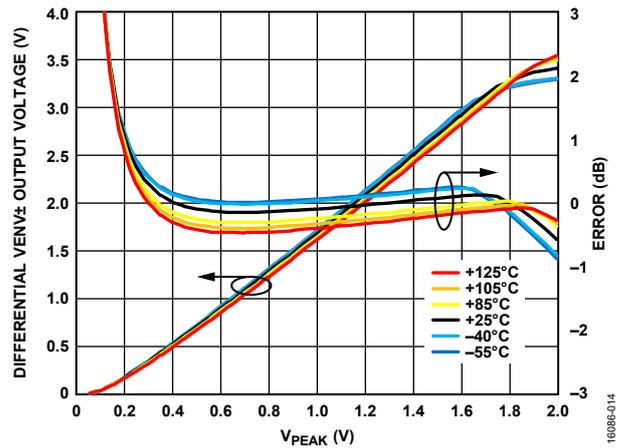


図 14. 様々な温度での差動 VENV±出力電圧および誤差と V_{PEAK} の関係 (2GHz の場合)

160986-014

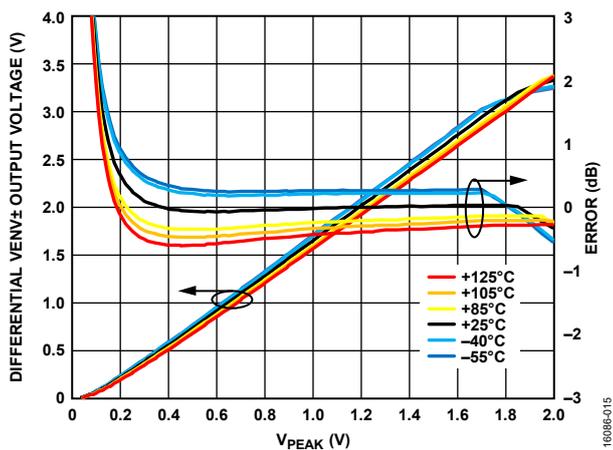


図 15. 様々な温度での差動 VENV±出力電圧および誤差と V_{PEAK} の関係 (5.8GHz の場合)

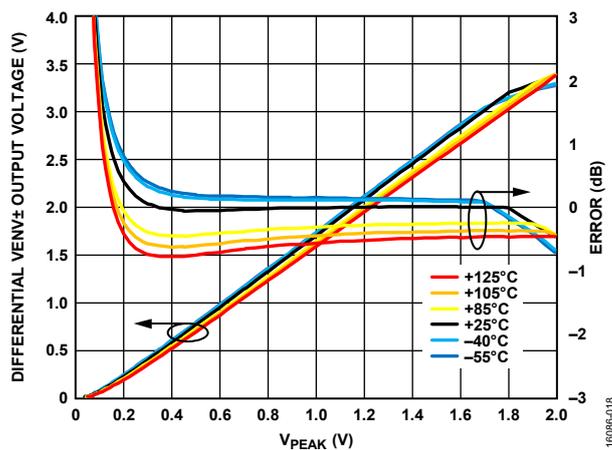


図 18. 様々な温度での差動 VENV±出力電圧および誤差と V_{PEAK} の関係 (28GHz の場合)

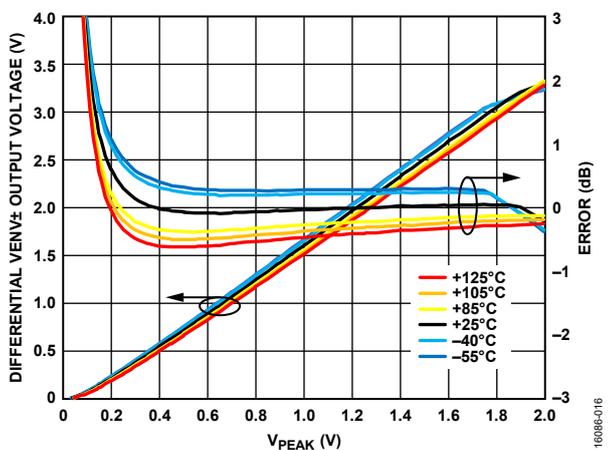


図 16. 様々な温度での差動 VENV±出力電圧および誤差と V_{PEAK} の関係 (10GHz の場合)

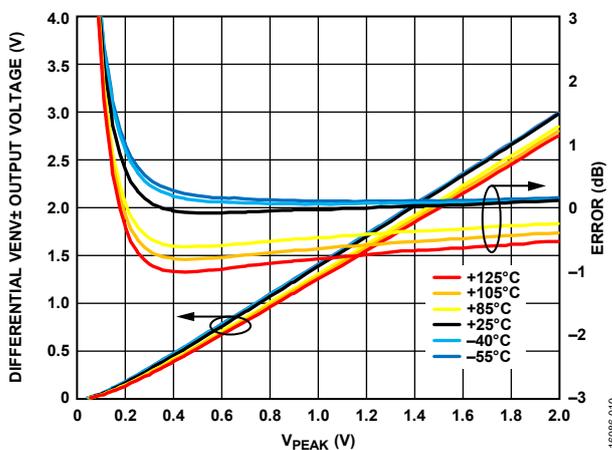


図 19. 様々な温度での差動 VENV±出力電圧および誤差と V_{PEAK} の関係 (38GHz の場合)

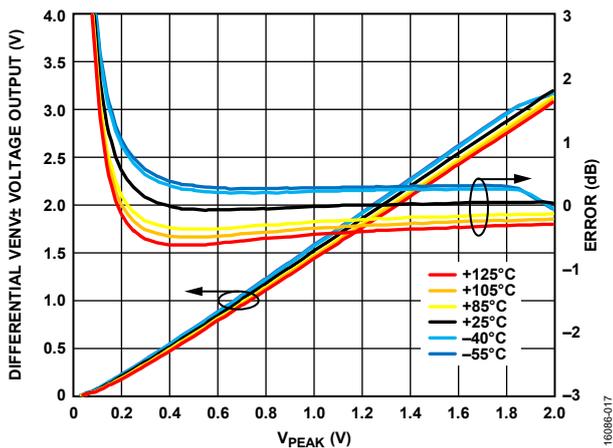


図 17. 様々な温度での差動 VENV±出力電圧および誤差と V_{PEAK} の関係 (18GHz の場合)

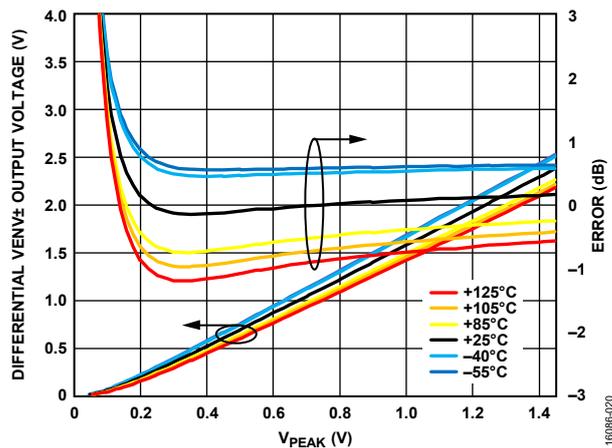


図 20. 様々な温度での差動 VENV±出力電圧および誤差と V_{PEAK} の関係 (40GHz の場合)

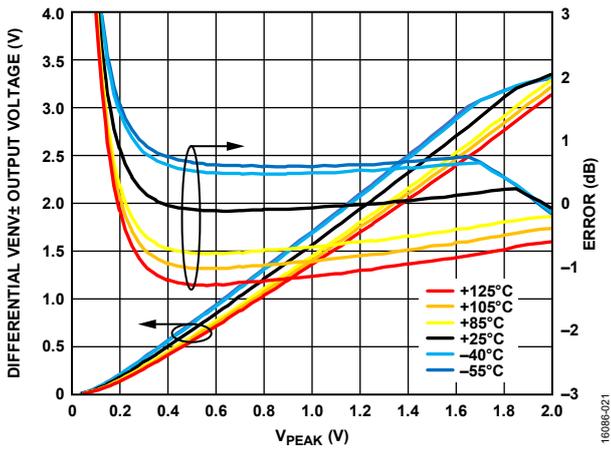


図 21. 様々な温度での差動 VENV±出力電圧および誤差と V_{PEAK} の関係 (43.5GHz の場合)

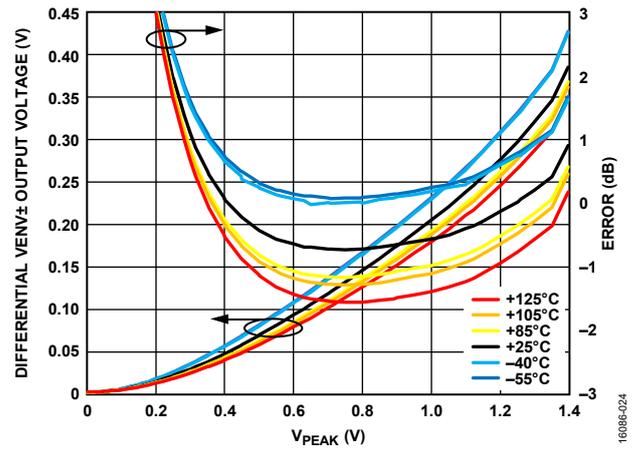


図 24. 様々な温度での差動 VENV±出力電圧および誤差と V_{PEAK} の関係 (67GHz の場合)

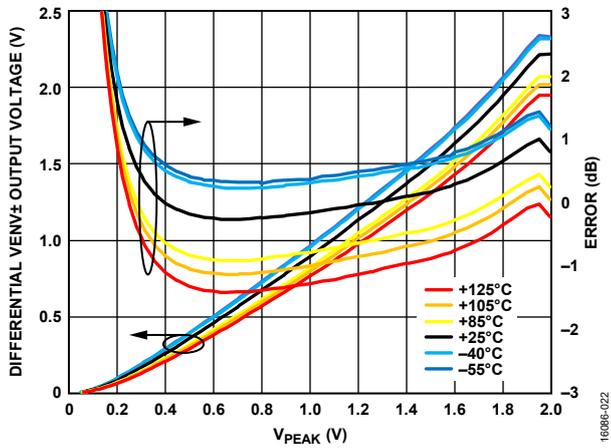


図 22. 様々な温度での差動 VENV±出力電圧および誤差と V_{PEAK} の関係 (52GHz の場合)

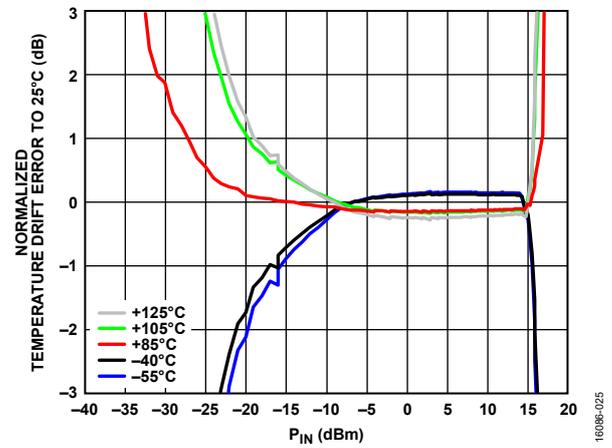


図 25. 様々な温度での温度ドリフト誤差と P_{IN} の関係 (誤差は 25°C に正規化、2GHz の場合)

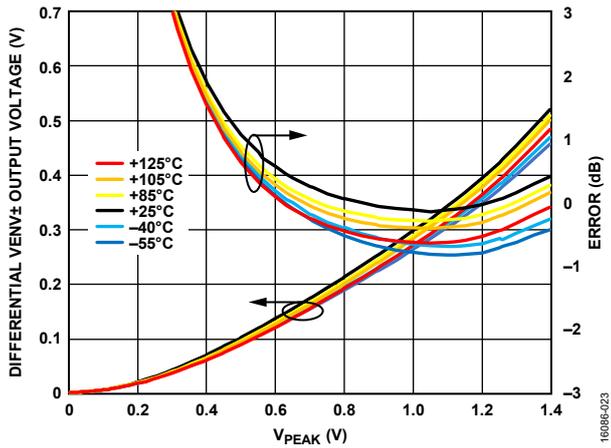


図 23. 様々な温度での差動 VENV±出力電圧および誤差と V_{PEAK} の関係 (60GHz の場合)

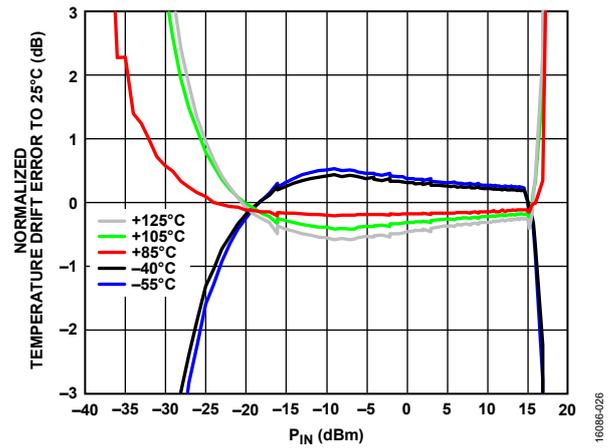


図 26. 様々な温度での温度ドリフト誤差と P_{IN} の関係 (誤差は 25°C に正規化、5.8GHz の場合)

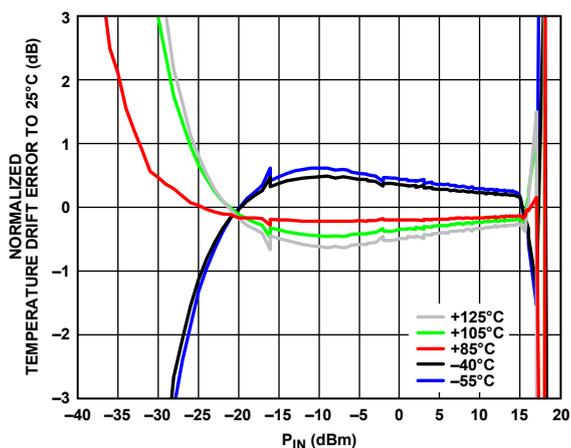


図 27. 様々な温度での温度ドリフト誤差と P_{IN} の関係 (誤差は 25°C に正規化、10GHz の場合)

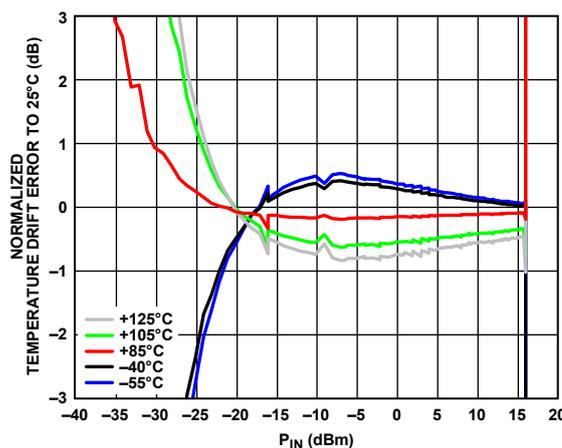


図 30. 様々な温度での温度ドリフト誤差と P_{IN} の関係 (誤差は 25°C に正規化、38GHz の場合)

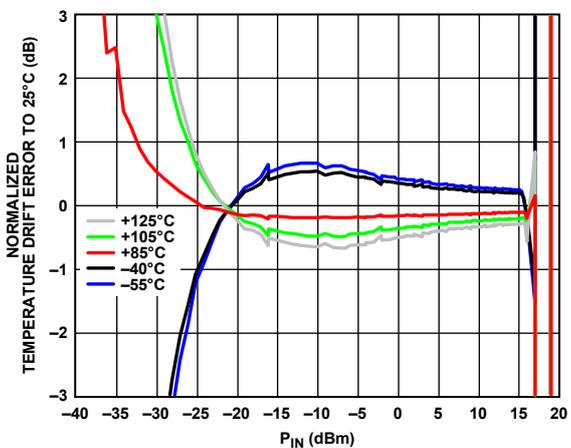


図 28. 様々な温度での温度ドリフト誤差と P_{IN} の関係 (誤差は 25°C に正規化、18GHz の場合)

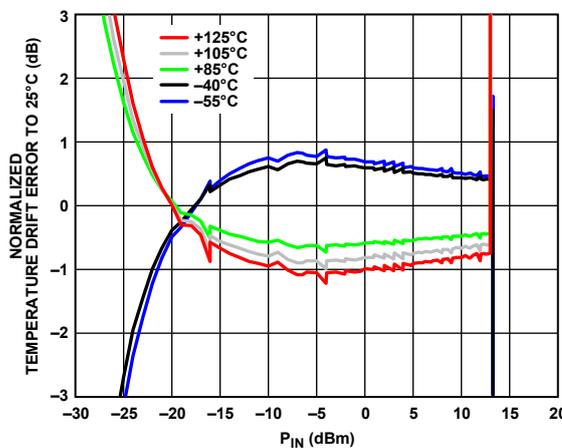


図 31. 様々な温度での温度ドリフト誤差と P_{IN} の関係 (誤差は 25°C に正規化、40GHz の場合)

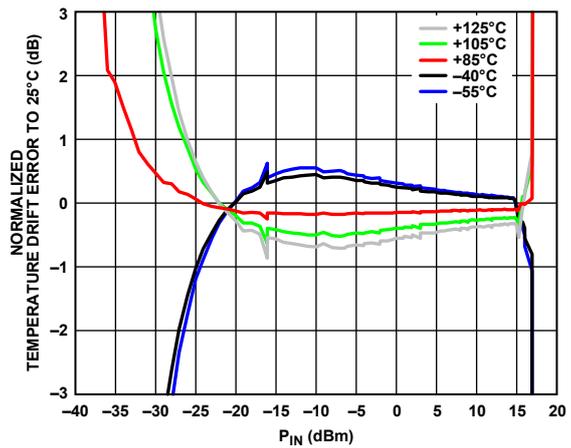


図 29. 様々な温度での温度ドリフト誤差と P_{IN} の関係 (誤差は 25°C に正規化、28GHz の場合)

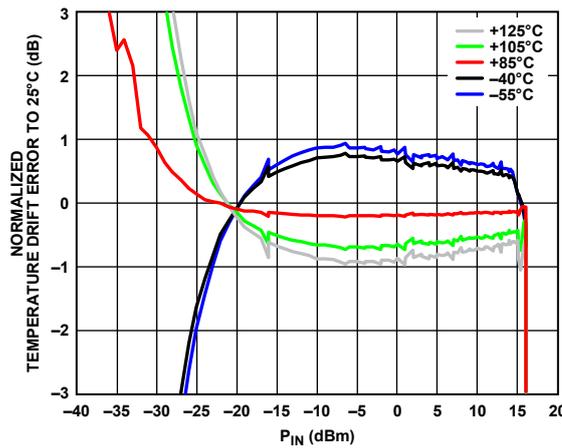


図 32. 様々な温度での温度ドリフト誤差と P_{IN} の関係 (誤差は 25°C に正規化、43.5GHz の場合)

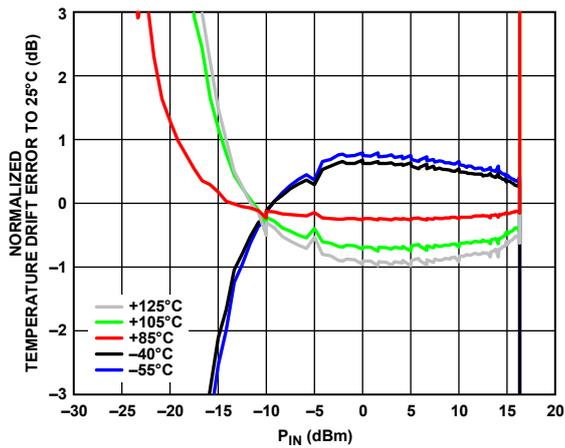


図 33. 様々な温度での温度ドリフト誤差と P_{IN} の関係 (誤差は 25°C に正規化、52GHz の場合)

16086-033

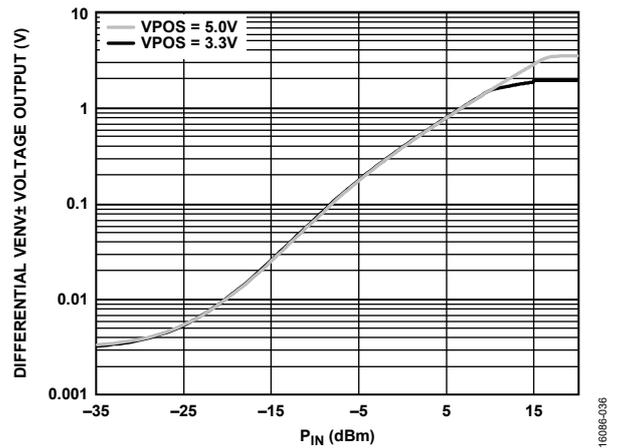


図 36. 様々な電源電圧での差動 VENV± 出力電圧と P_{IN} の関係

16086-036

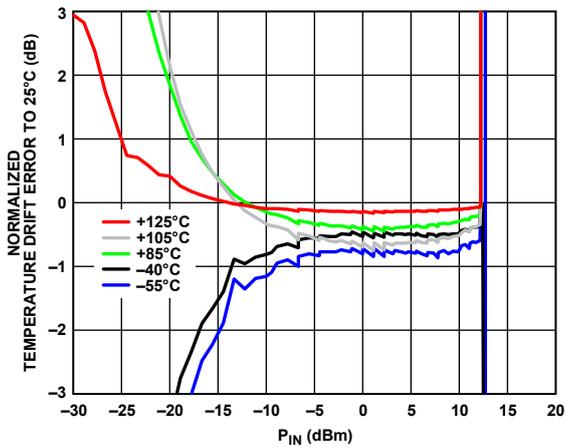


図 34. 様々な温度での温度ドリフト誤差と P_{IN} の関係 (誤差は 25°C に正規化、60GHz の場合)

16086-034

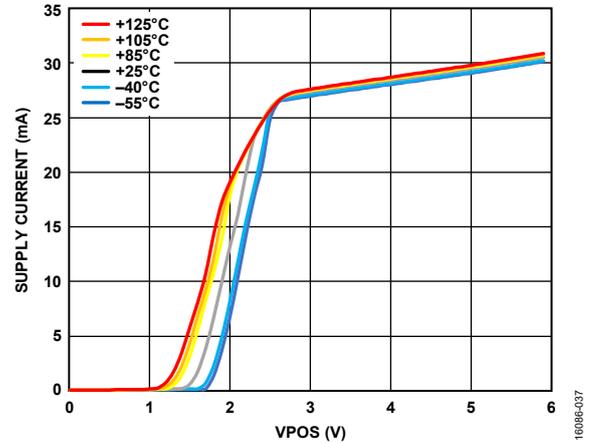


図 37. 様々な温度での電源電流と VPOS の関係

16086-037

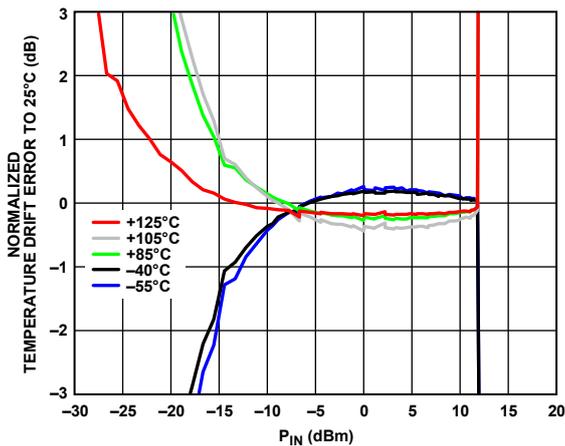


図 35. 様々な温度での温度ドリフト誤差と P_{IN} の関係 (誤差は 25°C に正規化、67GHz の場合)

16086-035

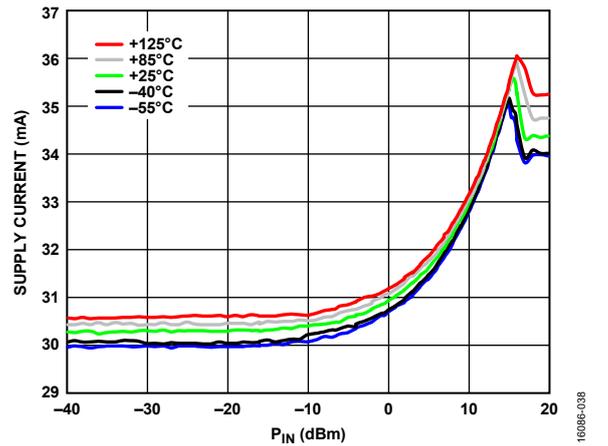


図 38. 様々な温度での電源電流と P_{IN} の関係 (18GHz の場合)

16086-038

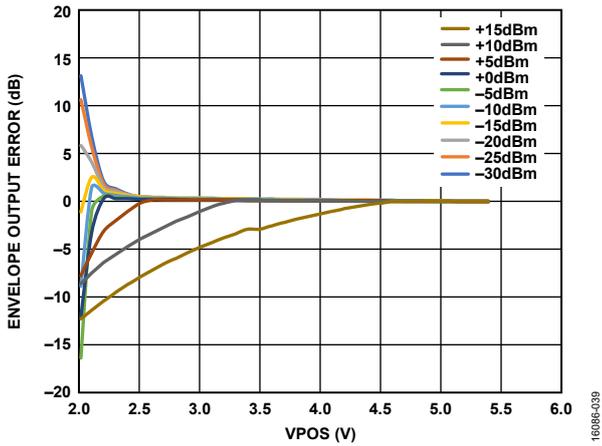


図 39. 様々な RF 入力電力レベルでのエンベロープ出力誤差と VPOS の関係

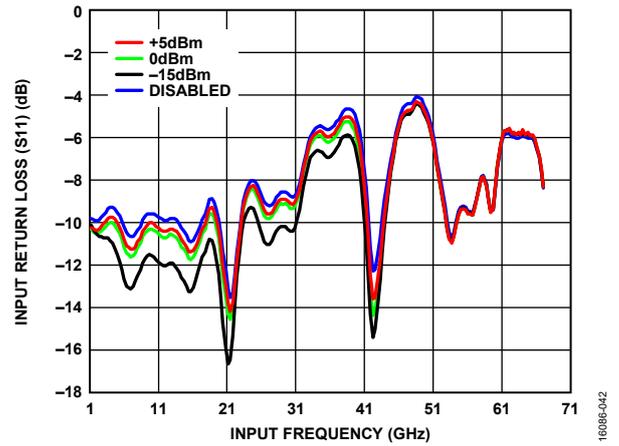


図 42. 入力コネクタと PCB パターンを組み込んだ状態での入力リターン損失 (S11) と入力周波数の関係

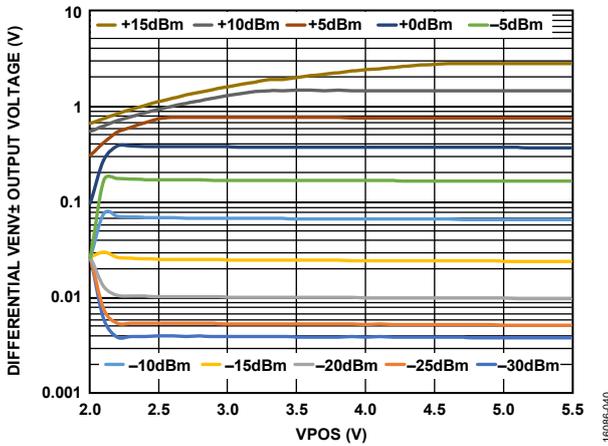


図 40. 様々な RF 入力電力レベルでの差動 VENV± 出力と VPOS の関係

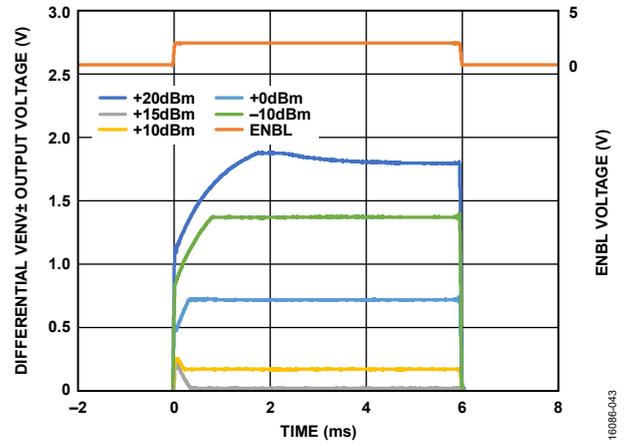


図 43. 様々な RF 入力電力レベルでの ENBL パルス応答

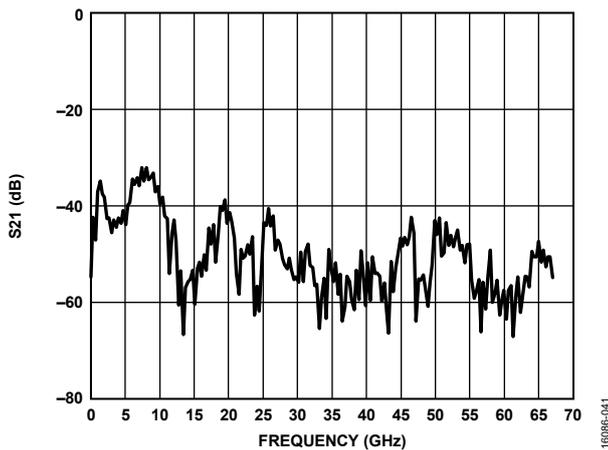


図 41. RFIN~VENV±間での RF フィードスルー挿入損失 (S21)

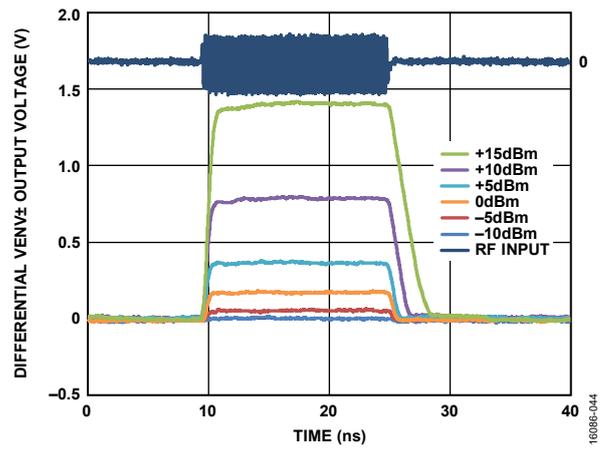


図 44. RF 入力パルス応答 (搬送波 = 4GHz)

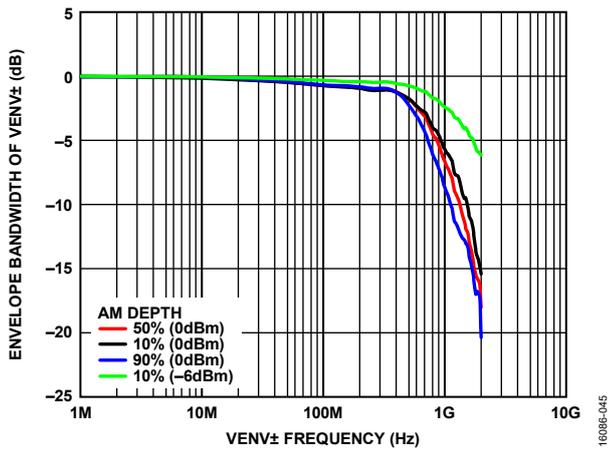


図 45. VENV±のエンベロープ帯域幅と VENV±周波数および振幅変調 (AM) 深度の関係

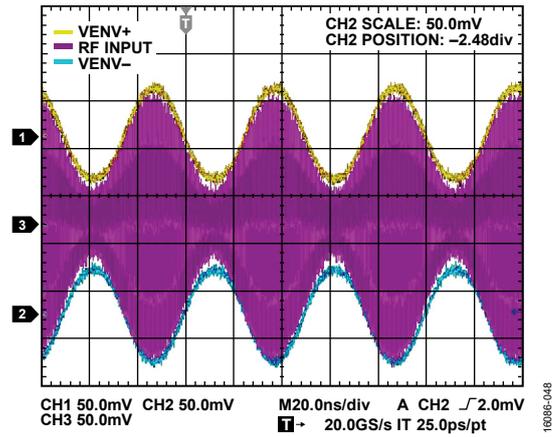


図 48. VENV±出力の AM 応答 (搬送波 = 4GHz、エンベロープ = 20MHz)

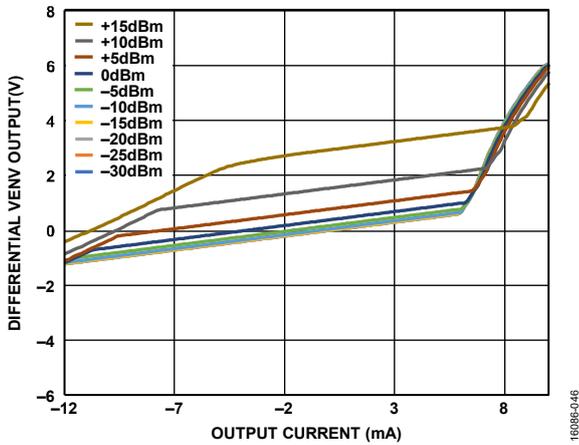


図 46. 様々な RF 入力電力レベルでの差動 VENV±出力電圧と出力電流の関係

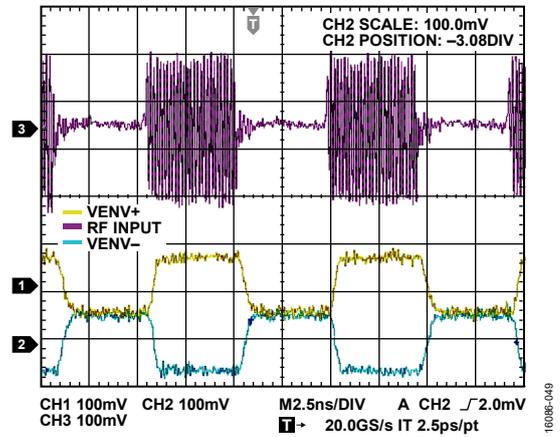


図 49. VENV±出力のパルス応答 (搬送波 = 5.8GHz)

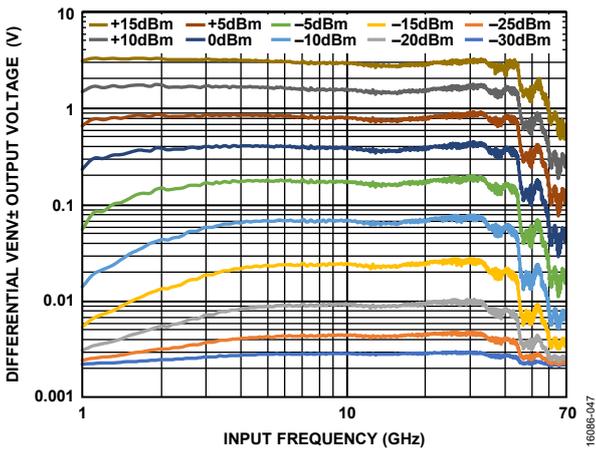


図 47. 様々な RF 入力電力レベルでの差動 VENV±出力電圧と入力周波数の関係

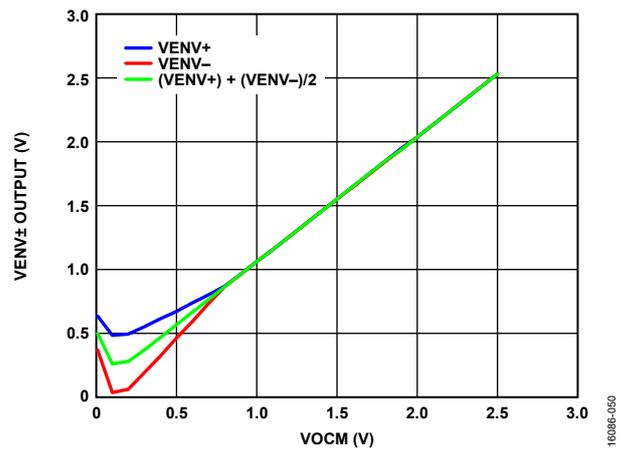


図 50. VENV±出力と VOCM の関係 (RF 入力なし)

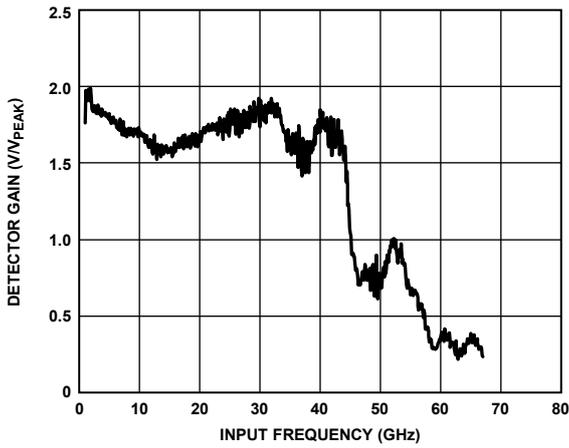


図 51. 検出器ゲインと入力周波数の関係

160986-051

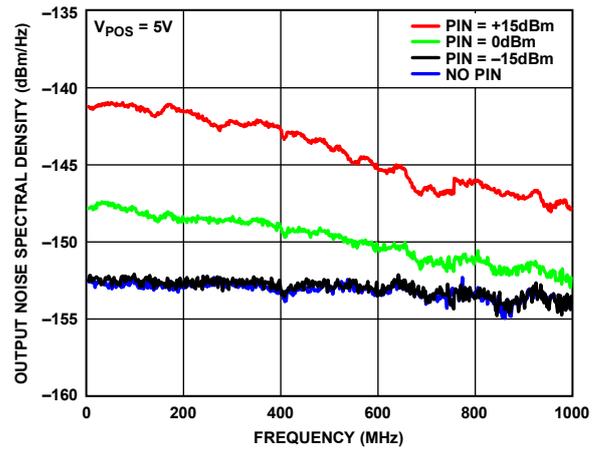


図 53. 出力スペクトル・ノイズ密度と周波数の関係 (RFIN = 3GHz)

160986-053

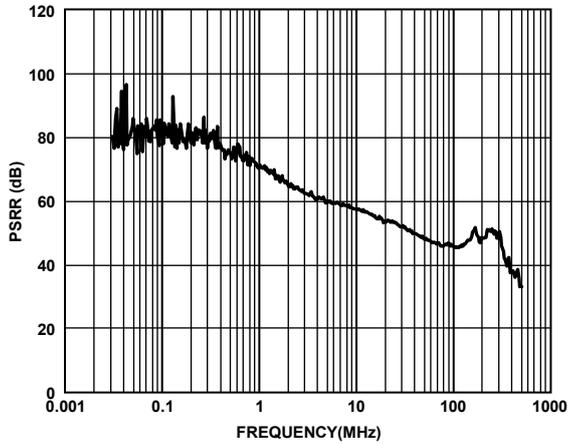


図 52. 電源電圧変動除去比 (PSRR) と周波数の関係 (VPOS ピンで 200mVp-p の場合。PSRR 測定セットアップについては図 58 を参照)

160986-052

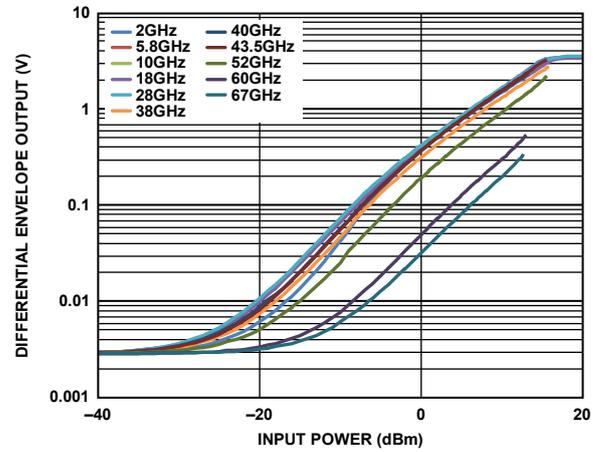


図 54. 様々な周波数での差動エンベロープ出力と入力電力の関係 (25°C での値)

160986-054

測定セットアップ

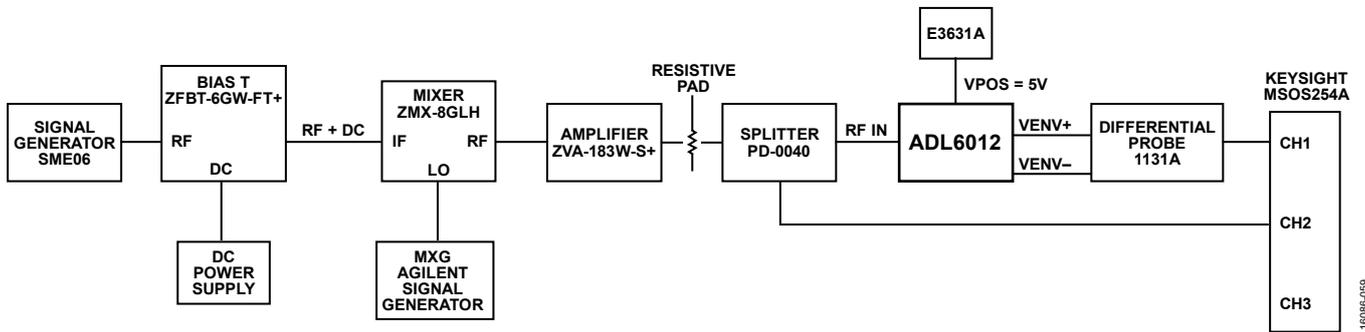


図 55. 振幅変調エンベロープ帯域幅の測定セットアップ

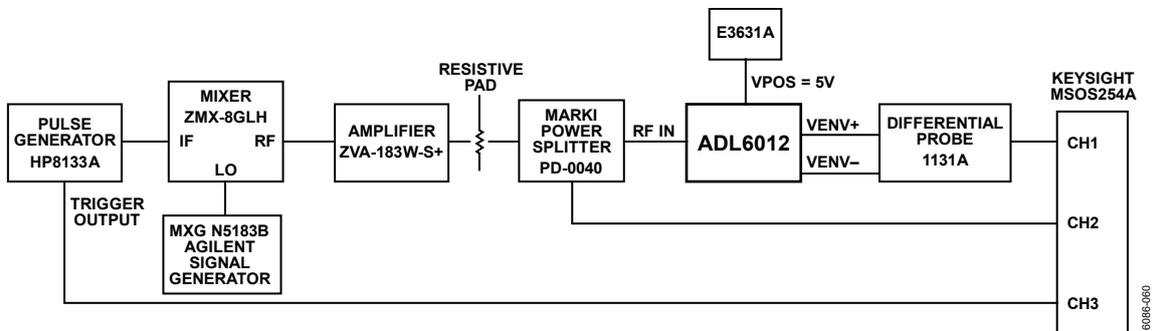


図 56. パルス応答のテスト・セットアップ

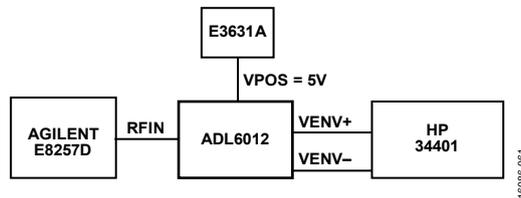
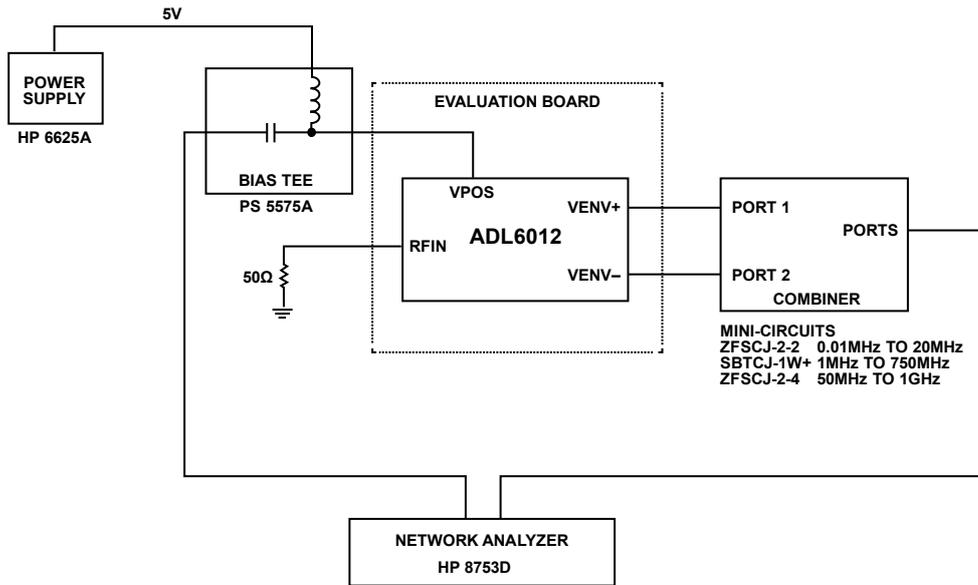


図 57. 差動エンベロープ出力電圧と入力電力の関係を測定するためのセットアップ



NOTES

1. REMOVE ALL DECOUPLING CAPACITORS FROM POWER SUPPLY NODE ON THE EVALUATION BOARD.
2. MEASURE AND ACCOUNT FOR SIGNAL ATTENUATION ON POWER SUPPLY NODE.

図 58. PSRR の測定セットアップ

160885-002

動作原理

ADL6012 は、2パス検出器トポロジでショットキー・ダイオードを使用しています。一方の経路は入力の前半サイクルで応答し、他方の経路は入力の後半サイクルで応答して、全波信号検出を実現します。この構成は全 RF サイクルを通じて入力インピーダンスを一定に保ち、偶数次高調波歪み成分がソースに反射されるのを防ぎます。この反射は、広く使われている従来型のシングルショットキー・ダイオード検出器ではよく知られた現象です。対称検出によって、低 RF 周波数における検出器の応答時間も改善されます。

ダイオードは、チップのストレスと温度変動の影響が最小限に抑えられるようにチップ上に配置されます。ダイオードは、わずかなキープ・アライブ電流によってバイアスされます。この電流は、ダイオード検出器の本質的に低い感度と、エンベロープ帯域幅維持の必要性とのトレードオフによって選ばれます。したがって、フロント・エンドのローパス・フィルタリングのコーナー周波数は、入力レベルに緩やかに依存します。低入力レベルでの-3dB コーナー周波数は約 2GHz になります。

RFIN ピン (ピン 3) の DC 電圧は、内蔵コンデンサによってブロックされます。RFIN の両側にある 2 つの RFCM グラウンド・ピン (ピン 2 とピン 4) は、検出器への RF コプレーナ導波路 (CPWG) ローンチの一部を形成します。RFCM ピンは信号グラウンドに接続する必要があります。PCB のこの領域の設計には、細心の注意を払ってください。

出力段インピーダンスは差動 100Ω、伝搬遅延は 1ns 以下、エンベロープ帯域幅は 500MHz 以上です。差動出力 VENV+ (ピン 8) と VENV- (ピン 9) は、RF 入力信号の正負両方のサイクルに関する高速エンベロープ情報を提供します。

基本的な接続方法

基本的な接続を図 59 に示します。公称値 3.3V~5V の DC 電源が必要です。バイパス・コンデンサ (C2 と C3) は、デバイスの電源デカップリングを行います。これらのコンデンサは VPOS (ピン 5) のできるだけ近くに配置してください。露出パッドは内部で IC グラウンドに接続されており、PCB の低インピーダンス・グラウンドにハンダ付けする必要があります。OCOM (ピン 6) は出力コモンです。OCOM は、露出パッドに接続するとともに、低インピーダンスのグラウンド・プレーンにも接続してください。DCPL (ピン 10) は内部バイアス・ノードに接続されています。最大限の同相ノイズ除去を実現するには、グラウンドとの間に 0.1μF のコンデンサを接続してください。

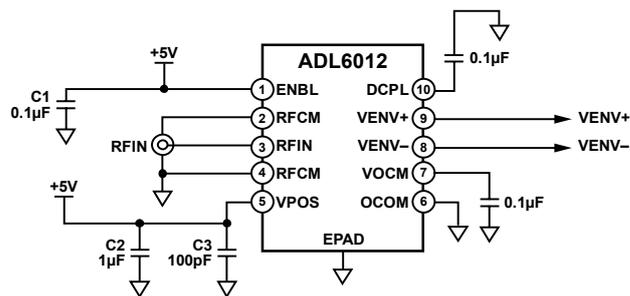


図 59. 基本的な接続方法

RF 入力

RFIN シングルエンド入力は、内部で終端されて AC カップリングされています。67GHz まで外部的なマッチングは必要ありません。入力段の簡略図を図 60 に示します。入力パターンは、図 65 と図 66 に示すように、信号トレースの両側にグラウンドを配置した CPWG を使って直接配線できます。広帯域応答は、信号パターンとマイクロ波誘電体材料の両側に小さいビアを置くことで実現されます。CPWG のパターン幅、ギャップ、および誘電体の厚さは、広帯域マッチングを実現して最適な周波数平坦度が得られるよう、特性インピーダンスが 50Ω となるように設計します。

RFCM ピンは、RF 入力へのグラウンド・リターンです。これらのピンを低インピーダンスのグラウンド・プレーンに接続して、CPWG のグラウンドとして機能させることが極めて重要です。

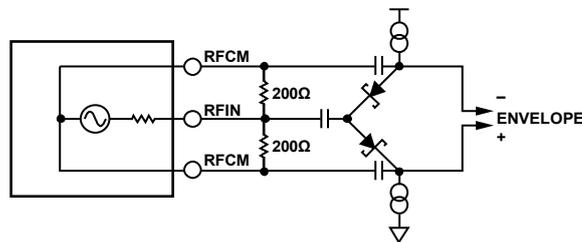


図 60. 入力段

エンベロープ出力インターフェース

差動エンベロープ出力 VENV+と VENV-は、入力信号のエンベロープ情報を提供します。ADL6012 は、AC カップリングされた状態で 100Ω の作動負荷または各 VENV± の 50Ω 負荷を駆動するように設計されています。VENV± 出力は、グラウンド基準の 50Ω 負荷に DC カップリングされていないことが重要です。DC カップリングすると、出力コモンモード電圧レベルによっては、出力駆動能力を超える過大な DC 電流が負荷に流れるおそれがあります。ADL6012 は、AM およびパルス変調検出に適しています。代表的な AM 出力応答については図 48 を、パルス出力応答については図 49 を参照してください。このデバイスの特長は、約 1ns 以下という非常に短い応答時間です。

RF 入力レベルやパルス RF の検出時に高速応答が求められるアプリケーションでは、出力がインピーダンス・マッチングされて負荷からの反射がなくなるように、差動特性インピーダンス 100Ω の伝送ラインにエンベロープ出力を接続し、100Ω の差動負荷で終端します。図 61 は、インピーダンスを制御した伝送ラインによって 100Ω 負荷に接続した ADL6012 出力段の簡略図です。

ADL6012 の出力インピーダンスは 100Ω の差動負荷を駆動します。差動 VENV± 出力 DC 電圧は、負荷と出力インピーダンスの比によって分圧されます。例えば、100Ω の差動出力負荷の場合、差動出力電圧はオープン負荷電圧の半分になります。様々な出力負荷での差動エンベロープ出力電圧と入力電力の関係については、図 62 を参照してください。

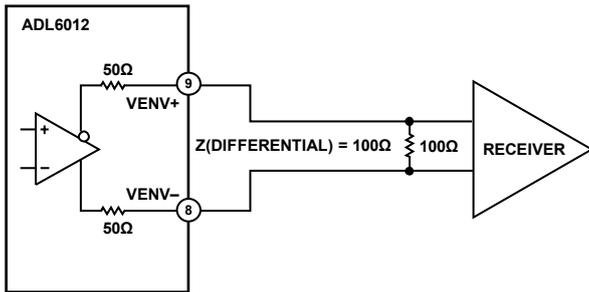


図 61. ADL6012 出力インターフェースの簡略図

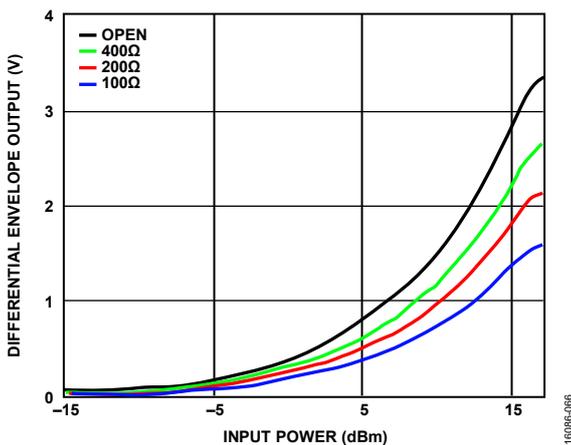


図 62. 様々な出力負荷での差動エンベロープ出力と入力電力の関係

図 63 に示すように、ADL6012 のエンベロープ出力はパルス検出アプリケーション用に AC カップリングすることもできます。AC カップリングをすれば、ADC に様々なコモンモード電圧を接続できます。例えば、レーダー・アプリケーションでは、VENV+出力と VENV-出力を使ってパルスを検出することができます。代表的なエンベロープ・パルス応答については、図 49 を参照してください。

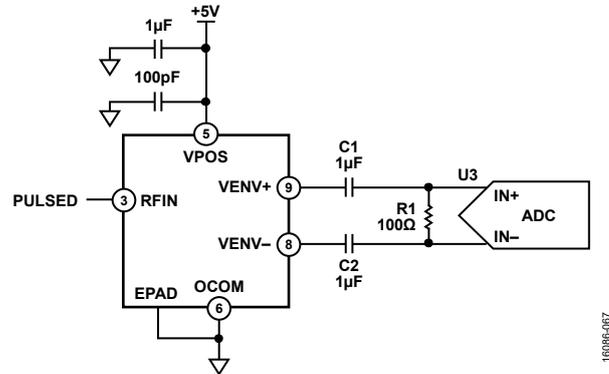


図 63. パルス測定アプリケーションの簡略図

コモンモード電圧インターフェース

VOCM (ピン 7) は、VENV±ピンへのコモンモード電圧出力を制御する入力です。VOCM は出力コモンモード電圧を設定するピンで、内部で VPOS/2 にバイアスされます。図 64 に示すように、外部電圧源を使用して様々な出力コモンモード電圧を設定し、次の段の入力コモンモード電圧範囲に対応することができます。ADC からのリファレンス電圧は、VOCM ピンを正確に駆動するための電圧源として使われます。VOCM の範囲は 0.9V ~ VPOS/2 です。更に、このピンは、正負両方のエンベロープ情報を正確に表せるよう、VENV±出力をレベル・シフトするために使用します。

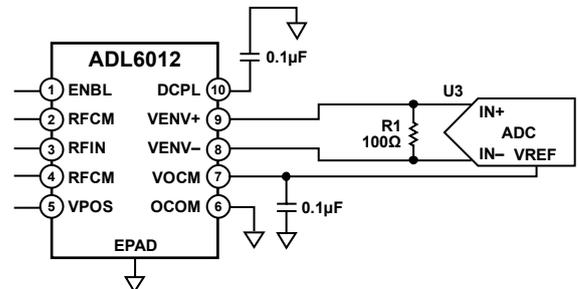


図 64. VOCM を設定する外部電圧源

差動エンベロープ出力は歪みが最も小さく、ノイズも小さくなります。差動出力の利点としては、オフセット誤差が小さい、出力応答時間が短い、同相ノイズ除去比が高い、フィードスルーが少ないといった点が挙げられます。同相ノイズを最小限に抑えるには、VOCM と GND の間に 0.1μF のバイパス・コンデンサを接続します。

インターフェースのイネーブル

ENBL (ピン 1) を使用すれば、電力を節約するためにデバイスをイネーブルしたりディスエーブルしたりすることができます。デバイスをイネーブルするには、ENBL を VPOS または 1.5V を超える電圧に接続します。デバイスをディスエーブルするには、ENBL をグラウンドまたは 0.5V 未満の電圧に接続します。(VPOS+0.3V)より高い電圧や(GND-0.3V)より低い電圧は使用しないでください。ENBL ピンを未接続のままにするとデバイスはオフになります。

VOCM ピンに接続するコンデンサの容量を小さくすると、ターンオン時間を短縮できます。ただし、コンデンサには、同相ノイズをできるだけ小さくするだけの容量が必要です。

インターフェースのデカップリング

DCPL (ピン 10) は内部バイアス・ノードに接続されています。DCPL は安定した出力コモンモード電圧を提供します。最大限の同相ノイズ性能を実現するには、DCPL ピンとグラウンドの間に 0.1 μ F のコンデンサを接続します。

PCB レイアウトに関する推奨事項

カップリングや放射といった PCB の寄生要素は、非常に高い周波数での精度を制限します。コネクタから ADL6012 内部回路への送電時には、損失が小さくなるようにしてください。マイクロストリップや CPWG は製造や容易でコストも低いので、伝送ラインとして広く使われています (図 65 と図 66 を参照)。ADL6012 評価用ボード (ADL6012-EVALZ) では、接地した CPWG (GCPWG) が放射の影響を最小に抑え、信号パターンの両側に配置した 2 列の接地ビアを使用することで最大限の帯域幅を実現しています。

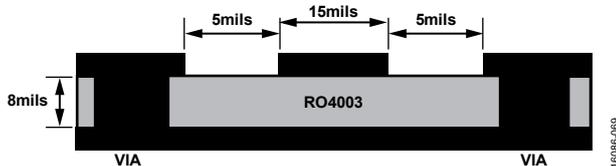


図 65. 材料に RO4003 を使用した RFIN への CPWG インターフェース設計 (実寸ではありません)

PCB レイアウトの CPWG 構造を図 66 に示します。ADL6012-EVALZ では、RF 信号層とグラウンド層の間に厚さ 8mil のマイクロ波材料 RO4003 が使われています。

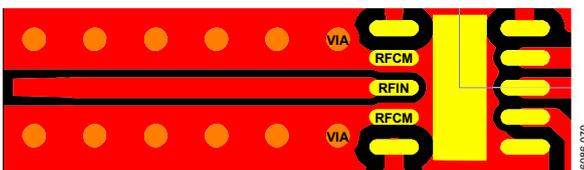


図 66. 推奨 RF 入力レイアウト

システム・キャリブレーションと測定誤差

出力電圧はデバイスごとに異なるので、できるだけ高い検出精度を実現するにはボード・レベルでキャリブレーションを行います。各デバイスは、様々なレベルで CW 入力を加えることにより、伝達関数の線形領域内にある 2 つ以上の点を使ってキャリブレーションすることができます。スロープとインターセプトは、このセクションに示す説明に従って計算できます。最大限の精度を実現するには、全キャリブレーション範囲にわたって線形回帰を行うことを推奨します。

ボード・レベルのキャリブレーションは、エンベロープ検出の精度を向上させる簡単な方法です。少なくとも 2 点以上を使ってキャリブレーションを行うことで、デバイスの全検出範囲をできる限り高精度でキャリブレーションすることができます。

18GHz で測定した ADL6012 の伝達関数と、-40°C から +125°C までの様々な温度におけるエンベロープ出力および直線適合性誤差と入力ピーク電圧の関係を図 67 に示します。温度と誤差の関係は室温 25°C の曲線を基準としています。

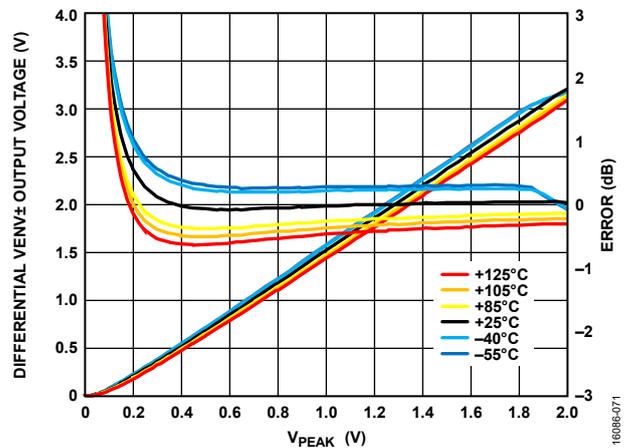


図 67. 18GHz で測定した様々な VENV± 出力電圧および誤差と入力ピーク電圧の関係

各デバイスのスロープとインターセプトは以下の式で計算します。スロープとインターセプトは、検出精度を向上させるためのキャリブレーションに使用します。

$$\text{スロープ} = (V_{OUT2} - V_{OUT1}) / (V_{PEAK2} - V_{PEAK1}) \quad (1)$$

$$\text{インターセプト} = V_{OUT1} - (\text{スロープ} \times V_{PEAK1}) \quad (2)$$

誤差適合性は次式で計算します。

$$\text{誤差} = 20 \times \log((V_{OUT} - \text{インターセプト}) / (\text{スロープ} \times V_{PEAK})) \quad (3)$$

ここで、

V_{OUT2} は V_{PEAK2} 入力に対する出力電圧、

V_{OUT1} は V_{PEAK1} 入力に対する出力電圧、

V_{OUT} は様々な入力レベルでの差動エンベロープ出力電圧、

V_{PEAK1} と V_{PEAK2} は 2 つの異なる入力レベルでの入力ピーク電圧、

V_{PEAK} はピーク電圧入力です。

ADL6012 は、様々な周波数において非常に安定した温度性能を発揮します。 -55°C ～ $+125^{\circ}\text{C}$ の範囲における温度ドリフト誤差については、[図 25](#)～[図 35](#)を参照してください。温度ドリフトの誤差は、デバイスの全検出範囲（2GHz～67GHz）で 1dB 未満です（代表値）。これにより、このデバイスは広い温度範囲で使われるアプリケーションに最適なものとなっています。25°C を基準とする相対的な温度ドリフト誤差は次式で計算します。

$$\text{温度ドリフト誤差 (dB)} = (V_{OUT (TEMPERATURE)} - V_{OUT (AT 25^{\circ}\text{C})}) / (dV_{OUT} / dP_{IN}) \quad (4)$$

ここで、

V_{OUT} は差動エンベロープ出力、

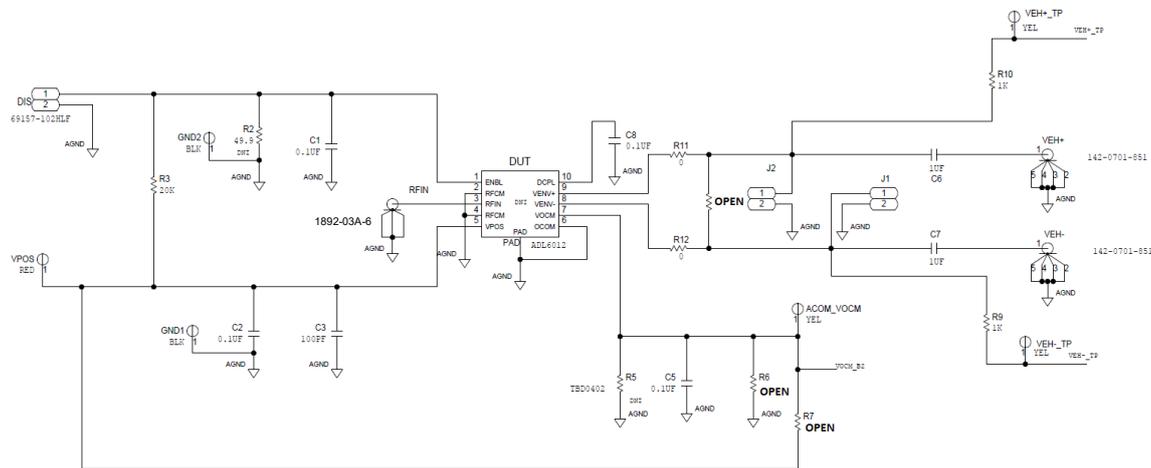
dV_{OUT} / dP_{IN} は 25°C における差動 VENV±出力と入力電力の関係を示す伝達関数の導関数です。

アプリケーション情報

評価用ボード

ADL6012-EVALZ は、Rogers 4003A と FR4 を使用した、フル実装、4 層の評価用ボードです。このボードは、通常動作時には 3.3V~5V の電源を使用します。VPOS と GND のテストループに電源を接続して、1.85mm コネクタの RFIN に RF 入力を加えてください。差動エンベロップ出力信号は AC カップリングされ

ており、VENV+ および VENV- と表示されたコネクタに出力されます。DC エンベロップ出力電圧と出力コモンモード電圧は、VENV+_TP および VENV-_TP と表示されたテスト・ポイントで測定できます。出力コモンモード電圧は、VOCM タレットによって外部的に設定できます。評価用ボードの詳細については、ADL6012-EVALZ ユーザ・ガイドを参照してください。



NOTES
 1. MAKE RFIN TRACE AS SHORT AS POSSIBLE.
 2. PLACE C2, C3 AND R5 AS CLOSE TO DUT AS POSSIBLE.

図 68. 評価用ボードの回路図 (Rev. C)

表 5. 評価用ボードの部品

部品	機能/コメント	デフォルト値
C1	ENBL ピンのバイパス・コンデンサ。	0.1 μ F
C2	電源バイパス・コンデンサ。このコンデンサは VPOS ピンのできるだけ近くに配置します。PPI のマイクロ波グレード材料 0402BB104KW500 を使用します。	0.1 μ F
C3	電源バイパス・コンデンサ。このコンデンサは VPOS ピンのできるだけ近くに配置します。マイクロ波グレード材料を使用します。	100 pF
C5, C8	出力コモンモード電圧用のバイパス・コンデンサ。これらのコンデンサはできる限り IC の近くに配置します。	0.1 μ F
C6, C7	エンベロップ出力の AC カップリング・コンデンサ。	1 μ F
R2	ENBL 終端抵抗。	Open
R3	ENBL プルアップ抵抗。	20 k Ω
R4	出力負荷抵抗。	Open
R5	オプションの VOCM 抵抗。	Open
R6, R7	VOCM 抵抗分圧回路。	Open
R9, R10	DC エンベロップ出力測定用の直列抵抗。	1 k Ω
R11, R12	直列 VENV \pm 抵抗。	0 Ω
RFIN connector	1.85mm、エッジマウント。Southwest、1892-03A-6。	1892-03A-6

16086-072

外形寸法

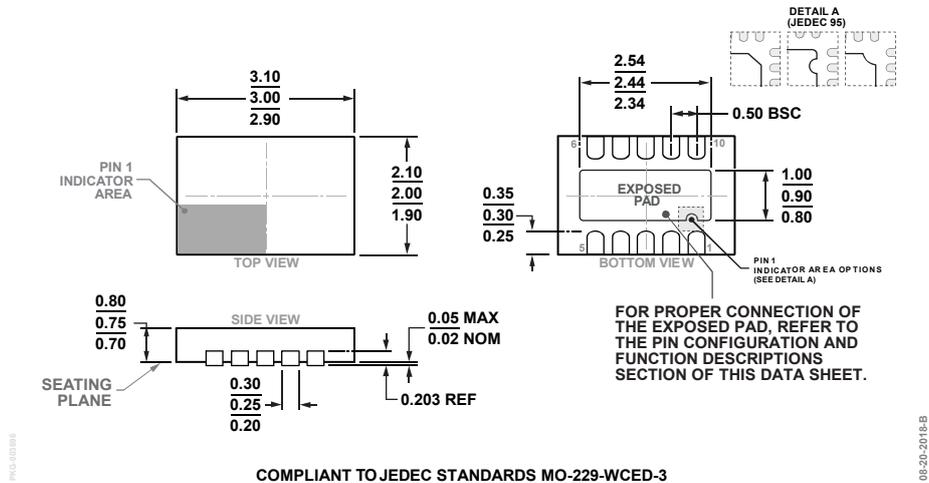


図 69. 10 ピン・リードフレーム・チップ・スケール・パッケージ [LFCSP]
 3mm × 2mm ボディ、0.75mm パッケージ高
 (CP-10-12)
 寸法：mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option	Ordering Quantity	Marking Code
ADL6012ACPZN	-40°C to +105°C	10-Lead Lead Frame Chip Scale Package [LFCSP]	CP-10-12	1	C9Y
ADL6012ACPZN-R2	-40°C to +105°C	10-Lead Lead Frame Chip Scale Package [LFCSP]	CP-10-12	100	C9Y
ADL6012ACPZN-R7	-40°C to +105°C	10-Lead Lead Frame Chip Scale Package [LFCSP]	CP-10-12	1000	C9Y
ADL6012SCPZN	-55°C to +125°C	10-Lead Lead Frame Chip Scale Package [LFCSP]	CP-10-12	1	CAL
ADL6012SCPZN-R2	-55°C to +125°C	10-Lead Lead Frame Chip Scale Package [LFCSP]	CP-10-12	100	CAL
ADL6012-EVALZ		Evaluation Board		1	

¹ Z = RoHS 準拠製品