



高精度、小型 MEMS IMU

データシート

ADIS16500

特長

- 3 軸、デジタル・ジャイロ・センサー
ダイナミック・レンジ：±2000°/秒
動作中のバイアス安定度：8.1°/時
角度ランダム・ウォーク：0.29°/√hr、x 軸および y 軸、1σ
軸間ミスアライメント誤差：±0.25°
- 3 軸、デジタル加速度センサーのダイナミック・レンジ：
±392m/秒²
動作中のバイアス安定度：125μm/秒²
- 3 軸、角度変化および速度変化の出力
工場出荷時キャリブレーション済みの感度、バイアス、
軸アライメント
キャリブレーション温度範囲：-10°C~+75°C
- SPI 対応のデータ通信
プログラマブルな動作と制御
自動と手動のバイアス補正制御
同期データ・アクイジション用データ・レディ・
インジケータ
外部同期モード：直接、スケール、出力
慣性センサーのオン・デマンド・セルフテスト
フラッシュ・メモリのオン・デマンド・セルフテスト
- 単電源動作 (VDD)：3.0V~3.6V
- 機械的衝撃耐性：14,700m/秒²
- 動作温度範囲：-25°C~+85°C

アプリケーション

- ナビゲーション、安定化、計測器
- 無人運転車、自動運転車
- スマート農業、建設機械
- ファクトリ/産業オートメーション、ロボティクス
- 仮想/拡張現実
- 動くモノのインターネット

概要

ADIS16500 は高精度の小型マイクロマシン (MEMS) 慣性計測ユニット (IMU) で、3 軸のジャイロ・センサーと 3 軸の加速度センサーを内蔵しています。ADIS16500 内の各慣性センサーがシグナル・コンディショニングと組み合わせることで、動的性能が最適化されています。各センサーの感度、バイアス、アライメント、直線加速度 (ジャイロ・センサー・バイアス)、振動ポイント (加速度センサーの位置) の特性は、工場出荷時のキャリブレーションで評価されています。その結果、各センサーには動的な補償のための式が備わり、幅広い条件に対して高精度のセンサー計測が可能となっています。

ADIS16500 は、特にディスクリート部品を使った設計に伴う複雑さや投資額に比べ、工業用システムに高精度な多軸慣性センシングを組み込むための簡単で費用対効果の高い解決法を提供します。必要なモーション・テストとキャリブレーションは全て工場での製造工程に組み込まれているため、システムを統合する時間を大幅に短縮できます。厳密な直交アライメントにより、ナビゲーション・システムの慣性フレーム・アライメントが簡単になります。シリアル・ペリフェラル・インターフェース (SPI) やレジスタ構造により、データ収集や設定制御とのインターフェースも容易です。

ADIS16500 は、サイズが約 15mm × 15mm × 5mm で 100 ボールのボール・グリッド・アレイ (BGA) パッケージで供給されます。

機能ブロック図

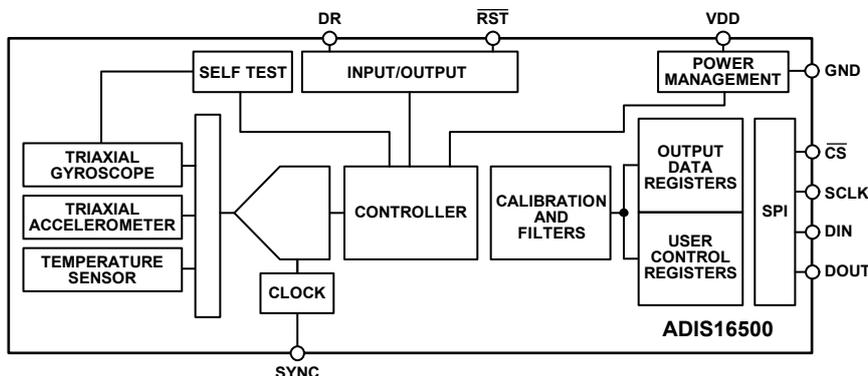


図 1.

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

| | | | |
|-------------------------|----|-------------------------|----|
| 特長 | 1 | SPI | 17 |
| アプリケーション | 1 | データ・レディ (DR) | 17 |
| 概要 | 1 | センサー・データの読出し | 18 |
| 機能ブロック図 | 1 | バースト読出し機能 | 19 |
| 改訂履歴 | 2 | 遅延 | 21 |
| 仕様 | 3 | デバイスの設定 | 21 |
| タイミング仕様 | 6 | メモリ構造 | 21 |
| 絶対最大定格 | 7 | ユーザ・レジスタのメモリ・マップ | 22 |
| 熱抵抗 | 7 | ユーザ・レジスタ定義 | 24 |
| ESD に関する注意 | 7 | ジャイロ・センサーのデータ | 24 |
| ピン配置およびピン機能の説明 | 8 | 角度変化 | 28 |
| 代表的な性能特性 | 11 | 速度変化 | 29 |
| ジャイロ・センサー | 11 | キャリブレーション | 31 |
| 加速度センサー | 13 | アプリケーション情報 | 38 |
| 動作原理 | 15 | アセンブリとハンドリングのポイント | 38 |
| はじめに | 15 | 電源に関する考慮事項 | 39 |
| クロック制御 | 15 | 評価用ツール | 39 |
| バートレット・ウィンドウ・フィルタ | 16 | パッケージとオーダー情報 | 41 |
| キャリブレーション | 16 | 外形寸法 | 41 |
| デシメーション・フィルタ | 16 | オーダー・ガイド | 41 |
| レジスタ構造 | 16 | | |

改訂履歴

10/2019—Revision 0: Initial Version

仕様

特に指定のない限り、ケース温度 (T_C) = 25°C、VDD = 3.3V、角速度 = 0°/秒、ダイナミック・レンジ = ±2000°/秒 ±1g。1g は重力加速度で、9.8m/秒²としています。

表 1.

| Parameter | Test Conditions/Comments | Min | Typ | Max | Unit |
|-----------------------------------|--|---------------------------|------------------------|-------|--|
| GYROSCOPES | | | | | |
| Dynamic Range | | ±2000 | | | °/sec |
| Sensitivity | 16-bit data format | | 10 | | LSB/°/sec |
| | 32-bit data format | | 655,360 | | LSB/°/sec |
| Error over Temperature | -40°C ≤ T_C ≤ +85°C, 1σ | | ±0.3 | | % |
| Misalignment Error | Axis to axis, -40°C ≤ T_C ≤ +85°C, 1σ | | ±0.25 | | Degrees |
| Nonlinearity ¹ | Full scale (FS) = 2000°/sec | | 0.2 | | %FS |
| Bias | | | | | |
| Repeatability ² | -40°C ≤ T_C ≤ +85°C, 1σ x-axis and z-axis | | 0.14 | | °/sec |
| | -40°C ≤ T_C ≤ +85°C, 1σ, y-axis | | 1.4 | | °/sec |
| In-Run Bias Stability | 1σ | | 8.1 | | °/hr |
| Angular Random Walk | X-axis and y-axis, 1σ | | 0.29 | | °/√hr |
| | Z-axis, 1σ | | 0.32 | | °/√hr |
| Error over Temperature | -40°C ≤ T_C ≤ +85°C, 1σ, x-axis and z-axis | | ±0.3 | | °/sec |
| | -40°C ≤ T_C ≤ +85°C, 1σ, y-axis | | ±0.7 | | °/sec |
| Linear Acceleration Effect | Any direction, 1σ | | 867 × 10 ⁻⁶ | | (°/sec)/(m/sec ²) |
| Vibration Rectified Error (VRE) | Random vibration, 19.6 m/sec ² rms, 50 Hz to 2 kHz | | 3.6 × 10 ⁻⁶ | | (°/sec)/(m/sec ²) ² |
| Output Noise | No filtering, 1σ, 25°C | | | | |
| | X-axis, y-axis | | 152 × 10 ⁻³ | | °/sec rms |
| | Z-axis | | 181 × 10 ⁻³ | | °/sec rms |
| Rate Noise Density | Frequency = 10 Hz to 40 Hz | | | | |
| | X-axis and y-axis | | 6.1 × 10 ⁻³ | | °/sec/√Hz rms |
| | Z-axis | | 7.0 × 10 ⁻³ | | °/sec/√Hz rms |
| 3 dB Bandwidth | X-axis and y-axis | | 573 | | Hz |
| | z-axis | | 639 | | Hz |
| Sensor Resonant Frequency | X-axis, y-axis | | 66 | | kHz |
| | Z-axis | | 78 | | kHz |
| ACCELEROMETERS³ | | | | | |
| Dynamic Range | Each axis | ±392 | | | m/sec ² |
| Sensitivity | 32-bit data format | | 5,351,254 | | LSB/(m/sec ²) |
| | Error over Temperature | -40°C ≤ T_C ≤ +85°C, 1σ | | ±0.06 | % |
| Repeatability ² | -40°C ≤ T_C ≤ +85°C, 1σ | | ±0.1 | | % |
| Misalignment Error | Axis to axis, -40°C ≤ T_C ≤ +85°C, 1σ | | ±0.05 | | Degrees |
| Nonlinearity | Best fit straight line, ±19.6 m/sec ² | | 0.25 | | %FS |
| | Best fit straight line, ±78.4 m/sec ² , x-axis | | 0.5 | | %FS |
| | Best fit straight line, ±78.4 m/sec ² , y-axis and z-axis | | 1.5 | | %FS |

| Parameter | Test Conditions/Comments | Min | Typ | Max | Unit |
|------------------------------------|--|--------|---------------------------|-----|---|
| Bias | | | | | |
| Repeatability ² | $-40^{\circ}\text{C} \leq T_C \leq +85^{\circ}\text{C}$, 1σ | | 58.8×10^{-3} | | m/sec ² |
| In-Run Bias Stability | 1σ | | | | |
| X-Axis and Y-Axis | | | 125×10^{-6} | | m/sec ² |
| Z-Axis | | | 134×10^{-6} | | m/sec ² |
| Velocity Random Walk | 1σ | | | | |
| X-Axis and Y-Axis | | | 0.039 | | m/sec/ $\sqrt{\text{hr}}$ |
| Z-Axis | | | 0.033 | | m/sec/ $\sqrt{\text{hr}}$ |
| Error over Temperature | $-40^{\circ}\text{C} \leq T_C \leq +85^{\circ}\text{C}$, 1σ | | $\pm 14.7 \times 10^{-3}$ | | m/sec ² |
| Output Noise | No filtering | | | | |
| X-Axis and Y-Axis | | | 24.8×10^{-3} | | m/sec ² rms |
| Z-Axis | | | 20.3×10^{-3} | | m/sec ² rms |
| Noise Density | $f = 10 \text{ Hz to } 40 \text{ Hz}$, no filtering | | | | |
| X-Axis and Y-Axis | | | 880×10^{-6} | | m/sec ² / $\sqrt{\text{Hz}}$ rms |
| Z-Axis | | | 732×10^{-6} | | m/sec ² / $\sqrt{\text{Hz}}$ rms |
| 3 dB Bandwidth | | | 750 | | Hz |
| Sensor Resonant Frequency | Y-axis and z-axis | | 2.4 | | kHz |
| | X-axis | | 2.2 | | kHz |
| TEMPERATURE SENSOR | | | | | |
| Scale Factor | Output = 0x0000 at 0°C ($\pm 5^{\circ}\text{C}$) | | 0.1 | | °C/LSB |
| LOGIC INPUTS ⁴ | | | | | |
| Input Voltage | | | | | |
| High, V_{IH} | | 2.0 | | | V |
| Low, V_{IL} | | | | 0.8 | V |
| RST Pulse Width | | 1 | | | μs |
| CS Wake-Up Pulse Width | | 20 | | | μs |
| Input Current | | | | | |
| Logic 1, I_{IH} | $V_{\text{IH}} = 3.3 \text{ V}$ | | | 10 | μA |
| Logic 0, I_{IL} | $V_{\text{IL}} = 0 \text{ V}$ | | | 10 | μA |
| All Pins Except RST | | | | 10 | μA |
| RST Pin | | | 0.33 | | mA |
| Input Capacitance, C_{IN} | | | 10 | | pF |
| DIGITAL OUTPUTS | | | | | |
| Output Voltage | | | | | |
| High, V_{OH} | Source current ($I_{\text{SOURCE}} = 0.5 \text{ mA}$) | 2.4 | | | V |
| Low, V_{OL} | Sink current ($I_{\text{SINK}} = 2.0 \text{ mA}$) | | | 0.4 | V |
| FLASH MEMORY | | | | | |
| Endurance ⁵ | | 10,000 | | | Cycles |
| Data Retention ⁶ | $T_J = 85^{\circ}\text{C}$ | 20 | | | Years |
| FUNCTIONAL TIMES ⁷ | Time until data is available | | | | |
| Power-On Start-Up Time | | | 310 | | ms |
| Reset Recovery Time ⁸ | GLOB_CMD, Bit 7 = 1 (see Table 114) | | 255 | | ms |
| Factory Calibration Restore | GLOB_CMD, Bit 1 = 1 (see Table 114) | | 136 | | ms |
| Flash Memory Backup | GLOB_CMD, Bit 3 = 1 (see Table 114) | | 70 | | ms |
| Flash Memory Test Time | GLOB_CMD, Bit 4 = 1 (see Table 114) | | 30 | | ms |
| Self Test Time ⁹ | GLOB_CMD, Bit 2 = 1 (see Table 114) | | 24 | | ms |

| Parameter | Test Conditions/Comments | Min | Typ | Max | Unit |
|------------------------------------|--------------------------|-----|------|-----|------|
| CONVERSION RATE | | | 2000 | | SPS |
| Initial Clock Accuracy | | | 3 | | % |
| Sync Input Clock | | 1.9 | | 2.1 | kHz |
| POWER SUPPLY, VDD | Operating voltage range | 3.0 | | 3.6 | V |
| Power Supply Current ¹⁰ | Normal mode, VDD = 3.3 V | | 44 | 55 | mA |

¹ この測定値は、ベストフィット直線モデルからの偏差に基づいています。

² バイアス再現性は、高温動作寿命 (HTOL) テストを 105°C で 500 時間実施して観察された、バイアスの長期的ドリフトの推定値です。

³ 特に指定のない限り、加速度センサーに関するすべての仕様は、±8g のフルスケール・レンジに対するものです。

⁴ デジタル入出力信号には 3.3V システムを使用しています。

⁵ 書換え回数は JEDEC 規格 22, Method A117 に準拠し、-40°C、+25°C、+85°C、+125°C で測定しています。

⁶ データ保持仕様は、JEDEC 規格 22, Method A117 に準拠した 85°C のジャンクション温度 (T_J) を想定しています。データ保持寿命は T_J に伴って短くなります。

⁷ これらの時間には、全体の精度に影響を与える可能性がある、熱安定時間と内部フィルタ応答時間は含まれていません。

⁸ 正しくリセットを開始してデバイスを復帰させるには、 $\overline{\text{RST}}$ ラインを少なくとも 10μs にわたってローに保持しなければなりません。

⁹ 2000Hz 未満の外部クロック・レートを使用する場合、セルフ・テスト時間はこれより長くなる場合があります。

¹⁰ 初回起動時やリセットによる復帰時には、電源電流のトランジェントが 100mA に達することがあります。

タイミング仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 3.3\text{V}$ 。

表 2.

| パラメータ | 説明 | ノーマル・モード | | | バースト読み出しモード | | | 単位 |
|--------------------------------------|---|----------|-----|------|------------------|-----|------|---------------|
| | | Min | Typ | Max | Min | Typ | Max | |
| f_{SCLK} | シリアル・クロック | 0.1 | | 2.1 | 0.1 | | 1.1 | MHz |
| t_{STALL} | データ間の待ち時間 | 16 | | | N/A ¹ | | | μs |
| t_{READRATE} | 読み出しレート | 24 | | | | | | μs |
| t_{CS} | チップ・セレクトから SCLK のエッジまでの時間 | 200 | | | 200 | | | ns |
| t_{DAV} | SCLK のエッジ後、DOUT が有効になるまでの時間 | | | 25 | | | 25 | ns |
| t_{DSU} | SCLK の立ち上がりエッジ前の DIN のセットアップ・タイム | 25 | | | 25 | | | ns |
| t_{DHD} | SCLK の立ち上がりエッジ後の DIN のホールド・タイム | 50 | | | 50 | | | ns |
| $t_{\text{SCLKR}}, t_{\text{SCLKF}}$ | SCLK の立ち上がり／立下がり時間 | | 5 | 12.5 | | 5 | 12.5 | ns |
| $t_{\text{DR}}, t_{\text{DF}}$ | DOUT の立ち上がり／立下がり時間 | | 5 | 12.5 | | 5 | 12.5 | ns |
| t_{SFS} | SCLK のエッジ後に $\overline{\text{CS}}$ がハイになるまでの時間 | 0 | | | 0 | | | ns |
| t_1 | 入力同期の正パルス幅、直接同期モード、MSC_CTRL [3:2] = 01 (バイナリ、表 106 参照) | 5 | | | 5 | | | μs |
| t_{STDR} | 入力同期からデータ・レディ有効への遷移、SPI トラフィックなし、直接同期モード、MSC_CTRL [3:2] = 01 (バイナリ、表 106 参照) | | 305 | | | 305 | | μs |
| | 入力同期からデータ・レディ有効への遷移、フル SPI トラフィック ² 、直接同期モード、MSC_CTRL [3:2] = 01 (バイナリ、表 106 参照) | | 405 | | | 405 | | μs |
| t_{NV} | データ無効時間 | | 23 | | | 23 | | μs |
| t_2 | 入力同期期間 | 500 | | | 500 | | | μs |

¹ N/A は該当なしを意味します。

² フル SPI トラフィックは、2MHz の SCLK 周波数を使用した 64 個の 16 ビット・レジスタの転送として定義されます。その前のデータ・サンプルからセンサー値を読み出すと、それに比例して現在のサイクルの t_{STDR} が大きくなります。

タイミング図

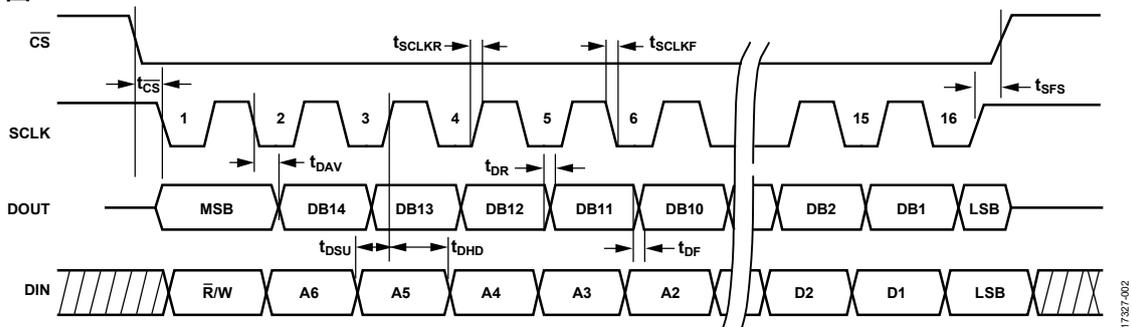


図 2. SPI のタイミングとシーケンスの図

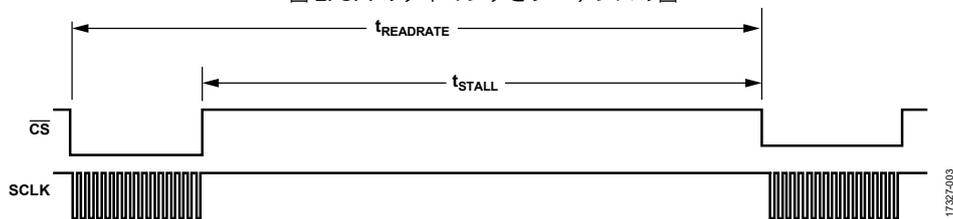


図 3. 待ち時間とデータ・レートのタイミング図

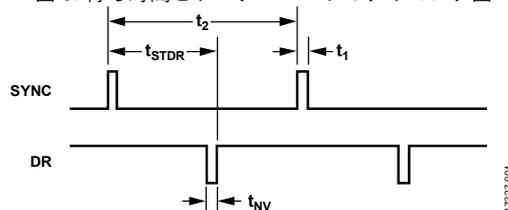


図 4. 入力クロックのタイミング図 (直接同期モード、MSC_CTRL レジスタのビット [3:2] = 01 (バイナリ))

絶対最大定格

表 3.

| Parameter | Rating |
|--------------------------------|---------------------------|
| Mechanical Shock Survivability | |
| Any Axis, Unpowered, 0.5 ms | 14,700 m/sec ² |
| VDD to GND | -0.3 V to +3.6 V |
| Digital Input Voltage to GND | -0.3 V to VDD + 0.2 V |
| Digital Output Voltage to GND | -0.3 V to VDD + 0.2 V |
| Temperature Range | |
| Calibration | -10°C to +75°C |
| Operating | -25°C to +85°C |
| Storage ¹ | -65°C to +150°C |
| Barometric Pressure | 2 bar |

¹ -20°C未満の低温、または+85°Cを超える高温下に長時間放置すると、工場出荷時のキャリブレーション精度に悪影響を与える可能性があります。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCBの熱設計には、細心の注意を払う必要があります。

ADIS16500は多数の能動部品を含むマルチチップ・モジュールです。表4に示す値は、ADIS16500内部の最も高温の部品の熱応答を、モジュールの全消費電力の範囲で示したものです。この方法では、周囲温度またはケース温度に基づいて、最も高いジャンクション温度を簡単な方法で予測することができます。

例えば周囲温度が70°Cの場合、ADIS16500内部の最も高いジャンクション温度（T_J）は76.7°Cです。

$$T_J = \theta_{JA} \times VDD \times I_{DD} + 70^\circ\text{C}$$

$$T_J = 107.1^\circ\text{C/W} \times 3.3\text{V} \times 0.044\text{A} + 70^\circ\text{C}$$

$$T_J = 85.6^\circ\text{C}$$

表 4. パッケージ特性

| Package Type | θ_{JA} ¹ | θ_{JC} ² | Device Weight |
|-----------------------|----------------------------|----------------------------|---------------|
| ML-100-1 ³ | 107.1°C/W | 74.7°C/W | <1.3 g |

¹ θ_{JA} は、1立方フィートの密封容器内で測定された、自然対流下におけるジャンクションと周囲温度の間の熱抵抗です。

² θ_{JC} は、ジャンクションからケースへの熱抵抗です。

³ 熱抵抗の値は、ADIS16500を2層の金属層からなる厚さ0.063インチのFR4-08 PCBに取り付け、その内部の最高温度を直接測定した値に基づいています。

ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

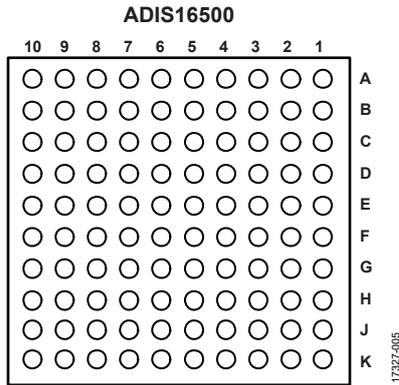


図 5. ピン配置 (底面図)

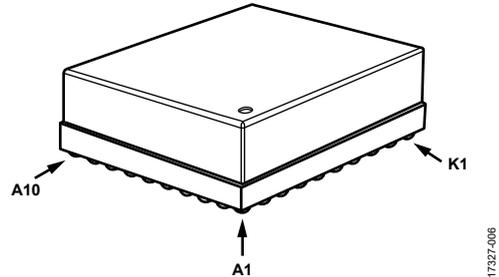


図 6. ピン配置 (パッケージ全体図)

表 5. ピン機能の説明

| ピン番号 | 記号 | タイプ | 説明 |
|------|-----|----------------|------------|
| A1 | GND | Supply | 電源グラウンド |
| A2 | GND | Supply | 電源グラウンド |
| A3 | GND | Supply | 電源グラウンド |
| A4 | GND | Supply | 電源グラウンド |
| A5 | GND | Supply | 電源グラウンド |
| A6 | GND | Supply | 電源グラウンド |
| A7 | GND | Supply | 電源グラウンド |
| A8 | GND | Supply | 電源グラウンド |
| A9 | NC | Not applicable | 接続なし |
| A10 | NC | Not applicable | 接続なし |
| B1 | NC | Not applicable | 接続なし |
| B2 | NC | Not applicable | 接続なし |
| B3 | GND | Supply | 電源グラウンド |
| B4 | GND | Supply | 電源グラウンド |
| B5 | GND | Supply | 電源グラウンド |
| B6 | GND | Supply | 電源グラウンド |
| B7 | NC | Not applicable | 接続なし |
| B8 | NC | Not applicable | 接続なし |
| B9 | NC | Not applicable | 接続なし |
| B10 | NC | Not applicable | 接続なし |
| C1 | NC | Not applicable | 接続なし |
| C2 | GND | Supply | 電源グラウンド |
| C3 | DNC | Not applicable | 接続しないでください |
| C4 | NC | Not applicable | 接続なし |
| C5 | NC | Not applicable | 接続なし |
| C6 | GND | Supply | 電源グラウンド |
| C7 | VDD | Supply | 電源 |
| C8 | NC | Not applicable | 接続なし |
| C9 | NC | Not applicable | 接続なし |
| C10 | NC | Not applicable | 接続なし |

| ピン番号 | 記号 | タイプ | 説明 |
|------|-----------------|----------------|---------------|
| D1 | NC | Not applicable | 接続なし |
| D2 | NC | Not applicable | 接続なし |
| D3 | GND | Supply | 電源グラウンド |
| D4 | NC | Not applicable | 接続なし |
| D5 | NC | Not applicable | 接続なし |
| D6 | VDD | Supply | 電源 |
| D7 | NC | Not applicable | 接続なし |
| D8 | NC | Not applicable | 接続なし |
| D9 | NC | Not applicable | 接続なし |
| D10 | NC | Not applicable | 接続なし |
| E1 | NC | Not applicable | 接続なし |
| E2 | GND | Supply | 電源グラウンド |
| E3 | VDD | Supply | 電源 |
| E4 | NC | Not applicable | 接続なし |
| E5 | NC | Not applicable | 接続なし |
| E6 | GND | Supply | 電源グラウンド |
| E7 | GND | Supply | 電源グラウンド |
| E8 | NC | Not applicable | 接続なし |
| E9 | NC | Not applicable | 接続なし |
| E10 | NC | Not applicable | 接続なし |
| F1 | GND | Supply | 電源グラウンド |
| F2 | NC | Not applicable | 接続なし |
| F3 | RST | Input | リセット |
| F4 | NC | Not applicable | 接続なし |
| F5 | GND | Supply | 電源グラウンド |
| F6 | GND | Supply | 電源グラウンド |
| F7 | NC | Not applicable | 接続なし |
| F8 | GND | Supply | 電源グラウンド |
| F9 | NC | Not applicable | 接続なし |
| F10 | NC | Not applicable | 接続なし |
| G1 | VDD | Supply | 電源 |
| G2 | GND | Supply | 電源グラウンド |
| G3 | \overline{CS} | Input | SPI チップ・セレクト |
| G4 | NC | Not applicable | 接続なし |
| G5 | NC | Not applicable | 接続なし |
| G6 | DIN | Input | SPI データ入力 |
| G7 | GND | Supply | 電源 |
| G8 | NC | Not applicable | 接続なし |
| G9 | NC | Not applicable | 接続なし |
| G10 | NC | Not applicable | 接続なし |
| H1 | VDD | Supply | 電源 |
| H2 | NC | Not applicable | 接続なし |
| H3 | DOUT | Output | SPI データ出力 |
| H4 | NC | Not applicable | 接続なし |
| H5 | NC | Not applicable | 接続なし |
| H6 | SCLK | Input | SPI シリアル・クロック |
| H7 | NC | Not applicable | 接続なし |
| H8 | GND | Supply | 電源グラウンド |
| H9 | NC | Not applicable | 接続なし |
| H10 | NC | Not applicable | 接続なし |

| ピン番号 | 記号 | タイプ | 説明 |
|------|------|----------------|-------------|
| J1 | NC | Not applicable | 接続なし |
| J2 | GND | Supply | 電源グラウンド |
| J3 | SYNC | Input | 同期 (外部クロック) |
| J4 | VDD | Supply | 電源 |
| J5 | VDD | Supply | 電源 |
| J6 | DR | Output | データ・レディ |
| J7 | GND | Supply | 電源グラウンド |
| J8 | NC | Not applicable | 接続なし |
| J9 | NC | Not applicable | 接続なし |
| J10 | NC | Not applicable | 接続なし |
| K1 | GND | Supply | 電源グラウンド |
| K2 | NC | Not applicable | 接続なし |
| K3 | GND | Supply | 電源グラウンド |
| K4 | NC | Not applicable | 接続なし |
| K5 | NC | Not applicable | 接続なし |
| K6 | VDD | Supply | 電源 |
| K7 | NC | Not applicable | 接続なし |
| K8 | GND | Supply | 電源グラウンド |
| K9 | NC | Not applicable | 接続なし |
| K10 | NC | Not applicable | 接続なし |

代表的な性能特性

ジャイロ・センサー

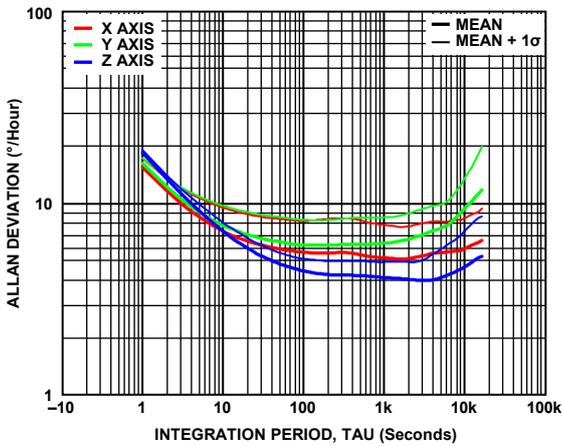


図 7. ジャイロ・センサーのアラン偏差、 $T_c = 25^\circ\text{C}$ 、10時間のセリング・タイム後に測定したプロット

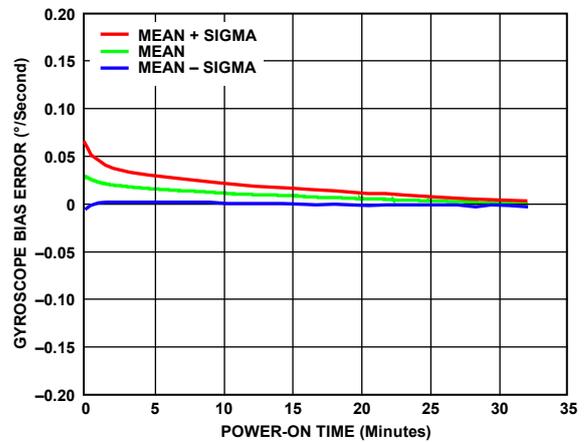


図 10. ジャイロ・センサーのバイアス誤差と電源投入後の時間の関係、 $T_c = -40^\circ\text{C}$ 、すべての軸

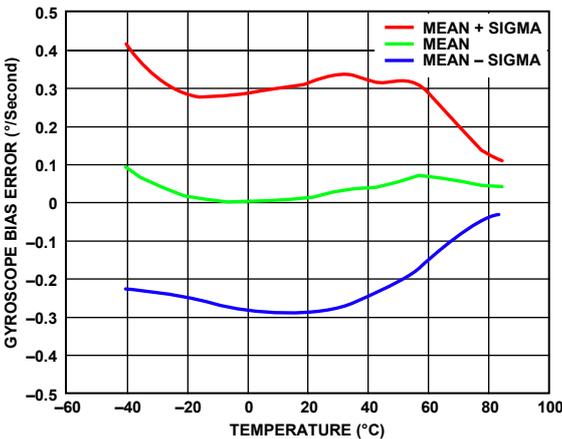


図 8. ジャイロ・センサーのバイアス誤差の温度特性、すべての軸

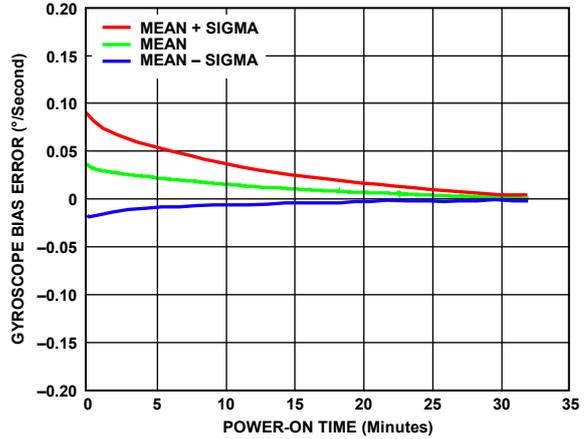


図 11. ジャイロ・センサーのバイアス誤差と電源投入後の時間の関係、 $T_c = 25^\circ\text{C}$ 、すべての軸

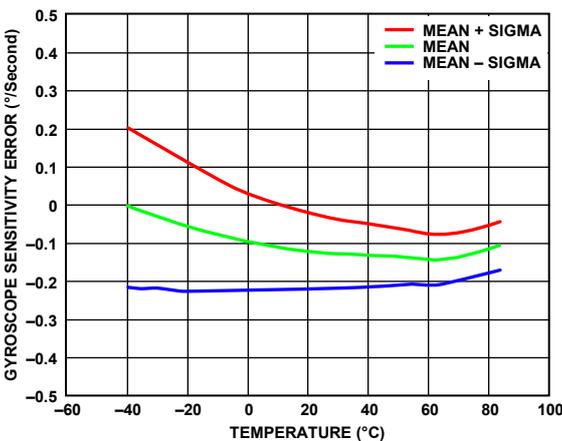


図 9. ジャイロ・センサーの感度誤差の温度特性、すべての軸

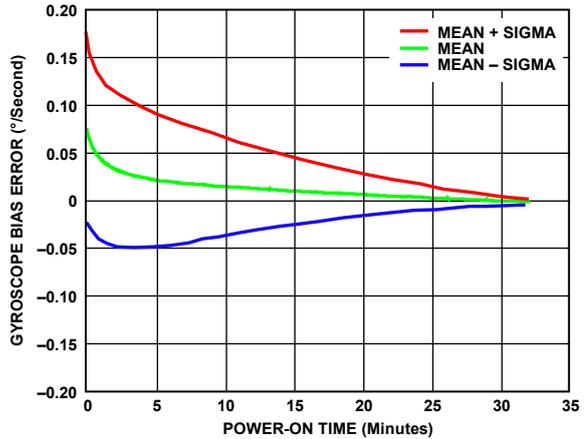
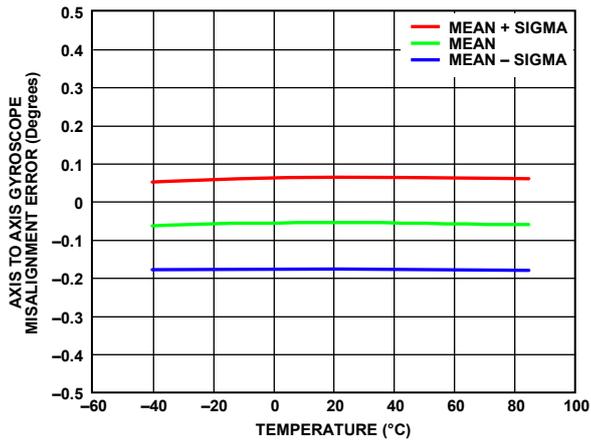
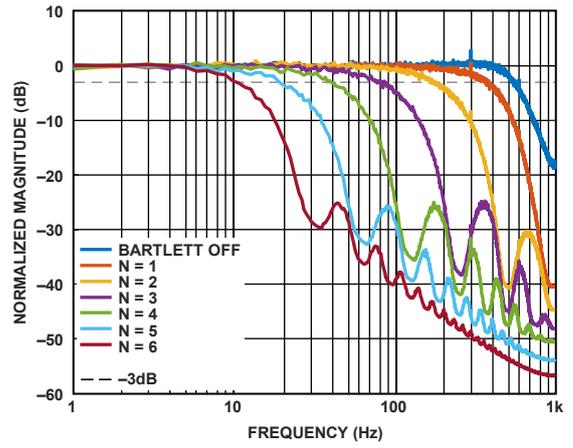


図 12. ジャイロ・センサーのバイアス誤差と電源投入後の時間の関係、 $T_c = 85^\circ\text{C}$ 、すべての軸



17327-221

図 13. ジャイロ・センサーの軸間ミスアライメント誤差の温度特性、すべての軸



17327-222

図 14. ジャイロ・センサーのノイズ密度、すべての軸、 $T_C = 25^\circ\text{C}$

加速度センサー

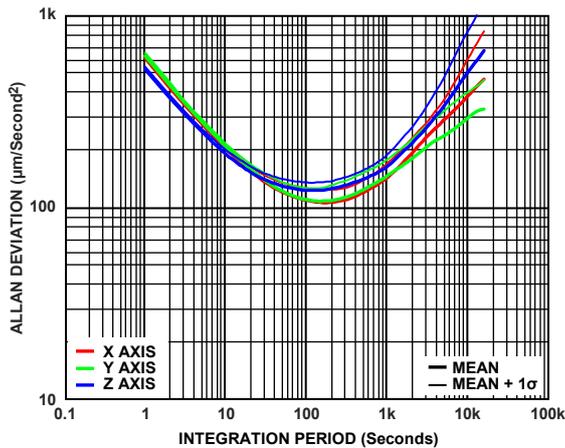


図 15. 加速度センサーのアラン偏差、 $T_c = 25^\circ\text{C}$

17327-223

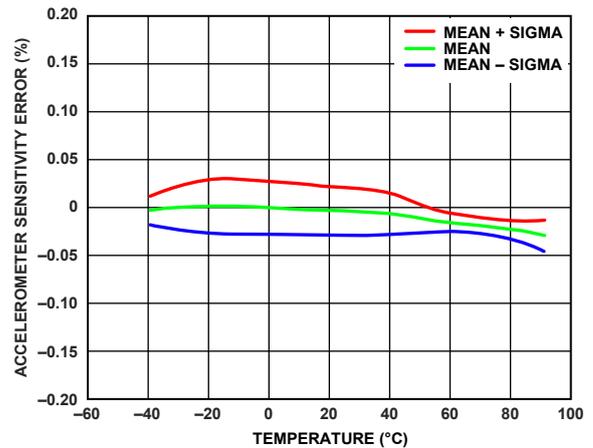


図 18. 加速度センサーの感度誤差の温度特性、低温から高温まで、すべての軸

17327-226

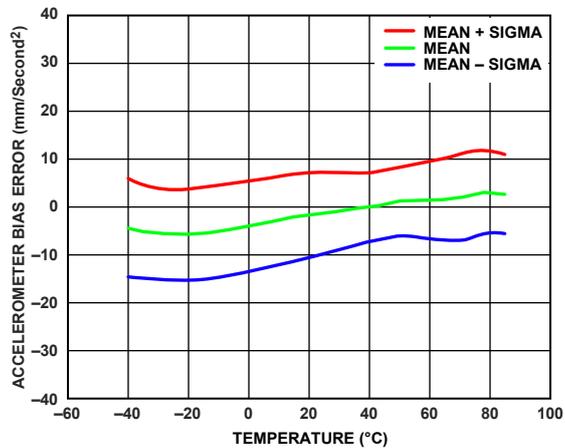


図 16. 加速度センサーのバイアス誤差の温度特性、すべての軸、低温から高温へ変化

17327-224

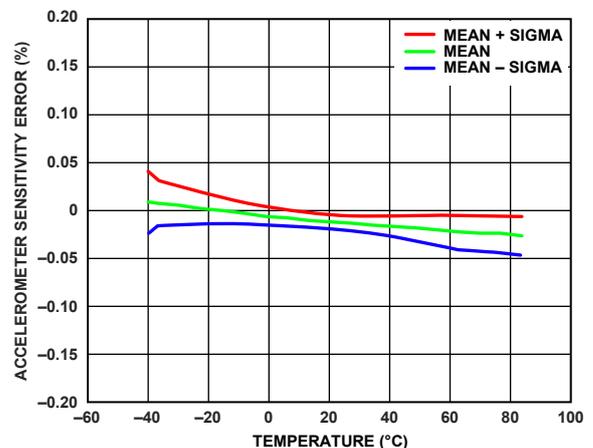


図 19. 加速度センサーの感度誤差の温度特性、高温から低温まで、すべての軸

17327-227

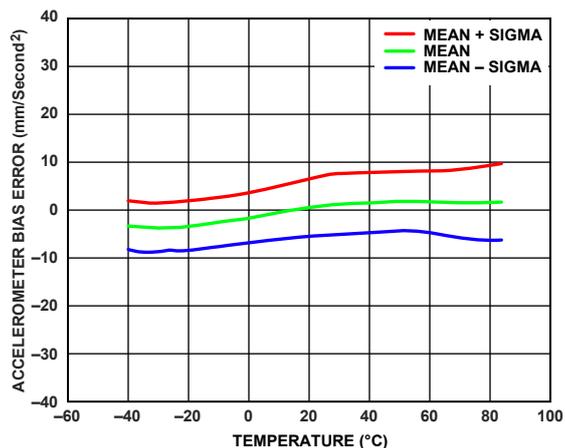


図 17. 加速度センサーのバイアス誤差の温度特性、すべての軸、高温から低温へ変化

17327-225

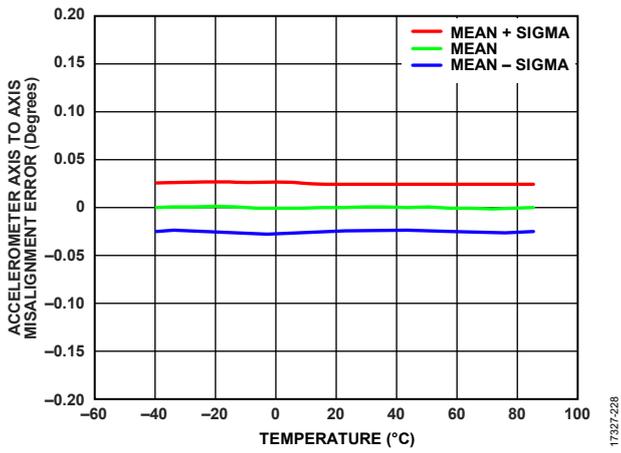


図 20. 加速度センサーの軸間ミスマイメント誤差の温度特性

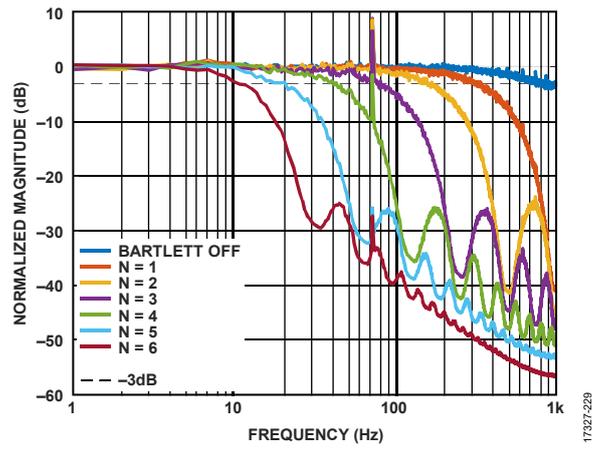


図 21. 加速度センサーの正規化したノイズ密度

動作原理

はじめに

ADIS16500 の加速度センサーとジャイロ・センサーの基本的なシグナル・チェーンを図 23 に示します。工場出荷時のデフォルト構成を使用した場合、ADIS16500 は電源投入時に自身の初期化を行い、サンプリング、処理、および補正されたセンサー・データを出力レジスタに 2000SPS のレートでローディングするという連続的なプロセスを自動的に開始します。

クロック制御

ADIS16500 には、サンプリングおよび処理クロック（図 23 のサンプリング・クロック周波数 (f_{SM}) 参照) のソースに関して、内部、直接入力同期、スケーリング同期、出力同期の 4 つの動作モードがあります。MSC_CTRL レジスタのビット [3:2]（表 105 と表 106 を参照）で、これらのモードを選択できます。

内部クロック・モード

MSC_CTRL レジスタのビット [3:2] を 00 に設定すると、内部クロック・モードが選択されます。これがデフォルトです。このモードでは、ADIS16500 は内部で生成される公称周波数 2000Hz のクロックを使用して、各センサーおよび関連するシグナル・チェーンのサンプリングとデータ処理を制御します。

直接入力同期モード

MSC_CTRL レジスタのビット [3:2] を 01 に設定すると、直接入力同期モードが選択されます。このモードでは、SYNC ピンを入力として外部クロックから直接取得する f_{SM} によってセンサーのサンプリングを制御します。入力同期モードで動作する場合、外部クロック周波数 (f_{SYNC}) が 1900Hz~2100Hz のときに ADIS16500 は最高の性能を発揮します。

スケーリング同期モード

MSC_CTRL レジスタのビット [3:2] を 10 に設定すると、スケーリング同期モードが選択されます。このモードでは、ビデオ・システムまたは全地球測位システム (GPS) から入力される 1Hz~128Hz の外部同期クロックを使用できます。スケーリング同期モードで動作する場合、サンプル・クロックの周波数は、外部クロックのスケール・ファクタ K_{ECSF} (UP_SCALE レジスタから取得、表 107 と表 108 を参照) と SYNC ピンのクロック信号の周波数との積に等しくなります。入力同期モードと同様に、 f_{SM} が 1900Hz~2100Hz のときに ADIS16500 は最高の性能を発揮します。

UP_SCALE レジスタの値を変更すると、クロック乗算フェーズ・ロック・ループ (PLL) がリセットされ、ロッキング・プロセスが再開されます。ロッキング・プロセスは、入力リファレンス・クロック・エッジで帰還クロック・エッジがリセットされたときに開始されます。これら 2 つのエッジの時間差が 100 μ s 以下になったときにロックが宣言されます。

例えば、1Hz の入力信号を使用する場合、慣性センサーとその信号処理のサンプル・レートを 2000SPS とするには、UP_SCALE レジスタを 0x07D0 ($K_{ECSF} = 2000$ (10 進数)) に設定します。UP_SCALE をこのように設定するには、DIN ピンのシーケンスを 0xE2D0、続いて 0xE307 とします。

出力同期モード

MSC_CTRL レジスタのビット [3:2] が 11 の場合、ADIS16500 は出力同期モードで動作します。このモードは、内部プロセッサが慣性センサーからデータを収集するときに SYNC ピン出力がパルスとなることを除いて、内部クロック・モードと同じものです。この信号例を図 22 に示します。

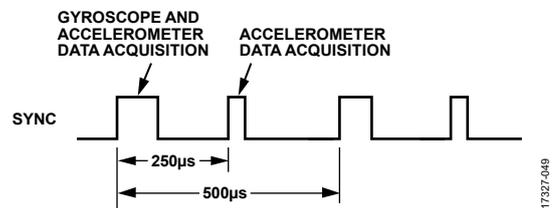


図 22. 同期出力信号、MSC_CTRL レジスタのビット [3:2] = 11

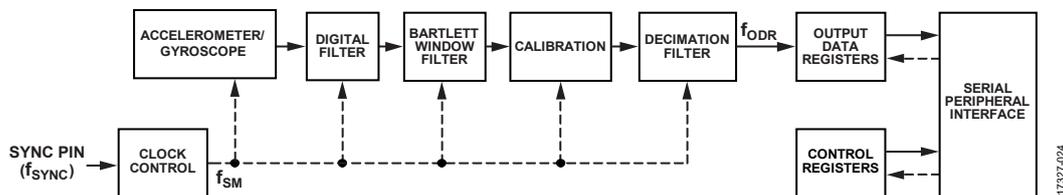


図 23. センサーのシグナル・チェーン

パートレット・ウィンドウ・フィルタ

パートレット・ウィンドウ・フィルタは有限インパルス応答 (FIR) フィルタで (図 24 参照)、2つの平均化フィルタ段が直列に構成されています。このフィルタの設定は、FILT_CTRL レジスタ (表 102 参照) で制御されます。

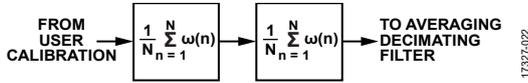


図 24. パートレット・ウィンドウ FIR フィルタの信号経路

キャリブレーション

ジャイロ・センサーと加速度センサーに対して行われる慣性センサーのキャリブレーション機能には、工場出荷時のキャリブレーションとユーザ・キャリブレーションの 2 つの要素があります (図 25 参照)。

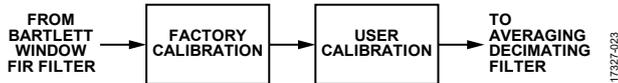


図 25. 慣性センサーのキャリブレーション過程

工場出荷時のジャイロ・センサーのキャリブレーションでは、次の相関式を各ジャイロ・センサーのデータに適用しています。

$$\begin{bmatrix} \omega_{XC} \\ \omega_{YC} \\ \omega_{ZC} \end{bmatrix} = \begin{bmatrix} m_{11} & m_{12} & m_{13} \\ m_{21} & m_{22} & m_{23} \\ m_{31} & m_{32} & m_{33} \end{bmatrix} \times \begin{bmatrix} \omega_X \\ \omega_Y \\ \omega_Z \end{bmatrix} + \begin{bmatrix} b_X \\ b_Y \\ b_Z \end{bmatrix} + \begin{bmatrix} l_{11} & l_{12} & l_{13} \\ l_{21} & l_{22} & l_{23} \\ l_{31} & l_{32} & l_{33} \end{bmatrix} \times \begin{bmatrix} a_{XC} \\ a_{YC} \\ a_{ZC} \end{bmatrix}$$

ここで、

ω_{XC} 、 ω_{YC} 、 ω_{ZC} はジャイロ・センサーの出力 (キャリブレーション後)、

m_{11} 、 m_{12} 、 m_{13} 、 m_{21} 、 m_{22} 、 m_{23} 、 m_{31} 、 m_{32} 、 m_{33} はスケールとアライメントの補正、

ω_X 、 ω_Y 、 ω_Z はジャイロ・センサーの出力 (キャリブレーション前)、

b_X 、 b_Y 、 b_Z はバイアス補正、

l_{11} 、 l_{12} 、 l_{13} 、 l_{21} 、 l_{22} 、 l_{23} 、 l_{31} 、 l_{32} 、 l_{33} は直線加速度補正、

a_{XC} 、 a_{YC} 、 a_{ZC} は加速度センサーの出力 (キャリブレーション後) です。

この関係式の補正係数はすべて、各ジャイロ・センサーの応答をキャリブレーション温度範囲 ($-40^{\circ}\text{C} \leq T_c \leq +85^{\circ}\text{C}$) にわたって複数の温度で直接測定した値に基づいています。これらの補正係数はフラッシュ・メモリ・バンクに保存されますが、測定用や設定用には使用できません。

MSC_CTRL レジスタのビット 7 (表 106 参照) は、ジャイロ・センサーの工場出荷時のキャリブレーション値に対する唯一のユーザ設定可能オプション (直線加速度補償のオン/オフ制御) を提供します。ジャイロ・センサーに使用可能なユーザ・キャリブレーション・オプションの詳細については、図 49 を参照してください。

工場出荷時の加速度センサーのキャリブレーションでは、次の相関式を各加速度センサーのデータに適用しています。

$$\begin{bmatrix} a_{XC} \\ a_{YC} \\ a_{ZC} \end{bmatrix} = \begin{bmatrix} m_{11} & m_{12} & m_{13} \\ m_{21} & m_{22} & m_{23} \\ m_{31} & m_{32} & m_{33} \end{bmatrix} \times \begin{bmatrix} a_X \\ a_Y \\ a_Z \end{bmatrix} + \begin{bmatrix} b_X \\ b_Y \\ b_Z \end{bmatrix} + \begin{bmatrix} 0 & p_{12} & p_{13} \\ p_{21} & 0 & p_{23} \\ p_{31} & p_{32} & 0 \end{bmatrix} \times \begin{bmatrix} \omega_{XC}^2 \\ \omega_{YC}^2 \\ \omega_{ZC}^2 \end{bmatrix}$$

ここで、

a_{XC} 、 a_{YC} 、 a_{ZC} は加速度センサーの出力 (キャリブレーション後)、

m_{11} 、 m_{12} 、 m_{13} 、 m_{21} 、 m_{22} 、 m_{23} 、 m_{31} 、 m_{32} 、 m_{33} はスケールとアライメントの補正、

a_X 、 a_Y 、 a_Z は加速度センサーの出力 (キャリブレーション前)、

b_X 、 b_Y 、 b_Z はバイアス補正、

p_{12} 、 p_{13} 、 p_{21} 、 p_{23} 、 p_{31} 、 p_{32} は振動ポイント・アライメントの補正 (図 52 参照)、

ω_{XC}^2 、 ω_{YC}^2 、 ω_{ZC}^2 はジャイロ・センサーの出力 (キャリブレーション後) を 2 乗したものです。

この関係式の補正係数はすべて、各加速度センサーの応答をキャリブレーション温度範囲 ($-40^{\circ}\text{C} \leq T_c \leq +85^{\circ}\text{C}$) にわたって複数の温度で直接測定した値に基づいています。これらの補正係数はフラッシュ・メモリ・バンクに保存されますが、測定用や設定用には使用できません。MSC_CTRL レジスタのビット 6 (表 106 参照) は、加速度センサーの工場出荷時のキャリブレーション値に対する唯一のユーザ設定オプション (振動ポイント・アライメント機能のオン/オフ制御) を提供します。加速度センサーに使用可能なユーザ・キャリブレーション・オプションの詳細については、図 50 を参照してください。

デシメーション・フィルタ

2 段目のデジタル・フィルタで複数のサンプルが全体で平均化され、各レジスタが更新されます。平均化するサンプル数は、出力データ・レジスタの更新レート (f_{ODR}) を削減した値と等しくなります (図 26 参照)。DEC_RATE レジスタ (表 110 参照) によって、このフィルタの構成が制御されます。

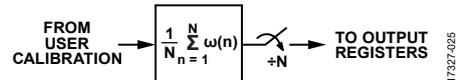


図 26. デシメーション・フィルタのブロック図

レジスタ構造

ADIS16500 と外部プロセッサ間のすべての通信では、出力レジスタの内容の読出し、または設定情報やコマンド情報のコントロール・レジスタへの書き込みが行われます。出力データ・レジスタには、最新のセンサー・データ、エラー・フラグ、および識別情報が格納されます。コントロール・レジスタには、サンプル・レート、フィルタリング、キャリブレーション、および診断オプションが格納されます。ユーザ・アクセスが可能な各レジスタは 2 バイト構成 (上位および下位) で、それぞれに固有のアドレスがあります。すべてのユーザ・レジスタとそのアドレスの詳細な一覧については、表 9 を参照してください。

SPI

SPIは、ユーザ・レジスタへのアクセスを可能にします（表9参照）。図27に、ADIS16500とSPIマスタ・デバイス間の最も一般的な接続を示します。マスタ・デバイスは、多くの場合、SPI互換のインターフェースを持つ組み込みプロセッサです。この例では、SPIマスタは割り込みサービス・ルーチンを使用して、データ・レディ（DR）信号パルスを受信するたびにデータを取得します。

SPIの詳細については、アプリケーション情報のセクションを参照してください。

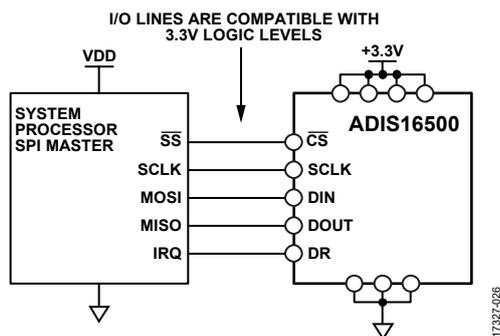


図27. 電気接続図

表6に、組み込みプロセッサのSPIポートのピン名の例を示します。

表6. 一般的なSPIマスタのピン名と機能

| 記号 | 機能 |
|------|--------------|
| SS | スレーブ・セレクト |
| SCLK | シリアル・クロック |
| MOSI | マスタ出力、スレーブ入力 |
| MISO | マスタ入力、スレーブ出力 |
| IRQ | 割り込み要求 |

組み込みプロセッサは通常、プロセッサ自体のコントロール・レジスタを使用してプロセッサのシリアルポートを設定し、ADIS16500などのSPIスレーブ・デバイスと通信を行います。表7に、ADIS16500用のSPIプロトコルの設定値を示します。

表7. 一般的なマスタ・プロセッサのSPI設定

| プロセッサの設定値 | 説明 |
|-----------------------------|-----------------------------|
| Master | ADIS16500はスレーブとして動作 |
| $SCLK \leq 2 \text{ MHz}^1$ | 最大シリアル・クロック・レート |
| SPI Mode 3 | CPOL = 1 (極性)、CPHA = 1 (位相) |
| MSB First Mode | ビット・シーケンス、コーディングについては図33を参照 |
| 16-Bit Mode | シフト・レジスタとデータ長 |

¹バースト・モード読出しでは、この値を1MHz以下にする必要があります（詳細については表2を参照）。

データ・レディ（DR）

工場出荷時のデフォルト設定では、出力データ・レジスタの更新時にDR信号がDRピン（表5参照）にパルス出力されます。このDRピンを組み込みプロセッサの入力ピンに接続し、DRピンのパルスの2つめのエッジでデータ取得をトリガするようにDRピンを設定します。この信号の極性は、MSC_CTRLレジスタのビット0（表106参照）で制御されます。MSC_CTRLレジスタのビット0=1の場合のDR信号を図28に示します。この場合、データ取得はDRパルスの立上がりで開始されます。



図28. MSC_CTRLレジスタのビット0 = 1（デフォルト）の場合のデータ・レディ

起動時やリセットからの復帰時、データの生成が始まる前にDR信号にトランジェントが見られる場合があります。図29に起動時のDR応答の例、図30と図31にリセット・コマンドからの復帰時のDR応答の例を示します。

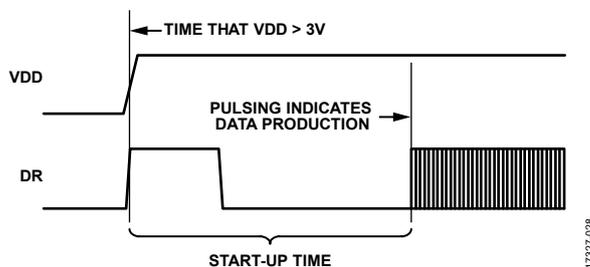


図29. 起動時のデータ・レディ応答

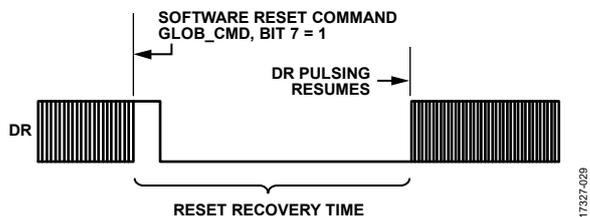


図30. リセットからの復帰中のデータ・レディ応答 (GLOB_CMDレジスタのビット7 = 1)

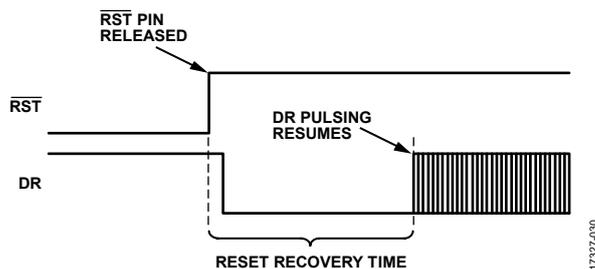


図31. リセット ($\overline{RST} = 0$) からの復帰中のデータ・レディ応答

センサー・データの読出し

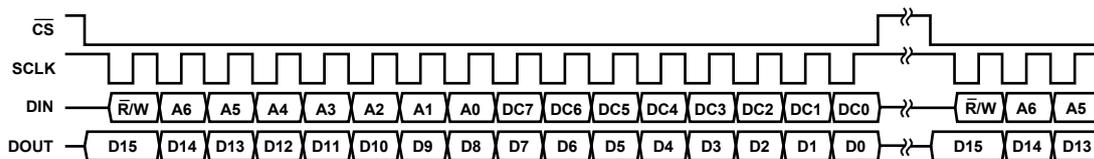
1つのレジスタを読み出すには、SPI上に2つの16ビット・サイクルが必要です。1つはレジスタの内容を要求するサイクル、もう1つはその内容を受信するサイクルです。SPIでの読出し要求用の16ビット・コマンド・コード(図33参照)は、3つの部分からなります。すなわち、読出しビット(R/W=0)、レジスタのアドレス([A6:A0])、8個のドント・ケア・ビット([DC7:DC0])です。連続する2つのレジスタ読出しを含む例を、図32に示します。この例は、Z_GYRO_LOWレジスタの内容を要求するためにDIN = 0x0C00から始まり、Z_GYRO_OUTレジスタの内容を要求するために0x0E00がこれに続きます。また、図32のシーケンスは、完全に二重の動作モードも示します。すなわち、ADIS16500はDINで要求を受信す

る一方、同じ16ビットSPIサイクルの間に、DOUTへの出力データの送信も行います。



図 32. SPI 読出しの例

繰り返しパターンで PROD_ID レジスタ (表 122 参照) を読み出すときの4つのSPI信号の例を、図34に示します。このパターンは、最初のサイクルを除き、信号が各16ビット・シーケンスで同一なので、SPIインターフェースの設定や通信のトラブルシューティング時に役立つこともできます。



NOTES

1. DOUT BITS ARE PRODUCED ONLY WHEN THE PREVIOUS 16-BIT DIN SEQUENCE STARTS WITH $\bar{R}/W = 0$.
2. WHEN \bar{CS} IS HIGH, DOUT IS IN A THREE-STATE, HIGH IMPEDANCE MODE, WHICH ALLOWS MULTIFUNCTIONAL USE OF THE LINE FOR OTHER DEVICES.

図 33. SPI 通信のビット・シーケンス

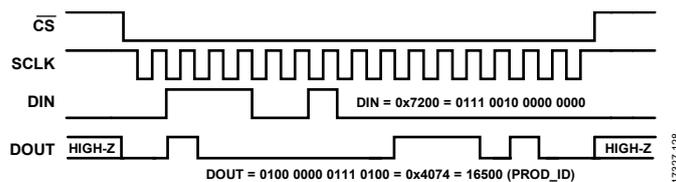


図 34. SPI の信号パターン (PROD_ID レジスタの繰り返し読出し)

バースト読出し機能

バースト読出し機能は、最大 1MHz (SCLK) のレートで連続的に流れるビットを使用して、出力データ・レジスタ群を一括で読み出すための方法です。この方法では、各 16 ビット・セグメント間の待ち時間は不要です (図 3 参照)。図 35 に示すように、DIN = 0x6800 と設定してこのモードを開始し、次にこのシーケンスの中で DOUT から各レジスタの内容を読み出します。このとき、CS はデータ転送のシーケンス全体にわたってローに保持されます。

バースト・モードの 3 つのオプションは、スケーリング同期モードのオンまたはオフ、BURST32 の有効または無効、BURST_SEL = 0 または BURSET_SEL = 1 です。これらを組み合わせると、バースト・データには 8 つのフォーマットがあります。

スケーリング同期モードの有効と無効

これらの 2 つのモードのバースト・データ・フォーマットの違いは、バーストの最後の 2 バイトだけです。スケーリング同期モードでは、最後の 2 バイトは TIME_STAMP レジスタの値になります。スケーリング同期モードが無効の場合は、最後の 2 バイトは DATA_CNTR レジスタの値になります。いずれのモードでも、常にビット [15:8] はビット [7:0] の前に現れます。

このセクションではこれ以降、スケーリング同期モードが無効になっていると想定します。

BURST_SEL = 0 の場合の 16 ビット・バースト・モード

BURST_SEL = 0 の 16 ビット・バースト・モードでは、16 ビット・フォーマットの補正済みジャイロ・センサーおよび加速度センサー・データがバーストに含まれます。このモードは、特にデシメーションやフィルタ処理を行わない場合に適しています。サンプル・レートが高い (約 2kSPS) ことに加えて、平均化処理やフィルタ処理を行わない限り、下位 16 ビットは使用しません。

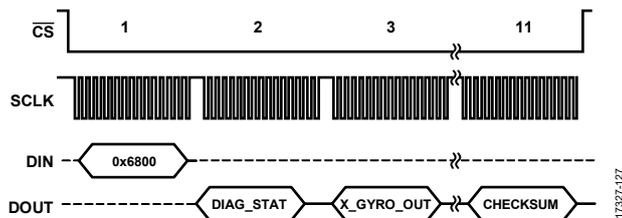


図 35. BURST_SEL = 0 の場合のバースト読出しシーケンス

バースト読出し内のレジスタ (およびチェックサム値) のシーケンスには、以下のレジスタと値が含まれます。DIAG_STAT、X_GYRO_OUT、Y_GYRO_OUT、Z_GYRO_OUT、X_ACCL_OUT、Y_ACCL_OUT、Z_ACCL_OUT、TEMP_OUT、DATA_CNTR、およびチェックサム値。

これらの場合、次の式を使用して 16 ビットのチェックサム値を検証します。なお、式中の各バイトは、独立した符号なしの 8 ビット数として扱います。

$$\begin{aligned} \text{チェックサム} = & \text{DIAG_STAT のビット [15:8]} + \text{DIAG_STAT のビット [7:0]} + \\ & \text{X_GYRO_OUT のビット [15:8]} + \text{X_GYRO_OUT のビット [7:0]} + \\ & \text{Y_GYRO_OUT のビット [15:8]} + \text{Y_GYRO_OUT のビット [7:0]} + \\ & \text{Z_GYRO_OUT のビット [15:8]} + \text{Z_GYRO_OUT のビット [7:0]} + \\ & \text{X_ACCL_OUT のビット [15:8]} + \text{X_ACCL_OUT のビット [7:0]} + \\ & \text{Y_ACCL_OUT のビット [15:8]} + \text{Y_ACCL_OUT のビット [7:0]} + \\ & \text{Z_ACCL_OUT のビット [15:8]} + \text{Z_ACCL_OUT のビット [7:0]} + \\ & \text{TEMP_OUT のビット [15:8]} + \text{TEMP_OUT のビット [7:0]} + \\ & \text{DATA_CNTR のビット [15:8]} + \text{DATA_CNTR のビット [7:0]} \end{aligned}$$

BURST_SEL = 1 の場合の 16 ビット・バースト・モード

BURST_SEL = 1 の 16 ビット・バースト・モードでは、16 ビット・フォーマットの補正済み角度変化および速度変化データがバーストに含まれます。このモードは、特にデシメーションやフィルタ処理を行わない場合に適しています。サンプル・レートが高い (約 2kSPS) ことに加えて、下位 16 ビットは使用しません。

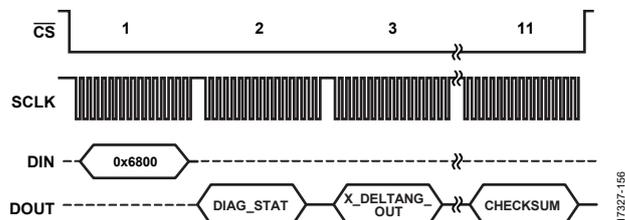


図 36. BURST_SEL = 1 の場合のバースト読出しシーケンス

バースト読出し内のレジスタ (およびチェックサム値) のシーケンスには、以下のレジスタと値が含まれます。DIAG_STAT、X_DELTANG_OUT、Y_DELTANG_OUT、Z_DELTANG_OUT、X_DELTVEL_OUT、Y_DELTVEL_OUT、Z_DELTVEL_OUT、TEMP_OUT、DATA_CNTR、およびチェックサム値。

これらの場合、次の式を使用して 16 ビットのチェックサム値を検証します。なお、式中の各バイトは、独立した符号なしの 8 ビット数として扱います。

$$\begin{aligned} \text{チェックサム} = & \text{DIAG_STAT のビット [15:8]} + \text{DIAG_STAT のビット [7:0]} + \\ & \text{X_DELTANG_OUT のビット [15:8]} + \text{X_DELTANG_OUT のビット [7:0]} + \\ & \text{Y_DELTANG_OUT のビット [15:8]} + \text{Y_DELTANG_OUT のビット [7:0]} + \\ & \text{Z_DELTANG_OUT のビット [15:8]} + \text{Z_DELTANG_OUT のビット [7:0]} + \\ & \text{X_DELTVEL_OUT のビット [15:8]} + \text{X_DELTVEL_OUT のビット [7:0]} + \\ & \text{Y_DELTVEL_OUT のビット [15:8]} + \text{Y_DELTVEL_OUT のビット [7:0]} + \\ & \text{Z_DELTVEL_OUT のビット [15:8]} + \text{Z_DELTVEL_OUT のビット [7:0]} + \\ & \text{TEMP_OUT のビット [15:8]} + \text{TEMP_OUT のビット [7:0]} + \\ & \text{DATA_CNTR のビット [15:8]} + \text{DATA_CNTR のビット [7:0]} \end{aligned}$$

BURST_SEL = 0 の場合の 32 ビット・バースト・モード

BURST_SEL = 0 の 32 ビット・バースト・モードでは、32 ビット・フォーマットの補正済みジャイロ・センサーおよび加速度センサー・データがバーストに含まれます。このモードは、特にデータの平均化（デシメーション）またはローパス・フィルタ処理、あるいはその両方を行う場合に適しています。

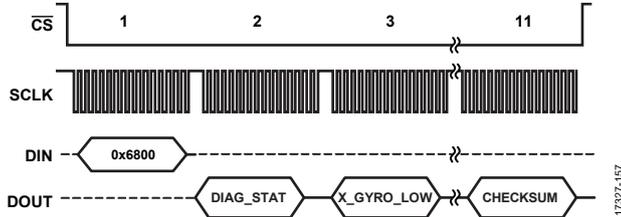


図 37. BURST_SEL = 0 の場合のバースト読出しシーケンス

バースト読出し内のレジスタ（およびチェックサム値）のシーケンスには、以下のレジスタと値が含まれます。DIAG_STAT、X_GYRO_OUT、Y_GYRO_OUT、Z_GYRO_OUT、X_ACCL_OUT、Y_ACCL_OUT、Z_ACCL_OUT、TEMP_OUT、DATA_CNTR、およびチェックサム値。これらの場合、次の式を使用して 16 ビットのチェックサム値を検証します。なお、式中の各バイトは、独立した符号なしの 8 ビット数として扱います。

$$\begin{aligned} \text{チェックサム} = & \text{DIAG_STAT のビット [15:8]} + \text{DIAG_STAT のビット [7:0]} + \\ & \text{X_GYRO_OUT のビット [15:8]} + \text{X_GYRO_OUT のビット [7:0]} + \\ & \text{Y_GYRO_OUT のビット [15:8]} + \text{Y_GYRO_OUT のビット [7:0]} + \\ & \text{Z_GYRO_OUT のビット [15:8]} + \text{Z_GYRO_OUT のビット [7:0]} + \\ & \text{X_ACCL_OUT のビット [15:8]} + \text{X_ACCL_OUT のビット [7:0]} + \\ & \text{Y_ACCL_OUT のビット [15:8]} + \text{Y_ACCL_OUT のビット [7:0]} + \\ & \text{Z_ACCL_OUT のビット [15:8]} + \text{Z_ACCL_OUT のビット [7:0]} + \\ & \text{TEMP_OUT のビット [15:8]} + \text{TEMP_OUT のビット [7:0]} + \\ & \text{DATA_CNTR のビット [15:8]} + \text{DATA_CNTR のビット [7:0]} \end{aligned}$$

BURST_SEL = 1 の場合の 32 ビット・バースト・モード

BURST_SEL = 1 の 32 ビット・バースト・モードでは、32 ビット・フォーマットの補正済み角度変化および速度変化データがバーストに含まれます。このモードは、特にデータの平均化（デシメーション）またはローパス・フィルタ処理、あるいはその両方を行う場合に適しています。

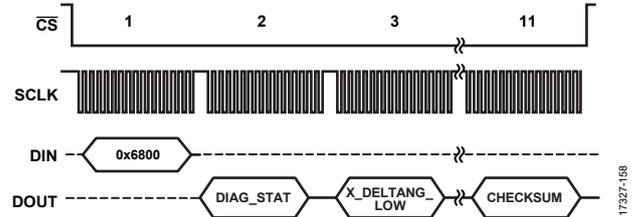


図 38. BURST_SEL = 1 の場合のバースト読出しシーケンス

バースト読出し内のレジスタ（およびチェックサム値）のシーケンスには、以下のレジスタと値が含まれます。DIAG_STAT、X_DELTANG_OUT、Y_DELTANG_OUT、Z_DELTANG_OUT、X_DELTVEL_OUT、Y_DELTVEL_OUT、Z_DELTVEL_OUT、TEMP_OUT、DATA_CNTR、およびチェックサム値。これらの場合、次の式を使用して 16 ビットのチェックサム値を検証します。なお、式中の各バイトは、独立した符号なしの 8 ビット数として扱います。

$$\begin{aligned} \text{チェックサム} = & \text{DIAG_STAT のビット [15:8]} + \text{DIAG_STAT のビット [7:0]} + \\ & \text{X_DELTANG_OUT のビット [15:8]} + \text{X_DELTANG_OUT のビット [7:0]} + \\ & \text{Y_DELTANG_OUT のビット [15:8]} + \text{Y_DELTANG_OUT のビット [7:0]} + \\ & \text{Z_DELTANG_OUT のビット [15:8]} + \text{Z_DELTANG_OUT のビット [7:0]} + \\ & \text{X_DELTVEL_OUT のビット [15:8]} + \text{X_DELTVEL_OUT のビット [7:0]} + \\ & \text{Y_DELTVEL_OUT のビット [15:8]} + \text{Y_DELTVEL_OUT のビット [7:0]} + \\ & \text{Z_DELTVEL_OUT のビット [15:8]} + \text{Z_DELTVEL_OUT のビット [7:0]} + \\ & \text{TEMP_OUT のビット [15:8]} + \text{TEMP_OUT のビット [7:0]} + \\ & \text{DATA_CNTR のビット [15:8]} + \text{DATA_CNTR のビット [7:0]} \end{aligned}$$

遅延

表 8 に、FILT_CTRL (表 101 参照) および DEC_RATE (表 109 参照) レジスタを工場出荷時のデフォルト設定にして ADIS16500 を動作させたときの各慣性センサーの群遅延を示します。

表 8. フィルタ処理なしの群遅延

| Inertial Sensor | Group Delay (ms) ¹ |
|--------------------|-------------------------------|
| Accelerometer | 1.57 |
| Gyroscope (X-Axis) | 1.51 |
| Gyroscope (Y-Axis) | 1.51 |
| Gyroscope (Z-Axis) | 1.29 |

¹この場合、遅延は、動き（直線加速度または回転角速度、あるいはその両方）があってから、動きを表すデータが出力データ・レジスタで利用可能になるまでの時間を表します。

FILT_CTRL レジスタが 0 でない場合、パートレット・ウィンドウ・フィルタによる群遅延の影響は、(サンプル・サイクル単位で) N に等しくなります (表 102 参照)。DEC_RATE レジスタが 0 でない場合、デシメーション・フィルタによる群遅延の影響は、(サンプル・サイクル単位で) D + 1 を 2 で割った値に等しくなります (表 110 参照)。

データ・アクイジション

合計遅延は、群遅延とデータ・アクイジション・タイムの和に等しくなります。データ・アクイジション・タイムは、システム・プロセッサが ADIS16500 の出力データ・レジスタからデータを読み出すのにかかる時間を表します。例えば、バースト読出し機能を 1MHz の SCLK レートで使用する場合、データ・アクイジション・タイムは 176μs (11 セグメント × 16SCLK/セグメント × 1μs/SCLK) です。

デバイスの設定

各設定レジスタは 16 ビット (2 バイト) で構成されます。ビット [7:0] には下位バイトが格納され、ビット [15:8] には上位バイトが格納されます。各バイトには、ユーザ・レジスタ・マップ内の固有アドレスが割り当てられます (表 9 参照)。レジスタの内容を更新するには、先に下位バイト、次に上位バイトのシーケンスで書き込む必要があります。レジスタに新しいデータ・バイトを書き込む SPI コマンドのコーディングは、3つの部分から成ります (図 33 参照)。書き込みビット ($\overline{R}/W = 1$)、バイトのアドレス ([A6:A0])、およびその位置に書き込む

新しいデータ ([DC7:DC0]) です。図 39 に、FILT_CTRL レジスタに 0x0004 を書き込むコーディング例を示します (表 102 参照)。図 39 では、0xDC04 コマンドによって 0x04 がアドレス 0x5C (下位バイト) に書き込まれ、0xDD00 コマンドによって 0x00 がアドレス 0x5D (上位バイト) に書き込まれています。

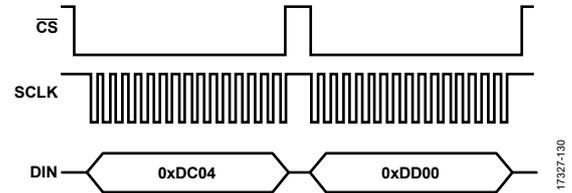


図 39. FILT_CTRL に 0x0004 を書き込むための SPI シーケンス

メモリ構造

ADIS16500 のメモリ構造の機能図を図 40 に示します。フラッシュ・メモリ・バンクは、動作コード、ユニット固有のキャリブレーション係数、ユーザ設定値などで構成されます。初期化 (電力投入時またはリセット復帰時) 中に、この情報がフラッシュ・メモリから、スタティック・ランダム・アクセス・メモリ (SRAM) にロードされます。これにより、SPI ポートを介したレジスタへのアクセスを含むすべての通常動作がサポートされます。SPI を使用して設定レジスタに書き込みを行うことで、レジスタの SRAM 位置指定は更新されますが、フラッシュ・メモリ・バンクの設定は自動的に更新されません。手動のフラッシュ・メモリ更新コマンド (GLOB_CMD レジスタのビット 3、表 114 を参照) は、これらのすべての設定を一度にフラッシュ・メモリ・バンクに保存できる便利な方法です。表 9 のフラッシュ・バックアップ列にある「yes」は、フラッシュ・メモリ・バンクのストレージ・サポート機能を持つレジスタを意味します。

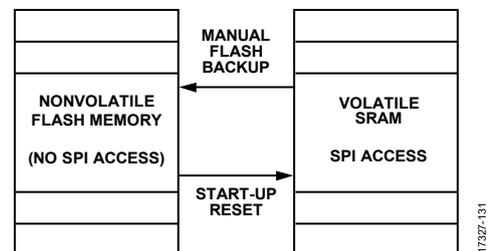


図 40. SRAM とフラッシュ・メモリの図

ユーザ・レジスタのメモリ・マップ

表 9. ユーザ・レジスタのメモリ・マップ (N/A は該当なしを示します)

| レジスタ名 | R/W | フラッシュ・バックアップ | アドレス | デフォルト | レジスタの説明 |
|---------------|-----|--------------|--------------|------------------|--------------------------------------|
| Reserved | N/A | N/A | 0x00, 0x01 | N/A | 予備 |
| DIAG_STAT | R | No | 0x02, 0x03 | 0x0000 | 出力、システム・エラー・フラグ |
| X_GYRO_LOW | R | No | 0x04, 0x05 | N/A | 出力、x 軸ジャイロ・センサー、下位ワード |
| X_GYRO_OUT | R | No | 0x06, 0x07 | N/A | 出力、x 軸ジャイロ・センサー、上位ワード |
| Y_GYRO_LOW | R | No | 0x08, 0x09 | N/A | 出力、y 軸ジャイロ・センサー、下位ワード |
| Y_GYRO_OUT | R | No | 0x0A, 0x0B | N/A | 出力、y 軸ジャイロ・センサー、上位ワード |
| Z_GYRO_LOW | R | No | 0x0C, 0x0D | N/A | 出力、z 軸ジャイロ・センサー、下位ワード |
| Z_GYRO_OUT | R | No | 0x0E, 0x0F | N/A | 出力、z 軸ジャイロ・センサー、上位ワード |
| X_ACCL_LOW | R | No | 0x10, 0x11 | N/A | 出力、x 軸加速度センサー、下位ワード |
| X_ACCL_OUT | R | No | 0x12, 0x13 | N/A | 出力、x 軸加速度センサー、上位ワード |
| Y_ACCL_LOW | R | No | 0x14, 0x15 | N/A | 出力、y 軸加速度センサー、下位ワード |
| Y_ACCL_OUT | R | No | 0x16, 0x17 | N/A | 出力、y 軸加速度センサー、上位ワード |
| Z_ACCL_LOW | R | No | 0x18, 0x19 | N/A | 出力、z 軸加速度センサー、下位ワード |
| Z_ACCL_OUT | R | No | 0x1A, 0x1B | N/A | 出力、z 軸加速度センサー、上位ワード |
| TEMP_OUT | R | No | 0x1C, 0x1D | N/A | 出力、温度 |
| TIME_STAMP | R | No | 0x1E, 0x1F | N/A | 出力、タイム・スタンプ |
| Reserved | N/A | N/A | 0x20, 0x21 | N/A | 予備 |
| DATA_CNTR | R | No | 0x22, 0x23 | N/A | 新データ・カウンタ |
| X_DELTANG_LOW | R | No | 0x24, 0x25 | N/A | 出力、x 軸角度変化、下位ワード |
| X_DELTANG_OUT | R | No | 0x26, 0x27 | N/A | 出力、x 軸角度変化、上位ワード |
| Y_DELTANG_LOW | R | No | 0x28, 0x29 | N/A | 出力、y 軸角度変化、下位ワード |
| Y_DELTANG_OUT | R | No | 0x2A, 0x2B | N/A | 出力、y 軸角度変化、上位ワード |
| Z_DELTANG_LOW | R | No | 0x2C, 0x2D | N/A | 出力、z 軸角度変化、下位ワード |
| Z_DELTANG_OUT | R | No | 0x2E, 0x2F | N/A | 出力、z 軸角度変化、上位ワード |
| X_DELTVEL_LOW | R | No | 0x30, 0x31 | N/A | 出力、x 軸速度変化、下位ワード |
| X_DELTVEL_OUT | R | No | 0x32, 0x33 | N/A | 出力、x 軸速度変化、上位ワード |
| Y_DELTVEL_LOW | R | No | 0x34, 0x35 | N/A | 出力、y 軸速度変化、下位ワード |
| Y_DELTVEL_OUT | R | No | 0x36, 0x37 | N/A | 出力、y 軸速度変化、上位ワード |
| Z_DELTVEL_LOW | R | No | 0x38, 0x39 | N/A | 出力、z 軸速度変化、下位ワード |
| Z_DELTVEL_OUT | R | No | 0x3A, 0x3B | N/A | 出力、z 軸速度変化、上位ワード |
| Reserved | N/A | N/A | 0x3C to 0x3F | N/A | 予備 |
| XG_BIAS_LOW | R/W | Yes | 0x40, 0x41 | 0x0000 | キャリブレーション、オフセット、ジャイロ・センサー、x 軸、下位ワード |
| XG_BIAS_HIGH | R/W | Yes | 0x42, 0x43 | 0x0000 | キャリブレーション、オフセット、ジャイロ・センサー、x 軸、上位ワード |
| YG_BIAS_LOW | R/W | Yes | 0x44, 0x45 | 0x0000 | キャリブレーション、オフセット、ジャイロ・センサー、y 軸、下位ワード |
| YG_BIAS_HIGH | R/W | Yes | 0x46, 0x47 | 0x0000 | キャリブレーション、オフセット、ジャイロ・センサー、y 軸、上位ワード |
| ZG_BIAS_LOW | R/W | Yes | 0x48, 0x49 | 0x0000 | キャリブレーション、オフセット、ジャイロ・センサー、z 軸、下位ワード |
| ZG_BIAS_HIGH | R/W | Yes | 0x4A, 0x4B | 0x0000 | キャリブレーション、オフセット、ジャイロ・センサー、z 軸、上位ワード |
| XA_BIAS_LOW | R/W | Yes | 0x4C, 0x4D | 0x0000 | キャリブレーション、オフセット、加速度センサー、x 軸、下位ワード |
| XA_BIAS_HIGH | R/W | Yes | 0x4E, 0x4F | 0x0000 | キャリブレーション、オフセット、加速度センサー、x 軸、上位ワード |
| YA_BIAS_LOW | R/W | Yes | 0x50, 0x51 | 0x0000 | キャリブレーション、オフセット、加速度センサー、y 軸、下位ワード |
| YA_BIAS_HIGH | R/W | Yes | 0x52, 0x53 | 0x0000 | キャリブレーション、オフセット、加速度センサー、y 軸、上位ワード |
| ZA_BIAS_LOW | R/W | Yes | 0x54, 0x55 | 0x0000 | キャリブレーション、オフセット、加速度センサー、z 軸、下位ワード |
| ZA_BIAS_HIGH | R/W | Yes | 0x56, 0x57 | 0x0000 | キャリブレーション、オフセット、加速度センサー、z 軸、上位ワード |
| Reserved | N/A | N/A | 0x58 to 0x5B | N/A | 予備 |
| FILT_CTRL | R/W | Yes | 0x5C, 0x5D | 0x0000 | 制御、パートレット・ウィンドウ FIR (有限インパルス応答) フィルタ |
| RANG_MDL | R | No | 0x5E, 0x5F | N/A ¹ | 測定範囲 (モデル固有) 識別子 |

| レジスタ名 | R/W | フラッシュ・バックアップ | アドレス | デフォルト | レジスタの説明 |
|--------------|-----|--------------|--------------|--------|------------------------------------|
| MSC_CTRL | R/W | Yes | 0x60, 0x61 | 0x00C1 | 制御、入出力およびその他各種オプション |
| UP_SCALE | R/W | Yes | 0x62, 0x63 | 0x07D0 | 制御、入力クロックのスケール・ファクタ、スケール同期モード |
| DEC_RATE | R/W | Yes | 0x64, 0x65 | 0x0000 | 制御、デシメーション・フィルタ (出力データ・レート) |
| Reserved | N/A | N/A | 0x66, 0x67 | N/A | 予備 |
| GLOB_CMD | W | No | 0x68, 0x69 | N/A | 制御、グローバル・コマンド |
| Reserved | N/A | N/A | 0x6A to 0x6B | N/A | 予備 |
| FIRM_REV | R | No | 0x6C, 0x6D | N/A | ID、ファームウェア・レビジョン |
| FIRM_DM | R | No | 0x6E, 0x6F | N/A | ID、日付コード、日および月 |
| FIRM_Y | R | No | 0x70, 0x71 | N/A | ID、日付コード、年 |
| PROD_ID | R | No | 0x72, 0x73 | 0x4074 | ID、デバイス番号 (0x4074 = 16,500 (10進数)) |
| SERIAL_NUM | R | No | 0x74, 0x75 | N/A | ID、シリアル番号 |
| USER_SCR_1 | R/W | Yes | 0x76, 0x77 | N/A | ユーザ・スクラッチ・レジスタ 1 |
| USER_SCR_2 | R/W | Yes | 0x78, 0x79 | N/A | ユーザ・スクラッチ・レジスタ 2 |
| USER_SCR_3 | R/W | Yes | 0x7A, 0x7B | N/A | ユーザ・スクラッチ・レジスタ 3 |
| FLSHCNT_LOW | R | No | 0x7C, 0x7D | N/A | 出力、フラッシュ・メモリ書き込みサイクル・カウンタ、下位バイト |
| FLSHCNT_HIGH | R | No | 0x7E, 0x7E | N/A | 出力、フラッシュ・メモリ書き込みサイクル・カウンタ、上位バイト |

¹ このレジスタのモデル固有のデフォルト値については、表 103 を参照してください。

ユーザ・レジスタ定義

ステータス/エラー・フラグ・インジケータ (DIAG_STAT)

表 10. DIAG_STAT のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x02, 0x03 | 0x0000 | R | No |

表 11. DIAG_STAT のビット割り当て

| ビット | 説明 |
|--------|--|
| [15:8] | 予備。 |
| 7 | クロック・エラー。「1」は、内部データ・サンプリング・クロック (f_{SM} , 図 23 参照) が外部クロックと同期していないことを示します。これは、スケール同期モード (MSC_CTRL レジスタのビット [3:2] = 10, 表 106 参照) を使用している場合のみ適用されます。このエラーが発生した場合、適切な範囲内で動作するように SYNC ピンのクロック信号の周波数を調整してください。 |
| 6 | メモリ故障。「1」はフラッシュ・メモリ・テスト (GLOB_CMD レジスタのビット 4, 表 114 参照) に失敗したことを示します。このテストには、現在のフラッシュ・メモリの巡回冗長検査 (CRC) の計算と同じメモリの場所の初期プログラミング時 (生成プロセス中) の CRC 計算との比較が含まれます。このエラーが発生した場合、同じテストを繰り返します。それでもエラーが続く場合は、ADIS16500 デバイスを交換してください。 |
| 5 | センサー故障。「1」は、セルフ・テスト (GLOB_CMD レジスタのビット 2, 表 114 参照) の結果、少なくとも 1 つのセンサーが故障していることを示します。このエラーが発生した場合、同じテストを繰り返します。それでもエラーが続く場合は ADIS16500 を交換してください。このテストの実行中にデバイスを動かすと、誤って故障と判定される場合があります。 |
| 4 | スタンバイ・モード。「1」は、VDD と GND 間の電圧が 2.8V 未満であることを示します。これはデータ処理が停止する原因となります。VDD が 250ms の間 2.8V 以上を維持すると、ADIS16500 は自身を再初期化し、再びデータ生成を開始します。 |
| 3 | SPI 通信エラー。「1」は、SCLK サイクルの合計数が 16 の整数倍でないことを示します。このエラーが発生した場合、その前の通信シーケンスを繰り返します。それでもエラーが続く場合、ADIS16500 がサポートしているシステムから受信している SPI 信号が弱い可能性があります。 |
| 2 | フラッシュ・メモリ更新の故障。「1」は、最後に行ったフラッシュ・メモリの更新 (GLOB_CMD レジスタのビット 3, 表 114 参照) が失敗したことを示します。このエラーが発生した場合、VDD が 3V 以上であることを確認し、更新を繰り返してみます。それでもエラーが続く場合は ADIS16500 を交換してください。 |
| 1 | データ・バス・オーバーラン。「1」は、データ・バスの 1 つがオーバーラン状態になっていることを示します。このエラーが発生した場合、RST ピン (表 5 のピン F3 参照) または GLOB_CMD レジスタのビット 7 (表 114 参照) を使用してリセットを開始します。 |
| 0 | 予備。 |

DIAG_STAT レジスタ (表 10 と表 11 を参照) には、ADIS16500 の完全性と動作を監視するためのエラー・フラグが用意されています。このレジスタを読み出すと、レジスタの全ビットが 0 になります。DIAG_STAT のエラー・フラグはスティッキーです。すなわち、フラグが 1 になると、読み出し要求によってそのフラグがクリアされるまで 1 を維持します。エラー状態が続く場合は、そのフラグ (ビット) が自動的にアラーム値である 1 に戻ります。

ジャイロ・センサーのデータ

ADIS16500 のジャイロ・センサーは、3 本の直交軸 (x、y、z) 回りの回転角速度を測定します。ジャイロ・センサーの各軸の方向と、その各測定値が正の応答となる回転方向を図 41 に示します。

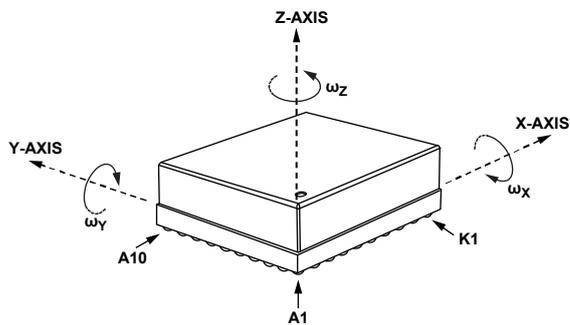


図 41. ジャイロ・センサーの軸と極性の割り当て

各ジャイロ・センサーには 2 つの出力データ・レジスタがあります。x 軸ジャイロ・センサー測定において、これら 2 つのレジスタを組み合わせると 32 ビットの 2 の補数データ・フォーマットを構成する方法を、図 42 に示します。このフォーマットは y 軸と z 軸にもあてはまります。

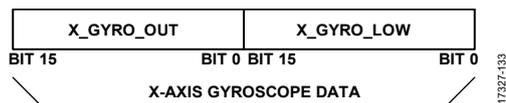


図 42. ジャイロ・センサーの出力データ構造

ジャイロ・センサーの測定範囲/スケール・ファクタ

表 12 に、ADIS16500 の各モデルにおける角速度 (ジャイロ・センサー) 測定の範囲とスケール・ファクタを示します。

表 12. ジャイロ・センサーの測定範囲とスケール・ファクタ

| Model | Range, $\pm\omega_{MAX}$ (°/sec) | Scale Factor, K_G (°/sec/LSB) |
|---------------|----------------------------------|---------------------------------|
| ADIS16500AMLZ | ± 2000 | 0.1 |

ジャイロ・センサーのデータ・フォーマット

16 ビットと 32 ビットの回転速度データのフォーマットを示す様々な数値の例を、表 13 と表 14 に示します。

表 13. 16 ビット・ジャイロ・センサー・データのフォーマット例

| Rotation Rate | Decimal | Hex | Binary |
|------------------|---------|--------|---------------------|
| + ω_{MAX} | +20,000 | 0x4E20 | 0100 1110 0010 0000 |
| +2 K_G | +2 | 0x0002 | 0000 0000 0000 0010 |
| + K_G | +1 | 0x0001 | 0000 0000 0000 0001 |
| 0°/sec | 0 | 0x0000 | 0000 0000 0000 0000 |
| - K_G | -1 | 0xFFFF | 1111 1111 1111 1111 |
| -2 K_G | -2 | 0xFFFE | 1111 1111 1111 1110 |
| - ω_{MAX} | -20,000 | 0xB1E0 | 1011 0001 1110 0000 |

表 14. 32 ビット・ジャイロ・センサー・データのフォーマット例

| Rotation Rate (°/sec) | Decimal | Hex |
|-----------------------|----------------|--------------|
| + ω_{MAX} | +1,310,720,000 | 0x4E200000 |
| + $K_G/2^{15}$ | +2 | 0x00000002 |
| + $K_G/2^{16}$ | +1 | 0x00000001 |
| 0 | 0 | 0x00000000 |
| - $K_G/2^{16}$ | -1 | 0xFFFFFFFF |
| - $K_G/2^{15}$ | -2 | 0xFFFFFFFFFE |
| - ω_{MAX} | -1,310,720,000 | 0xB1E00000 |

X 軸ジャイロ・センサー (X_GYRO_LOW および X_GYRO_OUT)

表 15. X_GYRO_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x04, 0x05 | Not applicable | R | No |

表 16. X_GYRO_LOW のビット定義

| ビット | 説明 |
|--------|---------------------------|
| [15:0] | X 軸ジャイロ・センサー・データ、追加分解能ビット |

表 17. X_GYRO_OUT のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x06, 0x07 | Not applicable | R | No |

表 18. X_GYRO_OUT のビット定義

| ビット | 説明 |
|--------|--|
| [15:0] | X 軸ジャイロ・センサー・データ、上位ワード、2 の補数、0°/sec = 0x0000、1LSB = K_G (表 12 の K_G を参照) |

X_GYRO_LOW レジスタ (表 15 と表 16 を参照) と X_GYRO_OUT レジスタ (表 17 と表 18 を参照) には、x 軸のジャイロ・センサー・データが格納されます。

Y 軸ジャイロ・センサー (Y_GYRO_LOW および Y_GYRO_OUT)

表 19. Y_GYRO_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x08, 0x09 | Not applicable | R | No |

表 20. Y_GYRO_LOW のビット定義

| ビット | 説明 |
|--------|---------------------------|
| [15:0] | Y 軸ジャイロ・センサー・データ、追加分解能ビット |

表 21. Y_GYRO_OUT のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x0A, 0x0B | Not applicable | R | No |

表 22. Y_GYRO_OUT のビット定義

| ビット | 説明 |
|--------|--|
| [15:0] | Y 軸ジャイロ・センサー・データ、上位ワード、2 の補数、0°/sec = 0x0000、1LSB = K_G (表 12 の K_G を参照) |

Y_GYRO_LOW レジスタ (表 19 と表 20 を参照) と Y_GYRO_OUT レジスタ (表 21 と表 22 を参照) には、y 軸のジャイロ・センサー・データが格納されます。

Z 軸ジャイロ・センサー (Z_GYRO_LOW および Z_GYRO_OUT)

表 23. Z_GYRO_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x0C, 0x0D | Not applicable | R | No |

表 24. Z_GYRO_LOW のビット定義

| ビット | 説明 |
|--------|---------------------------|
| [15:0] | Z 軸ジャイロ・センサー・データ、追加分解能ビット |

表 25. Z_GYRO_OUT のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x0E, 0x0F | Not applicable | R | No |

表 26. Z_GYRO_OUT のビット定義

| ビット | 説明 |
|--------|--|
| [15:0] | Z 軸ジャイロ・センサー・データ、上位ワード、2 の補数、0°/sec = 0x0000、1LSB = K_G (表 12 の K_G を参照) |

Z_GYRO_LOW レジスタ (表 23 と表 24 を参照) と Z_GYRO_OUT レジスタ (表 25 と表 26 を参照) には、z 軸のジャイロ・センサー・データが格納されます。

加速度データ

ADIS16500 の加速度センサーは、ジャイロ・センサーの回転軸 (x、y、z) と同じ定義の 3 本の直交軸に沿った動的加速度と静的加速度 (重力に対する応答) の両方を測定します。加速度センサーの各軸の方向と、その各測定値が正の応答となる加速度方向を図 43 に示します。

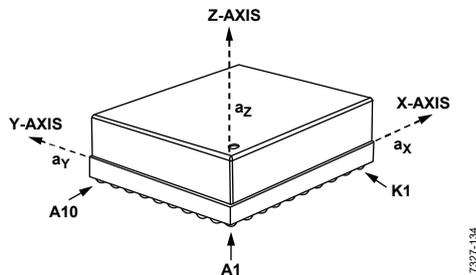


図 43. 加速度センサーの軸と極性の割り当て

各加速度センサーには 2 つの出力データ・レジスタがあります。x 軸加速度センサー測定において、これら 2 つのレジスタを組み合わせて 32 ビットの 2 の補数データ・フォーマットを構成する方法を、図 44 に示します。このフォーマットは y 軸と z 軸にもあてはまります。



図 44. 加速度センサーの出力データ構造

加速度センサーの分解能

16 ビットと 32 ビットの直線加速度データのフォーマットを示す様々な数値の例を、表 27 と表 28 に示します。

表 27. 16 ビット加速度センサー・データのフォーマット例

| Acceleration | Dec | Hex | Binary |
|---|---------|---------|---------------------|
| +392 m/sec ² | +32,000 | 0x7D00 | 0111 1101 0000 0000 |
| +24.5/2 ¹⁵ mm/sec ² | +2 | 0x0002 | 0000 0000 0000 0010 |
| +12.3/2 ¹⁶ mm/sec ² | +1 | 0x0001 | 0000 0000 0000 0001 |
| 0 | 0 | 0x0000 | 0000 0000 0000 0000 |
| -12.3/2 ¹⁶ mm/sec ² | -1 | 0xFFFF | 1111 1111 1111 1111 |
| -24.5/2 ¹⁵ mm/sec ² | -2 | 0xFFFFE | 1111 1111 1111 1110 |
| -392 m/sec ² | -32,000 | 0x8300 | 1000 0011 0000 0000 |

表 28. 32 ビット加速度センサー・データのフォーマット例

| Acceleration | Decimal | Hex |
|---|----------------|-------------|
| +392 m/sec ² | +2,097,152,000 | 0x7D000000 |
| +24.5/2 ¹⁵ mm/sec ² | +2 | 0x00000002 |
| +12.3/2 ¹⁶ mm/sec ² | +1 | 0x00000001 |
| 0 | 0 | 0x00000000 |
| -12.3/2 ¹⁶ mm/sec ² | -1 | 0xFFFFFFFF |
| -24.5/2 ¹⁵ mm/sec ² | -2 | 0xFFFFFFFFE |
| -392 m/sec ² | -2,097,152,000 | 0x83000000 |

X 軸加速度センサー (X_ACCL_LOW および X_ACCL_OUT)

表 29. X_ACCL_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x10, 0x11 | Not applicable | R | No |

表 30. X_ACCL_LOW のビット定義

| ビット | 説明 |
|--------|-------------------------|
| [15:0] | X 軸加速度センサー・データ、追加分解能ビット |

表 31. X_ACCL_OUT のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x12, 0x13 | Not applicable | R | No |

表 32. X_ACCL_OUT のビット定義

| ビット | 説明 |
|--------|---|
| [15:0] | X 軸加速度センサー・データ、上位ワード、2 の補数、範囲 ±78.3m/sec ² 、0m/sec ² = 0x0000、1LSB = 12.25mm/sec ² |

X_ACCL_LOW レジスタ (表 29 と表 30 を参照) と X_ACCL_OUT レジスタ (表 31 と表 32 を参照) には、x 軸の加速度センサー・データが格納されます。

Y 軸加速度センサー (Y_ACCL_LOW および Y_ACCL_OUT)

表 33. Y_ACCL_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x14, 0x15 | Not applicable | R | No |

表 34. Y_ACCL_LOW のビット定義

| ビット | 説明 |
|--------|-------------------------|
| [15:0] | Y 軸加速度センサー・データ、追加分解能ビット |

表 35. Y_ACCL_OUT のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x16, 0x17 | Not applicable | R | No |

表 36. Y_ACCL_OUT のビット定義

| ビット | 説明 |
|--------|---|
| [15:0] | Y 軸加速度センサー・データ、上位ワード、2 の補数、範囲 ±78.3m/sec ² 、0m/sec ² = 0x0000、1LSB = 12.25mm/sec ² |

Y_ACCL_LOW レジスタ (表 33 と表 34 を参照) と Y_ACCL_OUT レジスタ (表 35 と表 36 を参照) には、y 軸の加速度センサー・データが格納されます。

Z 軸加速度センサー (Z_ACCL_LOW および Z_ACCL_OUT)

表 37. Z_ACCL_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x18, 0x19 | Not applicable | R | No |

表 38. Z_ACCL_LOW のビット定義

| ビット | 説明 |
|--------|-------------------------|
| [15:0] | Z 軸加速度センサー・データ、追加分解能ビット |

表 39. Z_ACCL_OUT のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x1A, 0x1B | Not applicable | R | No |

表 40. Z_ACCL_OUT のビット定義

| ビット | 説明 |
|--------|---|
| [15:0] | Z 軸加速度センサー・データ、上位ワード、2 の補数、範囲 $\pm 78.3\text{m/sec}^2$ 、 $0\text{m/sec}^2 = 0\text{x}0000$ 、 $1\text{LSB} = 12.25\text{mm/sec}^2$ |

Z_ACCL_LOW レジスタ (表 37 と表 38 を参照) と Z_ACCL_OUT レジスタ (表 39 と表 40 を参照) には、z 軸の加速度センサー・データが格納されます。

内部温度 (TEMP_OUT)

表 41. TEMP_OUT のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x1C, 0x1D | Not applicable | R | No |

表 42. TEMP_OUT のビット定義

| ビット | 説明 |
|--------|--|
| [15:0] | 温度データ、2 の補数、 $1\text{LSB} = 0.1^\circ\text{C}$ 、 $0^\circ\text{C} = 0\text{x}0000$ |

TEMP_OUT レジスタ (表 41 と表 42 を参照) には、ADIS16500 の内部温度の大まかな測定値がセットされています。このデータは、温度環境の相対的な変化を監視するのに極めて有効です。

表 43. TEMP_OUT のデータ・フォーマット例

| Temperature (°C) | Decimal | Hex | Binary |
|------------------|---------|---------|---------------------|
| +105 | +1050 | 0x041A | 0000 0100 0001 1010 |
| +25 | +250 | 0x00FA | 0000 0000 1111 1010 |
| +0.2 | +2 | 0x0002 | 0000 0000 0000 0010 |
| +0.1 | +1 | 0x0001 | 0000 0000 0000 0001 |
| +0 | 0 | 0x0000 | 0000 0000 0000 0000 |
| +0.1 | -1 | 0xFFFF | 1111 1111 1111 1111 |
| +0.2 | -2 | 0xFFFFE | 1111 1111 1111 1110 |
| -40 | -400 | 0xFE70 | 1111 1110 0111 0000 |

タイム・スタンプ (TIME_STAMP)

表 44. TIME_STAMP のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x1E, 0x1F | Not applicable | R | No |

表 45. TIME_STAMP のビット定義

| ビット | 説明 |
|--------|---|
| [15:0] | SYNC ピンの最後のパルスからの時間、オフセット・バイナリ・フォーマット、 $1\text{LSB} = 49.02\mu\text{s}$ |

TIME_STAMP レジスタ (表 44 と表 45 を参照) は、スケーリング同期モード (MSC_CTRL レジスタのビット [3:2] = 10、表 106 参照) と共に機能します。TIME_STAMP の 16 ビット数には、SYNC ピンのクロック信号の最後のエッジに関連する各データ更新において、最新のサンプルに関連付けられる時間が格納されます。例えば、UP_SCALE レジスタ (表 108 参照) の値がスケール・ファクタ 20 を示し、DEC_RATE = 0、外部 SYNC レート = 100Hz である場合、タイム・スタンプ・シーケンスは、0LSB、10LSB、20LSB、30LSB、40LSB、50LSB、61LSB、71LSB、…、と続き、20 番目のサンプルは、193LSB となります。つまり、最初の SYNC エッジからの時間は、 $0\mu\text{s}$ 、 $490\mu\text{s}$ 、…、 $9460\mu\text{s}$ となります。

データ更新カウンタ (DATA_CNTR)

表 46. DATA_CNTR のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x22, 0x23 | Not applicable | R | No |

表 47. DATA_CNTR のビット定義

| ビット | 説明 |
|--------|-----------------------------|
| [15:0] | データ更新カウンタ、オフセット・バイナリ・フォーマット |

ADIS16500 がパワー・オン・シーケンスにある場合、またはリセット・コマンドからの復帰状態にある場合、DATA_CNTR (表 46 と表 47 を参照) は、0x0000 の値から始まり、出力レジスタに新たなデータがロードされるたびにインクリメントします。DATA_CNTR の値が 0xFFFF に達した場合、次のデータ更新で 0x0000 に戻り、引き続き出力レジスタに新たなデータがロードされるたびにインクリメントします。

角度変化

各軸 (x、y、z) 周りの回転角速度 (ジャイロ・センサー) の測定値に加えて、ADIS16500 は角度変化の測定も出力します。これはサンプル更新ごとの角度変位を計算したものです。

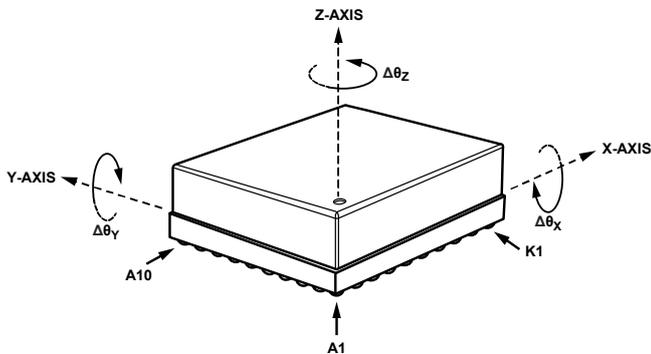


図 45. 角度変化の軸と極性割り当て

角度変化出力はジャイロ・センサー測定値の積分値を表し、3つの軸すべてについて以下の式を使用します (x 軸について例示)。

$$\Delta\theta_{x,nD} = \frac{1}{2 \times f_s} \times \sum_{d=0}^{D-1} (\omega_{x,nD+d} + \omega_{x,nD+d-1})$$

ここで、
 D はデシメーション・レート (DEC_RATE + 1、表 110 参照)、
 f_s はサンプル・レート、
 d は総和公式の増分変数、
 ω_x は x 軸回りの回転速度 (ジャイロ・センサー)、
 n はデシメーション・フィルタ前のサンプル時間です。

内部サンプル・クロックを使用する場合、f_s の公称値は 2000SPS です。この測定の精度を向上させるには、DR ピンのデータ・レディ信号を使用して内部サンプル・レート (f_s) を測定し (DEC_RATE = 0x0000、表 109 参照)、このデータ・レディ周波数で (角度変化出力レジスタからの) 各角度変化結果を割り、それに 2000 を掛けます。角度変化測定時は、各軸につき 2 つの出力データ・レジスタを使用します。x 軸の角度変化測定において、これら 2 つのレジスタを組み合わせると 32 ビットの 2 の補数データ・フォーマットを構成する方法を、図 46 に示します。このフォーマットは y 軸と z 軸にもあてはまります。

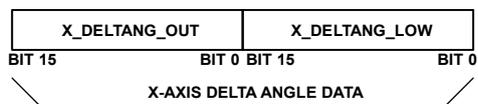


図 46. 角度変化出力のデータ構造

角度変化の測定範囲

表 48 に、ADIS16500 の測定範囲とスケール・ファクタを示します。

表 48. 角度変化の測定範囲とスケール・ファクタ

| Model | Measurement Range, Δθ _{MAX} (°) |
|---------------|--|
| ADIS16500AMLZ | ±2160 |

X 軸角度変化 (X_DELTANG_LOW および X_DELTANG_OUT)

表 49. X_DELTANG_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x24, 0x25 | Not applicable | R | No |

表 50. X_DELTANG_LOW のビット定義

| ビット | 説明 |
|--------|------------------|
| [15:0] | X 軸角度変化データ、下位ワード |

表 51. X_DELTANG_OUT のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x26, 0x27 | Not applicable | R | No |

表 52. X_DELTANG_OUT のビット定義

| ビット | 説明 |
|--------|---|
| [15:0] | X 軸角度変化データ、2 の補数、0° = 0x0000、1LSB = Δθ _{MAX} /2 ¹⁵ (Δθ _{MAX} については表 48 参照) |

X_DELTANG_LOW レジスタ (表 49 と表 50 を参照) と X_DELTANG_OUT レジスタ (表 51 と表 52 を参照) には、x 軸の角度変化データが格納されます。

Y 軸角度変化 (Y_DELTANG_LOW および Y_DELTANG_OUT)

表 53. Y_DELTANG_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x28, 0x29 | Not applicable | R | No |

表 54. Y_DELTANG_LOW のビット定義

| ビット | 説明 |
|--------|------------------|
| [15:0] | Y 軸角度変化データ、下位ワード |

表 55. Y_DELTANG_OUT のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x2A, 0x2B | Not applicable | R | No |

表 56. Y_DELTANG_OUT のビット定義

| ビット | 説明 |
|--------|---|
| [15:0] | Y 軸角度変化データ、2 の補数、0° = 0x0000、1LSB = Δθ _{MAX} /2 ¹⁵ (Δθ _{MAX} については表 48 参照) |

Y_DELTANG_LOW レジスタ (表 53 と表 54 を参照) と Y_DELTANG_OUT レジスタ (表 55 と表 56 を参照) には、y 軸の角度変化データが格納されます。

Z 軸角度変化 (Z_DELTANG_LOW および Z_DELTANG_OUT)

表 57. Z_DELTANG_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x2C, 0x2D | Not applicable | R | No |

表 58. Z_DELTANG_LOW のビット定義

| ビット | 説明 |
|--------|------------------|
| [15:0] | Z 軸角度変化データ、下位ワード |

表 59. Z_DELTANG_OUT のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x2E, 0x2F | Not applicable | R | No |

表 60. Z_DELTANG_OUT のビット定義

| ビット | 説明 |
|--------|--|
| [15:0] | Z 軸角度変化データ、2 の補数、0° = 0x0000、1LSB = $\Delta \theta_{MAX}/2^{15}$ ($\Delta \theta_{MAX}$ については表 48 参照) |

Z_DELTANG_LOW レジスタ (表 57 と表 58 を参照) と Z_DELTANG_OUT レジスタ (表 59 と表 60 を参照) には、z 軸の角度変化データが格納されます。

角度変化の分解能

16 ビットと 32 ビットの角度変化データのフォーマットを示す様々な数値の例を、表 61 と表 62 に示します。

表 61. 16 ビット角度変化データのフォーマット例

| Delta Angle (°) | Decimal | Hex | Binary |
|---|---------|---------|---------------------|
| $\Delta\theta_{MAX} \times (2^{15}-1)/2^{15}$ | +32,767 | 0x7FFF | 0111 1111 1110 1111 |
| $+\Delta\theta_{MAX}/2^{14}$ | +2 | 0x0002 | 0000 0000 0000 0010 |
| $+\Delta\theta_{MAX}/2^{15}$ | +1 | 0x0001 | 0000 0000 0000 0001 |
| 0 | 0 | 0x0000 | 0000 0000 0000 0000 |
| $-\Delta\theta_{MAX}/2^{15}$ | -1 | 0xFFFF | 1111 1111 1111 1111 |
| $-\Delta\theta_{MAX}/2^{14}$ | -2 | 0xFFFFE | 1111 1111 1111 1110 |
| $-\Delta\theta_{MAX}$ | -32,768 | 0x8000 | 1000 0000 0000 0000 |

表 62. 32 ビット角度変化データのフォーマット例

| Delta Angle (°) | Decimal | Hex |
|--|----------------|-------------|
| $+\Delta\theta_{MAX} \times (2^{31}-1)/2^{31}$ | +2,147,483,647 | 0x7FFFFFFF |
| $+\Delta\theta_{MAX}/2^{30}$ | +2 | 0x00000002 |
| $+\Delta\theta_{MAX}/2^{31}$ | +1 | 0x00000001 |
| 0 | 0 | 0x00000000 |
| $-\Delta\theta_{MAX}/2^{31}$ | -1 | 0xFFFFFFFF |
| $-\Delta\theta_{MAX}/2^{30}$ | -2 | 0xFFFFFFFFE |
| $-\Delta\theta_{MAX}$ | -2,147,483,648 | 0x80000000 |

速度変化

各軸 (x、y、z) に沿った直線加速度の測定値に加えて、ADIS16500 はサンプル更新ごとの直線速度測定値の変化も計算します。

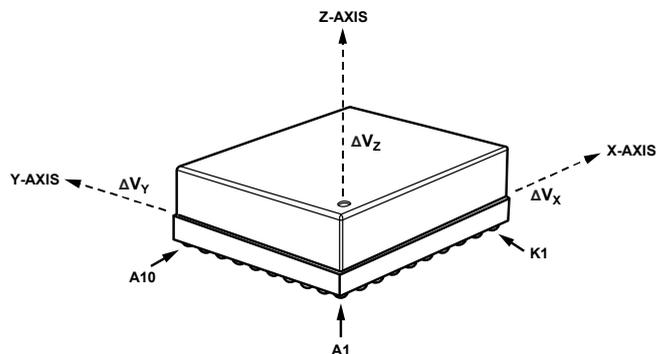


図 47. 速度変化の軸と極性割り当て

速度変化出力は加速度測定値の積分値を表し、3 つの軸すべてについて以下の式を使用します (x 軸について例示)。

$$\Delta V_{x,nD} = \frac{1}{2 \times f_s} \times \sum_{d=0}^{D-1} (a_{x,nD+d} + a_{x,nD+d-1})$$

ここで、
 x は x 軸、
 n はデシメーション・フィルタ前のサンプル時間、
 D はデシメーション・レート (DEC_RATE + 1、表 110 参照)、
 f_s はサンプル・レート、
 d は総和公式の増分変数、
 a_x は x 軸加速度です。

内部サンプル・クロックを使用する場合、f_s の公称値は 2000 SPS です。この測定の精度を向上させるには、DR ピンのデータ・レディ信号を使用して内部サンプル・レート (f_s) を測定し (DEC_RATE = 0x0000、表 109 参照)、このデータ・レディ周波数で (角度変化出力レジスタからの) 各角度変化結果を割り、それに 2000 を掛けます。速度変化測定時は、各軸につき 2 つの出力データ・レジスタを使用します。x 軸の速度変化測定において、これら 2 つのレジスタを組み合わせると 32 ビットの 2 の補数データ・フォーマットを構成する方法を、図 48 に示します。このフォーマットは y 軸と z 軸にもあてはまります。

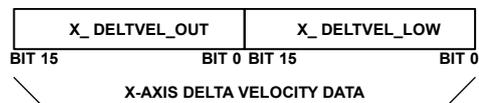


図 48. 速度変化出力のデータ構造

X 軸速度変化 (X_DELTVEL_LOW および X_DELTVEL_OUT)

表 63. X_DELTVEL_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x30, 0x31 | Not applicable | R | No |

表 64. X_DELTVEL_LOW のビット定義

| ビット | 説明 |
|--------|---------------------|
| [15:0] | X 軸速度変化データ、追加分解能ビット |

表 65. X_DELTVEL_OUT のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x32, 0x33 | Not applicable | R | No |

表 66. X_DELTVEL_OUT のビット定義

| ビット | 説明 |
|--------|--|
| [15:0] | X 軸速度変化データ、2 の補数、範囲±400m/sec、 0m/sec = 0x0000、1LSB = +400m/sec ÷ 2 ¹⁵ = 約 +0.01221m/sec |

X_DELTVEL_LOW レジスタ (表 63 と表 64 を参照) と X_DELTVEL_OUT レジスタ (表 65 と表 66 を参照) には、x 軸の速度変化データが格納されます。

Y 軸速度変化 (Y_DELTVEL_LOW および Y_DELTVEL_OUT)

表 67. Y_DELTVEL_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x34, 0x35 | Not applicable | R | No |

表 68. Y_DELTVEL_LOW のビット定義

| ビット | 説明 |
|--------|---------------------|
| [15:0] | Y 軸速度変化データ、追加分解能ビット |

表 69. Y_DELTVEL_OUT のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x36, 0x37 | Not applicable | R | No |

表 70. Y_DELTVEL_OUT のビット定義

| ビット | 説明 |
|--------|--|
| [15:0] | Y 軸速度変化データ、2 の補数、範囲±400m/sec、 0m/sec = 0x0000、1LSB = +400m/sec ÷ 2 ¹⁵ = 約 +0.01221m/sec |

Y_DELTVEL_LOW レジスタ (表 67 と表 68 を参照) と Y_DELTVEL_OUT レジスタ (表 69 と表 70 を参照) には、y 軸の速度変化データが格納されます。

Z 軸速度変化 (Z_DELTVEL_LOW および Z_DELTVEL_OUT)

表 71. Z_DELTVEL_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x38, 0x39 | Not applicable | R | No |

表 72. Z_DELTVEL_LOW のビット定義

| ビット | 説明 |
|--------|---------------------|
| [15:0] | Z 軸速度変化データ、追加分解能ビット |

表 73. Z_DELTVEL_OUT のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x3A, 0x3B | Not applicable | R | No |

表 74. Z_DELTVEL_OUT のビット定義

| ビット | 説明 |
|--------|--|
| [15:0] | Z 軸速度変化データ、2 の補数、範囲±400m/sec、 0m/sec = 0x0000、1LSB = +400m/sec ÷ 2 ¹⁵ = 約 +0.01221m/sec |

Z_DELTVEL_LOW レジスタ (表 71 と表 72 を参照) と Z_DELTVEL_OUT レジスタ (表 73 と表 74 を参照) には、z 軸の速度変化データが格納されます。

速度変化の分解能

16 ビットと 32 ビットの速度変化データのフォーマットを示す様々な数値の例を、表 75 と表 76 に示します。

表 75. 16 ビット速度変化データのフォーマット例

| Velocity (m/sec) | Decimal | Hex | Binary |
|--|---------|---------|---------------------|
| +400 × (2 ¹⁵ - 1)/2 ¹⁵ | +32,767 | 0x7FFF | 0111 1111 1111 1111 |
| +400/2 ¹⁴ | +2 | 0x0002 | 0000 0000 0000 0010 |
| +400/2 ¹⁵ | +1 | 0x0001 | 0000 0000 0000 0001 |
| 0 | 0 | 0x0000 | 0000 0000 0000 0000 |
| -400/2 ¹⁵ | -1 | 0xFFFF | 1111 1111 1111 1111 |
| -400/2 ¹⁴ | -2 | 0xFFFFE | 1111 1111 1111 1110 |
| -400 | -32,768 | 0x8000 | 1000 0000 0000 0000 |

表 76. 32 ビット速度変化データのフォーマット例

| Velocity (m/sec) | Decimal | Hex |
|--|----------------|-------------|
| +400 × (2 ³¹ - 1)/2 ³¹ | +2,147,483,647 | 0x7FFFFFFF |
| +400/2 ³⁰ | +2 | 0x00000002 |
| +400/2 ³¹ | +1 | 0x00000001 |
| 0 | 0 | 0x00000000 |
| -400/2 ³¹ | -1 | 0xFFFFFFFF |
| -400/2 ³⁰ | -2 | 0xFFFFFFFFE |
| -400 | +2,147,483,648 | 0x80000000 |

キャリブレーション

各慣性センサー（加速度センサーとジャイロ・センサー）のシグナル・チェーンには固有の補正式が使われていますが、これらの式は、-25°C~+85°Cの温度範囲で個々のADIS16500に対し、バイアス、感度、アラインメント、直線加速度に対する応答（ジャイロ・センサー）、振動ポイント（加速センサーの位置）など広範な特性評価を行うことによって得られたものです。これらの補正式自体にはアクセスできませんが、ユーザー・アクセス可能なレジスタを通じて、各センサーのバイアスを個別に調整することができます。これらの補正係数は、工場で導出されたシグナル・チェーンの補正式にそのまま従っており、内部サンプル・クロック使用時には2000Hzのレートで処理を行います。

キャリブレーション、ジャイロ・センサーのバイアス (XG_BIAS_LOW および XG_BIAS_HIGH)

表 77. XG_BIAS_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x40, 0x41 | 0x0000 | R/W | Yes |

表 78. XG_BIAS_LOW のビット定義

| ビット | 説明 |
|--------|----------------------------|
| [15:0] | X 軸ジャイロ・センサーのオフセット補正、下位ワード |

表 79. XG_BIAS_HIGH のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x42, 0x43 | 0x0000 | R/W | Yes |

表 80. XG_BIAS_HIGH のビット定義

| ビット | 説明 |
|--------|------------------------------|
| [15:0] | X 軸ジャイロ・センサーのオフセット補正係数、上位ワード |

XG_BIAS_LOW レジスタ（表 77 と表 78 を参照）と XG_BIAS_HIGH レジスタ（表 79 と表 80 を参照）を組み合わせると、x 軸ジャイロ・センサーのバイアスを調整できます。表 13 のデータ・フォーマット例は XG_BIAS_HIGH レジスタにも適用され、表 14 のデータ・フォーマット例は、XG_BIAS_LOW レジスタと XG_BIAS_HIGH レジスタを組み合わせ得られる 32 ビット数に適用されます。これら 2 つのレジスタの組み合わせ方法と x 軸ジャイロ・センサー測定への影響については、図 49 を参照してください。

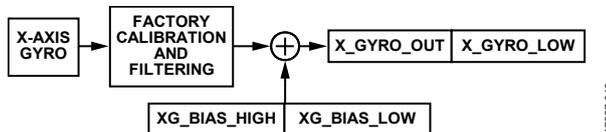


図 49. ジャイロ・センサーのユーザー・キャリブレーション信号パス

キャリブレーション、ジャイロ・センサーのバイアス (YG_BIAS_LOW および YG_BIAS_HIGH)

表 81. YG_BIAS_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x44, 0x45 | 0x0000 | R/W | Yes |

表 82. YG_BIAS_LOW のビット定義

| ビット | 説明 |
|--------|----------------------------|
| [15:0] | Y 軸ジャイロ・センサーのオフセット補正、下位ワード |

表 83. YG_BIAS_HIGH のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x46, 0x47 | 0x0000 | R/W | Yes |

表 84. YG_BIAS_HIGH のビット定義

| ビット | 説明 |
|--------|------------------------------|
| [15:0] | Y 軸ジャイロ・センサーのオフセット補正係数、上位ワード |

YG_BIAS_LOW レジスタ（表 81 と表 82 を参照）と YG_BIAS_HIGH レジスタ（表 83 と表 84 を参照）を組み合わせると、y 軸ジャイロ・センサーのバイアスを調整できます。表 13 のデータ・フォーマット例は YG_BIAS_HIGH レジスタにも適用され、表 14 のデータ・フォーマット例は、YG_BIAS_LOW レジスタと YG_BIAS_HIGH レジスタを組み合わせ得られる 32 ビット数に適用されます。このレジスタは、XG_BIAS_LOW レジスタと XG_BIAS_HIGH レジスタが x 軸のジャイロ・センサー測定値に影響を与えるのと同様に、y 軸のジャイロ・センサー測定値に影響を与えます（図 49 参照）。

キャリブレーション、ジャイロ・センサーのバイアス (ZG_BIAS_LOW および ZG_BIAS_HIGH)

表 85. ZG_BIAS_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x48, 0x49 | 0x0000 | R/W | Yes |

表 86. ZG_BIAS_LOW のビット定義

| ビット | 説明 |
|--------|----------------------------|
| [15:0] | Z 軸ジャイロ・センサーのオフセット補正、下位ワード |

表 87. ZG_BIAS_HIGH のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x4A, 0x4B | 0x0000 | R/W | Yes |

表 88. ZG_BIAS_HIGH のビット定義

| ビット | 説明 |
|--------|------------------------------|
| [15:0] | Z 軸ジャイロ・センサーのオフセット補正係数、上位ワード |

ZG_BIAS_LOW レジスタ（表 85 と表 86 を参照）と ZG_BIAS_HIGH レジスタ（表 87 と表 88 を参照）を組み合わせると、z 軸ジャイロ・センサーのバイアスを調整できます。表 13 のデータ・フォーマット例は ZG_BIAS_HIGH レジスタにも適用され、表 14 のデータ・フォーマット例は、ZG_BIAS_LOW レジスタと ZG_BIAS_HIGH レジスタを組み合わせ得られる 32 ビット数に適用されます。

このレジスタは、XG_BIAS_LOW レジスタと XG_BIAS_HIGH レジスタが x 軸のジャイロ・センサー測定値に影響を与えるのと同様に、z 軸のジャイロ・センサー測定値に影響を与えます (図 49 参照)。

キャリブレーション、加速度センサーのバイアス (XA_BIAS_LOW および XA_BIAS_HIGH)

表 89. XA_BIAS_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x4C, 0x4D | 0x0000 | R/W | Yes |

表 90. XA_BIAS_LOW のビット定義

| ビット | 説明 |
|--------|--------------------------|
| [15:0] | X 軸加速度センサーのオフセット補正、下位ワード |

表 91. XA_BIAS_HIGH のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x4E, 0x4F | 0x0000 | R/W | Yes |

表 92. XA_BIAS_HIGH のビット定義

| ビット | 説明 |
|--------|--------------------------|
| [15:0] | X 軸加速度センサーのオフセット補正、上位ワード |

XA_BIAS_LOW レジスタ (表 89 と表 90 を参照) と XA_BIAS_HIGH レジスタ (表 91 と表 92 を参照) を組み合わせると、x 軸加速度センサーのバイアスを調整できます。表 27 のデータ・フォーマット例は XA_BIAS_HIGH レジスタにも適用され、表 28 のデータ・フォーマット例は、XA_BIAS_LOW レジスタと XA_BIAS_HIGH レジスタを組み合わせ得られる 32 ビット数に適用されます。これら 2 つのレジスタの組み合わせ方法と x 軸加速度センサー測定への影響については、図 50 を参照してください。

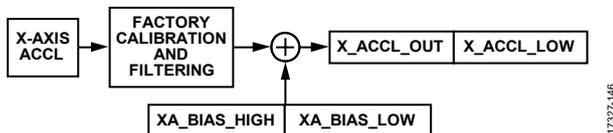


図 50. 加速度センサーのユーザ・キャリブレーション信号パス

キャリブレーション、加速度センサーのバイアス (YA_BIAS_LOW および YA_BIAS_HIGH)

表 93. YA_BIAS_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x50, 0x51 | 0x0000 | R/W | Yes |

表 94. YA_BIAS_LOW のビット定義

| ビット | 説明 |
|--------|--------------------------|
| [15:0] | Y 軸加速度センサー・オフセット補正、下位ワード |

表 95. YA_BIAS_HIGH のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x52, 0x53 | 0x0000 | R/W | Yes |

表 96. YA_BIAS_HIGH のビット定義

| ビット | 説明 |
|--------|--------------------------|
| [15:0] | Y 軸加速度センサー・オフセット補正、上位ワード |

YA_BIAS_LOW レジスタ (表 93 と表 94 を参照) と YA_BIAS_HIGH レジスタ (表 95 と表 96 を参照) を組み合わせると、ユーザが y 軸加速度センサーのバイアスを調整できます。表 27 のデータ・フォーマット例は YA_BIAS_HIGH レジスタにも適用され、表 28 のデータ・フォーマット例は、YA_BIAS_LOW レジスタと YA_BIAS_HIGH レジスタを組み合わせ得られる 32 ビット数に適用されます。このレジスタは、XA_BIAS_LOW レジスタと XA_BIAS_HIGH レジスタが x 軸の加速度センサー測定値に影響を与えるのと同様に、y 軸の加速度センサー測定値に影響を与えます (図 50 参照)。

キャリブレーション、加速度センサーのバイアス (ZA_BIAS_LOW および ZA_BIAS_HIGH)

表 97. ZA_BIAS_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x54, 0x55 | 0x0000 | R/W | Yes |

表 98. ZA_BIAS_LOW のビット定義

| ビット | 説明 |
|--------|--------------------------|
| [15:0] | Z 軸加速度センサーのオフセット補正、下位ワード |

表 99. ZA_BIAS_HIGH のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x56, 0x57 | 0x0000 | R/W | Yes |

表 100. ZA_BIAS_HIGH のビット定義

| ビット | 説明 |
|--------|--------------------------|
| [15:0] | Z 軸加速度センサーのオフセット補正、上位ワード |

ZA_BIAS_LOW レジスタ (表 97 と表 98 を参照) と ZA_BIAS_HIGH レジスタ (表 99 と表 100 を参照) を組み合わせると、z 軸加速度センサーのバイアスを調整できます。表 27 のデータ・フォーマット例は ZA_BIAS_HIGH レジスタにも適用され、表 28 のデータ・フォーマット例は、ZA_BIAS_LOW レジスタと ZA_BIAS_HIGH レジスタを組み合わせ得られる 32 ビット数に適用されます。このレジスタは、XA_BIAS_LOW レジスタと XA_BIAS_HIGH レジスタが x 軸の加速度センサー測定値に影響を与えるのと同様に、z 軸の加速度センサー測定値に影響を与えます (図 50 参照)。

フィルタ・コントロール・レジスタ (FILT_CTRL)

表 101. FILT_CTRL のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x5C, 0x5D | 0x0000 | R/W | Yes |

表 102. FILT_CTRL のビット定義

| ビット | 説明 |
|--------|---------------------------------|
| [15:3] | 未使用 |
| [2:0] | フィルタ・サイズ変数 B、各段のタップ数、 $N = 2^B$ |

FILT_CTRL レジスタ (表 101 と表 102 を参照) によって、2 個の直列接続された平均化フィルタで構成されるバートレット・ウィンドウ FIR フィルタ (図 24 参照) のユーザ制御が可能となります。例えば、0xCC04、続いて 0xCD00 というシーケンスを使用して、FILT_CTRL レジスタのビット [2:0] を 0100 に設定します。これによって各段のタップ数は 16 となります。図 51 に、FILT_CTRL レジスタの様々な設定に対する周波数応答を示します。

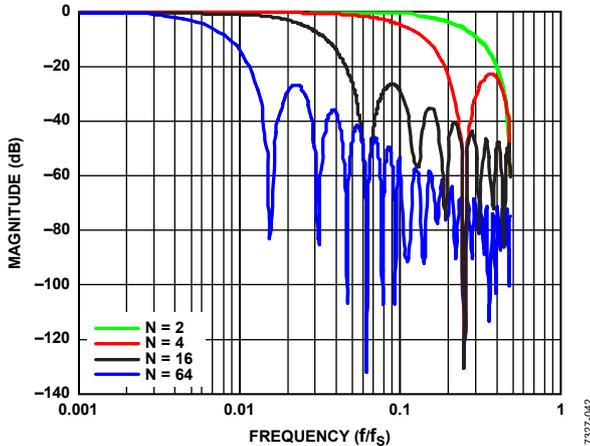


図 51. バートレット・ウィンドウの FIR フィルタの周波数応答 (位相遅延 = N サンプル)

範囲識別子 (RANG_MDL)

表 103. RANG_MDL のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x5E, 0x5F | Not applicable | R | No |

表 104. RANG_MDL のビット定義

| ビット | 説明 |
|--------|--|
| [15:3] | 未使用 |
| [3:2] | ジャイロ・センサーの測定範囲 00 = 予備 01 = 予備 10 = 予備 11 = $\pm 2000\%/sec$ (ADIS16500AMLZ) |
| [1:0] | 予備、バイナリ値 = 11 |

各種コントロール・レジスタ (MSC_CTRL)

表 105. MSC_CTRL のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x60, 0x61 | 0x00C1 | R/W | Yes |

表 106. MSC_CTRL のビット定義

| ビット | 説明 |
|---------|---|
| [15:10] | 未使用 |
| 9 | BURST32. 32 ビット・バースト・イネーブル・ビット。バースト・アレイが指定のデータ・タイプで更新されるまで 1 データ・レディ・サイクル待つ必要があります。 1 = 32 ビット・バースト・データ。 0 = 16 ビット・バースト・データ (デフォルト)。 |
| 8 | BURST_SEL. バースト読出し出力アレイ選択。このビットは、どの補正済みデータがバースト読出しに含まれるかを制御します。 1 = バースト・データには角度変化および速度変化データが含まれます。 0 = バースト・データにはジャイロ・センサーおよび加速度センサー・データが含まれます (デフォルト)。 |
| 7 | ジャイロ・センサーの直線加速度補償。有効にすると、工場出荷時キャリブレーション済みの直線加速度補償データがジャイロ・センサー出力に適用されます。 1 = 有効。 0 = 無効 (デフォルト)。 |
| 6 | 振動ポイント・アライメント。このビットがセットされると、パッケージのコーナ上の共通振動ポイントに、回転角を考慮に入れて加速度センサーを再配置できます。 1 = 有効。 0 = 無効 (デフォルト)。 |
| 5 | 未使用。常に 0 に設定されます。 |
| 4 | SENS_BW. 内部センサーの帯域幅。 0 = 広帯域幅 (デフォルト)、表 1 を参照。 1 = 370Hz。このモードでは、ジャイロ・センサーの群遅延は 0.17ms 長くなり、加速度センサーの群遅延は 0.63ms 長くなります。 |
| [3:2] | SYNC モード選択 (詳細については、クロック制御のセクションを参照)。 00 = 内部 SYNC (デフォルト)。内部の 2kHz のクロックを使用します。 01 = 直接入力同期モード。ユーザが 1900Hz~2100Hz の外部入力クロックを供給します。 10 = スケリング同期モード。供給する 1Hz~128Hz の外部入力クロックを、ADIS16500 内で 1900Hz~2100Hz にアップスケールします。 11 = 出力同期モード。内部同期モードと同じように内部クロックを使用しますが、SYNC ピンが出力信号として機能し、内部クロックがセンサーをサンプリングしたときにそのことを知らせます。 |
| 1 | SYNC 極性 (入力または出力)。 1 = 立上がりエッジでサンプリングをトリガ。 0 = 立下がりエッジでサンプリングをトリガ (デフォルト)。 |
| 0 | DR 極性。このビットは DR ピンの極性を制御します。 1 = データが有効なときにアクティブ・ハイ。 0 = データが有効なときにアクティブ・ロー (デフォルト)。 |

振動ポイント

MSC_CTRL レジスタのビット 6 (表 106 参照) で、振動ポイント・アライメント機能のオン/オフを制御します。この機能は、加速度センサーを、ピン A1 に最も近いパッケージのコーナにマッピングするものです (図 52 参照)。工場出荷時の MSC_CTRL レジスタのデフォルト設定では、この機能はオンになっています。MSC_CTRL レジスタの工場出荷時の他のデフォルト設定値を変更せずにこの機能をオフにするには、0xE081、続いて 0xE100 というコマンド・シーケンスを DIN ピンに使用して、MSC_CTRL レジスタのビット 6 を 0 にします。

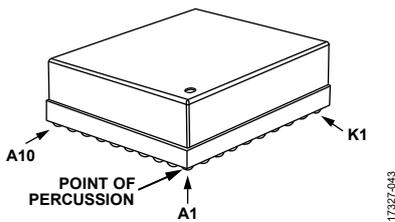


図 52. 振動ポイント基準点

直線加速度がジャイロ・センサーのバイアスに及ぼす影響

MSC_CTRL レジスタのビット 7 (表 106 参照) で、ジャイロ・センサーの信号キャリブレーション・ルーチンにおける直線加速度補償のオン/オフを制御します。工場出荷時の MSC_CTRL レジスタのデフォルト設定では、この補償はオンになっています。補償をオフにするには、0xE041、続いて 0xEF00 というシーケンスを DIN ピンに使用して、MSC_CTRL レジスタのビット 7 を 0 にします。

同期モード選択

同期モード選択ビットの機能については、クロック制御のセクションを参照してください。

同期入力周波数乗算器 (UP_SCALE)

表 107. UP_SCALE のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x62, 0x63 | 0x07D0 | R/W | Yes |

表 108. UP_SCALE のビット定義

| ビット | 説明 |
|--------|--------------------|
| [15:0] | K_{ESCF} 、バイナリ形式 |

UP_SCALE レジスタの機能とプログラミングについては、クロック制御のセクションを参照してください。

デシメーション・フィルタ (DEC_RATE)

表 109. DEC_RATE のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x64, 0x65 | 0x0000 | R/W | Yes |

表 110. DEC_RATE のビット定義

| ビット | 説明 |
|---------|-------------------------------|
| [15:11] | ドント・ケア |
| [10:0] | デシメーション・レート、バイナリ形式、最大値 = 1999 |

DEC_RATE レジスタ (表 109 と表 110 を参照) は、平均化デシメーション・フィルタのユーザ制御を可能にします。このフィルタは、ジャイロ・センサーと加速度センサーのデータの平均化とデシメーションを行うのに加え、更新ごとの角度変化と速度変化の追跡時間の延長も行います。ADIS16500 が内部クロック・モード (MSC_CTRL レジスタのビット [3:2]、表 106 参照) で動作する場合、出力データ・レートの公称値は 2000/(DEC_RATE+1) に等しくなります。例えば、出力サンプル・レートを 100SPS (2000 ÷ 20) に減らすためには、DEC_RATE = 0x0013 と設定します。このとき使用する DIN ピンのシーケンスは 0xE413、続いて 0xE500 とします。

外部同期モードのデータ更新レート

入力の同期オプションを使用する場合、スケール同期モード (MSC_CTRL レジスタのビット [3:2] = 10、表 106 参照) では出力データ・レートは次式に等しくなります。

$$(f_{SYNC} \times K_{ESCF}) / (DEC_RATE + 1)$$

ここで、

f_{SYNC} は SYNC ピンのクロック信号の周波数、
 K_{ESCF} は UP_SCALE レジスタ (表 108 参照) の値です。

直接同期モードを使用する場合は、 $K_{ESCF} = 1$ になります。

連続バイアス予測 (NULL_CNFG)

表 111. NULL_CNFG のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x66, 0x67 | 0x070A | R/W | Yes |

表 112. NULL_CNFG のビット定義

| ビット | 説明 |
|---------|--|
| [15:14] | 未使用 |
| 13 | Z 軸加速度センサー・バイアス補正イネーブル (1 = イネーブル) |
| 12 | Y 軸加速度センサー・バイアス補正イネーブル (1 = イネーブル) |
| 11 | X 軸加速度センサー・バイアス補正イネーブル (1 = イネーブル) |
| 10 | Z 軸ジャイロ・センサー・バイアス補正イネーブル (1 = イネーブル) |
| 9 | Y 軸ジャイロ・センサー・バイアス補正イネーブル (1 = イネーブル) |
| 8 | X 軸ジャイロ・センサー・バイアス補正イネーブル (1 = イネーブル) |
| [7:4] | 未使用 |
| [3:0] | 時間ベース制御 (TBC)、範囲: 0~12 (デフォルト = 10)、 $t_b = 2^{TBC} / 2000$ (時間ベース)、 $t_a = 64 \times t_b$ (平均時間) |

NULL_CNFG レジスタ (表 111 と表 112 を参照) は、連続バイアス予測 (CBE) の設定を制御します。この CBE は、GLOB_CMD レジスタのビット [0] (表 114 参照) 内のバイアス補正更新コマンドに関連付けられているものです。

NULL_CNFG レジスタのビット [3:0] はバイアス予測のための合計平均時間 (t_A) を設定し、NULL_CNFG レジスタのビット [13:8] は各センサーのオン/オフを制御します。NULL_CNFG レジスタの工場出荷時のデフォルト設定では、ジャイロ・センサー用のバイアス・ヌル・コマンドはイネーブルに、加速度センサー用のバイアス・ヌル・コマンドはディスエーブルになっており、平均時間は約 32 秒に設定されています。

グローバル・コマンド (GLOB_CMD)

表 113. GLOB_CMD のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x68, 0x69 | Not applicable | W | No |

表 114. GLOB_CMD のビット定義

| ビット | 説明 |
|--------|-----------------|
| [15:8] | 未使用 |
| 7 | ソフトウェア・リセット |
| [6:5] | 未使用 |
| 4 | フラッシュ・メモリ・テスト |
| 3 | フラッシュ・メモリの更新 |
| 2 | センサー・セルフ・テスト |
| 1 | 工場キャリブレーション値の復元 |
| 0 | バイアス補正の更新 |

GLOB_CMD レジスタ (表 113 と表 114 を参照) は、各種動作のトリガ・ビットを出力します。特定の機能を開始するには、GLOB_CMD の該当ビットに 1 を書き込んでください。これらのコマンドが実行されている間、データの生成は停止し、DR ピンのパルス出力も停止し、SPI インターフェースは要求に応答しません。表 1 に各 GLOB_CMD コマンドの実行時間を示します。

ソフトウェア・リセット

トリガをリセットするには、GLOB_CMD レジスタのビット 7 を 1 に設定します。使用する DIN シーケンスは、0xE880、続いて 0xE900 とします。このリセットによりすべてのデータがクリアされ、データのサンプリングと処理が再起動されます。この機能によって、RST ピン (表 5 のピン F3 を参照) のトグルに代わる方法として、ファームウェアを使用することができます。

フラッシュ・メモリ・テスト

フラッシュ・メモリをテストするには、GLOB_CMD レジスタのビット 4 を 1 に設定します。使用する DIN シーケンスは、0xE810、続いて 0xE900 とします。このコマンドは、フラッシュ・メモリ上 (ユーザ・レジスタの領域は除く) で CRC 演算を実行し、これを工場出荷時の設定プロセスで得られる元の CRC の値と比較するものです。現在の CRC が元の CRC と一致しない場合、DIAG_STAT レジスタのビット 6 (表 11 参照) が 1 になり、結果が失敗であることを示します。

フラッシュ・メモリの更新

フラッシュ・メモリにあるすべてのユーザ設定レジスタのバックアップをトリガするには、GLOB_CMD レジスタのビット 3 を 1 に設定します。使用する DIN シーケンスは、0xE808、続いて 0xE900 とします。DIAG_STAT レジスタのビット 2 (表 11 参照) は、このプロセスが成功したか (0) 失敗したか (1) を示します。

センサー・セルフ・テスト

慣性センサーのセルフ・テスト・ルーチンをトリガするには、GLOB_CMD レジスタのビット 2 を 1 に設定します。使用する DIN シーケンスは、0xE804、続いて 0xE900 とします。このセルフ・テスト・ルーチンでは、次の手順に従って各慣性センサーの完全性を検証します。

- 各センサーの出力を測定します。
- 次に、セルフ・テストをアクティブにします。これにより内部の各センサーの機械部品が既知の距離だけ物理的に変位し、センサーに観測可能な応答を生成します。
- 各センサーの出力応答を測定します。
- セルフ・テストを無効にします。
- 手順 1 (セルフ・テスト: オフ) のセンサー測定値と手順 4 (セルフ・テスト: オン) のセンサー測定値の差を計算します。
- この差と内部合否基準を比較します。
- 合否結果を DIAG_STAT レジスタのビット 5 (表 11 参照) に記録します。

このテストの実行中にデバイスを動かすと、誤って故障と判定される場合があります。

工場キャリブレーション値の復元

MSC_CTRL、DEC_RATE、FILT_CTRL の各レジスタの工場出荷時のデフォルト設定値を復元し、ユーザ設定可能なすべてのバイアス補正設定値をクリアするには、GLOB_CMD レジスタのビット 1 を 1 に設定します。そのために使用する DIN シーケンスは、0xE802、続いて 0xE900 とします。このコマンドを実行すると、次のレジスタに 0x0000 が書き込まれます。XG_BIAS_LOW、XG_BIAS_HIGH、YG_BIAS_LOW、YG_BIAS_HIGH、ZG_BIAS_LOW、ZG_BIAS_HIGH、XA_BIAS_LOW、XA_BIAS_HIGH、YA_BIAS_LOW、YA_BIAS_HIGH、ZA_BIAS_LOW、および ZA_BIAS_HIGH。

バイアス補正の更新

CBE (表 112 参照) の補正係数を使用してバイアス補正をトリガするには、GLOB_CMD レジスタのビット 0 を 1 に設定します。そのために使用する DIN ピンのシーケンスは、0xE801、続いて 0xE900 とします。

ファームウェア・レビジョン (FIRM_REV)

表 115. FIRM_REV のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x6C, 0x6D | Not applicable | R | No |

表 116. FIRM_REV のビット定義

| ビット | 説明 |
|--------|-----------------------------------|
| [15:0] | ファームウェア・レビジョン、2 進化 10 進数 (BCD) 形式 |

FIRM_REV レジスタ (表 115 と表 116 を参照) は、内部ファームウェアのファームウェア・レビジョンを示します。このレジスタは BCD フォーマットを使用し、各ニブルが 1 つの桁を表します。例えば、FIRM_REV = 0x0104 の場合のファームウェア・レビジョンは 1.04 です。

ファームウェア・レビジョン月日 (FIRM_DM)

表 117. FIRM_DM のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x6E, 0x6F | Not applicable | R | No |

表 118. FIRM_DM のビット定義

| ビット | 説明 |
|--------|---------------|
| [15:8] | 工場設定の月、BCD 形式 |
| [7:0] | 工場設定の日、BCD 形式 |

FIRM_DM レジスタ (表 117 と表 118 を参照) には、工場設定日を表す月と日付が格納されます。FIRM_DM レジスタのビット [15:8] には、工場設定の月を示す数字が格納されます。例えば、11 月は FIRM_DM レジスタのビット [15:8] = 0x11 で表されます。FIRM_DM レジスタのビット [7:0] には、工場設定日が格納されます。例えば、27 日は FIRM_DM レジスタのビット [7:0] = 0x27 で表されます。

ファームウェア・レビジョンの年 (FIRM_Y)

表 119. FIRM_Y のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x70, 0x71 | Not applicable | R | No |

表 120. FIRM_Y のビット定義

| ビット | 説明 |
|--------|---------------|
| [15:0] | 工場設定の年、BCD 形式 |

FIRM_Y レジスタ (表 119 と表 120 を参照) には、工場設定日を表す西暦年が格納されます。例えば、2017 年は FIRM_Y = 0x2017 で表されます。

製品 ID (PROD_ID)

表 121. PROD_ID のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|---------|--------|--------------|
| 0x72, 0x73 | 0x4074 | R | No |

表 122. PROD_ID のビット定義

| ビット | 説明 |
|--------|---------------|
| [15:0] | 製品識別 = 0x4074 |

PROD_ID レジスタ (表 121 と表 122 を参照) には、デバイス番号の数値部分 (16,500) が格納されます。このレジスタのループ読み出しを使用して通信の完全性を評価する方法の例については、図 34 を参照してください。

シリアル番号 (SERIAL_NUM)

表 123. SERIAL_NUM のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x74, 0x75 | Not applicable | R | No |

表 124. SERIAL_NUM のビット定義

| ビット | 説明 |
|--------|--------------|
| [15:0] | ロット固有のシリアル番号 |

スクラッチ・レジスタ (USER_SCR_1~USER_SCR_3)

表 125. USER_SCR_1 のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x76, 0x77 | Not applicable | R/W | Yes |

表 126. USER_SCR_1 のビット定義

| ビット | 説明 |
|--------|-------|
| [15:0] | ユーザ定義 |

表 127. USER_SCR_2 のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x78, 0x79 | Not applicable | R/W | Yes |

表 128. USER_SCR_2 のビット定義

| ビット | 説明 |
|--------|-------|
| [15:0] | ユーザ定義 |

表 129. USER_SCR_3 のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x7A, 0x7B | Not applicable | R/W | Yes |

表 130. USER_SCR_3 のビット定義

| ビット | 説明 |
|--------|-------|
| [15:0] | ユーザ定義 |

USER_SCR_1 (表 125 と表 126 を参照)、USER_SCR_2 (表 127 と表 128 を参照)、USER_SCR_3 (表 129 と表 130 を参照) の各レジスタにより、ユーザが情報を保存できる場所が 3 ヶ所用意されます。情報をこれらのレジスタに書き込んだ後、不揮発性のストレージに対して、手動のフラッシュ・メモリ更新コマンド (GLOB_CMD レジスタのビット 3、表 114 参照) を使用します。

フラッシュ・メモリ書換え回数カウンタ (FLSHCNT_LOW および FLSHCNT_HIGH)

表 131. FLSHCNT_LOW のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x7C, 0x7D | Not applicable | R | No |

表 132. FLSHCNT_LOW のビット定義

| ビット | 説明 |
|--------|------------------------|
| [15:0] | フラッシュ・メモリ書込みカウンタ、下位ワード |

表 133. FLSHCNT_HIGH のレジスタ定義

| Addresses | Default | Access | Flash Backup |
|------------|----------------|--------|--------------|
| 0x7E, 0x7F | Not applicable | R | No |

表 134. FLSHCNT_HIGH のビット定義

| ビット | 説明 |
|--------|------------------------|
| [15:0] | フラッシュ・メモリ書込みカウンタ、上位ワード |

FLSHCNT_LOW レジスタ (表 131 と表 132) と FLSHCNT_HIGH レジスタ (表 133 と表 134) は、組み合わせられて、フラッシュ・メモリの書込みサイクル数を記録する 32 ビット・バイナリ・カウンタを構成します。フラッシュ・メモリは、書込みサイクルに加えてサービス寿命も有限で、その長さはジャンクション温度に依存します。特定のジャンクション温度においてフラッシュ・メモリのデータ保持寿命を予測するための指標を、図 53 に示します。ジャンクション温度は、ケース温度より約 7°C 高くなっています。

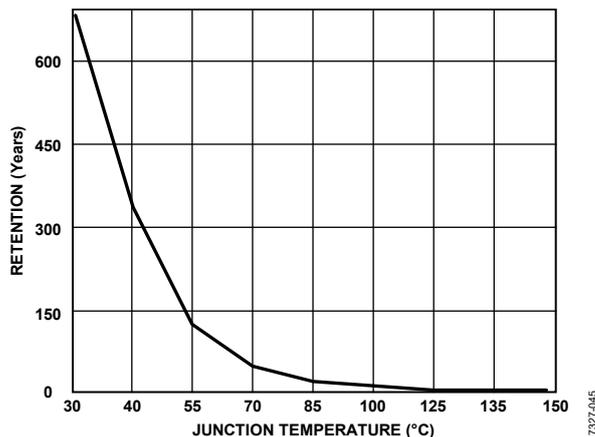


図 53. フラッシュ・メモリのデータ保持期間

アプリケーション情報

アセンブリとハンドリングのポイント

パッケージの特性

ADIS16500 は、100 ボール BGA インターフェースを備えたマルチチップ・モジュール・パッケージです。このパッケージには、リッド、基材、BGA パターンという 3 つの基本属性があり、システムの PCB に対するパッケージのハンドリングとアセンブリに影響を与えます。リッドの材料は液晶ポリマー (LCP) で、厚さは公称 0.5mm です。基材は厚さが公称 1.57mm のラミネートです。ハンダボールの材料は SAC305 で、各ボールの直径は公称 0.75mm ($\pm 0.15\text{mm}$) です。BGA パターンは 10 × 10 アレイです。

すべての電気接続と物理的接続は、この 10 × 10 アレイを介して行われます (図 55 参照)。図 59 の底面図では ADIS16500 の製造に起因するその他の形状を示していますが、これらは ADIS16500 の取り付けや使用に影響を与えません。

アセンブリのポイント

ADIS16500 を PCB に取り付ける際は、以下のガイドラインに従います。

- ADIS16500 は、J-STD-020E に準拠したハンダ・リフロー工程をサポートします。
- ハンダ・リフロー工程を実行するのは 1 回だけに限定してください (リワークは行わないでください)。
- リッドの上面には、ADIS16500 のアセンブリ工程での通気および圧力リリース用の穴があります (図 54 参照)。ADIS16500 を PCB に取り付ける際には、この穴をふさがないようにしてください。通常動作時にこの穴が覆われても、一般的には問題ありません。

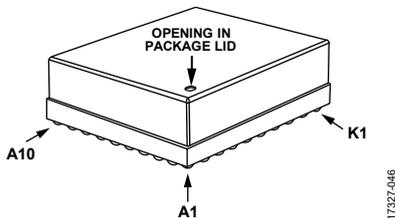


図 54. 圧力リリース用の穴

- 無洗浄フラックスを使用し、デバイスを洗浄溶剤にさらさないでください。溶剤が複数の経路を通して ADIS16500 の内部に浸透することがあります。
- ハンダ・リフロー工程の前に、J-STD-033 の吸湿耐性水準 5 に従って吸湿管理を行ってください。
- 表 3 の最大定格を超える機械的衝撃を ADIS16500 に与えないでください。標準的な PCB 工程では、高速ハンドリング装置およびパネル分離工程で有害なレベルの機械的衝撃が生じるおそれがあります。

PCB レイアウトに関する推奨事項

PCB 上での ADIS16500 のパッド・デザインとレイアウトの例を図 55 に示します。この例では、直径 0.56mm のメタル・パッドの周囲に直径 0.73mm のハンダ・マスク開口部を使用しています。ADIS16500 の基材と同じ熱膨張特性を持つ材料をシステム PCB に使用している場合は、そのシステム PCB にも同じハンダ・マスクを使用して、ADIS16500 のボールへの取り付けをサポートするパッドの境界を規定できます。ADIS16500 の基材の熱膨張係数 (CTE) は、約 14ppm/°C です。

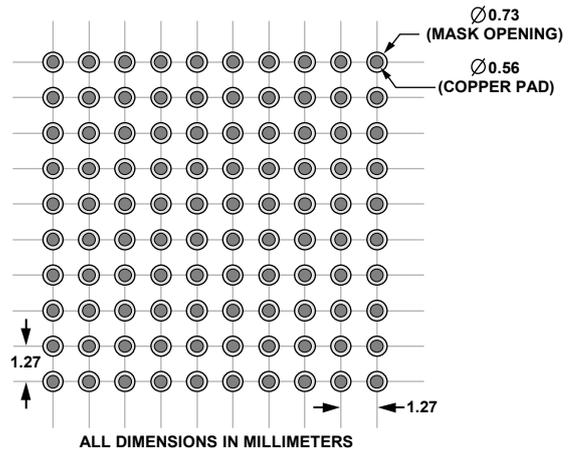


図 55. 推奨の PCB パターン、ハンダ・マスクで規定されたパッド

アンダーフィル

アンダーフィルは、剥離応力や長時間の振動など、ADIS16500 のハンダ接合部の完全性に対する脅威を軽減するのに有効な手法です。アンダーフィルの材料の選択、アンダーフィルの現像および硬化工程では、材料がそれぞれの表面 (ADIS16500 の基材とシステム PCB) 間の隙間を充填し、両方の表面に密着するようにしてください。この種の機械的応力がかからないアプリケーションや、システム PCB の CTE が ADIS16500 の基材の CTE (約 14ppm/°C) とほぼ同じ値であれば、ADIS16500 にアンダーフィル材料を使用する必要はありません。

プロセスの検証と制御

システム PCB への ADIS16500 の取り付け工程では、最初に次のガイドラインに従ってください。取り付け工程の条件はシステムや状況に応じて異なります。したがって、取り付け工程ではハンダ接合部の完全性が最適な形で確保されるようにしてください。最終システムがすべての環境試験条件を満たすことを確認してください。また、取り付け工程のすべての主要な特性 (ピーク温度、ドウェル時間、上昇率/下降率など) の測定と制御の手法を確立してください。

電源に関する考慮事項

ADIS16500 には VDD ピンと GND ピンの間に 6μF のデカップリング容量があります。VDD の電圧が 0V から 3.3V に増加すると、このコンデンサ・バンクに次式で表されるプロファイルの充電電流（単位はアンペア）が発生します。

$$I_{DD}(t) = C \frac{dVDD}{dt} = 6 \times 10^{-6} \times \frac{dVDD(t)}{dt}$$

ここで、

$I_{DD}(t)$ は最初の電源立ち上がり時に VDD ピンに流れる電流値を時間の関数として表したものの、

C は VDD ピンと GND ピン間の内部容量 (6μF)、

$VDD(t)$ は VDD ピンの電圧を時間の関数として表したものです。

例えば、VDD が 0V から 3.3V まで 66μs かけて一定の割合で増加する場合、この時間での充電電流は 300mA となります。また、ADIS16500 には処理機能が組み込まれており、初期化やリセット復帰動作時に過渡電流が流れます。これらの処理時には、VDD が 3.0V に達してから約 40ms 後（またはリセット・シーケンスが開始してから約 40ms 後）に 250mA のピーク電流が発生します。

評価用ツール

ブレイクアウト・ボード

ADIS16500 には、ADIS16500 モデルと既存の組み込みプロセッサ・プラットフォームを簡単な方法で接続できるブレイクアウト・ボードがあります。ADIS16500 ブレイクアウト・ボードのモデル番号は、ADIS16500/PCBZ です。図 56 に、ADIS16500 ボードと同一の [ADIS16505-2](#) ボードを示します。



図 56. ADIS16500 ブレイクアウト・ボード (ADIS16505-2 を掲載)

ブレイクアウト・ボードの電氣的インターフェース (J1) は、標準リボン・ケーブル (1mm ピッチ) に対応する 2 列、2mm ピッチの 16 ピン・インターフェースです。表 135 に、J1 のピン配置を示します。J1 は、標準リボン・ケーブルを使用した組み込みプロセッサ・ボードとの直接接続をサポートします。電磁干渉 (EMI) などに対する感度は条件によって異なりますが、これらのボードは通常、最大長 20cm までのリボン・ケーブルを介して信頼性の高い通信をサポートします。

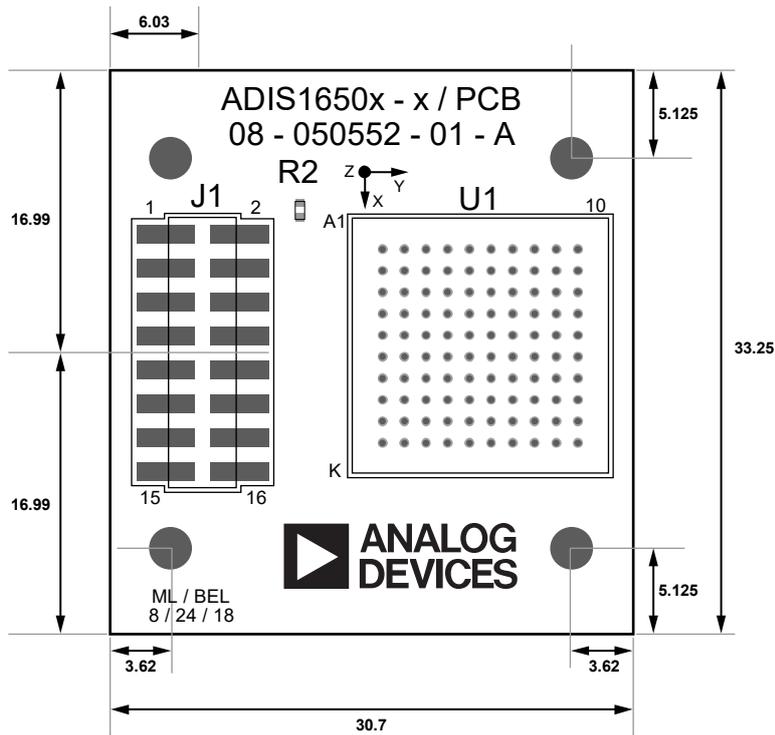
表 135. J1 のピン配置、ブレイクアウト・ボード

| J1 のピン番号 | 信号 | 機能 |
|----------|------|-----------|
| 1 | RST | リセット |
| 2 | SCLK | SPI |
| 3 | CS | SPI |
| 4 | DOUT | SPI |
| 5 | NC | 未接続 |
| 6 | DIN | SPI |
| 7 | GND | グラウンド |
| 8 | GND | グラウンド |
| 9 | GND | グラウンド |
| 10 | VDD | 電源電圧、3.3V |
| 11 | VDD | 電源電圧、3.3V |
| 12 | VDD | 電源電圧、3.3V |
| 13 | DR | データ・レディ |
| 14 | SYNC | 入力クロック |
| 15 | NC | 未接続 |
| 16 | NC | 未接続 |

取り付け穴や 16 ピン・ヘッダなどのすべての主要な機械的形狀についての寸法と位置を含む、ブレイクアウト・ボードの上面図を図 57 に示します。このブレイクアウト・ボードの電気回路図を図 58 に示します。詳細については、[ADIS1650x-x/PCBZ Breakout Board Wiki Guide](#) を参照してください。

PC ベースの評価ツール、EVAL-ADIS2

ブレイクアウト・ボードの J1 は、ADIS16500 と組み込みプロセッシング・システムの迅速なプロトタイプ接続をサポートするのに加えて、EVAL-ADIS2 評価用システムの J1 との直接接続が可能です。EVAL-ADISX プラットフォーム用 IMU 評価用ソフトウェアと組み合わせて使用する場合、EVAL-ADIS2 は、ADIS16500 IMU の設定とデータ収集を実行できる、簡単な機能テスト用プラットフォームを提供します。



DIMENSIONS SHOWN IN MILLIMETERS

図 57. ADIS16500 ブレークアウト・ボードの上面図

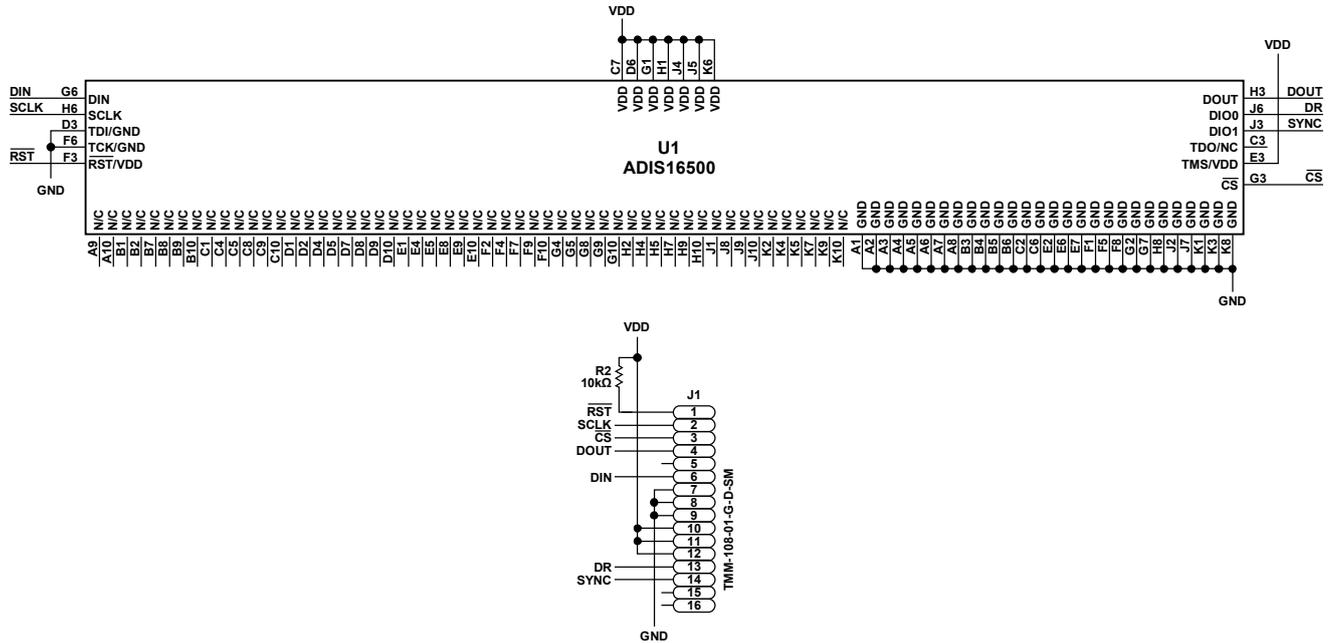
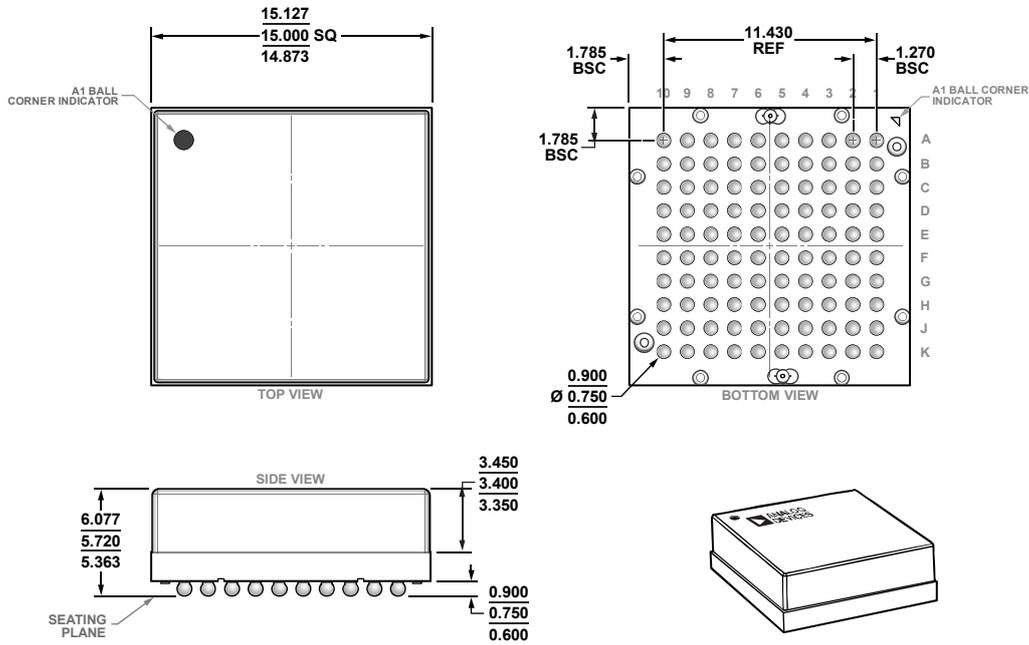


図 58. ADIS16500 ブレークアウト・ボードの回路図

パッケージとオーダー情報

外形寸法



04-11-2016-A

図 59. 100 ボールのボール・グリッド・アレイ・モジュール [BGA]
(ML-100-1)
寸法 : mm

オーダー・ガイド

| Model ¹ | Temperature Range | Package Description | Package Option |
|--------------------|-------------------|---------------------------------------|----------------|
| ADIS16500AMLZ | -25°C to +85°C | 100-Ball Ball Grid Array Module [BGA] | ML-100-1 |
| ADIS16500/PCBZ | | ADIS16500 Breakout Board | |

¹ Z = RoHS 準拠製品