



小型、高精度、6DoF（自由度）の 慣性センサー

データシート

ADIS16446

特長

デジタル・レンジ・スケーリングを備えた 3 軸デジタル・ジャイロ・センサー
 $\pm 250^\circ/\text{sec}$ 、 $\pm 500^\circ/\text{sec}$ 、 $\pm 1000^\circ/\text{sec}$ の設定
 軸間ミスマイメント： $\pm 0.05^\circ$
 3 軸デジタル加速度センサーのダイナミック・レンジ：
 $\pm 18g$ （最小）
 自律動作とデータ収集
 外部設定コマンド不要
 電源投入起動時間：205ms（代表値）
 工場出荷時キャリブレーション済みの感度、バイアス、
 軸アライメント
 キャリブレーション温度範囲： $-40^\circ\text{C} \sim +85^\circ\text{C}$
 SPI 互換
 オプションのバースト読み出しシーケンスによる高速データ
 転送
 内蔵温度センサー
 プログラマブルな動作と制御
 自動と手動のバイアス補正制御
 パートレット・ウィンドウ FIR（有限インパルス応答）長、
 タップ数
 デジタル I/O：データ・レディ、アラーム・インジケータ、
 汎用
 状態監視用アラーム
 最大 1.1kHz の外部同期入力クロック・オプション
 シングル・コマンドのセルフ・テスト
 電源電圧範囲：3.15V $\sim$ 3.45V
 2000g の機械的衝撃耐性
 動作温度範囲： $-40^\circ\text{C} \sim +105^\circ\text{C}$

アプリケーション

プラットフォームの安定化と制御
 ナビゲーション
 ロボット

概要

ADIS16446 iSensor®デバイスは、3 軸ジャイロ・センサー、3 軸加速度センサー、温度センサーを備えた全機能内蔵型の慣性システムです。ADIS16446 の各センサーは、業界最先端の iMEMS®技術と、動的性能を最適化するシグナル・コンディショニングを組み合わせたものです。工場出荷時のキャリブレーションで、各センサーの感度、バイアス、アライメントが特性評価されています。その結果、各センサーは個別の動的補正を備え、高精度なセンサー計測を行うことができます。

ADIS16446 は、高精度の多軸慣性センシングを工業用システムに組み込むための簡素で費用対効果に優れたソリューションを提供します。これは、とりわけディスクリット部品を使用した設計に伴う複雑さや費用と比較した場合にメリットがあります。必要なモーション・テストとキャリブレーションは全て工場での製造工程に組み込まれているため、システムを統合する時間を大幅に短縮できます。厳密な直交アライメントにより、ナビゲーション・システムの慣性フレーム・アライメントが簡単になります。シリアル・ペリフェラル・インターフェース（SPI）やレジスタ構造により、データ収集や設定制御とのインターフェースも容易です。

ADIS16446 は、[ADIS16334](#)、[ADIS16485](#)、または [ADIS16448](#) など、現在アナログ・デバイセズの他の慣性計測ユニット（IMU）製品を使用しているシステムと互換性のあるピン配置を採用しています。ADIS16446 は、**24.15mm × 37.70mm × 10.80mm の 20 ピン・モジュール**で、標準的なコネクタ・インターフェースを備えています。

機能ブロック図

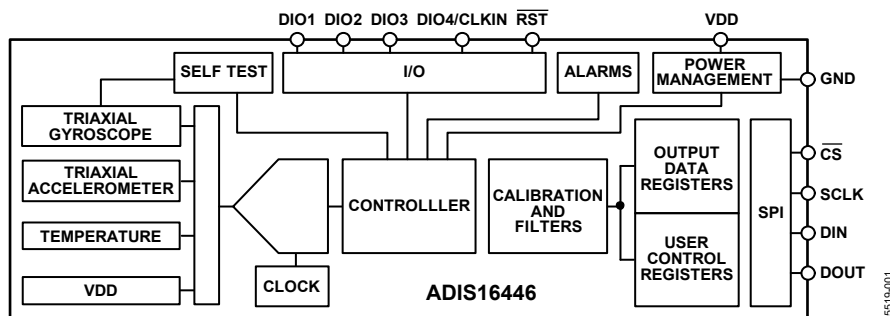


図 1.

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2021 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社／〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F
 電話 03 (5402) 8200
 大阪営業所／〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
 電話 06 (6350) 6868
 名古屋営業所／〒451-6038 愛知県名古屋市中区牛島町 6-1 名古屋ルーセントタワー 38F
 電話 052 (569) 6300

目次

特長	1	製品の識別.....	14
アプリケーション.....	1	セルフ・テスト機能.....	14
概要	1	ステータスおよびエラー・フラグ	15
機能ブロック図.....	1	入出力構成.....	16
改訂履歴	2	データ・レディ・インジケータ	16
仕様	3	汎用入出力.....	16
タイミング仕様.....	5	デジタル処理の設定	17
絶対最大定格.....	6	ジャイロ・センサーと加速度センサー	17
熱抵抗	6	入力クロック設定	17
ESD に関する注意.....	6	キャリブレーション	18
ピン配置およびピン機能の説明.....	7	ジャイロ・センサー	18
代表的な性能特性.....	8	加速度センサー.....	18
動作原理	9	アラーム.....	20
デバイス動作.....	9	静的アラームの使用	20
センサー・データの読出し	10	動的アラームの使用	20
デバイスの設定.....	10	アラーム・レポート	20
ユーザ・レジスタ	11	アプリケーション情報	21
出力データ・レジスタ	12	取付け上のポイント	21
ジャイロ・センサー.....	12	電源に関する考慮事項	21
加速度センサー.....	12	評価用ツール.....	21
内部温度	13	X 線感度.....	22
システム機能.....	14	外形寸法.....	23
グローバル・コマンド	14	オーダー・ガイド	23

改訂履歴

2/2021—Revision 0: Initial Version

仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 3.3\text{V}$ 、角速度 = $0^\circ/\text{sec}$ 、ダイナミック・レンジ = $\pm 1000^\circ/\text{sec} \pm 1g$ 。

表 1.

パラメータ	テスト条件/コメント	Min	Typ	Max	単位
GYROSCOPES					
Dynamic Range		± 1000	± 1200		$^\circ/\text{sec}$
Initial Sensitivity	$\pm 1000^\circ/\text{sec}$ 、表 12 を参照		0.04		$^\circ/\text{sec}/\text{LSB}$
	$\pm 500^\circ/\text{sec}$ 、表 12 を参照		0.02		$^\circ/\text{sec}/\text{LSB}$
	$\pm 250^\circ/\text{sec}$ 、表 12 を参照		0.01		$^\circ/\text{sec}/\text{LSB}$
Repeatability ¹	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$			1	%
Sensitivity Temperature Coefficient	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$		± 40		$\text{ppm}/^\circ\text{C}$
Misalignment	軸間		± 0.05		Degrees
	軸～フレーム（パッケージ）間		± 0.5		Degrees
Nonlinearity	最良適合直線		± 0.1		% of FS
Bias Repeatability ^{1,2}	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$ 、 1σ		0.5		$^\circ/\text{sec}$
In – Run Bias Stability	1σ 、 $\text{SMPL_PRD} = 0x0001$		14.5		$^\circ/\text{hr}$
Angular Random Walk	1σ 、 $\text{SMPL_PRD} = 0x0001$		0.66		$^\circ/\sqrt{\text{hr}}$
Bias Temperature Coefficient	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$		0.005		$^\circ/\text{sec}/^\circ\text{C}$
Linear Acceleration Effect on Bias	任意の軸、 1σ		0.015		$^\circ/\text{sec}/g$
Bias Supply Sensitivity	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$		0.2		$^\circ/\text{sec}/\text{V}$
Output Noise	$\pm 1000^\circ/\text{sec}$ レンジ、フィルタリングなし		0.27		$^\circ/\text{sec rms}$
Rate Noise Density	$f = 25\text{Hz}$ 、 $\pm 1000^\circ/\text{sec}$ レンジ、フィルタリングなし		0.0135		$^\circ/\text{sec}/\sqrt{\text{Hz rms}}$
–3 dB Bandwidth			330		Hz
Sensor Resonant Frequency			17.5		kHz
ACCELEROMETERS					
Dynamic Range	各軸	± 18			g
Sensitivity	データ・フォーマットについては表 16 を参照		0.833		mg/LSB
Repeatability ¹	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$			1	%
Sensitivity Temperature Coefficient	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$		± 40		$\text{ppm}/^\circ\text{C}$
Misalignment	軸間		0.2		Degrees
	軸～フレーム（パッケージ）間		± 0.5		Degrees
Nonlinearity	最良適合直線		0.2		% of FS
Bias Repeatability ^{1,2,3}	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$ 、 1σ		20		mg
In – Run Bias Stability	1σ 、 $\text{SMPL_PRD} = 0x0001$		0.25		mg
Velocity Random Walk	1σ 、 $\text{SMPL_PRD} = 0x0001$		0.11		$\text{m}/\text{sec}/\sqrt{\text{hr}}$
Bias Temperature Coefficient	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$		± 0.15		$\text{mg}/^\circ\text{C}$
Bias Supply Sensitivity	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$		5		mg/V
Output Noise	フィルタリングなし		5.1		mg rms
Noise Density	フィルタリングなし		0.23		$\text{mg}/\sqrt{\text{Hz rms}}$
–3 dB Bandwidth			330		Hz
Sensor Resonant Frequency			5.5		kHz
TEMPERATURE					
Sensitivity	表 17 を参照		0.07386		$^\circ\text{C}/\text{LSB}$
Factory Calibration Temperature Range		–40		+85	$^\circ\text{C}$

パラメータ	テスト条件／コメント	Min	Typ	Max	単位
LOGIC INPUTS ⁴					
Input High Voltage, V_{IH}	$V_{IH} = 3.3V$ $V_{IL} = 0V$	2.0			V
Input Low Voltage, V_{IL}				0.8	V
Logic 1 Input Current, I_{IH}			± 0.2	± 10	μA
Logic 0 Input Current, I_{IL}			40	60	μA
All Pins Except $\overline{RST}$			1		mA
$\overline{RST}$ Pin			10		pF
Input Capacitance, C_{IN}					
DIGITAL OUTPUTS ⁴					
Output High Voltage, V_{OH}	ソース電流 (I_{SOURCE}) = 1.6mA	2.4			V
Output Low Voltage, V_{OL}	シンク電流 (I_{SINK}) = 1.6mA			0.4	V
FLASH MEMORY					
Data Retention ⁶	書換え回数 ⁵ $T_J = 85^\circ C$	10,000			Cycles
		20			Years
FUNCTIONAL TIMES ⁷	新規データが読出し可能となるまでの時間				
Power-On Start-Up Time			205		ms
Reset Recovery Time ⁸			90		ms
Flash Memory Back-Up Time			75		ms
Flash Memory Test Time			20		ms
Automatic Self-Test Time	SMPL_PRD = 0x0001		45		ms
CONVERSION RATE					
xGYRO_OUT and xACCL_OUT	SMPL_PRD = 0x0001		819.2		SPS
Clock Accuracy				± 3	%
Optional External Sync Input Clock ⁹		0.8		1.1	kHz
POWER SUPPLY VOLTAGE RANGE	VDD	3.15	3.3	3.45	V
Power Supply Current			76	104	mA

¹ 繰返し精度の仕様は、以下のドリフトの要因と条件に基づく分析的な予測を表しています。これらは、温度ヒステリシス ($-40^\circ C \sim +85^\circ C$)、電子回路のドリフト (高温動作時の寿命テスト: $85^\circ C$ 、500 時間)、温度サイクルによるドリフト (JESD22、Method A104-C、Method N、500 サイクル、 $-40^\circ C \sim +85^\circ C$)、レート・ランダム・ウォーク (10 年予測)、およびブロードバンド・ノイズです。

² バイアス繰返し精度は、様々な条件での長期的な動作特性を表します。短期繰返し精度は、動作中のバイアス安定度とノイズ密度の仕様に関係しています。

³ この性能指標は X 線曝露により低下する可能性があります。

⁴ T デジタル I/O 信号は 3.3V の内部電源で駆動され、入力は 5V の耐性があります。

⁵ 書換え回数は JEDEC 規格 22、Method A117 に準拠し、 $-40^\circ C$ 、 $+25^\circ C$ 、 $+85^\circ C$ 、 $+125^\circ C$ で測定しています。

⁶ 等価データ保持寿命は、JEDEC 規格 22 Method A117 に準拠した $85^\circ C$ の T_J の値です。データ保持寿命はジャンクション温度にともなって短くなります。

⁷ これらの時間には、全体の精度に影響を与える可能性がある、熱安定時間と内部フィルタ応答時間 (330Hz 帯域幅) は含まれていません。

⁸ 正しいリセットおよび復帰シーケンスを確保するには、 $\overline{RST}$ ラインを少なくとも 10 μs の間ローに保持する必要があります。

⁹ 仕様規定された最小値を下回る同期入力クロックでも動作しますが、性能レベルは低下します。

タイミング仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ および $V_{DD} = 3.3\text{V}$ 。

表 2.

パラメータ	説明	通常動作モード			バースト読出し			単位
		Min ¹	Typ	Max	Min ¹	Typ	Max	
f_{SCLK}	シリアル・クロック	0.01		2.0	0.01		1.0	MHz
t_{STALL}	データ間の待ち時間	20			N/A ²			μs
t_{READRATE}	読出しレート	40						μs
t_{CS}	チップ・セレクトから SCLK のエッジまでの時間	48.8			48.8			ns
t_{DAV}	SCLK のエッジ後、DOUT が有効になるまでの時間			100			100	ns
t_{DSU}	SCLK の立上がりエッジ前の DIN のセットアップ・タイム	24.4			24.4			ns
t_{DHD}	SCLK の立上がりエッジ後の DIN のホールド・タイム	48.8			48.8			ns
$t_{\text{SCLKR}}, t_{\text{SCLKF}}$	SCLK の立上がり時間と立下がり時間、 タイミング図 のセクションには示されていません		5	12.5		5	12.5	ns
$t_{\text{DR}}, t_{\text{DF}}$	DOUT の立上がり時間と立下がり時間、 タイミング図 のセクションには示されていません		5	12.5		5	12.5	ns
t_{SFS}	SCLK のエッジ後に $\overline{\text{CS}}$ がハイになるまでの時間	5			5			ns
t_1	入力同期正パルス幅	25			25			μs
t_{STDR}	入力同期からデータ・レディが有効となる遷移までの時間		600			600		μs
t_{NV}	データ無効時間		210			210		μs
t_3	入力同期期間	910			910			μs

¹ 仕様については出荷テストを行っていませんが、設計と特性評価により確認しています。

² バースト読出し機能を使用する場合、待ち時間は適用されません。

タイミング図

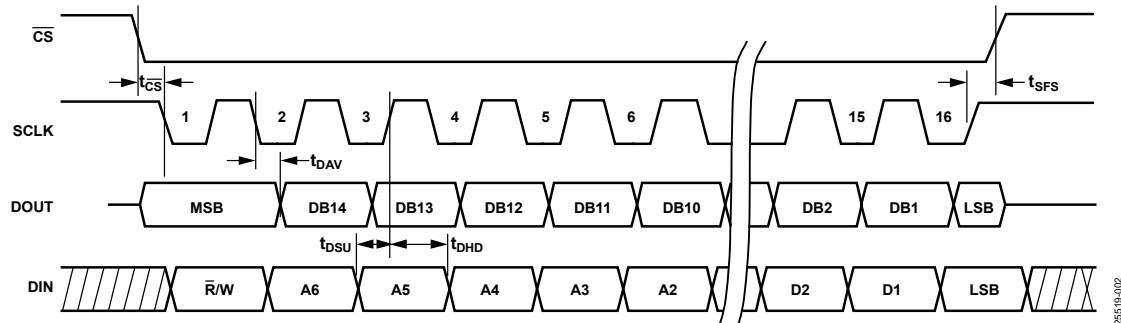


図 2. SPI のタイミングとシーケンス

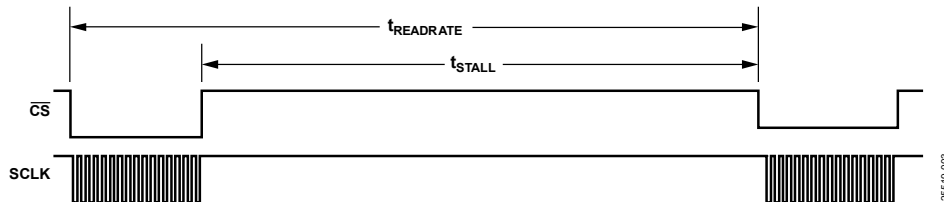


図 3. 待ち時間とデータ・レート

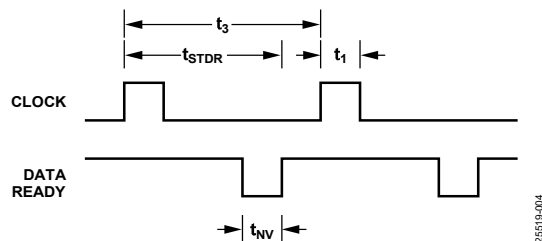


図 4. 入力クロックのタイミング図

絶対最大定格

表 3.

Parameter	Rating
Mechanical Shock Survivability	
Any Axis, Unpowered, 0.5 ms, ½ Sine	2000 g
Any Axis, Powered, 0.5 ms, ½ Sine	2000 g
VDD to GND	−0.3 V to +3.45 V
Digital Input Voltage to GND	−0.3 V to VDD + 0.3 V
Digital Output Voltage to GND	−0.3 V to VDD + 0.3 V
Temperature	
Operating Range	−40°C to +105°C
Storage Range ^{1,2}	−65°C to +125°C

¹ −40°C〜+105°C の仕様規定温度の範囲外に長時間放置すると、工場出荷時のキャリブレーションの精度に悪影響を与える可能性があります。この精度を維持するには、デバイスを−40°C〜+105°C の仕様規定動作温度範囲内で保管する必要があります。

² デバイスは 150°C の温度に短時間放置しても支障ありませんが、長時間放置すると内部の機械的品質に問題が生じるおそれがあります。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

θ_{JA} はジャンクションと周囲の間の熱抵抗値、 θ_{JC} はジャンクションとケースの間の熱抵抗値です。

表 4. 熱抵抗

Package Type	θ_{JA} (°C/W)	θ_{JC} (°C/W)	Mass (grams)
20-Lead ML-20-3	36.5	16.9	15

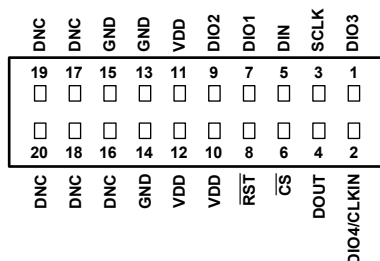
ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

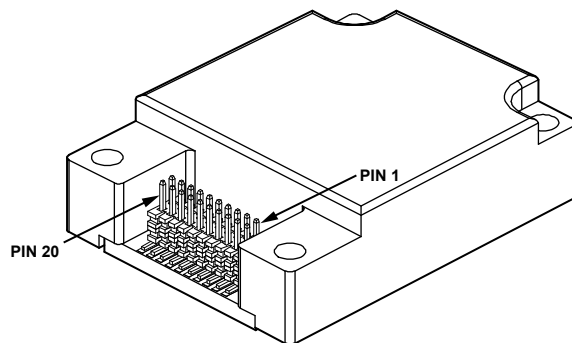
ADIS16446
TOP VIEW
(Not to Scale)

NOTES

1. THIS REPRESENTATION DISPLAYS THE TOP VIEW WHEN THE CONNECTOR IS VISIBLE AND FACING UP.
2. MATING CONNECTOR: SAMTEC CLM-110-02 OR EQUIVALENT.
3. DNC = DO NOT CONNECT.

25519-005

図 5. ピン配置



25519-106

図 6. ピン位置

表 5. ピン機能の説明

ピン番号	記号	タイプ	説明
1	DIO3	Input/output	設定可能なデジタル入出力。
2	DIO4/CLKIN	Input/output	設定可能なデジタル入出力または同期クロック入力。
3	SCLK	Input	SPI シリアル・クロック。
4	DOUT	Output	SPI データ出力。DOUT は SCLK の立下がりエッジに同期して出力します。
5	DIN	Input	SPI データ入力。DIN は SCLK の立上がりエッジに同期して入力します。
6	CS	Input	SPI チップ・セレクト。
7	DIO1	Input/output	設定可能なデジタル入出力。
8	RST	Input	リセット。
9	DIO2	Input/output	設定可能なデジタル入出力。
10, 11, 12	VDD	Supply	電源。VDD ピンと GND ピンの間に 10μF のコンデンサを配置することを推奨します。
13, 14, 15	GND	Supply	電源グラウンド。
16, 17, 18, 19, 20	DNC	Not applicable	接続なし。DNC ピンには接続しないでください。

代表的な性能特性

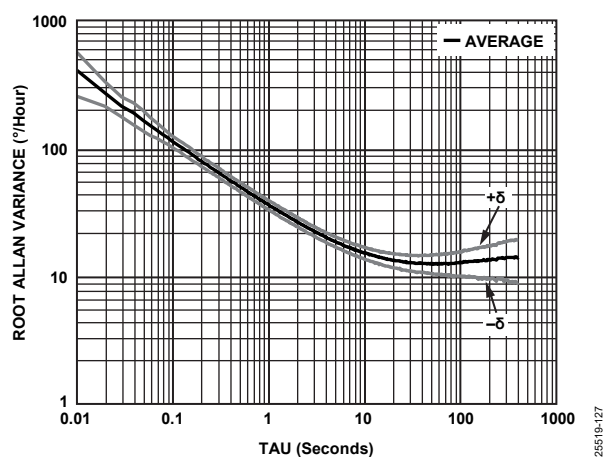


図 7. ジャイロ・センサーのルート・アラン分散

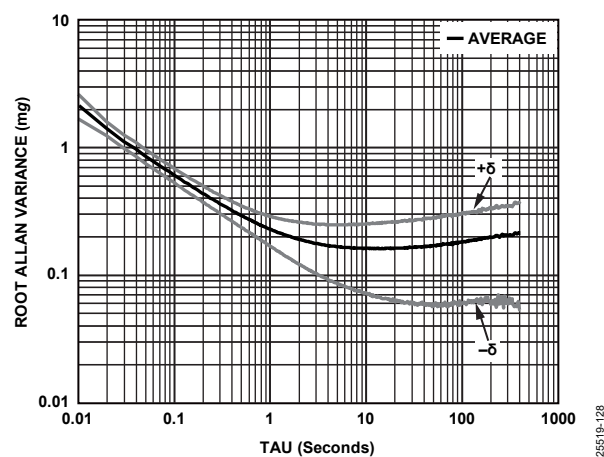


図 8. 加速度センサーのルート・アラン分散

動作原理

ADIS16446 はユーザによる初期化が不要な自律システムです。デバイスに適正な電源が供給されると、このデバイスは自身で初期化を行い、819.2SPS のサンプル・レートでセンサー・データのサンプリング、処理、出力レジスタへのロードを開始します。DIO1 は各サンプル・サイクルが終了するとハイのパルスを出します。SPI により、多くの組込みプロセッサのプラットフォームと容易に統合することができます (図 9 (電氣的接続図) と表 6 (ピンの機能) を参照)。なお、33Ω の直列抵抗を使用し、図 9 に示された SPI ラインのトランスミッタ近くに配置すると、信号の完全性が向上しますが、ほとんどのアプリケーションでは不要です。

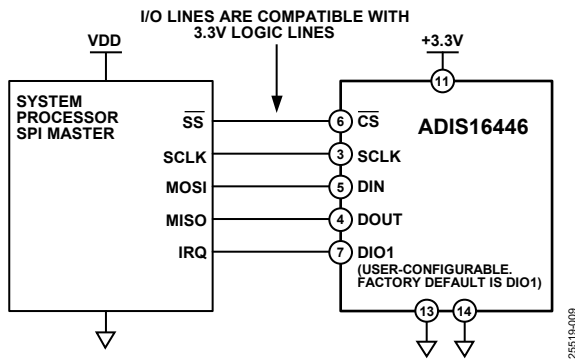


図 9. 電氣的接続図

表 6. 一般的なマスタ・プロセッサのピン名と機能

ピン名	機能
SS	スレーブ・セレクト
SCLK	シリアル・クロック
MOSI	マスタ出力、スレーブ入力
MISO	マスタ入力、スレーブ出力
IRQ	割込み要求

ADIS16446 の SPI は、全二重シリアル通信 (同時送受信) に対応し、図 10 に示すビット・シーケンスを使用します。ADIS16446 の SPI と通信するプロセッサのシリアル・ポートを初期化する際に使用する最も一般的な設定項目のリストを表 7 に示します。

表 7. 一般的なマスタ・プロセッサの SPI 設定

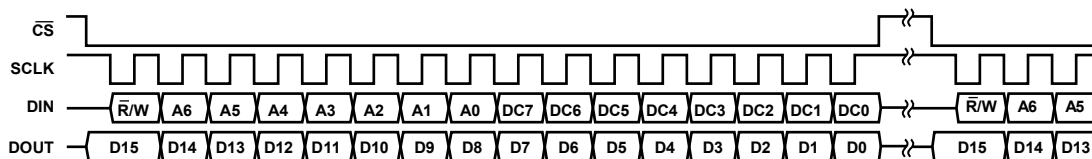
プロセッサの設定	説明
Master	ADIS16446 はスレーブとして動作
SCLK Rate $\leq 2 \text{ MHz}^1$	最大シリアル・クロック・レート
SPI Mode 3	CPOL = 1 (極性)、および、CPHA = 1 (位相)
MSB First Mode	ビット・シーケンス
16-Bit Mode	シフト・レジスタとデータ長

¹ バースト読出しの場合、SCLK レートは 1MHz 以下です。

デバイス動作

通常動作時、ADIS16446 は新たなサンプリングが可能となるたびにデータ・レディ・パルスを生じます。デフォルト設定では、データ・レディ・パルスを生じる 819.2SPS のサンプル・クロックが内部生成されます。ただし、ユーザはデータ・サンプリングを外部クロックと同期させることもできます。ADIS16446 レジスタは、データ・レディ信号が非アクティブとなったときに更新されます。そのため、この間、ユーザは ADIS16446 のレジスタ読出しを行うことはできません。

デバイス設定、リセット、セルフ・テスト、フラッシュ・メモリの更新などの動作を行う場合、動作が完了したかどうかを確認する最善の方法は、データ・レディ・パルスをモニタすることです。データ・レディ・パルスは目的の動作が完了すると自動的に再開するためです。セルフ・テストまたはフラッシュ・メモリの更新の間に必要以上に SPI トランザクション (ステータス・レジスタのポーリングなど) を行うと、タスク完了の遅延の原因となることに注意してください。データ・レディ・インジケータの詳細については、データ・レディ・インジケータのセクションを参照してください。



NOTES

- THE DOUT BIT PATTERN REFLECTS THE ENTIRE CONTENTS OF THE REGISTER IDENTIFIED BY [A6:A0] IN THE PREVIOUS 16-BIT DIN SEQUENCE WHEN R/W = 0.
- IF R/W = 1 DURING THE PREVIOUS SEQUENCE, DOUT IS NOT DEFINED.

図 10. SPI 通信のビット・シーケンス

センサー・データの読出し

ADIS16446 には、センサー・データを収集するために、シングル・レジスタとバースト・レジスタの 2 種類のオプションがあります。シングル・レジスタ読出しは 2 つの 16 ビット SPI サイクルを必要とします。最初のサイクルでは、図 10 のビット割当てを使ってレジスタの値を要求します。読出しではビット DC7 ~ ビット DC0 はドントケアになり、2 番目のシーケンスで DOUT に出力レジスタ値が続きます。連続する 3 つのシングル・レジスタ読出しを図 11 に示します。この例では、最初に DIN = 0x0400 で XGYRO_OUT の値を要求し、続いて 0x0600 で YGYRO_OUT の値を、0x0800 で ZGYRO_OUT の値を要求しています。全二重動作では、プロセッサが DIN による次のデータ・セットを要求しながら、同じ 16 ビット SPI サイクルを使って DOUT からデータを読み出すことができます。繰り返しパターンで XGYRO_OUT を読み出すときの 4 つの SPI 信号の例を図 12 に示します。

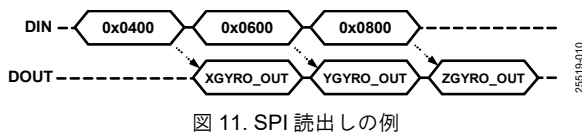


図 11. SPI 読出しの例

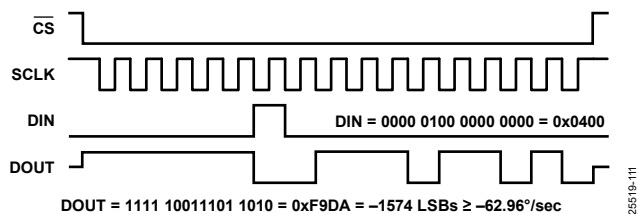


図 12. SPI 読出しの例、2 番目の 16 ビット・シーケンス

バースト読出し機能

バースト読出し機能は、1 つの連続したビット・ストリーム内の全てのデータを読み出すための方法です（待ち時間なし）。図 13 に示すように、DIN を 0x3E00 に設定してこのモードを開始し、更に 8 つの 16 ビット読出しサイクルの間 CS をロー・レベルに維持します。これらの 8 サイクルにより、DOUT に、DIAG_STAT、XGYRO_OUT、YGYRO_OUT、ZGYRO_OUT、XACCL_OUT、YACCL_OUT、ZACCL_OUT、TEMP_OUT の出力レジスタのシーケンスが生成されます。図 13 には、バースト・シーケンスのうち、1 番目、2 番目、および最後のバイトのみが示されています。

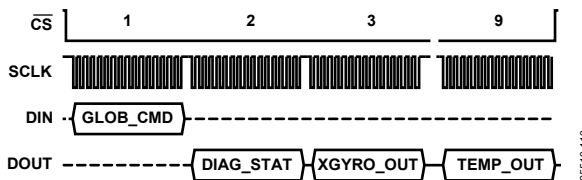


図 13. バースト読出しシーケンス

SPI 読出しのテスト・シーケンス

SPI 通信をテストするためのテスト・パターンを図 14 に示します。このパターンでは、繰り返しパターンで DIN ラインに 0x5600 を書き込み、各 16 ビット繰り返しシーケンスの間に CS を立ち上げます。CS は、各 16 ビット・シーケンスの間に少なくとも表 2 に記載の t_{STALL} 時間、ハイを維持する必要があります。DOUT は、2 番目の 16 ビット・シーケンスから開始して、PROD_ID レジスタの値 0x403E を生成します（表 22 を参照）。

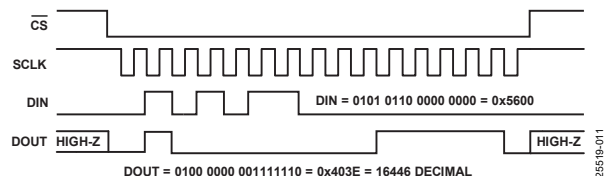


図 14. SPI 読出しのテスト・パターン
(DIN = 0x5600、DOUT = 0x403E)

デバイスの設定

表 8 のコントロール・レジスタを使って様々な設定を選択することができます。SPI では、図 10 のビット割当てを使って、一度に 1 バイトずつこれらのレジスタにアクセスします。各レジスタは 16 ビットで、ビット [7:0] は下位アドレスに対応し、ビット [15:8] は上位アドレスに対応します。アドレス 0x36 に 0x04 を書き込む例を図 15 に示します (SMPL_PRD、ビット [15:8]、DIN = 0xB704 を使用)。この例では、サンプル・レートが 8 分の 1 になります（表 28 を参照）。

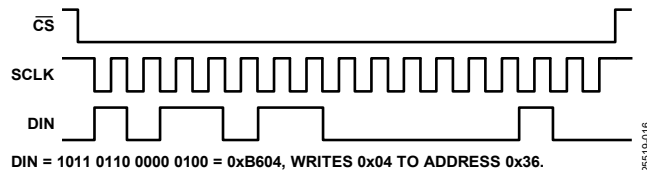


図 15. SPI 書き込みシーケンスの例

デュアル・メモリ構造

設定データをコントロール・レジスタに書き込むと、その SRAM（揮発性メモリ）の内容が更新されます。システム内の関連する各コントロール・レジスタの設定値を最適化したら、GLOB_CMD のビット 3 = 1 (DIN = 0xBE08) に設定してこれらの設定値を不揮発性フラッシュ・メモリにバックアップします。フラッシュ・バックアップ処理では、全処理時間 (75ms) の間、適正な電源レベルを必要とします。ユーザ・レジスタのメモリ・マップを表 8 に示します。この表にはフラッシュ・バックアップ情報の欄があります。この欄が「yes」の場合は、そのレジスタにフラッシュのミラー・ロケーションがあることを示しており、適正にバックアップされると、起動中やリセット後に自動的に復元されます。動作の管理や重要なユーザ設定値の保存に使用するデュアル・メモリ構造を図 16 に示します。

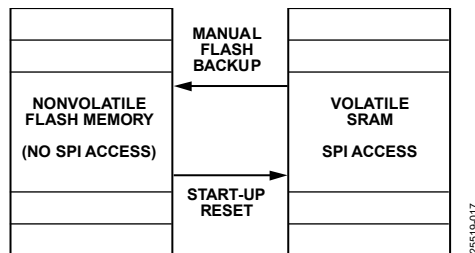


図 16. SRAM とフラッシュ・メモリの図

ユーザ・レジスタ

表 8. ユーザ・レジスタのメモリ・マップ¹

名前	R/W	フラッシュ・バックアップ	アドレス ²	デフォルト	機能	ビット割当て
FLASH_CNT	R	Yes	0x00	N/A	フラッシュ・メモリの書込み回数	See Table 26
Reserved	N/A	N/A	0x02	N/A	N/A	N/A
XGYRO_OUT	R	No	0x04	N/A	x 軸ジャイロ・センサー出力	See Table 9
YGYRO_OUT	R	No	0x06	N/A	y 軸ジャイロ・センサー出力	See Table 10
ZGYRO_OUT	R	No	0x08	N/A	z 軸ジャイロ・センサー出力	See Table 11
XACCL_OUT	R	No	0x0A	N/A	x 軸加速度センサー出力	See Table 13
YACCL_OUT	R	No	0x0C	N/A	y 軸加速度センサー出力	See Table 14
ZACCL_OUT	R	No	0x0E	N/A	z 軸加速度センサー出力	See Table 15
Reserved	N/A	No	0x10 to 0x17	N/A	予備	N/A
TEMP_OUT	R	No	0x18	N/A	温度出力	See Table 17
XGYRO_OFF	R/W	Yes	0x1A	0x0000	x 軸ジャイロ・センサー・バイアス・オフセット係数	See Table 30
YGYRO_OFF	R/W	Yes	0x1C	0x0000	y 軸ジャイロ・センサー・バイアス・オフセット係数	See Table 31
ZGYRO_OFF	R/W	Yes	0x1E	0x0000	z 軸ジャイロ・センサー・バイアス・オフセット係数	See Table 32
XACCL_OFF	R/W	Yes	0x20	0x0000	x 軸加速度バイアス・オフセット係数	See Table 33
YACCL_OFF	R/W	Yes	0x22	0x0000	y 軸加速度バイアス・オフセット係数	See Table 34
ZACCL_OFF	R/W	Yes	0x24	0x0000	z 軸加速度バイアス・オフセット係数	See Table 35
Reserved	N/A	No	0x26 to 0x31	N/A	予備	N/A
GPIO_CTRL	R/W	No	0x32	0x0000	補助デジタル入出力制御	See Table 27
MSC_CTRL	R/W	Yes	0x34	0x0006	その他制御	See Table 24
SMPL_PRD	R/W	Yes	0x36	0x0001	内部サンプル周期（レート）制御	See Table 28
SENS_AVG	R/W	Yes	0x38	0x0402	ダイナミック・レンジとデジタル・フィルタの制御	See Table 29
Reserved	N/A	N/A	0x3A to 0x3B	N/A	予備	N/A
DIAG_STAT	R	No	0x3C	0x0000	システム・ステータス	See Table 25
GLOB_CMD	W	N/A	0x3E	0x0000	システム・コマンド	See Table 19
ALM_MAG1	R/W	Yes	0x40	0x0000	アラーム 1 振幅閾値	See Table 36
ALM_MAG2	R/W	Yes	0x42	0x0000	アラーム 2 振幅閾値	See Table 37
ALM_SMPL1	R/W	Yes	0x44	0x0000	アラーム 1 サンプル・サイズ	See Table 38
ALM_SMPL2	R/W	Yes	0x46	0x0000	アラーム 2 サンプル・サイズ	See Table 39
ALM_CTRL	R/W	Yes	0x48	0x0000	アラーム制御	See Table 40
Reserved	N/A	N/A	0x4A to 0x51	N/A	予備	N/A
LOT_ID1	R	Yes	0x52	N/A	ロット識別番号	See Table 20
LOT_ID2	R	Yes	0x54	N/A	ロット識別番号	See Table 21
PROD_ID	R	Yes	0x56	0x403E	製品識別番号（0x403E は 10 進数の 16446 と等価）	See Table 22
SERIAL_NUM	R	Yes	0x58	N/A	ロット固有のシリアル番号	See Table 23

¹ N/A は該当なしを意味します。² 各レジスタは 2 バイトで構成されます。表示されているのは下位バイトのアドレスです。上位バイトのアドレスは下位バイトのアドレスに 1 を足した値です。

出力データ・レジスタ

ADIS16446 の各センサーには、ユーザ・レジスタ・マップに専用の出力レジスタがあります（表 8 を参照）。図 17 に、出力データにおいて回転（ g_x 、 g_y 、 g_z ）と加速度（ a_x 、 a_y 、 a_z ）について正の応答を示す方向を矢印で示します。

ジャイロ・センサー

XGYRO_OUT（表 9 を参照）には x 軸ジャイロ・センサーのデータ（図 17 の g_x ）、YGYRO_OUT（表 10 を参照）には y 軸ジャイロ・センサーのデータ（図 17 の g_y ）、ZGYRO_OUT（表 11 を参照）には、z 軸ジャイロ・センサーのデータ（図 17 の g_z ）が含まれています。表 12 に、数値例と共にジャイロ・センサーのデータ・フォーマットを例示します。

表 9. XGYRO_OUT（ベース・アドレス = 0x04）、読み出し専用

ビット	説明
[15:0]	x 軸ジャイロ・センサー・データ、2 の補数フォーマット、25LSB/°/sec（SENS_AVG、ビット [15:8] = 0x04）、0°/sec = 0x0000

表 10. YGYRO_OUT（ベース・アドレス = 0x06）、読み出し専用

ビット	説明
[15:0]	y 軸ジャイロ・センサー・データ、2 の補数フォーマット、25LSB/°/sec（SENS_AVG、ビット [15:8] = 0x04）、0°/sec = 0x0000

表 11. ZGYRO_OUT（ベース・アドレス = 0x08）、読み出し専用

ビット	説明
[15:0]	z 軸ジャイロ・センサー・データ、2 の補数フォーマット、25LSB/°/sec（SENS_AVG、ビット [15:8] = 0x04）、0°/sec = 0x0000

表 12. 回転レート、2 の補数フォーマット¹

Rotation Rate (°/sec)	Decimal	Hex	Binary
+1000	+25,000	0x61A8	0110 0001 1010 1000
+2 ÷ 25	+2	0x0002	0000 0000 0000 0010
+1 ÷ 25	+1	0x0001	0000 0000 0000 0001
0	0	0x0000	0000 0000 0000 0000
-1 ÷ 25	-1	0xFFFF	1111 1111 1111 1111
-2 ÷ 25	-2	0xFFFE	1111 1111 1111 1110
-1000	-25,000	0x9E58	1001 1110 0101 1000

¹ SENS_AVG、ビット [15:8] = 0x04、表 29 を参照してください。

加速度センサー

XACCL_OUT（表 13 を参照）には x 軸加速度センサーのデータ（図 17 の a_x ）、YACCL_OUT（表 14 を参照）には y 軸加速度センサーのデータ（図 17 の a_y ）、ZACCL_OUT（表 15 を参照）には z 軸加速度センサーのデータ（図 17 の a_z ）が含まれています。表 16 に、数値例と共に加速度センサーのデータ・フォーマットを例示します。

表 13. XACCL_OUT（ベース・アドレス = 0x0A）、読み出し専用

ビット	説明
[15:0]	x 軸加速度データ、2 の補数フォーマット、1200LSB/g、0g = 0x0000

表 14. YACCL_OUT（ベース・アドレス = 0x0C）、読み出し専用

ビット	説明
[15:0]	y 軸加速度データ、2 の補数フォーマット、1200LSB/g、0g = 0x0000

表 15. ZACCL_OUT（ベース・アドレス = 0x0E）、読み出し専用

ビット	説明
[15:0]	z 軸加速度データ、2 の補数フォーマット、1200LSB/g、0g = 0x0000

表 16. 加速度、2 の補数フォーマット

Acceleration (g)	Decimal	Hex	Binary
+18	+21,600	0x5460	0101 0100 0101 0000
+2 ÷ 1200	+2	0x0002	0000 0000 0000 0010
+1 ÷ 1200	+1	0x0001	0000 0000 0000 0001
0	0	0x0000	0000 0000 0000 0000
-1 ÷ 1200	-1	0xFFFF	1111 1111 1111 1111
-2 ÷ 1200	-2	0xFFFE	1111 1111 1111 1110
-18	-21,600	0xAB60	1010 1011 1010 0000

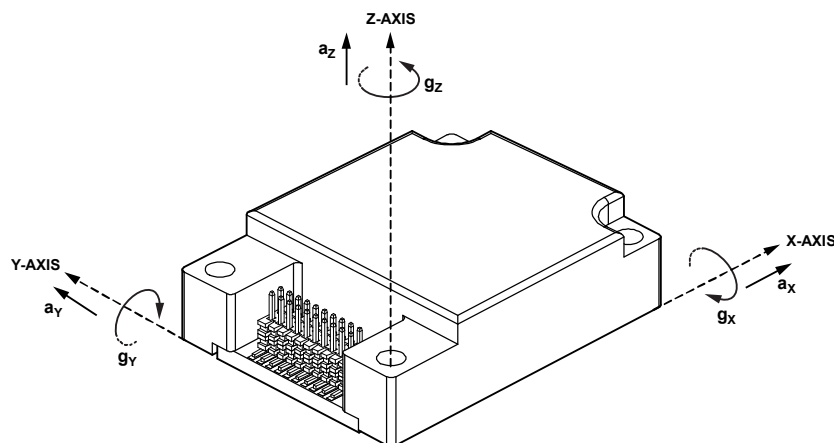


図 17. 慣性センサーの方向基準

25519-206

内部温度

内部温度の測定データは TEMP_OUT レジスタにロードされます（表 17 を参照）。温度データのフォーマットを表 18 に示します。この温度は内部温度の測定値であり、外部の状態を正確に表すものではないことに注意してください。TEMP_OUT の使用目的は温度の相対変化をモニタすることです。

表 17. TEMP_OUT（ベース・アドレス = 0x18）、読出し専用

ビット	説明
[15:12]	不使用
[11:0]	2 の補数、0.07386°C/LSB、31°C = 0x000

表 18. 温度、2 の補数フォーマット

Temperature (°C)	Decimal	Hex	Binary
+105	+1002	3EA	0011 1110 1010
+85	+731	2DB	0010 1101 1011
+31.14772	+2	2	0000 0000 0010
+31.07386	+1	0	0000 0000 0001
+31	0	0	0000 0000 0000
+30.92614	-1	FFF	1111 1111 1111
+30.85228	-2	FFE	1111 1111 1110
-40	-962	C3E	1100 0011 1110

システム機能

グローバル・コマンド

表 19 の GLOB_CMD レジスタは、ソフトウェア・リセット、フラッシュ・メモリ管理、キャリブレーション制御のトリガ・ビットを備えています。GLOB_CMD レジスタの割り当てられたビットに 1 を書き込むことで、これらの機能が開始されます。タスクが完了すると、ビットは自動的に 0 に戻ります。例えば、GLOB_CMD のビット 7 = 1 (DIN = 0xBE80) に設定すると、ソフトウェア・リセットが開始されます。GLOB_CMD のビット 3 = 1 (DIN = 0xBE08) に設定すると、不揮発性フラッシュのユーザ・レジスタの内容がバックアップされます。このシーケンスには、新しいデータを生成する前にフラッシュ・メモリ・ロケーションのデータをコントロール・レジスタにロードする処理が含まれています。

表 19. GLOB_CMD (ベース・アドレス = 0x3E)、書き込み専用

ビット	説明 (デフォルト = 0x0000)
[15:8]	不使用
7	ソフトウェア・リセット
[6:4]	不使用
3	フラッシュの更新
2	不使用
1	工場出荷時キャリブレーション値の復元
0	ジャイロ・センサーのバイアス補正

フラッシュの更新

システム・レベルの精度を最適化するためにユーザ・キャリブレーション・レジスタを使用する場合、GLOB_CMD のビット 3 = 1 (DIN = 0xBE04) に設定するとこれらの設定値を不揮発性フラッシュ・メモリに保存できます。フラッシュ・メモリのユーザ補正係数を更新する頻度を決定する場合には、必ずフラッシュ・メモリの書換え頻度を考慮してください。

工場出荷時キャリブレーション値の復元

GLOB_CMD のビット = 1 (DIN = 0xBE02) に設定すると、工場出荷時キャリブレーション値の復元機能を実行できます。これにより、ジャイロ・センサーと加速度センサーのオフセット・レジスタが 0x0000 に、全てのセンサー・データが 0 にリセットされます。工場出荷時のキャリブレーション値を復元すると、自動的にフラッシュ・メモリが更新され、データのサンプリングと処理が再開されます。GLOB_CMD の詳細については表 19 を参照してください。

製品の識別

表 22 の PROD_ID レジスタには、16,446 と等価なバイナリが含まれています。このレジスタは、システムのソフトウェアで製品固有の変数を追跡する必要のあるシステムに、この変数を提供します。表 20 と表 21 の LOT_ID1 および LOT_ID2 レジスタを組み合わせ、一意の 32 ビット・ロット識別コードが生成されます。表 23 の SERIAL_NUM レジスタには、デバイス・ラベルにあるシリアル番号を表すバイナリ値が含まれています。SERIAL_NUM に割り当てられたシリアル・ナンバーは、ロットに固有のものです。

表 20. LOT_ID1 (ベース・アドレス = 0x52)、読み出し専用

ビット	説明
[15:0]	ロット識別番号、バイナリ・コード

表 21. LOT_ID2 (ベース・アドレス = 0x54)、読み出し専用

ビット	説明
[15:0]	ロット識別番号、バイナリ・コード

表 22. PROD_ID (ベース・アドレス = 0x56)、読み出し専用

ビット	説明 (デフォルト = 0x403E)
[15:0]	製品識別 = 0x403E。0x403E は十進数の 16,446 と等価です。

表 23. SERIAL_NUM (ベース・アドレス = 0x58)、読み出し専用

ビット	説明
[15:12]	予備
[11:0]	シリアル番号、1~4094 (0xFFE)

セルフ・テスト機能

表 24 の MSC_CTRL レジスタは、ジャイロ・センサーと加速度センサーのセルフ・テスト機能を提供します。この機能により、各 MEMS センサーの機械的な完全性を検証できます。セルフ・テスト機能が有効な場合、静電気力が作用して各内部センサー・エレメントが動かされます。各エレメントの動きは、実際の回転や加速に対する応答を模したもので、センサー出力に予測可能な電氣的応答を生み出します。MSC_CTRL のビット 10 = 1 (DIN = 0xB504) に設定すると内部セルフ・テスト・ルーチンが起動し、その応答を応答の予測範囲と比較し、合格または不合格の応答を DIAG_STAT のビット 5 にレポートします。このビットがハイの場合、DIAG_STAT のビット [15:10] を確認し、問題のあるセンサーを特定してください。

表 24. MSC_CTRL (ベース・アドレス = 0x34)、読み出し/書き込み

ビット	説明 (デフォルト = 0x0006)
[15:12]	不使用、常に 0000 に設定
11	チェックサム・メモリ・テスト (完了後クリア) ¹ 1 = イネーブル、0 = ディスエーブル
10	内部セルフ・テスト (完了後クリア) ¹ 1 = イネーブル、0 = ディスエーブル
[9:7]	不使用。常に 000 に設定
6	振動ポイント、図 21 を参照 1 = イネーブル、0 = ディスエーブル
[5:3]	不使用、常に 000 に設定
2	データ・レディ・イネーブル 1 = イネーブル、0 = ディスエーブル
1	データ・レディの極性 1 = データが有効時にアクティブ・ハイ 0 = データが有効時にアクティブ・ロー
0	データ・レディ・ラインの選択 1 = DIO2、0 = DIO1

¹ ビット 11 とビット 10 は、それぞれのテストが終了後、0 に自動的にリセットされます。

ステータスおよびエラー・フラグ

表 25 の DIAG_STAT レジスタは、いくつかの機能のエラー・フラグを提供します。各フラグは、エラー状態を示す場合に 1、通常状態を示す場合に 0 を使用します。このレジスタを読み出すことにより、各フラグの状態にアクセスし、今後の動作のモニタリングのために全てのビットを 0 にリセットすることができます。エラー状態が継続すると、次のサンプル・サイクルの終了時にエラー・フラグは 1 に戻ります。DIAG_STAT、ビット 3 の SPI 通信エラー・フラグは、SPI シーケンスの SCLK 数が 16SCLK の倍数に等しくないことを示します。

表 25. DIAG_STAT (ベース・アドレス = 0x3C)、読み出し専用

ビット	説明 (デフォルト = 0x0000)
15	z 軸加速度センサー・セルフ・テスト・エラー 1 = エラー、0 = 合格
14	y 軸加速度センサー・セルフ・テスト・エラー 1 = エラー、0 = 合格
13	x 軸加速度センサー・セルフ・テスト・エラー 1 = エラー、0 = 合格
12	z 軸ジャイロ・センサー・セルフ・テスト・エラー 0 = 合格
11	y 軸ジャイロ・センサー・セルフ・テスト・エラー 1 = エラー、0 = 合格
10	x 軸ジャイロ・センサー・セルフ・テスト・エラー 1 = エラー、0 = 合格
9	アラーム 2 のステータス 1 = アクティブ、0 = 非アクティブ
8	アラーム 1 のステータス 1 = アクティブ、0 = 非アクティブ
7	不使用
6	フラッシュ・テスト、チェックサム・フラグ 1 = エラー、0 = 合格
5	セルフ・テスト診断エラー・フラグ 1 = エラー、0 = 合格
4	センサー・オーバーレンジ 1 = オーバーレンジ、0 = 正常
3	SPI 通信エラー 1 = エラー、0 = 合格
2	フラッシュ更新エラー 1 = エラー、0 = 合格
1	不使用
0	不使用

メモリ管理

表 26 の FLASH_CNT レジスタは、不揮発性フラッシュ・メモリへの書き込みサイクルの数を追跡するのに役立つ、16 ビット・カウンタを提供します。手動のフラッシュ更新が発生するたびにフラッシュは更新されます。手動フラッシュ更新は GLOB_CMD のビット 3 で起動され、GLOB_CMD のビット [1:0] の機能の終了時に実行されます (表 19 を参照)。

表 26. FLASH_CNT (ベース・アドレス = 0x00)、読み出し専用

ビット	説明
[15:0]	バイナリ・カウンタ

チェックサム・テスト

MSC_CTRL のビット 11 = 1 (DIN = 0xB508) に設定すると、内蔵プログラム・メモリのチェックサム・テストを実行できます。この機能は、内蔵プログラム・メモリの和を取り、それを同じ場所の元の和の値 (工場出荷時の設定) と比較します。和が正しい値に一致すると DIAG_STAT のビット 6 が 0 になります。一致しない場合、DIAG_STAT のビット 6 は 1 になります。この機能が終了するまでの 20ms の間は、電源が仕様の範囲内にあるようにしてください。

入出力構成

データ・レディ・インジケータ

データ・レディ・インジケータは、レジスタが更新されている場合にそれを示す信号を提供します。それによって、システム・プロセッサは、データの衝突（内部レジスタの更新が、外部プロセッサが更新を要求するのと同時に発生している状態）を回避できます。データ・レディ信号には有効と無効の状態があります。無効から有効への遷移を使用して割込みサービス・ルーチンをトリガすることで、（次のレジスタ更新までの）ほとんどの時間をデータ・アキュイジションに費やすことができます。特定のタイミング情報については図 4 および表 2 を参照してください。MSC_CTRL のビット [2:0]（表 24 を参照）は、データ・レディ機能を有効にしたり、有効状態の極性と I/O ラインの割当て（DIO1 および DIO2）を選択したりできるコントロール・ビットです。MSC_CTRL のビット [2:0] = 110（DIN = 0xB406）が工場出荷時の設定値で、DIO1 がデータ・レディ出力ラインとなり、有効状態はロジック・ハイ（1）に割り当てられています。MSC_CTRL のビット [2:0] = 100（DIN = 0xB404）に設定すると、アクティブ化のために負のロジック入力が必要とする割込み入力に対し、DIO1 のデータ・レディ信号の極性を変更できます。

汎用入出力

DIO1、DIO2、DIO3、DIO4 は設定変更可能な汎用入出力ラインで、複数の目的に利用できます。MSC_CTRL のビット [2:0] のデータ・レディ制御には、DIO1 と DIO2 の設定に関して最も高い優先度があります。ALM_CTRL のビット [2:0] のアラーム・インジケータ制御には、DIO1 と DIO2 の設定に関して 2 番目の優先度があります。SMPL_PRD のビット 0 に関連する外部クロック制御には、DIO4 の設定に関して最も高い優先度があります（表 28 を参照）。表 27 の GPIO_CTRL の DIO1、DIO2、DIO4 の設定に関する優先度は最も低くなっていますが、DIO3 については絶対的な制御機能があります。

表 27. GPIO_CTRL（ベース・アドレス = 0x32）、読み出し／書き込み

ビット	説明（デフォルト = 0x0000）
[15:12]	不使用
11	汎用 I/O ライン 4（DIO4）データ・レベル
10	汎用 I/O ライン 3（DIO3）データ・レベル
9	汎用 I/O ライン 2（DIO2）データ・レベル
8	汎用 I/O ライン 1（DIO1）データ・レベル
[7:4]	不使用
3	汎用 I/O ライン 4（DIO4）の方向制御 1 = 出力、0 = 入力
2	汎用 I/O ライン 3（DIO3）の方向制御 1 = 出力、0 = 入力
1	汎用 I/O ライン 2（DIO2）の方向制御 1 = 出力、0 = 入力
0	汎用 I/O ライン 1（DIO1）の方向制御 1 = 出力、0 = 入力

入出力構成の例

例えば、GPIO_CTRL のビット [3:0] = 0100（DIN = 0xB204）に設定すると、DIO3 が出力信号ピン、DIO1、DIO2、DIO4 が入力信号ピンに設定されます。GPIO_CTRL のビット 10 = 1（DIN = 0xB304）に設定すると、DIO3 の出力が 1 に設定されます。したがって、GPIO_CTRL のビット [7:0]（DIN = 0x3200）を読み出し、GPIO_CTRL のビット [9:8] および GPIO_CTRL のビット 11 の内容を知ることによって、DIO4、DIO2、DIO1 のデジタル信号レベルをモニタできます。

デジタル処理の設定

ジャイロ・センサーと加速度センサー

図 19 に、ジャイロ・センサーと加速度センサーの全信号処理要素を示します。内部サンプリング・システムが、xGYRO_OUT および xACCL_OUT の出力データ・レジスタに、819.2SPS のレートで新しいデータを生成します。表 28 の SMPL_PRD レジスタは、サンプリング・レートとレジスタ更新レートに影響を与える 2 つの機能コントロールを備えています。SMPL_PRD のビット [12:8] により、出力をデシメーションする平均化フィルタを使用して更新レートを減少させるための制御が可能です。これらのビットによる制御は、この数値が 1 減少するごとにデータ・レートを 2 分の 1 にする、2 の乗数ステップでの制御です。例えば、SMPL_PRD のビット [15:8] = 0x04 (DIN = 0xB704) に設定すると、デシメーション係数は 16 になり、更新レートが 51.2SPS に、帯域幅は約 25Hz に減少します。SMPL_PRD のビット [12:8] の設定は、TEMP_OUT レジスタ (表 17 を参照) の更新レートにも影響します。

表 28. SMPL_PRD (ベース・アドレス = 0x36)、読み出し/書き込み

ビット	説明 (デフォルト = 0x0001)
[15:13]	不使用
[12:8]	D、デシメーション・レート設定、2 の乗数ステップ、図 19 を参照
[7:1]	不使用
0	クロック 1 = 内部サンプリング・クロック、819.2SPS 0 = 外部サンプリング・クロック

入力クロック設定

SMPL_PRD のビット 0 (表 28 を参照) により、内部サンプリングと外部クロック源の同期制御が可能です。SMPL_PRD のビット 0 = 0 (DIN = 0xB600) および GPIO_CTRL のビット 3 = 0 (DIN = 0xB200) に設定することで、外部クロックをイネーブルできます。タイミングの詳細については表 2 および図 4 を参照してください。

デジタル・フィルタ処理

表 29 の SENS_AVG レジスタにより、ローパス・フィルタのユーザ制御が可能です。このフィルタは、バートレット・ウィンドウの FIR フィルタ応答を提供する 2 つのカスケード式平均化フィルタで構成されています (図 18 を参照)。例えば、SENS_AVG のビット [2:0] = 100 (DIN = 0xB804) に設定すると、各段を 16 タップに設定できます。819.2SPS のデフォルト・サンプル・レートとゼロ・デシメーション (SMPL_PRD のビッ

ト [15:8] = 0x00) で使用すると、この値によりセンサーの帯域幅は約 16Hz に減少します。

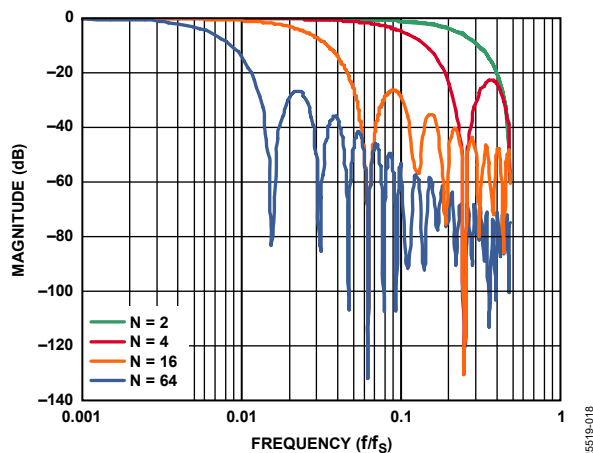


図 18. バートレット・ウィンドウの FIR フィルタの周波数応答 (位相遅延 = N サンプル)

ダイナミック・レンジ

SENS_AVG のビット [10:8] では、ジャイロ・センサーのダイナミック・レンジを 3 通りに設定できます。狭いダイナミック・レンジ設定 ($\pm 250^\circ/\text{sec}$ および $\pm 500^\circ/\text{sec}$) にすると、分解能を維持するために最小フィルタ・タップ・サイズが制限されます。例えば、SENS_AVG のビット [10:8] = 010 (DIN = 0xB902) に設定すると、測定レンジは $\pm 500^\circ/\text{sec}$ になります。この設定はフィルタの設定値に影響することがあるため、更にフィルタリングを行う必要がある場合は、SENS_AVG のビット [10:8] を設定してから SENS_AVG のビット [2:0] を設定します。

表 29. SENS_AVG (ベース・アドレス = 0x38)、読み出し/書き込み

ビット	説明 (デフォルト = 0x0402)
[15:11]	不使用
[10:8]	測定レンジ (感度) の選択 100 = $\pm 1000^\circ/\text{sec}$ (デフォルト条件) 010 = $\pm 500^\circ/\text{sec}$ 、フィルタ・タップ ≥ 4 (ビット [2:0] $\geq 0x02$) 001 = $\pm 250^\circ/\text{sec}$ 、フィルタ・タップ ≥ 16 (ビット [2:0] $\geq 0x04$)
[7:3]	不使用
[2:0]	フィルタ・サイズ変数 B 格段のタップ数、 $N_B = 2^B$ フィルタ応答については図 18 を参照。

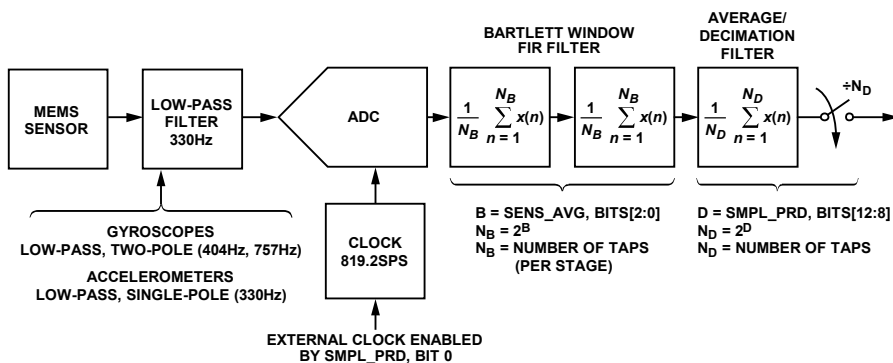


図 19. サンプリングと周波数応答のブロック図

キャリブレーション

ADIS16446 の機械的構造とアセンブリ工程により、温度サイクル、衝撃、振動などの環境条件に曝された後でも、各センサーの位置とアライメントの優れた安定性は確保されます。工場出荷時のキャリブレーションには、各ジャイロ・センサーと加速度センサーの温度に対する動的特性評価が含まれており、センサー固有の補正式が生成されます。

ジャイロ・センサー

XGYRO_OFF (表 30 を参照)、YGYRO_OFF (表 31 を参照)、ZGYRO_OFF (表 32 を参照) の各レジスタは、それぞれジャイロ・センサーの x 軸、y 軸、z 軸のユーザ設定可能なバイアス調整機能を提供します。図 20 に、データが出力レジスタにロードされる直前にセンサー・データを調整するバイアス補正係数がこれらのレジスタに格納されていることを示します。

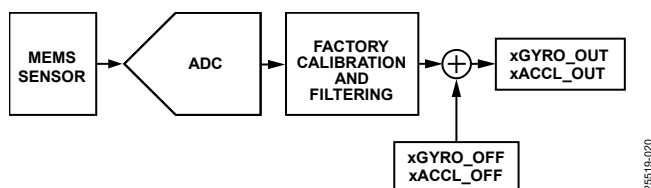


図 20. ジャイロ・センサーと加速度センサーのユーザ・キャリブレーション

ジャイロ・センサーのバイアス誤差の推定

システム・レベルのキャリブレーションでは、バイアス誤差の推定から始める必要があります。この推定は通常、デバイスが動作していない場合のジャイロ・センサー出力データのサンプルに基づいて行われます。データのサンプル・サイズは、目標とする精度によって異なります。図 7 は、バイアス測定の平均化時間と期待精度の間のトレードオフの関係を示しています。振動、温度勾配、電源の不安定性が、このプロセスの精度に影響を与える可能性があります。

表 30. XGYRO_OFF (ベース・アドレス = 0x1A)、読み出し／書き込み

ビット	説明 (デフォルト = 0x0000)
[15:0]	x 軸、ジャイロ・センサー・オフセット補正係数、2 の補数、0.01%/sec/LSB、0%/sec = 0x0000

表 31. YGYRO_OFF (ベース・アドレス = 0x1C)、読み出し／書き込み

ビット	説明 (デフォルト = 0x0000)
[15:0]	y 軸、ジャイロ・センサー・オフセット補正係数、2 の補数、0.01%/sec/LSB、0%/sec = 0x0000

表 32. ZGYRO_OFF (ベース・アドレス = 0x1E)、読み出し／書き込み

ビット	説明 (デフォルト = 0x0000)
[15:0]	z 軸、ジャイロ・センサー・オフセット補正係数、2 の補数、0.01%/sec/LSB、0%/sec = 0x0000

ジャイロ・センサーのバイアス補正係数

バイアスの推定が完了したら、推定値に -1 を掛けて極性を変え、オフセット補正レジスタ (表 30、表 31、表 32 を参照) に対応するデジタル・フォーマットに変換し、補正レジスタに補正係数を書き込みます。例えば、XGYRO_OFF = 0xFF6 (DIN = 0x9BFF、0x9AF6) に設定することで、x 軸のバイアスを 10LSB (0.1%/sec) だけ下げます。

シングル・コマンドのバイアス補正

GLOB_CMD のビット 0 (表 19 を参照) は、起動時に xGYRO_OUT にある値とは逆の極性の値を xGYRO_OFF レジスタにロードします。このコマンドをデシメーション・フィルタ (SMPL_PRD のビット [12:8]、表 28 を参照) と共に使用すると、ジャイロ・センサーのデータを自動的に平均化でき、次の手順に従いこの機能の精度を向上できます。

1. SENS_AVG のビット [10:8] = 001 (DIN = 0xB901) に設定し xGYRO_OUT の感度を 0.01%/sec/LSB に最適化します。
2. SMPL_PRD のビット [12:8] = 10000 (DIN = 0xB710) に設定し、デシメーション・レート を 65,536 (2¹⁶) に設定します。これにより平均時間は 80 秒 (65,536 ÷ 819.2SPS) となります。
3. デバイスを動かさないようにして 80 秒間待機します。
4. GLOB_CMD のビット 0 = 1 (DIN = 0xBE01) に設定します。
5. バイアス更新が完了すると、ADI16446 は自動的にフラッシュ・メモリを更新します。ユーザは、表 1 でフラッシュ・メモリ・バックアップ時間として仕様規定された時間、または、データ・レディ信号が再度トグルを開始するまでの時間のうち、いずれか長い方の時間だけ待機する必要があります。

加速度センサー

XACCL_OFF (表 33 を参照)、YACCL_OFF (表 34 を参照)、ZACCL_OFF (表 35 を参照) の各レジスタは、それぞれ x 軸、y 軸、z 軸の加速度センサーのユーザ設定可能なバイアス調整機能を提供します。これらのレジスタは、図 20 の xGYRO_OFF と同じ方法で加速度センサーのデータを調整します。

表 33. XACCL_OFF (ベース・アドレス = 0x20)、読み出し／書き込み

ビット	説明 (デフォルト = 0x0000)
[15:0]	x 軸、加速度センサー・オフセット補正係数、2 の補数、1/1200g/LSB、0g = 0x0000

表 34. YACCL_OFF (ベース・アドレス = 0x22)、読み出し／書き込み

ビット	説明 (デフォルト = 0x0000)
[15:14]	不使用
[13:0]	y 軸、加速度センサー・オフセット補正係数、2 の補数、1/1200g/LSB、0g = 0x0000

表 35. ZACCL_OFF (ベース・アドレス = 0x24)、読み出し／書き込み

ビット	説明 (デフォルト = 0x0000)
[15:14]	不使用
[13:0]	z 軸、加速度センサー・オフセット補正係数、2 の補数、1/1200g/LSB、0g = 0x0000

加速度センサーのバイアス誤差の推定

静止状態で、各加速度センサーを重力に対する反応が予測可能な方向に設定します。これを行う一般的な方法は、応答がピークとなる方向に各加速度センサーが向けられているときの応答を測定することです。つまり、 $\pm 1g$ となる位置が最適な測定位置です。次に、 $+1g$ と $-1g$ の加速度センサーの測定値を平均して残留バイアス誤差を求めます。使用する回転のポイントを増やすことにより、応答の精度を向上させることができます。

加速度センサーのバイアス補正係数

バイアスの推定が完了したら、推定値に -1 を掛けて極性を変え、オフセット補正レジスタ（表 33、表 34、表 35 を参照）に対応するデジタル・フォーマットに変換し、補正レジスタに補正係数を書き込みます。例えば、 $XACCL_OFF = 0xFFFF4$ （DIN = $0xA1FF$ 、 $0xA0F4$ ）に設定することで、x 軸のバイアスを 12LSB（10mg）だけ小さくします。

振動ポイント・アライメント

MSC_CTRL のビット 6 = 1（DIN = $0xB446$ ）に設定すると、この機能を有効にして DIO1 の工場出荷時の設定値を維持できます。この機能により、振動ポイントは図 21 に示すポイントに移動されます。MSC_CTRL の詳細については表 24 を参照してください。

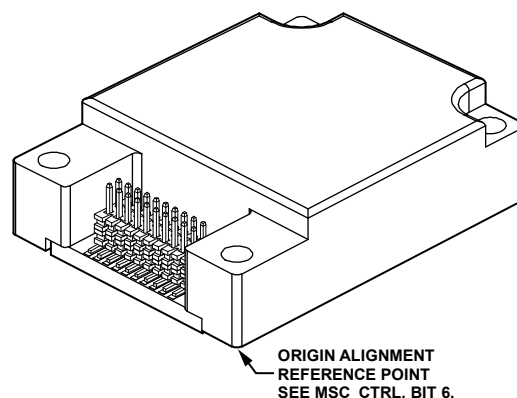


図 21. 振動ポイントの物理的な基準

25519-119

アラーム

アラーム 1 およびアラーム 2 により、個別の 2 つのアラームのレベル、極性、データ・ソースをプログラムできます。

静的アラームの使用

静的アラーム設定は、データ・ソース選択 (ALM_CTRL のビット [15:8]) を表 36 と表 37 に示す ALM_MAGx レジスタの値と比較します。ALM_MAGx のビット 15 はトリガ極性を判定するために使用します。これらのレジスタのデータ・フォーマットは、ALM_CTRL のビット [15:8] のデータ選択のフォーマットと一致します。静的アラーム設定の例については、表 41、アラーム 1 を参照してください。

表 36. ALM_MAG1 (ベース・アドレス = 0x40)、
読出し／書込み

ビット	説明 (デフォルト = 0x0000)
[15:0]	閾値の設定、ALM_CTRL のビット [11:8] の出力レジスタ選択のフォーマットに一致

表 37. ALM_MAG2 (ベース・アドレス = 0x42)、
読出し／書込み

ビット	説明 (デフォルト = 0x0000)
[15:0]	閾値の設定、ALM_CTRL のビット [15:12] の出力レジスタ選択のフォーマットに一致

動적アラームの使用

動적アラーム設定は、変化率を比較することで選択したデータをモニタします。変化率は、ALM_SMPLx レジスタのサンプル数の設定値で示される時間にわたる ALM_MAGx レジスタの大きさと比較されます (表 38 および表 39 を参照)。動적アラーム設定の例については、表 41、アラーム 2 を参照してください。

表 38. ALM_SMPL1 (ベース・アドレス = 0x44)、
読出し／書込み

ビット	説明 (デフォルト = 0x0000)
[15:8]	不使用
[7:0]	バイナリ、サンプル数 (0x00 と 0x01 のどちらも 1)

表 39. ALM_SMPL2 (ベース・アドレス = 0x46)、
読出し／書込み

ビット	説明 (デフォルト = 0x0000)
[15:8]	不使用
[7:0]	バイナリ、サンプル数 (0x00 と 0x01 のどちらも 1)

アラーム・レポート

DIAG_STAT のビット [9:8] は、アラーム状態を示すエラー・フラグを提供します。ALM_CTRL のビット [2:0] は、DIO1 または DIO2 を使用するハードウェア・インジケータを制御します。

表 40. ALM_CTRL (ベース・アドレス = 0x48)、
読出し／書込み

ビット	説明 (デフォルト = 0x0000)
[15:12]	アラーム 2 のデータ・ソース選択 0000 = ディスエーブル 0001 = XGYRO_OUT 0010 = YGYRO_OUT 0011 = ZGYRO_OUT 0100 = XACCL_OUT 0101 = YACCL_OUT 0110 = ZACCL_OUT 0111 = 不使用 1001 = 不使用 1010 = 不使用 1011 = 不使用 1100 = TEMP_OUT
[11:8]	アラーム 1 のデータ・ソース選択 (アラーム 2 と同じ)
7	アラーム 2、動的または静的 (1 = 動的、0 = 静的)
6	アラーム 1、動的または静的 (1 = 動的、0 = 静的)
5	アラーム 2、極性 (1 = ALM_MAG2 より大)
4	アラーム 1、極性 (1 = ALM_MAG1 より大)
3	データ・ソースのフィルタリング (1 = フィルタリング、0 = フィルタリングなし)
2	アラーム・インジケータ (1 = イネーブル、0 = ディスエーブル)
1	アラーム・インジケータ・アクティブ極性 (1 = ハイ、0 = ロー)
0	アラーム出力ライン選択 (1 = DIO2、0 = DIO1)

アラームの例

表 41 は、フィルタリングされた ZACCL_OUT データが 0.7g 未満となった場合にアラーム 1 をトリガし、フィルタリングされた ZGYRO_OUT データが 100ms の時間内に 50%/sec 以上変化した場合、つまり 500%/sec² 以上の変化があった場合にアラーム 2 をトリガする例を示します。フィルタ設定によって、ノイズにより誤ってトリガされるのが防止され、トリガ点の精度が向上します。82 サンプルという ALM_SMPL2 設定により、内部サンプル・レート 819.2SPS に対し、ほぼ 100ms に相当する比較時間が提供されます。

表 41. アラーム設定の例

DIN	説明
0xC936, 0xC8AF	ALM_CTRL = 0x36AF アラーム 2 : 動的、Δ-ZGYRO_OUT (Δ時間、ALM_SMPL2) > ALM_MAG2 アラーム 1 : 静的、ZACCL_OUT < ALM_MAG1、フィルタリングされたデータ DIO2 出力インジケータ、正極性
0xC313, 0xC288	ALM_MAG2 = 0x04E2 = 1,250LSB = 50%/sec
0xC10A, 0xC0F0	ALM_MAG1 = 0x0348 = 840LSB = +0.7g
0xC652	ALM_SMPL2 のビット [7:0] = 0x52 = 82 サンプル、 82 サンプル ÷ 819.2SPS = ~100ms

アプリケーション情報

取付け上のポイント

取付けや据付けのプロセスは、ジャイロ・センサーのバイアス繰り返し精度やその他の主要なパラメータ性能に影響する可能性があります。最適性能を確保するため、ADIS16446 の取付け方法を定める際は、次のガイドラインに沿ってください。

- 取付け力をネジの位置に集中させる。
- 基板に力が直接加わることのないようにする。
- 基板と接するエッジ部を除き、パッケージのリッド部分に取付け圧力が加わらないようにする。
- 取付けハードウェアにかける締付けトルクは常に 28 インチ・オンスとする。
- 電気コネクタに外部的な力が加わらないようにする。

取付けのアイデアやヒントに関する詳細はアプリケーション・ノート AN-1305 を参照してください。

電源に関する考慮事項

通常動作と最適性能を維持するためには、電源範囲が 3.15V～3.45V であることが必要です。起動時、VDD が 1.6V に達すると、内部電力変換システムが電流を流し始めます。VDD が 2.35V に等しくなると、内部プロセッサが初期化を開始します。プロセッサの起動後、VDD は 128ms 以内に 2.7V に達する必要があります。また、デバイスをシャットダウンさせるには、電源が 1.6V を下回るようにする必要があります。電源ノイズをフィルタリングするため、VDD と GND の間に 10 μ F のコンデンサを外付けすることを推奨します。

評価用ツール

ブレイクアウト・ボード、ADIS16IMU2/PCBZ

ADIS1644X/FLEX および ADIS16IMU2/PCBZ アクセサリ（別売）を使用すると、標準の 1mm リボン・ケーブルに対応する大きなコネクタと、組み込みプロセッサ・プラットフォームに接続するための簡素化された方法を用いて ADIS16446 を使用できます。また、これらのアクセサリによって、ADIS16446 を EVAL-ADIS-FX3、または旧版の EVAL-ADIS2 評価システムに簡単に接続することもできます。図 23 は、これらの 2 つのコンポーネントを ADIS16446 IMU と共に 1 つのシステムで使用するための、物理的な設計例を示します。

図 22 には、ADIS16IMU2/PCBZ ブレイクアウト・ボードでの J1 のピン配置を示します。

J1	
RST	1
CS	3
DNC	5
GND	7
GND	9
VDD	11
DIO1	13
DIO3	15
2	2
SCLK	4
DOUT	6
DIN	8
GND	10
VDD	12
DIO2	14
DIO4/CLKIN	16

図 22. ADIS16IMU2/PCBZ に対する J1 ピン配置

ADIS16IMU2/PCBZ の C1 と C2 の位置は、最良の性能を実現するため図 9 で推奨したように、VDD と GND の間に 10 μ F のコンデンサを取り付けるためのパッドを提供します。

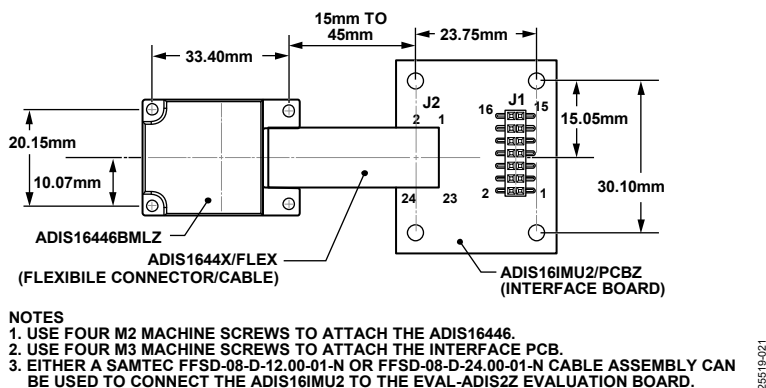


図 23. ADIS16446 アクセサリの物理的構成図

PC ベースの評価ツール、EVAL-ADIS-FX3 と EVAL-ADIS2

ADIS16IMU2/PCBZ ブレークアウト・ボードの J1 は、ADIS16446 と組み込みプロセッシング・システムの迅速なプロトタイプ接続をサポートするのに加えて、EVAL-ADIS-FX3 および旧版の EVAL-ADIS2 評価用システムの J1 と直接接続が可能です。

EVAL-ADIS-FX3 は、完全にオープン・ソースの新しい Windows ベース・システム用評価プラットフォームです。FX3 のアプリケーション・プログラミング・インターフェース (API) は、複雑な USB トランザクションを全て管理し、カスタム・アプリケーションのデータに対し高速で高性能なキャプチャを開始するために必要なツールを全て備えています。この.NET 互換 API は、VB.NET および C# で書かれており、慣性センサーのデータを最大データ・レートで確実にキャプチャできるよう調整された、データ・ストリーミング機能を備えています。また、この API は、全てドキュメント化、オープン・ソース化されており、MIT のライセンスの下でライセンス供与されています。更に、この API にはラッパー・ライブラリがあり、これによっ

て、.NET 対応の任意の開発環境 (MATLAB[®]、LabVIEW[®]、Python[™] など) で同じ API を使用できます。ADIS16446 と EVAL-ADIS-FX3 システムとの接続に関する詳細は、EVAL-ADIS-FX3 評価システム Wiki ガイドを参照してください。

あるいは、EVAL-ADIS2 を使用すると、ADIS16446 IMU からのデータを構成し収集することができる簡単な機能テスト・プラットフォームが利用できます。これは、[IMU Evaluation Software for the EVAL-ADISX Platforms](#) と共に使用します。

X 線感度

電子機器のハンダ接合を検査する製造システムにおける X 線のような高ドーズ・レートの X 線にさらされると、加速度センサーのバイアス誤差に影響が生じる可能性があります。最適な性能を維持するために、ADIS16446 にこの種の検査を行うことは避けてください。

外形寸法

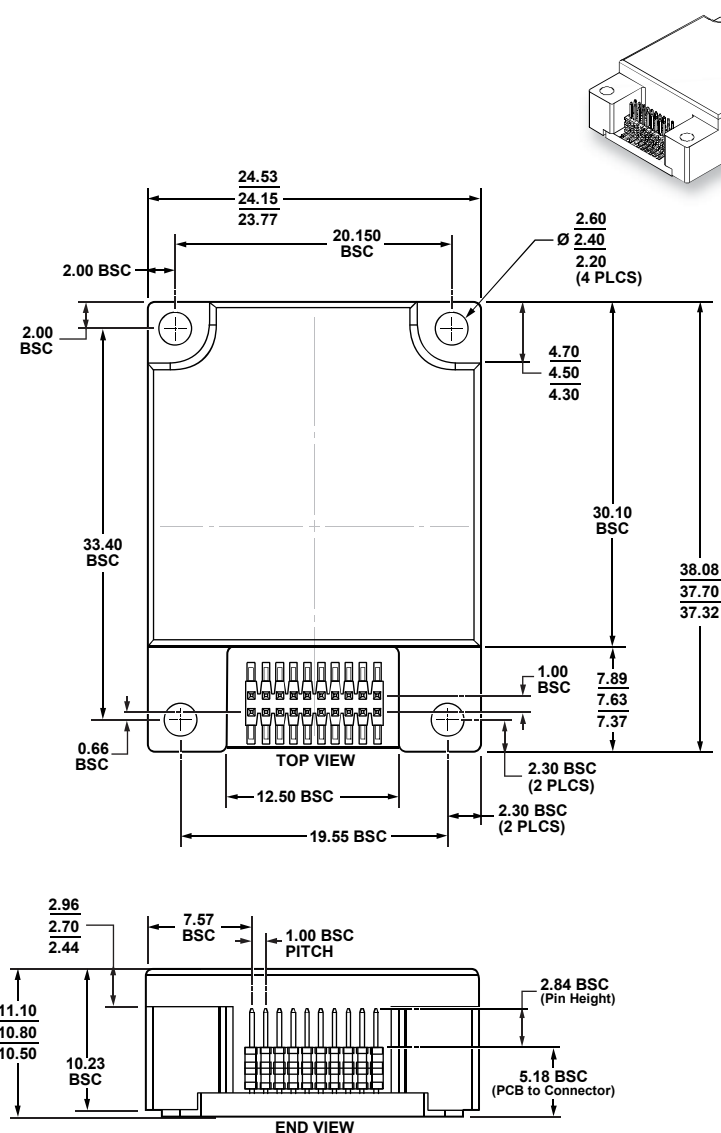


図 24. コネクタ・インターフェース付き 20 ピン・モジュール [MODULE]
(ML-20-3)
寸法 : mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
ADIS164446BMLZ	-40°C to +105°C	20-Lead Module with Connector Interface [MODULE]	ML-20-3
ADIS16IMU2/PCBZ		ADIS16IMU2/PCBZ Breakout Board	
EVAL-ADIS-FX3Z		EVAL-ADIS-FX3 Evaluation System	
EVAL-ADIS2Z		EVAL-ADIS2 Previous Generation Evaluation System	
ADIS1644X/FLEX		ADIS1644X/FLEX Cable for ADIS1644X IMUs	

¹ Z = RoHS 準拠製品