ANALOG DEVICES

データシート

ADG6412

0.5Ω R_{ON}の±20V、+36VクワッドSPSTスイッチ

特長

- 低いオン抵抗（R_{ON}） = 0.5Ω
- 大きな連続電流：最大847mA
- 信号範囲全域でのR_{ON}平坦性：0.003Ω
- THD： 1kHzで–127dB
- オン抵抗とオン容量の間のバランスを改善
  - 低いR_{ON} (0.5Ω)およびC_{ON} (25pF)
- 1.8V、3.3V、5Vロジックに対応
- 16ピン、4mm × 4mm LFCSP
  - ADG5412およびADG5412Fとピン互換
- ±20Vと+36Vで全てを仕様規定
- 非対称電源で動作可能
- アナログ信号範囲：V_{SS}〜V_{DD} – 2 V

アプリケーション

- ATE（自動試験装置）
- データ・アクイジション
- 計測器
- 航空電子機器
- オーディオ／ビデオでのスイッチング
- 通信システム
- リレー部品の置き換え

概要

ADG6412は4個の独立した単極単投（SPST）スイッチを内蔵しています。ADG6412のスイッチは、デジタル制御入力がロジック1になるとオンになります。各スイッチはオンになると双方向に均等に導通可能となります。また、各スイッチはV_{SS}〜V_{DD} – 2Vの範囲にわたる入力信号が可能です。スイッチがオフになると電源電圧までの信号レベルがブロックされます。

デジタル入力は5V、3.3V、1.8Vのロジック入力に対応可能で、個別のデジタル・ロジック電源ピンは不要です。

オン抵抗のプロファイルは、アナログ入力範囲全体にわたって極めて平坦であるため、オーディオ信号をスイッチングする場合に優れた直線性と低歪みを実現します。

機能ブロック図

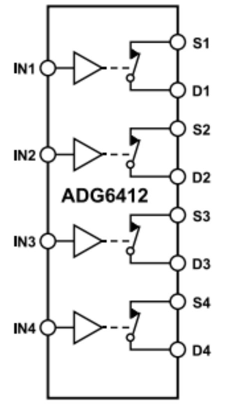


図 1. 機能ブロック図

製品のハイライト

1. 0.5Ωの低いオン抵抗（R_{ON}）。
2. 大きな連続電流容量、（表4 〜表7を参照）。
3. 両電源動作：アナログ信号がバイポーラのアプリケーションでは、ADG6412は最大±22Vの両電源で動作できます。
4. 単電源動作。アナログ信号がユニポーラのアプリケーションでは、ADG6412は最大40Vの単電源で動作できます。
5. 1.8Vロジック対応のデジタル入力。V_{INH} = 1.3V、V_{INL} = 0.8V。
6. V_Lロジック電源は不要。

Rev. 0

目次

改訂履歴

1/2023−Revision 0: Initial Version

仕様

動作電源電圧

表 1. 動作電源電圧

Supply Voltage	Min	Max	Unit
Dual Supply	±4.5	±22	V
Single Supply	+5	+40	V

±20V両電源

特に指定がない限り、V_{DD} = +20V ± 10%、V_{SS} = -20V ± 10%、GND = 0V。

表 2. ±20V両電源での仕様

パラメータ	+25°C	−40°C～+85°C	−40°C～+125°C	単位	テスト条件／コメント
ANALOG SWITCH					V_{DD} = +18V、 V_{SS} = −18V
Analog Signal Range			V_{DD} – 2 V to V_{SS}	V	
On Resistance, R_{ON}	0.50			Ω typ	ソース電圧（V_S） = −18V～+14.5V、ソース電流（I_S） = −100mA、図26参照
	0.65	0.8	0.95	Ω max	
	0.54			Ω typ	V_S = −18V～+15.5V、I_S = −100mA
	0.7	0.85	1.0	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	0.003			Ω typ	V_S = −18V～+15.5V、I_S = −100mA
	0.085	0.1	0.1	Ω max	
On-Resistance Flatness, $R_{FLAT(ON)}$	0.003			Ω typ	V_S = −18V～+14.5V、I_S = −100mA
	0.035	0.035	0.035	Ω max	
	0.04			Ω typ	V_S = −18V～+15.5V、I_S = −100mA
	0.08	0.1	0.1	Ω max	
LEAKAGE CURRENTS					V_{DD} = +22V、 V_{SS} = −22V
Source Off Leakage, I_S (Off)	±3.5			nA typ	V_S = ±15V、ドレイン電圧（V_D） = ∓15V、図29参照
	±12.5	+70/−14	+205/−14	nA max	
Drain Off Leakage, I_D (Off)	±3.5			nA typ	V_S = ±15V、V_D = ∓15V、図29参照
	±12.5	+70/−14	+205/−14	nA max	
Channel On Leakage, I_D (On), I_S (On)	±0.1			nA typ	V_S = V_D = ±15V、図25参照
	±1.3	±3	+13/−3	nA max	
DIGITAL INPUTS					
Input High Voltage, V_{INH}			1.3	V min	
Input Low Voltage, V_{INL}			0.8	V max	
Input Current, I_{INL}, or I_{INH}	0.01			μA typ	入力電圧（V_{IN}） = GND電圧(V_{GND})または5V
			±0.15	μA max	
Digital Input Capacitance, C_{IN}	4.6			pF typ	
DYNAMIC CHARACTERISTICS					
On Time, t_{ON}	366			ns typ	負荷抵抗（R_L） = 300Ω、負荷容量（C_L） = 35pF
	439	481	529	ns max	V_S = 10V、図32参照
Off Time, t_{OFF}	169			ns typ	R_L = 300Ω、C_L = 35pF
	204	204	204	ns max	V_S = 10V、図32参照
Charge Injection, Q_{INJ}	−2.2			nC typ	V_S = 0V、R_S = 0Ω、C_L = 1nF、図33参照
Off Isolation	−77			dB typ	R_L = 50Ω、C_L = 5pF、周波数= 100kHz、図28参照

仕様

表 2. ±20V両電源での仕様

パラメータ	+25°C	−40°C〜+85°C	−40°C〜+125°C	単位	テスト条件／コメント
Channel-to-Channel Crosstalk	−105			dB typ	R_L = 50Ω、C_L = 5pF、周波数= 100kHz、図27参照
Total Harmonic Distortion + Noise, THD + N	0.002			% typ	R_L = 1kΩ、20V p-p、周波数 = 20Hz〜20kHz、図30参照
Total Harmonic Distortion, THD	−127			dB typ	R_L = 1kΩ、20V p-p、周波数= 1kHz
	−101			dB typ	R_L = 1kΩ、20V p-p、周波数= 20kHz
	−85			dB typ	R_L = 1kΩ、20V p-p、周波数= 100kHz
−3 dB Bandwidth	184			MHz typ	R_L = 50Ω、C_L = 5pF、信号= 0dBm、図31参照
Insertion Loss	−0.04			dB typ	R_L = 50Ω、C_L = 5pF、周波数= 1MHz、図31参照
Source Off Capacitance, C_S (Off)	70			pF typ	V_S = 0V、周波数= 1MHz
Drain Off Capacitance, C_D (Off)	70			pF typ	V_S = 0V、周波数= 1MHz
Drain On Capacitance, C_D (On), Source On Capacitance, C_S (On)	25			pF typ	V_S = 0V、周波数= 1MHz
Match On Capacitance, C_{MATCH}(On)	0.83			pF typ	V_S = 0V、周波数= 1MHz
POWER REQUIREMENTS					V_{DD} = +22V、 V_{SS} = −22V
Power Supply Current, I_{DD}	170			µA typ	デジタル入力 = 0Vまたは5V
	260		260	µA max	
	225			µA typ	デジタル入力 = 1.3V
	330		330	µA max	
Negative Supply Current, I_{SS}	85			µA typ	デジタル入力 = 0Vまたは5V
	140		140	µA max	

36V単電源

特に指定がない限り、V_{DD} = 36V ± 10%、V_{SS} = 0V、GND = 0V。

表 3. 36V単電源での仕様

パラメータ	+25°C	−40°C〜+85°C	−40°C〜+125°C	単位	テスト条件／コメント
ANALOG SWITCH					V_{DD} = 32.4V、 V_{SS} = 0V
Analog Signal Range			0 V to V_{DD} − 2 V	V	
On Resistance, R_{ON}	0.50			Ω typ	ソース電圧（V_S）= 0V〜28.9V、ソース電流（I_S）= −100mA、図26参照
	0.65	0.8	0.95	Ω max	
	0.54			Ω typ	V_S = 0V〜29.9V、I_S = −100mA
	0.7	0.85	1.0	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	0.003			Ω typ	V_S = 0V〜29.9V、I_S = −100mA
	0.085	0.1	0.1	Ω max	
On-Resistance Flatness, $R_{FLAT(ON)}$	0.003			Ω typ	V_S = 0V〜28.9V、I_S = −100mA
	0.035	0.035	0.035	Ω max	
	0.04			Ω typ	V_S = 0V〜29.9V、I_S = −100mA
	0.08	0.1	0.1	Ω max	
LEAKAGE CURRENTS					V_{DD} = 39.6V、 V_{SS} = 0V
Source Off Leakage, I_S (Off)	±3.5			nA typ	V_S = 1V/30V、ドレイン電圧 (V_D) = 30V/1V、図29参照
	±12.5	+70/−14	+205/−14	nA max	

仕様

表 3. 36V単電源での仕様

パラメータ	+25°C	−40°C～+85°C	−40°C～+125°C	単位	テスト条件／コメント
Drain Off Leakage, I_D (Off)	±3.5			nA typ	V_S = 1V/30V、V_D = 30V/1V、図29参照
	±12.5	+70/−14	+205/−14	nA max	
Channel On Leakage, I_D (On), I_S (On)	±0.1			nA typ	V_S = V_D = 1V/30V、図25参照
	±1.3	±3	+13/−3	nA max	
DIGITAL INPUTS					
Input High Voltage, V_{INH}			1.3	V min	
Input Low Voltage, V_{INL}			0.8	V max	
Input Current, I_{INL}, or I_{INH}	0.01			μA typ	入力電圧（V_{IN}）= GND電圧(V_{GND})または5V
			±0.15	μA max	
Digital Input Capacitance, C_{IN}	4.6			pF typ	
DYNAMIC CHARACTERISTICS					
On Time, t_{ON}	216			ns typ	負荷抵抗（R_L）= 300Ω、負荷容量（C_L）= 35pF
	256	276	299	ns max	V_S = 18V、図32参照
Off Time, t_{OFF}	261			ns typ	R_L = 300 Ω, C_L = 35 pF
	309	319	329	ns max	V_S = 18V、図32参照
Charge Injection, Q_{INJ}	−2.0			nC typ	V_S = 18V、R_S = 0Ω、C_L = 1nF、図33参照
Off Isolation	−64			dB typ	R_L = 50Ω、C_L = 5pF、周波数= 100kHz、図28参照
Channel-to-Channel Crosstalk	−105			dB typ	R_L = 50Ω、C_L = 5pF、周波数= 100kHz、図27参照
Total Harmonic Distortion + Noise, THD + N	0.005			% typ	R_L = 1kΩ、18V p-p、周波数= 20Hz～20kHz、図30参照
Total Harmonic Distortion, THD	−113			dB typ	R_L = 1kΩ、18V p-p、周波数= 1kHz
	−87			dB typ	R_L = 1kΩ、18V p-p、周波数= 20kHz
	−73			dB typ	R_L = 1kΩ、18V p-p、周波数= 100kHz
−3 dB Bandwidth	134			MHz typ	R_L = 50Ω、C_L = 5pF、信号 = 0dBm、図31参照
Insertion Loss	−0.05			dB typ	R_L = 50Ω、C_L = 5pF、周波数 = 1MHz、図31参照
Source Off Capacitance, C_S (Off)	72			pF typ	V_S = 18V、周波数= 1MHz
Drain Off Capacitance, C_D (Off)	72			pF typ	V_S = 18V、周波数= 1MHz
Drain On Capacitance, C_D (On), Source On Capacitance, C_S (On)	26			pF typ	V_S = 18V、周波数= 1MHz
Match On Capacitance, C_{MATCH}(On)	0.84			pF typ	V_S = 18V、周波数= 1MHz
POWER REQUIREMENTS					V_{DD} = 39.6V
Power Supply Current, I_{DD}	170			μA typ	デジタル入力 = 0Vまたは5V
	260		260	μA max	
	225			μA typ	デジタル入力 = 1.3V
	330		330	μA max	
Negative Supply Current, I_{SS}	85			μA typ	デジタル入力 = 0Vまたは5V
	140		140	μA max	

仕様

チャンネルごとの連続電流（SXまたはDX）

表 4. 1つのチャンネルをオン、チャンネルごとの仕様

パラメータ	25°C	85°C	125°C	単位	テスト条件／コメント
CONTINUOUS CURRENT, Sx OR Dx					
V_{DD} = +20 V, V_{SS} = −20 V					
LFCSP (θ_{JA} = 44°C/W)	847	325	123	mA maximum	V_S = V_{SS}〜V_{DD} − 3.5 V
V_{DD} = 36 V, V_{SS} = 0 V					
LFCSP (θ_{JA} = 44°C/W)	847	325	123	mA maximum	V_S = V_{SS}〜V_{DD} − 3.5 V

表 5. 2つのチャンネルをオン、チャンネルごとの仕様

パラメータ	25°C	85°C	125°C	単位	テスト条件／コメント
CONTINUOUS CURRENT, Sx OR Dx					
V_{DD} = +20 V, V_{SS} = −20 V					
LFCSP (θ_{JA} = 44°C/W)	646	289	120	mA maximum	V_S = V_{SS}〜V_{DD} − 3.5 V
V_{DD} = 36 V, V_{SS} = 0 V					
LFCSP (θ_{JA} = 44°C/W)	646	289	120	mA maximum	V_S = V_{SS}〜V_{DD} − 3.5 V

表 6. 3つのチャンネルをオン、チャンネルごとの仕様

パラメータ	25°C	85°C	125°C	単位	テスト条件／コメント
CONTINUOUS CURRENT, Sx OR Dx					
V_{DD} = +20 V, V_{SS} = −20 V					
LFCSP (θ_{JA} = 44°C/W)	548	265	117	mA maximum	V_S = V_{SS}〜V_{DD} − 3.5 V
V_{DD} = 36 V, V_{SS} = 0 V					
LFCSP (θ_{JA} = 44°C/W)	548	265	117	mA maximum	V_S = V_{SS}〜V_{DD} − 3.5 V

表 7. 4つのチャンネルをオン、チャンネルごとの仕様

パラメータ	25°C	85°C	125°C	単位	テスト条件／コメント
CONTINUOUS CURRENT, Sx OR Dx					
V_{DD} = +20 V, V_{SS} = −20 V					
LFCSP (θ_{JA} = 44°C/W)	488	248	115	mA maximum	V_S = V_{SS}〜V_{DD} − 3.5 V
V_{DD} = 36 V, V_{SS} = 0 V					
LFCSP (θ_{JA} = 44°C/W)	488	248	115	mA maximum	V_S = V_{SS}〜V_{DD} − 3.5 V

絶対最大定格

特に指定のない限り、T_A = 25ºC。

表 8. 絶対最大定格

Parameter	Rating
V_{DD} to V_{SS}	46 V
V_{DD} to GND	−0.3 V to +46 V
V_{SS} to GND	+0.3 V to −46 V
Analog Inputs[1]	V_{SS} − 0.3 V to V_{DD} + 0.3 V or 30 mA, whichever occurs first
Digital Inputs[1]	GND − 0.3 V to +6 V or 30 mA, whichever occurs first
Peak Current, Sx or Dx Pins[2]	2.6 A (pulsed at 1 ms, 10% duty cycle maximum)
Continuous Current, Sx or Dx[2]	Data[3] + 15%
Temperature	
Operating Range	−40°C to +125°C
Storage Range	−65°C to +150°C
Junction	150°C
Reflow Soldering Peak, Pb-Free	As per JEDEC J-STD-020

1 INx、SxおよびDxピンでの過電圧は、内部ダイオードによりクランプされます。電流は、規定された最大定格に制限してください。

2 SxはS1～S4ピン、DxはD1～D4ピンを表します。

3 表4 ～表7を参照してください。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。これはストレス定格のみを定めたものであり、本規格の動作セクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。長時間にわたり最大動作条件を超えて動作させると、デバイスの信頼性に影響を与えることがあります。

同時に複数の絶対最大定格を適用することはできません。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCBの熱設計には、細心の注意を払う必要があります。

θ_{JA}は、1立方フィートの密閉容器内で測定された、自然体流での周囲とジャンクションの間の熱抵抗です。θ_{JCB}は、ジャンクションとケース底面の間の値です。

表 9. 熱抵抗

Package Type	θ_{JA}	θ_{JCB}	Unit
CP-16-17[1]	44	17.4	°C/W

1 熱抵抗のシミュレーション値は、サーマル・ビアのないJEDEC 2S2Pサーマル・テスト・ボードに基づいています。JEDEC JESD-51を参照してください。

静電放電（ESD）定格

以下のESD情報は、ESDに敏感なデバイスを取り扱うために示したものですが、対象はESD保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001準拠の人体モデル（HBM）。

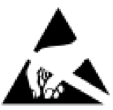
ANSI/ESDA/JEDEC JS-002準拠の電界誘起帯電デバイス・モデル（FICDM）。

ADG6412のESD定格

表 10. ADG6412、16ピンLFCSP

ESD Model	Withstand Threshold (V)	Class
HBM	±2000	2
FICDM	±1250	C3

ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。
電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

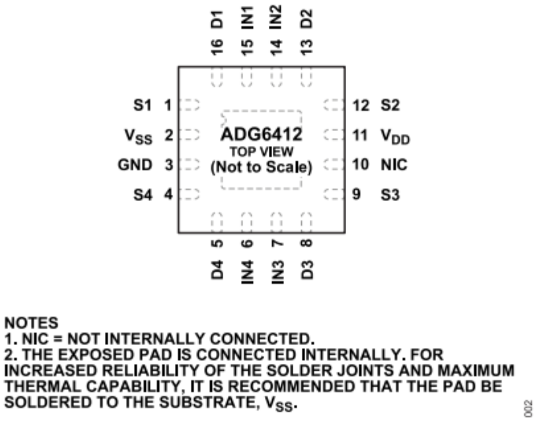


図 2.ピン配置

表 11. ピン機能の説明

ピン番号	記号	説明
1	S1	ソース端子1。このピンは、入力または出力に設定できます。
2	V_{SS}	負電源の電位。V_{SS}ピンは、0.1μFのコンデンサでGNDからデカップリングします。
3	GND	グラウンド（0V）リファレンス。
4	S4	ソース端子4。このピンは、入力または出力に設定できます。
5	D4	ドレイン端子4。このピンは、入力または出力に設定できます。
6	IN4	ロジック・コントロール入力4。
7	IN3	ロジック・コントロール入力3。
8	D3	ドレイン端子3。このピンは、入力または出力に設定できます。
9	S3	ソース端子3。このピンは、入力または出力に設定できます。
10	NIC	内部では未接続。
11	V_{DD}	正電源の電位。V_{DD}ピンは、0.1μFのコンデンサでGNDからデカップリングします。
12	S2	ソース端子2。このピンは、入力または出力に設定できます。
13	D2	ドレイン端子2。このピンは、入力または出力に設定できます。
14	IN2	ロジック・コントロール入力2。
15	IN1	ロジック・コントロール入力1。
16	D1	ドレイン端子1。このピンは、入力または出力に設定できます。
EP	Exposed Pad	露出パッドは内部で接続されていません。ハンダ接続の信頼性を向上させ最大限の熱性能を得るため、この露出パッドをサブストレートのV_{SS}にハンダ付けすることを推奨します。

表 12. ADG6412の真理値表

INx	Switch Condition
1	On
0	Off

代表的な性能特性

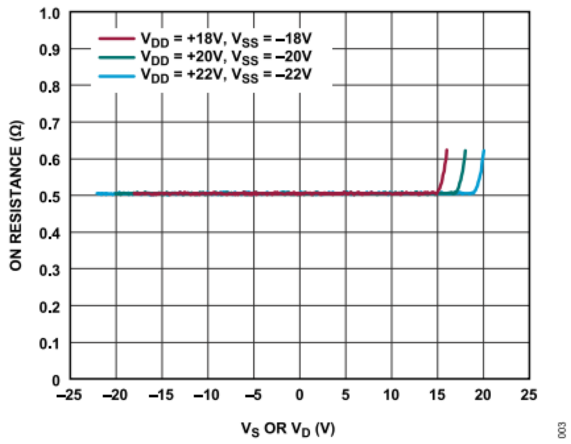


図 3. V_S、V_DとR_{ON}の関係（両電源）

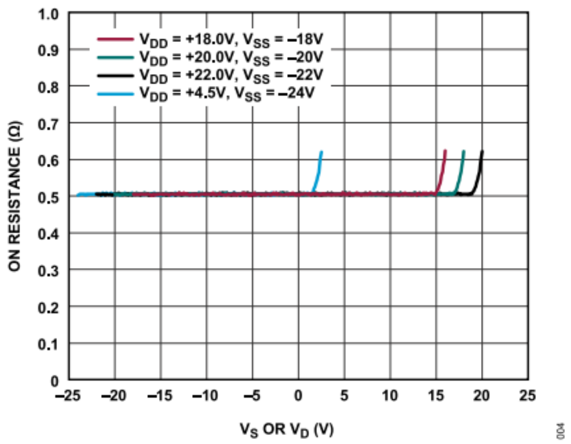


図 4. V_S、V_DとR_{ON}の関係（両電源）

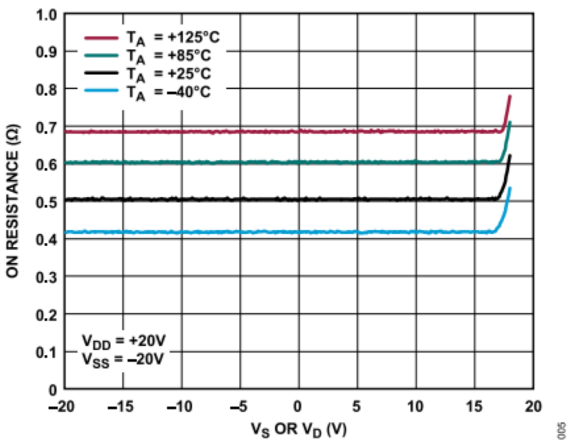


図 5. 様々な温度での V_S (V_D) とR_{ON}の関係、±20V両電源

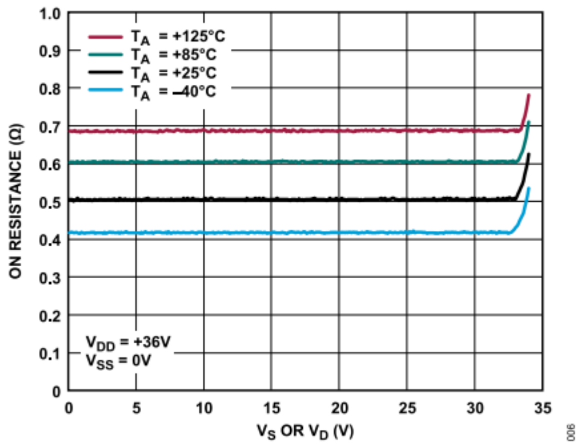


図 6. 様々な温度での V_S (V_D) とR_{ON}の関係、36V単電源

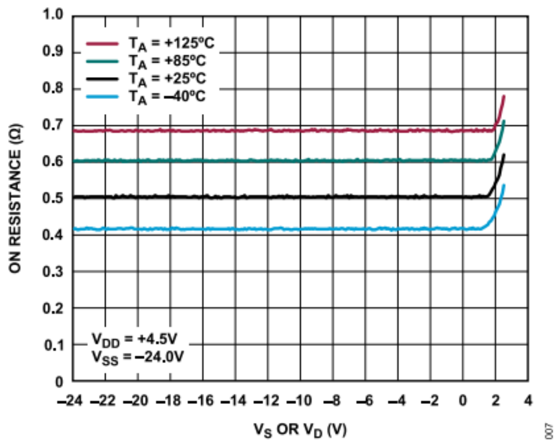


図 7. 様々な温度での V_S (V_D) とR_{ON}の関係、非対称単電源

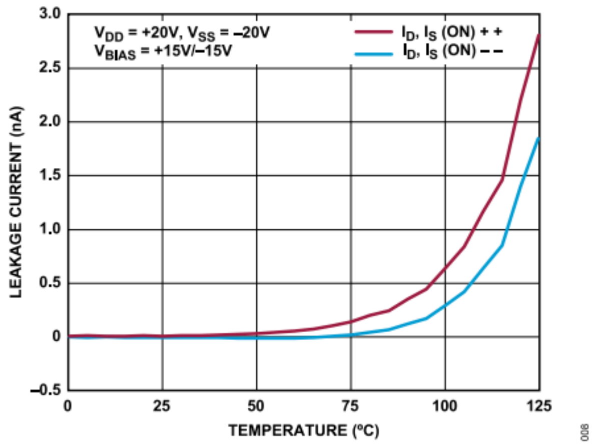


図 8. オン・リーク電流の温度特性、±20V両電源

代表的な性能特性

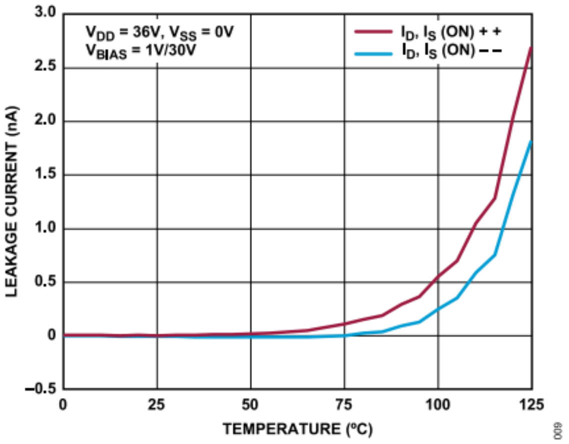


図 9. オン・リーク電流の温度特性、+36V単電源

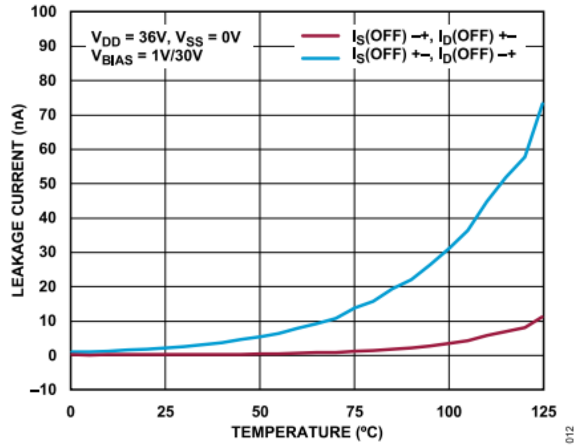


図 12. オフ・リーク電流の温度特性、+36V単電源

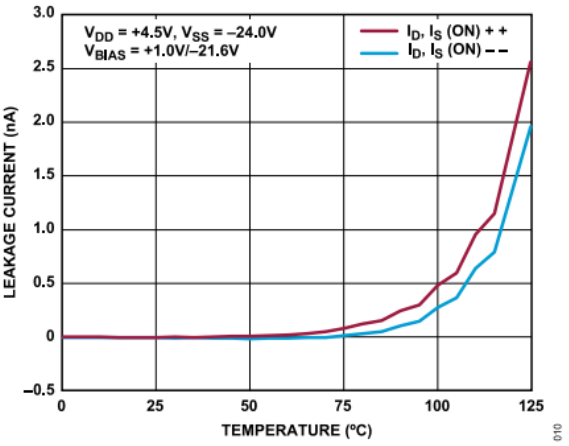


図 10. オン・リーク電流の温度特性、+4.5V、−24V両電源

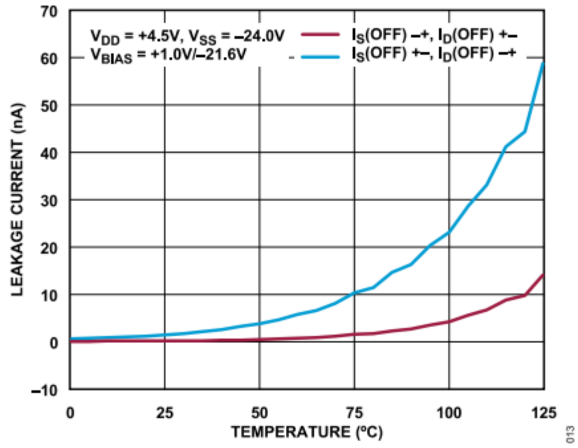


図 13. オフ・リーク電流の温度特性、+4.5V、−24V両電源

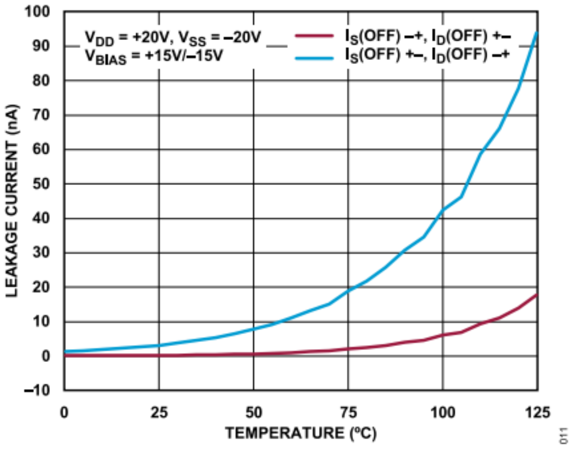


図 11. オフ・リーク電流の温度特性、±20V両電源

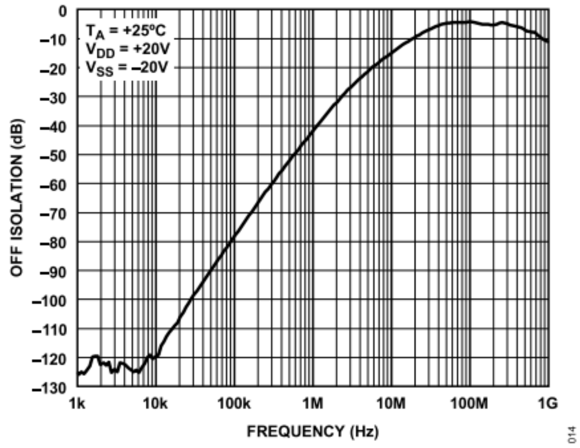


図 14. オフ・アイソレーションの周波数特性、±20V両電源

代表的な性能特性

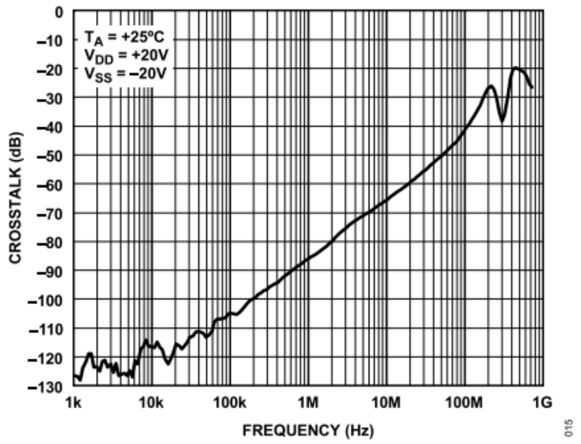


図 15. クロストークの周波数特性、±20V両電源

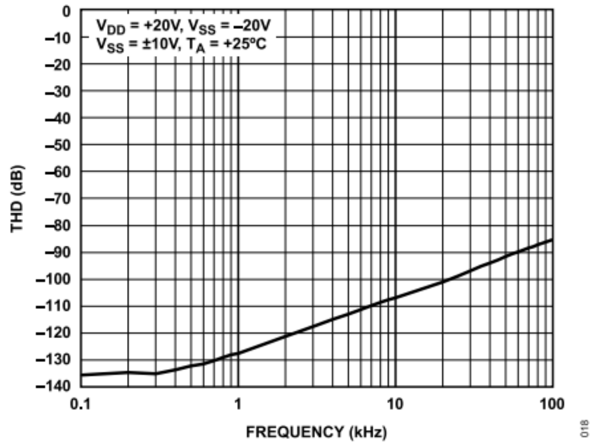


図 18. THDの周波数特性、±20V両電源

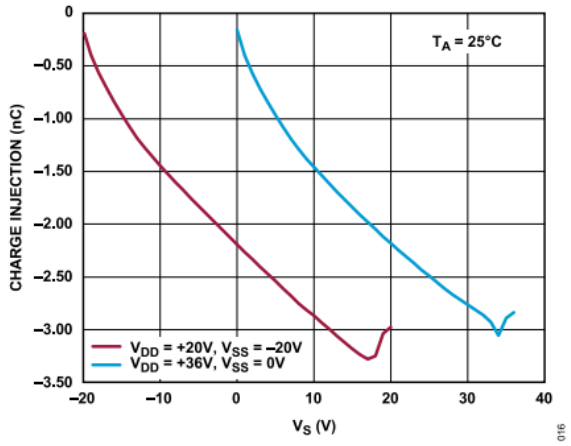


図 16. チャージ・インジェクションとV_Sの関係

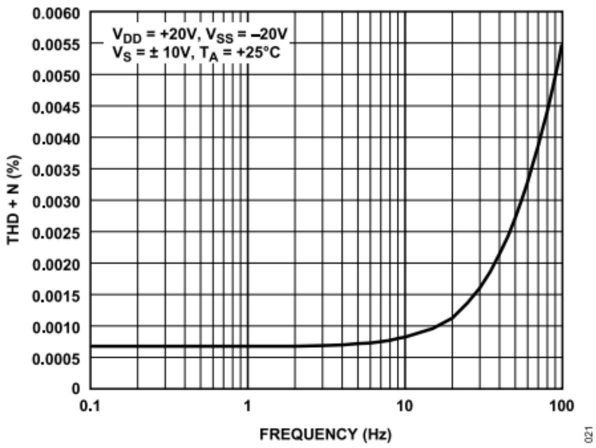


図 19. THD + Nの周波数特性、±20V両電源

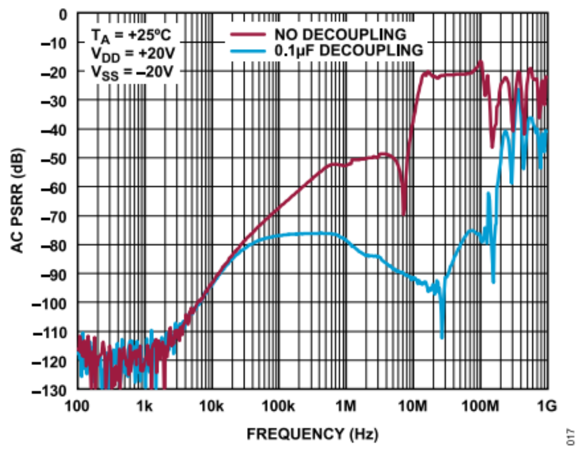


図 17. AC PSRRの周波数特性、±20V両電源

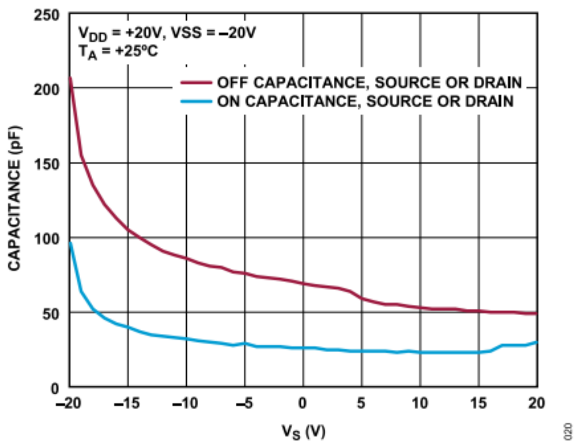


図 20. 容量とV_Sの関係、±20V両電源

代表的な性能特性

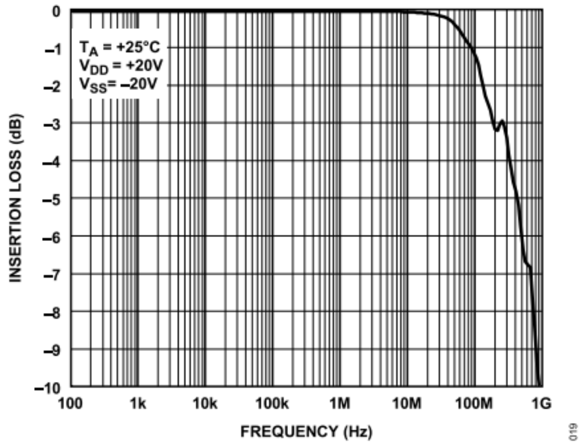


図 21. 挿入損失の周波数特性

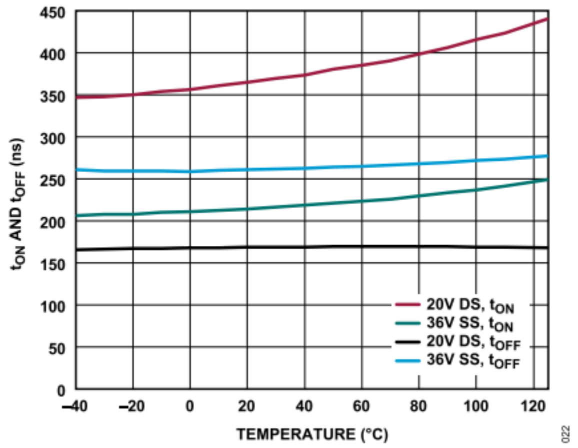


図 22. t_{ON}およびt_{OFF}の温度特性

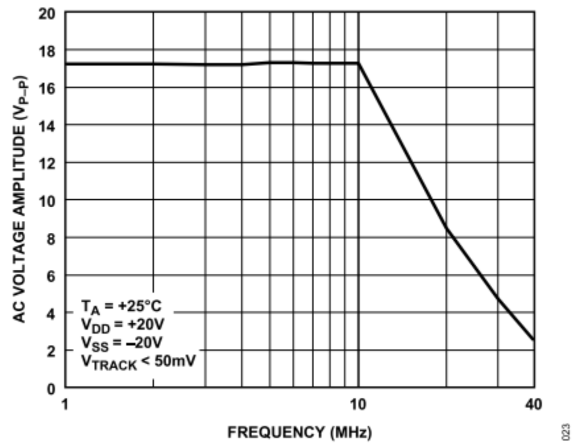


図 23. 大AC信号電圧の周波数特性

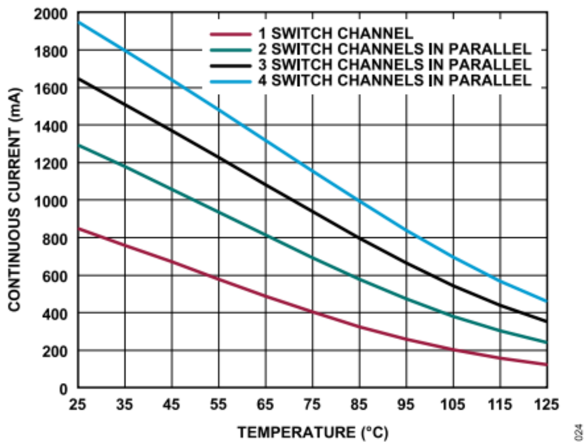


図 24. 連続電流の温度特性（様々な数のスイッチ・チャンネルを並列に接続した場合）

テスト回路

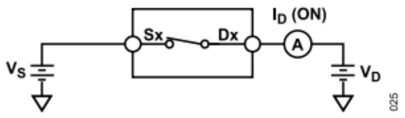


図 25. オン・リーク電流

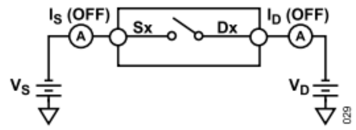


図 29. オフ・リーク電流

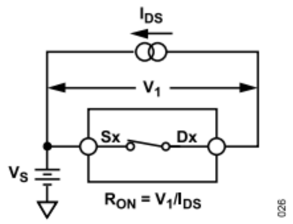


図 26. オン抵抗

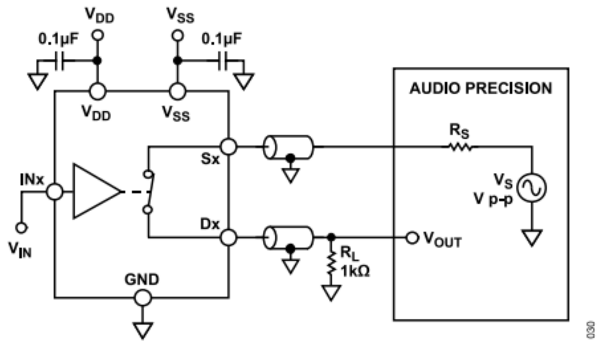


図 30. THD +ノイズ

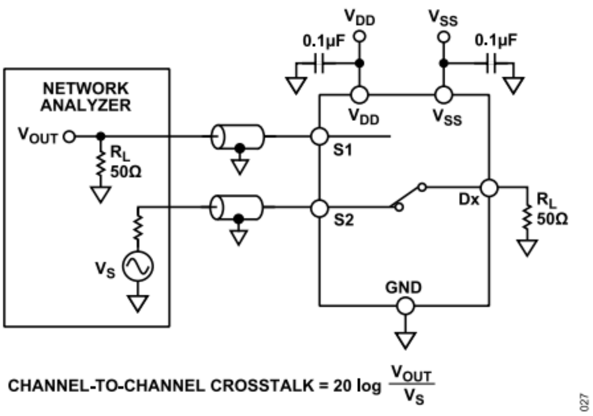


図 27. チャンネル間クロストーク

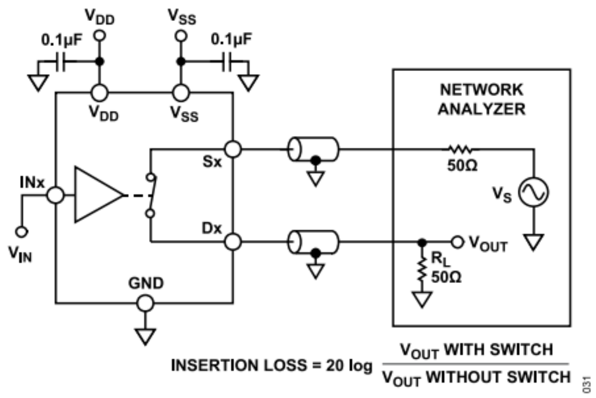


図 31. 帯域幅

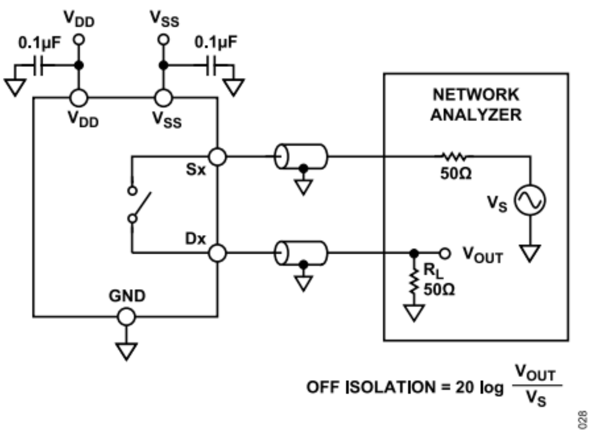


図 28. オフ・アイソレーション

テスト回路

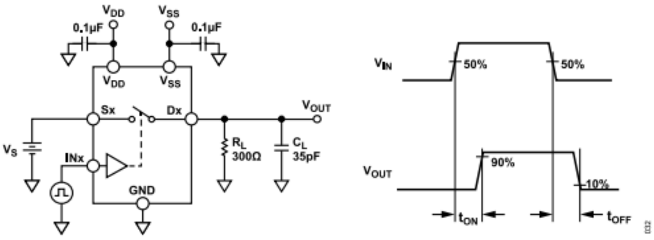


図 32. スイッチング時間

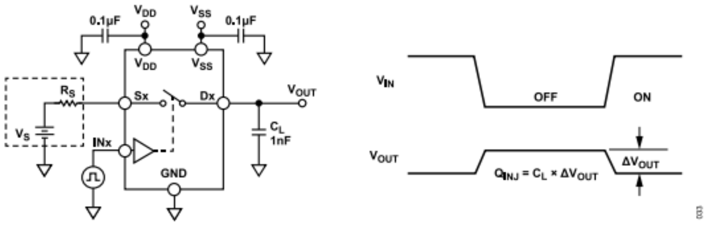


図 33. チャージ・インジェクション

用語の定義

I_{DD}
正側電源電流。

I_{SS}
負側電源電流。

V_DおよびV_S
端子Dと端子Sそれぞれのアナログ電圧。

V_{TRACK}
V_SとV_Dの差。

R_{ON}
端子Dと端子Sの間の抵抗。

ΔR_{ON}
任意の2チャンネル間のR_{ON}の差。

R_{FLAT}（ON）
仕様規定されたアナログ信号範囲における、オン抵抗の最大値と最小値の差として表現される抵抗値の平坦性。

I_S（Off）
スイッチ・オフ時のソース・リーク電流。

I_D（Off）
スイッチ・オフ時のドレイン・リーク電流。

I_D（On）およびI_S（On）
スイッチ・オン時のチャンネル・リーク電流。

V_{INL}
ロジック0の最大入力電圧。

V_{INH}
ロジック1の最小入力電圧。

I_{INL}およびI_{INH}
ハイまたはローのときのデジタル入力電流。

C_S（Off）およびC_D（Off）
スイッチ・オフ時のソース容量およびドレイン容量、グラウンドを基準として測定。

C_D（On）およびC_S（On）
スイッチ・オン時のドレイン容量およびソース容量、グラウンドを基準として測定。

C_{IN}
デジタル入力容量。

tON
デジタル制御入力が印加されてから出力がオンになるまでの遅延。

t_{OFF}
デジタル制御入力が印加されてから出力がオフになるまでの遅延。

t_D
あるアドレス状態から別のアドレス状態へ切り替わるとき、両方のスイッチの80%ポイント間で測定されるオフ時間。

オフ・アイソレーション
オフ・スイッチから混入する不要な信号の大きさ。

チャージ・インジェクション
スイッチング中にデジタル入力からアナログ出力に転送されるグリッチ・インパルスの大きさ。

チャンネル間クロストーク
寄生容量に起因し、あるチャンネルから別のチャンネルに混入する不要な信号の大きさ。

帯域幅
出力が3dB減衰する周波数。

オン応答
オン状態にあるスイッチの周波数応答。

挿入損失
スイッチのオン抵抗に起因する損失。

全高調波歪み+ノイズ（THD + N）
基本波成分に対する全高調波成分+信号ノイズの比。

AC電源電圧変動除去比（AC PSRR）
変調振幅に対する出力信号振幅の比。電源電圧ピンに現れるカップリング・ノイズとスプリアス信号がスイッチ出力に混入するのを防止するデバイスの能力を表します。デバイスのDC電圧は、0.62Vp-pのサイン波で変調されます。

動作原理

スイッチ・アーキテクチャ

ADG6412は、4個の独立したSPST（Nチャンネル拡散金属酸化膜半導体（NDMOS）スイッチ）を内蔵しており、優れたR_{ON}性能を示します。NDMOSのみで構成されるアーキテクチャを用いているため、信号のヘッドルームが削減され、信号の制限値はV_{DD} - 2Vとなります。ただし、オン抵抗、オン抵抗の平坦性、全高調波歪みを最小にするため、信号はV_{DD} - 3.5V未満に維持することを推奨します。

ADG6412を正常に動作させるには、V_{DD}およびV_{SS}の各電源ピンに最小0.1µFのデカップリング・コンデンサが必要です。

ADG6412は、V_{DD} が最大40Vの単電源システム、最大±22Vの両電源システム、および非対称電源に対応できます。

1.8Vロジックに対応可能

使いやすくするため、ADG6412にはV_Lロジック・リファレンス電圧がありません。デジタル入力は、全動作電源範囲で1.8Vのロジックレベルに対応できます。1.8Vロジックのための制限値は、V_{INH} = 1.3V、V_{INL} = 0.8Vです。1.8Vロジック・レベルの入力により、ADG6412は低い電源レールのプロセッサに対応でき、外部電圧変換器を用いる必要はありません。

1.8Vおよび1.2VのJEDECに完全準拠するには、ADG1412Lのように製品番号にLが付いたアナログ・デバイセズ製品を参照してください。

アプリケーション情報

高電圧、高周波の信号のトラッキング

図23に、ADG6412が安定して動作できる電圧範囲とそれに対応する周波数を示します。この図のトラッキング電圧(V_{TRACK}) は、ソース電圧とドレイン電圧の差を示しており、V_{TRACK}は与えられた振幅および周波数に対し50mV未満です。電圧が高く周波数が高い信号の場合、周波数は10MHz未満であることが必要です。必要な周波数が10MHzを超える場合は、信号の完全性を維持するため信号範囲を適宜小さくしてください。

電源の推奨事項

アナログ・デバイセズでは、高性能シグナル・チェーンの条件を満たす広範なパワー・マネージメント製品を提供しています。

バイポーラ電源ソリューションの例を図34に示します。LT3463（デュアル・スイッチング・レギュレータ）は、典型的なシグナル・チェーンでのADG6412、アンプ、高精度コンバータ向けに正と負の電源レールを生成します。また、図34に示すように、2つの低ドロップアウト・レギュレタ（LDO）であるADP7142（正のLDO)とADP7182（負のLDO）を使用することもでき、それによって、極めて小さなノイズにも敏感なアプリケーションでLT3463の出力リップルを削減できます。

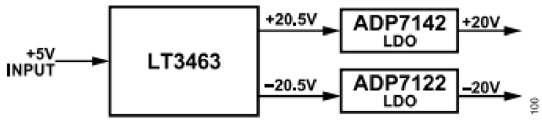


図 34. バイポーラ電源ソリューション

表 13. 推奨されるパワー・マネージメント・デバイス

Product	Description
LT3463	Dual micropower, DC to DC converter with Schottky diodes
ADP7142	40 V, 200 mA, low noise, CMOS, LDO linear regulator
ADP7182	−28 V, −200 mA, low noise, LDO linear regulator

大電流駆動および高精度電流検出

図35にADG6412のアプリケーション例を示します。自動試験装置（ATE）や計測器のアプリケーションでは、被験デバイス（DUT）に電流を流す場合、複数の電流範囲に対し複数の検出抵抗を使用し、マイクロアンペアからアンペアまでの広い電流出力範囲に対応できるようにする必要があります。ADG6412の低いオン抵抗は、このアプリケーションでのフォース電流出力経路のスイッチングに最適です。表4～表7に示すように大きな連続電流が可能であるためです。

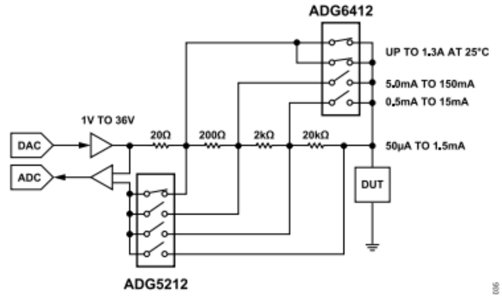


図 35. 大電流駆動および高精度電流検出アプリケーション

超低THDを達成するデジタル・オーディオ・チャンネル

図36にADG6412のアプリケーション例を示します。高精度オーディオ・シグナル・チェーンではTHDが重要な仕様値です。スイッチのTHD性能はオン抵抗の平坦性と関係しており、ADG6412では、約3mΩという極めて優れたオン抵抗平坦性を実現しています。この例では、ADG6412はオーディオ・プリアンプのゲイン選択スイッチとして構成され、ユーザが複数のゲイン範囲を柔軟に選択できるようにしています。ADG6412のTHD性能は信号の忠実度を最大にし、またその低いオン抵抗はシステムのゲイン誤差を最小限に抑えます。

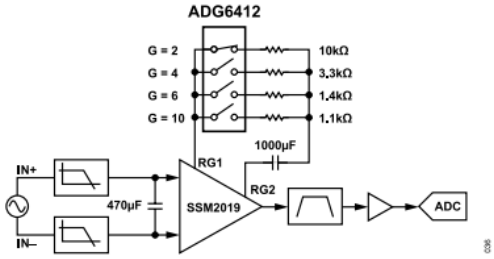


図 36. 超低THDを達成するデジタル・オーディオ・チャンネルのアプリケーション

外形寸法

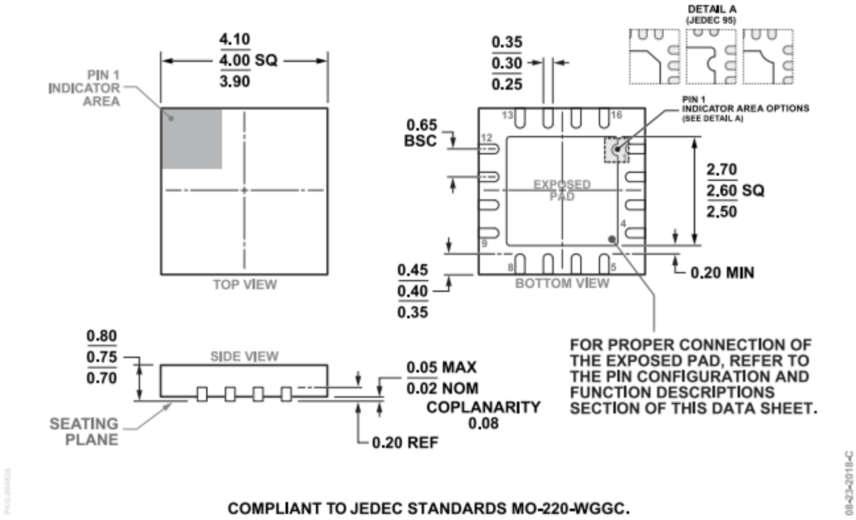


図 37. 16ピン・リード・フレーム・チップ・スケール・パッケージ［LFCSP］
4mm × 4mmボディ、0.75mmパッケージ高
（CP-16-17）
寸法：mm

更新：2022年12月20日

オーダー・ガイド

Model[1]	Temperature Range	Package Description	Packing Quantity	Package Option
ADG6412BCPZ-REEL7	-40°C to +125°C	LFCSP:LEADFRM CHIP SCALE	Reel, 1500	CP-16-17

1 Z = RoHS準拠製品。

評価用ボード

表 14. 評価用ボード

Model[1]	Description
EVAL-ADG6412EBZ	Evaluation Board

1 Z = RoHS準拠製品。

本　　　　社／〒105-6891　東京都港区海岸1-16-1 ニューピア竹芝サウスタワービル 10F
電話03（5402）8200
大 阪 営 業 所／〒532-0003　大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
電話06（6350）6868
名古屋営業所／〒451-6038　愛知県名古屋市西区牛島町 6-1 名古屋ルーセントタワー 38F
電話052（569）6300