

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。  
この正誤表は、2023年3月7日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。  
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2023年3月7日

製品名： ADG1421/ADG1422/ADG1423

対象となるデータシートのリビジョン(Rev)： Rev.A

訂正箇所： 14 ページ、右の段、上から 4 番目の TBBM の項

**【誤】**

あるアドレス状態から別のアドレス状態へ切り替わる時の、  
両方のスイッチの **80%**ポイント間で測定されるオフ時間。図 27  
を参照。

**【正】**

あるアドレス状態から別のアドレス状態へ切り替わる時の、  
両方のスイッチの **90%**ポイント間で測定されるオフ時間。図 27  
を参照。



# オン抵抗 2.1Ω、±15V/+12V/±5V、 iCMOS デュアル SPST スイッチ

## データシート

## ADG1421/ADG1422/ADG1423

### 特長

- オン抵抗 : 2.1Ω
- オン抵抗平坦性 : 0.5Ω (最大値)
- 最大連続電流 : 250mA
- +12V、±15V、±5V の電源で仕様規定
- V<sub>L</sub> 電源不要
- 3V ロジック対応の入力
- レール to レール動作
- 10 ピン MSOP パッケージ、および  
10 ピン 3mm × 3mm LFCSP パッケージ

### アプリケーション

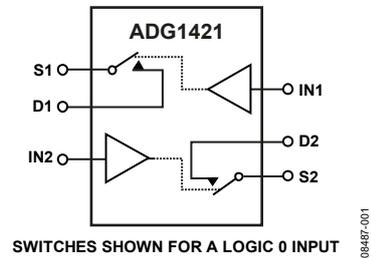
- ATE (自動試験装置)
- データ・アキュイジション・システム
- リレーの代替
- バッテリー駆動のシステム
- サンプル&ホールド・システム
- オーディオ信号のルーティング
- ビデオ信号のルーティング
- 通信システム

### 概要

ADG1421/ADG1422/ADG1423 は 2つの独立した単極単投 (SPST) スイッチを内蔵しています。ADG1421 と ADG1422 の違いは、デジタル・コントロール・ロジックが反転している点のみです。ADG1421 のスイッチは、適切なコントロール入力にロジック 1 を入力するとオンします。一方、ADG1422 ではロジック 0 を入力するとオンします。ADG1423 には、ADG1421 と同じデジタル・コントロール・ロジックを持つスイッチが 1 つと、ロジックが反転しているスイッチが 1 つ内蔵されています。ADG1423 は、ブレークピフォアマークのスイッチング動作を示すので、マルチプレクサ・アプリケーションで使用できます。各スイッチをオンにすると、両方向に均一に信号が伝達されます。また、各スイッチは電源電圧までの入力信号範囲を備えています。オフ状態では、電源電圧までの信号レベルがブロックされます。

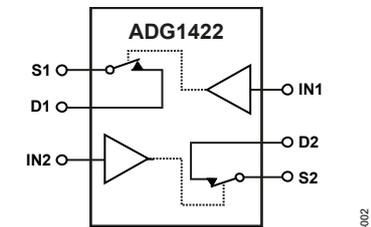
iCMOS<sup>®</sup> (工業用 CMOS) モジュラー製造プロセスは、高電圧の相補型金属酸化膜半導体 (CMOS) とバイポーラ技術を組み合わせたものです。この技術は、前世代の高電圧製品では実現できなかったフットプリントで 33V 動作が可能な、幅広い高性能アナログ IC の開発を可能にします。従来の CMOS プロセスを採用したアナログ IC とは異なり、iCMOS デバイスは高電源電圧に耐えると同時に、性能の向上、大幅な消費電力の削減、パッケージの小型化を実現します。

### 機能ブロック図



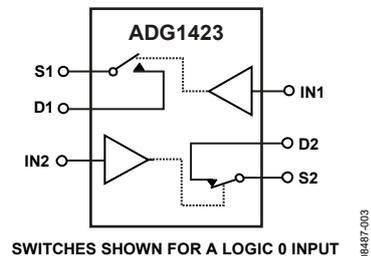
SWITCHES SHOWN FOR A LOGIC 0 INPUT

図 1. ADG1421 の機能ブロック図



SWITCHES SHOWN FOR A LOGIC 0 INPUT

図 2. ADG1422 の機能ブロック図



SWITCHES SHOWN FOR A LOGIC 0 INPUT

図 3. ADG1423 の機能ブロック図

オン抵抗のプロファイルがアナログ入力範囲全体にわたり非常に平坦であるため、オーディオ信号のスイッチング時に優れた直線性と低歪みを実現します。iCMOS 構造により消費電力が極めて少ないため、携帯型/バッテリー駆動の計測器に最適なデバイスです。

### 製品のハイライト

- 25°C で 2.4Ω (最大値) のオン抵抗値。
- 最小の歪み。
- 3V ロジック対応のデジタル入力 : V<sub>INH</sub> = 2.0V、V<sub>INL</sub> = 0.8V
- V<sub>L</sub> ロジック電源は不要。
- 10 ピン MSOP パッケージ、および 10 ピン 3mm × 3mm LFCSP パッケージ。

Rev. A

DOCUMENT FEEDBACK

TECHNICAL SUPPORT

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。  
※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

## 目次

特長 .....	1	チャンネルごとの連続電流 (S または D) .....	6
アプリケーション .....	1	絶対最大定格 .....	7
概要 .....	1	熱抵抗 .....	7
機能ブロック図 .....	1	ESD に関する注意 .....	7
製品のハイライト .....	1	ピン配置およびピン機能の説明 .....	8
改訂履歴 .....	2	代表的な性能特性 .....	9
仕様 .....	3	テスト回路 .....	12
±15V の両電源 .....	3	用語の定義 .....	14
+12V の単電源 .....	4	外形寸法 .....	15
±5V の両電源 .....	5	オーダー・ガイド .....	16

## 改訂履歴

### 7/14—Rev. 0 to Rev. A

Changes to Table 1 .....	3
Updated Outline Dimensions .....	15

### 10/09—Revision 0: Initial Version

## 仕様

## ±15Vの両電源

特に指定がない限り、 $V_{DD} = +15V \pm 10\%$ 、 $V_{SS} = -15V \pm 10\%$ 、 $GND = 0V$ 。

表 1.

パラメータ	25°C	-40°C~ +85°C	-40°C~ +105°C	-40°C~ +125°C	単位	テスト条件/コメント
<b>ANALOG SWITCH</b>						
Analog Signal Range				$V_{DD}$ to $V_{SS}$	V	
On Resistance, $R_{ON}$	2.1				$\Omega$ typ	$V_S = \pm 10V$ 、 $I_S = -10mA$ 、 <a href="#">図 23</a> を参照
On Resistance Match Between Channels, $\Delta R_{ON}$	2.4	2.8	2.95	3.2	$\Omega$ max $\Omega$ typ	$V_{DD} = +13.5V$ 、 $V_{SS} = -13.5V$ $V_S = \pm 10V$ 、 $I_S = -10mA$
On Resistance Flatness, $R_{FLAT(ON)}$	0.1	0.12	0.124	0.13	$\Omega$ max $\Omega$ typ	$V_S = \pm 10V$ 、 $I_S = -10mA$
	0.4				$\Omega$ max	
	0.5	0.6	0.63	0.65	$\Omega$ max	
<b>LEAKAGE CURRENTS</b>						
Source Off Leakage, $I_S$ (Off)	$\pm 0.1$				nA typ	$V_{DD} = +16.5V$ 、 $V_{SS} = -16.5V$ $V_S = \pm 10V$ 、 $V_D = \pm 10V$ 、 <a href="#">図 24</a> を参照
Drain Off Leakage, $I_D$ (Off)	$\pm 0.5$ $\pm 0.1$	$\pm 2$	$\pm 9$	$\pm 75$	nA max nA typ	$V_S = \pm 10V$ 、 $V_D = \pm 10V$ 、 <a href="#">図 24</a> を参照
Channel On Leakage, $I_D$ , $I_S$ (On)	$\pm 0.5$ $\pm 0.2$ $\pm 1$	$\pm 2$	$\pm 9$	$\pm 75$	nA max nA typ nA max	$V_S = V_D = \pm 10V$ 、 <a href="#">図 25</a> を参照
<b>DIGITAL INPUTS</b>						
Input High Voltage, $V_{INH}$				2.0	V min	
Input Low Voltage, $V_{INL}$				0.8	V max	
Input Current, $I_{INL}$ or $I_{INH}$	0.005				$\mu A$ typ $\mu A$ max	$V_{IN} = V_{GND}$ または $V_{DD}$
Digital Input Capacitance, $C_{IN}$	4			$\pm 0.1$	pF typ	
<b>DYNAMIC CHARACTERISTICS<sup>1</sup></b>						
$t_{ON}$	115				ns typ	$R_L = 300\Omega$ 、 $C_L = 35pF$
	145	180		210	ns max	$V_S = 10V$ 、 <a href="#">図 26</a> を参照
$t_{OFF}$	115				ns typ	$R_L = 300\Omega$ 、 $C_L = 35pF$
	145	165		190	ns max	$V_S = 10V$ 、 <a href="#">図 26</a> を参照
Break-Before-Make Time Delay, $t_D$ (ADG1423 Only)	45				ns typ	$R_L = 300\Omega$ 、 $C_L = 35pF$
Charge Injection	-5			30	ns min pC typ	$V_{S1} = V_{S2} = 10V$ 、 <a href="#">図 27</a> を参照 $V_S = 0V$ 、 $R_S = 0\Omega$ 、 $C_L = 1nF$ 、 <a href="#">図 28</a> を参照
Off Isolation	-64				dB typ	$R_L = 50\Omega$ 、 $C_L = 5pF$ 、 $f = 1MHz$ 、 <a href="#">図 29</a> を参照
Channel-to-Channel Crosstalk	-74				dB typ	$R_L = 50\Omega$ 、 $C_L = 5pF$ 、 $f = 1MHz$ 、 <a href="#">図 30</a> を参照
Total Harmonic Distortion + Noise	0.016				% typ	$R_L = 10k\Omega$ 、 $5V_{rms}$ 、 $f = 20Hz \sim 20kHz$ 、 <a href="#">図 32</a> を参照
-3 dB Bandwidth	180				MHz typ	$R_L = 50\Omega$ 、 $C_L = 5pF$ 、 <a href="#">図 31</a> を参照
Insertion Loss	0.12				dB typ	$R_L = 50\Omega$ 、 $C_L = 5pF$ 、 $f = 1MHz$ 、 <a href="#">図 31</a> を参照
$C_S$ (Off)	18				pF typ	$f = 1MHz$ 、 $V_S = 0V$
$C_D$ (Off)	22				pF typ	$f = 1MHz$ 、 $V_S = 0V$
$C_D$ , $C_S$ (On)	86				pF typ	$f = 1MHz$ 、 $V_S = 0V$

パラメータ	25°C	-40°C~ +85°C	-40°C~ +105°C	-40°C~ +125°C	単位	テスト条件/コメント
POWER REQUIREMENTS						$V_{DD} = +16.5V$ , $V_{SS} = -16.5V$ デジタル入力= 0V または $V_{DD}$
$I_{DD}$	0.002			1.0	$\mu A$ typ $\mu A$ max	
$I_{DD}$	120			190	$\mu A$ typ $\mu A$ max	デジタル入力= 5V
$I_{SS}$	0.002				$\mu A$ typ	デジタル入力= 0V, 5V または $V_{DD}$
$V_{DD}/V_{SS}$				1.0 $\pm 4.5/$ $\pm 16.5$	$\mu A$ max V min/max	グラウンド= 0V

<sup>1</sup> 設計上の性能は確保していますが、出荷テストの対象外です。

## +12V の単電源

特に指定がない限り、 $V_{DD} = 12V \pm 10\%$ 、 $V_{SS} = 0V$ 、 $GND = 0V$ 。

表 2.

パラメータ	25°C	-40°C~ +85°C	-40°C~ +125°C	単位	テスト条件/コメント
ANALOG SWITCH					
Analog Signal Range			0 V to $V_{DD}$	V	
On Resistance, $R_{ON}$	4		6.2	$\Omega$ typ $\Omega$ max	$V_S = 0V \sim 10V$ , $I_S = -10mA$ 、 <a href="#">図 23</a> を参照 $V_{DD} = 10.8V$ , $V_{SS} = 0V$
On Resistance Match Between Channels, $\Delta R_{ON}$	0.03		0.18	$\Omega$ typ $\Omega$ max	$V_S = 0V \sim 10V$ , $I_S = -10mA$
On Resistance Flatness, $R_{FLAT(ON)}$	1.2	1.75	1.9	$\Omega$ typ $\Omega$ max	$V_S = 0V \sim 10V$ , $I_S = -10mA$
LEAKAGE CURRENTS					$V_{DD} = 13.2V$ , $V_{SS} = 0V$
Source Off Leakage, $I_S$ (Off)	$\pm 0.05$		$\pm 75$	nA typ nA max	$V_S = 1V/10V$ , $V_D = 10V/1V$ 、 <a href="#">図 24</a> を参照
Drain Off Leakage, $I_D$ (Off)	$\pm 0.05$	$\pm 2$	$\pm 75$	nA typ nA max	$V_S = 1V/10V$ , $V_D = 10V/1V$ 、 <a href="#">図 24</a> を参照
Channel On Leakage, $I_D$ , $I_S$ (On)	$\pm 0.1$	$\pm 2$	$\pm 75$	nA typ nA max	$V_S = V_D = 1V$ または $10V$ 、 <a href="#">図 25</a> を参照
DIGITAL INPUTS					
Input High Voltage, $V_{INH}$			2.0	V min	
Input Low Voltage, $V_{INL}$			0.8	V max	
Input Current, $I_{INL}$ or $I_{INH}$	0.005		$\pm 0.1$	$\mu A$ typ $\mu A$ max	$V_{IN} = V_{GND}$ または $V_{DD}$
Digital Input Capacitance, $C_{IN}$	4			pF typ	
DYNAMIC CHARACTERISTICS <sup>1</sup>					
$t_{ON}$	180		340	ns typ ns max	$R_L = 300\Omega$ , $C_L = 35pF$ $V_S = 8V$ 、 <a href="#">図 26</a> を参照
$t_{OFF}$	130	205	235	ns typ ns max	$R_L = 300\Omega$ , $C_L = 35pF$ $V_S = 8V$ 、 <a href="#">図 26</a> を参照
Break-Before-Make Time Delay, $t_D$ (ADG1423 Only)	70		48	ns typ ns min	$R_L = 300\Omega$ , $C_L = 35pF$ $V_{S1} = V_{S2} = 8V$ 、 <a href="#">図 27</a> を参照
Charge Injection	30			pC typ	$V_S = 6V$ , $R_S = 0\Omega$ , $C_L = 1nF$ 、 <a href="#">図 28</a> を参照
Off Isolation	-60			dB typ	$R_L = 50\Omega$ , $C_L = 5pF$ , $f = 1MHz$ 、 <a href="#">図 29</a> を参照
Channel-to-Channel Crosstalk	-70			dB typ	$R_L = 50\Omega$ , $C_L = 5pF$ , $f = 1MHz$ 、 <a href="#">図 30</a> を参照
-3 dB Bandwidth	140			MHz typ	$R_L = 50\Omega$ , $C_L = 5pF$ 、 <a href="#">図 31</a> を参照

パラメータ	25°C	-40°C~ +85°C	-40°C~ +125°C	単位	テスト条件/コメント
Insertion Loss	0.26			dB typ	$R_L = 50\Omega$ , $C_L = 5pF$ , $f = 1MHz$ , 図 31 を参照
$C_S$ (Off)	31			pF typ	$f = 1MHz$ , $V_S = 6V$
$C_D$ (Off)	36			pF typ	$f = 1MHz$ , $V_S = 6V$
$C_D$ , $C_S$ (On)	90			pF typ	$f = 1MHz$ , $V_S = 6V$
POWER REQUIREMENTS					
$I_{DD}$	0.001			$\mu A$ typ	$V_{DD} = 13.2V$ デジタル入力 = 0V または $V_{DD}$
			1.0	$\mu A$ max	
$I_{DD}$	120			$\mu A$ typ	デジタル入力 = 5V
			190	$\mu A$ max	
$V_{DD}$			5/16.5	V min/max	グラウンド = 0V, $V_{SS} = 0V$

<sup>1</sup> 設計上の性能は確保していますが、出荷テストの対象外です。

### ±5V の両電源

特に指定がない限り、 $V_{DD} = +5V \pm 10\%$ 、 $V_{SS} = -5V \pm 10\%$ 、 $GND = 0V$ 。

表 3.

パラメータ	25°C	-40°C~ +85°C	-40°C~ +125°C	単位	テスト条件/コメント
ANALOG SWITCH					
Analog Signal Range			$V_{DD}$ to $V_{SS}$	V	
On Resistance, $R_{ON}$	4.5			$\Omega$ typ	$V_S = \pm 4.5V$ , $I_S = -10mA$ , 図 23 を参照
	5.2	6.2	7	$\Omega$ max	$V_{DD} = +4.5V$ , $V_{SS} = -4.5V$
On Resistance Match Between Channels, $\Delta R_{ON}$	0.04			$\Omega$ typ	$V_S = \pm 4.5V$ , $I_S = -10mA$
	0.18	0.2	0.21	$\Omega$ max	
On Resistance Flatness, $R_{FLAT(ON)}$	1.3			$\Omega$ typ	$V_S = \pm 4.5V$ , $I_S = -10mA$
	1.6	1.85	2	$\Omega$ max	
LEAKAGE CURRENTS					
Source Off Leakage, $I_S$ (Off)	$\pm 0.05$			nA typ	$V_{DD} = +5.5V$ , $V_{SS} = -5.5V$
	$\pm 0.5$	$\pm 2$	$\pm 75$	nA max	$V_S = \pm 4.5V$ , $V_D = \mp 4.5V$ , 図 24 を参照
Drain Off Leakage, $I_D$ (Off)	$\pm 0.05$			nA typ	$V_S = \pm 4.5V$ , $V_D = \mp 4.5V$ , 図 24 を参照
	$\pm 0.5$	$\pm 2$	$\pm 75$	nA max	
Channel On Leakage, $I_D$ , $I_S$ (On)	$\pm 0.1$			nA typ	$V_S = V_D = \pm 4.5V$ , 図 25 を参照
	$\pm 1$	$\pm 2$	$\pm 75$	nA max	
DIGITAL INPUTS					
Input High Voltage, $V_{INH}$			2.0	V min	
Input Low Voltage, $V_{INL}$			0.8	V max	
Input Current, $I_{INL}$ or $I_{INH}$	0.005			$\mu A$ typ	$V_{IN} = V_{GND}$ または $V_{DD}$
			$\pm 0.1$	$\mu A$ max	
Digital Input Capacitance, $C_{IN}$	4			pF typ	
DYNAMIC CHARACTERISTICS <sup>1</sup>					
$t_{ON}$	285			ns typ	$R_L = 300\Omega$ , $C_L = 35pF$
	370	460	520	ns max	$V_S = 3V$ , 図 26 を参照
$t_{OFF}$	220			ns typ	$R_L = 300\Omega$ , $C_L = 35pF$
	295	350	395	ns max	$V_S = 3V$ , 図 26 を参照
Break-Before-Make Time Delay, $t_D$ (ADG1423 Only)	85			ns typ	$R_L = 300\Omega$ , $C_L = 35pF$
			45	ns min	$V_{S1} = V_{S2} = 3V$ , 図 27 を参照
Charge Injection	82			pC typ	$V_S = 0V$ , $R_S = 0\Omega$ , $C_L = 1nF$ , 図 28 を参照
Off Isolation	-60			dB typ	$R_L = 50\Omega$ , $C_L = 5pF$ , $f = 1MHz$ , 図 29 を参照
Channel-to-Channel Crosstalk	-70			dB typ	$R_L = 50\Omega$ , $C_L = 5pF$ , $f = 1MHz$ , 図 30 を参照
Total Harmonic Distortion + Noise	0.04			% typ	$R_L = 10k\Omega$ , 5V p-p, $f = 20Hz \sim 20kHz$ , 図 32 を参照

パラメータ	25°C	-40°C~ +85°C	-40°C~ +125°C	単位	テスト条件/コメント
-3 dB Bandwidth	150			MHz typ	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、 <a href="#">図 31</a> を参照
Insertion Loss	0.25			dB typ	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、 $f = 1\text{MHz}$ 、 <a href="#">図 31</a> を参照
$C_S$ (Off)	25			pF typ	$V_S = 0\text{V}$ 、 $f = 1\text{MHz}$
$C_D$ (Off)	30			pF typ	$V_S = 0\text{V}$ 、 $f = 1\text{MHz}$
$C_D$ 、 $C_S$ (On)	100			pF typ	$V_S = 0\text{V}$ 、 $f = 1\text{MHz}$
POWER REQUIREMENTS					$V_{DD} = 5.5\text{V}$ 、 $V_{SS} = -5.5\text{V}$
$I_{DD}$	0.001		1.0	$\mu\text{A typ}$ $\mu\text{A max}$	デジタル入力= 0V または $V_{DD}$
$I_{SS}$	0.001		1.0	$\mu\text{A typ}$ $\mu\text{A max}$	デジタル入力= 0V または $V_{DD}$
$V_{DD}/V_{SS}$			$\pm 4.5/\pm 16.5$	V min/max	グラウンド= 0V

<sup>1</sup> 設計上の性能は確保していますが、出荷テストの対象外です。

## チャンネルごとの連続電流 (S または D)

表 4.

パラメータ	25°C	85°C	125°C	単位	テスト条件/コメント
CONTINUOUS CURRENT PER CHANNEL <sup>1</sup>					
±15 V Dual Supply					
10-Lead MSOP ( $\theta_{JA} = 142^\circ\text{C/W}$ )	185	120	75	mA maximum	$V_{DD} = +13.5\text{V}$ 、 $V_{SS} = -13.5\text{V}$
10-Lead LFCSP ( $\theta_{JA} = 76^\circ\text{C/W}$ )	250	155	85	mA maximum	
+12 V Single Supply					
10-Lead MSOP ( $\theta_{JA} = 142^\circ\text{C/W}$ )	150	100	65	mA maximum	$V_{DD} = 10.8\text{V}$ 、 $V_{SS} = 0\text{V}$
10-Lead LFCSP ( $\theta_{JA} = 76^\circ\text{C/W}$ )	205	130	80	mA maximum	
±5 V Dual Supply					
10-Lead MSOP ( $\theta_{JA} = 142^\circ\text{C/W}$ )	145	100	65	mA maximum	$V_{DD} = +4.5\text{V}$ 、 $V_{SS} = -4.5\text{V}$
10-Lead LFCSP ( $\theta_{JA} = 76^\circ\text{C/W}$ )	195	125	75	mA maximum	

<sup>1</sup> 設計上の性能は確保していますが、出荷テストの対象外です。

## 絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 5.

Parameter	Rating
$V_{DD}$ to $V_{SS}$	35 V
$V_{DD}$ to GND	-0.3 V to +25 V
$V_{SS}$ to GND	+0.3 V to -25 V
Analog Inputs <sup>1</sup>	$V_{SS} - 0.3 \text{ V}$ to $V_{DD} + 0.3 \text{ V}$ or 30 mA, whichever occurs first
Digital Inputs <sup>1</sup>	GND - 0.3 V to $V_{DD} + 0.3 \text{ V}$ or 30 mA, whichever occurs first
Peak Current, S or D (Pulsed at 1 ms, 10% Duty-Cycle Maximum)	
10-Lead MSOP (4-Layer Board)	300 mA
10-Lead LFCSP	400 mA
Continuous Current per Channel, S or D	Data in Table 4 + 15% mA
Operating Temperature Range	
Industrial	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Junction Temperature	150°C
Reflow Soldering Peak Temperature, Pb Free	260°C

<sup>1</sup> IN、S、D での過電圧は内部ダイオードでクランプされます。電流は所定の最大定格に制限する必要があります。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## 熱抵抗

表 6. 熱抵抗

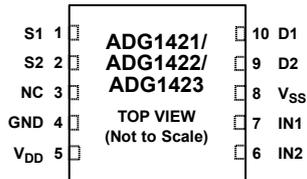
Package Type	$\theta_{JA}$	$\theta_{JC}$	Unit
10-Lead MSOP (4-Layer Board)	142	44	°C/W
10-Lead LFCSP	76		°C/W

## ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

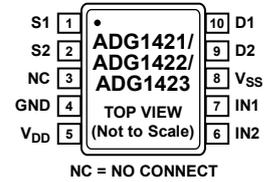
ピン配置およびピン機能の説明



NOTES  
 1. EXPOSED PAD TIED TO SUBSTRATE, V<sub>SS</sub>.  
 2. NC = NO CONNECT

図 4. 10 ピン LFCSP のピン配置

09487-004



NC = NO CONNECT

図 5. 10 ピン MSOP のピン配置

09487-005

表 7. 10 ピン LFCSP のピン機能の説明

ピン番号	記号	概要
1	S1	ソース端子。このピンは、入力または出力に設定できます。
2	S2	ソース端子。このピンは、入力または出力に設定できます。
3	NC	接続なし。
4	GND	グラウンド (0V) リファレンス。
5	V <sub>DD</sub>	正電源の電位。
6	IN2	ロジック制御入力。
7	IN1	ロジック制御入力。
8	V <sub>SS</sub>	負電源の電位。
9	D2	ドレイン端子。このピンは、入力または出力に設定できます。
10	D1	ドレイン端子。このピンは、入力または出力に設定できます。
	EPAD	露出パッド。基板の V <sub>SS</sub> に接続します。

表 8. 10 ピン MSOP のピン機能の説明

ピン番号	記号	概要
1	S1	ソース端子。このピンは、入力または出力に設定できます。
2	S2	ソース端子。このピンは、入力または出力に設定できます。
3	NC	接続なし。
4	GND	グラウンド (0V) リファレンス。
5	V <sub>DD</sub>	正電源の電位。
6	IN2	ロジック制御入力。
7	IN1	ロジック制御入力。
8	V <sub>SS</sub>	負電源の電位。
9	D2	ドレイン端子。このピンは、入力または出力に設定できます。
10	D1	ドレイン端子。このピンは、入力または出力に設定できます。

表 9. ADG1421/ADG1422 の真理値表

ADG1421 INx	ADG1422 INx	Switch Condition
1	0	On
0	1	Off

表 10. ADG1423 の真理値表

ADG1423 INx	Switch 1 Condition	Switch 2 Condition
0	Off	On
1	On	Off

代表的な性能特性

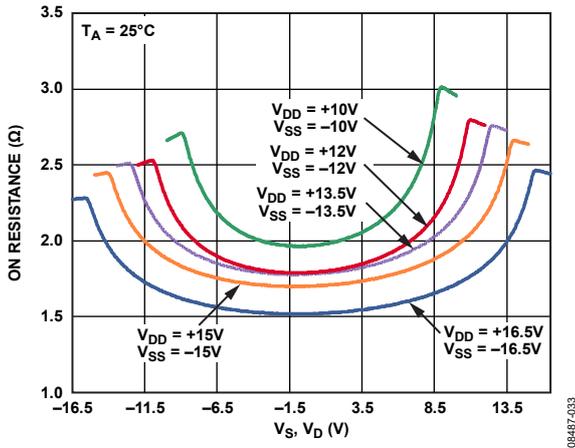


図 6.  $V_D$  ( $V_S$ ) とオン抵抗の関係、両電源

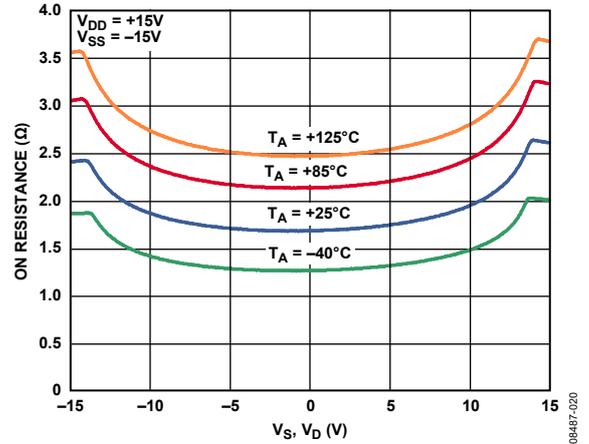


図 9. 様々な温度での  $V_D$  ( $V_S$ ) とオン抵抗の関係、±15V 両電源

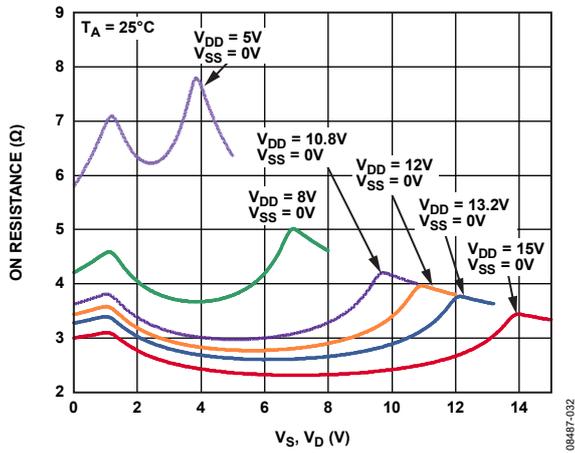


図 7.  $V_D$  ( $V_S$ ) とオン抵抗の関係、単電源

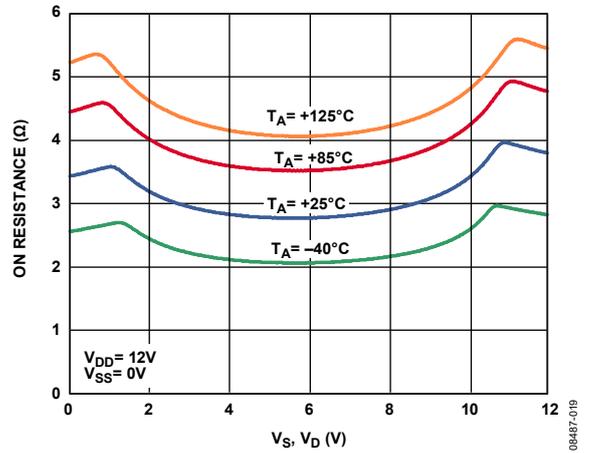


図 10. 様々な温度での  $V_D$  ( $V_S$ ) とオン抵抗の関係、+12V 単電源

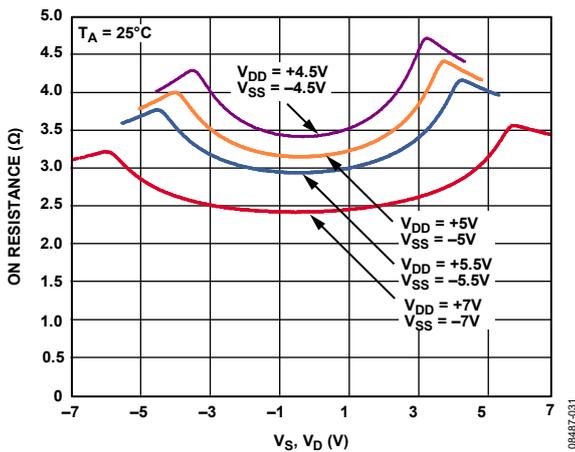


図 8.  $V_D$  ( $V_S$ ) とオン抵抗の関係、両電源

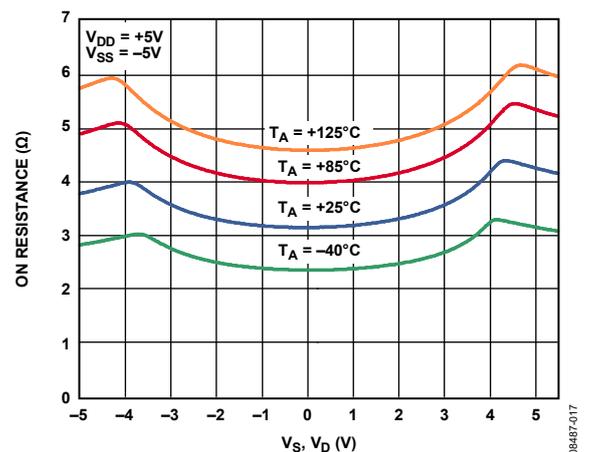


図 11. 様々な温度での  $V_D$  ( $V_S$ ) とオン抵抗の関係、±5V 両電源

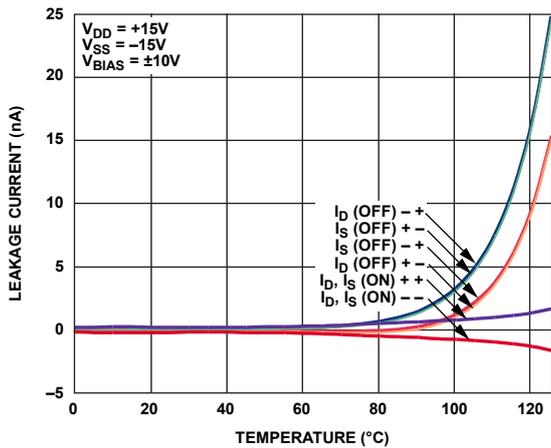


図 12. リーク電流の温度特性、±15V 両電源

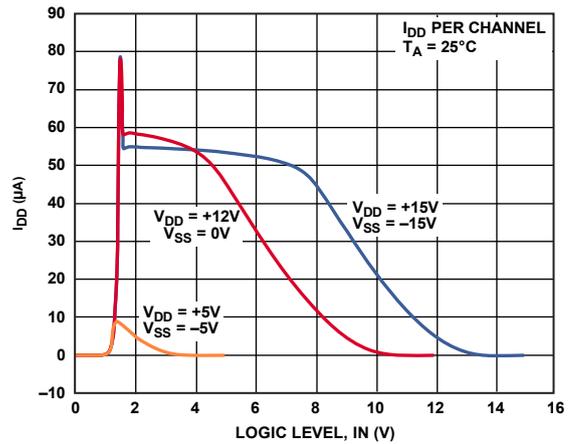


図 15.  $I_{DD}$  とロジック・レベルの関係

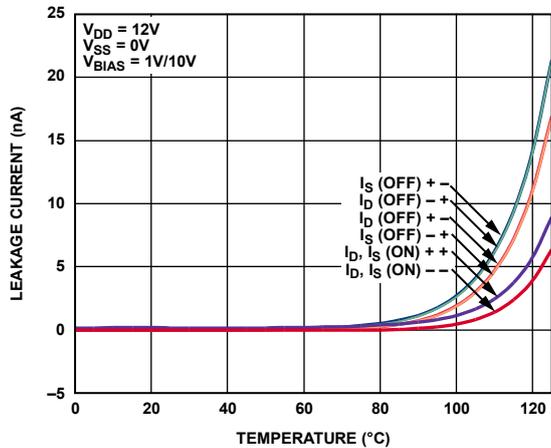


図 13. リーク電流の温度特性、+12V 単電源

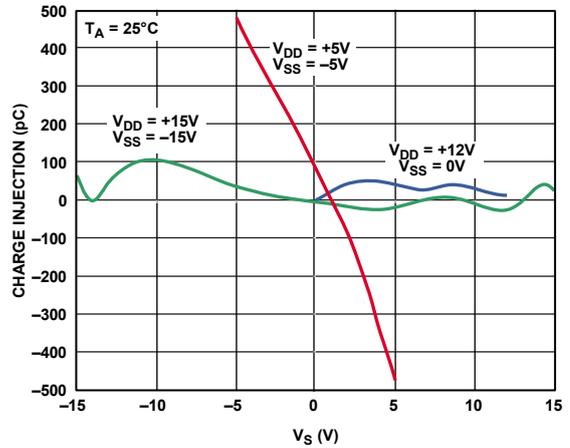


図 16. チャージ・インJECTIONとソース電圧の関係

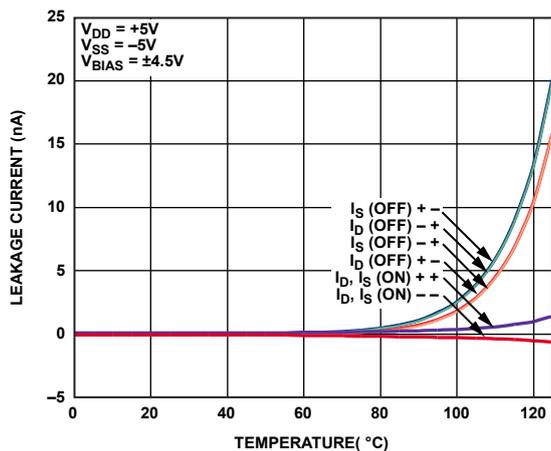


図 14. リーク電流の温度特性、±5V 両電源

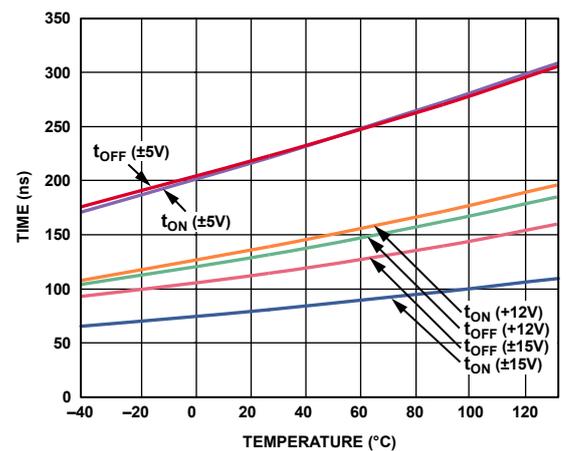


図 17.  $t_{TRANSITION}$  時間の温度特性

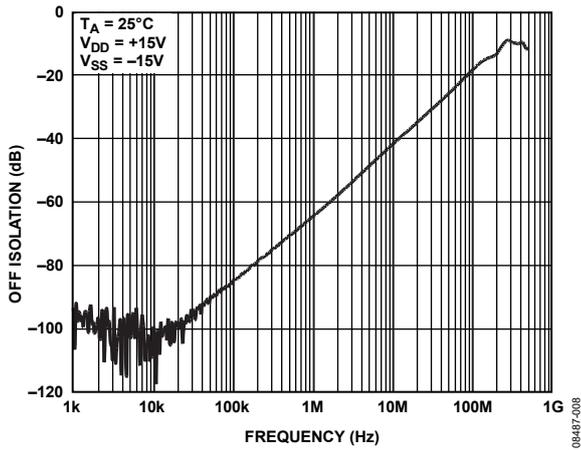


図 18. オフ・アイソレーションの周波数特性

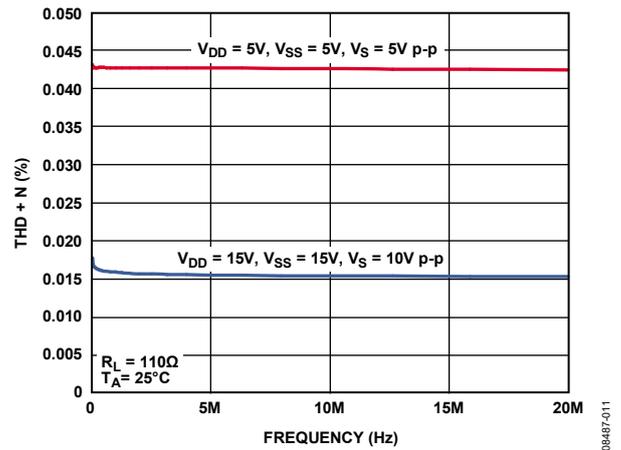


図 21. THD + N の周波数特性

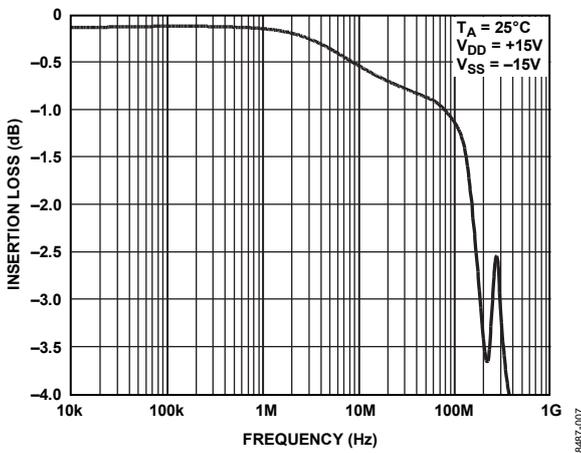


図 19. オン応答の周波数特性

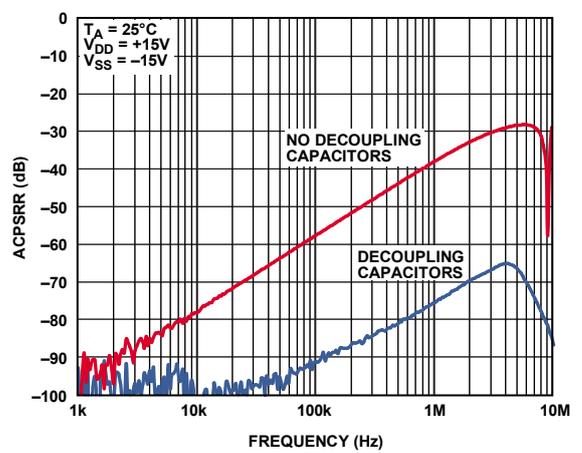


図 22. ACPSRR の周波数特性

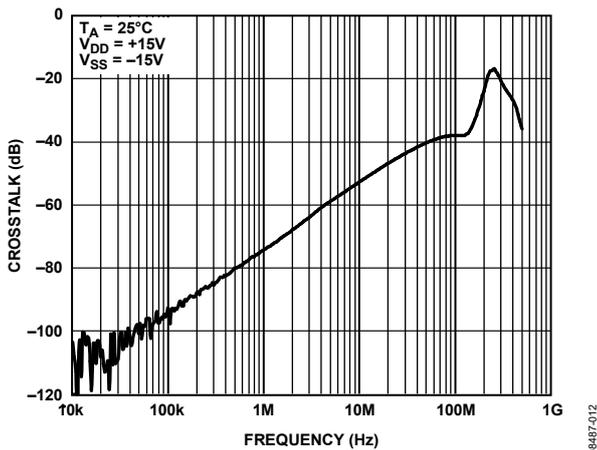


図 20. クロストークの周波数特性

テスト回路

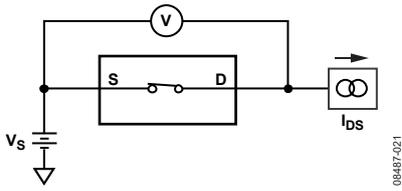


図 23. オン抵抗

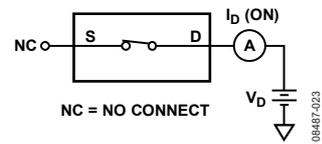


図 25. オン・リーク

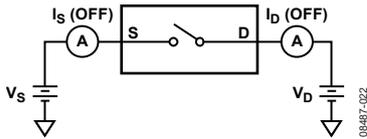


図 24. オフ・リーク

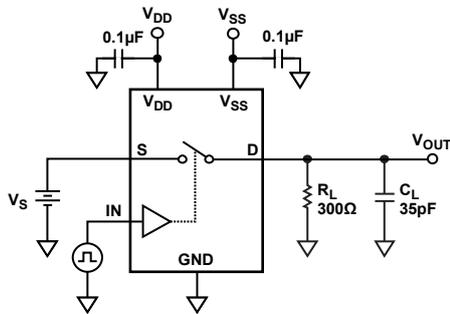


図 26. スイッチング時間

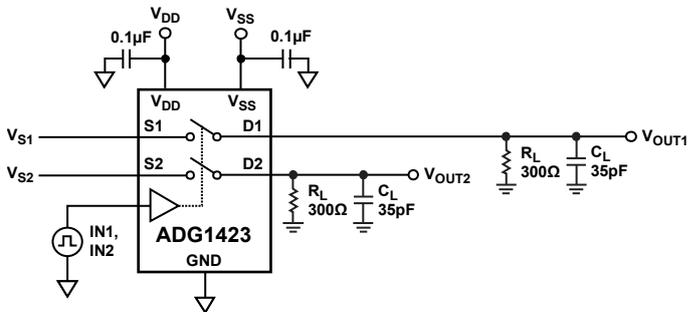
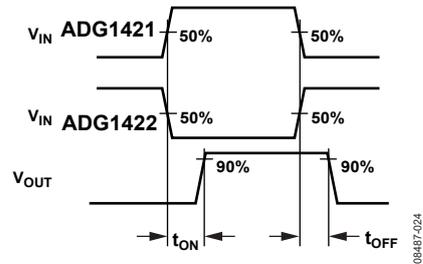


図 27. ブレークビフォアメーカーの遅延時間

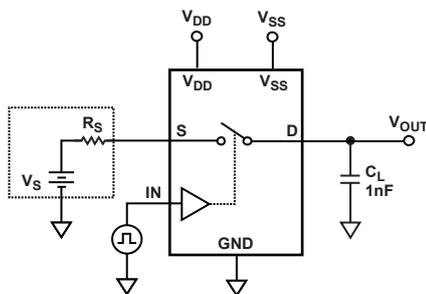
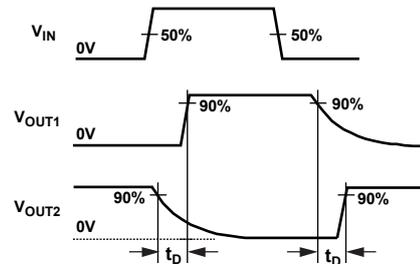
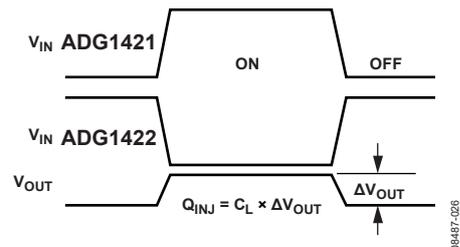
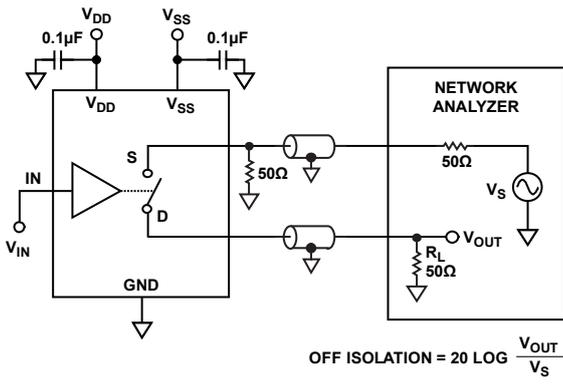


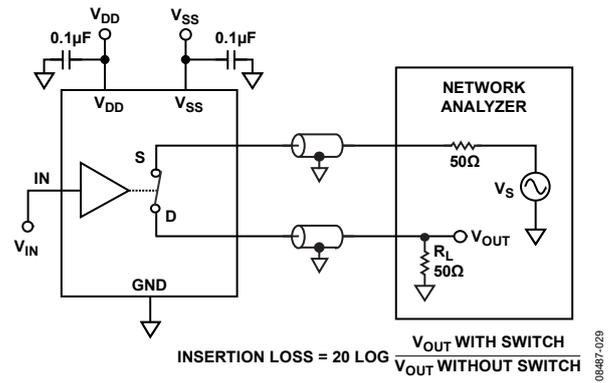
図 28. チャージ・インJECTION





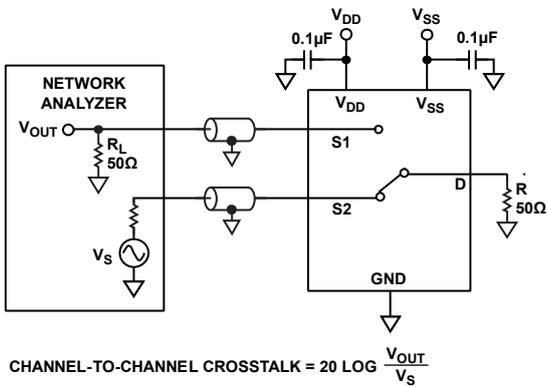
08487-027

図 29. オフ・アイソレーション



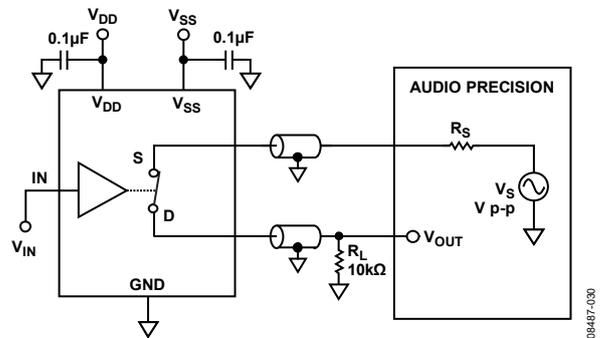
08487-029

図 31. 帯域幅



08487-028

図 30. チャンネル間クロストーク



08487-030

図 32. THD + N

## 用語の定義

**I<sub>DD</sub>**

正側（供給）電源電流。

**I<sub>SS</sub>**

負電源電流。

**V<sub>D</sub> (V<sub>S</sub>)**

端子 D と端子 S のアナログ電圧。

**R<sub>ON</sub>**

端子 D と端子 S の間の抵抗。

**R<sub>FLAT(ON)</sub>**

仕様規定されたアナログ信号範囲におけるオン抵抗の最大値と最小値の差として定義される抵抗値の平坦性。

**I<sub>S</sub> (Off)**

スイッチ・オフ時のソース・リーク電流。

**I<sub>D</sub> (Off)**

スイッチ・オフ時のドレイン・リーク電流。

**I<sub>D</sub>, I<sub>S</sub> (On)**

スイッチ・オン時のチャンネル・リーク電流。

**V<sub>INL</sub>**

ロジック 0 の最大入力電圧。

**V<sub>INH</sub>**

ロジック 1 の最小入力電圧。

**I<sub>INL</sub> (I<sub>INH</sub>)**

デジタル入力の入力電流。

**C<sub>S</sub> (Off)**

スイッチ・オフ時のソース容量。グラウンドを基準として測定。

**C<sub>D</sub> (Off)**

スイッチ・オフ時のドレイン容量。グラウンドを基準として測定。

**C<sub>D</sub>, C<sub>S</sub> (On)**

スイッチ・オン時の容量。グラウンドを基準として測定。

**C<sub>IN</sub>**

デジタル入力容量。

**t<sub>ON</sub> (EN)**

デジタル入力の 50% のポイントとスイッチ・オン状態の 90% のポイント間の遅延時間。図 26 を参照。

**t<sub>OFF</sub> (EN)**

デジタル入力の 50% のポイントとスイッチ・オフ状態の 90% のポイントの間の遅延時間。図 26 を参照。

**t<sub>TRANSITION</sub>**

あるアドレス状態から別のアドレス状態へ切り替わるときのデジタル入力の 50% のポイントとスイッチ・オン状態の 90% のポイントの間の遅延時間。

**T<sub>BBM</sub>**

あるアドレス状態から別のアドレス状態へ切り替わるときの、両方のスイッチの 80% ポイント間で測定されるオフ時間。図 27 を参照。

**チャージ・インジェクション**

スイッチング中にデジタル入力からアナログ出力に転送されるグリッチ・インパルスの大きさ。図 28 を参照。

**オフ・アイソレーション**

オフ・スイッチから混入する不要な信号の大きさ。図 29 を参照。

**クロストーク**

寄生容量に起因し、あるチャンネルから別のチャンネルに混入する不要な信号の大きさ。図 30 を参照。

**帯域幅**

出力が 3dB 減衰する周波数。図 31 を参照。

**オン応答**

オン状態にあるスイッチの周波数応答。

**挿入損失**

スイッチのオン抵抗に起因する損失。図 31 を参照。

**THD + N**

基本波成分に対する全高調波成分+信号ノイズの比。図 32 を参照。

**AC 電源変動除去比 (ACPSRR)**

ACPSRR は、電源電圧ピンに現れるノイズとスプリアス信号がスイッチ出力へ混入するのを防止するデバイスの能力を表します。デバイスの DC 電圧は、0.62V p-p のサイン波で変調されず。変調振幅に対する出力信号振幅の比が ACPSRR です。図 22 を参照。

外形寸法

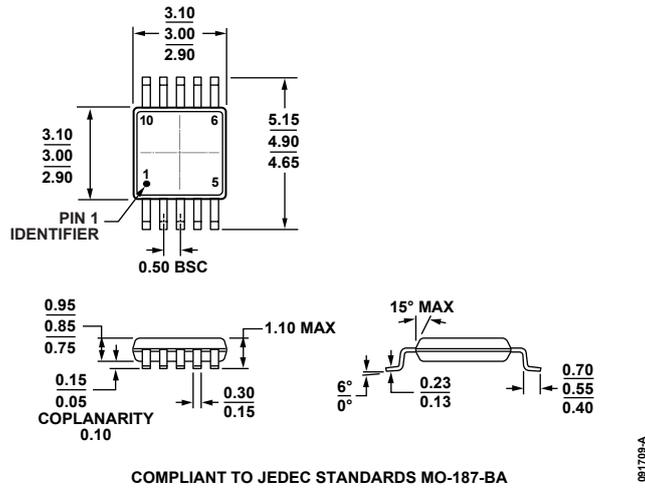


図 33. 10 ピン、ミニ・スモール・アウトライン・パッケージ [MSOP] (RM-10)  
単位：mm

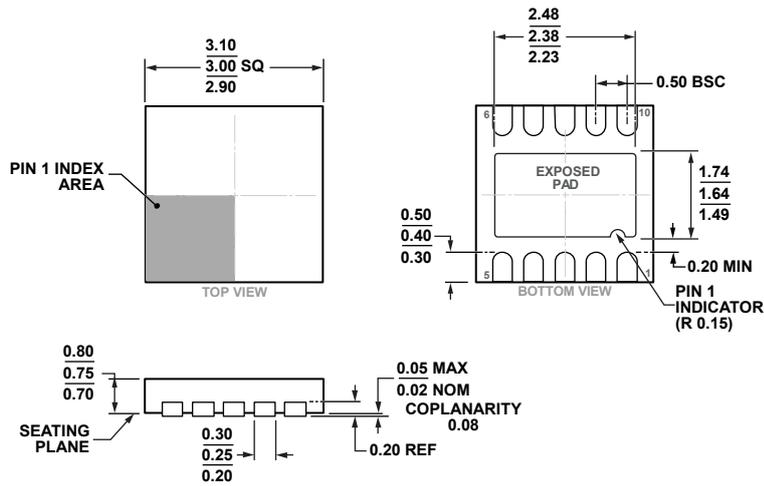


図 34. 10 ピン・リードフレーム・チップ・スケール・パッケージ [LFCSP\_WD] 3mm × 3mm ボディ、極薄、デュアル・リード (CP-10-9)  
単位：mm

## オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Package Option	Branding
ADG1421BRMZ	-40°C to +125°C	10-Lead Mini Small Outline Package [MSOP]	RM-10	S2V
ADG1421BRMZ-REEL7	-40°C to +125°C	10-Lead Mini Small Outline Package [MSOP]	RM-10	S2V
ADG1421BCPZ-REEL7	-40°C to +125°C	10- Lead Frame Chip Scale Package [LFCSP_WD]	CP-10-9	S2V
ADG1422BRMZ	-40°C to +125°C	10-Lead Mini Small Outline Package [MSOP]	RM-10	S2W
ADG1422BRMZ-REEL7	-40°C to +125°C	10-Lead Mini Small Outline Package [MSOP]	RM-10	S2W
ADG1422BCPZ-REEL7	-40°C to +125°C	10- Lead Frame Chip Scale Package [LFCSP_WD]	CP-10-9	S2W
ADG1423BRMZ	-40°C to +125°C	10-Lead Mini Small Outline Package [MSOP]	RM-10	S2X
ADG1423BRMZ-REEL7	-40°C to +125°C	10-Lead Mini Small Outline Package [MSOP]	RM-10	S2X
ADG1423BCPZ-REEL7	-40°C to +125°C	10- Lead Frame Chip Scale Package [LFCSP_WD]	CP-10-9	S2X

<sup>1</sup> Z = RoHS 準拠製品。



©2009-2014 Analog Devices, Inc. All rights reserved.

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F  
電話 03 (5402) 8200

大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F  
電話 06 (6350) 6868

名古屋営業所 / 〒451-6038 愛知県名古屋市中区牛島町 6-1 名古屋ルーセントタワー 38F  
電話 052 (569) 6300

Rev. A | 16 of 16