日本語参考資料
最新版英語データシートはこちら

4×LO 逓倍器／フィルタを備えた、10GHz～40GHz 4 チャンネル Rx ミキサー

データシート

ADAR2004

特長

クワッド LNA、ミキサー、IF VGA
プログラマブル高調波フィルタを備えた 4×LO 逓倍器
RF 入力周波数範囲：10GHz～40GHz
IF 出力周波数範囲：0MHz～800MHz
LO 入力周波数範囲：2.4GHz～10.1GHz
ゲイン範囲：21dB～41dB
入力 P1dB：−20dB（最小ゲイン時の代表値）
ノイズ指数：9dB（最小ゲイン時の代表値）
3 線式または 4 線式 SPI 制御
高速逓倍器／フィルタおよびレシーバーのスイッチングおよび制御用オンチップ・プログラマブル・ステート・マシン
温度センサーおよび ADC 内蔵
DC 電源：910mW（2.5V 電源）
7mm × 7mm、48 端子の LGA パッケージ

アプリケーション

ミリ波イメージング
　セキュリティ
　医療
　産業
マルチチャンネル・レシーバー

概要

ADAR2004 はミリ波ボディ・スキャン用途に最適化された 4 チャンネル・レシーバーIC です。10GHz～40GHz の差動入力信号を受け入れ、最大 800MHz の低中間周波数（IF）を出力します。各受信チャンネルは個別にゲイン制御することもできます。

ミキサーのローカル発振器（LO）のパスには、入力 LO 周波数が 2.4GHz～10.1GHz の 4×逓倍器があります。この 4×逓倍器ブロックはプログラマブルなフィルタを内蔵しており、ミキサーに到達するまで高調波を抑制します。

2 つのプログラマブル・ステート・マシンが内蔵されているため、周波数逓倍器、フィルタ、レシーバーの各セクションの設定と制御は容易で、また、切替えを高速に行うことができます。これらのシーケンサは、シリアル・ペリフェラル・インターフェース（SPI）経由でプログラムされ、パルス入力（リセット・パルスおよび進行パルス）により制御されます。

ADAR2004 は 2.5V 単電源のみを必要とし、全チャンネルがオンの状態での消費電力は 910mW です。

ADAR2004 は、7 × 7mm の 48 端子 LGA パッケージで供給され、−40ºC～85ºC で仕様規定されています。

機能ブロック図

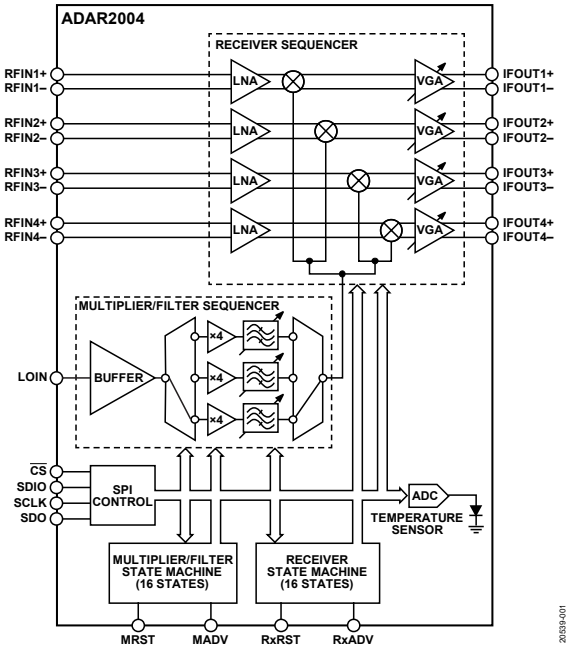

図 1.

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2020 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本　　社／〒105-6891　東京都港区海岸 1-16-1　ニューピア竹芝サウスタワービル 10F
電話 03（5402）8200
大　阪営業所／〒532-0003　大阪府大阪市淀川区宮原 3-5-36　新大阪トラストタワー 10F
電話 06（6350）6868
名古屋営業所／〒451-6038　愛知県名古屋市西区牛島町 6-1　名古屋ルーセントタワー 38F
電話 052（569）6300

目次

特長 1
アプリケーション 1
概要 1
機能ブロック図 1
改訂履歴 2
仕様 3
タイミング仕様 5
絶対最大定格 7
熱抵抗 7
静電放電（ESD）定格 7
ESD に関する注意 7
ピン配置およびピン機能の説明 8
代表的な性能特性 10
動作原理 16
概要 16
LO 入力バッファ、4×逓倍器、バンドパス・ フィルタ 16
1:4 シグナル・スプリッタ・ネットワーク 16
レシーバー 17
温度センサー 17
ADC と ADC クロック 17
アプリケーション情報 18
SPI 制御 18
ステート・マシンのモードと状態の関係 18
ステート・マシンのセットアップ 18
逓倍器／フィルタ・ステート・マシン 19
レシーバー・ステート・マシン 19
全チャンネルの周波数掃引 20
シーケンサのスリープ制御 20
シーケンサ・スリープ・ホールド 21
シーケンサ制御ラッチのバイパス 21
並列チップ制御 22
マルチチップ周波数掃引 22
バイアス・ポイントと電圧 24
レジスタの一覧 25
外形寸法 37
オーダー・ガイド 37

改訂履歴

8/2020—Revision 0: Initial Version

仕様

特に指定のない限り、V_{POS1}、V_{POS2}、V_{POS4} = 2.5V、V_{POS3} = VREG、T_A = −40ºC～+85ºC。

表 1.

パラメータ	テスト条件／コメント	Min	Typ	Max	単位
OVERALL PERFORMANCE					
Input Power for 1 dB Compression (P1dB)	最小ゲイン		−20		dBm
	最大ゲイン		−36		dBm
Input Third-Order Intercept (IP3)	最小ゲイン、トーンあたり−50dBm		−11		dBm
	最大ゲイン、トーンあたり−50dBm		−25		dBm
Noise Figure	最小ゲイン		11		dB
	最大ゲイン		9		dB
Gain	最小ゲイン		21		dB
	最大ゲイン		41		dB
Gain Step			2.9		dB
Gain Flatness vs. RF Input Frequency			2		dB
Gain Change vs. Temperature			−0.05		dB/°C
RF INPUT					
Frequency Range		10		40	GHz
Differential Input Impedance			100		Ω
Return Loss	10GHz～40GHz		−11		dB
IF OUTPUT					
Frequency Range		0		800	MHz
Bandwidth	3dB 帯域幅、最大ゲイン		800		MHz
Differential Output Impedance			100		Ω
Peak-to-Peak Output Voltage Swing	P1dB ポイント、最小ゲイン		1.125		V
	P1dB ポイント、最大ゲイン		0.632		V
Return Loss			−20		dB
Amplitude Settling time	<1dB		5		ns
Output Common-Mode Voltage (V_{OCM})	最小電圧		0.65		V
	最大電圧		1.2		V
LO INPUT					
Frequency Range		2.4		10.1	GHz
Power Range		−25	−20	−10	dBm
Impedance			50		Ω
Return Loss			−12		dB
STATE MACHINES AND TIMING					
Minimum Pulse Width					
MADV, MRST		3			ns
RxADV, RxRST		3			ns
Minimum Pulse Separation	パルス始点間の時間				
MADV, MRST		10			ns
RxADV, RxRST		10			ns
Switching Frequency	レディ・モードを使用			100	MHz
Switching Time					
Multiplier Band Sleep to Active			50		ns
Multiplier Band Switch	レディ・モードを使用		10		ns
Receiver Sleep to Active			50		ns
DIGITAL INPUT LOGIC LEVELS					
Logic Low			0	0.3	V
Logic High		1	1.8		V

パラメータ	テスト条件／コメント	Min	Typ	Max	単位
DIGITAL OUTPUT LOGIC LEVELS					
Logic Low			0	0.4	V
Logic High		1.4	1.8		V
VREG OUTPUT			1.8		V
POWER SUPPLY					
Analog					
Supply Voltage Range (V_{POS1}, V_{POS2}, V_{POS4})		2.25	2.5	2.75	V
Current Consumption	全チャンネルをアクティブ化		364		mA
	チップをディスエーブル		3		mA
Power Consumption	全チャンネルをアクティブ化		910		mW
	チップをディスエーブル		7.5		mW
Digital					
Supply Voltage Range (V_{POS3})		1.6	1.8	2	V
Current Consumption			25		µA
Power Consumption			45		µW

タイミング仕様

特に指定のない限り、V_{POS1}、V_{POS2}、V_{POS4} = 2.5V、V_{POS3} = VREG、T_A = −40ºC～+85ºC。タイミング図については図 2～図 4 を参照してください。

表 2. SPI のタイミング

Parameter	Description	Test Conditions/Comments	Min	Typ	Max	Unit
f_{SCLK}	Maximum clock rate	Write only			40	MHz
		Write and read			15	MHz
t_{PWH}	Minimum pulse width high			10		ns
t_{PWL}	Minimum pulse width low			10		ns
t_{DS}	Setup time, SDIO to SCLK			5		ns
t_{DH}	Hold time, SDIO to SCLK			5		ns
t_{DV}	Data valid, SDO to SCLK			5		ns
t_{DCS}	Setup time, $\overline{CS}$ to SCLK			10		ns
t_R	SDIO, SDO rise time	Outputs loaded with 10 pF, 10% to 90%		40		ns
t_F	SDIO, SDO fall time	Outputs loaded with 10 pF, 10% to 90%		40		ns

タイミング図

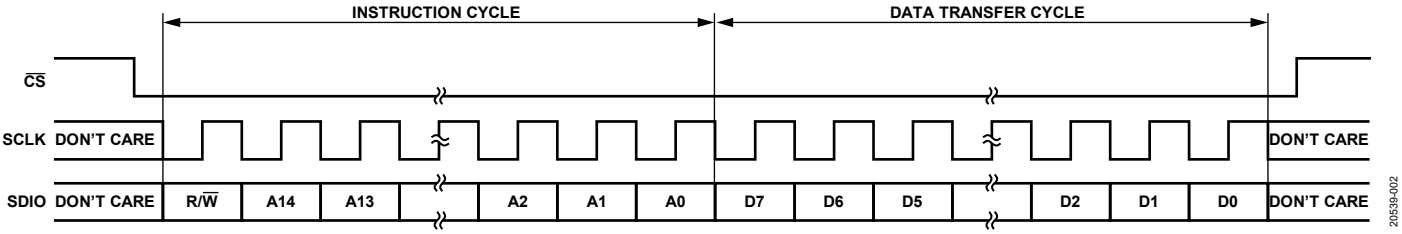

図 2. SPI トランザクション構造（MSB ファースト）

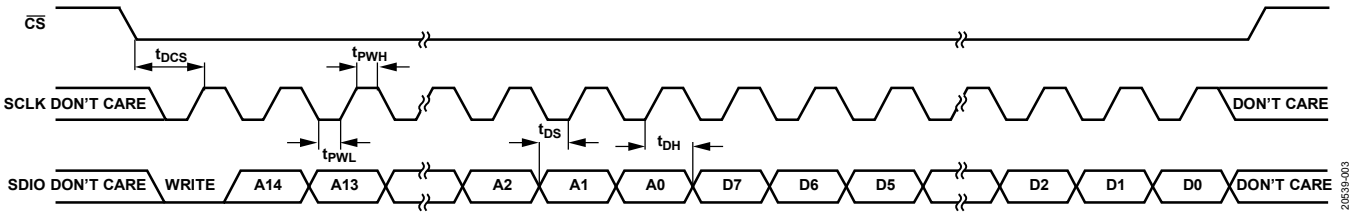

図 3. SPI 書込みのタイミング図

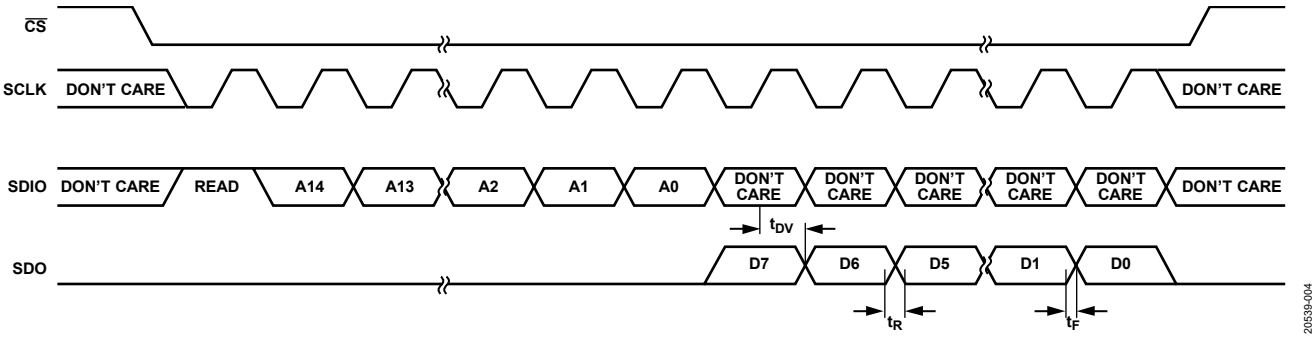

図 4. SPI 4 線読出しのタイミング図

SPI ブロック書込みモード

SPI レジスタには、ブロック書込みモードを使用してデータを書き込むことができます。このモードでは、レジスタ・アドレスのインクリメントが自動的に実行され、新しいアドレス・ビットを送信しなくても、連続するレジスタのデータを書き込むことができます。データの書込みは、$\overline{CS}$が立上がりトランザクションが終了するまで継続できます（図 5 参照）。

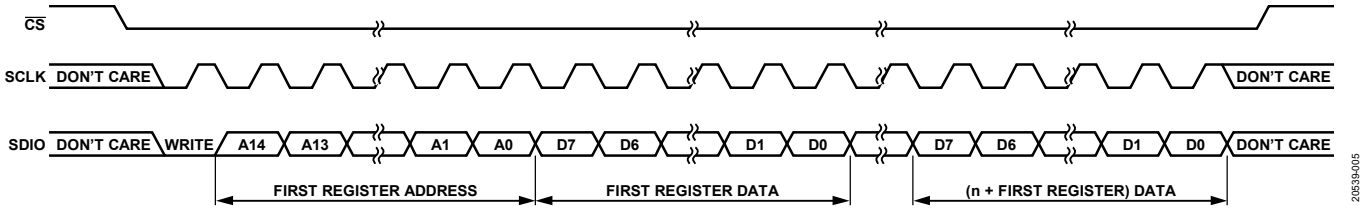

図 5. SPI ブロック書込み

絶対最大定格

表 3.

Parameter	Rating
V_{POS1}, V_{POS2}, V_{POS4} to GND[1]	+3 V, −0.3 V
V_{POS3} to GND[1]	+2 V, −0.3 V
Digital Input to GND[1]	2 V
RFINx±, LOIN to GND[1]	±0.3 V
RFINx± Power	20 dBm
LOIN Power	−5 dBm
Temperature	
Operating Range	−40°C to +85°C
Storage Range	−65°C to +150°C
Junction	135°C
Reflow Soldering	
Peak Temperature	260°C

[1] GND は、すべての GNDx ピンが接続される共通のグラウンドです。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

θ_{JA} は、1 立方フィートの密閉容器内で測定された、自然体流での周囲とジャンクションの間の熱抵抗です。θ_{JC} は、ジャンクションとケースの間の熱抵抗です。

表 4. 熱抵抗

Package Type	θ_{JA}	θ_{JC}	Unit
CC-48-2[1]	32.1	11	°C/W

[1] パッドはハンダ付けされています。

静電放電（ESD）定格

以下の ESD 情報は、ESD に敏感なデバイスを ESD に対して保護された環境においてのみ取り扱う場合のものです。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル（HBM）。

ANSI/ESDA/JEDEC JS-002 準拠の帯電デバイス・モデル（CDM）。

ADAR2004 の ESD 定格

表 5. ADAR2004、48 端子 LGA

ESD Model	Withstand Threshold (V)	Class
HBM	1000 to 2000	1C
CDM	1000 to 1250	C3

ESD に関する注意

ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

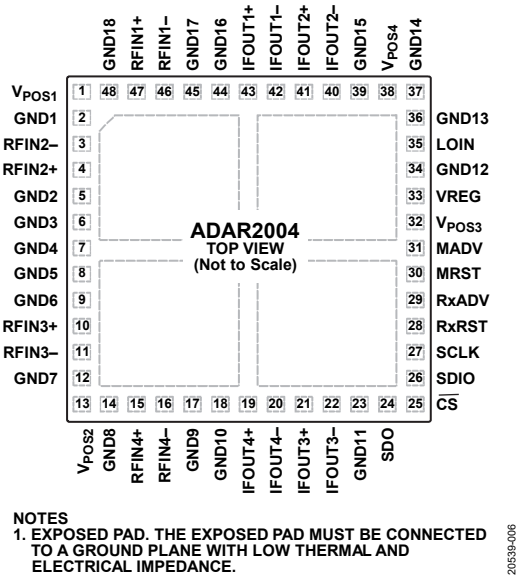

図 6. ピン配置（上面図、実寸ではありません）

表 6. ピン機能の説明

ピン番号	記号	説明
1, 13, 38	V_{POS1}, V_{POS2}, V_{POS4}	アナログ・セクション用 2.5V 電源。デカップリング・コンデンサ（各ピンに 10nF と 100pF を 1 つずつ、およびレール用に 1µF）を V_{POS1}、V_{POS2}、V_{POS4} の各ピンにできるだけ近い位置でグランド・プレーンに接続します。
2, 5 to 9, 12, 14, 17, 18, 23, 34, 36, 37, 39, 44, 45, 48	GND1 to GND18	グラウンド。すべてのグラウンド・ピンは、熱抵抗と電気インピーダンスが低いグランド・プレーンに接続します。
3, 4, 10, 11, 15, 16, 46, 47	RFIN2−, RFIN2+, RFIN3+, RFIN3−, RFIN4+, RFIN4−, RFIN1−, RFIN1+	差動 RF 入力。RFINx±は 100Ω の差動ペアで、内部で AC 結合されています。RFINx±ピンの動作範囲は 10GHz～40GHz です。チェンネルによって性能が異なることのないよう、これら 8 本の配線は電気的な長さと物理的な長さをすべて等しくする必要があります。
19 to 22, 40 to 43	IFOUT4+, IFOUT4−, IFOUT3+, IFOUT3−, IFOUT2−, IFOUT2+, IFOUT1−, IFOUT1+	差動 IF 出力。IFOUTx±は 100Ω の差動ペアで、内部で DC 結合されています。IFOUTx±ピンの動作範囲は低周波数から 800MHz です。V_{OCM} = 0.8V。8 本の配線は電気的な長さと物理的な長さをすべて等しくする必要があります。
24	SDO	シリアル・データ出力。レジスタの状態は、レジスタ 0x000、ビット［4:3］がハイに設定されている場合、SDO ラインでリード・バックできます。
25	$\overline{CS}$	チップ・セレクト・バー。SPI ポートを有効にするには、$\overline{CS}$ピンをローにプルダウンします。$\overline{CS}$は、ADAR2004 の SPI ポートを有効にするために使用され、アクティブ・ローです。$\overline{CS}$をハイにすると、シフト・レジスタに格納されているデータがラッチされます。未使用時に SPI を確実に停止するには、200kΩ のプルアップ抵抗を 1.8V に接続します。
26	SDIO	シリアル・データ入出力。SDIO ピンは、情報をクロック・インするための高インピーダンス・データ入力です。また、SDIO ピンは、レジスタ 0x000、ビット［4:3］がローに設定されている場合（デフォルト）、データを読み出すために使用できます。
27	SCLK	シリアル・クロック。SCLK ピンは、SPI との間でデータをクロック・インまたはクロック・アウトするために使用します。
28	RxRST	レシーバー・ステート・マシンのリセット。ステート・マシンがイネーブルされている場合、RxRST は、直ちにレシーバー・ステート・マシンを RX_EN_MODE_0、RX_GAIN12_MODE_0、RX_GAIN34_MODE_0（レジスタ 0x040、レジスタ 0x041、レジスタ 0x042）の設定に戻します。
29	RxADV	レシーバー・ステート・マシンの進行。ステート・マシンがイネーブルされている場合、RxADV は、レシーバー・ステート・マシンをサイクルの次の状態に進めます。現在がサイクルの最後である場合は、RxADV にパルスが印加されると、ポインタは RX_STATE_1（レジスタ 0x01A、ビット［7:4］）で定義されるモードに戻ります。
30	MRST	逓倍器ステート・マシンのリセット。ステート・マシンがイネーブルされている場合、MRST は、直ちに逓倍器／フィルタ・ステート・マシンを MULT_EN_MODE_0（レジスタ 0x070）の設定に戻します。
31	MADV	逓倍器ステート・マシンの進行。ステート・マシンがイネーブルされている場合、MADV は、逓倍器／フィルタ・ステート・マシンをサイクルの次の状態に進めます。現在がサイクルの最後である場合は、MADV にパルスが印加されると、ポインタは MULT_STATE_1（レジスタ 0x022、ビット［7:4］）で定義されるモードに戻ります。

ピン番号	記号	説明
32	V_{POS3}	デジタル・セクション用 1.8V 電源。この電源は VREG に直接接続します。1µF のコンデンサを V_{POS3} にできるだけ近い位置でグラウンドに接続してください。
33	VREG	1.8V 低ドロップアウト（LDO）出力。VREG は V_{POS3} に直接接続します。
35	LOIN	LO 入力。LOIN は、シングルエンドの 50Ω 入力で、2.4GHz～10.1GHz の範囲で動作します。内部で AC 結合されています。公称入力電力レベルは−20dBm です。
	EPAD	露出パッド。露出パッドは熱抵抗と電気インピーダンスが低いグランド・プレーンに接続する必要があります。

代表的な性能特性

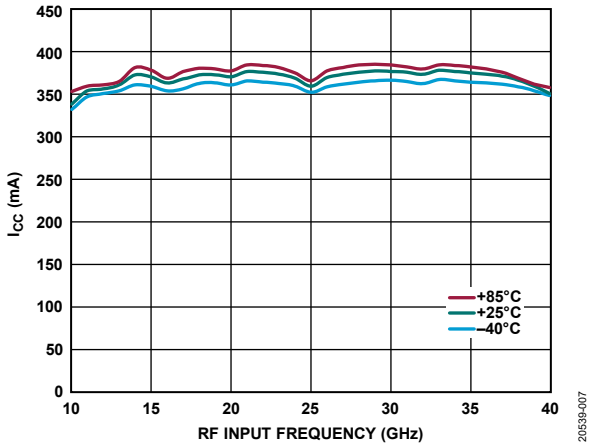

図 7. 電源電流（I_{CC}）と RF 入力周波数および温度の関係

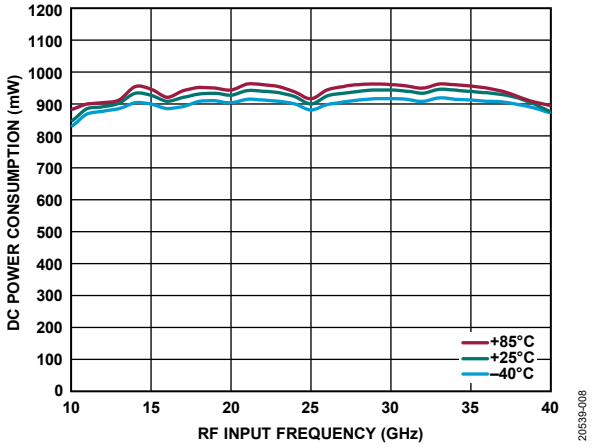

図 8. DC 消費電力と RF 入力周波数および温度の関係

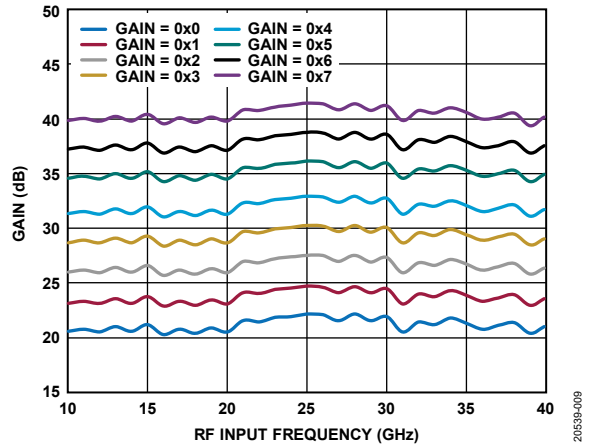

図 9. ゲインと RF 入力周波数およびゲイン設定の関係

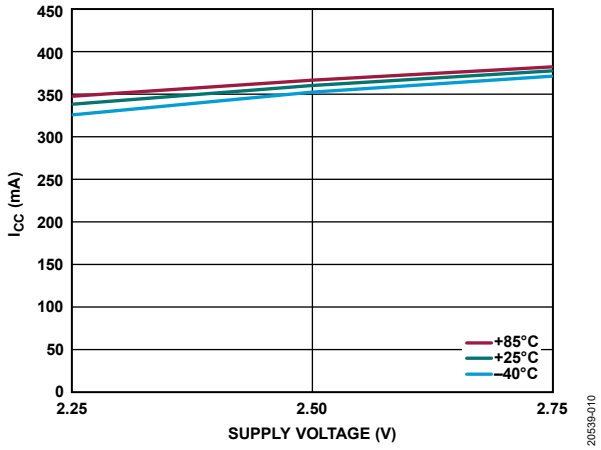

図 10. I_{CC} と電源電圧および温度の関係

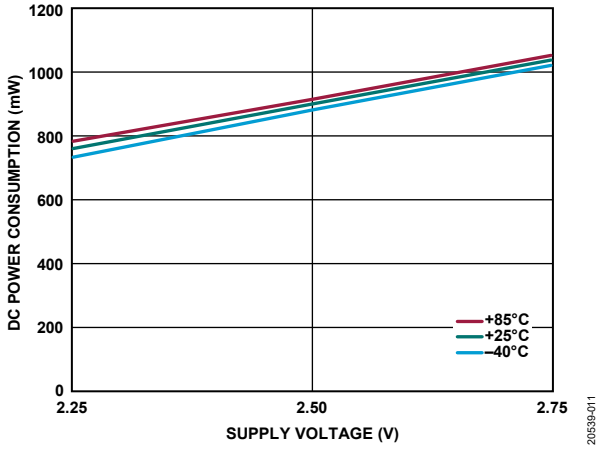

図 11. DC 消費電力と電源電圧および温度の関係

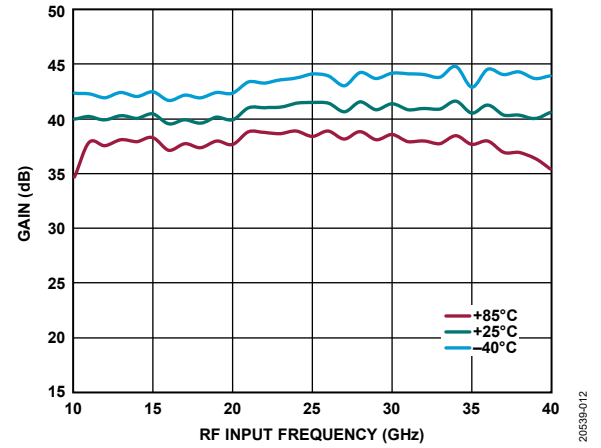

図 12. ゲインと RF 入力周波数および温度の関係
（ゲイン = 0x7）

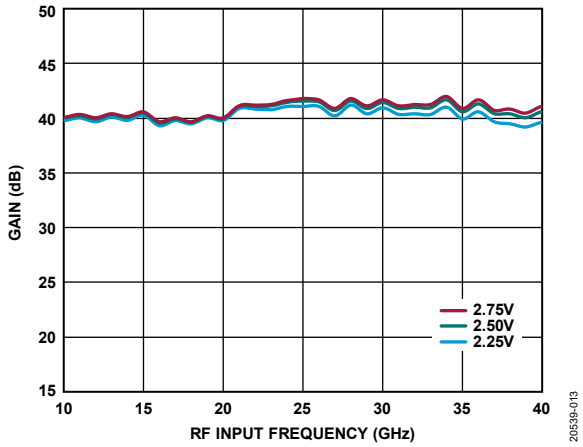

図 13. ゲインと RF 入力周波数および電源電圧（V_{CC}）の関係（ゲイン = 0x7）

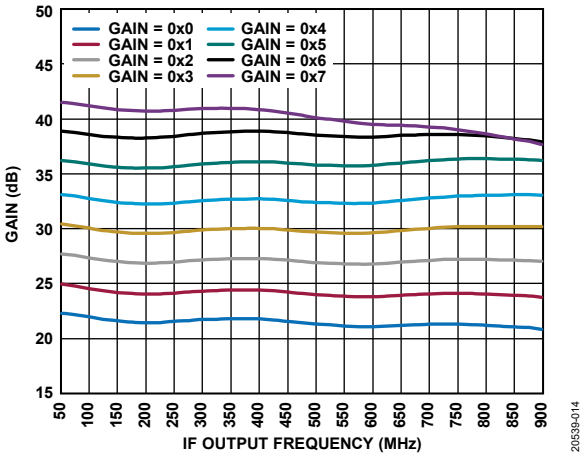

図 14. ゲインと IF 出力周波数およびゲイン設定の関係（RF 入力 = 25GHz）

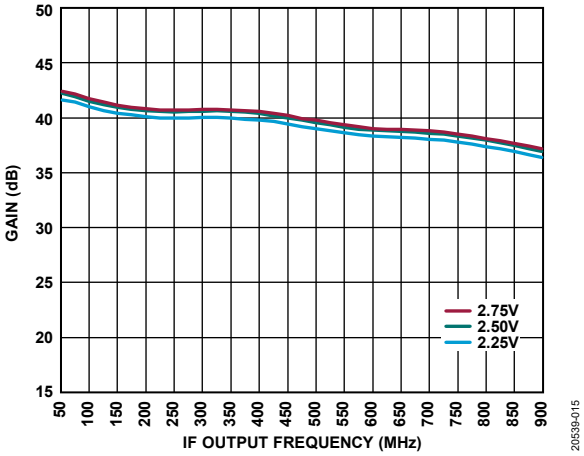

図 15. ゲインと IF 出力周波数および V_{CC} の関係（RF 入力 = 25GHz、ゲイン = 0x7）

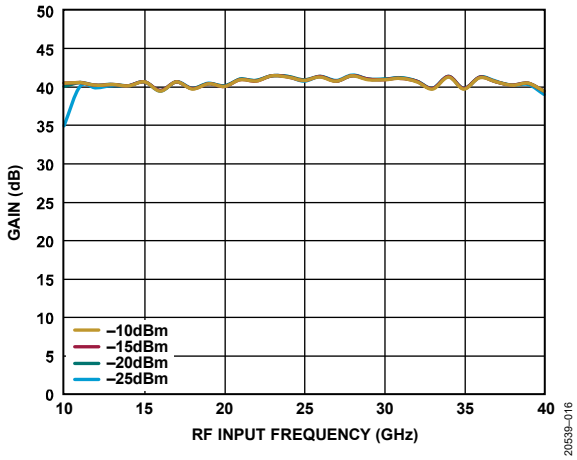

図 16. ゲインと RF 入力周波数および LO 入力電力の関係

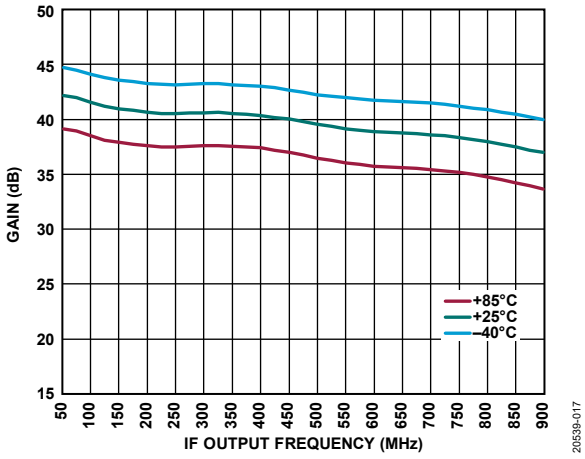

図 17. ゲインと IF 出力周波数および温度の関係（RF 入力 = 25GHz、ゲイン = 0x7）

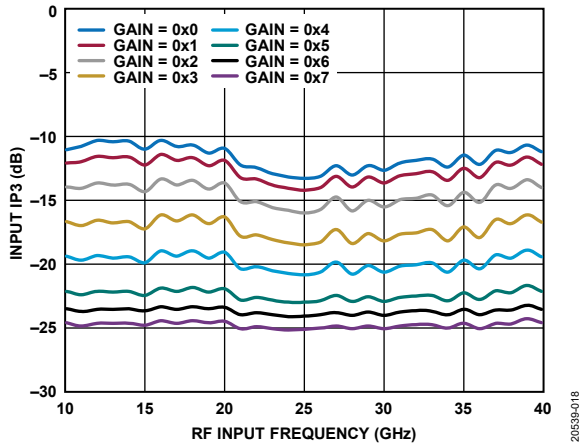

図 18. 入力 IP3 と RF 入力周波数およびゲイン設定の関係

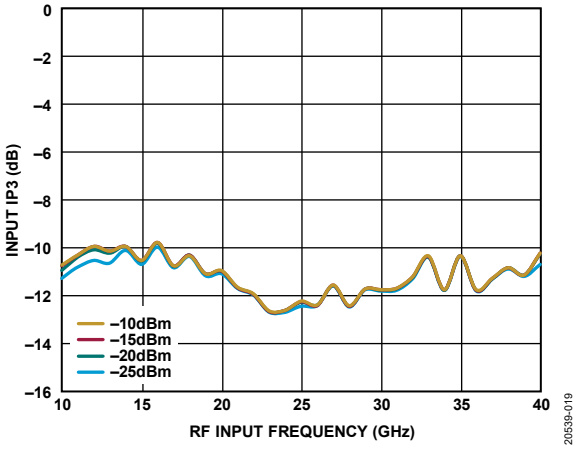

図 19. 入力 IP3 と RF 入力周波数および LO 入力電力の関係

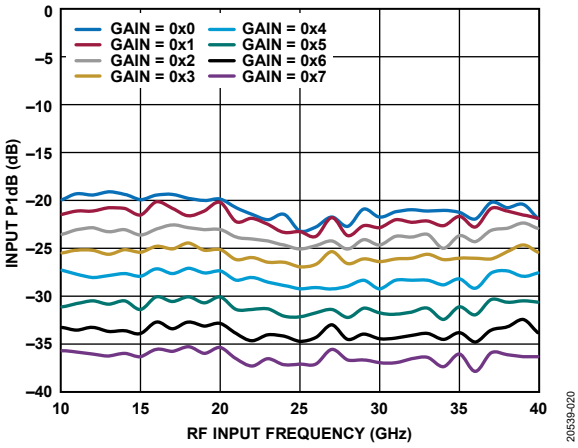

図 20. 入力 P1dB と RF 入力周波数およびゲイン設定の関係

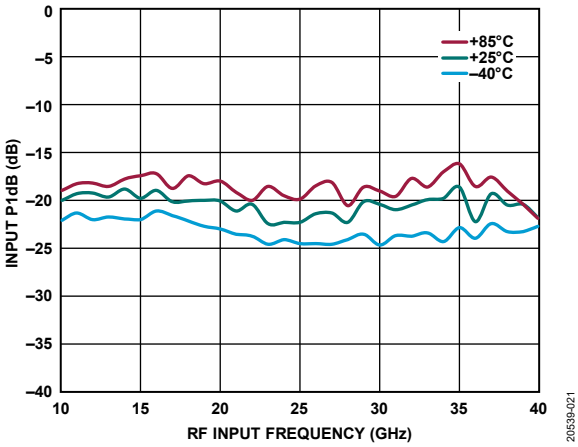

図 21. 入力 P1dB と RF 入力周波数および温度の関係

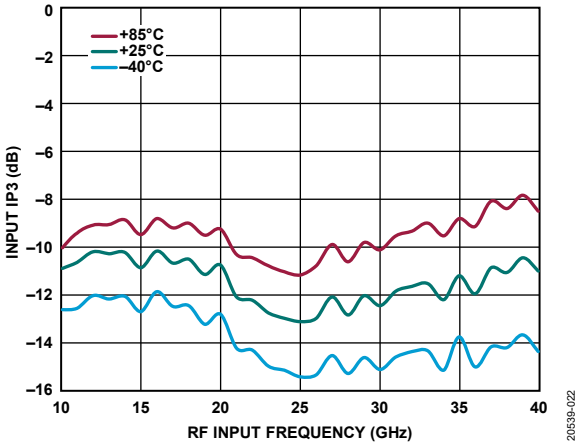

図 22. 入力 IP3 と RF 入力周波数および温度の関係

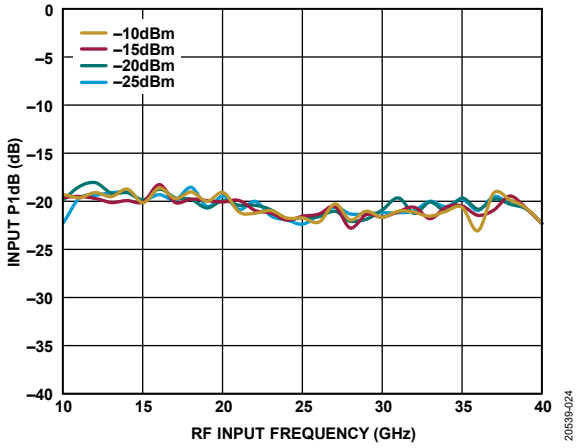

図 23. 入力 P1dB と RF 入力周波数および LO 入力電力の関係

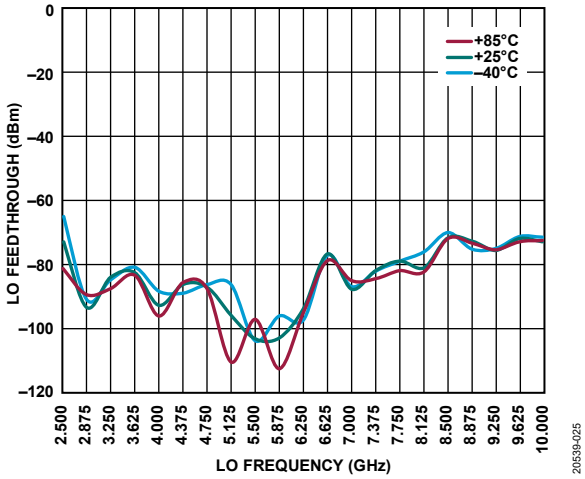

図 24. LO フィードスルーと LO 周波数および温度の関係

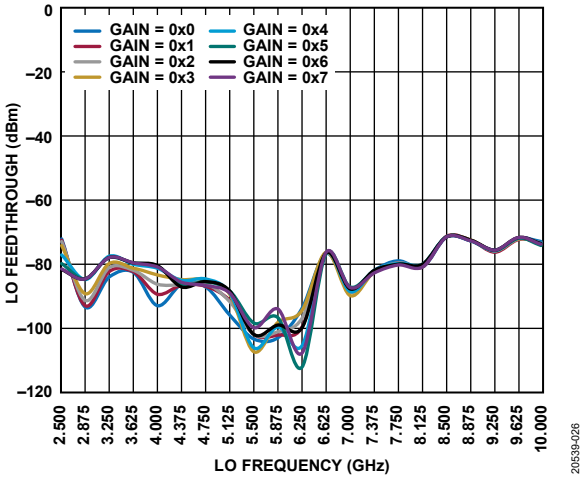

図 25. LO フィードスルーと LO 周波数およびゲイン設定の関係

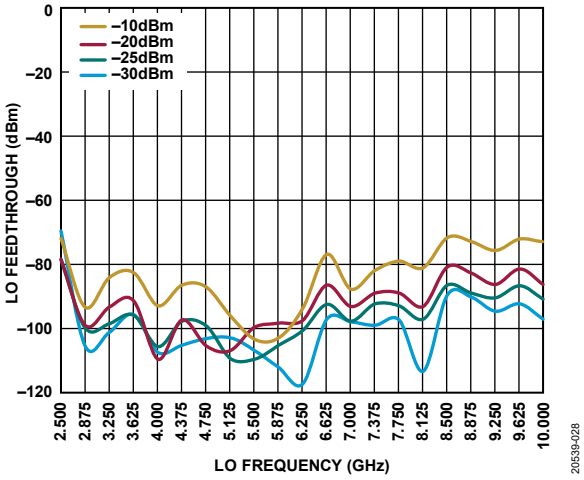

図 26. LO フィードスルーと LO 周波数および
LO 入力電力の関係

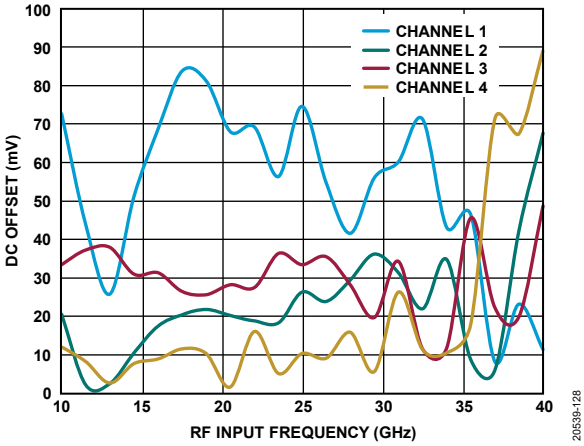

図 27. DC オフセットと RF 入力周波数およびチャンネルの関係

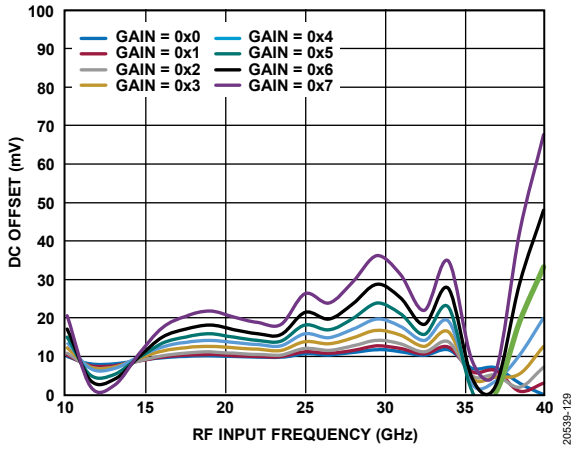

図 28. DC オフセットと RF 入力周波数およびゲイン設定の関係

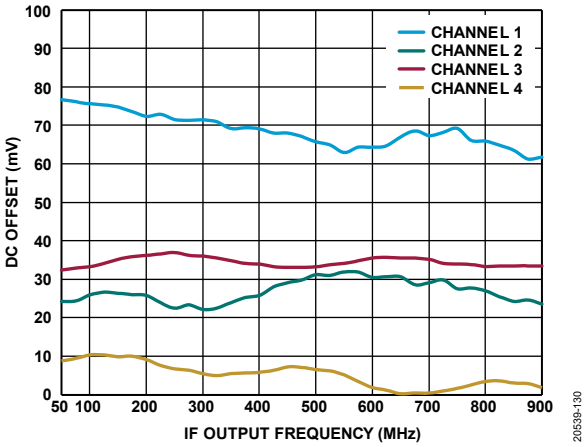

図 29. DC オフセットと IF 出力周波数およびチャンネルの関係

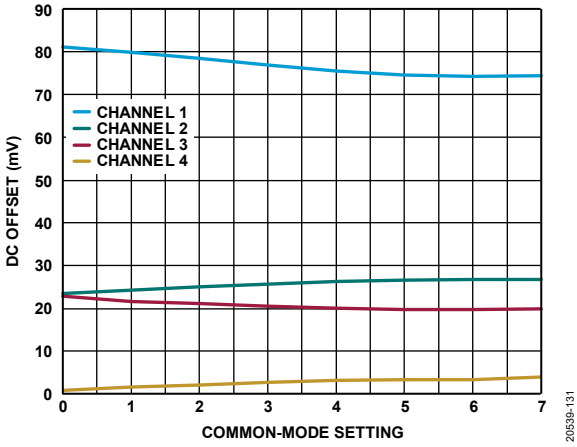

図 30. DC オフセットとコモンモード設定および
チャンネルの関係（RF 入力 = 25GHz、ゲイン = 0x7）

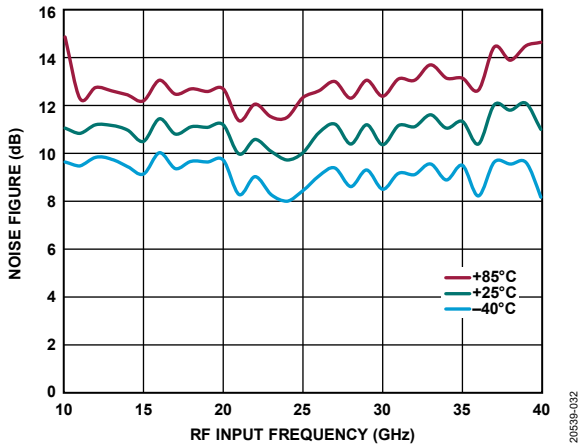

図 31. ノイズ指数と RF 入力周波数および温度の関係

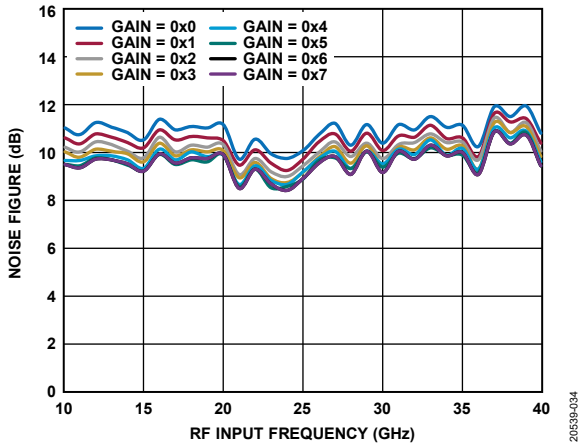

図 32. ノイズ指数と RF 入力周波数およびゲイン設定の関係

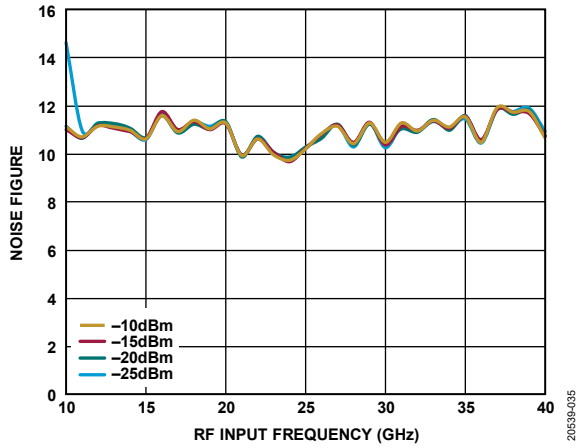

図 33. ノイズ指数と RF 入力周波数および LO 入力電力の関係
（ゲイン = 0x0）

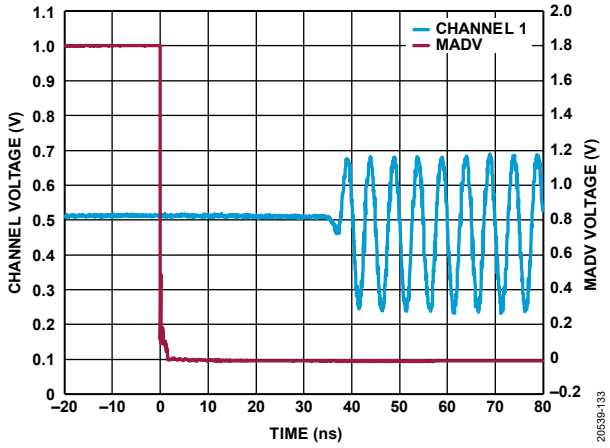

図 34. 逓倍器がスリープからアクティブになるまでの
スイッチング時間

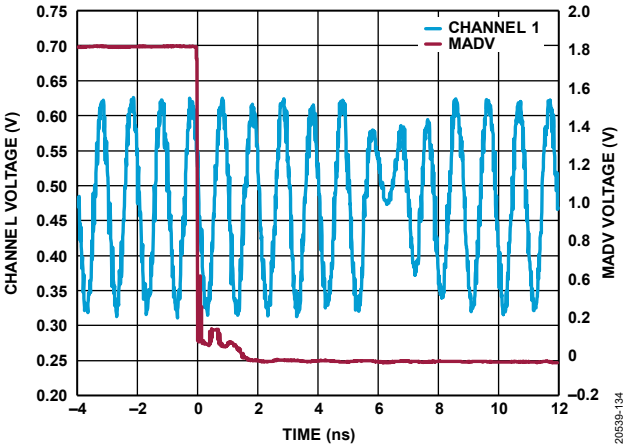

図 35. 周波数帯域のスイッチング時間

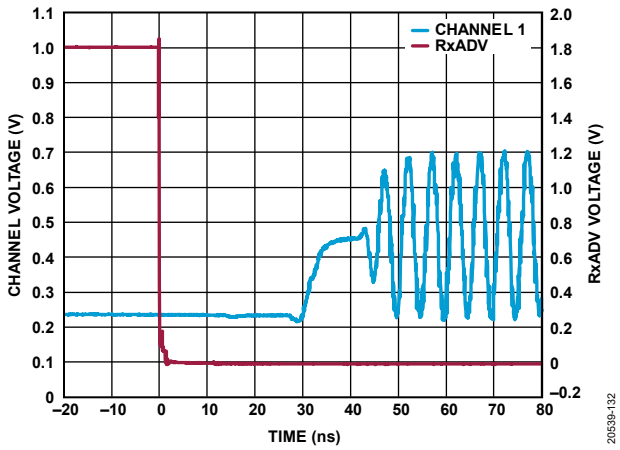

図 36. レシーバーがスリープからアクティブになるまでの
スイッチング時間

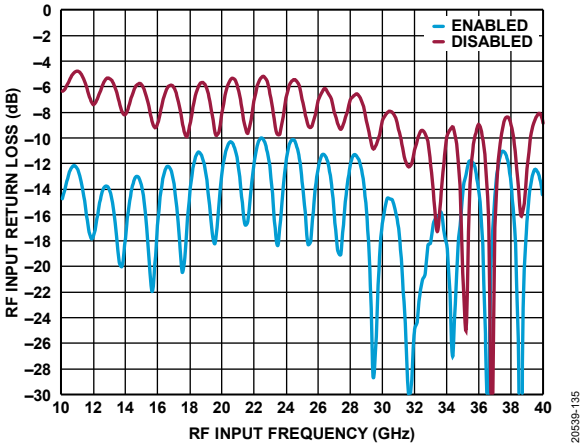

図 37. RF 入力のリターン損失と RF 入力周波数の関係

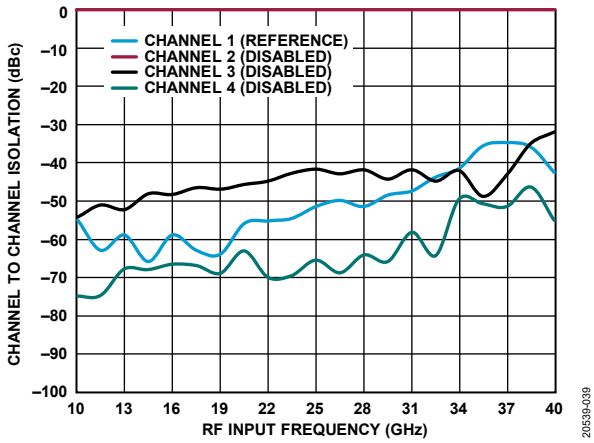

図 40. チャンネル間絶縁と RF 入力周波数の関係

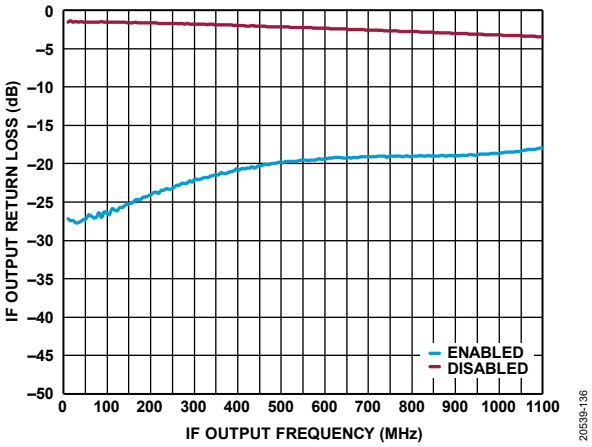

図 38. IF 出力のリターン損失と IF 出力周波数の関係

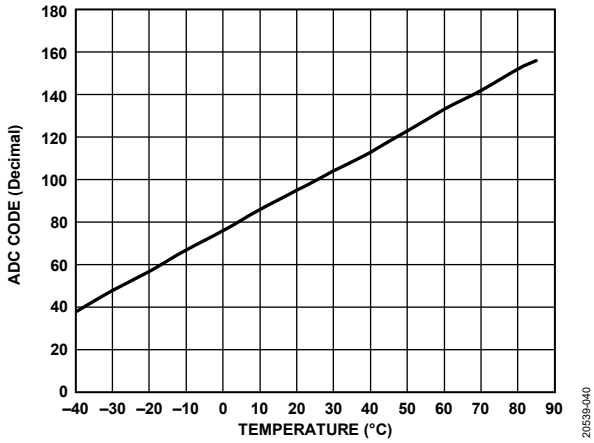

図 41. ADC コードと温度の関係

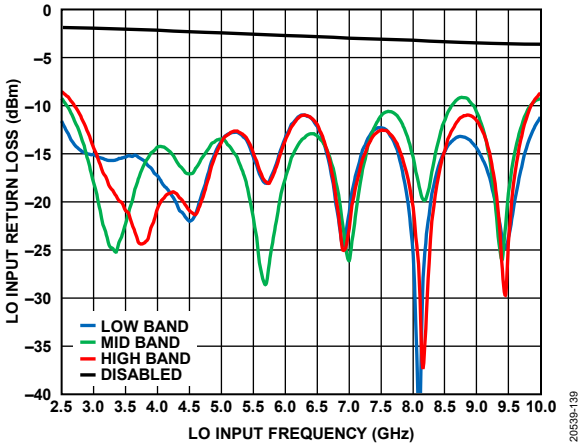

図 39. LO 入力のリターン損失と LO 入力周波数の関係

動作原理

概要

ADAR2004 は、クワッド LNA、ミキサー、IF 可変ゲイン・アンプ（VGA）、切替え可能な高調波フィルタ内蔵 4×LO 周波数逓倍器、1:4 シグナル・スプリッタを主要構成要素としています。

4 つの差動 RF 入力は、ダイポールなどの差動アンテナ構造に直接接続されることを想定して設けられています。周波数範囲が 2.4GHz～10.1GHz、電力レベルがおよそ−20dBm の、シングルトーン LO 入力信号を LOIN ポートに印加してください。この信号の周波数は 4 倍に逓倍され、フィルタ処理された後に、4 つのミキサーの LO 入力を駆動します。

これらのサブ回路の動作は、SPI ポートと 2 つのプログラマブル・ステート・マシンで制御できます。ステート・マシンのうち一方は LO 逓倍器／フィルタの制御を行い、もう一方はクワッド・レシーバーを制御します。

また、ADAR2004 には、アナログ・デバイセズの SPI ポートがあり、デバイス設定とリード・バックを行うために使用されています。ステート・マシンは状態を高速で切り替えますが、すべての機能を SPI ポートを通じて直接制御することもできます。

LO 入力バッファ、4×逓倍器、バンドパス・フィルタ

LO 入力バッファは、約 17dB のゲインを持ち、LO 入力電力レベルが最小−25dBm の 4×逓倍器回路に最適な駆動信号を供給します。入力バッファの入出力段のバイアス・レベルは、レジスタ 0x013 を使用し SPI を介して個別に調整可能です。詳細については、バイアス・ポイントと電圧のセクションを参照してください。

広帯域幅の周波数逓倍器は 3 つの並列サブ回路から成ります。各サブ回路（低帯域、中間帯域、高帯域）は、全体の周波数範囲（2.4GHz～10.1GHz 入力、9.6GHz～40.4GHz 出力）の各セグメントを逓倍しフィルタリングするよう最適化されています。各帯域の推奨範囲とレジスタ設定を表 7 に示します。SP3T スイッチを逓倍器ブロックの入出力部で使用し、目的のサブ回路を選択します。

各サブ回路は、4×逓倍器と調整可能なバンドパス・フィルタ（BPF）から成ります。4×逓倍器のバイアス・レベルは、レジスタ 0x011 とレジスタ 0x012 を使用し SPI を介して調整できます。詳細については、バイアス・ポイントと電圧のセクションを参照してください。

LO 入力周波数がサブ回路帯域の低い側にある場合、BPF のコーナー周波数は低い方の状態に設定する必要があります。BPF のコーナー周波数を低い方の状態に設定するには、関連するビットをハイに設定します。表 7 を参照してください。

9.6GHz～40.4GHz の全周波数範囲を掃引するには、高調波除去と出力電力を最適化するため、逓倍器／フィルタ・ブロックの設定を 6 回調整します。これらの 6 通りの設定を表 7 に示します。

スリープ・モードとアクティブ・モードの他、4×逓倍器はレディ・モードに設定することもできます。レディ・モードはスリープ・モードとアクティブ・モードの間のハイブリッド・モードです。レディ・モードの消費電流は、スリープ・モードよりは大きく、アクティブ・モードよりは小さいものになります。レディ・モードとアクティブ・モードの間の切替えは、スリープ・モードからアクティ・モードへの切り替えに比べ大幅に高速です。

1:4 シグナル・スプリッタ・ネットワーク

逓倍器／フィルタ・ブロックの出力は、2 段からなる 1:4 アクティブ・パワー・スプリッタ・ネットワークに入力されます。初段は 1:2 アクティブ・スプリッタで、その出力はこの後 2 段目の 2 つの 1:2 アクティブ・スプリッタに供給されます。2 段目からの各出力パスは、1 つのダウンコンバージョン・ミキサーを駆動し、その結果、1 つの入力信号が 4 つの個別制御チャンネルに分配されます。スプリッタの各段のバイアス・レベルは、レジスタ 0x014 を使用し SPI を介して調整できます。詳細については、バイアス・ポイントと電圧のセクションを参照してください。

表 7. 最適な LO 高調波除去のための逓倍器／フィルタ設定

LO Input Frequency (GHz)	Internal LO Frequency (GHz)	Multiplier Band	BPF	MULT_x[1] Register Value
2.40 to 3.00	9.6 to 12	Low band active (mid and high bands ready)	Low	0xFA
3.00 to 4.00	12 to 16	Low band active (mid and high bands ready)	High	0x7A
4.00 to 5.00	16 to 20	Mid band active (mid and high bands ready)	Low	0xEE
5.00 to 6.25	20 to 25	Mid band active (low and high bands ready)	High	0x6E
6.25 to 8.00	25 to 32	High band active (low and mid bands ready)	Low	0xEB
8.00 to 10.10	32 to 40.4	High band active (low and mid bands ready)	High	0x6B

[1] MULT_x は、MULT_EN_MODE_x レジスタおよび MULT_SPI レジスタを指します。

レシーバー

受信チャンネルは 4 つあり、それぞれ独立しており、また完全差動入出力です。各チャンネルには、RF LNA フロント・エンド、ダウンコンバージョン・ミキサー、専用 IF VGA があります。入力は 10GHz～40GHz で動作し、ダイポール・アンテナに接続されることが想定されていますが、出力は低周波数から 800MHz までで動作し、ADC に直接接続されることが前提となっています。LNA、ミキサー、IF VGA のバイアス・レベルは、SPI を介して調整できます。全 LNA に対して 1 つの設定（レジスタ 0x015 の LNA_BIAS）、全ミキサーに対して 1 つの設定（レジスタ 0x015 の MIX_BIAS）、全 IF VGA に対して 1 つの設定（レジスタ 0x016 の IFAMP_BIAS）があります。IF VGA には、V_{OCM}に対する設定（レジスタ 0x017 の IFAMP_CM）もあります。詳細については、バイアス・ポイントと電圧のセクションを参照してください。

通常動作では 4 つの受信チャンネルはすべて同時に動作することが想定されていますが、プログラミングにより、同時にオンまたはオフする受信チャンネルを任意に組み合わせることができます。

温度センサー

ADAR2004 は、チップ温度モニタ専用の 8 ビット ADC に出力を行う温度センサーを内蔵しています。次式を使用すると、ADC 出力からおおよその摂氏温度を計算できます。

$$T_A = (1.05 \times ADC_OUTPUT) - 80$$

ここで、*ADC_OUTPUT* は、レジスタ 0x031 に格納されている ADC 出力ワードです。

ADC と ADC クロック

ADAR2004 にはオンチップの 8 ビット ADC と可変クロック入力が備わっており、それぞれに専用のイネーブル制御ビットがあります。

ADC の測定値を読み出すには、まず ADC_CTRL レジスタ（レジスタ 0x030）に書き込みます。このレジスタには次のビットがあります。

- ビット 0：ADC_EOC（読出し専用）。このビットは ADC 変換が完了したときにセットされます。
- ビット 4：ST_CONV（読出し／書込み）。このビットがセットされると ADC 変換サイクルが開始されます。
- ビット 5：CLK_EN（読出し／書込み）。このビットは ADC クロックをイネーブルします。
- ビット 6：ADC_EN（読出し／書込み）。このビットは ADC をイネーブルします。
- ビット 7：ADC_CLKFREQ_SEL（読出し／書込み）。このビットはクロック周波数を設定するために使用します。ローの場合クロックは 2MHz になり、ハイの場合は 250kHz になります。

ADC_CTRL レジスタに書込みが行った後は、このレジスタをポーリングして ADC_EOC ビットがハイになるまで待機する必要があります。ADC_EOC ビットがハイになると、ADC_OUTPUT レジスタ（レジスタ 0x031）から測定値を読み出すことができます。

アプリケーション情報

SPI 制御

ADAR2004 は、大規模アレイの一部として動作するよう設計されています。内蔵のステート・マシンは、多数のチップの制御を並行して行うことを容易にし、最速の切替え速度を実現するのに役立ちます。ただし、SPI ポートだけを使用して ADAR2004 のあらゆる機能を制御することもできます。MULT_SEQ_EN（レジスタ 0x019、ビット 7）および RX_SEQ_EN（レジスタ 0x018、ビット 7）をローに設定してステート・マシンをディスエーブルしている場合、逓倍器／フィルタ・ブロックおよびレシーバー・ブロックは、プログラムされた状態を遷移するのではなく、SPI 制御されるレジスタ（レジスタ 0x02B～レジスタ 0x02F）に応答します。

MULT_SPI（レジスタ 0x02F）は、SPI モード時に逓倍器／フィルタ・ブロックを制御し、通常の逓倍器／フィルタ・モードとまったく同じ制御を行います。

レジスタ 0x02B～レジスタ 0x02E は、SPI モード時にレシーバー・ブロックを制御し、通常のレシーバー・モードとまったく同じ制御を行う他、LNA、ミキサー、IF VGA を個別にイネーブルします。なお、ADAR2004 のレシーバー・ブロックが SPI モードの場合、チャンネル・イネーブルは、レシーバーの各シグナル・チェーン（LNA、ミキサー、IF VGA）もイネーブルされていないと目的のチャンネルをオンしないことに注意してください。これは、チャンネル・イネーブルによって全チャンネルがオンになるシーケンサ・モードとは異なる点です。シーケンサでは個別のイネーブルを行うことはできません。

この方法で ADAR2004 を動作させることは、自動アプローチではなく手動アプローチとみなすことができます。シーケンサをディスエーブルしている場合、チップ設定の変更はすべて SPI 書込みで行う必要があります。シーケンサ制御ピンにパルス信号を入力しても無効であるためです。

ステート・マシンのモードと状態の関係

逓倍器／フィルタ・ステート・マシンとレシーバー・ステート・マシンは共に、それぞれのサブ回路を設定するためのモードが 16 通りあります。シーケンサにもサイクルを通じて使用可能な 16 通りの状態があります。

逓倍器／フィルタ・ステート・マシンの各モードでは、以下を定義できます。

- RF 入力バッファでイネーブルされる状態（オンまたはオフ、1 ビット）。
- 各 4×逓倍器帯域のスリープ、レディ、アクティブ状態（各帯域で 2 ビット、合計 6 ビット）。この 2 ビットでレディ状態とアクティブ状態を制御し、どちらのビットもハイでない場合は逓倍器帯域はスリープに設定されます。完全にアクティブにするには両方のビットをハイにする必要があります。
- BPF の状態（オンまたはオフ、全帯域で 1 ビット）

レシーバー・ステート・マシンの各モードでは、以下を定義できます。

- 各受信チャンネルでイネーブルされる状態（各帯域につき 1 ビット、合計 4 ビット）。各ビットが、それぞれ LNA、ミキサー、および IF VGA を含むチャンネル全体をイネーブルします。
- 初段の 1:2 シグナル・スプリッタでイネーブルされる状態（オンまたはオフ、1 ビット）。
- チャンネル 1 とチャンネル 2 のミキサーに接続された 1:2 シグナル・スプリッタでイネーブルされる状態（オンまたはオフ、1 ビット）。
- チャンネル 3 とチャンネル 4 のミキサーに接続された 1:2 シグナル・スプリッタでイネーブルされる状態（オンまたはオフ、1 ビット）。
- 各チャンネルのゲイン（各 4 ビット、合計 16 ビット）。

それぞれの逓倍器／フィルタ状態を使用して動作モードが選択されます。各状態のビット・フィールドは 4 ビットあり、0～15 の任意のモード（レジスタ 0x070～レジスタ 0x07F）を選択できます。使用可能な逓倍器／フィルタ状態は 16（レジスタ 0x022～レジスタ 0x029）あります。逓倍器／フィルタ・ステート・マシンがイネーブルされシーケンサの深度が設定されると、逓倍器／フィルタ・ステート・マシンが定義されたステート・マシン深度まで順次状態を巡回します。

同様に、各レシーバー状態を使用して動作モードが選択されます。各状態のビット・フィールドは 4 ビットあり、0～15 の任意のモード（レジスタ 0x040～レジスタ 0x06F）を選択できます。使用可能なレシーバー状態は 16（レジスタ 0x01A～レジスタ 0x021）あります。レシーバー・ステート・マシンがイネーブルされシーケンサの深度が設定されると、レシーバー・ステート・マシンが定義されたステート・マシン深度まで順次状態を巡回します。

ステート・マシンのポインタがループを移動する様子を図 42 に示します。この図で、n はループ内の状態数の合計です。シーケンサ深度のビット・フィールドは 0 起算であるため、n はシーケンサ深度のビット・フィールドの値より 1 だけ大きい値になります。

$$n = MULT_STATES + 1$$

ここで、
$n = 1$～16、
MULT_STATES は逓倍器のシーケンサ深度。

$$n = RX_STATES + 1$$

ここで、
$n = 1$～16、
RX_STATES はレシーバーのシーケンサ深度。

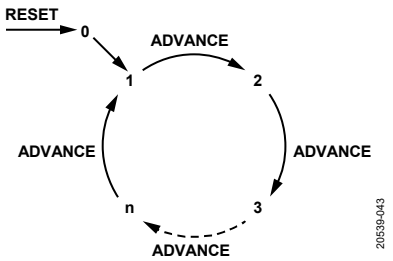

図 42. ステート・マシンの位置ループ

ステート・マシンのセットアップ

ADAR2004 のどちらのステート・マシンにも、ステート・マシンの様々な機能を制御する設定レジスタがあります。

逓倍器／フィルタ・シーケンサの場合、このレジスタはレジスタ 0x019 で、次のビットからなります。

- ビット 0～ビット 3：MULT_STATES。これらのビットはループ内の状態数を設定します（図 42 を参照）。

- ビット 4：MULT_CTL_LATCH_BYP。このビットは MADV および MRST のラッチをバイパスします。ラッチがイネーブルの場合、次の状態が MRST または MADV パルスの立上がりエッジで読み込まれます。次いでこの状態は、同じパルスの立下がりエッジでデバイスにラッチされます。ラッチがバイパスされる場合は、パルスの立上がりエッジ後、すべてが可能な限り早く適用され、ラッチは発生しません。
- ビット 5：MULT_SLP_HOLD。このビットは、レシーバー・ブロックによって強制的にスリープ状態にされた場合に、逓倍器／フィルタ・ブロックが進行しないようにします。このビットは、RX_SLP_CTRL（レジスタ 0x018、ビット 6）と共に使用されます。詳細については、シーケンサ・スリープ・ホールドのセクションを参照してください。
- ビット 6：MULT_SLP_CTRL。このビットは、レシーバー・ブロックがスリープ中は、常に逓倍器／フィルタ・ブロックを強制的にスリープにします。詳細については、シーケンサのスリープ制御のセクションを参照してください。
- ビット 7：MULT_SEQ_EN。このビットは逓倍器／フィルタ・ブロックをイネーブルします。ブロックを外付けピンで動作させるためには、このビットをハイに設定します。

レシーバー・シーケンサの場合、制御レジスタは 0x018 で、次のビットからなります。

- ビット 0～ビット 3：RX_STATES。これらのビットはループ内の状態数を設定します（図 42 を参照）。
- ビット 4：RX_CTL_LATCH_BYP。このビットは RxADV および RxRST のラッチをバイパスします。ラッチがイネーブルの場合、次の状態が RxRST または RxADV パルスの立上がりエッジで読み込まれます。次いでこの状態は、同じパルスの立下がりエッジでデバイスにラッチされます。ラッチがバイパスされる場合は、パルスの立上がりエッジ後、すべてが可能な限り早く適用され、ラッチは発生しません。
- ビット 5：RX_SLP_HOLD。このビットは、逓倍器／フィルタ・ブロックによって強制的にスリープ状態にされた場合に、レシーバー・ブロックが進行しないようにします。このビットは、MULT_SLP_CTRL（レジスタ 0x019、ビット 6）と共に使用されます。詳細についてはシーケンサ・スリープ・ホールドのセクションを参照してください。
- ビット 6：RX_SLP_CTRL。このビットは、逓倍器／フィルタ・ブロックがスリープ中は、常にレシーバー・ブロックを強制的にスリープにします。詳細については、シーケンサのスリープ制御のセクションを参照してください。
- ビット 7：RX_SEQ_EN。このビットはレシーバー・ブロックをイネーブルします。ブロックを外付けピンで動作させるためには、このビットをハイに設定します。

逓倍器／フィルタ・ステート・マシン

プログラマブルなステート・マシンは、便利で高速な制御メカニズムを備えており、ブロックを再構成するたびに SPI 書込みを行う必要がありません。

ステート・マシンをイネーブルするには、MULT_SEQ_EN ビット（レジスタ 0x019、ビット 7）をハイに設定します。

表 7 に示すように、9.6GHz～40.4GHz の全範囲を掃引するために必要な逓倍器／フィルタ・モードは 6 通りだけですが、最善の柔軟性が得られるよう、ステート・マシンの深度は最大 16 となっています。

8 通りのデフォルト・モードを 16 の状態のいずれかに割り当てることができます。これら 8 モードは、スリープ・モード、レディ・モード、および、表 7 に示す 9.6GHz～40.4GHz の範囲を掃引するために必要な 6 つのモードです。レジスタ 0x070～レジスタ 0x07F のビットを変更することで、一連のカスタマイズした動作条件で任意の逓倍器／フィルタ・モードを上書きすることができます。

モードの定義後、レジスタ 0x022～レジスタ 0x029 の状態ビットを目的のモードに順次設定することで、シーケンサが目的の各種モード中を移動する順番を設定します。任意の状態を任意のモードに指定できますが、状態 0 は必ずモード 0 に指定します。シーケンサはステート・マシンの深度まで各種モード中を順番に移動するということに注意してください。

最後に、ステート・マシン深度を設定して（MULT_STATES、レジスタ 0x019、ビット［3:0］）、使用する状態の数を指定する必要があります。MULT_STATES は 0 起算です。そのため、深度を 0 に設定すると、MULT_STATE_1（レジスタ 0x022、ビット［7:4］）がループ内の唯一の状態として残ります。

逓倍器／フィルタ・ステート・マシンをプログラムしてイネーブルした後は、動作は MRST ピンと MADV ピンで制御されます。または、MULT_RST_SPI ビット（レジスタ 0x02A、ビット 3）および MULT_ADV_SPI ビット（レジスタ 0x02A、ビット 2）を使用し SPI を介して制御することもできます。なお、SPI を使用すると、シーケンサ・ピンに直接パルスを入力するよりも速度は遅くなります。

MRST は逓倍器／フィルタ・ステート・マシンのポインタを状態 0 に移動します。これはポインタの現在の位置によらず、また、任意のタイミングでアサートできます。状態 0 は必ずモード 0 に対応し、その他のモードに設定されることはありません。ただし、モード 0 を任意の逓倍器／フィルタ設定で上書きすることはできます。モード 0 はレジスタ 0x070 で定義されます。

MADV の各パルスは、逓倍器／フィルタ・ステート・マシンのポインタを一度に 1 状態分だけ進行させ、これが定義されたシーケンサ深度を一巡するまで行われます。その時点で、更に別の MADV パルスがポインタを状態 1 に戻します。これは通常、レディ・モードに設定されています（ただし、状態 1 は任意のモードに設定することができます）。状態 1 は MULT_STATE_1 ビット（レジスタ 0x022、ビット［7:4］）で定義されるモードに該当します。

レシーバー・ステート・マシン

逓倍器／フィルタ・ステート・マシンと同様、レシーバー・ステート・マシンを使用するとレシーバー状態を高速で巡回することができ、比較的低速の SPI を用いる必要がありません。

ステート・マシンをイネーブルするには、RX_SEQ_EN ビット（レジスタ 0x018、ビット 7）をハイに設定します。

レシーバー・ステート・マシンは、レジスタ 0x040～レジスタ 0x06F で目的の動作モードを定義することにより、4 つの受信チャンネル（それぞれ、LNA、ミキサー、IF VGA を備えています）の状態と 1:4 スプリッタ・ネットワークの状態を制御します。各モードが、一連のカスタマイズされた動作条件の概要を示すものになります。

全受信チャンネルをイネーブルするために必要なのは 1 つのアクティブ・モードだけですが、16 のステート・マシン深度が使用可能となっており、レシーバー・シーケンサに最大限の柔軟性を持たせることができ、複数の ADAR2004 チップを並列動作させるために必要な制御ラインの合計数を削減できます。4 本の同じシーケンサ・ライン（MADV、MRST、RxADV、RxRST）を使用して最大 16 個の ADAR2004 IC を制御できます。詳細については、並列チップ制御のセクションを参照してください。

モード定義に次いで、レジスタ 0x01A～レジスタ 0x021 の状態ビットを目的のモードに設定する必要があります。任意の状態を任意のモードに指定できますが、状態 0 は必ずモード 0 に指定します。シーケンサはステート・マシンの深度まで各種モード中を順番に移動するということに注意してください。

状態を定義した後、RX_STATES ビット（レジスタ 0x018、ビット［3:0］）を変更して、シーケンサが使用する状態の数を設定します。RX_STATES は 0 起算です。そのため、深度を 0 に設定すると、RX_STATE_1 がループ内の唯一の状態として残ります。

逓倍器／フィルタ・ステート・マシンをプログラムしてイネーブルした後は、動作は RxRST ピンと RxADV ピンで制御されます。または、RX__RST_SPI ビットおよび RX__ADV_SPI ビット（レジスタ 0x02A、ビット［1:0］）を使用し SPI を介して制御することもできます。なお、SPI を使用すると、シーケンサ・ピンに直接パルスを入力するよりも速度は遅くなります。

RxRST はレシーバー・ステート・マシンのポインタを状態 0 に移動します。これはポインタの現在の位置によらず、また、任意のタイミングでアサートできます。状態 0 は必ずモード 0 に対応し、その他のモードに設定されることはありません。ただし、モード 0 を任意のレシーバー設定で上書きすることはできます。モード 0 は、レジスタ 0x040、レジスタ 0x041、レジスタ 0x042 で定義されます。

RxADV の各パルスは、レシーバー・ステート・マシンのポインタを一度に 1 状態分だけ進行させ、これが定義されたシーケンサ深度を一巡するまで行われます。その時点で、更に別の RxADV パルスがポインタを状態 1 に戻します。状態 1 は RX_STATE_1 ビット（レジスタ 0x01A、ビット［7:4］）で定義されるモードに該当します。

全チャンネルの周波数掃引

図 43 に、全受信チャンネルで 20GHz～40GHz の周波数掃引を行う間に使用する動作方法を示します。表 7 に記載されているように、20GHz～40GHz の掃引では 3 通りの逓倍器／フィルタ状態が必要です。この例では、定義されるステート・マシンの深度、MULT_STATES（レジスタ 0x019、ビット［3:0］）は 3 です。ループ内には 4 つの状態があり、MULT_STATES は 0 起算であるためです。

図 43 に示すように、

- 逓倍器／フィルタ状態 0 = スリープ（ループ外）
- 逓倍器／フィルタ状態 1 = 中間帯域逓倍器レディ
- 逓倍器／フィルタ状態 2 = ミキサーへ 20GHz～25GHz を出力
- 逓倍器／フィルタ状態 3 = ミキサーへ 25GHz～30GHz を出力
- 逓倍器／フィルタ状態 4 = ミキサーへ 30GHz～40GHz を出力

初期状態はスリープ状態で、消費電力は最小となります。MADV にパルスが入力されることで、ステート・マシンが次の状態に進みます。これはレディ状態と定められています。中間帯域逓倍器を、BPF をハイに設定することで部分的にパワーアップし、MADV にパルスを追加してこのサブ回路のパスを 10ns 未満の時間でアクティブ化します。掃引の間常にレディ・モードを使用すると、このセトリング時間は 10ns 未満に維持できます。

適切な数（この場合は 4）のパルスを MADV に印加すると、ステート・マシンは自動的に 2 番目の状態（レディ・モード）に戻ります。

シーケンサのスリープ制御

ADAR2004 の制御を更に簡単なものにするため、2 つのステート・マシンのスリープ状態をリンクして、一方のシーケンサがスリープ状態になると他方のシーケンサもスリープ状態になるようにすることができます。このリンクは、目的とする種類の動作を行わせるのに必要な状態の合計数を抑制するのに役立ちます。この機能を使用するには、2 つのスリープ制御ビットの一方を 1 に設定する必要がありますが、両方を設定してはいけません。

例えば、ADAR2004 が（図 43 に示すように）周波数掃引に設定されている場合、RX_SLP_CTRL ビット（レジスタ 0x018、ビット 6）が 1 に設定されると、逓倍器／フィルタ・シーケンサがリセットされたときに、レシーバー・ステート・マシンも強制的にスリープにされます。すなわち、レシーバー・ステート・マシンは、逓倍器／フィルタがスリープになるときにのみスリープになればよいという場合には、スリープ専用の状態を必要としません。更に、逓倍器／フィルタのスリープ状態がレシーバーのスリープ状態を制御しているため、逓倍器／フィルタのスリープを解除するとレシーバーのスリープも解除されます。この動作は、SPI でも 1 本の外部ライン（MADV）でも制御できます。

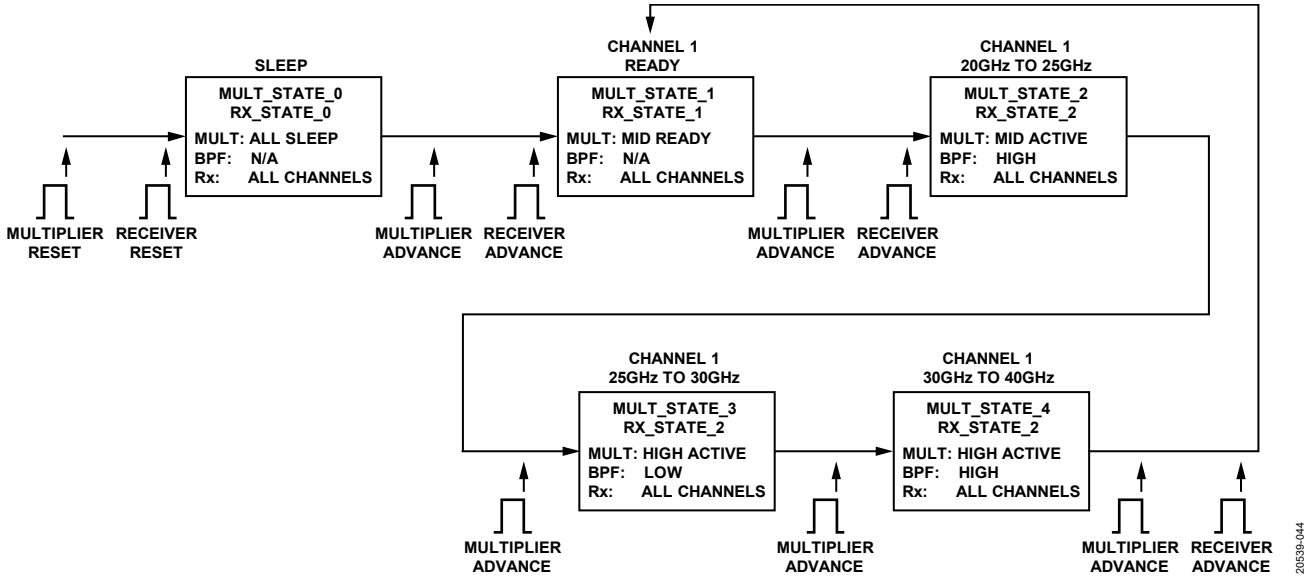

図 43. 逓倍器ステート・マシンが 20GHz～40GHz の範囲ですべてのレシーバー・チャンネルの周波数掃引を同時に行う例（N/A は該当なしを意味する）。

シーケンサ・スリープ・ホールド

デフォルトでは、シーケンサの 1 つがスリープ制御ビット（MULT_SLP_CTRL または RX_SLP_CTRL）のいずれかを使用して強制的にスリープにされた場合でも、制御対象シーケンサのカウンタが引き続き進行する場合があります。この動作のため、シーケンサがスリープとなっている間にシーケンサの進行信号またはリセット信号が発せられたかにどうかに応じて、ステート・マシンがある条件でスリープにされ、別の条件ではスリープが解除されるということが起こり得ます。

この動作が好ましくない場合は、スリープ・ホールド・ビット（MULT_SLP_HOLD および RX_SLP_HOLD）をアサートすれば、関連するステート・マシンのカウンタがシーケンサ進行ラインの入力をすべて無視するよう設定することができます。カウンタは SPI 経由で受信する進行信号も無視します。

スリープ・ホールド・ビットがハイの場合でも、カウンタは常にリセット信号に応答するということに注意してください。

スリープ・ホールドを使用する場合、ステート・マシンをスリープ・モードから復帰させるときには、目的のモードになったかどうかを確認することが必要です。この条件下で両方のシーケンサの進行ピンのパルスが近接しすぎている場合、制御対象のシーケンサが目的の状態に移動しない可能性があります。この問題を防ぐには、進行パルスを相互にずらし、立上がりエッジが次の制御対象シーケンサのパルスと最低 3ns、離れるようにします。図 44 に、この条件下でのシーケンサへのパルス入力例を示します。

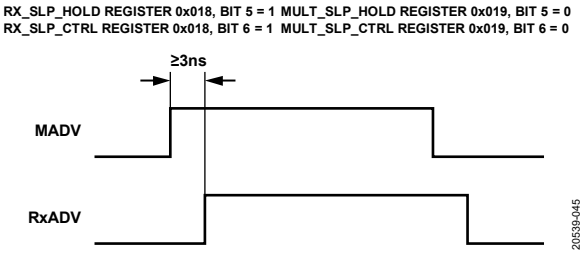

図 44. レシーバー・ステート・マシンのスリープ・ホールドを有効にした状態でシーケンサの進行ピンにパルス入力して進行を確保する方法の例

シーケンサ制御ラッチのバイパス

通常は、シーケンサ制御ラインにパルス信号が入力されると、次の状態が制御パルスの立上がりエッジで読み込まれ、同じパルスの立下がりエッジで各種信号ブロックにラッチされます。このラッチによって、すべての内部制御信号を並べ揃えることができるため、各種変更を同時に行うことができます。

シーケンサ・セットアップ・レジスタのバイパス・ビット（レジスタ 0x018 のビット 4 : RX_CTL_LATCH_BYP およびレジスタ 0x019 のビット 4 : MULT_CTL_LATCH_BYP）を 1 に設定することで、内部制御信号のラッチをバイパスすることができます。

ラッチをバイパスすると、新しい状態は立上がりエッジ後直ちに有効となります。内部制御信号は揃えられていないため、状態間の全体的な切替え時間は、ラッチを使用する場合に比べ増加する可能性があります。また、内部制御信号内にグリッチが発生し、RF ブロックで予期せぬトランジェントを引き起こす可能性が高まります。

このラッチは、新しいデータが各種ブロックに送信される前の最後のチェックであることに注意してください。そのため、ADAR2004 を手動または SPI モード（シーケンサをディスエーブル）で使用する場合は、ラッチをバイパスする必要があります。ラッチをバイパスしていない場合、ブロックは、外部シーケンサ・ピンにパルスが入力されるまで新しい命令を受信しません。ただし、シーケンサはこの動作モードではディスエーブルされているため、この問題は通常は生じません。

並列チップ制御

4 本のステート・マシン制御ライン、3 本の共通 SPI ライン、各チップ用の$\overline{CS}$ラインをセットで使用することにより、最大16デバイス（合計 64 チャンネル）を駆動できます。この方法を用いると、デジタル制御ラインの合計数は 7＋N（N は ADAR2004 IC の数）となります（基本的な回路図は図 45 を参照）。並列チップ制御を使用すれば、このデジタル制御ラインの合計数を最小限に抑えることができます。SDOACTIVE ビットと SDOACTIVE_ビット（それぞれ、レジスタ 0x000 のビット 4 とビット 3）を 1 に設定して 3 線式モードを選択すれば、SPI ラインは 2 本の共通ラインに減らすことができます。3 線式 SPI モードを使用する場合、合計デジタル・ライン数は 6 +N となります。

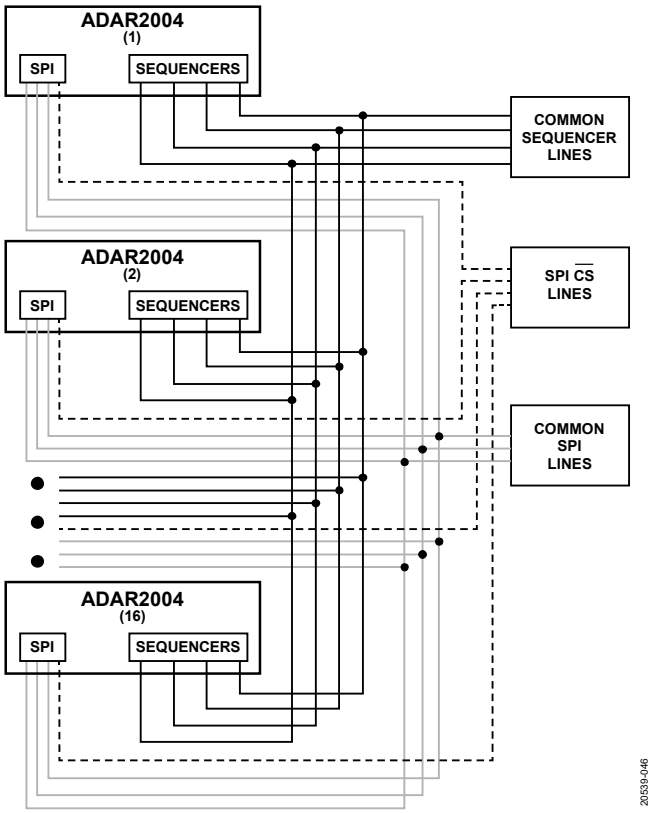

図 45. 最大 16 個の ADAR2004 デバイスのアドレス指定と制御を行うための SPI およびステート・マシンのデジタル・ライン

マルチチップ周波数掃引

図 46 は、2 つのステート・マシンを使用して 10GHz～16GHz のマルチチップ周波数掃引を実行する例を示すものです（つまり、周波数範囲を固定して 1 つのチップの 4 チャンネルすべてで受信を行った後、次のチップに移動しそこで全チャンネルで受信する、というように合計 16 チップを移動し、更に次の周波数に移動しこのプロセスを繰り返します）。この例では、ステート・マシンの制御ラインは最大 16 個のデバイス（64 チャンネル、図 45 参照）に対応できるように並列接続されていることを前提としています。

最初は、RxRST および MRST へのパルス入力によって両方のステート・マシンは状態 0、この例の場合では、スリープ・モードになります。

次に、MADV と RxADV へのパルス入力によって、両方のステート・マシンは最初のアクティブ状態に進みます（ADAR2004 IC 1 の全チャンネルで受信）。

ADAR2004 IC 1 がこの信号を受信した後、RxADV に入力される次のパルスで、ADAR2004 IC 2 の全チャンネルがアクティブ化されると共に、最初のチップの逓倍器／フィルタはレディ・モード、そのチップのレシーバーはスリープ・モードになって、レシーバーがオフになる前に逓倍器／フィルタ信号が中断されるのを防止します。16 個の ADAR2004 デバイスすべてが最初の周波数範囲の受信を完了するまで、このシーケンスが続きます。

この時点で、1 パルスが MADV と RxADV に印加され、逓倍器／フィルタを次の対象周波数範囲に進め、ADAR2004 IC 1 をアクティブ・モードに戻します。次いで、ADAR2004 IC 16 が新しい周波数範囲を受信するまで別の一連の RxADV パルスが続きます。

表 8 に、各 ADAR2004 のレシーバー・ステート・マシンのセットアップがどのようなシーケンスで機能するのかを示します。各デバイスが完全にオンになるのはそれぞれ 1 つの状態だけです。ただし、この状態はすべて互いにずれています。全ステート・マシンを並列駆動し最大 16 個のデバイスを掃引するこのシーケンスを実行するには、16 の受信状態をループ内で使用し、スリープ状態（状態 0）をリセット状態として使用します。

表 8 に示すマス目の後に受信する必要のあるマス目がアレイ内の 16 チップにある場合は、このマス目でリセット・パルスを送信しシーケンサを初期のスリープ・モードにして再度その受信の順番を待ちます。

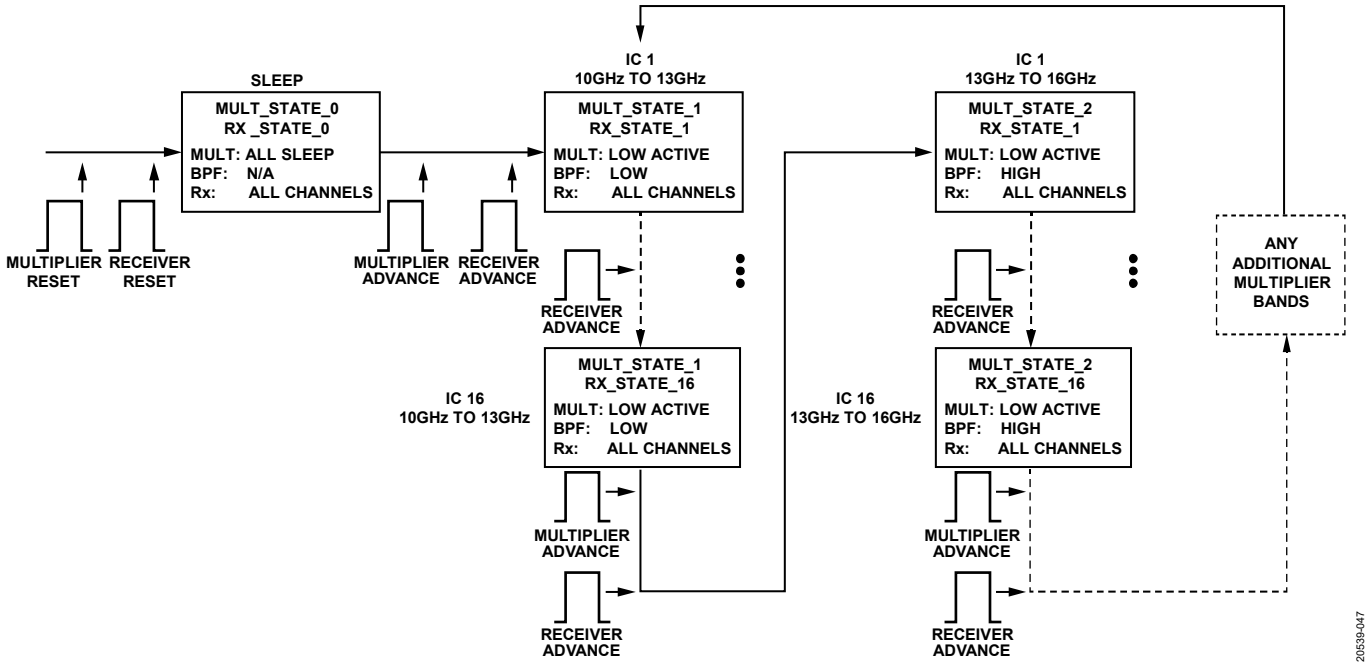

図 46. 16 チップの周波数掃引の場合のステート・マシン・ループ例（N/A は該当なしを意味する）

表 8. 16 個の ADAR2004 を並列制御するためのレシーバー・シーケンス設定 [1]

	ADAR2004 Chip Number																
Rx State	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	Function
0 (Reset)	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	All sleep
1	All	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	Chip 1 receiving
2	SLP	All	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	Chip 2 receiving
3	SLP	SLP	All	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	Chip 3 receiving
4	SLP	SLP	SLP	All	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	Chip 4 receiving
5	SLP	SLP	SLP	SLP	All	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	Chip 5 receiving
6	SLP	SLP	SLP	SLP	SLP	All	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	Chip 6 receiving
7	SLP	SLP	SLP	SLP	SLP	SLP	All	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	Chip 7 receiving
8	SLP	SLP	SLP	SLP	SLP	SLP	SLP	All	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	Chip 8 receiving
9	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	All	SLP	SLP	SLP	SLP	SLP	SLP	SLP	Chip 9 receiving
10	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	All	SLP	SLP	SLP	SLP	SLP	SLP	Chip 10 receiving
11	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	All	SLP	SLP	SLP	SLP	SLP	Chip 11 receiving
12	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	All	SLP	SLP	SLP	SLP	Chip 12 receiving
13	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	All	SLP	SLP	SLP	Chip 13 receiving
14	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	All	SLP	SLP	Chip 14 receiving
15	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	All	SLP	Chip 15 receiving
16	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	SLP	All	Chip 16 receiving

[1] SLP はスリープ状態（状態 0）

バイアス・ポイントと電圧

表 9. デフォルト・バイアス・ポイント

レジスタ・アドレス	レジスタ名	ビット・フィールド名	レジスタ・ビット	デフォルト値	説明
0x011	BIAS_CURRENT_MULT1			0x55	低帯域と中間帯域の逓倍器バイアス電流
		MULT_LOW_BIAS	[3:0]	0x5	低帯域の逓倍器バイアス電流
		MULT_MID_BIAS	[7:4]	0x5	中間帯域の逓倍器バイアス電流
0x012	BIAS_CURRENT_MULT2			0x07	高帯域の逓倍器バイアス電流
		MULT_HIGH_BIAS	[3:0]	0x7	高帯域の逓倍器バイアス電流
0x013	BIAS_CURRENT_LOAMP			0x78	LO バッファ・アンプのバイアス電流
		LO_AMP1_BIAS	[3:0]	0x08	LO バッファ入力段のバイアス電流
		LO_AMP2_BIAS	[7:4]	0x07	LO バッファ出力段のバイアス電流
0x014	BIAS_CURRENT_SPLT			0x7A	アクティブ・スプリッタのバイアス電流
		SPLT1_BIAS	[3:0]	0xA	初段のアクティブ・スプリッタのバイアス電流
		SPLT2_BIAS	[7:4]	0x7	2 段目のアクティブ・スプリッタのバイアス電流
0x015	BIAS_CURRENT_LNAMIX			0x2A	LNA およびミキサーのバイアス電流
		LNA_BIAS	[3:0]	0xA	LNA のバイアス電流
		MIX_BIAS	[7:4]	0x2	ミキサーのバイアス電流
0x016	BIAS_CURRENT_IFAMP			0xC0	IF アンプのバイアス電流
		IFAMP_BIAS	[7:4]	0xC	IF アンプのバイアス電流
0x017	IFAMP_CM			0x04	IF アンプの出力コモンモード電圧
		IFAMP_CM	[3:0]	0x4	IF アンプの出力コモンモード電圧

レジスタの一覧

表 10. ADAR2004 のレジスタの一覧

アドレス	レジスタ名	ビット	ビット名	説明	リセット	アクセス
0x000	INTERFACE_CONFIG_A	7	SOFTRESET	ソフト・リセット	0x0	R/W
		6	LSB_FIRST	LSB ファースト	0x0	R/W
		5	ADDR_ASCN	アドレス・アセンション	0x0	R/W
		4	SDOACTIVE	SDO アクティブ	0x1	R/W
		3	SDOACTIVE_	SDO アクティブ	0x1	R/W
		2	ADDR_ASCN_	アドレス・アセンション	0x0	R/W
		1	LSB_FIRST_	LSB ファースト	0x0	R/W
		0	SOFTRESET_	ソフト・リセット	0x0	R/W
0x001	INTERFACE_CONFIG_B	7	SINGLE_INSTRUCTION	単一命令	0x0	R/W
		6	$\overline{\text{CS}}$_STALL	$\overline{\text{CS}}$停止	0x0	R/W
		5	MASTER_SLAVE_RB	マスタ・スレーブのリード・バック	0x0	R/W
		4	SLOW_INTERFACE_CTRL	低速インターフェース制御	0x0	R/W
		3	RESERVED	予備	0x0	R
		[2:1]	SOFT_RESET	ソフト・リセット	0x0	R/W
		0	RESERVED	予備	0x0	R
0x002	DEV_CONFIG	[7:4]	DEV_STATUS	デバイスの状態	0x1	R/W
		[3:2]	CUST_OPERATING_MODE	カスタム動作モード	0x0	R/W
		[1:0]	NORM_OPERATING_MODE	通常動作モード	0x0	R/W
0x003	CHIP_TYPE	[7:0]	CHIP_TYPE	チップ・タイプ	0x0	R
0x004	PRODUCT_ID_H	[7:0]	PRODUCT_ID[15:8]	製品 ID ハイ	0x0	R
0x005	PRODUCT_ID_L	[7:0]	PRODUCT_ID[7:0]	製品 ID ロー	0x0	R
0x00A	SCRATCH_PAD	[7:0]	SCRATCHPAD	スクラッチ・パッド	0x0	R/W
0x00B	SPI_REV	[7:0]	SPI_REV	SPI リビジョン	0x0	R
0x00C	VENDOR_ID_H	[7:0]	VENDOR_ID[15:8]	ベンダ ID ハイ	0x0	R
0x00D	VENDOR_ID_L	[7:0]	VENDOR_ID[7:0]	ベンダ ID ロー	0x0	R
0x00F	TRANSFER_REG	[7:1]	RESERVED	予備	0x0	R
		0	MASTER_SLAVE_XFER	マスタ・スレーブの転送	0x0	R/W
0x010	PWRON	[7:1]	RESERVED	予備	0x0	R
		0	PWRON	チップ・パワーアップ	0x1	R/W
0x011	BIAS_CURRENT_MULT1	[7:4]	MULT_MID_BIAS	中間帯域 4×バイアス電流設定	0x5	R/W
		[3:0]	MULT_LOW_BIAS	低帯域 4×バイアス電流設定	0x5	R/W
0x012	BIAS_CURRENT_MULT2	[7:4]	RESERVED	予備	0x0	R/W
		[3:0]	MULT_HIGH_BIAS	高帯域 4×バイアス電流設定	0x7	R/W
0x013	BIAS_CURRENT_LOAMP	[7:4]	LO_AMP2_BIAS	LO アンプ出力段バイアス電流設定	0x7	R/W
		[3:0]	LO_AMP1_BIAS	LO アンプ入力段バイアス電流設定	0x8	R/W
0x014	BIAS_CURRENT_SPLT	[7:4]	SPLT2_BIAS	2 段目のアクティブ・スプリッタのバイアス電流の設定	0x7	R/W
		[3:0]	SPLT1_BIAS	初段のアクティブ・スプリッタのバイアス電流の設定	0xA	R/W
0x015	BIAS_CURRENT_LNAMIX	[7:4]	MIX_BIAS	ミキサー・バイアス電流設定	0x2	R/W
		[3:0]	LNA_BIAS	LNA バイアス電流設定	0xA	R/W
0x016	BIAS_CURRENT_IFAMP	[7:4]	IFAMP_BIAS	IF 出力アンプ・バイアス電流設定	0xC	R/W
		[3:0]	RESERVED	予備	0x0	R/W
0x017	IFAMP_CM	[7:4]	RESERVED	予備	0x0	R
		[3:0]	IFAMP_CM	IF 出力アンプ・コモンモード電圧設定	0x4	R/W
0x018	RX_SEQUENCER_SETUP	7	RX_SEQ_EN	レシーバー・シーケンサをイネーブル	0x0	R/W
		6	RX_SLP_CTRL	レシーバー・スリープ・モード制御に設定	0x0	R/W
		5	RX_SLP_HOLD	逓倍器がスリープ・モード時にレシーバー・シーケンサの状態を維持	0x0	R/W
		4	RX_CTL_LATCH_BYP	レシーバー制御の制御ラッチをバイパス	0x1	R/W
		[3:0]	RX_STATES	レシーバー・シーケンサ状態の数を設定	0x0	R/W

アドレス	レジスタ名	ビット	ビット名	説明	リセット	アクセス
0x019	MULT_SEQUENCER_SETUP	7	MULT_SEQ_EN	周波数シーケンサをイネーブル	0x0	R/W
		6	MULT_SLP_CTRL	逓倍器スリープ・モード制御に設定	0x0	R/W
		5	MULT_SLP_HOLD	レシーバーがスリープ・モード時に逓倍器シーケンサの状態を維持	0x0	R/W
		4	MULT_CTL_LATCH_BYP	逓倍器制御の制御ラッチをバイパス	0x1	R/W
		[3:0]	MULT_STATES	逓倍器／フィルタ・シーケンサ状態の数を設定	0x0	R/W
0x01A	RX_STATES_1_2	[7:4]	RX_STATE_1	レシーバー・シーケンサの状態 1 のモード選択	0x0	R/W
		[3:0]	RX_STATE_2	レシーバー・シーケンサの状態 2 のモード選択	0x0	R/W
0x01B	RX_STATES_3_4	[7:4]	RX_STATE_3	レシーバー・シーケンサの状態 3 のモード選択	0x0	R/W
		[3:0]	RX_STATE_4	レシーバー・シーケンサの状態 4 のモード選択	0x0	R/W
0x01C	RX_STATES_5_6	[7:4]	RX_STATE_5	レシーバー・シーケンサの状態 5 のモード選択	0x0	R/W
		[3:0]	RX_STATE_6	レシーバー・シーケンサの状態 6 のモード選択	0x0	R/W
0x01D	RX_STATES_7_8	[7:4]	RX_STATE_7	レシーバー・シーケンサの状態 7 のモード選択	0x0	R/W
		[3:0]	RX_STATE_8	レシーバー・シーケンサの状態 8 のモード選択	0x0	R/W
0x01E	RX_STATES_9_10	[7:4]	RX_STATE_9	レシーバー・シーケンサの状態 9 のモード選択	0x0	R/W
		[3:0]	RX_STATE_10	レシーバー・シーケンサの状態 10 のモード選択	0x0	R/W
0x01F	RX_STATES_11_12	[7:4]	RX_STATE_11	レシーバー・シーケンサの状態 11 のモード選択	0x0	R/W
		[3:0]	RX_STATE_12	レシーバー・シーケンサの状態 12 のモード選択	0x0	R/W
0x020	RX_STATES_13_14	[7:4]	RX_STATE_13	レシーバー・シーケンサの状態 13 のモード選択	0x0	R/W
		[3:0]	RX_STATE_14	レシーバー・シーケンサの状態 14 のモード選択	0x0	R/W
0x021	RX_STATES_15_16	[7:4]	RX_STATE_15	レシーバー・シーケンサの状態 15 のモード選択	0x0	R/W
		[3:0]	RX_STATE_16	レシーバー・シーケンサの状態 16 のモード選択	0x0	R/W
0x022	MULT_STATES_1_2	[7:4]	MULT_STATE_1	逓倍器シーケンサの状態 1 のモード選択	0x0	R/W
		[3:0]	MULT_STATE_2	逓倍器シーケンサの状態 2 のモード選択	0x0	R/W
0x023	MULT_STATES_3_4	[7:4]	MULT_STATE_3	逓倍器シーケンサの状態 3 のモード選択	0x0	R/W
		[3:0]	MULT_STATE_4	逓倍器シーケンサの状態 4 のモード選択	0x0	R/W
0x024	MULT_STATES_5_6	[7:4]	MULT_STATE_5	逓倍器シーケンサの状態 5 のモード選択	0x0	R/W
		[3:0]	MULT_STATE_6	逓倍器シーケンサの状態 6 のモード選択	0x0	R/W
0x025	MULT_STATES_7_8	[7:4]	MULT_STATE_7	逓倍器シーケンサの状態 7 のモード選択	0x0	R/W
		[3:0]	MULT_STATE_8	逓倍器シーケンサの状態 8 のモード選択	0x0	R/W
0x026	MULT_STATES_9_10	[7:4]	MULT_STATE_9	逓倍器シーケンサの状態 9 のモード選択	0x0	R/W
		[3:0]	MULT_STATE_10	逓倍器シーケンサの状態 10 のモード選択	0x0	R/W
0x027	MULT_STATES_11_12	[7:4]	MULT_STATE_11	逓倍器シーケンサの状態 11 のモード選択	0x0	R/W
		[3:0]	MULT_STATE_12	逓倍器シーケンサの状態 12 のモード選択	0x0	R/W
0x028	MULT_STATES_13_14	[7:4]	MULT_STATE_13	逓倍器シーケンサの状態 13 のモード選択	0x0	R/W
		[3:0]	MULT_STATE_14	逓倍器シーケンサの状態 14 のモード選択	0x0	R/W
0x029	MULT_STATES_15_16	[7:4]	MULT_STATE_15	逓倍器シーケンサの状態 15 のモード選択	0x0	R/W
		[3:0]	MULT_STATE_16	逓倍器シーケンサの状態 16 のモード選択	0x0	R/W
0x02A	SEQUENCER_CTRL_SPI	[7:4]	RESERVED	予備	0x0	R
		3	MULT_RST_SPI	周波数シーケンサをリセット	0x0	R/W
		2	MULT_ADV_SPI	逓倍器シーケンサの状態を進行	0x0	R/W
		1	RX_RST_SPI	レシーバー・シーケンサをリセット	0x0	R/W
		0	RX_ADV_SPI	レシーバー・シーケンサを進行	0x0	R/W
0x02B	RX_EN_SPI	7	LNA_EN_SPI	SPI モードの LNA をイネーブル	0x0	R/W
		6	MIX_EN_SPI	SPI モードのミキサーをイネーブル	0x0	R/W
		5	IFAMP_EN_SPI	SPI モードの IF アンプをイネーブル	0x0	R/W
		4	RESERVED	予備	0x0	R/W
		3	CH1_EN_SPI	SPI モードのチャンネル 1 をイネーブル	0x0	R/W
		2	CH2_EN_SPI	SPI モードのチャンネル 2 をイネーブル	0x0	R/W
		1	CH3_EN_SPI	SPI モードのチャンネル 3 をイネーブル	0x0	R/W
		0	CH4_EN_SPI	SPI モードのチャンネル 4 をイネーブル	0x0	R/W

アドレス	レジスタ名	ビット	ビット名	説明	リセット	アクセス
0x02C	RX_GAIN12_SPI	7	RESERVED	予備	0x0	R
		[6:4]	CH1_GAIN_SPI	SPI モードのチャンネル 1 のゲイン設定	0x0	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH2_GAIN_SPI	SPI モードのチャンネル 2 のゲイン設定	0x0	R/W
0x02D	RX_GAIN34_SPI	7	RESERVED	予備	0x0	R
		[6:4]	CH3_GAIN_SPI	SPI モードのチャンネル 3 のゲイン設定	0x0	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH4_GAIN_SPI	SPI モードのチャンネル 4 のゲイン設定	0x0	R/W
0x02E	SPLT_EN_SPI	[7:3]	RESERVED	予備	0x0	R
		2	SPLT1_EN_SPI	SPI モードのアクティブ・スプリッタ 1 をイネーブル	0x0	R/W
		1	SPLT12_EN_SPI	SPI モードのチャンネル 1～チャンネル 2 のアクティブ・スプリッタをイネーブル	0x0	R/W
		0	SPLT34_EN_SPI	SPI モードのチャンネル 3～チャンネル 4 のアクティブ・スプリッタをイネーブル	0x0	R/W
0x02F	MULT_SPI	7	BPF_SPI	SPI モードの BPF を選択	0x0	R/W
		6	LOAMP_EN_SPI	SPI モードの LO アンプをイネーブル	0x0	R/W
		5	MULT_LOW_RDY_SPI	SPI モードの低帯域レディをイネーブル	0x0	R/W
		4	MULT_LOW_ACT_SPI	SPI モードの低帯域アクティブをイネーブル	0x0	R/W
		3	MULT_MID_RDY_SPI	SPI モードの中間帯域レディをイネーブル	0x0	R/W
		2	MULT_MID_ACT_SPI	SPI モードの中間帯域アクティブをイネーブル	0x0	R/W
		1	MULT_HIGH_RDY_SPI	SPI モードの高帯域レディをイネーブル	0x0	R/W
		0	MULT_HIGH_ACT_SPI	SPI モードの高帯域アクティブをイネーブル	0x0	R/W
0x030	ADC_CTRL	7	ADC_CLKFREQ_SEL	ADC クロック周波数の選択	0x0	R/W
		6	ADC_EN	コンパレータをオンにし、ステート・マシンをリセット	0x0	R/W
		5	CLK_EN	クロック発振器をオン	0x0	R/W
		4	ST_CONV	変換サイクルをパルスでトリガ	0x0	R/W
		[3:1]	RESERVED	予備	0x0	R/W
		0	ADC_EOC	ADC 変換終了信号	0x0	R
0x031	ADC_OUTPUT	[7:0]	ADC	ADC 出力ワード	0x0	R
0x032	RX_STATUS	[7:4]	RX_CURR_STATE	現在のレシーバー・シーケンサ・カウントをリード・バック	0x0	R
		[3:0]	RX_CURR_MODE	現在のレシーバー・モードをリード・バック	0x0	R
0x033	MULT_STATUS	[7:4]	MULT_CURR_STATE	現在の逓倍器／フィルタ・シーケンサ・カウントをリード・バック	0x0	R
		[3:0]	MULT_CURR_MODE	現在のモードをリード・バック	0x0	R
0x034	REV_ID	[7:0]	REV_ID	チップ・リビジョン ID	0x0	R
0x040	RX_EN_MODE_0	7	RESERVED	予備	0x0	R
		6	SPLT1_EN_MD0	レシーバー・モード 0 のアクティブ・スプリッタ 1 をイネーブル	0x0	R/W
		5	SPLT12_EN_MD0	レシーバー・モード 0、チャンネル 1～チャンネル 2 のアクティブ・スプリッタをイネーブル	0x0	R/W
		4	SPLT34_EN_MD0	レシーバー・モード 0、チャンネル 3～チャンネル 4 のアクティブ・スプリッタをイネーブル	0x0	R/W
		3	CH1_EN_MD0	レシーバー・モード 0 のチャンネル 1 をイネーブル	0x0	R/W
		2	CH2_EN_MD0	レシーバー・モード 0 のチャンネル 2 をイネーブル	0x0	R/W
		1	CH3_EN_MD0	レシーバー・モード 0 のチャンネル 3 をイネーブル	0x0	R/W
		0	CH4_EN_MD0	レシーバー・モード 0 のチャンネル 4 をイネーブル	0x0	R/W
0x041	RX_GAIN12_MODE_0	7	RESERVED	予備	0x0	R
		[6:4]	CH1_GAIN_MD0	レシーバー・モード 0、チャンネル 1 のゲイン	0x0	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH2_GAIN_MD0	レシーバー・モード 0、チャンネル 2 のゲイン	0x0	R/W
0x042	RX_GAIN34_MODE_0	7	RESERVED	予備	0x0	R
		[6:4]	CH3_GAIN_MD0	レシーバー・モード 0、チャンネル 3 のゲイン	0x0	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH4_GAIN_MD0	レシーバー・モード 0、チャンネル 4 のゲイン	0x0	R/W

アドレス	レジスタ名	ビット	ビット名	説明	リセット	アクセス
0x043	RX_EN_MODE_1	7	RESERVED	予備	0x0	R
		6	SPLT1_EN_MD1	レシーバー・モード 1 のアクティブ・スプリッタ 1 をイネーブル	0x1	R/W
		5	SPLT12_EN_MD1	レシーバー・モード 1、チャンネル 1～チャンネル 2 のアクティブ・スプリッタをイネーブル	0x1	R/W
		4	SPLT34_EN_MD1	レシーバー・モード 1、チャンネル 3～チャンネル 4 のアクティブ・スプリッタをイネーブル	0x0	R/W
		3	CH1_EN_MD1	レシーバー・モード 1 のチャンネル 1 をイネーブル	0x1	R/W
		2	CH2_EN_MD1	レシーバー・モード 1 のチャンネル 2 をイネーブル	0x0	R/W
		1	CH3_EN_MD1	レシーバー・モード 1 のチャンネル 3 をイネーブル	0x0	R/W
		0	CH4_EN_MD1	レシーバー・モード 1 のチャンネル 4 をイネーブル	0x0	R/W
0x044	RX_GAIN12_MODE_1	7	RESERVED	予備	0x0	R
		[6:4]	CH1_GAIN_MD1	レシーバー・モード 1、チャンネル 1 のゲイン	0x7	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH2_GAIN_MD1	レシーバー・モード 1、チャンネル 2 のゲイン	0x7	R/W
0x045	RX_GAIN34_MODE_1	7	RESERVED	予備	0x0	R
		[6:4]	CH3_GAIN_MD1	レシーバー・モード 1、チャンネル 3 のゲイン	0x7	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH4_GAIN_MD1	レシーバー・モード 1、チャンネル 4 のゲイン	0x7	R/W
0x046	RX_EN_MODE_2	7	RESERVED	予備	0x0	R
		6	SPLT1_EN_MD2	レシーバー・モード 2 のアクティブ・スプリッタ 1 をイネーブル	0x1	R/W
		5	SPLT12_EN_MD2	レシーバー・モード 2、チャンネル 1～チャンネル 2 のアクティブ・スプリッタをイネーブル	0x1	R/W
		4	SPLT34_EN_MD2	レシーバー・モード 2、チャンネル 3～チャンネル 4 のアクティブ・スプリッタをイネーブル	0x0	R/W
		3	CH1_EN_MD2	レシーバー・モード 2 のチャンネル 1 をイネーブル	0x0	R/W
		2	CH2_EN_MD2	レシーバー・モード 2 のチャンネル 2 をイネーブル	0x1	R/W
		1	CH3_EN_MD2	レシーバー・モード 2 のチャンネル 3 をイネーブル	0x0	R/W
		0	CH4_EN_MD2	レシーバー・モード 2 のチャンネル 4 をイネーブル	0x0	R/W
0x047	RX_GAIN12_MODE_2	7	RESERVED	予備	0x0	R
		[6:4]	CH1_GAIN_MD2	レシーバー・モード 2、チャンネル 1 のゲイン	0x7	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH2_GAIN_MD2	レシーバー・モード 2、チャンネル 2 のゲイン	0x7	R/W
0x048	RX_GAIN34_MODE_2	7	RESERVED	予備	0x0	R
		[6:4]	CH3_GAIN_MD2	レシーバー・モード 2、チャンネル 3 のゲイン	0x7	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH4_GAIN_MD2	レシーバー・モード 2、チャンネル 4 のゲイン	0x7	R/W
0x049	RX_EN_MODE_3	7	RESERVED	予備	0x0	R
		6	SPLT1_EN_MD3	レシーバー・モード 3 のアクティブ・スプリッタ 1 をイネーブル	0x1	R/W
		5	SPLT12_EN_MD3	レシーバー・モード 3、チャンネル 1～チャンネル 2 のアクティブ・スプリッタをイネーブル	0x0	R/W
		4	SPLT34_EN_MD3	レシーバー・モード 3、チャンネル 3～チャンネル 4 のアクティブ・スプリッタをイネーブル	0x1	R/W
		3	CH1_EN_MD3	レシーバー・モード 3 のチャンネル 1 をイネーブル	0x0	R/W
		2	CH2_EN_MD3	レシーバー・モード 3 のチャンネル 2 をイネーブル	0x0	R/W
		1	CH3_EN_MD3	レシーバー・モード 3 のチャンネル 3 をイネーブル	0x1	R/W
		0	CH4_EN_MD3	レシーバー・モード 3 のチャンネル 4 をイネーブル	0x0	R/W
0x04A	RX_GAIN12_MODE_3	7	RESERVED	予備	0x0	R
		[6:4]	CH1_GAIN_MD3	レシーバー・モード 3、チャンネル 1 のゲイン	0x7	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH2_GAIN_MD3	レシーバー・モード 3、チャンネル 2 のゲイン	0x7	R/W

アドレス	レジスタ名	ビット	ビット名	説明	リセット	アクセス
0x04B	RX_GAIN34_MODE_3	7	RESERVED	予備	0x0	R
		[6:4]	CH3_GAIN_MD3	レシーバー・モード 3、チャンネル 3 のゲイン	0x7	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH4_GAIN_MD3	レシーバー・モード 3、チャンネル 4 のゲイン	0x7	R/W
0x04C	RX_EN_MODE_4	7	RESERVED	予備	0x0	R
		6	SPLT1_EN_MD4	レシーバー・モード 4 のアクティブ・スプリッタ 1 をイネーブル	0x1	R/W
		5	SPLT12_EN_MD4	レシーバー・モード 4、チャンネル 1～チャンネル 2 のアクティブ・スプリッタをイネーブル	0x0	R/W
		4	SPLT34_EN_MD4	レシーバー・モード 4、チャンネル 3～チャンネル 4 のアクティブ・スプリッタをイネーブル	0x1	R/W
		3	CH1_EN_MD4	レシーバー・モード 4 のチャンネル 1 をイネーブル	0x0	R/W
		2	CH2_EN_MD4	レシーバー・モード 4 のチャンネル 2 をイネーブル	0x0	R/W
		1	CH3_EN_MD4	レシーバー・モード 4 のチャンネル 3 をイネーブル	0x0	R/W
		0	CH4_EN_MD4	レシーバー・モード 4 のチャンネル 4 をイネーブル	0x1	R/W
0x04D	RX_GAIN12_MODE_4	7	RESERVED	予備	0x0	R
		[6:4]	CH1_GAIN_MD4	レシーバー・モード 4、チャンネル 1 のゲイン	0x7	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH2_GAIN_MD4	レシーバー・モード 4、チャンネル 2 のゲイン	0x7	R/W
0x04E	RX_GAIN34_MODE_4	7	RESERVED	予備	0x0	R
		[6:4]	CH3_GAIN_MD4	レシーバー・モード 4、チャンネル 3 のゲイン	0x7	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH4_GAIN_MD4	レシーバー・モード 4、チャンネル 4 のゲイン	0x7	R/W
0x04F	RX_EN_MODE_5	7	RESERVED	予備	0x0	R
		6	SPLT1_EN_MD5	レシーバー・モード 5 のアクティブ・スプリッタ 1 をイネーブル	0x1	R/W
		5	SPLT12_EN_MD5	レシーバー・モード 5、チャンネル 1～チャンネル 2 のアクティブ・スプリッタをイネーブル	0x1	R/W
		4	SPLT34_EN_MD5	レシーバー・モード 5、チャンネル 3～チャンネル 4 のアクティブ・スプリッタをイネーブル	0x1	R/W
		3	CH1_EN_MD5	レシーバー・モード 5 のチャンネル 1 をイネーブル	0x1	R/W
		2	CH2_EN_MD5	レシーバー・モード 5 のチャンネル 2 をイネーブル	0x1	R/W
		1	CH3_EN_MD5	レシーバー・モード 5 のチャンネル 3 をイネーブル	0x1	R/W
		0	CH4_EN_MD5	レシーバー・モード 5 のチャンネル 4 をイネーブル	0x1	R/W
0x050	RX_GAIN12_MODE_5	7	RESERVED	予備	0x0	R
		[6:4]	CH1_GAIN_MD5	レシーバー・モード 5、チャンネル 1 のゲイン	0x7	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH2_GAIN_MD5	レシーバー・モード 5、チャンネル 2 のゲイン	0x7	R/W
0x051	RX_GAIN34_MODE_5	7	RESERVED	予備	0x0	R
		[6:4]	CH3_GAIN_MD5	レシーバー・モード 5、チャンネル 3 のゲイン	0x7	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH4_GAIN_MD5	レシーバー・モード 5、チャンネル 4 のゲイン	0x7	R/W
0x052	RX_EN_MODE_6	7	RESERVED	予備	0x0	R
		6	SPLT1_EN_MD6	レシーバー・モード 6 のアクティブ・スプリッタ 1 をイネーブル	0x1	R/W
		5	SPLT12_EN_MD6	レシーバー・モード 6、チャンネル 1～チャンネル 2 のアクティブ・スプリッタをイネーブル	0x1	R/W
		4	SPLT34_EN_MD6	レシーバー・モード 6、チャンネル 3～チャンネル 4 のアクティブ・スプリッタをイネーブル	0x0	R/W
		3	CH1_EN_MD6	レシーバー・モード 6 のチャンネル 1 をイネーブル	0x1	R/W
		2	CH2_EN_MD6	レシーバー・モード 6 のチャンネル 2 をイネーブル	0x0	R/W
		1	CH3_EN_MD6	レシーバー・モード 6 のチャンネル 3 をイネーブル	0x0	R/W
		0	CH4_EN_MD6	レシーバー・モード 6 のチャンネル 4 をイネーブル	0x0	R/W

アドレス	レジスタ名	ビット	ビット名	説明	リセット	アクセス
0x053	RX_GAIN12_MODE_6	7	RESERVED	予備	0x0	R
		[6:4]	CH1_GAIN_MD6	レシーバー・モード 6、チャンネル 1 のゲイン	0x4	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH2_GAIN_MD6	レシーバー・モード 6、チャンネル 2 のゲイン	0x4	R/W
0x054	RX_GAIN34_MODE_6	7	RESERVED	予備	0x0	R
		[6:4]	CH3_GAIN_MD6	レシーバー・モード 6、チャンネル 3 のゲイン	0x4	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH4_GAIN_MD6	レシーバー・モード 6、チャンネル 4 のゲイン	0x4	R/W
0x055	RX_EN_MODE_7	7	RESERVED	予備	0x0	R
		6	SPLT1_EN_MD7	レシーバー・モード 7 のアクティブ・スプリッタ 1 をイネーブル	0x1	R/W
		5	SPLT12_EN_MD7	レシーバー・モード 7、チャンネル 1～チャンネル 2 のアクティブ・スプリッタをイネーブル	0x1	R/W
		4	SPLT34_EN_MD7	レシーバー・モード 7、チャンネル 3～チャンネル 4 のアクティブ・スプリッタをイネーブル	0x0	R/W
		3	CH1_EN_MD7	レシーバー・モード 7 のチャンネル 1 をイネーブル	0x0	R/W
		2	CH2_EN_MD7	レシーバー・モード 7 のチャンネル 2 をイネーブル	0x1	R/W
		1	CH3_EN_MD7	レシーバー・モード 7 のチャンネル 3 をイネーブル	0x0	R/W
		0	CH4_EN_MD7	レシーバー・モード 7 のチャンネル 4 をイネーブル	0x0	R/W
0x056	RX_GAIN12_MODE_7	7	RESERVED	予備	0x0	R
		[6:4]	CH1_GAIN_MD7	レシーバー・モード 7、チャンネル 1 のゲイン	0x4	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH2_GAIN_MD7	レシーバー・モード 7、チャンネル 2 のゲイン	0x4	R/W
0x057	RX_GAIN34_MODE_7	7	RESERVED	予備	0x0	R
		[6:4]	CH3_GAIN_MD7	レシーバー・モード 7、チャンネル 3 のゲイン	0x4	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH4_GAIN_MD7	レシーバー・モード 7、チャンネル 4 のゲイン	0x4	R/W
0x058	RX_EN_MODE_8	7	RESERVED	予備	0x0	R
		6	SPLT1_EN_MD8	レシーバー・モード 8 のアクティブ・スプリッタ 1 をイネーブル	0x1	R/W
		5	SPLT12_EN_MD8	レシーバー・モード 8、チャンネル 1～チャンネル 2 のアクティブ・スプリッタをイネーブル	0x0	R/W
		4	SPLT34_EN_MD8	レシーバー・モード 8、チャンネル 3～チャンネル 4 のアクティブ・スプリッタをイネーブル	0x1	R/W
		3	CH1_EN_MD8	レシーバー・モード 8 のチャンネル 1 をイネーブル	0x0	R/W
		2	CH2_EN_MD8	レシーバー・モード 8 のチャンネル 2 をイネーブル	0x0	R/W
		1	CH3_EN_MD8	レシーバー・モード 8 のチャンネル 3 をイネーブル	0x1	R/W
		0	CH4_EN_MD8	レシーバー・モード 8 のチャンネル 4 をイネーブル	0x0	R/W
0x059	RX_GAIN12_MODE_8	7	RESERVED	予備	0x0	R
		[6:4]	CH1_GAIN_MD8	レシーバー・モード 8、チャンネル 1 のゲイン	0x4	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH2_GAIN_MD8	レシーバー・モード 8、チャンネル 2 のゲイン	0x4	R/W
0x05A	RX_GAIN34_MODE_8	7	RESERVED	予備	0x0	R
		[6:4]	CH3_GAIN_MD8	レシーバー・モード 8、チャンネル 3 のゲイン	0x4	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH4_GAIN_MD8	レシーバー・モード 8、チャンネル 4 のゲイン	0x4	R/W

アドレス	レジスタ名	ビット	ビット名	説明	リセット	アクセス
0x05B	RX_EN_MODE_9	7	RESERVED	予備	0x0	R
		6	SPLT1_EN_MD9	レシーバー・モード 9 のアクティブ・スプリッタ 1 をイネーブル	0x1	R/W
		5	SPLT12_EN_MD9	レシーバー・モード 9、チャンネル 1～チャンネル 2 のアクティブ・スプリッタをイネーブル	0x0	R/W
		4	SPLT34_EN_MD9	レシーバー・モード 9、チャンネル 3～チャンネル 4 のアクティブ・スプリッタをイネーブル	0x1	R/W
		3	CH1_EN_MD9	レシーバー・モード 9 のチャンネル 1 をイネーブル	0x0	R/W
		2	CH2_EN_MD9	レシーバー・モード 9 のチャンネル 2 をイネーブル	0x0	R/W
		1	CH3_EN_MD9	レシーバー・モード 9 のチャンネル 3 をイネーブル	0x0	R/W
		0	CH4_EN_MD9	レシーバー・モード 9 のチャンネル 4 をイネーブル	0x1	R/W
0x05C	RX_GAIN12_MODE_9	7	RESERVED	予備	0x0	R
		[6:4]	CH1_GAIN_MD9	レシーバー・モード 9、チャンネル 1 のゲイン	0x4	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH2_GAIN_MD9	レシーバー・モード 9、チャンネル 2 のゲイン	0x4	R/W
0x05D	RX_GAIN34_MODE_9	7	RESERVED	予備	0x0	R
		[6:4]	CH3_GAIN_MD9	レシーバー・モード 9、チャンネル 3 のゲイン	0x4	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH4_GAIN_MD9	レシーバー・モード 9、チャンネル 4 のゲイン	0x4	R/W
0x05E	RX_EN_MODE_10	7	RESERVED	予備	0x0	R
		6	SPLT1_EN_MD10	レシーバー・モード 10 のアクティブ・スプリッタ 1 をイネーブル	0x1	R/W
		5	SPLT12_EN_MD10	レシーバー・モード 10、チャンネル 1～チャンネル 2 のアクティブ・スプリッタをイネーブル	0x1	R/W
		4	SPLT34_EN_MD10	レシーバー・モード 10、チャンネル 3～チャンネル 4 のアクティブ・スプリッタをイネーブル	0x1	R/W
		3	CH1_EN_MD10	レシーバー・モード 10 のチャンネル 1 をイネーブル	0x1	R/W
		2	CH2_EN_MD10	レシーバー・モード 10 のチャンネル 2 をイネーブル	0x1	R/W
		1	CH3_EN_MD10	レシーバー・モード 10 のチャンネル 3 をイネーブル	0x1	R/W
		0	CH4_EN_MD10	レシーバー・モード 10 のチャンネル 4 をイネーブル	0x1	R/W
0x05F	RX_GAIN12_MODE_10	7	RESERVED	予備	0x0	R
		[6:4]	CH1_GAIN_MD10	レシーバー・モード 10、チャンネル 1 のゲイン	0x4	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH2_GAIN_MD10	レシーバー・モード 10、チャンネル 2 のゲイン	0x4	R/W
0x060	RX_GAIN34_MODE_10	7	RESERVED	予備	0x0	R
		[6:4]	CH3_GAIN_MD10	レシーバー・モード 10、チャンネル 3 のゲイン	0x4	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH4_GAIN_MD10	レシーバー・モード 10、チャンネル 4 のゲイン	0x4	R/W
0x061	RX_EN_MODE_11	7	RESERVED	予備	0x0	R
		6	SPLT1_EN_MD11	レシーバー・モード 11 のアクティブ・スプリッタ 1 をイネーブル	0x1	R/W
		5	SPLT12_EN_MD11	レシーバー・モード 11、チャンネル 1～チャンネル 2 のアクティブ・スプリッタをイネーブル	0x1	R/W
		4	SPLT34_EN_MD11	レシーバー・モード 11、チャンネル 3～チャンネル 4 のアクティブ・スプリッタをイネーブル	0x0	R/W
		3	CH1_EN_MD11	レシーバー・モード 11 のチャンネル 1 をイネーブル	0x1	R/W
		2	CH2_EN_MD11	レシーバー・モード 11 のチャンネル 2 をイネーブル	0x0	R/W
		1	CH3_EN_MD11	レシーバー・モード 11 のチャンネル 3 をイネーブル	0x0	R/W
		0	CH4_EN_MD11	レシーバー・モード 11 のチャンネル 4 をイネーブル	0x0	R/W
0x062	RX_GAIN12_MODE_11	7	RESERVED	予備	0x0	R
		[6:4]	CH1_GAIN_MD11	レシーバー・モード 11、チャンネル 1 のゲイン	0x0	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH2_GAIN_MD11	レシーバー・モード 11、チャンネル 2 のゲイン	0x0	R/W

アドレス	レジスタ名	ビット	ビット名	説明	リセット	アクセス
0x063	RX_GAIN34_MODE_11	7	RESERVED	予備	0x0	R
		[6:4]	CH3_GAIN_MD11	レシーバー・モード 11、チャンネル 3 のゲイン	0x0	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH4_GAIN_MD11	レシーバー・モード 11、チャンネル 4 のゲイン	0x0	R/W
0x064	RX_EN_MODE_12	7	RESERVED	予備	0x0	R
		6	SPLT1_EN_MD12	レシーバー・モード 12 のアクティブ・スプリッタ 1 をイネーブル	0x1	R/W
		5	SPLT12_EN_MD12	レシーバー・モード 12、チャンネル 1～チャンネル 2 のアクティブ・スプリッタをイネーブル	0x1	R/W
		4	SPLT34_EN_MD12	レシーバー・モード 12、チャンネル 3～チャンネル 4 のアクティブ・スプリッタをイネーブル	0x0	R/W
		3	CH1_EN_MD12	レシーバー・モード 12 のチャンネル 1 をイネーブル	0x0	R/W
		2	CH2_EN_MD12	レシーバー・モード 12 のチャンネル 2 をイネーブル	0x1	R/W
		1	CH3_EN_MD12	レシーバー・モード 12 のチャンネル 3 をイネーブル	0x0	R/W
		0	CH4_EN_MD12	レシーバー・モード 12 のチャンネル 4 をイネーブル	0x0	R/W
0x065	RX_GAIN12_MODE_12	7	RESERVED	予備	0x0	R
		[6:4]	CH1_GAIN_MD12	レシーバー・モード 12、チャンネル 1 のゲイン	0x0	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH2_GAIN_MD12	レシーバー・モード 12、チャンネル 2 のゲイン	0x0	R/W
0x066	RX_GAIN34_MODE_12	7	RESERVED	予備	0x0	R
		[6:4]	CH3_GAIN_MD12	レシーバー・モード 12、チャンネル 3 のゲイン	0x0	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH4_GAIN_MD12	レシーバー・モード 12、チャンネル 4 のゲイン	0x0	R/W
0x067	RX_EN_MODE_13	7	RESERVED	予備	0x0	R
		6	SPLT1_EN_MD13	レシーバー・モード 13 のアクティブ・スプリッタ 1 をイネーブル	0x1	R/W
		5	SPLT12_EN_MD13	レシーバー・モード 13、チャンネル 1～チャンネル 2 のアクティブ・スプリッタをイネーブル	0x0	R/W
		4	SPLT34_EN_MD13	レシーバー・モード 13、チャンネル 3～チャンネル 4 のアクティブ・スプリッタをイネーブル	0x1	R/W
		3	CH1_EN_MD13	レシーバー・モード 13 のチャンネル 1 をイネーブル	0x0	R/W
		2	CH2_EN_MD13	レシーバー・モード 13 のチャンネル 2 をイネーブル	0x0	R/W
		1	CH3_EN_MD13	レシーバー・モード 13 のチャンネル 3 をイネーブル	0x1	R/W
		0	CH4_EN_MD13	レシーバー・モード 13 のチャンネル 4 をイネーブル	0x0	R/W
0x068	RX_GAIN12_MODE_13	7	RESERVED	予備	0x0	R
		[6:4]	CH1_GAIN_MD13	レシーバー・モード 13、チャンネル 1 のゲイン	0x0	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH2_GAIN_MD13	レシーバー・モード 13、チャンネル 2 のゲイン	0x0	R/W
0x069	RX_GAIN34_MODE_13	7	RESERVED	予備	0x0	R
		[6:4]	CH3_GAIN_MD13	レシーバー・モード 13、チャンネル 3 のゲイン	0x0	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH4_GAIN_MD13	レシーバー・モード 13、チャンネル 4 のゲイン	0x0	R/W
0x06A	RX_EN_MODE_14	7	RESERVED	予備	0x0	R
		6	SPLT1_EN_MD14	レシーバー・モード 14 のアクティブ・スプリッタ 1 をイネーブル	0x1	R/W
		5	SPLT12_EN_MD14	レシーバー・モード 14、チャンネル 1～チャンネル 2 のアクティブ・スプリッタをイネーブル	0x0	R/W
		4	SPLT34_EN_MD14	レシーバー・モード 14、チャンネル 3～チャンネル 4 のアクティブ・スプリッタをイネーブル	0x1	R/W
		3	CH1_EN_MD14	レシーバー・モード 14 のチャンネル 1 をイネーブル	0x0	R/W
		2	CH2_EN_MD14	レシーバー・モード 14 のチャンネル 2 をイネーブル	0x0	R/W
		1	CH3_EN_MD14	レシーバー・モード 14 のチャンネル 3 をイネーブル	0x0	R/W
		0	CH4_EN_MD14	レシーバー・モード 14 のチャンネル 4 をイネーブル	0x1	R/W

アドレス	レジスタ名	ビット	ビット名	説明	リセット	アクセス
0x06B	RX_GAIN12_MODE_14	7	RESERVED	予備	0x0	R
		[6:4]	CH1_GAIN_MD14	レシーバー・モード 14、チャンネル 1 のゲイン	0x0	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH2_GAIN_MD14	レシーバー・モード 14、チャンネル 2 のゲイン	0x0	R/W
0x06C	RX_GAIN34_MODE_14	7	RESERVED	予備	0x0	R
		[6:4]	CH3_GAIN_MD14	レシーバー・モード 14、チャンネル 3 のゲイン	0x0	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH4_GAIN_MD14	レシーバー・モード 14、チャンネル 4 のゲイン	0x0	R/W
0x06D	RX_EN_MODE_15	7	RESERVED	予備	0x0	R
		6	SPLT1_EN_MD15	レシーバー・モード 15 のアクティブ・スプリッタ 1 をイネーブル	0x1	R/W
		5	SPLT12_EN_MD15	レシーバー・モード 15、チャンネル 1～チャンネル 2 のアクティブ・スプリッタをイネーブル	0x1	R/W
		4	SPLT34_EN_MD15	レシーバー・モード 15、チャンネル 3～チャンネル 4 のアクティブ・スプリッタをイネーブル	0x1	R/W
		3	CH1_EN_MD15	レシーバー・モード 15 のチャンネル 1 をイネーブル	0x1	R/W
		2	CH2_EN_MD15	レシーバー・モード 15 のチャンネル 2 をイネーブル	0x1	R/W
		1	CH3_EN_MD15	レシーバー・モード 15 のチャンネル 3 をイネーブル	0x1	R/W
		0	CH4_EN_MD15	レシーバー・モード 15 のチャンネル 4 をイネーブル	0x1	R/W
0x06E	RX_GAIN12_MODE_15	7	RESERVED	予備	0x0	R
		[6:4]	CH1_GAIN_MD15	レシーバー・モード 15、チャンネル 1 のゲイン	0x0	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH2_GAIN_MD15	レシーバー・モード 15、チャンネル 2 のゲイン	0x0	R/W
0x06F	RX_GAIN34_MODE_15	7	RESERVED	予備	0x0	R
		[6:4]	CH3_GAIN_MD15	レシーバー・モード 15、チャンネル 3 のゲイン	0x0	R/W
		3	RESERVED	予備	0x0	R
		[2:0]	CH4_GAIN_MD15	レシーバー・モード 15、チャンネル 4 のゲイン	0x0	R/W
0x070	MULT_EN_MODE_0	7	BPF_MD0	逓倍器モード 0 の BPF を選択	0x0	R/W
		6	LOAMP_EN_MD0	逓倍器モード 0 の LO アンプをイネーブル	0x0	R/W
		5	MULT_LOW_RDY_MD0	逓倍器モード 0 の低帯域レディをイネーブル	0x0	R/W
		4	MULT_LOW_ACT_MD0	逓倍器モード 0 の低帯域アクティブをイネーブル	0x0	R/W
		3	MULT_MID_RDY_MD0	逓倍器モード 0 の中間帯域レディをイネーブル	0x0	R/W
		2	MULT_MID_ACT_MD0	逓倍器モード 0 の中間帯域アクティブをイネーブル	0x0	R/W
		1	MULT_HIGH_RDY_MD0	逓倍器モード 0 の高帯域レディをイネーブル	0x0	R/W
		0	MULT_HIGH_ACT_MD0	逓倍器モード 0 の高帯域アクティブをイネーブル	0x0	R/W
0x071	MULT_EN_MODE_1	7	BPF_MD1	逓倍器モード 1 の BPF を選択	0x0	R/W
		6	LOAMP_EN_MD1	逓倍器モード 1 の LO アンプをイネーブル	0x1	R/W
		5	MULT_LOW_RDY_MD1	逓倍器モード 1 の低帯域レディをイネーブル	0x1	R/W
		4	MULT_LOW_ACT_MD1	逓倍器モード 1 の低帯域アクティブをイネーブル	0x0	R/W
		3	MULT_MID_RDY_MD1	逓倍器モード 1 の中間帯域レディをイネーブル	0x1	R/W
		2	MULT_MID_ACT_MD1	逓倍器モード 1 の中間帯域アクティブをイネーブル	0x0	R/W
		1	MULT_HIGH_RDY_MD1	逓倍器モード 1 の高帯域レディをイネーブル	0x1	R/W
		0	MULT_HIGH_ACT_MD1	逓倍器モード 1 の高帯域アクティブをイネーブル	0x0	R/W
0x072	MULT_EN_MODE_2	7	BPF_MD2	逓倍器モード 2 の BPF を選択	0x1	R/W
		6	LOAMP_EN_MD2	逓倍器モード 2 の LO アンプをイネーブル	0x1	R/W
		5	MULT_LOW_RDY_MD2	逓倍器モード 2 の低帯域レディをイネーブル	0x1	R/W
		4	MULT_LOW_ACT_MD2	逓倍器モード 2 の低帯域アクティブをイネーブル	0x1	R/W
		3	MULT_MID_RDY_MD2	逓倍器モード 2 の中間帯域レディをイネーブル	0x1	R/W
		2	MULT_MID_ACT_MD2	逓倍器モード 2 の中間帯域アクティブをイネーブル	0x0	R/W
		1	MULT_HIGH_RDY_MD2	逓倍器モード 2 の高帯域レディをイネーブル	0x1	R/W
		0	MULT_HIGH_ACT_MD2	逓倍器モード 2 の高帯域アクティブをイネーブル	0x0	R/W

アドレス	レジスタ名	ビット	ビット名	説明	リセット	アクセス
0x073	MULT_EN_MODE_3	7	BPF_MD3	逓倍器モード 3 の BPF を選択	0x0	R/W
		6	LOAMP_EN_MD3	逓倍器モード 3 の LO アンプをイネーブル	0x1	R/W
		5	MULT_LOW_RDY_MD3	逓倍器モード 3 の低帯域レディをイネーブル	0x1	R/W
		4	MULT_LOW_ACT_MD3	逓倍器モード 3 の低帯域アクティブをイネーブル	0x1	R/W
		3	MULT_MID_RDY_MD3	逓倍器モード 3 の中間帯域レディをイネーブル	0x1	R/W
		2	MULT_MID_ACT_MD3	逓倍器モード 3 の中間帯域アクティブをイネーブル	0x0	R/W
		1	MULT_HIGH_RDY_MD3	逓倍器モード 3 の高帯域レディをイネーブル	0x1	R/W
		0	MULT_HIGH_ACT_MD3	逓倍器モード 3 の高帯域アクティブをイネーブル	0x0	R/W
0x074	MULT_EN_MODE_4	7	BPF_MD4	逓倍器モード 4 の BPF を選択	0x1	R/W
		6	LOAMP_EN_MD4	逓倍器モード 4 の LO アンプをイネーブル	0x1	R/W
		5	MULT_LOW_RDY_MD4	逓倍器モード 4 の低帯域レディをイネーブル	0x1	R/W
		4	MULT_LOW_ACT_MD4	逓倍器モード 4 の低帯域アクティブをイネーブル	0x0	R/W
		3	MULT_MID_RDY_MD4	逓倍器モード 4 の中間帯域レディをイネーブル	0x1	R/W
		2	MULT_MID_ACT_MD4	逓倍器モード 4 の中間帯域アクティブをイネーブル	0x1	R/W
		1	MULT_HIGH_RDY_MD4	逓倍器モード 4 の高帯域レディをイネーブル	0x1	R/W
		0	MULT_HIGH_ACT_MD4	逓倍器モード 4 の高帯域アクティブをイネーブル	0x0	R/W
0x075	MULT_EN_MODE_5	7	BPF_MD5	逓倍器モード 5 の BPF を選択	0x0	R/W
		6	LOAMP_EN_MD5	逓倍器モード 5 の LO アンプをイネーブル	0x1	R/W
		5	MULT_LOW_RDY_MD5	逓倍器モード 5 の低帯域レディをイネーブル	0x1	R/W
		4	MULT_LOW_ACT_MD5	逓倍器モード 5 の低帯域アクティブをイネーブル	0x0	R/W
		3	MULT_MID_RDY_MD5	逓倍器モード 5 の中間帯域レディをイネーブル	0x1	R/W
		2	MULT_MID_ACT_MD5	逓倍器モード 5 の中間帯域アクティブをイネーブル	0x1	R/W
		1	MULT_HIGH_RDY_MD5	逓倍器モード 5 の高帯域レディをイネーブル	0x1	R/W
		0	MULT_HIGH_ACT_MD5	逓倍器モード 5 の高帯域アクティブをイネーブル	0x0	R/W
0x076	MULT_EN_MODE_6	7	BPF_MD6	逓倍器モード 6 の BPF を選択	0x1	R/W
		6	LOAMP_EN_MD6	逓倍器モード 6 の LO アンプをイネーブル	0x1	R/W
		5	MULT_LOW_RDY_MD6	逓倍器モード 6 の低帯域レディをイネーブル	0x1	R/W
		4	MULT_LOW_ACT_MD6	逓倍器モード 6 の低帯域アクティブをイネーブル	0x0	R/W
		3	MULT_MID_RDY_MD6	逓倍器モード 6 の中間帯域レディをイネーブル	0x1	R/W
		2	MULT_MID_ACT_MD6	逓倍器モード 6 の中間帯域アクティブをイネーブル	0x0	R/W
		1	MULT_HIGH_RDY_MD6	逓倍器モード 6 の高帯域レディをイネーブル	0x1	R/W
		0	MULT_HIGH_ACT_MD6	逓倍器モード 6 の高帯域アクティブをイネーブル	0x1	R/W
0x077	MULT_EN_MODE_7	7	BPF_MD7	逓倍器モード 7 の BPF を選択	0x0	R/W
		6	LOAMP_EN_MD7	逓倍器モード 7 の LO アンプをイネーブル	0x1	R/W
		5	MULT_LOW_RDY_MD7	逓倍器モード 7 の低帯域レディをイネーブル	0x1	R/W
		4	MULT_LOW_ACT_MD7	逓倍器モード 7 の低帯域アクティブをイネーブル	0x0	R/W
		3	MULT_MID_RDY_MD7	逓倍器モード 7 の中間帯域レディをイネーブル	0x1	R/W
		2	MULT_MID_ACT_MD7	逓倍器モード 7 の中間帯域アクティブをイネーブル	0x0	R/W
		1	MULT_HIGH_RDY_MD7	逓倍器モード 7 の高帯域レディをイネーブル	0x1	R/W
		0	MULT_HIGH_ACT_MD7	逓倍器モード 7 の高帯域アクティブをイネーブル	0x1	R/W
0x078	MULT_EN_MODE_8	7	BPF_MD8	逓倍器モード 8 の BPF を選択	0x0	R/W
		6	LOAMP_EN_MD8	逓倍器モード 8 の LO アンプをイネーブル	0x0	R/W
		5	MULT_LOW_RDY_MD8	逓倍器モード 8 の低帯域レディをイネーブル	0x0	R/W
		4	MULT_LOW_ACT_MD8	逓倍器モード 8 の低帯域アクティブをイネーブル	0x0	R/W
		3	MULT_MID_RDY_MD8	逓倍器モード 8 の中間帯域レディをイネーブル	0x0	R/W
		2	MULT_MID_ACT_MD8	逓倍器モード 8 の中間帯域アクティブをイネーブル	0x0	R/W
		1	MULT_HIGH_RDY_MD8	逓倍器モード 8 の高帯域レディをイネーブル	0x0	R/W
		0	MULT_HIGH_ACT_MD8	逓倍器モード 8 の高帯域アクティブをイネーブル	0x0	R/W

アドレス	レジスタ名	ビット	ビット名	説明	リセット	アクセス
0x079	MULT_EN_MODE_9	7	BPF_MD9	逓倍器モード 9 の BPF を選択	0x0	R/W
		6	LOAMP_EN_MD9	逓倍器モード 9 の LO アンプをイネーブル	0x0	R/W
		5	MULT_LOW_RDY_MD9	逓倍器モード 9 の低帯域レディをイネーブル	0x0	R/W
		4	MULT_LOW_ACT_MD9	逓倍器モード 9 の低帯域アクティブをイネーブル	0x0	R/W
		3	MULT_MID_RDY_MD9	逓倍器モード 9 の中間帯域レディをイネーブル	0x0	R/W
		2	MULT_MID_ACT_MD9	逓倍器モード 9 の中間帯域アクティブをイネーブル	0x0	R/W
		1	MULT_HIGH_RDY_MD9	逓倍器モード 9 の高帯域レディをイネーブル	0x0	R/W
		0	MULT_HIGH_ACT_MD9	逓倍器モード 9 の高帯域アクティブをイネーブル	0x0	R/W
0x07A	MULT_EN_MODE_10	7	BPF_MD10	逓倍器モード 10 の BPF を選択	0x0	R/W
		6	LOAMP_EN_MD10	逓倍器モード 10 の LO アンプをイネーブル	0x0	R/W
		5	MULT_LOW_RDY_MD10	逓倍器モード 10 の低帯域レディをイネーブル	0x0	R/W
		4	MULT_LOW_ACT_MD10	逓倍器モード 10 の低帯域アクティブをイネーブル	0x0	R/W
		3	MULT_MID_RDY_MD10	逓倍器モード 10 の中間帯域レディをイネーブル	0x0	R/W
		2	MULT_MID_ACT_MD10	逓倍器モード 10 の中間帯域アクティブをイネーブル	0x0	R/W
		1	MULT_HIGH_RDY_MD10	逓倍器モード 10 の高帯域レディをイネーブル	0x0	R/W
		0	MULT_HIGH_ACT_MD10	逓倍器モード 10 の高帯域アクティブをイネーブル	0x0	R/W
0x07B	MULT_EN_MODE_11	7	BPF_MD11	逓倍器モード 11 の BPF を選択	0x0	R/W
		6	LOAMP_EN_MD11	逓倍器モード 11 の LO アンプをイネーブル	0x0	R/W
		5	MULT_LOW_RDY_MD11	逓倍器モード 11 の低帯域レディをイネーブル	0x0	R/W
		4	MULT_LOW_ACT_MD11	逓倍器モード 11 の低帯域アクティブをイネーブル	0x0	R/W
		3	MULT_MID_RDY_MD11	逓倍器モード 11 の中間帯域レディをイネーブル	0x0	R/W
		2	MULT_MID_ACT_MD11	逓倍器モード 11 の中間帯域アクティブをイネーブル	0x0	R/W
		1	MULT_HIGH_RDY_MD11	逓倍器モード 11 の高帯域レディをイネーブル	0x0	R/W
		0	MULT_HIGH_ACT_MD11	逓倍器モード 11 の高帯域アクティブをイネーブル	0x0	R/W
0x07C	MULT_EN_MODE_12	7	BPF_MD12	逓倍器モード 12 の BPF を選択	0x0	R/W
		6	LOAMP_EN_MD12	逓倍器モード 12 の LO アンプをイネーブル	0x0	R/W
		5	MULT_LOW_RDY_MD12	逓倍器モード 12 の低帯域レディをイネーブル	0x0	R/W
		4	MULT_LOW_ACT_MD12	逓倍器モード 12 の低帯域アクティブをイネーブル	0x0	R/W
		3	MULT_MID_RDY_MD12	逓倍器モード 12 の中間帯域レディをイネーブル	0x0	R/W
		2	MULT_MID_ACT_MD12	逓倍器モード 12 の中間帯域アクティブをイネーブル	0x0	R/W
		1	MULT_HIGH_RDY_MD12	逓倍器モード 12 の高帯域レディをイネーブル	0x0	R/W
		0	MULT_HIGH_ACT_MD12	逓倍器モード 12 の高帯域アクティブをイネーブル	0x0	R/W
0x07D	MULT_EN_MODE_13	7	BPF_MD13	逓倍器モード 13 の BPF を選択	0x0	R/W
		6	LOAMP_EN_MD13	逓倍器モード 13 の LO アンプをイネーブル	0x0	R/W
		5	MULT_LOW_RDY_MD13	逓倍器モード 13 の低帯域レディをイネーブル	0x0	R/W
		4	MULT_LOW_ACT_MD13	逓倍器モード 13 の低帯域アクティブをイネーブル	0x0	R/W
		3	MULT_MID_RDY_MD13	逓倍器モード 13 の中間帯域レディをイネーブル	0x0	R/W
		2	MULT_MID_ACT_MD13	逓倍器モード 13 の中間帯域アクティブをイネーブル	0x0	R/W
		1	MULT_HIGH_RDY_MD13	逓倍器モード 13 の高帯域レディをイネーブル	0x0	R/W
		0	MULT_HIGH_ACT_MD13	逓倍器モード 13 の高帯域アクティブをイネーブル	0x0	R/W
0x07E	MULT_EN_MODE_14	7	BPF_MD14	逓倍器モード 14 の BPF を選択	0x0	R/W
		6	LOAMP_EN_MD14	逓倍器モード 14 の LO アンプをイネーブル	0x0	R/W
		5	MULT_LOW_RDY_MD14	逓倍器モード 14 の低帯域レディをイネーブル	0x0	R/W
		4	MULT_LOW_ACT_MD14	逓倍器モード 14 の低帯域アクティブをイネーブル	0x0	R/W
		3	MULT_MID_RDY_MD14	逓倍器モード 14 の中間帯域レディをイネーブル	0x0	R/W
		2	MULT_MID_ACT_MD14	逓倍器モード 14 の中間帯域アクティブをイネーブル	0x0	R/W
		1	MULT_HIGH_RDY_MD14	逓倍器モード 14 の高帯域レディをイネーブル	0x0	R/W
		0	MULT_HIGH_ACT_MD14	逓倍器モード 14 の高帯域アクティブをイネーブル	0x0	R/W

アドレス	レジスタ名	ビット	ビット名	説明	リセット	アクセス
0x07F	MULT_EN_MODE_15	7	BPF_MD15	逓倍器モード 15 の BPF を選択	0x0	R/W
		6	LOAMP_EN_MD15	逓倍器モード 15 の LO アンプをイネーブル	0x0	R/W
		5	MULT_LOW_RDY_MD15	逓倍器モード 15 の低帯域レディをイネーブル	0x0	R/W
		4	MULT_LOW_ACT_MD15	逓倍器モード 15 の低帯域アクティブをイネーブル	0x0	R/W
		3	MULT_MID_RDY_MD15	逓倍器モード 15 の中間帯域レディをイネーブル	0x0	R/W
		2	MULT_MID_ACT_MD15	逓倍器モード 15 の中間帯域アクティブをイネーブル	0x0	R/W
		1	MULT_HIGH_RDY_MD15	逓倍器モード 15 の高帯域レディをイネーブル	0x0	R/W
		0	MULT_HIGH_ACT_MD15	逓倍器モード 15 の高帯域アクティブをイネーブル	0x0	R/W
0x100	SCAN_MODE_EN	[7:1]	RESERVED	予備	0x0	R
		0	SCAN_MODE_EN	スキャン・モードをイネーブル	0x0	R/W

外形寸法

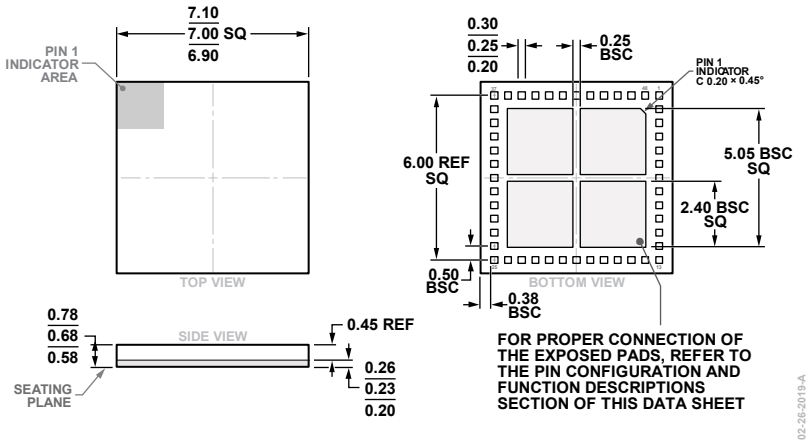

図 47. 48 端子ランド・グリッド・アレイ［LGA］パッケージ
7mm × 7mm ボディ、0.68mm パッケージ高
（CC-48-2）
寸法：mm

オーダー・ガイド

Model[1]	Temperature Range	Package Description	Package Option
ADAR2004ACCZ	−40°C to +85°C	48-Terminal Land Grid Array [LGA], Tray	CC-48-2
ADAR2004ACCZ-R7	−40°C to +85°C	48-Terminal Land Grid Array [LGA], 7” Tape and Reel	CC-48-2
ADAR2004-EVALZ		Evaluation Board	

[1] Z = RoHS 準拠製品。

.