

特長

出力段内蔵のフィルタレスD級アンプ
 5.0V電源時、2W (4Ω時)、1.4W (8Ω時)
 超低アイドル電流 (負荷抵抗取り付け時)
 1.4Wで87%を超える効率 (5V, 8Ω負荷, 1.4W時)
 96dBを超えるS/N比
 3mm×3mmの16ピンLFCSPパッケージ
 2.5~5.0Vの単電源動作
 シャットダウン時に20nAの超低消費電流
 短絡および温度保護
 ポップ音とクリック音の抑制
 内蔵抵抗によりボード実装部品数を低減
 18dB固定のデフォルト・ゲインおよびユーザ調整可能なゲイン

アプリケーション

携帯電話
 MP3プレーヤ
 携帯型ゲーム機
 携帯型電子機器
 教育用玩具
 ノートブック・コンピュータ

概要

SSM2306は、高集積化された高効率のD級ステレオ用オーディオ・アンプです。携帯型アプリケーション向けに最大の性能を発揮し、アプリケーション回路に必要な外付け部品数を最小限に抑え、2.5~5.0Vの単電源で動作します。2Wの連続出力パワーを供給しながら、THD+Nは10%未満、5.0V電源時に4Ωの負荷を駆動できます。

SSM2306は、超低アイドル電流、高効率、低ノイズの変調方式を採用しています。5.0V電源時で8Ωの負荷に対する出力パワーが1.4Wのときに87%を超える効率で動作し、S/N比 (SNR) は96dBを超えます。PDM変調を使用しているため、ほかのD級アーキテクチャに比べEMI放射による放出レベルが低くなります。

SSM2306には、シャットダウン電流が20nA (typ) のマイクロパワー・シャットダウン・モードがあります。SDピンにロジック・ローレベルを加えると、シャットダウンが有効になります。

アーキテクチャにより、ポップ音とクリック音をきわめて低いレベルに抑えることができます。ターンオンおよびターンオフ時の出力で発生する電圧グリッチを抑制することで、起動時や停止時に発生する可聴ノイズを低減します。SSM2306の完全差動入力は、同相ノイズ除去が優れています。DC入力同相電圧が約 $V_{DD}/2$ の場合は、入力結合コンデンサを省略できます。

SSM2306は、GSM伝送バーストやRF整流によるノイズなどの電源ノイズ除去においても優れています。

ゲインは18dBにプリセットされていますが、抵抗を外付けしてもっと低くすることもできます。

SSM2306の仕様は、動作周囲温度範囲 (-40~+85℃) で規定されています。サーマル・シャットダウンおよび出力短絡保護回路を内蔵しており、16ピン、3mm×3mmのリードフレーム・チップ・スケール・パッケージ (LFCSP) で提供しています。

機能ブロック図

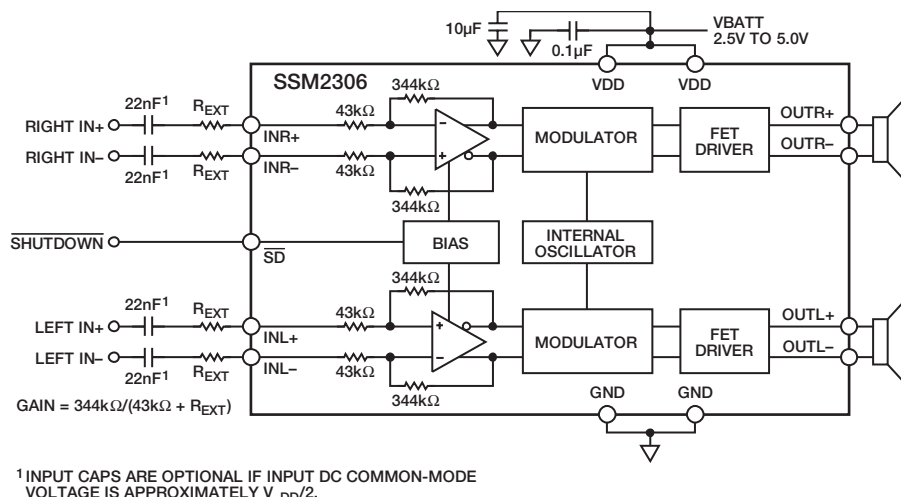


図1

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
 ※日本語データシートはREVISIONが古い場合があります。最新の内容については、英語版をご参照ください。
 © 2007 Analog Devices, Inc. All rights reserved.

REV. 0

アナログ・デバイセズ株式会社

本 社 / 〒105-6891 東京都港区海岸1-16-1 ニューピア竹芝サウスタワービル
 電話03 (5402) 8200
 大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原3-5-36 新大阪MTビル2号
 電話06 (6350) 6868

SSM2306

目次

特長	1	代表的なアプリケーション回路	11
アプリケーション	1	アプリケーション情報	12
概要	1	概要	12
機能ブロック図	1	ゲインの選択	12
改訂履歴	2	ポップ音とクリック音の抑制	12
仕様	3	EMIノイズ	12
絶対最大定格	4	レイアウト	13
熱抵抗値	4	入力コンデンサの選択	13
ESDに関する注意	4	正しい電源デカップリング	13
ピン配置と機能の説明	5	外形寸法	14
代表的な性能特性	6	オーダー・ガイド	14

改訂履歴

4/07—Revision 0: Initial Version

仕様

特に指定のない限り、 $V_{DD}=5.0V$ 、 $T_A=25^{\circ}C$ 、 $R_L=4\Omega$ 、 8Ω 、ゲイン=6dB。

表1

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
DEVICE CHARACTERISTICS						
Output Power	P_O	$R_L = 4\Omega$, THD = 1%, $f = 1\text{ kHz}$, 20 kHz BW, $V_{DD} = 5.0\text{ V}$		1.8		W
		$R_L = 8\Omega$, THD = 1%, $f = 1\text{ kHz}$, 20 kHz BW, $V_{DD} = 5.0\text{ V}$		1.4		W
		$R_L = 4\Omega$, THD = 1%, $f = 1\text{ kHz}$, 20 kHz BW, $V_{DD} = 3.6\text{ V}$		0.9		W
		$R_L = 8\Omega$, THD = 1%, $f = 1\text{ kHz}$, 20 kHz BW, $V_{DD} = 3.6\text{ V}$		0.615		W
		$R_L = 4\Omega$, THD = 1%, $f = 1\text{ kHz}$, 20 kHz BW, $V_{DD} = 2.5\text{ V}$		0.35		W
		$R_L = 8\Omega$, THD = 1%, $f = 1\text{ kHz}$, 20 kHz BW, $V_{DD} = 2.5\text{ V}$		0.275		W
		$R_L = 4\Omega$, THD = 10%, $f = 1\text{ kHz}$, 20 kHz BW, $V_{DD} = 5.0\text{ V}$		2.4		W
		$R_L = 8\Omega$, THD = 10%, $f = 1\text{ kHz}$, 20 kHz BW, $V_{DD} = 5.0\text{ V}$		1.53		W
		$R_L = 4\Omega$, THD = 10%, $f = 1\text{ kHz}$, 20 kHz BW, $V_{DD} = 3.6\text{ V}$		1.1		W
		$R_L = 8\Omega$, THD = 10%, $f = 1\text{ kHz}$, 20 kHz BW, $V_{DD} = 3.6\text{ V}$		0.77		W
		$R_L = 4\Omega$, THD = 10%, $f = 1\text{ kHz}$, 20 kHz BW, $V_{DD} = 2.5\text{ V}$		0.45		W
		$R_L = 8\Omega$, THD = 10%, $f = 1\text{ kHz}$, 20 kHz BW, $V_{DD} = 2.5\text{ V}$		0.35		W
		$P_{OUT} = 2\text{ W}$, 4Ω , $V_{DD} = 5.0\text{ V}$		75		%
		$P_{OUT} = 1.4\text{ W}$, 8Ω , $V_{DD} = 5.0\text{ V}$		85		%
Total Harmonic Distortion + Noise	THD + N	$P_O = 2\text{ W}$ into 4Ω each channel, $f = 1\text{ kHz}$, $V_{DD} = 5.0\text{ V}$ $P_O = 1\text{ W}$ into 8Ω each channel, $f = 1\text{ kHz}$, $V_{DD} = 5.0\text{ V}$		0.4		%
					0.02	%
Input Common-Mode Voltage Range	V_{CM}		1.0		$V_{DD} - 1$	V
Common-Mode Rejection Ratio	$CMRR_{GSM}$	$V_{CM} = 2.5\text{ V} \pm 100\text{ mV}$ at 217 Hz, $G = 18\text{ dB}$, input referred		70		dB
Channel Separation	X_{TALK}	$P_O = 100\text{ mW}$, $f = 1\text{ kHz}$		78		dB
Average Switching Frequency	f_{SW}			420		kHz
Differential Output Offset Voltage	V_{OOS}			2.0		mV
POWER SUPPLY						
Supply Voltage Range	V_{DD}	Guaranteed from PSRR test	2.5		5.0	V
Power Supply Rejection Ratio	PSR	$V_{DD} = 2.5\text{ V}$ to 5.0 V	70	85		dB
	$PSRR_{GSM}$	$V_{RIPPLE} = 100\text{ mV rms}$ at 217 Hz, inputs ac GND, $C_{IN} = 0.1\text{ }\mu\text{F}$, input referred		75		dB
Supply Current	I_{SY}	$V_{IN} = 0\text{ V}$, no load, $V_{DD} = 5.0\text{ V}$		6.5		mA
		$V_{IN} = 0\text{ V}$, no load, $V_{DD} = 3.6\text{ V}$		5.7		mA
		$V_{IN} = 0\text{ V}$, no load, $V_{DD} = 2.5\text{ V}$		5.1		mA
Shutdown Current	I_{SD}	$\overline{SD} = \text{GND}$		20		nA
GAIN						
Closed-Loop Gain	A_v	$R_{EXT} = 0$		18		dB
Differential Input Impedance	Z_{IN}	$\overline{SD} = V_{DD}$		43		k Ω
SHUTDOWN CONTROL						
Input Voltage High	V_{IH}	$I_{SY} \geq 1\text{ mA}$		1.2		V
Input Voltage Low	V_{IL}	$I_{SY} \leq 300\text{ nA}$		0.5		V
Turn-On Time	t_{WU}	$\overline{SD}$ rising edge from GND to V_{DD}		30		ms
Turn-Off Time	t_{SD}	$\overline{SD}$ falling edge from V_{DD} to GND		5		μs
Output Impedance	O_{UT}	$\overline{SD} = \text{GND}$		>100		k Ω
NOISE PERFORMANCE						
Output Voltage Noise	e_n	$V_{DD} = 3.6\text{ V}$, $f = 20\text{ Hz}$ to 20 kHz , inputs are ac-grounded, $A_v = 18\text{ dB}$, $R_L = 4\Omega$, A weighting		44		μV
Signal-to-Noise Ratio	SNR	$P_{OUT} = 2.0\text{ W}$, $R_L = 4\Omega$		96		dB

絶対最大定格

特に指定のない限り、絶対最大定格は25℃のときの値です。

表2

Parameter	Rating
Supply Voltage	6 V
Input Voltage	V_{DD}
Common-Mode Input Voltage	V_{DD}
ESD Susceptibility	4 kV
Storage Temperature Range	−65℃ to +150℃
Operating Temperature Range	−40℃ to +85℃
Junction Temperature Range	−65℃ to +165℃
Lead Temperature (Soldering, 60 sec)	300℃

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗値

θ_{JA} は最悪の条件、すなわち回路ボードに表面実装パッケージをハンダ付けした状態で規定しています。

表3

Package Type	θ_{JA}	θ_{JC}	Unit
16-Lead, 3 mm × 3 mm LFCSP	44	31.5	℃/W

ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検出されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスで高エネルギーの静電放電が発生した場合、損傷を生じる可能性があります。性能劣化や機能低下を防止するため、ESDに対して適切な予防措置をとることが推奨されます。

ピン配置と機能の説明

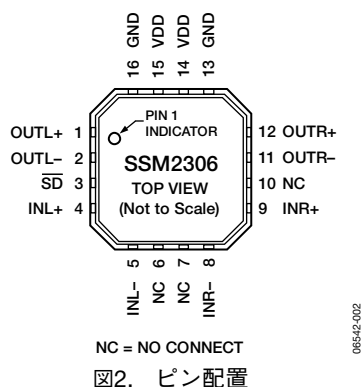
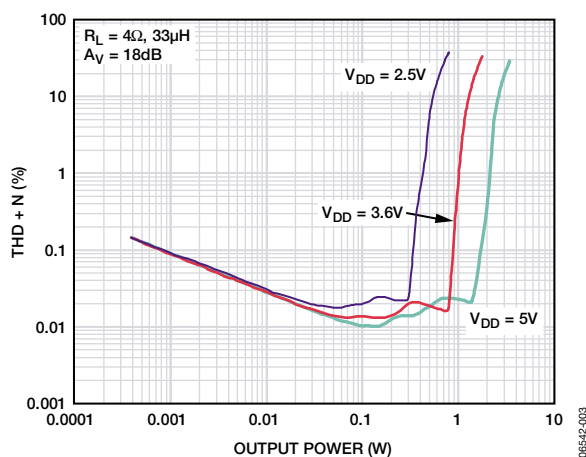
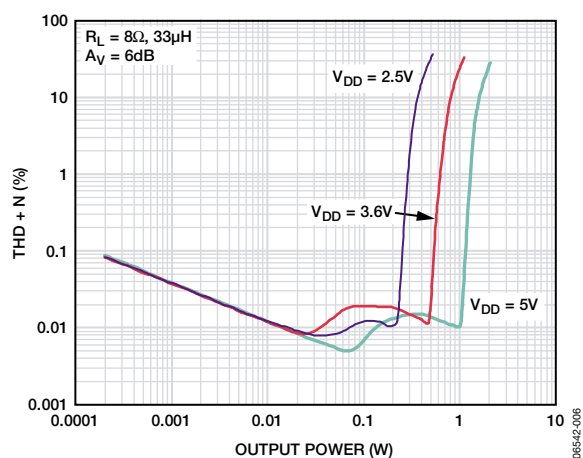
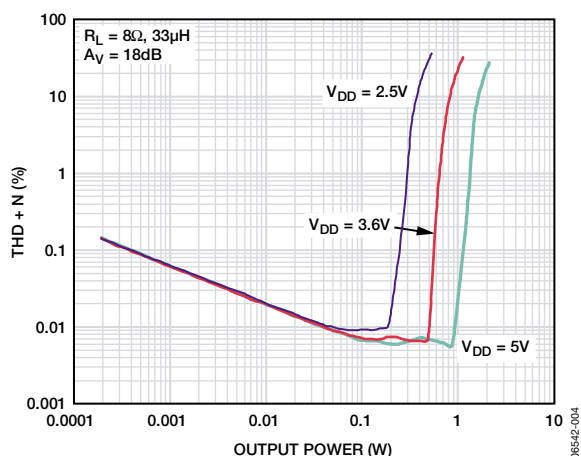
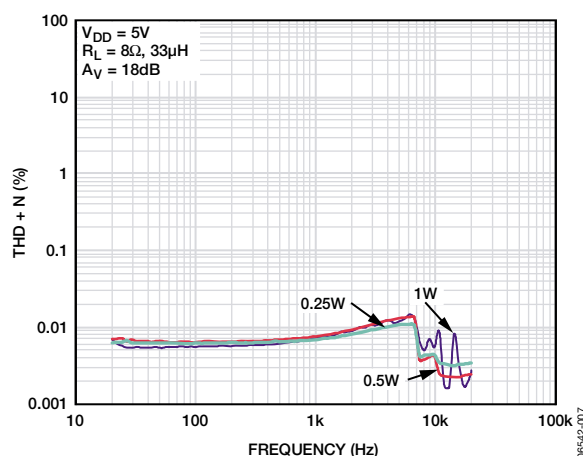
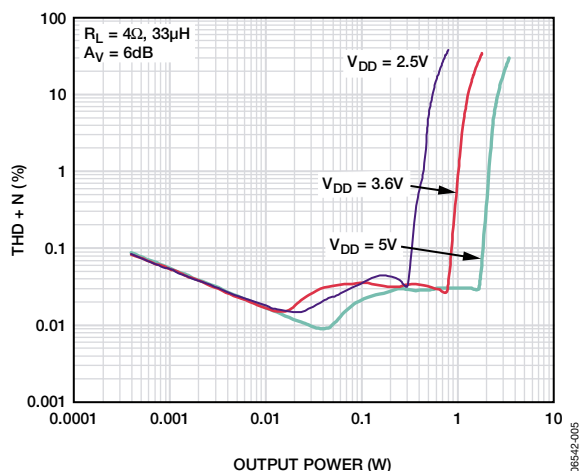
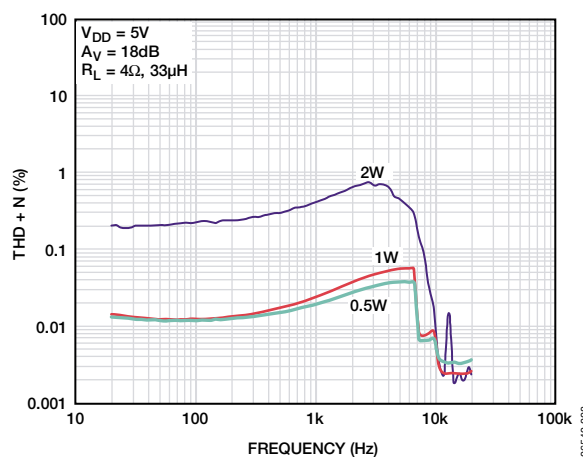


表4. ピン機能の説明

ピン番号	記号	説明
1	OUTL+	左チャンネルの反転出力
2	OUTL-	左チャンネルの非反転出力
3	$\overline{\text{SD}}$	シャットダウン入力。アクティブ・ローレベルのデジタル入力
4	INL+	左チャンネルの非反転入力
5	INL-	左チャンネルの反転入力
6	NC	無接続
7	NC	無接続
8	INR-	右チャンネルの反転入力
9	INR+	右チャンネルの非反転入力
10	NC	無接続
11	OUTR-	右チャンネルの非反転出力
12	OUTR+	右チャンネルの反転出力
13	GND	出力アンプのグラウンド
14	VDD	出力アンプの電源
15	VDD	出力アンプの電源
16	GND	出力アンプのグラウンド

代表的な性能特性

図3. 4Ωに対する出力パワー 対 THD+N ($A_V=18\text{dB}$)図6. 8Ωに対する出力パワー 対 THD+N ($A_V=6\text{dB}$)図4. 8Ωに対する出力パワー 対 THD+N ($A_V=18\text{dB}$)図7. THD+Nの周波数特性 ($V_{DD}=5\text{V}$, $R_L=8\Omega$, $A_V=18\text{dB}$)図5. 4Ωに対する出力パワー 対 THD+N ($A_V=6\text{dB}$)図8. THD+Nの周波数特性 ($V_{DD}=5\text{V}$, $R_L=4\Omega$, $A_V=18\text{dB}$)

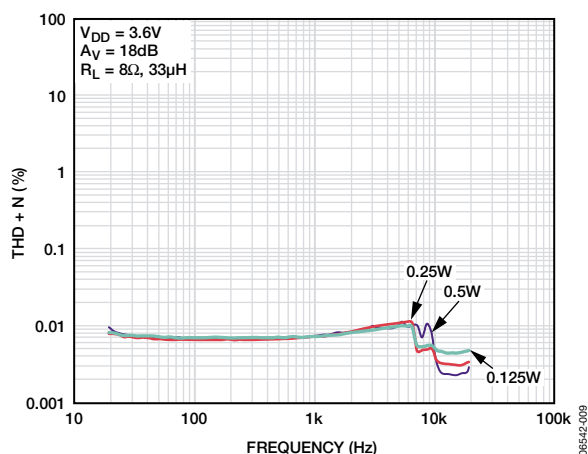
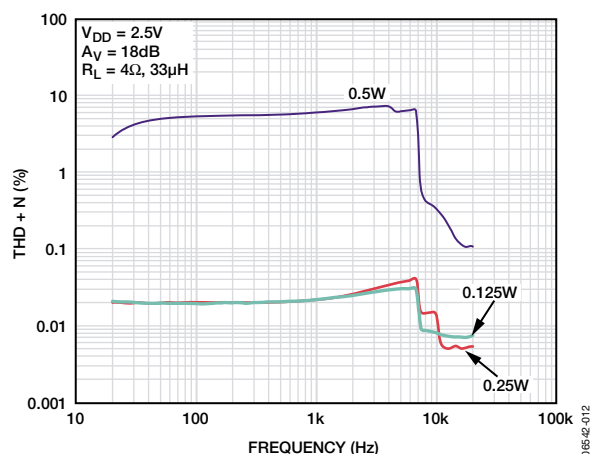
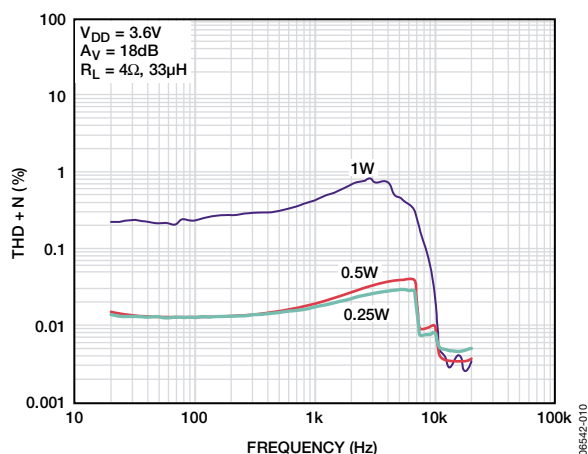
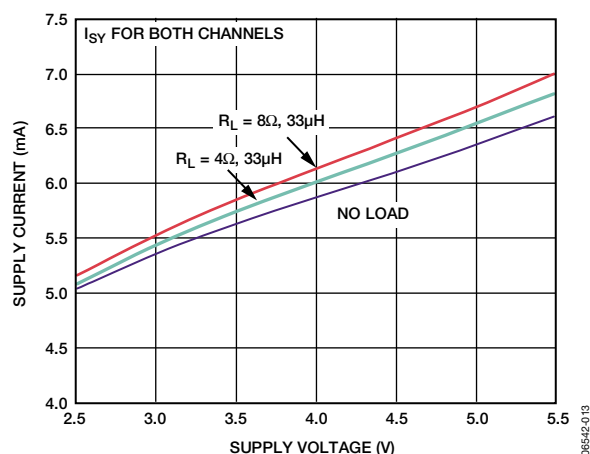
図9. THD+Nの周波数特性 ($V_{DD}=3.6V$ 、 $R_L=8\Omega$ 、 $A_V=18dB$)図12. THD+Nの周波数特性 ($V_{DD}=2.5V$ 、 $R_L=4\Omega$ 、 $A_V=18dB$)図10. THD+Nの周波数特性 ($V_{DD}=3.6V$ 、 $R_L=4\Omega$ 、 $A_V=18dB$)

図13. 電源電圧 対 電源電流 (無負荷時)

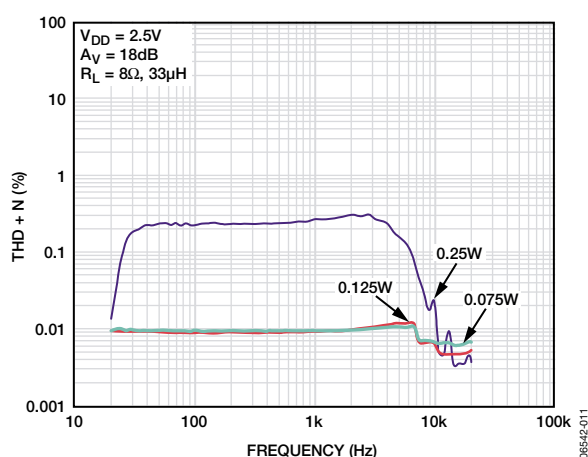
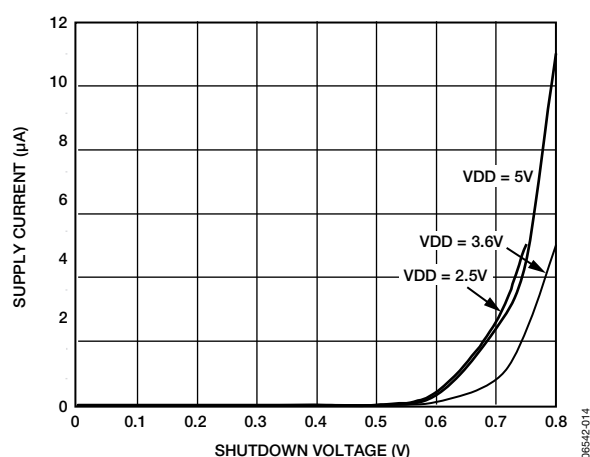
図11. THD+Nの周波数特性 ($V_{DD}=2.5V$ 、 $R_L=8\Omega$ 、 $A_V=18dB$)

図14. シャットダウン電圧 対 電源電流

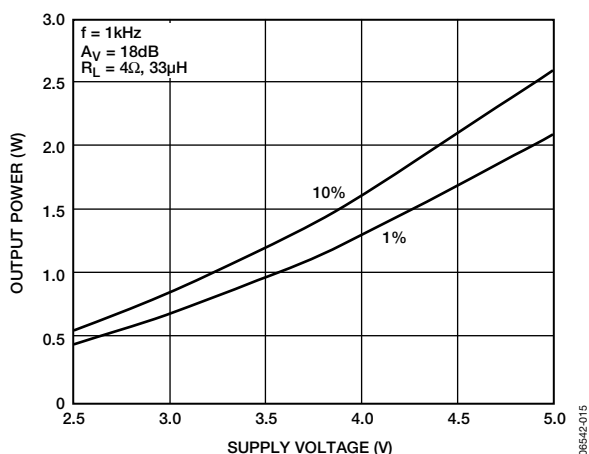


図15. 電源電圧 対 最大出力パワー ($R_L=4\Omega$ 、 $A_V=18\text{dB}$)

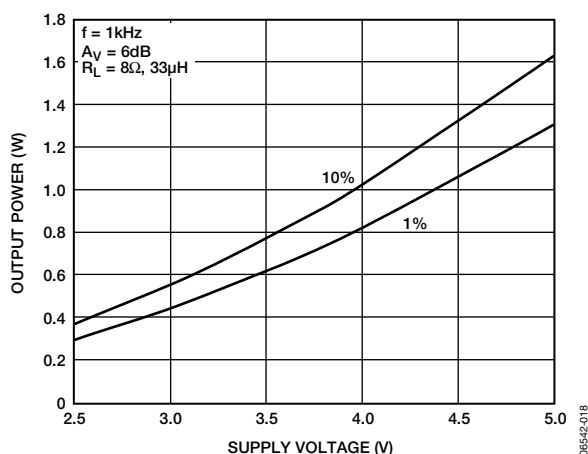


図18. 電源電圧 対 最大出力パワー ($R_L=8\Omega$ 、 $A_V=6\text{dB}$)

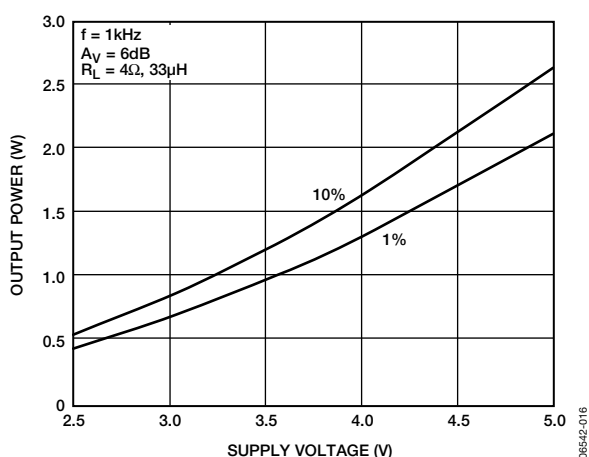


図16. 電源電圧 対 最大出力パワー ($R_L=4\Omega$ 、 $A_V=6\text{dB}$)

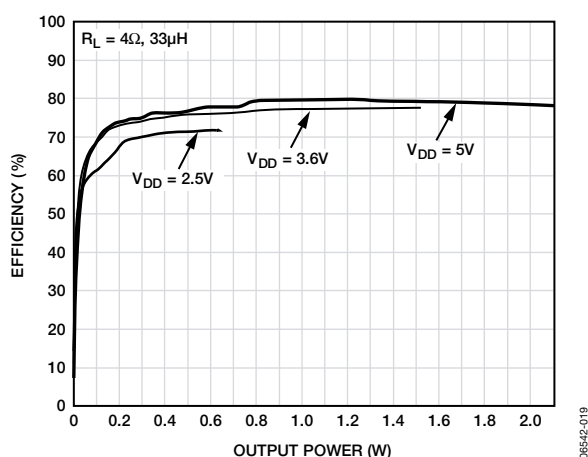


図19. 4Ωに対する出力パワー 対 効率

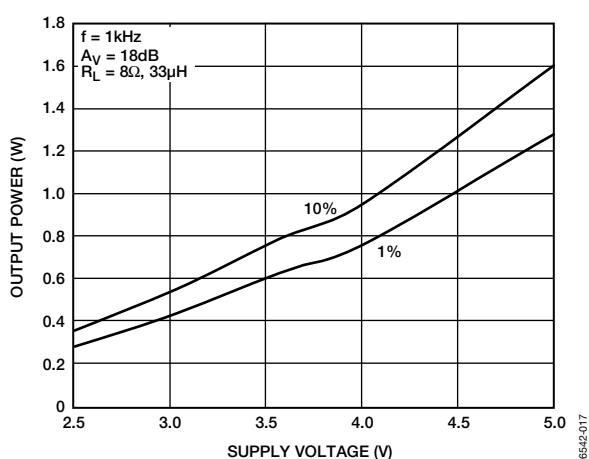


図17. 電源電圧 対 最大出力パワー ($R_L=8\Omega$ 、 $A_V=18\text{dB}$)

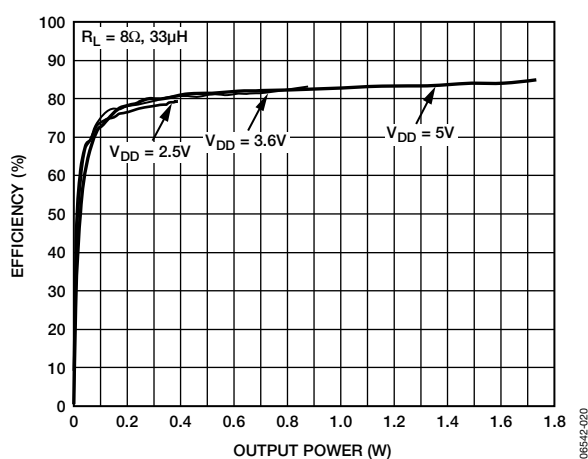


図20. 8Ωに対する出力パワー 対 効率

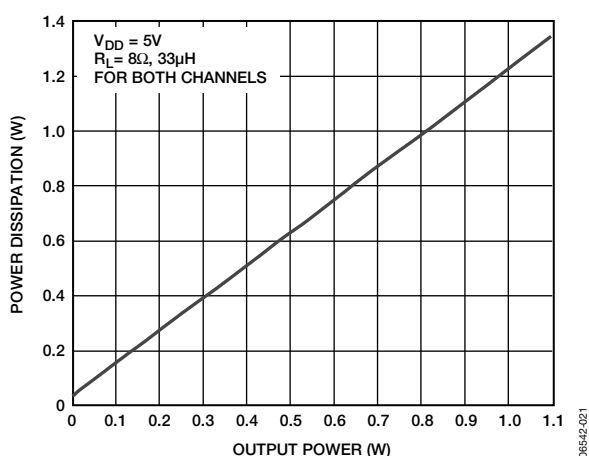
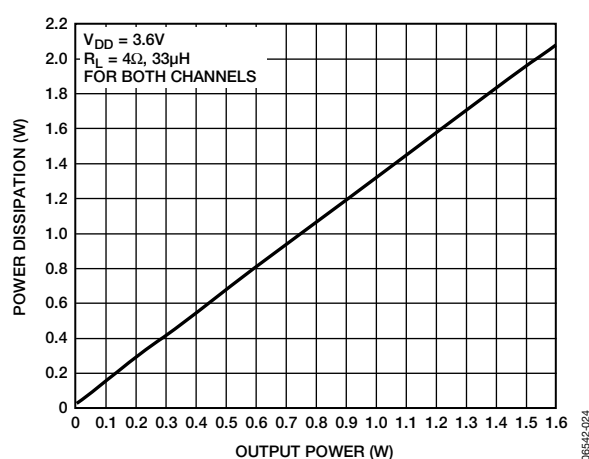
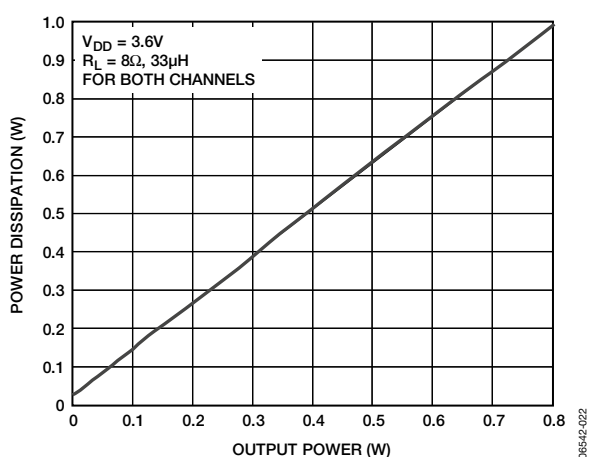
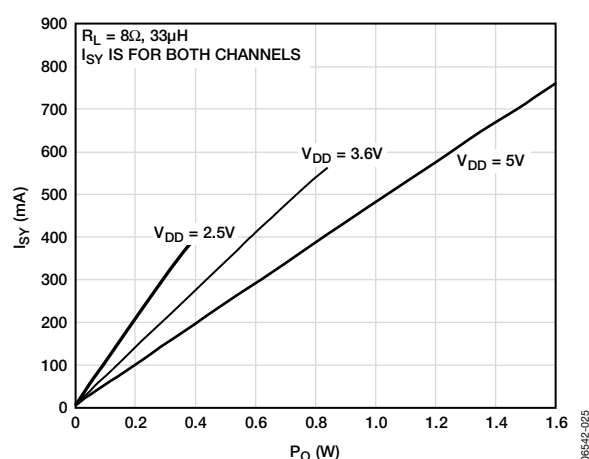
図21. 出力パワー 対 消費電力 ($V_{DD}=5V$ 、 $R_L=8\Omega$)図24. 出力パワー 対 消費電力 ($V_{DD}=3.6V$ 、 $R_L=4\Omega$)図22. 出力パワー 対 消費電力 ($V_{DD}=3.6V$ 、 $R_L=8\Omega$)

図25. 8Ωに対する出力パワー 対 電源電流

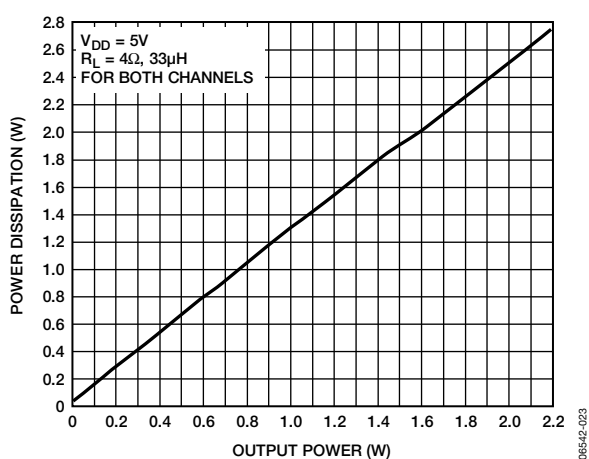
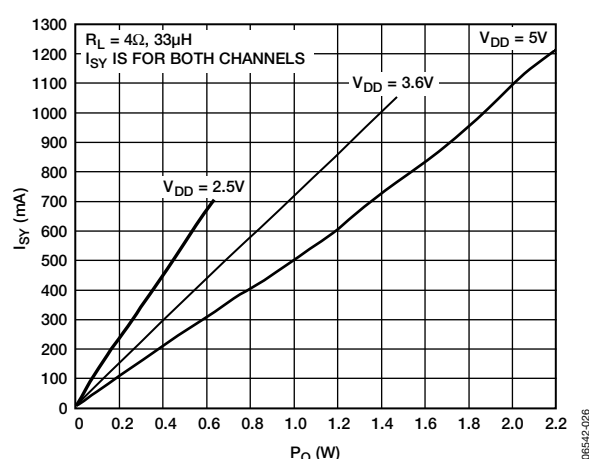
図23. 出力パワー 対 消費電力 ($V_{DD}=5V$ 、 $R_L=4\Omega$)

図26. 4Ωに対する出力パワー 対 電源電流

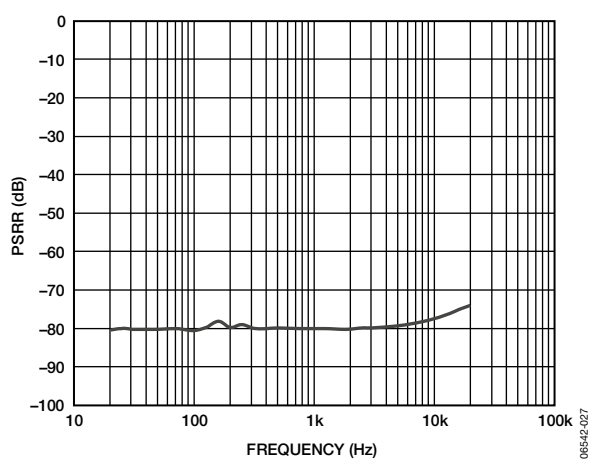


図27. PSRRの周波数特性

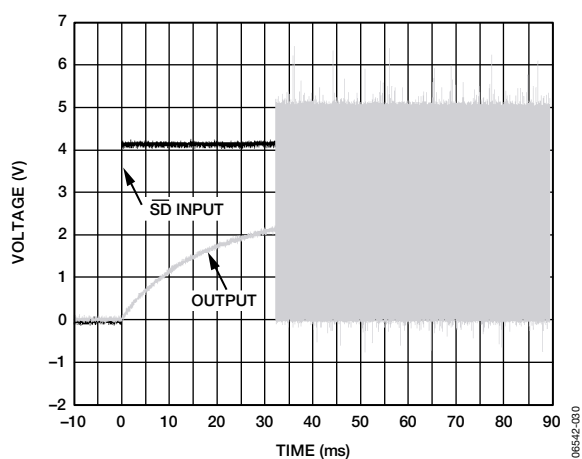


図30. ターンオン応答性

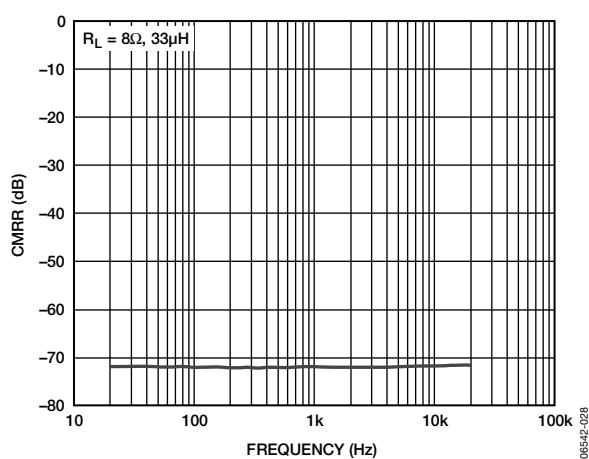


図28. CMRRの周波数特性

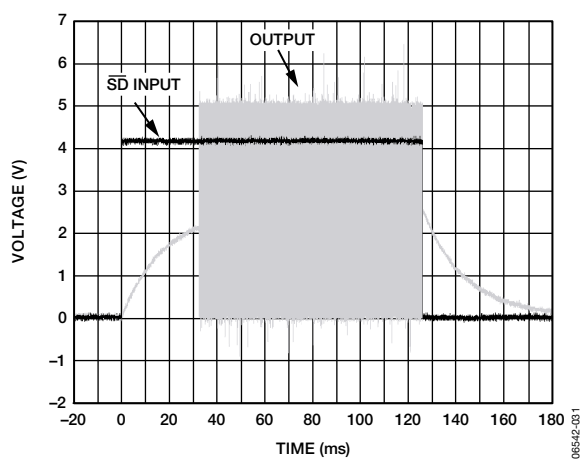


図31. ターンオフ応答性

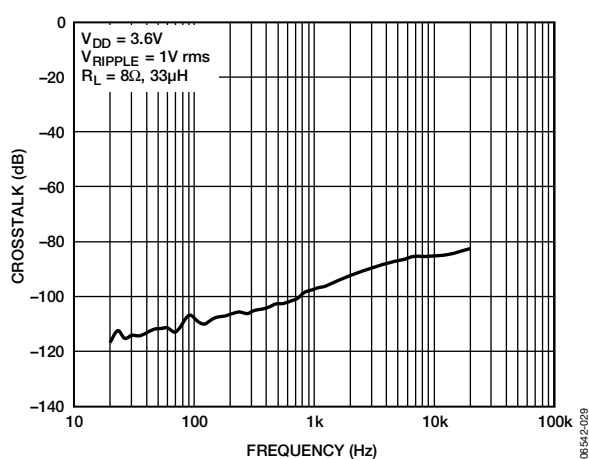


図29. クロストークの周波数特性

代表的なアプリケーション回路

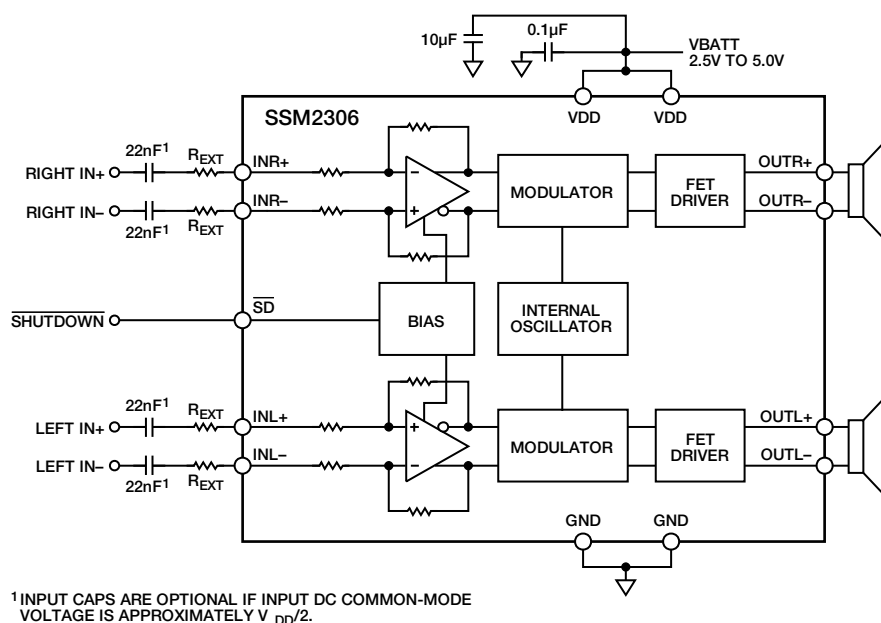


図32. ステレオ差動入力構成

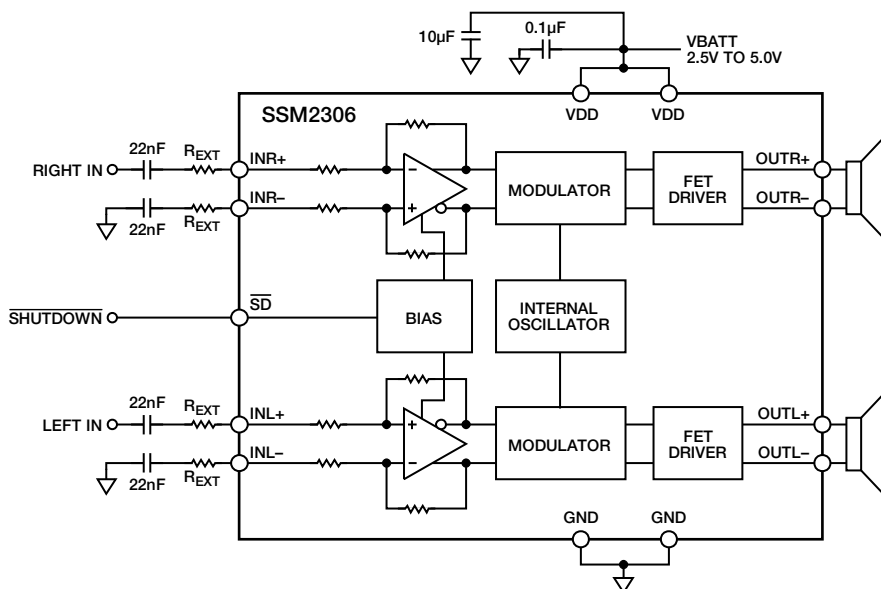


図33. ステレオ・シングルエンド入力構成

アプリケーション情報

概要

SSM2306ステレオ用D級オーディオ・アンプは、外付け部品数を大幅に減らすフィルタレス変調方式を採用しているため、回路基板のスペースを節約し、システム・コストを低減できます。SSM2306は出力フィルタが不要ですが、代わりにスピーカ・コイル本来のインダクタンスと、スピーカやリスナーの聴覚に備わる自然なフィルタリング機能に依存して、矩形波出力のオーディオ成分を完全に再生します。

大部分のD級アンプはさまざまなパルス幅変調（PWM）方式を利用していますが、SSM2306はシグマ・デルタ（ $\Sigma\Delta$ ）変調を採用し、出力デバイスのスイッチング・パターンを決めます。これには、数多くの重要な長所があります。 $\Sigma\Delta$ 変調器は、パルス幅変調器と異なり、AM周波数バンドで高調波成分を多く含む鋭いピークを発生することがありません。また、 $\Sigma\Delta$ 変調には、高周波数時にスペクトル成分の振幅を低く抑えるという利点があります。これによって、他の変調方式であればスピーカや長いケーブル・パターン配線によって放射されるEMIの放出量がSSM2306では低下します。SSM2306は、過電流と高温に対する保護回路も備えています。

ゲインの選択

SSM2306には、アンプのゲインを18dBにデフォルト設定するペアの抵抗が1組内蔵されています。入力に抵抗を外付けして、ゲインを調整することもできます。ゲインを18dBよりも低く設定する場合は、差動入力構成では図32、シングルエンド入力構成では図33を参照してください。外部ゲイン設定は、以下の式から求めることができます。

$$\text{External Gain Settings} = 344 \text{ k}\Omega / (43 \text{ k}\Omega + R_{\text{EXT}})$$

ポップ音とクリック音の抑制

シャットダウンを起動したり解除するとき、オーディオ・アンプの出力で過渡電圧が発生することがあります。また、過渡電圧が10mVのように低い場合もスピーカではポップ音が聞こえてしまいます。このように、ポップ音とクリック音はシステム入力信号から発生する過渡電圧ではなく、アンプ・システムから発生する望ましくない可聴の過渡電圧と考えることができます。アンプ・システムが動作モードを変更するときに、このような過渡電圧が発生します。たとえば、以下のものが可聴の過渡電圧の原因となることがあります。

- ・ システムのパワーアップ／パワーダウン
- ・ ミュート／アンミュート
- ・ 入力ソースの変更
- ・ サンプル・レートの変更

SSM2306には、こうした出力過渡電圧を低減するポップ音とクリック音を抑制するアーキテクチャが備わっているため、ノイズなしに起動や解除ができます。

EMIノイズ

SSM2306は、独自開発の変調技術とスペクトル拡散技術の採用によって、デバイスのEMI放射レベルを最少に抑えます。図34に、100kHz～30MHzの周波数で発生するSSM2306のEMI放射レベルを示します。図35には、30kHz～2GHzの周波数で発生するSSM2306のEMI放射レベルを示します。これらの図から、100kHzから1GHzを超える通過周波数帯域でSSM2306のEMI特性がFCCの規制値を十分に下回ることが明らかになります。EMIのノイズ・フロア全体はやや高くなりますが、SSM2306の周波数の突出は大幅に低減します。

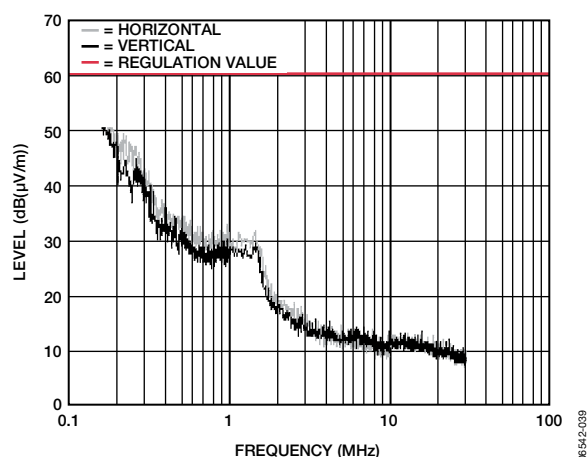


図34. SSM2306のEMI放射レベル

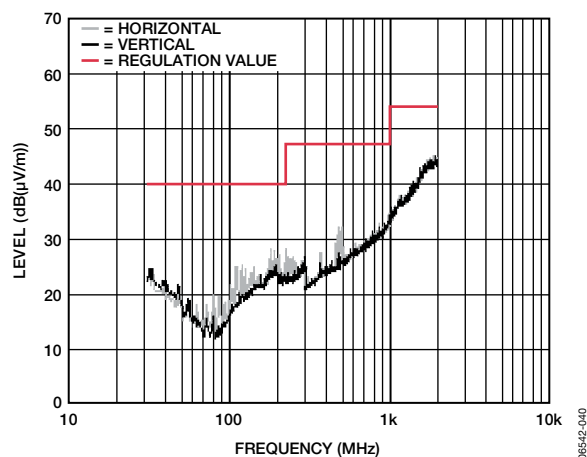


図35. SSM2306のEMI放射レベル

図34と図35は、1kHzの入力信号を使用し、3.6V電源時に8Ωの負荷で0.5Wの出力パワーを発生する条件で測定したものです。ケーブルの長さは約5cmでした。負荷に接続する2インチの出力パターン配線に磁気プローブを接触させて、EMIを検出しました。

レイアウト

出力パワーは連続的に増加するため、レイアウトに注意してアンプ、負荷、電源間のプリント基板のパターンや配線を適切に配置する必要があります。プリント基板のパターン配線を太く短くすることで、電圧の降下が低減し、インダクタンスが小さくなります。トラック長の全体で幅を200ミル以上にしてDCRを低減し、1オンスか2オンスの銅製PCボード・パターン配線を使用してIR降下やインダクタンスを低減してください。適切なレイアウトを行わないと、電圧降下が増加し、その結果効率が悪くなります。パターン配線の寄生抵抗値による損失を抑えるには、電源入力とアンプ出力に幅の広いパターン配線を使用してください。正しいグラウンディング方法により、オーディオ性能が向上し、チャンネル間のクロストークが小さくなり、オーディオ信号へのスイッチング・ノイズの結合を防止できます。

高い出力振幅とピーク出力パワーを維持するには、出力ピンを負荷と電源ピンに接続するプリント基板のパターン配線をできるだけ太くし、パターン配線の抵抗値をできるだけ小さくします。インピーダンスを可能な限り低くするために、面積の大きいグラウンド・プレーンを使用することを推奨します。

プリント基板のレイアウトが適切であれば、重要なアナログ信号経路を大きな干渉源から分離できます。また、高周波数回路（アナログおよびデジタル）は、低周波数回路と分けてください。多層プリント基板が正しく設計されていれば、EMI放射レベルを低減し、RF電界に対する耐性を両面ボードに比べ10倍以上も向上させることができます。多層ボードでは1つのレイヤ全体をグラウンド・プレーンに使用できますが、両面ボードのグラウンド・プレーン面では信号のクロスオーバーによる影響を受けやすくなります。システムの中でアナログとデジタルのグラウンド・プレーンと電源プレーンを分ける場合は、アナログ・グラウンド・プレーンをアナログ電源プレーンの真下に配置し、デジタル・グラウンド・プレーンもデジタル電源プレーンの真下に配置するようにしてください。アナログとデジタルのグラウンド・プレーン同士またはアナログとデジタルの電源プレーン同士が重ならないようにしてください。

入力コンデンサの選択

入力信号のバイアスが1.0Vから $V_{DD}-1.0V$ の場合、SSM2306では入力結合コンデンサが必要ありません。入力コンデンサが必要になるのは、入力信号のバイアスがこの推奨入力DC同相電圧の範囲内でない場合、ハイパス・フィルタリングが必要な場合（図32）、またはシングルエンドの信号源を使用している場合（図33）です。入力にハイパス・フィルタ処理が必要な場合は、入力コンデンサとSSM2306の入力抵抗でハイパス・フィルタを構成します。コーナー周波数は以下の式で求めることができます。

$$f_c = 1/(2\pi \times R_{IN} \times C_{IN})$$

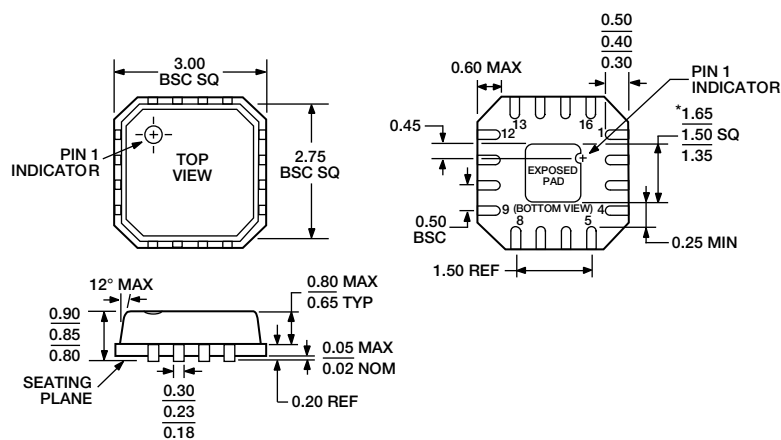
入力コンデンサは、回路の性能に大きく影響することがあります。入力コンデンサを使用しないと、アンプの出力オフセットが低下し、PSRR性能も劣化します。

正しい電源デカップリング

高い効率、低い全高調波歪み（THD）、高いPSRRを実現するには、正しい電源デカップリングが必要です。電源ライン上で発生する過渡ノイズは、持続時間の短い電圧スパイクです。実際のスイッチング周波数は10～100kHzであっても、数百MHzの周波数成分が含まれていることがあります。ESLとESRが低い、質の良いコンデンサ（通常は4.7μF程度）を使用して、電源入力をデカップリングする必要があります。こうしたコンデンサで、低周波数ノイズをグラウンド・プレーンにバイパスします。過渡ノイズが高周波数の場合は、0.1μFのコンデンサをデバイスの V_{DD} ピンのできる限り近くに配置してください。デカップリング・コンデンサをSSM2306にできる限り近く配置することで、効率性を維持することができます。

SSM2306

外形寸法



*COMPLIANT TO JEDEC STANDARDS MO-220-VEED-2
EXCEPT FOR EXPOSED PAD DIMENSION.

図36. 16ピン・リード・フレーム・チップ・スケール・パッケージ [LFCSP_VQ]

3mm×3mmボディ、極薄クワッド

(CP-16-3)

寸法単位：mm

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option	Branding
SSM2306CPZ-R2 ¹	−40℃ to +85℃	16-Lead Lead Frame Chip Scale Package [LFCSP_VQ]	CP-16-3	A1R
SSM2306CPZ-REEL ¹	−40℃ to +85℃	16-Lead Lead Frame Chip Scale Package [LFCSP_VQ]	CP-16-3	A1R
SSM2306CPZ-REEL7 ¹	−40℃ to +85℃	16-Lead Lead Frame Chip Scale Package [LFCSP_VQ]	CP-16-3	A1R

¹ Z=RoHS準拠製品