



デュアル・低バイアス電流 高精度オペアンプ

OP297

特長

- 低入力オフセット電圧: 50 μV max
- 低入力オフセット電圧ドリフト: 0.6 $\mu\text{V}/^\circ\text{C}$ max
- 超低バイアス電流: 100 pA max
- 超高オープンループゲイン: 2000 V/mV min
- 低電源電流 (回アンプあたり): 625 μA max
- 動作電源電圧 $\pm 2\text{V} \sim \pm 20\text{V}$
- 高同相電圧除去比: 120 dB min

アプリケーション

- ストレイン・ゲージ、ブリッジ・アンプ
- 高安定熱電対アンプ
- 計装アンプ
- フォト電流モニター
- 高ゲイン・リニアリティ・アンプ
- 長時間積分器/フィルター
- サンプル・アンド・ホールド・アンプ
- ピーク・ディテクタ
- ログ・アンプ
- バッテリー駆動装置

概要

OP297 は高精度性能を省スペースの産業界標準 8 ピン SOIC に収納した初めてのデュアルオペアンプです。デュアル OP297 は高性能、低消費電流、超低入力バイアス電流と3つの特性が揃っており、幅広い分野のアプリケーションで有効に利用できます。

OP297 の高精度特性には超低オフセット (50 μV 以下)、低ドリフト (0.6 $\mu\text{V}/^\circ\text{C}$ 以下) が含まれます。オープン・ループ・ゲインは 2000 V/mV 以上あるのでほとんどのアプリケーションで高い直線性を維持できます。

同相電圧除去比は 120 dB 以上あるので、同相信号による誤差が削除され、又バッテリー駆動装置で経験したオフセット電圧変化を最小限に抑えられます。OP297 の消費電流は 625 μA 以下です。

OP297 の入力段はスーパー β 構造で、さらにバイアス電流キャンセル回路を使用していますので、全温度範囲で pA レベルの入力バイアス電流を維持します。この事は FET 入力オペアンプとは対照的です。FET 入力オペアンプの場合、入力バイアス電流は 25 $^\circ\text{C}$ では pA レベルですが、温度が 10 $^\circ\text{C}$ 上がるごとに2倍になり、85 $^\circ\text{C}$ 以上になると nA レベルになります。OP297 の入力バイアス電流は 25 $^\circ\text{C}$ で 100 pA 以下で、全軍用温度範囲で 450 pA 以下です。電源電圧は最低 $\pm 2\text{V}$ で動作します。

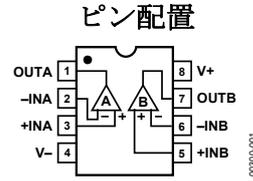


図 1.

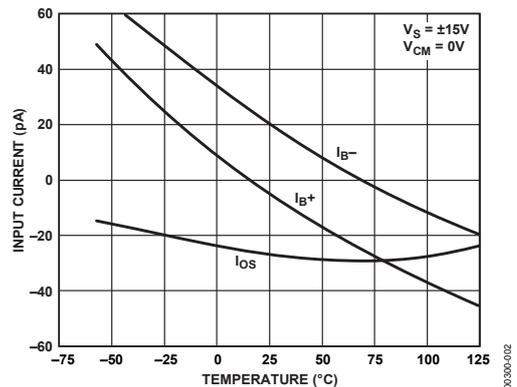


図 2. 全温度範囲に渡って低バイアス電流

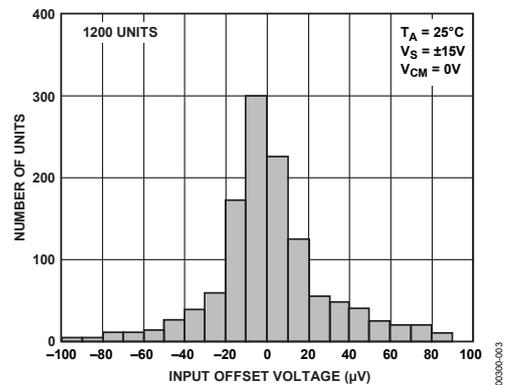


図 3. 超低オフセット

OP297 には高精度、低消費電力、低バイアス電流の3つの特性が揃っており、計装アンプ、ログアンプ、ホトダイオードプリアンプ、長時間積分器など数々のアプリケーションに適しています。1個入りは OP97 を、4個入りは OP497 をご覧ください。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長.....	1	AC 性能.....	9
アプリケーション.....	1	ガードとシールド.....	9
概要.....	1	オープン・ループ・ゲイン・リニアリティー.....	10
ピン配置.....	1	アプリケーション回路.....	11
改訂履歴.....	エラー!ブックマークが定義されていません。	高精度絶対値アンプ.....	11
仕様.....	3	高精度電流供給回路.....	11
電気的特性.....	3	高精度・正ピーク・ディテクタ.....	11
絶対最大定格.....	4	簡単なブリッジ信号処理アンプ.....	11
熱抵抗.....	4	非線形回路.....	12
ESD の注意.....	4	外形寸法.....	エラー!ブックマークが定義されていません。
標準的な性能特性.....	5	オーダー・ガイド.....	14
アプリケーション情報.....	9		

改訂履歴

4/08—Rev. F to Rev. G

Changes to Table 2 Conditions.....	3
Changes to Table 2 Power Supply Rejection Parameter.....	3
Changes to Figure 5, Figure 6, Figure 7.....	5
Changes to Figure 16.....	6
Updated Outline Dimensions.....	13
Changes to Ordering Guide.....	14

2/06—Rev. E to Rev. F

Updated Format.....	Universal
Changes to Features.....	1
Deleted OP297 Spice Macro Model Section.....	9
Updated Outline Dimensions.....	13
Changes to Ordering Guide.....	14

7/03—Rev. D to Rev. E

Changes to TPCs 13 and 16.....	4
Edits to Figures 12 and 14.....	8
Changes to Nonlinear Circuits Section.....	8

10/02—Rev. C to Rev. D

Edits to Figure 16.....	6
-------------------------	---

10/02—Rev. B to Rev. C

Edits to Specifications.....	2
Deleted Wafer Test Limits.....	3
Deleted Dice Characteristics.....	3
Deleted Absolute Maximum Ratings.....	4
Edits to Ordering Guide.....	4
Updated Outline Dimensions.....	12

仕様

電気的特性

特に指定のない限り、 $V_S = \pm 15\text{ V}$, $T_A = 25^\circ\text{C}$.

表 1.

Parameter	Symbol	Conditions	OP297E			OP297F			OP297G			Unit
			Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	V_{OS}		25	50		50	100		80	200	μV	
Long-Term Input Voltage Stability			0.1			0.1			0.1		$\mu\text{V}/\text{month}$	
Input Offset Current	I_{OS}	$V_{CM} = 0\text{ V}$	20	100		35	150		50	200	pA	
Input Bias Current	I_B	$V_{CM} = 0\text{ V}$	+20	± 100		+35	± 150		+50	± 200	pA	
Input Noise Voltage	$e_{n\text{ p-p}}$	0.1 Hz to 10 Hz	0.5			0.5			0.5		$\mu\text{V p-p}$	
Input Noise Voltage Density	e_n	$f_{OUT} = 10\text{ Hz}$	20			20			20		$\text{nV}/\sqrt{\text{Hz}}$	
		$f_{OUT} = 1000\text{ Hz}$	17			17			17		$\text{nV}/\sqrt{\text{Hz}}$	
Input Noise Current Density	i_n	$f_{OUT} = 10\text{ Hz}$	20			20			20		$\text{fA}/\sqrt{\text{Hz}}$	
Input Resistance												
Differential Mode	R_{IN}		30			30			30		M Ω	
Common-Mode	R_{INCM}		500			500			500		G Ω	
Large Signal Voltage Gain	A_{VO}	$V_{OUT} = \pm 10\text{ V}$, $R_L = 2\text{ k}\Omega$	2000	4000		1500	3200		1200	3200	V/mV	
Input Voltage Range ¹	V_{CM}		± 13	± 14		± 13	± 14		± 13	± 14	V	
Common-Mode Rejection	CMRR	$V_{CM} = \pm 13\text{ V}$	120	140		114	135		114	135	dB	
Power Supply Rejection	PSRR	$V_S = \pm 2\text{ V}$ to $\pm 20\text{ V}$	120	130		114	125		114	125	dB	
Output Voltage Swing	V_{OUT}	$R_L = 10\text{ k}\Omega$	± 13	± 14		± 13	± 14		± 13	± 14	V	
		$R_L = 2\text{ k}\Omega$	± 13	± 13.7		± 13	± 13.7		± 13	± 13.7	V	
Supply Current per Amplifier	I_{SY}	No load		525	625		525	625		525	625	μA
Supply Voltage	V_S	Operating range	± 2		± 20	± 2		± 20	± 2		± 20	V
Slew Rate	SR		0.05	0.15		0.05	0.15		0.05	0.15	V/ μs	
Gain Bandwidth Product	GBWP	$A_V = +1$		500			500			500	kHz	
Channel Separation	CS	$V_{OUT} = 20\text{ V p-p}$, $f_{OUT} = 10\text{ Hz}$		150			150			150	dB	
Input Capacitance	C_{IN}			3			3			3	pF	

¹ CMR テストによって保証されています。

特に指定のない限り、 $V_S = \pm 15\text{ V}$, $-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$.

表 エラー! メイン文書しかありません。.

Parameter	Symbol	Conditions	OP297E			OP297F			OP297G			Unit
			Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	V_{OS}			35	100		80	300		110	400	μV
Average Input Offset Voltage Drift	TCV_{OS}			0.2	0.6		0.5	2.0		0.6	2.0	$\mu\text{V}/^\circ\text{C}$
Input Offset Current	I_{OS}	$V_{CM} = 0\text{ V}$		50	450		80	750		80	750	pA
Input Bias Current	I_B	$V_{CM} = 0\text{ V}$		+50	± 450		+80	± 750 0		+80	± 750 0	pA
Large Signal Voltage Gain	A_{VO}	$V_{OUT} = \pm 10\text{ V}$, $R_L = 2\text{ k}\Omega$	120	3200		1000	2500		800	2500	V/mV	
Input Voltage Range ¹	V_{CM}		± 13	± 13.5		± 13	± 13.5		± 13	± 13.5	V	
Common-Mode Rejection	CMRR	$V_{CM} = \pm 13$	114	130		108	130		108	130	dB	
Power Supply Rejection	PSRR	$V_S = \pm 2.5\text{ V}$ to $\pm 20\text{ V}$	114			108			108		dB	
Output Voltage Swing	V_{OUT}	$R_L = 10\text{ k}\Omega$	± 13	± 13.4		± 13	± 13.4		± 13	± 13.4	V	
Supply Current per Amplifier	I_{SY}	No load		550	750		550	750		550	750	μA
Supply Voltage	V_S	Operating range	± 2.5		± 20	± 2.5		± 20	± 2.5		± 20	V

¹ CMR テストによって保証されています。

絶対最大定格

表 2.

Parameter	Rating
Supply Voltage	±20 V
Input Voltage ¹	±20 V
Differential Input Voltage ¹	40 V
Output Short-Circuit Duration	Indefinite
Storage Temperature Range	
Z-Suffix	-65°C to +175°C
P-Suffix, S-Suffix	-65°C to +150°C
Operating Temperature Range	
OP297E (Z-Suffix)	-40°C to +85°C
OP297F, OP297G (P-Suffix, S-Suffix)	-40°C to +85°C
Junction Temperature	
Z-Suffix	-65°C to +175°C
P-Suffix, S-Suffix	-65°C to +150°C
Lead Temperature (Soldering, 60 sec)	300°C

¹ ±20V 以下の電源電圧では、絶対最大入力電圧は電源電圧に等しい。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与える可能性があります。この定格はストレスについてのみを規定するものです；デバイスの動作機能についてはこの定格あるいはこの仕様の動作部分に記載する規定値以上のいかなる条件についても定めたものではありません。デバイスを長時間絶対最大定格の状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

☐ θ_{JA} はワーストケース条件で規定、すなわち CERDIP と PDIP パッケージの場合、デバイスをソケットに装着した状態で θ_{JA} を規定；SOIC パッケージの場合、デバイスを回路ボードにハンダ付けした状態で θ_{JA} を規定されています。

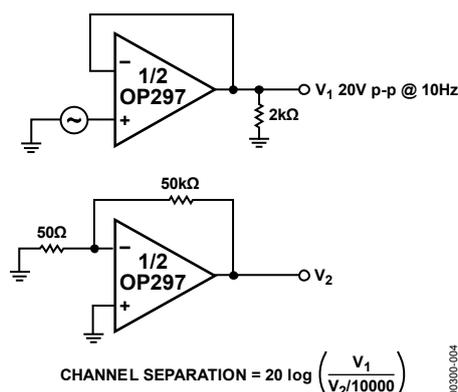
表 3. 熱抵抗

Package Type	θ_{JA}	θ_{JC}	Unit
8-Lead CERDIP (Z-Suffix)	134	12	°C/W
8-Lead PDIP (P-Suffix)	96	37	°C/W
8-Lead SOIC (S-Suffix)	150	41	°C/W

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。充電したデバイスや回路基板が検知されないまま放電する事があります。本製品は当社独自の ESD 保護回路を内蔵していますが、デバイスが高エネルギーの静電放電を被った場合、回復不能の損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予措置を講じることをお勧めします。



00300-004

図 4. チャンネル間分離テスト回路

標準の性能特性

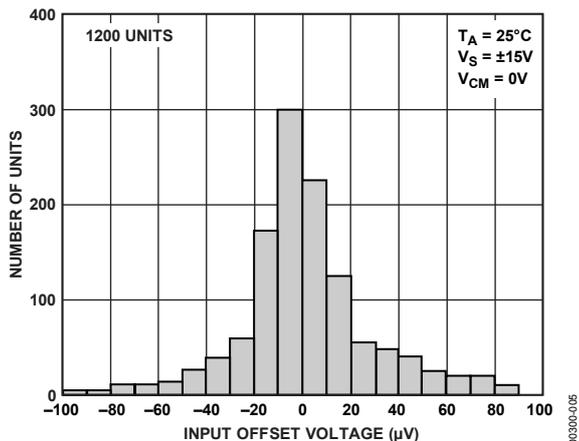


図 5. 入力オフセット電圧の分布

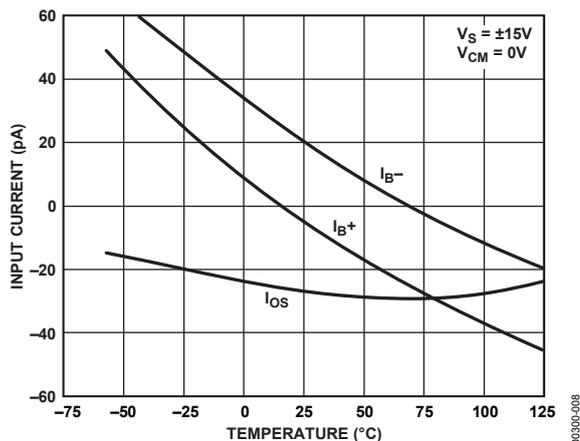


図 8. 入力バイアス、オフセット電流 対 温度

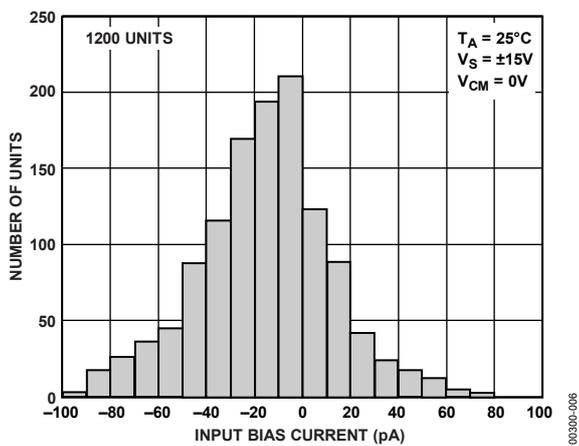


図 6. 入力バイアス電流の分布

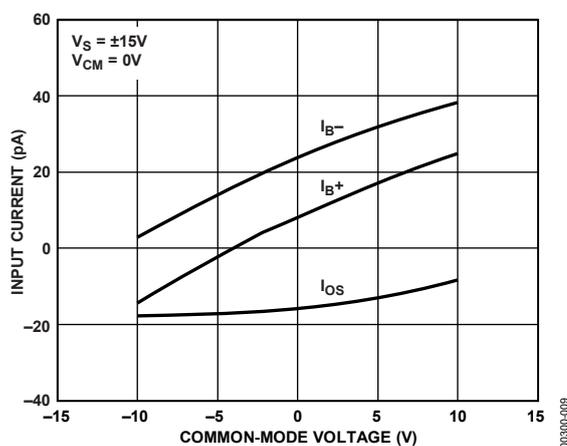


図 9. 入力バイアス、オフセット電流 対 同相電圧

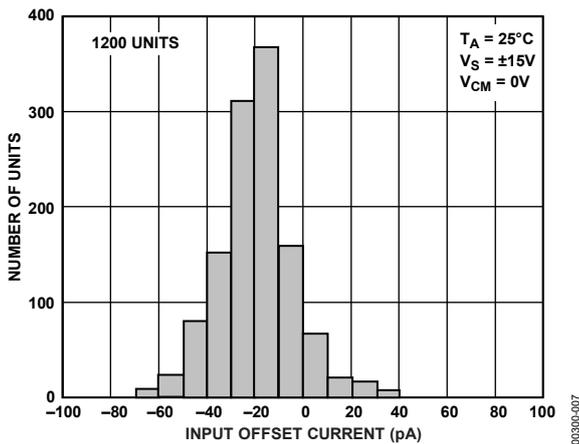


図 7. 入力オフセット電流の分布

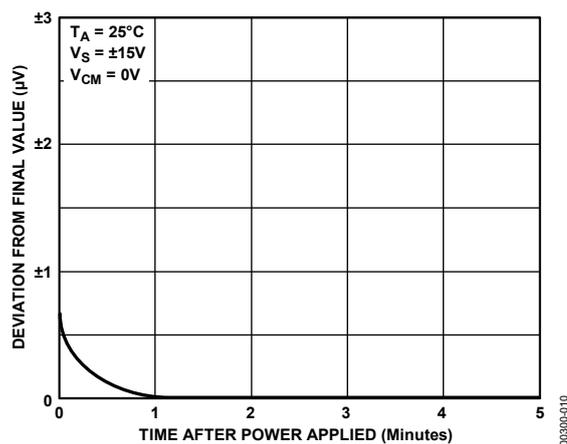


図 10. 入力オフセット電圧ウォームアップドリフト

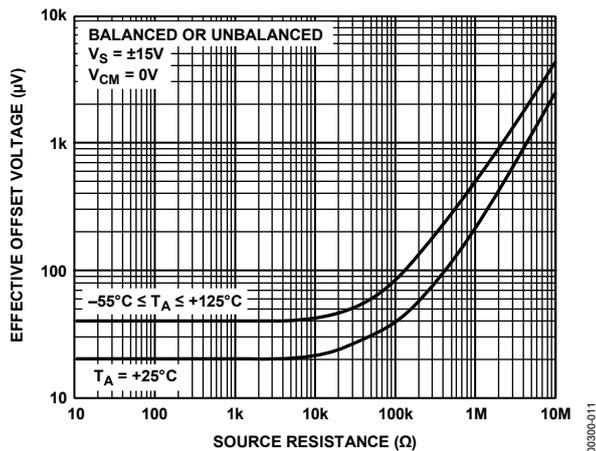


図 11. 実効オフセット電圧 対 ソース抵抗

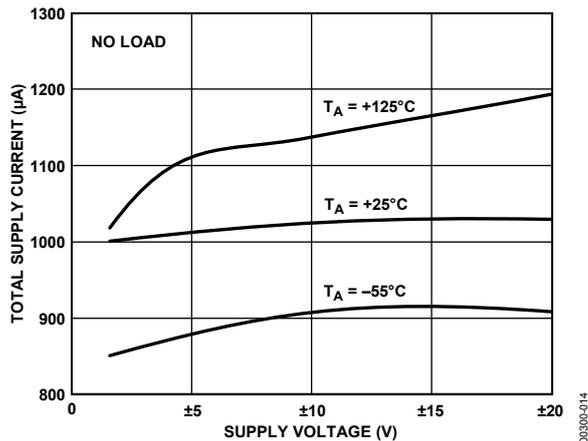


図 14. 全電源電流 対 電源電圧

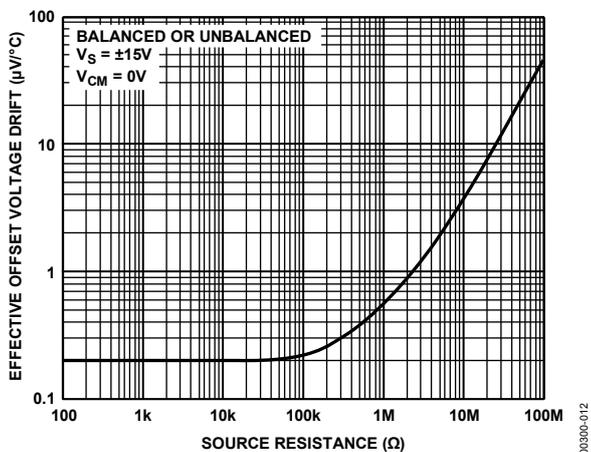


図 12. 実効 TCV_{OS} 対 ソース抵抗

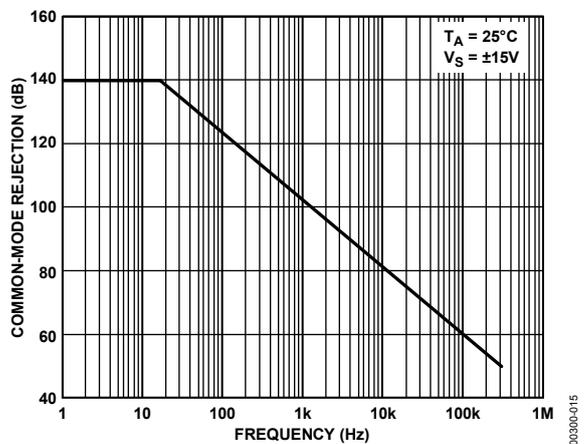


図 15. 同相電圧除去対周波数

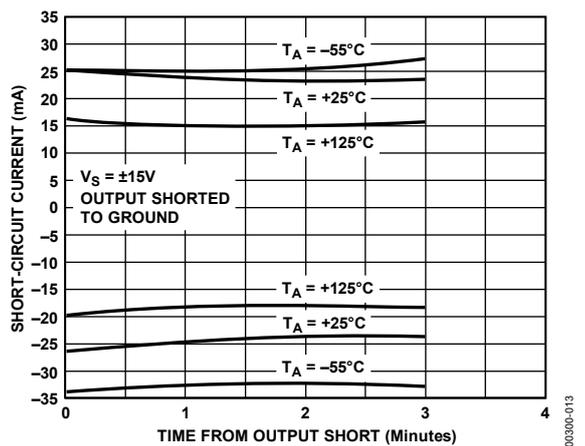


図 13. 短絡電流 対 時間、温度

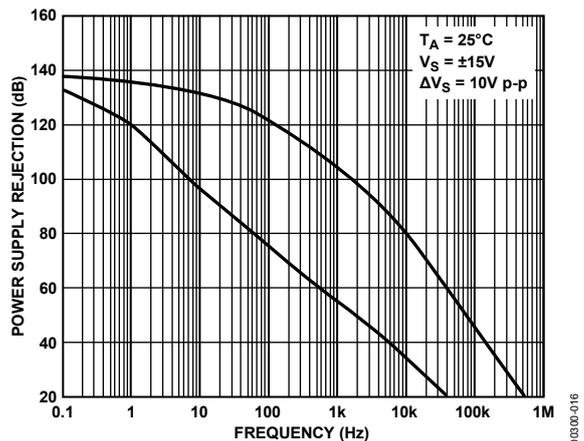


図 16. 電源電圧除去 対 周波数

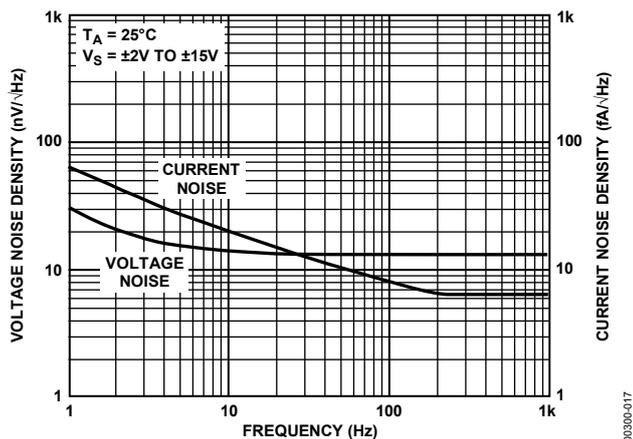


図 17. 電圧ノイズ密度、電流ノイズ密度対周波数

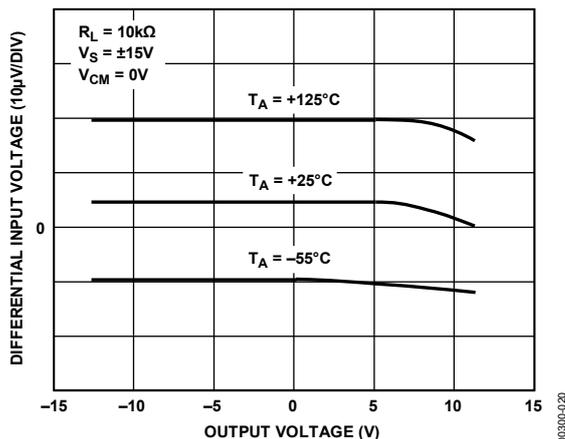


図 20. 差動入力電圧 対 出力電圧

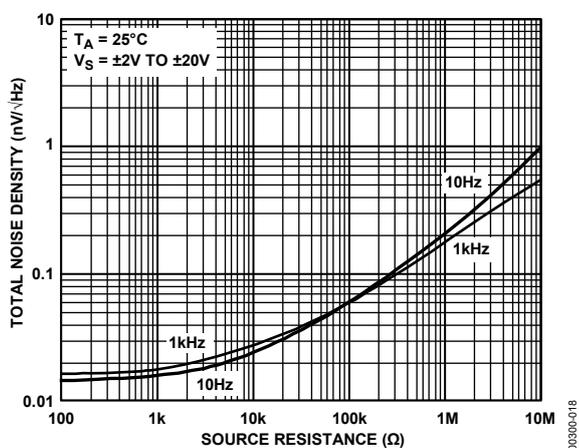


図 18. 全ノイズ密度 対 ソース抵抗

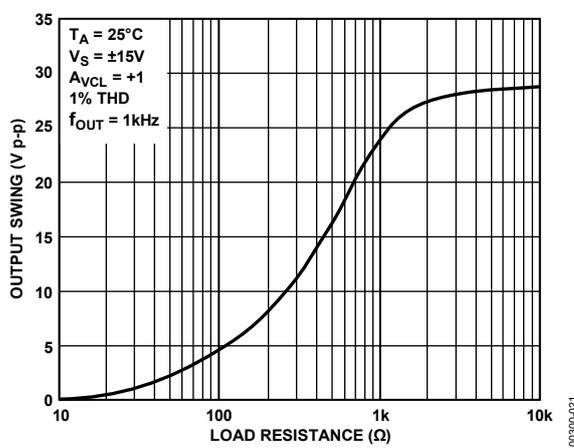


図 21. 出力振幅 対 負荷抵抗

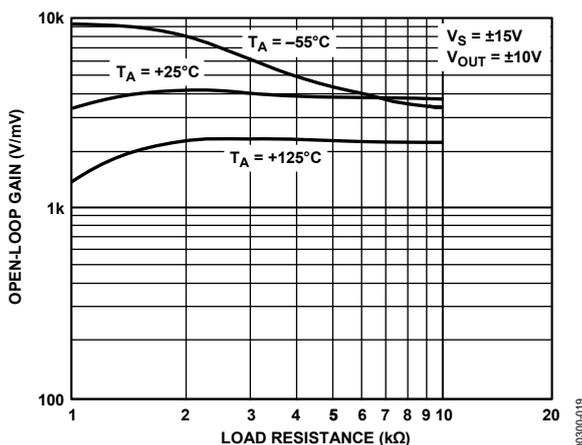


図 19. オープン・ループ・ゲイン 対 負荷抵抗

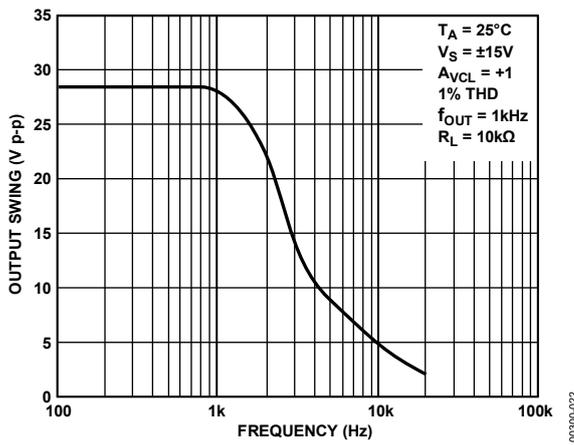


図 22. 最大出力振幅 対 周波数

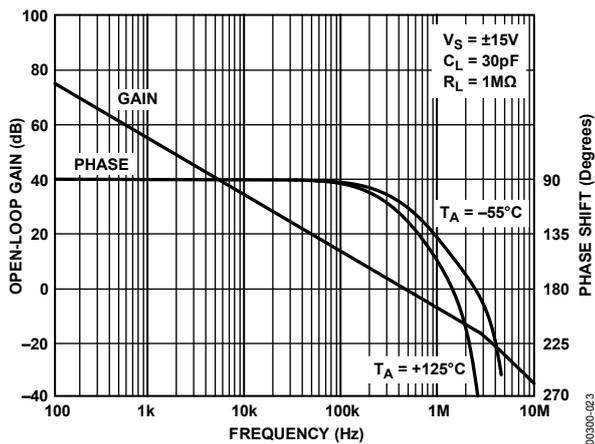


図 23. オープン・ループ・ゲイン対周波数

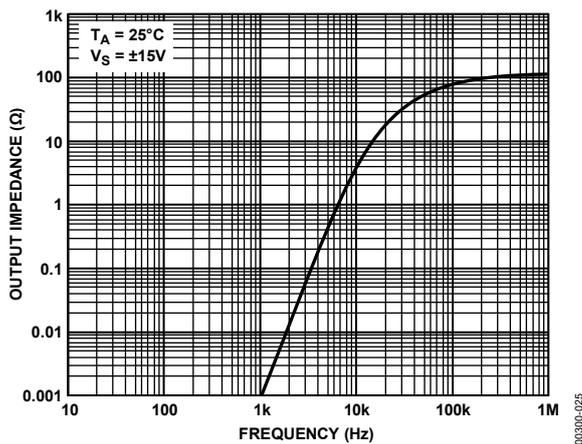


図 25. オープン・ループ・出力インピーダンス 対 周波数

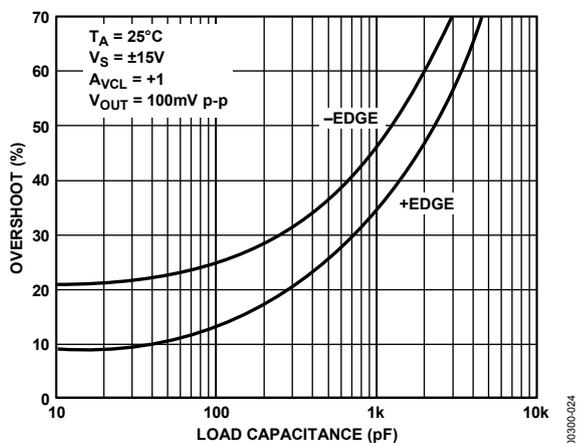


図 24. 小信号オーバーシュート 対 負荷コンデンサ

アプリケーション情報

全軍用温度範囲で超低入力バイアス電流の OP297 は、広い温度範囲での動作が要求されるサンプル・ホールド・アンプ、ピークディテクタ、ログアンプなどのアプリケーションに最適です。OP297 の場合、入力抵抗はバランスがとれている必要はありません。例えば入力抵抗がアンバランスでも、オフセット電圧、TCV_{os} は高ソース抵抗によりわずかに減定格するだけです。

OP297 の入力端子は過大差動電圧に対して back-to-back ダイオードと電流制限抵抗により保護されています。入力と同相電圧は広く、使用する電源電圧の全範囲にわたって変化する可能性があります。

OP297 は各電源レール付近までのわずかな動作領域でも動作可能で、動作電源電圧は最低±2V まで規定しています。標準的には同相電圧範囲は各電源レールの 1V 以内まであります。出力は負荷抵抗 10 kΩ の時、標準的には各電源レールの 1V 以内まで振れます。

AC 性能

OP297 の AC 特性は全動作温度範囲に渡って高度に安定しています。図 26 にユニティ・ゲイン小信号応答を示します。

OP297 出力の容量負荷ドライブ能力は極めて高く、容量負荷が 1000pF でも優れた応答特性を示します (図 27 を参照)。

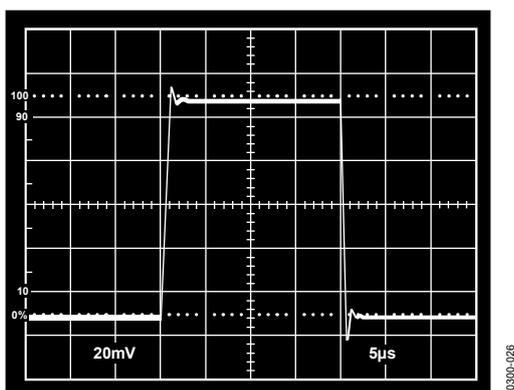


図 26. 小信号過度応答 ($C_L = 100 \text{ pF}$, $A_{VCL} = +1$)

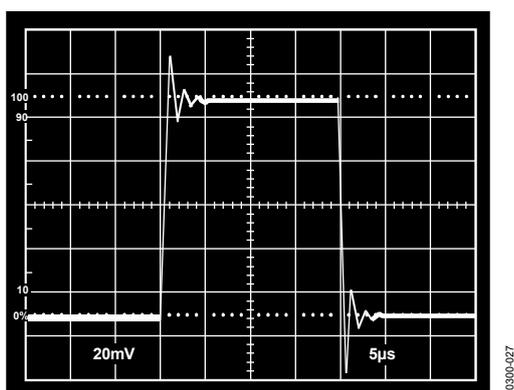


図 27. 小信号過度応答 ($C_L = 1000 \text{ pF}$, $A_{VCL} = +1$)

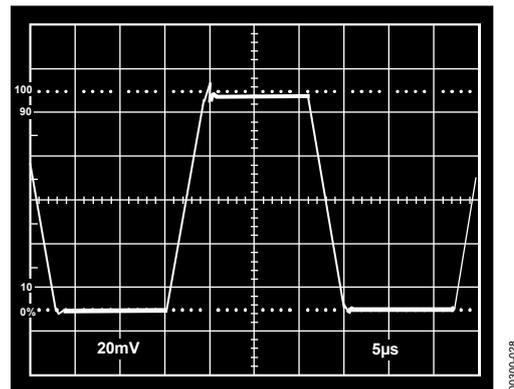


図 28. 大信号過度応答 ($A_{VCL} = +1$)

ガードとシールド

OP297 の超高入力インピーダンスを維持するためには、回路基板設計、製造において十分な注意が必要です。基板表面を十分に清潔にし、湿気がない状態にしなければなりません。湿気が入らないように適切なコーティング処理することを推奨します。清潔な PCB でさえ、基板上の隣接したパターン間で 100 pA のリーク電流があるので、入力まわりにガード・リングを施す必要があります。図 29 に示すようにガード・リング・パターンの電位を入力電圧に近い値に設定すれば、リーク電流は最小になります。非反転入力回路ではガード・リングを反転入力端子 (ピン 2) で同相電圧に接続します。反転入力回路では、両方の入力端子はグランド電位を維持するので、ガード・リング・パターンはグランドに接続されるべきです。ガード・リング・パターンを回路基板の両側に作成する必要があります。

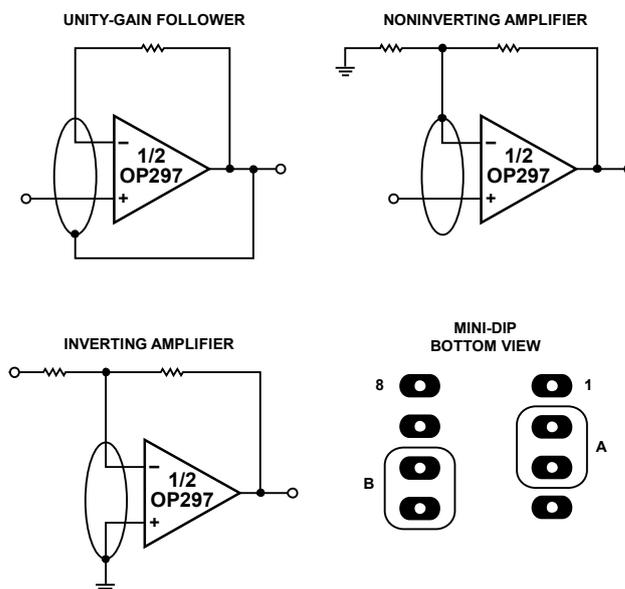


図 29. ガード・リング・レイアウトと方法

オープン・ループ・ゲイン リニアリティ

OP297 は 2000 V/mVmin の超高ゲインと、安定したゲイン・リニアリティを持ちます。これらの特性により OP297 の精度が向上し、高いクロード・ループ・ゲイン回路でも高精度が得られます。図 30 に OP297 の全軍用温度範囲での標準的なオープン・ループ・ゲイン・リニアリティを示します。

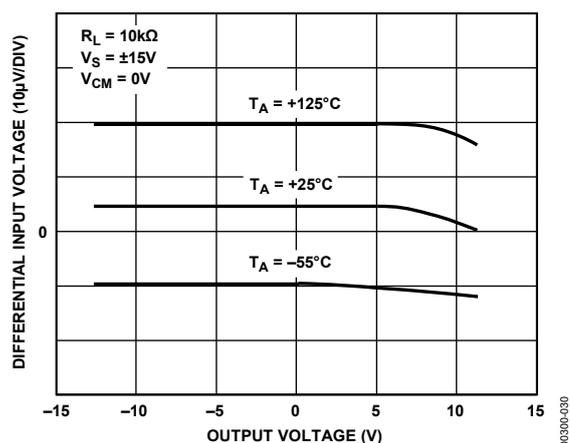


図 30. OP297 のオープン・ループ・リニアリティ

アプリケーション回路

高精度絶対値アンプ

図 31 に示す回路は入力インピーダンス 30 MΩ の高精度絶対値回路です。OP297 は高ゲイン、低 TCV_{OS} なので、uV レベルの入力信号でも高精度な動作を維持します。この回路では入力信号はオペアンプに対し常に同相信号として入力します。OP297 の CMR は 120dB 以上あるので誤差は 2 ppm 以下です。

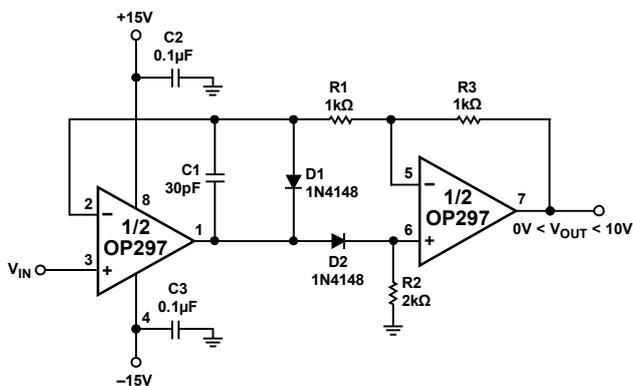


図 31. 高精度絶対値アンプ

高精度電流供給回路

図 32 に示す高精度電流供給回路の最大出力電流は±10 mA です。電圧コプラインスは±15 V 電源で±10 V です。電流伝送回路の出力インピーダンスは 16 ビット以上のリニアリティで 3 MΩ 以上です。この回路の抵抗 R1~R4 はマッチングしていません。

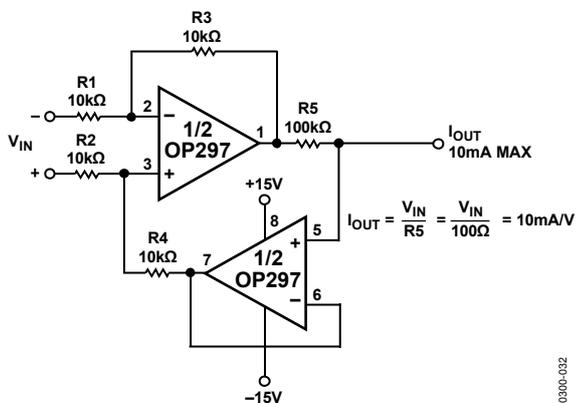


図 32. 高精度電流供給回路

高精度・正ピーク検出回路

図 33 で C_H は誘電吸収とリーク電流を最小にするためにポリスチレン、テフロン又はポリエチレンにする必要があります。ドレープレートは C_H の大きさと OP297 のバイアス電流により決定されます。

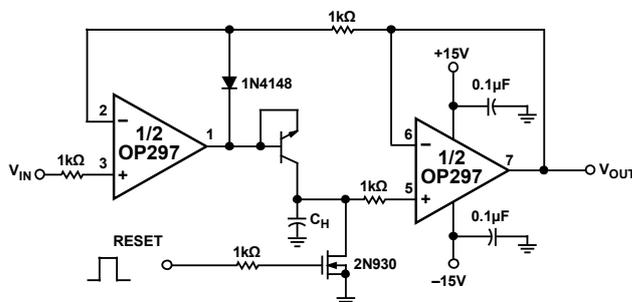


図 33. 高精度・正ピーク検出回路

簡単なブリッジ信号処理アンプ

図 34 に OP297 を使った簡単なブリッジ信号処理アンプを示します。伝達関数は

$$V_{OUT} = V_{REF} \left(\frac{\Delta R}{R + \Delta R} \right) \frac{R_F}{R}$$

REF43 はブリッジ用高精度、高安定の基準電圧源です。最高の回路精度を得るために R_F には低温度係数で、0.1% 以下の精度の抵抗を使用する必要があります。

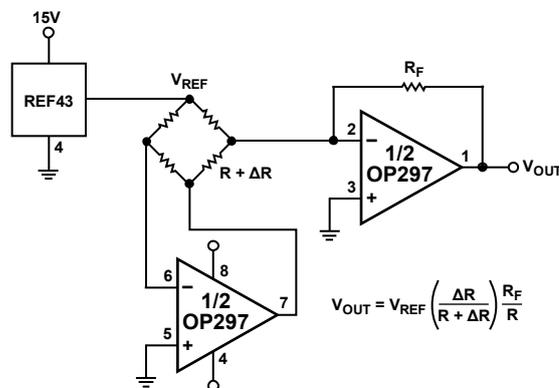


図 34. OP297 を使用した簡単なブリッジ信号処理アンプ

非線形回路

OP297 は低入力バイアス電流なので、図 35、図 36 のように二乗回路や平方根回路のような非線形回路の理想的なログアンプになります。例として図 35 の二乗回路を使いトランジスタ Q1, トランジスタ Q2, トランジスタ Q3, トランジスタ Q4 を通した電圧関係式を書くことにより解析を始めます。

$$V_{T1} \ln\left(\frac{I_{IN}}{I_{S1}}\right) + V_{T2} \ln\left(\frac{I_{IN}}{I_{S2}}\right) = V_{T3} \ln\left(\frac{I_{OUT}}{I_{S3}}\right) + V_{T4} \ln\left(\frac{I_{REF}}{I_{S4}}\right)$$

MAT04 に内蔵のすべてのトランジスタは高精度にマッチングが取れており又同じ温度の環境です。従って上記の式で I_S と V_T 項はキャンセルでき、下記の式になります。

$$2\ln I_{IN} = \ln I_{OUT} + \ln I_{REF} = \ln(I_{OUT} \times I_{REF})$$

両サイドの式を指数に変換すると次の式が得られます。

$$I_{OUT} = \frac{(I_{IN})^2}{I_{REF}}$$

オペアンプ A2 は電流電圧変換回路になっており、 $V_{OUT} = R2 \times I_{OUT}$ が得られます。又 I_{IN} の代わりに $(V_{IN}/R1)$ を代入すると、 I_{OUT} に関する前の式は次のようになります。

$$V_{OUT} = \left(\frac{R2}{I_{REF}}\right) \left(\frac{V_{IN}}{R1}\right)^2$$

図 36 の平方根回路に対しても似たような解析を行う事により、下記の伝達関数が得られます。

$$V_{OUT} = R2 \sqrt{\frac{(V_{IN})(I_{REF})}{R1}}$$

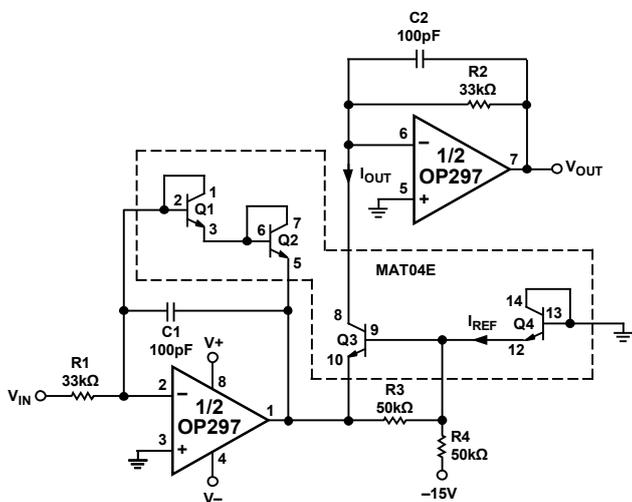


図 35. 二乗アンプ

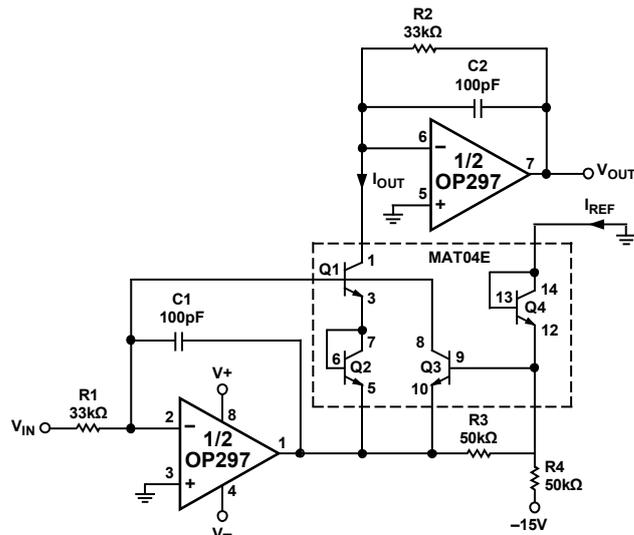
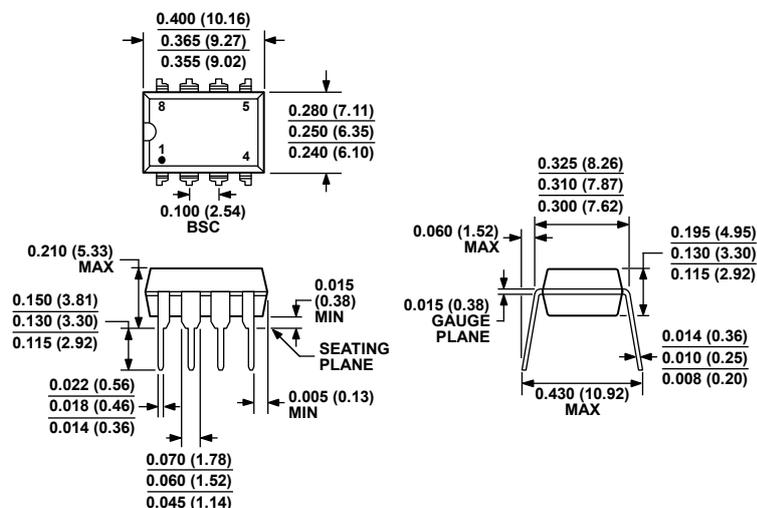


図 36. 平方根アンプ

これらの回路で I_{REF} は負電源の関数です。従って精度を保つためには、負電源電圧は十分安定していなければなりません。非常に高精度が要求されるアプリケーションには、 I_{REF} を設定するのに、基準電圧源を使用する事もできます。二乗回路で注意しなければならない事は入力が大きすぎると出力アンプの出力が動作範囲を超過してしまうことです。このような場合 I_{REF} のスケールを抵抗 $R4$ で変えるか又は出力電圧を動作有効範囲に保つために $R1$; $R2$ を変更する事ができます。

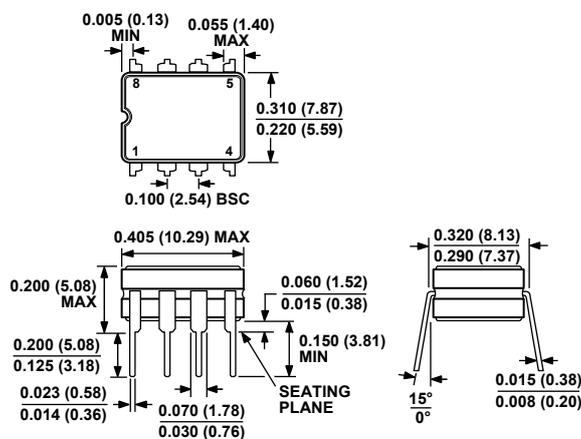
平方根回路の無調整精度は 100 mV to 10 V の入力電圧範囲で 0.1%以上です。似たような入力電圧範囲で二乗回路の精度は 0.5%以上あります。

外形寸法



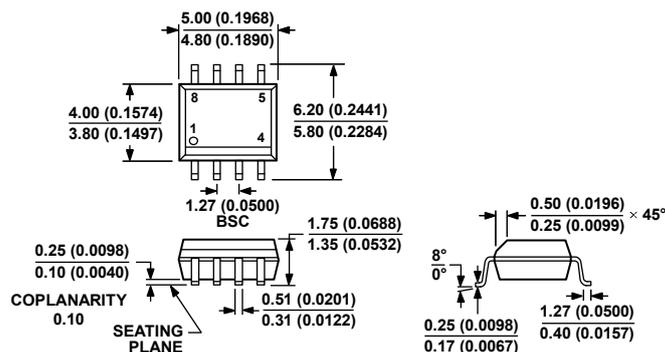
COMPLIANT TO JEDEC STANDARDS MS-001
CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN. CORNER LEADS MAY BE CONFIGURED AS WHOLE OR HALF LEADS.

図 37. 8 ピン プラスチック・デュアル・イン・ライン・パッケージ [PDIP]
P-Suffix (N-8)
寸法：インチ (カッコ内 mm)



CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

図 38. 8 ピン セラミック・デュアル・イン・ライン・パッケージ [CERDIP]
Z-Suffix (Q-8)
寸法：インチ (カッコ内 mm)



COMPLIANT TO JEDEC STANDARDS MS-012-AA
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
 (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

012407-A

図 39. 8 ピン標準スモール・アウトライン・パッケージ [SOIC_N]
 ナローボディ
 S-Suffix (R-8)
 寸法: mm(カッコ内インチ)

オーダー・ガイド

Model	Temperature Range	Package Description	Package Options
OP297EZ	-40°C to +85°C	8-Lead CERDIP	Q-8 (Z-Suffix)
OP297FP	-40°C to +85°C	8-Lead PDIP	N-8 (P-Suffix)
OP297FPZ ¹	-40°C to +85°C	8-Lead PDIP	N-8 (P-Suffix)
OP297FS	-40°C to +85°C	8-Lead SOIC_N	R-8 (S-Suffix)
OP297FS-REEL	-40°C to +85°C	8-Lead SOIC_N	R-8 (S-Suffix)
OP297FS-REEL7	-40°C to +85°C	8-Lead SOIC_N	R-8 (S-Suffix)
OP297FSZ ¹	-40°C to +85°C	8-Lead SOIC_N	R-8 (S-Suffix)
OP297FSZ-REEL ¹	-40°C to +85°C	8-Lead SOIC_N	R-8 (S-Suffix)
OP297FSZ-REEL7 ¹	-40°C to +85°C	8-Lead SOIC_N	R-8 (S-Suffix)
OP297GP	-40°C to +85°C	8-Lead PDIP	N-8 (P-Suffix)
OP297GPZ ¹	-40°C to +85°C	8-Lead PDIP	N-8 (P-Suffix)
OP297GS	-40°C to +85°C	8-Lead SOIC_N	R-8 (S-Suffix)
OP297GS-REEL	-40°C to +85°C	8-Lead SOIC_N	R-8 (S-Suffix)
OP297GS-REEL7	-40°C to +85°C	8-Lead SOIC_N	R-8 (S-Suffix)
OP297GSZ ¹	-40°C to +85°C	8-Lead SOIC_N	R-8 (S-Suffix)
OP297GSZ-REEL ¹	-40°C to +85°C	8-Lead SOIC_N	R-8 (S-Suffix)
OP297GSZ-REEL7 ¹	-40°C to +85°C	8-Lead SOIC_N	R-8 (S-Suffix)

¹Z = RoHS Compliant Part.

NOTES

NOTES