



デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

MAX9975

概要

MAX9975デュアル、低電力、高速、35mA負荷付きピンエレクトロニクス用ドライバ/コンパレータICは、各チャンネルについて、3レベルのピンドライバ、デュアルコンパレータ、可変クランプ、およびアクティブ負荷を内蔵しています。差動コンパレータの追加によって、2つのチャンネル間の比較が可能になっています。ドライバは、広い電圧範囲と高速な動作を特長としており、ハイインピーダンスモードとアクティブ終端(第3レベル駆動)モードを備え、低い電圧振幅でも極めて高いリニアリティを示します。デュアルコンパレータは、幅広い入力条件にわたってばらつき(タイミング変動)が小さく、差動出力を備えています。クランプは、デバイスをハイインピーダンスレシーバとして構成した場合に、高速な試験対象デバイス(DUT)波形のダンピングを提供します。プログラマブルな負荷は、最大35mAのソースおよびシンク電流を供給します。この負荷によって、接触/連続試験、 I_{OH} と I_{OL} の実速度パラメトリック試験、および高出力インピーダンスデバイスのプルアップが容易になります。

MAX9975は、CML互換を実現するための50Ω内蔵終端抵抗を備えた、高速差動制御入力とオープンコレクタ出力を備えています。これらの機能によって、回路基板上のディスクリート部品点数が大幅に減少します。

3線式の低電圧CMOS互換シリアルインタフェースを通して、MAX9975の低リーク、トライステート/終端動作構成のプログラムを行います。

MAX9975ARCCQの動作範囲は-1.5V~+6.5Vです。MAX9975AZCCQの動作範囲は-1.0V~+7.0Vです。MAX9975の電力損失は、チャンネル当たりわずか1.6Wです。このデバイスは、100ピン、本体サイズ14mm×14mm×0.1mm、0.5mmピッチのTQFPで提供されます。パッケージ上面の8mm×8mmのエクスポーズドダイパッドが、効率的な放熱を可能にします。このデバイスは内部ダイ温度+60℃~+100℃での動作が保証されており、ダイ温度モニタ出力を備えています。

アプリケーション

中間性能の市販品メモリATE

特長

- ◆ チャンネル当たり1.6W (typ)の低電力損失
- ◆ 負荷整流時の電力ペナルティを大幅に低減
- ◆ 高速：1200Mbps(3V_{p-p}時)、1800Mbps(1V_{p-p}時)
- ◆ プログラマブルな35mAのアクティブ負荷電流
- ◆ 小さいタイミングのばらつき
- ◆ 広い動作電圧範囲：-1.5V~+6.5V (MAX9975AR) または-1.0V~+7.0V (MAX9975AZ)
- ◆ アクティブ終端(第3レベル駆動)
- ◆ クランプ内蔵
- ◆ 差動コンパレータ内蔵
- ◆ ほとんどのロジックファミリと容易にインタフェース可能
- ◆ 50Ω終端抵抗を内蔵
- ◆ 少ない利得およびオフセット誤差
- ◆ コンパレータヒステリシス制御0V~15mV

型番

PART	TEMP RANGE	PIN-PACKAGE
MAX9975ARCCQ	0°C to +70°C	100 TQFP-EPR**
MAX9975ARCCQ+	0°C to +70°C	100 TQFP-EPR**
MAX9975AZCCQ*	0°C to +70°C	100 TQFP-EPR**
MAX9975AZCCQ+*	0°C to +70°C	100 TQFP-EPR**

*開発中の製品。入手性に関してはお問い合わせください。

**EPR = 上面エクスポーズドパッド。

+は鉛フリーパッケージを示します。

ピン配置および選択ガイドはデータシートの最後に記載されています。



デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

ABSOLUTE MAXIMUM RATINGS

MAX9975AR

V _{CC} to GND	-0.3V to +11V
V _{EE} to GND	-5.75V to +0.3V
DUT ₋ to GND	-2.75V to +7.5V
DHV ₋ , DLV ₋ , DTV ₋ , CHV ₋ , CLV ₋ , COM ₋ to GND	-2.5V to +7.5V
CPHV ₋ to GND	-1.0V to +8.5V
CPLV ₋ to GND	-3.5V to +6.0V
DUT ₋ Short Circuit to -1.5V to +6.5V	Continuous

MAX9975AZ

V _{CC} to GND	-0.3V to +11.5V
V _{EE} to GND	-5.25V to +0.3V
DUT ₋ to GND	-2.25V to +8.0V
DHV ₋ , DLV ₋ , DTV ₋ , CHV ₋ , CLV ₋ , COM ₋ to GND	-2.0V to +8.0V
CPHV ₋ to GND	-0.5V to +9.0V
CPLV ₋ to GND	-3.0V to +6.5V
DUT ₋ Short Circuit to -1.0V to +7.0V	Continuous
V _{CC} - V _{EE}	-0.3V to +16.75V
GS to GND	±1V
LDH ₋ , LDL ₋ to GND	-0.3V to +6V
DATA ₋ , NDATA ₋ , RCV ₋ , NRCV ₋ to GND	-2.5V to +5V

LDEN ₋ , NLDEN ₋ to GND	-2.5V to +5V
DATA ₋ to NDATA ₋ , RCV ₋ to NRCV ₋ , LDEN ₋ to NLDEN ₋	±1.5V
TDATA ₋ , TLDEN ₋ to GND	-2.5V to +5V
DATA ₋ , NDATA ₋ to TDATA ₋	±2V
LDEN ₋ , NLDEN ₋ to TLDEN ₋	±2V
V _{CCO} ₋ to GND	-0.3V to +5V
SCLK ₋ , DIN ₋ , CS ₋ , RST ₋ to GND	-1V to +5V
DHV ₋ to DLV ₋	±10V
DHV ₋ to DTV ₋	±10V
DLV ₋ to DTV ₋	±10V
CHV ₋ or CLV ₋ to DUT ₋	±10V
CH ₋ , NCH ₋ , CL ₋ , NCL ₋ to GND	-1V to +5V
HYS ₋ Current	-1mA to +1mA
All Other Pins to GND	(V _{EE} - 0.3V) to (V _{CC} + 0.3V)
TEMP Current	-0.5mA to +20mA
Power Dissipation (T _A = +70°C)	
100-Pin TQFP-EPR (derate 167mW/°C above +70°C)	13.3W*
Storage Temperature Range	-65°C to +150°C
Junction Temperature	+150°C
Lead Temperature, Lead-Free (soldering, 10s)	+260°C
Lead Temperature, Lead (soldering, 10s)	+300°C

*Dissipation wattage values are based on still air with no heat sink. Actual maximum power dissipation is a function of heat-extraction techniques and may be substantially higher.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(MAX9975AR: V_{CC} = +9.75V, V_{EE} = -4.75V, V_{CPHV}₋ = +7.2V, V_{CPLV}₋ = -2.2V. MAX9975AZ: V_{CC} = +10.25V, V_{EE} = -4.25V, V_{CPHV}₋ = +7.7V, V_{CPLV}₋ = -1.7V. V_{CCO}₋ = +1.8V, V_{LDH}₋ = V_{LDL}₋ = 0V, V_{GS} = 0V, R_{HYS}₋ = open, T_J = +85°C, unless otherwise noted. All temperature coefficients are measured at T_J = +60°C to +100°C, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
POWER SUPPLIES						
Positive Supply	V _{CC}	MAX9975AR	9.5	9.75	10.5	V
		MAX9975AZ	10.0	10.25	11.0	
Negative Supply	V _{EE}	MAX9975AR	-5.25	-4.75	-4.50	V
		MAX9975AZ	-4.75	-4.25	-4.00	
Positive Supply Current (Note 2)	I _{CC}	V _{LDH} ₋ = V _{LDL} ₋ = 0V, R _L ≥ 10MΩ		170	190	mA
		V _{LDH} ₋ = V _{LDL} ₋ = 3.5V, R _L = 0, V _{COM} ₋ = 1.5V, load enabled, driver = high impedance		250	280	
Negative Supply Current (Note 2)	I _{EE}	V _{LDH} ₋ = V _{LDL} ₋ = 0V, R _L ≥ 10MΩ		-290	-320	mA
		V _{LDH} ₋ = V _{LDL} ₋ = 3.5V, R _L = 0, V _{COM} ₋ = -1V, load enabled, driver = high impedance		-370	-410	
Power Dissipation (Notes 2, 3)	P _D	V _{LDH} ₋ = V _{LDL} ₋ = 0V		3.2	3.6	W
		V _{LDH} ₋ = V _{LDL} ₋ = 3.5V, R _L = 0, V _{COM} ₋ = 1.5V, load enabled, driver = high impedance		3.7	4.1	

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

MAX9975

ELECTRICAL CHARACTERISTICS (continued)

(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $T_J = +85^{\circ}C$, unless otherwise noted. All temperature coefficients are measured at $T_J = +60^{\circ}C$ to $+100^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DUT_ CHARACTERISTICS						
Operating Voltage Range (Note 4)	V_{DUT}	MAX9975AR	-1.5		+6.5	V
		MAX9975AZ	-1.0		+7.0	
Leakage Current in High-Impedance Mode	I_{DUT}	MAX9975AR LLEAK = 0, $V_{DUT_} = -1.5V$, 0V, +3V, +6.5V			± 3	μA
		MAX9975AZ LLEAK = 0, $V_{DUT_} = -1V$, 0V, +3V, +7V			± 3	
Leakage Current in Low-Leakage Mode		MAX9975AR LLEAK = 1, $V_{DUT_} = -1.5V$, 0V, +3V, +6.5V			± 15	nA
		MAX9975AZ LLEAK = 1, $V_{DUT_} = -1V$, 0V, +3V, +7V			± 15	
Combined Capacitance	C_{DUT}	Driver in term mode ($DUT_ = DTV_$)		3	5	pF
		Driver in high-impedance mode		5	6	
Low-Leakage Enable Time		(Notes 5, 6)		20		μs
Low-Leakage Disable Time		(Notes 6, 7)		0.1		μs
CONTROL AND LEVELS INPUTS						
LEVEL PROGRAMMING INPUTS ($DHV_$, $DLV_$, $DTV_$, $CHV_$, $CLV_$, $CPHV_$, $CPLV_$, $COM_$, $LDH_$, $LDL_$)						
Input Bias Current	I_{BIAS}				± 25	μA
Settling Time		To 0.1% of full-scale change		1		μs
DIFFERENTIAL CONTROL INPUTS ($DATA_$, $NDATA_$, $RCV_$, $NRCV_$, $LDEN_$, $NLDEN_$)						
Input High Voltage	V_{IH}		0		3.5	V
Input Low Voltage	V_{IL}		-0.2		+3.2	V
Differential Input Voltage	V_{DIFF}	Between differential inputs	± 0.15		± 1.00	V
		Between a differential input and its termination voltage			± 1.9	
Input Bias Current					± 25	μA
Input Termination Voltage	$V_{TDATA_}$ $V_{TLDEN_}$		0		+3.5	V
Input Termination Resistor		Between signal and corresponding termination voltage input	47.5		52.5	Ω
SINGLE-ENDED CONTROL INPUTS ($\overline{CS}$, $SCLK$, DIN, $\overline{RST}$)						
Internal Threshold Reference	V_{THRINT}		1.05	1.25	1.45	V
Internal Reference Output Resistance	R_O			20		k Ω
External Threshold Reference	V_{THR}		0.43		1.73	V
Input High Voltage	V_{IH}		$V_{THR} + 0.2$		3.5	V
Input Low Voltage	V_{IL}		-0.1		$V_{THR} - 0.2$	V
Input Bias Current	I_B				± 25	μA

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

ELECTRICAL CHARACTERISTICS (continued)

(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $T_J = +85^{\circ}C$, unless otherwise noted. All temperature coefficients are measured at $T_J = +60^{\circ}C$ to $+100^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SERIAL INTERFACE TIMING (Figure 6)						
SCLK Frequency	fSCLK				50	MHz
SCLK Pulse-Width High	tCH		8			ns
SCLK Pulse-Width Low	tCL		8			ns
$\overline{CS}$ Low to SCLK High Setup	tCSS0		3.5			ns
$\overline{CS}$ High to SCLK High Setup	tCSS1		3.5			ns
SCLK High to $\overline{CS}$ High Hold	tCSH1		3.5			ns
DIN to SCLK High Setup	tDS		3.5			ns
DIN to SCLK High Hold	tDH		3.5			ns
$\overline{CS}$ Pulse-Width High	tCSWH		20			ns
TEMPERATURE MONITOR (TEMP)						
Nominal Voltage		$T_J = +70^{\circ}C$, $R_L \geq 10M\Omega$		3.33		V
Temperature Coefficient				+10		mV/ $^{\circ}C$
Output Resistance				20		k Ω
DRIVERS (Note 8)						
DC OUTPUT CHARACTERISTICS ($R_L \geq 10M\Omega$)						
DHV_, DLV_, DTV_ Output Offset Voltage	VOS	At DUT_ with $V_{DHV_}$, $V_{DTV_}$, $V_{DLV_}$ independently tested at +1.5V			± 15	mV
Output Offset Voltage Due to Ground Sense	VGSOS	MAX9975AR	$V_{GS} = +100mV$, $V_{DHV_} = 6.5V + 100mV$	± 2		mV
			$V_{GS} = -100mV$, $V_{DLV_} = -1.5V - 100mV$	± 2		
		MAX9975AZ	$V_{GS} = +100mV$, $V_{DHV_} = 7V + 100mV$	± 2		
			$V_{GS} = -100mV$, $V_{DLV_} = -1V - 100mV$	± 2		
DHV_, DLV_, DTV_ Output-Offset Temperature Coefficient				+200		$\mu V/^{\circ}C$
DHV_, DLV_, DTV_ Gain	A _v	Measured with $V_{DHV_}$, $V_{DLV_}$, and $V_{DTV_}$ at 0V and 4.5V	0.997	1.00	1.003	V/V
DHV_, DLV_, DTV_ Gain Temperature Coefficient				-50		ppm/ $^{\circ}C$
Linearity Error		$V_{DUT_} = 1.5V, 3V$ (Note 9)			± 5	mV
		Full range (Notes 9, 10)			± 15	
DHV_ to DLV_ Crosstalk		MAX9975AR	$V_{DLV_} = 0V$, $V_{DHV_} = 200mV, 6.5V$		± 2	mV
		MAX9975AZ	$V_{DLV_} = 0V$, $V_{DHV_} = 200mV, 7V$		± 2	

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

MAX9975

ELECTRICAL CHARACTERISTICS (continued)

(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $T_J = +85^{\circ}C$, unless otherwise noted. All temperature coefficients are measured at $T_J = +60^{\circ}C$ to $+100^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
DLV_ to DHV_ Crosstalk		MAX9975AR	V _{DHV_} = 5V, V _{DLV_} = -1.5V, +4.8V			±2	mV
		MAX9975AZ	V _{DHV_} = 5V, V _{DLV_} = -1V, +4.8V			±2	
DTV_ to DLV_ and DHV_ Crosstalk		MAX9975AR	V _{DHV_} = 3V, V _{DLV_} = 0V, V _{DTV_} = -1.5V, +6.5V			±2	mV
		MAX9975AZ	V _{DHV_} = 3V, V _{DLV_} = 0V, V _{DTV_} = -1V, +7V			±2	
DHV_ to DTV_ Crosstalk		V _{DTV_} = 1.5V, V _{DLV_} = 0V, V _{DHV_} = 1.6V, 3V				±2	mV
DLV_ to DTV_ Crosstalk		V _{DTV_} = 1.5V, V _{DHV_} = 3V, V _{DLV_} = 0V, 1.4V				±2	mV
DHV_, DTV_, DLV_ DC Power-Supply Rejection Ratio	PSRR	(Note 11)				±18	mV/V
Maximum DC Drive Current	I _{DUT_}			±40		±80	mA
DC Output Resistance	R _{DUT_}	I _{DUT_} = ±30mA (Note 12)		47	48	49	Ω
DC Output Resistance Variation	ΔR _{DUT_}	I _{DUT_} = ±1mA, ±8mA		0.5		1	Ω
		I _{DUT_} = ±1mA, ±8mA, ±15mA, ±40mA		0.75		1.5	
DYNAMIC OUTPUT CHARACTERISTICS (Z _L = 50Ω)							
AC Drive Current				±80			mA
Drive-Mode Overshoot		V _{DLV_} = 0V, V _{DHV_} = 0.1V		15		22	mV
		V _{DLV_} = 0V, V _{DHV_} = 1V		110		130	
		V _{DLV_} = 0V, V _{DHV_} = 3V		210		370	
Drive-Mode Undershoot		V _{DLV_} = 0V, V _{DHV_} = 0.1V		4		11	mV
		V _{DLV_} = 0V, V _{DHV_} = 1V		20		65	
		V _{DLV_} = 0V, V _{DHV_} = 3V		30		185	
Term-Mode Overshoot (Note 13)		V _{DUT_} = 1.0V _{P-P} , t _R = t _F = 250ps, 10% to 90%		60		150	mV
		V _{DUT_} = 3.0V _{P-P} , t _R = t _F = 500ps, 10% to 90%		0			
Term-Mode Spike		V _{DHV_} = V _{DTV_} = 1V, V _{DLV_} = 0V		180		250	mV
		V _{DLV_} = V _{DTV_} = 0V, V _{DHV_} = 1V		180		250	
High-Impedance-Mode Spike		V _{DLV_} = -1.0V, V _{DHV_} = 0V		100			mV
		V _{DLV_} = 0V, V _{DHV_} = 1V		100			
Settling Time to within 25mV		3V step (Note 14)		4			ns
Settling Time to within 5mV		3V step (Note 14)		40			ns

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

ELECTRICAL CHARACTERISTICS (continued)

(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $T_J = +85^{\circ}C$, unless otherwise noted. All temperature coefficients are measured at $T_J = +60^{\circ}C$ to $+100^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
TIMING CHARACTERISTICS ($Z_L = 50\Omega$) (Note 15)						
Prop Delay, Data to Output	t_{PDD}		1.2	1.5	1.9	ns
Prop-Delay Match, t_{LH} vs. t_{HL}		3VP-P		± 40	± 100	ps
Prop-Delay Match, Drivers within Package		(Note 16)		40		ps
Prop-Delay Temperature Coefficient				+1.6		ps/ $^{\circ}C$
Prop-Delay Change vs. Pulse Width		0.2VP-P, 40MHz, 0.6ns to 24.4ns pulse width, relative to 12.5ns pulse width		± 25	± 50	ps
		1VP-P, 40MHz, 0.6ns to 24.4ns pulse width, relative to 12.5ns pulse width		± 25	± 50	
		3VP-P, 40MHz, 0.9ns to 24.1ns pulse width, relative to 12.5ns pulse width		± 35	± 60	
		5VP-P, $Z_L = 500\Omega$, 40MHz, 1.4ns to 23.6ns pulse width, relative to 12.5ns pulse width		± 100		
Prop-Delay Change vs. Common-Mode Voltage		MAX9975AR $V_{DHV_} - V_{DLV_} = 1V$, $V_{DHV_} = 0$ to 6V		50	75	ps
		MAX9975AZ $V_{DHV_} - V_{DLV_} = 1V$, $V_{DHV_} = 0.5V$ to 6.5V		50	75	
Prop Delay, Drive to High Impedance	t_{PDDZ}	$V_{DHV_} = 1.0V$, $V_{DLV_} = -1.0V$, $V_{DTV_} = 0V$	1.6	2.1	2.6	ns
Prop Delay, High Impedance to Drive	t_{PDZD}	$V_{DHV_} = 1.0V$, $V_{DLV_} = -1.0V$, $V_{DTV_} = 0V$	2.6	3.2	3.9	ns
Prop-Delay Match, t_{PDDZ} vs. t_{PDZD}			-1.5	-1.1	-0.7	ns
Prop-Delay Match, t_{PDDZ} vs. t_{LH}			0.2	0.6	1.0	ns
Prop Delay, Drive to Term	t_{PDDT}	$V_{DHV_} = 3V$, $V_{DLV_} = 0V$, $V_{DTV_} = 1.5V$	1.3	1.8	2.3	ns
Prop Delay, Term to Drive	t_{PDTD}	$V_{DHV_} = 3V$, $V_{DLV_} = 0V$, $V_{DTV_} = 1.5V$	1.6	2.1	2.7	ns
Prop-Delay Match, t_{PDDT} vs. t_{PDTD}			-0.7	-0.3	+0.1	ns
Prop-Delay Match, t_{PDDT} vs. t_{LH}			-0.1	+0.3	+0.7	ns
DYNAMIC PERFORMANCE ($Z_L = 50\Omega$)						
Rise and Fall Time	t_R , t_F	0.2VP-P, 10% to 90%	300	350	400	ps
		1VP-P, 10% to 90%	330	390	450	
		2VP-P	430	500	570	
		3VP-P, 10% to 90%	500	650	750	
		5VP-P, $Z_L = 500\Omega$, 10% to 90%	800	1000	1200	
Rise and Fall Time Match	t_R vs. t_F	3VP-P, 10% to 90%		± 50		ps

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

MAX9975

ELECTRICAL CHARACTERISTICS (continued)

(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $T_J = +85^{\circ}C$, unless otherwise noted. All temperature coefficients are measured at $T_J = +60^{\circ}C$ to $+100^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Minimum Pulse Width (Note 17)		0.2V _{P-P}		550		ps
		1V _{P-P}		550	630	
		2V _{P-P}		650	750	
		3V _{P-P}		850	1000	
		5V _{P-P} , $Z_L = 500\Omega$		1300		
Data Rate (Note 18)		0.2V _{P-P}		1800		Mbps
		1V _{P-P}		1800		
		2V _{P-P}		1500		
		3V _{P-P}		1200		
		5V _{P-P} , $Z_L = 500\Omega$		800		
Dynamic Crosstalk		(Note 19)		12		mV _{P-P}
Rise and Fall Time, Drive to Term	t_{DTR} , t_{DTF}	$V_{DHV_} = 3V$, $V_{DLV_} = 0V$, $V_{DTV_} = 1.5V$, 10% to 90%, Figure 1a (Note 20)	0.6	1.0	1.3	ns
Rise and Fall Time, Term to Drive	t_{TDR} , t_{TDF}	$V_{DHV_} = 3V$, $V_{DLV_} = 0V$, $V_{DTV_} = 1.5V$, 10% to 90%, Figure 1b (Note 20)	0.6	1.0	1.3	ns
COMPARATORS (Note 8)						
COMPARATOR DC CHARACTERISTICS						
Input Voltage Range (Note 4)	V_{IN}	MAX9975AR	-1.5		+6.5	V
		MAX9975AZ	-1.0		+7.0	
Differential Input Voltage	V_{DIFF}		± 8			V
Input Offset Voltage	V_{OS}	$V_{DUT_} = 1.5V$			± 20	mV
Input Offset-Voltage Temperature Coefficient				± 10		$\mu V/^{\circ}C$
Common-Mode Rejection Ratio (Note 21)	CMRR	MAX9975AR $V_{DUT_} = -1.5V$, +6.5V	± 0.25		± 2	mV/V
		MAX9975AZ $V_{DUT_} = -1V$, +7V	± 0.25		± 2	
Linearity Error (Note 9)		MAX9975AR $V_{DUT_} = 1.5V$, 3V			± 3	mV
		MAX9975AR $V_{DUT_} = -1.5V$, +6.5V			± 10	
		MAX9975AZ $V_{DUT_} = 1.5V$, 3V			± 3	
		MAX9975AZ $V_{DUT_} = -1V$, +7V			± 10	
Power-Supply Rejection Ratio (Note 11)	PSRR	$V_{DUT_} = 1.5V$		± 0.035	± 2	mV/V
COMPARATOR HYSTERESIS						
Input Hysteresis		$R_{HYS} = \text{open}$		0		mV
		$R_{HYS} = 5k\Omega$		2		
		$R_{HYS} = 3.8k\Omega$		5		
		$R_{HYS} = 2.9k\Omega$		10		
		$R_{HYS} = 2.3k\Omega$		15		

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

ELECTRICAL CHARACTERISTICS (continued)

(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $T_J = +85^{\circ}C$, unless otherwise noted. All temperature coefficients are measured at $T_J = +60^{\circ}C$ to $+100^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
COMPARATOR AC CHARACTERISTICS (Note 22)							
Bandwidth		Term mode, t _R = t _F = 150ps		1.5	2.5		GHz
		High-impedance mode		0.5	0.7		
Minimum Pulse Width (Note 23)	t _{PW(MIN)}				500	650	ps
Prop Delay	t _{PDL}			0.9	1.3	1.7	ns
Prop-Delay Temperature Coefficient					+1.7		ps/°C
Prop-Delay Match, High/Low vs. Low/High					±10	±50	ps
Prop-Delay Match High vs. Low Comparator					±50		ps
Prop-Delay Match, Comparators within Package		(Note 16)			±80		ps
Prop-Delay Dispersion vs. Common-Mode Input (Note 24)		MAX9975AR	V _{CHV_} = V _{CLV_} = -1.4V to +6.4V		40	60	ps
		MAX9975AZ	V _{CHV_} = V _{CLV_} = -0.9V to +6.9V		40	60	
Prop-Delay Dispersion vs. Overdrive		V _{CHV_} = V _{CLV_} = 0.1V to 0.9V, V _{DUT_} = 1V _{P-P} , t _R = t _F = 250ps, 10% to 90% relative to timing at 50% point			±40	±70	ps
		V _{CHV_} = V _{CLV_} = 40mV to 160mV, V _{DUT_} = 0.2V _{P-P} , t _R = t _F = 150ps, 10% to 90% relative to timing at 50% point			±40	±60	
Prop-Delay Dispersion vs. Pulse Width		0.6ns to 24.4ns pulse width, relative to 12.5ns pulse width			±30	±50	ps
Prop-Delay Dispersion vs. Slew Rate		0.5V/ns to 6V/ns slew rate, relative to 4V/ns slew rate			±30	±60	ps
Waveform Tracking 10% to 90%		V _{DUT_} = 1.0V _{P-P} , t _R = t _F = 250ps, term mode, 10% to 90% relative to timing at 50% point			±40	±70	ps
		V _{DUT_} = 1.0V _{P-P} , t _R = t _F = 250ps, high-impedance mode, 10% to 90% relative to timing at 50% point			±250	±350	
		V _{DUT_} = 3V _{P-P} , t _R = t _F = 500ps, high-impedance mode, 10% to 90% relative to timing at 50% point			±150	±200	
DUT_ Slew-Rate Tracking		Term mode			6		V/ns
		High-impedance mode			5		

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

MAX9975

ELECTRICAL CHARACTERISTICS (continued)

(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $T_J = +85^{\circ}C$, unless otherwise noted. All temperature coefficients are measured at $T_J = +60^{\circ}C$ to $+100^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
COMPARATOR LOGIC OUTPUTS (CH_, NCH_, CL_, NCL_)						
V _{CCO_} Voltage Range	V _{VCCO_}		1.5		3.5	V
V _{CCO_} Current	I _{VCCO_}			64		mA
Output Low Voltage Compliance		Set by I _{OL} , R _{TERM} , and V _{CCO_}		-0.5		V
Output High Voltage	V _{OH}	I _{CH_} = I _{NCH_} = I _{CL_} = I _{NCL_} = 0	V _{CCO_} - 0.1	V _{CCO_} - 0.01	V _{CCO_} + 0.02	V
Output Low Voltage	V _{OL}	I _{CH_} = I _{NCH_} = I _{CL_} = I _{NCL_} = 0		V _{CCO_} - 0.8		V
Output Voltage Swing		I _{CH_} = I _{NCH_} = I _{CL_} = I _{NCL_} = 0	760	800	840	mV
Internal Output Termination Resistor	R _{TERM}	Single-ended measurement from V _{CCO_} to CH_, NCH_, CL_, NCL_	48		52	Ω
Differential Rise and Fall Times	t _R , t _F	20% to 80%		210	250	ps
CLAMPS						
High-Clamp Input Voltage Range	V _{CPH_}	MAX9975AR	0		7.5	V
		MAX9975AZ	0.5		8.0	
Low-Clamp Input Voltage Range	V _{CPL_}	MAX9975AR	-2.5		+5.0	V
		MAX9975AZ	-2.0		+5.5	
Clamp Offset Voltage	V _{OS}	MAX9975AR	At DUT_ with I _{DUT_} = 1mA, V _{CPHV_} = 0V		±100	mV
			At DUT_ with I _{DUT_} = -1mA, V _{CPLV_} = 0V		±100	
		MAX9975AZ	At DUT_ with I _{DUT_} = 1mA, V _{CPHV_} = 0.5V		±100	
			At DUT_ with I _{DUT_} = -1mA, V _{CPLV_} = 0V		±100	
Offset-Voltage Temperature Coefficient				±250		μV/°C
Clamp Power-Supply Rejection Ratio (Note 11)	PSRR	MAX9975AR	I _{DUT_} = 1mA, V _{CPHV_} = 0V		±10	mV/V
			I _{DUT_} = -1mA, V _{CPLV_} = 0V		±10	
		MAX9975AZ	I _{DUT_} = 1mA, V _{CPHV_} = 0.5V		±10	
			I _{DUT_} = -1mA, V _{CPLV_} = 0V		±10	
Voltage Gain	A _V		0.96		1.005	V/V
Voltage-Gain Temperature Coefficient				-30		ppm/°C

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

ELECTRICAL CHARACTERISTICS (continued)

(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $T_J = +85^{\circ}C$, unless otherwise noted. All temperature coefficients are measured at $T_J = +60^{\circ}C$ to $+100^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Clamp Linearity		MAX9975AR	$I_{DUT_} = 1mA$, $V_{CPLV_} = -1.5V$, $V_{CPHV_} = 0$ to $6.5V$		± 10		mV
			$I_{DUT_} = -1mA$, $V_{CPHV_} = 6.5V$, $V_{CPLV_} = -1.5V$ to $+5.0V$		± 10		
		MAX9975AZ	$I_{DUT_} = 1mA$, $V_{CPLV_} = -1.0V$, $V_{CPHV_} = 0.5V$ to $7.0V$		± 10		
			$I_{DUT_} = -1mA$, $V_{CPHV_} = 7.0V$, $V_{CPLV_} = -1.0V$ to $+5.5V$		± 10		
Short-Circuit Output Current	$I_{SCDUT_}$	MAX9975AR	$V_{CPHV_} = 0V$, $V_{CPLV_} = -1.5V$, $V_{DUT_} = 6.5V$	40	80		mA
			$V_{CPHV_} = 6.5V$, $V_{CPLV_} = 5.0V$, $V_{DUT_} = -1.5V$	-80	-40		
		MAX9975AZ	$V_{CPHV_} = 0.5V$, $V_{CPLV_} = -1.0V$, $V_{DUT_} = 7.0V$	40	80		
			$V_{CPHV_} = 7.0V$, $V_{CPLV_} = 5.5V$, $V_{DUT_} = -1.0V$	-80	-40		
Clamp DC Impedance	R_{OUT}	$V_{CPHV_} = 3V$, $V_{CPLV_} = 0V$, $I_{DUT_} = \pm 5mA$ and $\pm 15mA$		48		53	Ω
Clamp DC Impedance Variation		MAX9975AR	$V_{CPHV_} = 2.5V$, $V_{CPLV_} = -1.5V$, $I_{DUT_} = 10mA$, $20mA$, $30mA$		1.5		Ω
			$V_{CPHV_} = 6.5V$, $V_{CPLV_} = 2.5V$, $I_{DUT_} = -10mA$, $-20mA$, $-30mA$		1.5		
		MAX9975AZ	$V_{CPHV_} = 2.5V$, $V_{CPLV_} = -1.0V$, $I_{DUT_} = 10mA$, $20mA$, $30mA$		1.5		
			$V_{CPHV_} = 7.0V$, $V_{CPLV_} = 2.5V$, $I_{DUT_} = -10mA$, $-20mA$, $-30mA$		1.5		

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

MAX9975

ELECTRICAL CHARACTERISTICS (continued)

(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $T_J = +85^{\circ}C$, unless otherwise noted. All temperature coefficients are measured at $T_J = +60^{\circ}C$ to $+100^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
ACTIVE LOAD ($V_{COM_} = 1.5V$, $R_L > 1M\Omega$, driver in high-impedance mode, unless otherwise noted)						
COM_ Voltage Range	$V_{COM_}$	MAX9975AR	-1.0		+6.0	V
		MAX9975AZ	-0.5		+6.5	
Differential Voltage Range		$V_{DUT_} - V_{COM_}$	-7.5		+7.5	V
COM_ Offset Voltage	V_{OS}	$I_{SOURCE} = I_{SINK} = 20mA$			± 100	mV
Offset-Voltage Temperature Coefficient				+100		$\mu V/^{\circ}C$
COM_ Voltage Gain	A_v	$V_{COM_} = 0, 4.5V$, $I_{SOURCE} = I_{SINK} = 20mA$	0.98		1.00	V/V
Voltage-Gain Temperature Coefficient				-10		ppm/ $^{\circ}C$
COM_ Linearity Error (Note 10)		MAX9975AR $V_{COM_} = -1V, +6V$ $I_{SOURCE} = I_{SINK} = 20mA$		± 3	± 15	mV
		MAX9975AZ $V_{COM_} = -0.5V, +6.5V$ $I_{SOURCE} = I_{SINK} = 20mA$		± 3	± 15	
COM_ Output Voltage Power-Supply Rejection Ratio	PSRR	$V_{COM_} = 2.5V$, $I_{SOURCE} = I_{SINK} = 20mA$ (Note 11)			± 10	mV/V
Output Resistance, Sink or Source	R_o	MAX9975AR $V_{DUT_} = 3V, 6.5V$ with $V_{COM_} = -1V$ and $V_{DUT_} = -1.5V, +2V$ with $V_{COM_} = +6.0V$	$I_{SOURCE} =$ $I_{SINK} = 35mA$	30		k Ω
			$I_{SOURCE} =$ $I_{SINK} = 1mA$	500		
		MAX9975AZ $V_{DUT_} = 3.5V, 7.0V$ with $V_{COM_} = -0.5V$ and $V_{DUT_} = -1.0V, +2.5V$ with $V_{COM_} = +6.5V$	$I_{SOURCE} =$ $I_{SINK} = 35mA$	30		
			$I_{SOURCE} =$ $I_{SINK} = 1mA$	500		
Output Resistance, Linear Region	R_o	$I_{DUT_} = \pm 33.25mA$, $I_{SOURCE} = I_{SINK} = 35mA$, $V_{COM_} = 2.5V$ verified by deadband test		11	18	Ω
Deadband		$V_{COM_} = 2.5V$, 95% I_{SOURCE} to 95% I_{SINK}		700	1000	mV
SOURCE CURRENT ($V_{DUT_} = 4.5V$)						
Maximum Source Current		$V_{LDL_} = 3.8V$	36		40	mA
Source Programming Gain	ATC	$V_{LDL_} = 0.2V, 3V$, $V_{LDH_} = 0.1V$	9.75	10	10.25	mA/V
Source Current Offset (Combined Offset of LDL_ and GS)	I_{OS}	$V_{LDL_} = 200mV$	-1000		0	μA
Source-Current Temperature Coefficient		$I_{SOURCE} = 35mA$		-15		$\mu A/^{\circ}C$
Source-Current Power-Supply Rejection Ratio	PSRR	$I_{SOURCE} = 25mA$			± 60	$\mu A/V$
		$I_{SOURCE} = 35mA$			± 84	
Source Current Linearity (Note 25)		$V_{LDL_} = 100mV, 1V, 2.25V$			± 60	μA
		$V_{LDL_} = 3V$			± 130	

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

ELECTRICAL CHARACTERISTICS (continued)

(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $T_J = +85^{\circ}C$, unless otherwise noted. All temperature coefficients are measured at $T_J = +60^{\circ}C$ to $+100^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
SINK CURRENT (V _{DUT_} = -1.5V, MAX9975AR; V _{DUT_} = -1.0V, MAX9975AZ)							
Maximum Sink Current		V _{LDH_} = 3.8V		-40		-36	mA
Sink Programming Gain	ATC	V _{LDH_} = 0.2V, 3V, V _{LDL_} = 0.1V		-10.25	-10	-9.75	mA/V
Sink Current Offset (Combined Offset of LDH_ and GS)	I _{OS}	V _{LDH_} = 200mV		0		1000	μA
Sink-Current Temperature Coefficient		I _{SINK} = 35mA			+8		μA/°C
Sink-Current Power-Supply Rejection Ratio	PSRR	I _{SINK} = 25mA				±60	μA/V
		I _{SINK} = 35mA				±84	
Sink Current Linearity (Note 25)		V _{LDH_} = 100mV, 1V, 2.25V				±60	μA/V
		V _{LDH_} = 3V				±130	
GROUND SENSE							
GS Voltage Range	V _{GS}	Verified by GS common-mode error test		-250		+250	mV
GS Common-Mode Error		MAX9975AR	V _{DUT_} = -1.5V, V _{GS} = ±250mV, V _{LDH_} - V _{GS} = 0.2V			±20	μA
			V _{DUT_} = +4.5V, V _{GS} = ±250mV, V _{LDL_} - V _{GS} = 0.2V			±20	
		MAX9975AZ	V _{DUT_} = -1V, V _{GS} = ±250mV, V _{LDH_} - V _{GS} = 0.2V			±20	
			V _{DUT_} = +4.5V, V _{GS} = ±250mV, V _{LDL_} - V _{GS} = 0.2V			±20	
GS Input Bias Current		V _{GS} = 0V				±25	μA
AC CHARACTERISTICS (Z _L = 50Ω to GND)							
Enable Time (Note 26)	t _{EN}	I _{SOURCE} = 10mA, V _{COM_} = -1V		2.7	3.5	4.3	ns
		I _{SINK} = 10mA, V _{COM_} = 1V		2.7	3.5	4.3	
Disable Time (Note 26)	t _{DIS}	I _{SOURCE} = 10mA, V _{COM_} = 1V		1.5	2	2.5	ns
		I _{SINK} = 10mA, V _{COM_} = -1V		1.5	2	2.5	
Current Settling Time on Commutation (Note 27)		I _{SOURCE} = I _{SINK} = 1mA	To 10%	15		ns	
			To 1.5%	50			
		I _{SOURCE} = I _{SINK} = 20mA	To 10%	3	5		
			To 1.5%	15			
Spike During Enable/Disable Transition		I _{SOURCE} = I _{SINK} = 35mA, V _{COM_} = 0V			200	300	mV

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

MAX9975

ELECTRICAL CHARACTERISTICS (continued)

(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $T_J = +85^{\circ}C$, unless otherwise noted. All temperature coefficients are measured at $T_J = +60^{\circ}C$ to $+100^{\circ}C$, unless otherwise noted.) (Note 1)

- Note 1:** All minimum and maximum DC measurements and driver 3V rise- and fall-time test limits are 100% production tested. All other test limits are guaranteed by design. Tests are performed at nominal supply voltages, unless otherwise noted.
- Note 2:** Total for dual device at worst-case setting.
- Note 3:** Does not include above ground internal dissipation of the comparator outputs. Additional power dissipation is typically $(64mA \times V_{VCCO_})$.
- Note 4:** Externally forced voltages may exceed this range provided that the Absolute Maximum Ratings are not exceeded.
- Note 5:** Transition time from LLEAK being asserted to leakage current dropping below specified limits.
- Note 6:** Based on simulation results only.
- Note 7:** Transition time from LLEAK being deasserted to output returning to normal operating mode.
- Note 8:** With the exception of offset and gain/CMRR tests, reference input values are calibrated for offset and gain.
- Note 9:** Relative to straight line between 0 and 4.5V.
- Note 10:** Specifications measured at the endpoints of the full range. Full range for the MAX9975AR is $-1.3V \leq V_{DHFV_} \leq +6.5V$, $-1.5V \leq V_{DLV_} \leq +6.3V$, $-1.5V \leq V_{DTV_} \leq +6.5V$. Full range for the MAX9975AZ is $-0.8V \leq V_{DHFV_} \leq +7V$, $-1V \leq V_{DLV_} \leq +6.8V$, $-1V \leq V_{DTV_} \leq +7V$.
- Note 11:** Change in offset voltage with power supplies independently set to their minimum and maximum values.
- Note 12:** Nominal target value is 48Ω . Contact factory for alternate trim selections within the 45Ω to 51Ω range.
- Note 13:** $V_{DTV_}$ = midpoint of voltage swing, $R_S = 50\Omega$. Measurement is made using the comparator.
- Note 14:** Measured from the crossing point of DATA_ inputs to the settling of the driver output.
- Note 15:** Prop delays are measured from the crossing point of the differential input signals to the 50% point of the expected output swing. Rise time of the differential inputs DATA_ and RCV_ are 250ps (10% to 90%).
- Note 16:** Rising edge to rising edge or falling edge to falling edge.
- Note 17:** Specified amplitude is programmed. At this pulse width, the output reaches at least 90% of its nominal (DC) amplitude. The pulse width is measured at DATA_.
- Note 18:** Specified amplitude is programmed. Maximum data rate is specified in transitions per second. A square wave that reaches at least 90% of its programmed amplitude may be generated at one-half of this frequency.
- Note 19:** Crosstalk from either driver to the other. Aggressor channel is driving 3Vp.p into a 50Ω load. Victim channel is in term mode with $V_{DTV_} = +1.5V$.
- Note 20:** Indicative of switching speed from DHV_ or DLV_ to DTV_ and DTV_ to DHV_ or DLV_ when $V_{DLV_} < V_{DTV_} < V_{DHFV_}$. If $V_{DTV_} < V_{DLV_}$ or $V_{DTV_} > V_{DHFV_}$, switching speed is degraded by a factor of approximately 3.
- Note 21:** Change in offset voltage over the input range.
- Note 22:** Unless otherwise noted, all propagation delays are measured at 40MHz, $V_{DUT_} = 0$ to $+1V$, $V_{CHV_} = V_{CLV_} = +0.5V$, $t_R = t_F = 250ps$, $Z_S = 50\Omega$, driver in term mode with $V_{DTV_} = +0.5V$. Comparator outputs are terminated with 50Ω to 0.9V and $V_{CCO_} = 1.8V$. Measured from $V_{DUT_}$ crossing calibrated CHV_/CLV_ threshold to crossing point of differential outputs.
- Note 23:** At this pulse width, the output reaches at least 90% of its DC voltage swing. The pulse width is measured at the crossing points of the differential outputs.
- Note 24:** $V_{DUT_} = 200mV_{P-P}$. Overdrive = 100mV.
- Note 25:** Relative to segmented interpolations between 200mV, 2V, 2.5V, and 3.5V.
- Note 26:** Measured from crossing of LDEN_ inputs to the 50% point of the output current change.
- Note 27:** $V_{COM} = 1V$, $R_S = 50\Omega$, driving voltage = 1.55V to 0.45V transition and 0.45V to 1.55V transition (at 1mA) or +2.5V to -0.5V transition and -0.5V to +2.5V transition (at 20mA). Settling time is measured from $V_{DUT_} = 1V$ to I_{SINK}/I_{SOURCE} settling within specified tolerance.

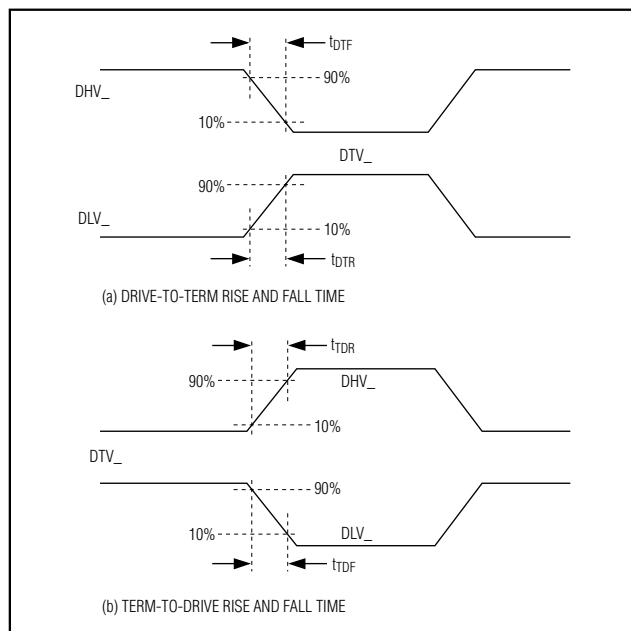


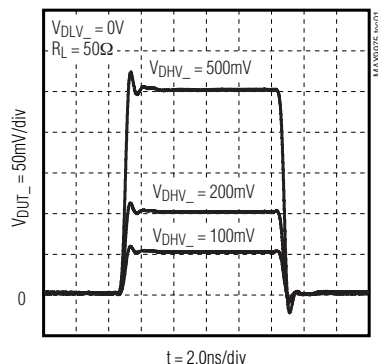
図1. 駆動から終端および終端から駆動の立上り/立下り時間

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

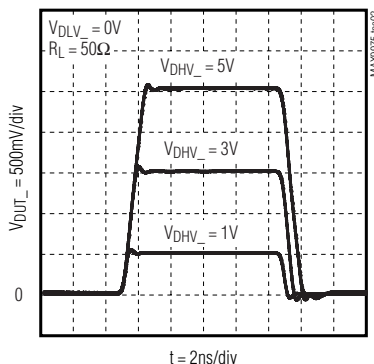
標準動作特性

(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $R_{DUT_}$ trimmed to 50Ω , $T_J = +85^\circ C$, unless otherwise noted.)

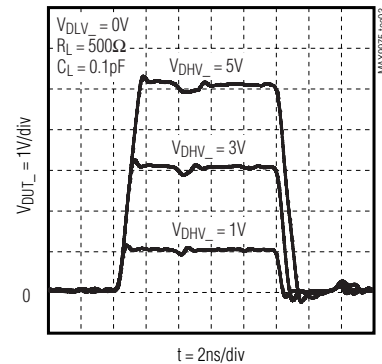
DRIVER SMALL-SIGNAL RESPONSE



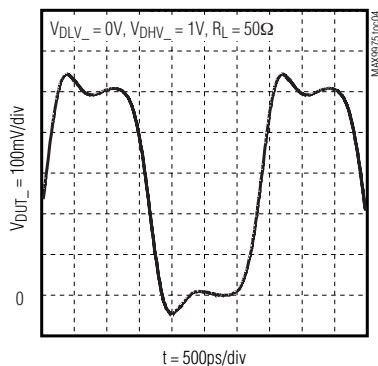
DRIVER LARGE-SIGNAL RESPONSE



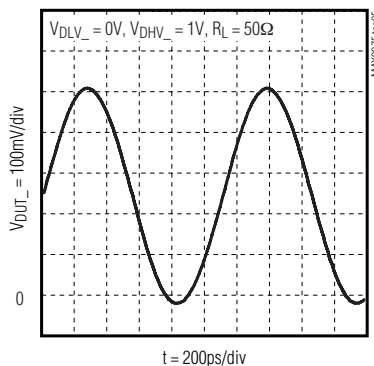
**DRIVER LARGE-SIGNAL RESPONSE
INTO 500Ω**



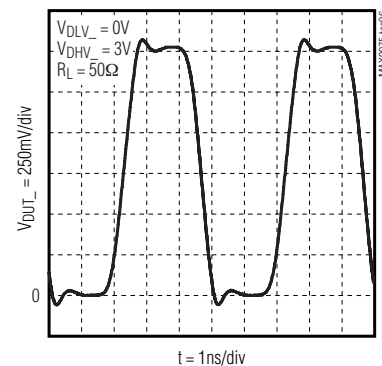
**DRIVER 1V, 600Mbps
SIGNAL RESPONSE**



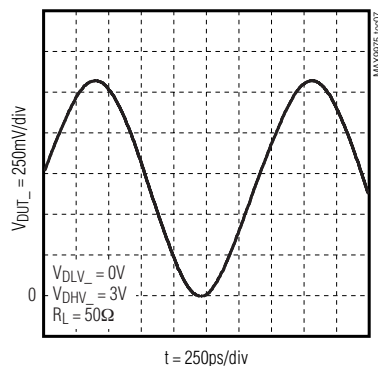
**DRIVER 1V, 1800Mbps
SIGNAL RESPONSE**



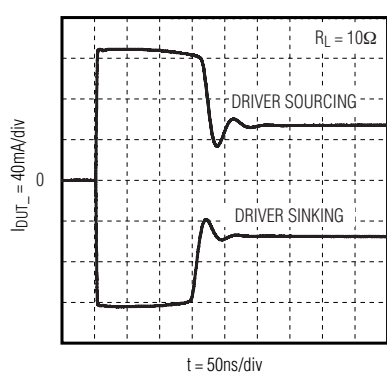
**DRIVER 3V, 400Mbps
SIGNAL RESPONSE**



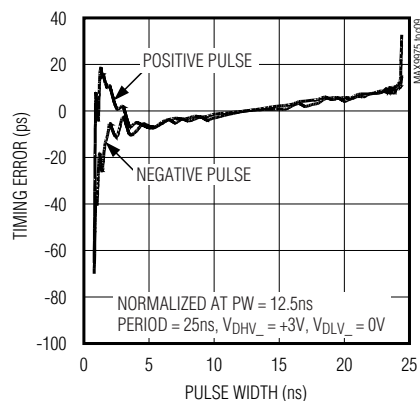
**DRIVER 3V, 1200Mbps
SIGNAL RESPONSE**



**DRIVER DYNAMIC
CURRENT-LIMIT RESPONSE**



**DRIVER 3V TRAILING-EDGE TIMING
ERROR vs. PULSE WIDTH**



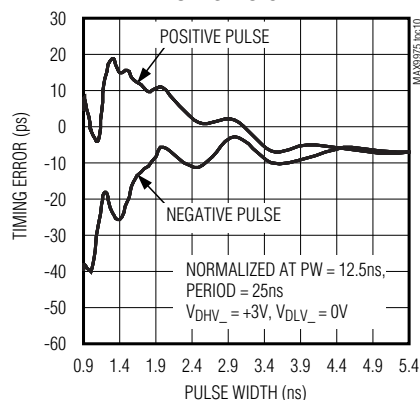
デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

標準動作特性(続き)

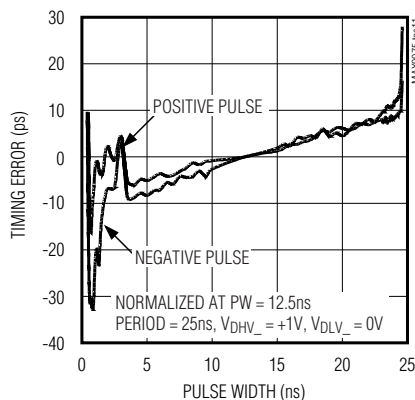
(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $R_{DUT_}$ trimmed to 50Ω , $T_J = +85^\circ C$, unless otherwise noted.)

MAX9975

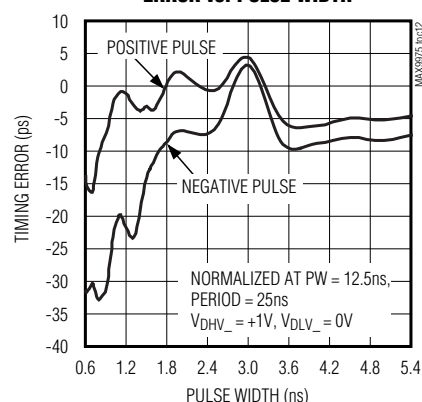
**DRIVER 3V TRAILING-EDGE TIMING
ERROR vs. PULSE WIDTH**



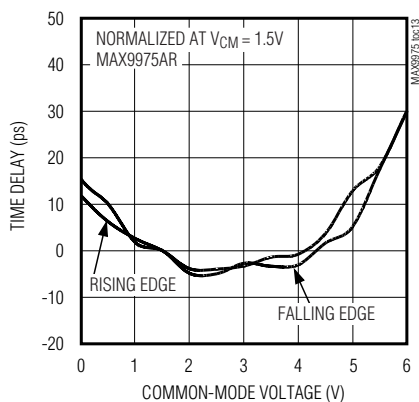
**DRIVER 1V TRAILING-EDGE TIMING
ERROR vs. PULSE WIDTH**



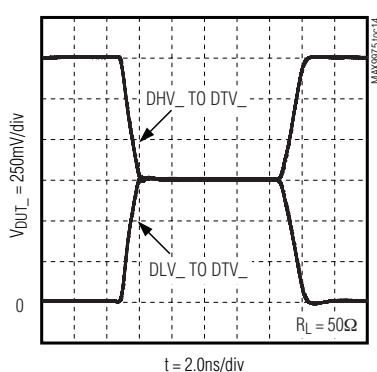
**DRIVER 1V TRAILING-EDGE TIMING
ERROR vs. PULSE WIDTH**



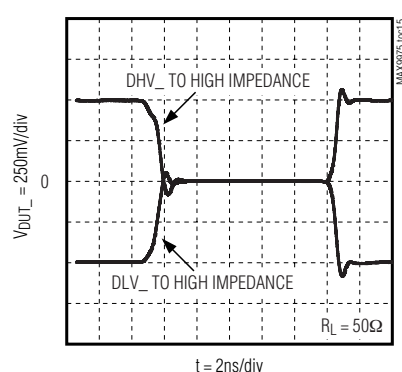
**DRIVER TIME DELAY
vs. COMMON-MODE VOLTAGE**



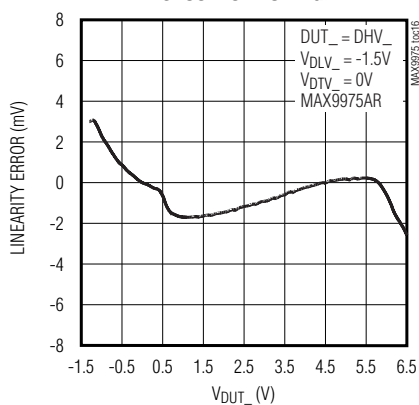
DRIVE-TO-TERM TRANSITION



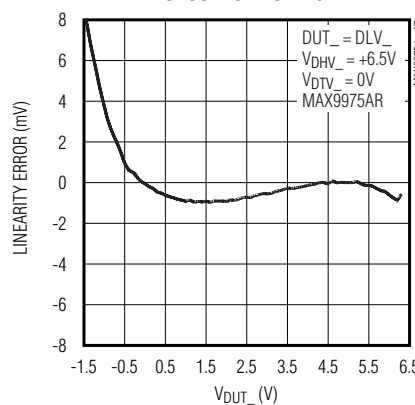
**DRIVE TO
HIGH-IMPEDANCE TRANSITION**



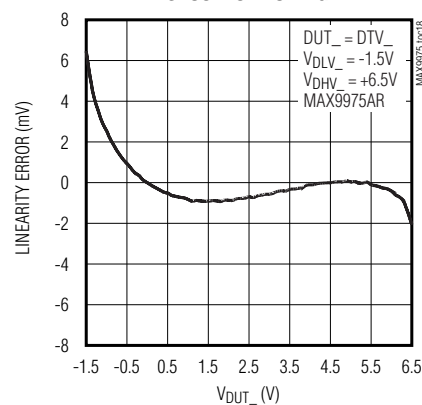
**DRIVER LINEARITY ERROR
vs. OUTPUT VOLTAGE**



**DRIVER LINEARITY ERROR
vs. OUTPUT VOLTAGE**



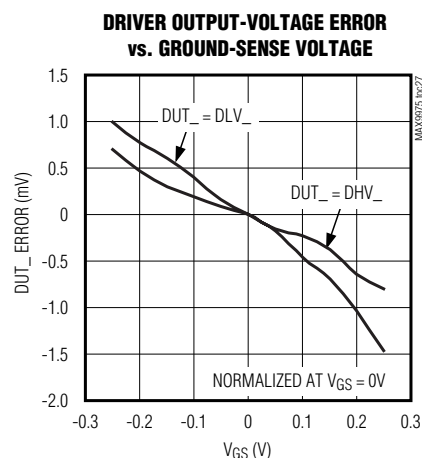
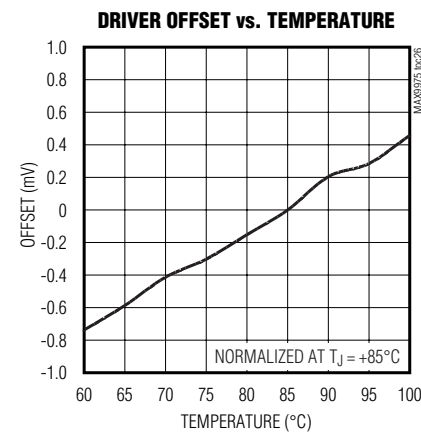
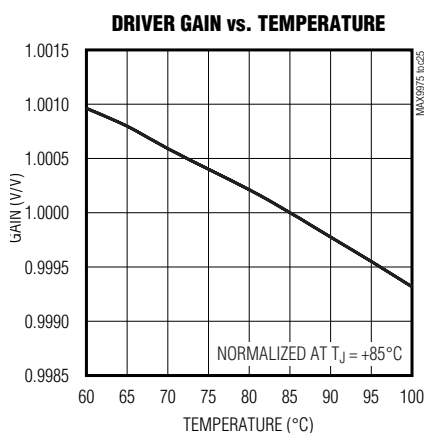
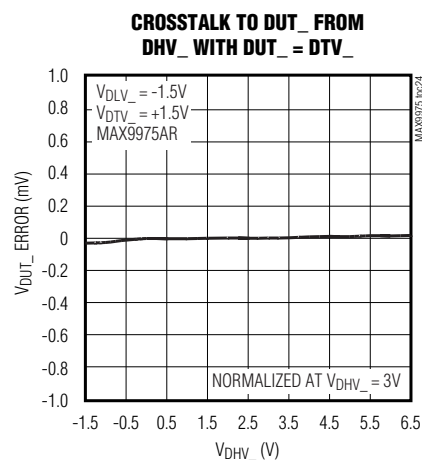
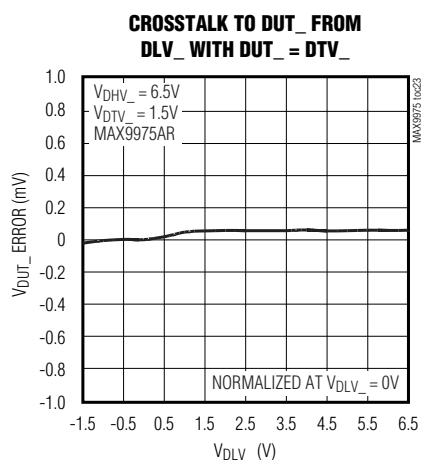
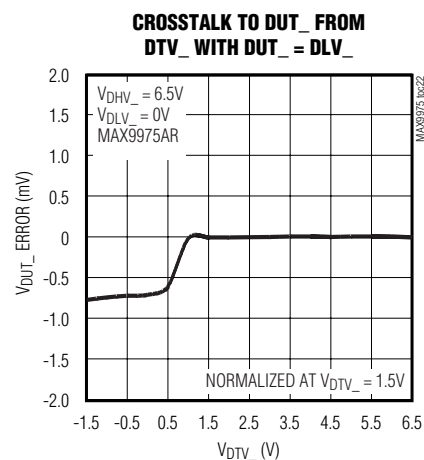
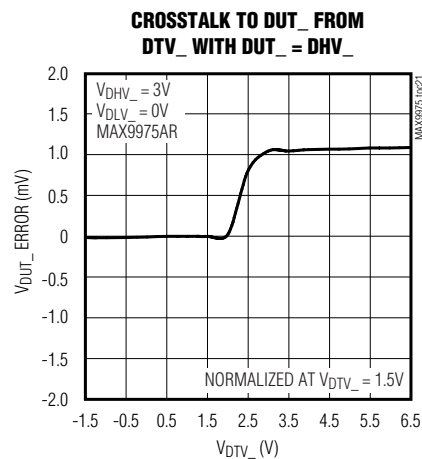
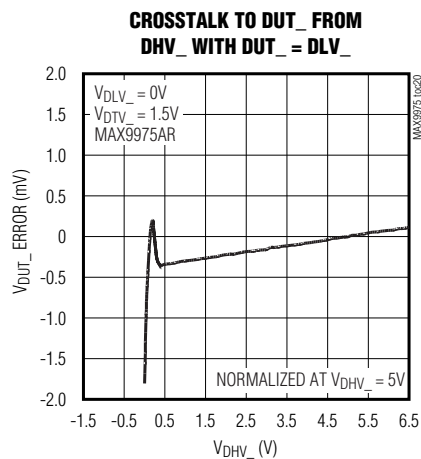
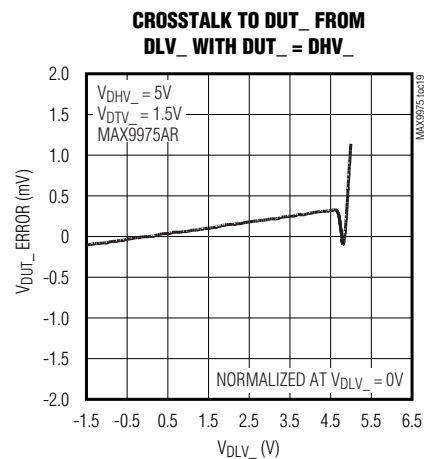
**DRIVER LINEARITY ERROR
vs. OUTPUT VOLTAGE**



デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

標準動作特性(続き)

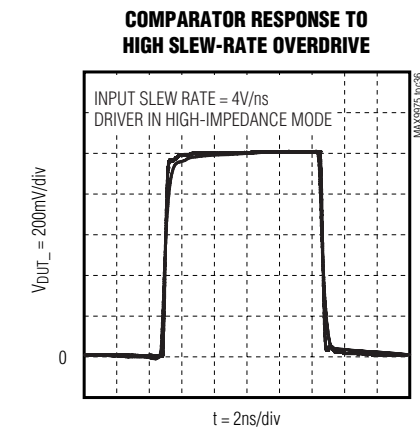
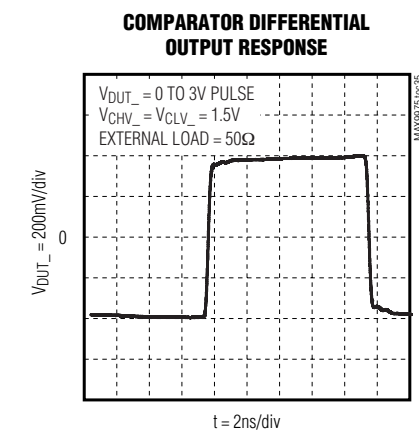
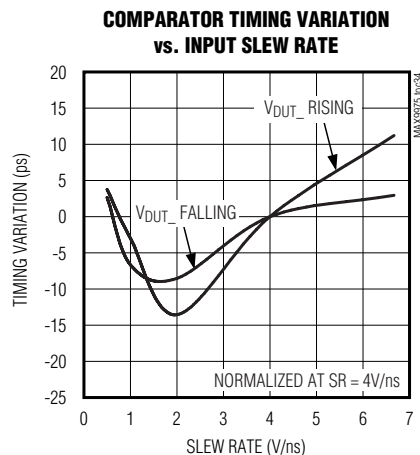
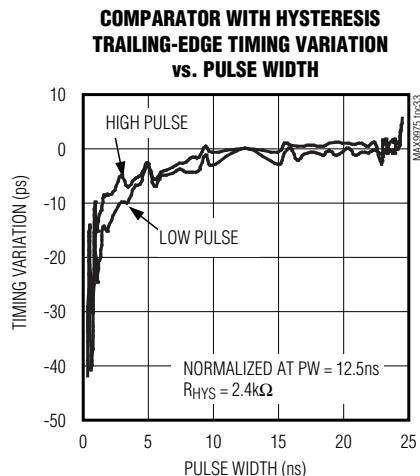
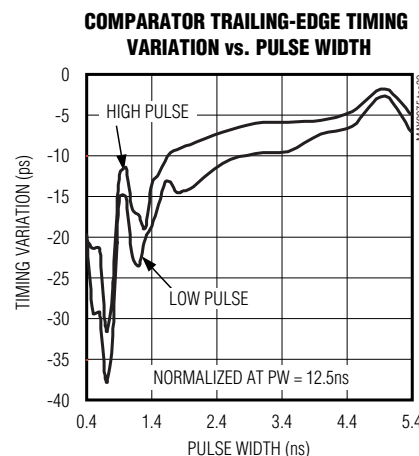
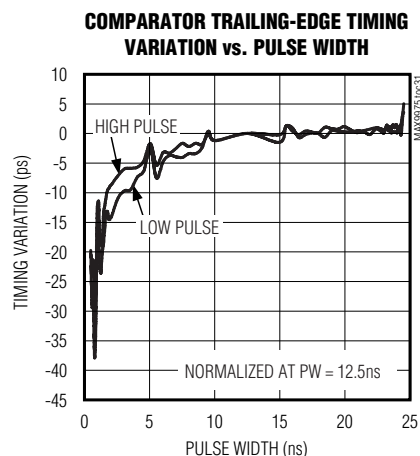
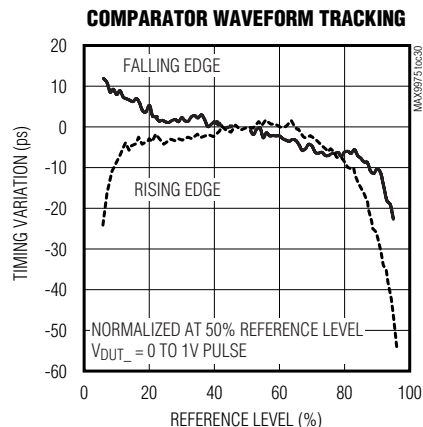
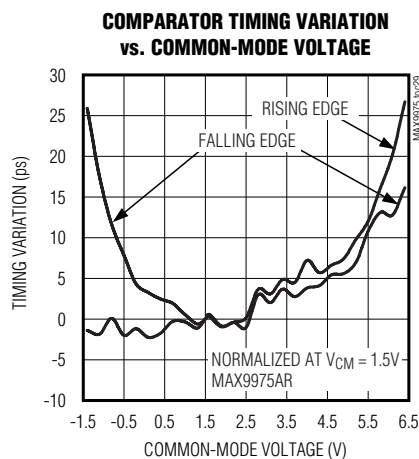
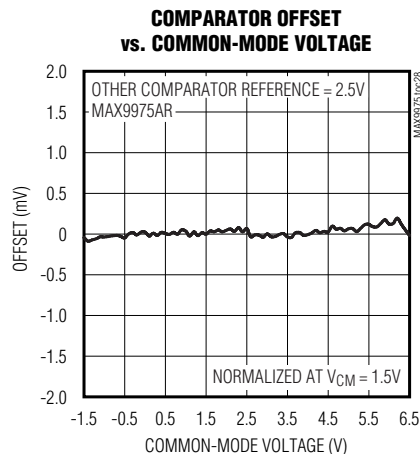
(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $R_{DUT_}$ trimmed to 50Ω , $T_J = +85^\circ C$, unless otherwise noted.)



デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

標準動作特性(続き)

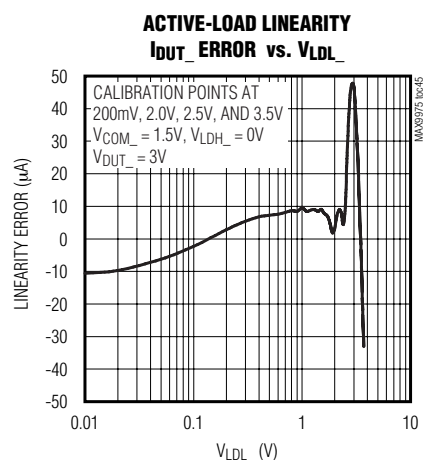
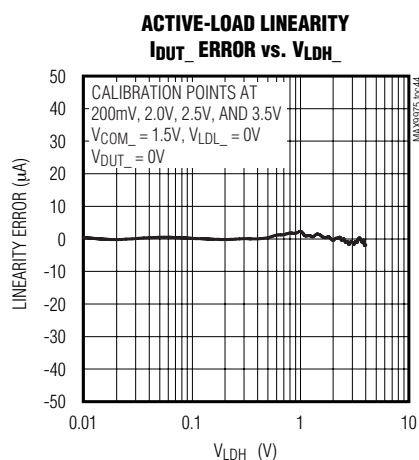
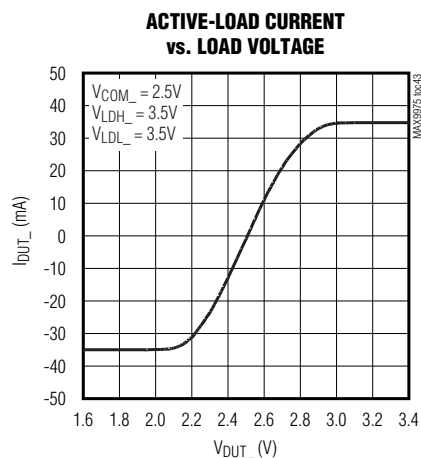
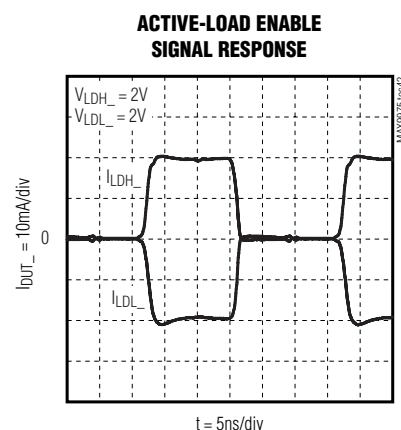
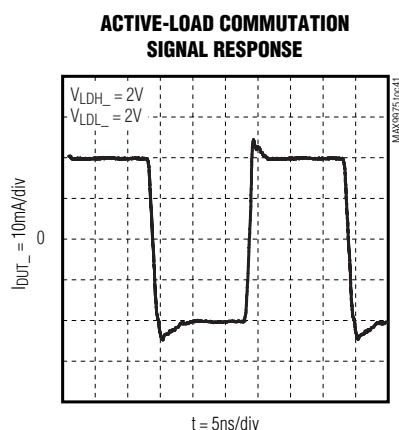
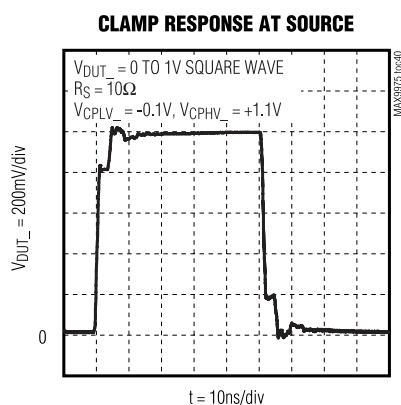
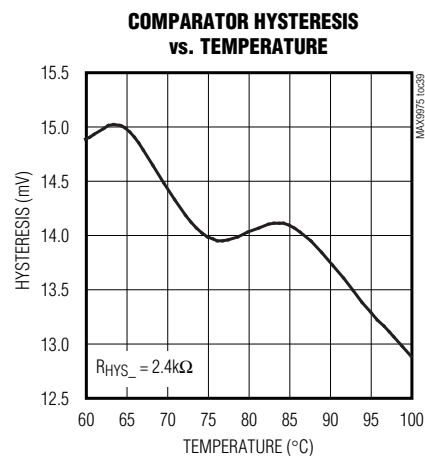
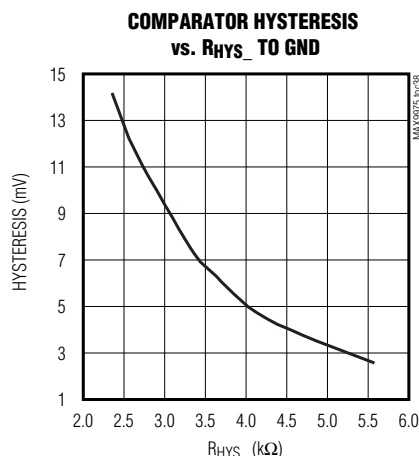
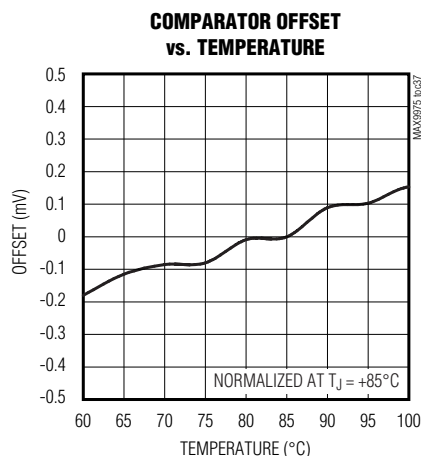
(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $R_{DUT_}$ trimmed to 50Ω , $T_J = +85^\circ C$, unless otherwise noted.)



デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

標準動作特性(続き)

(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $R_{DUT_}$ trimmed to 50Ω , $T_J = +85^\circ C$, unless otherwise noted.)

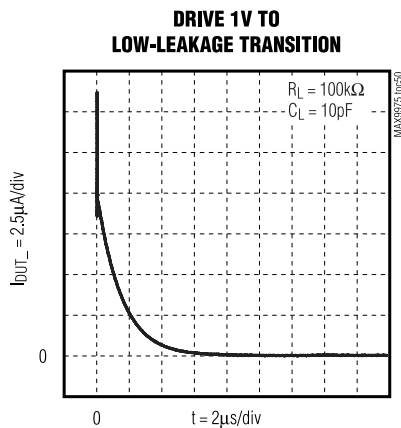
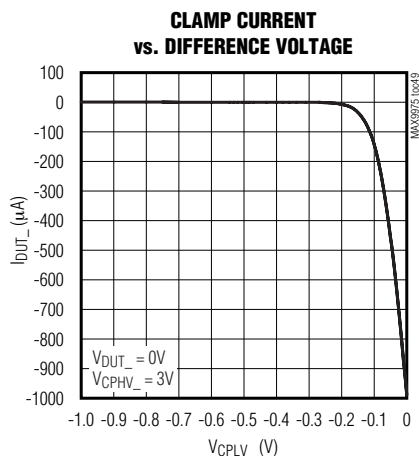
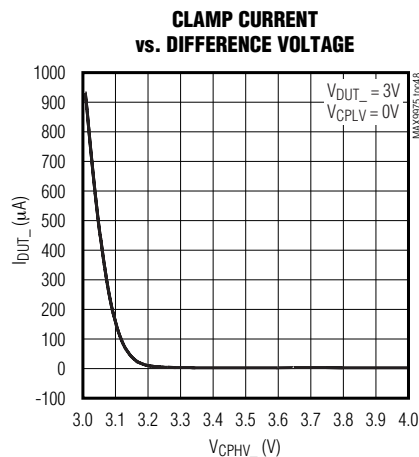
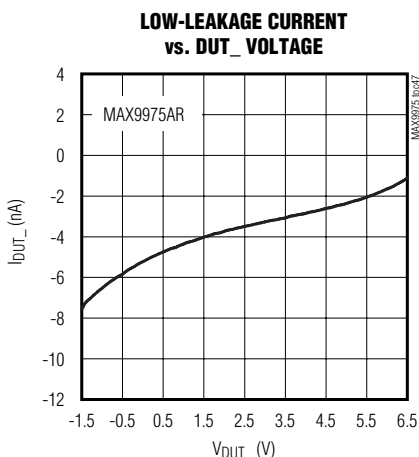
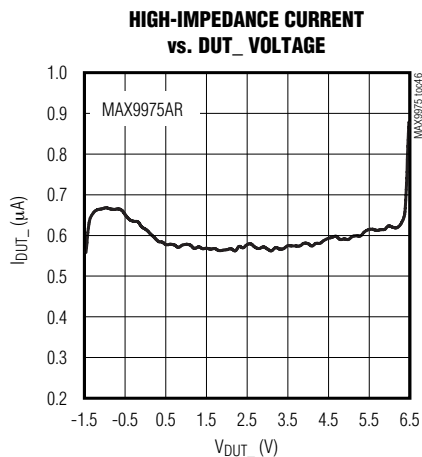


デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

標準動作特性(続き)

(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $R_{DUT_}$ trimmed to 50Ω , $T_J = +85^\circ C$, unless otherwise noted.)

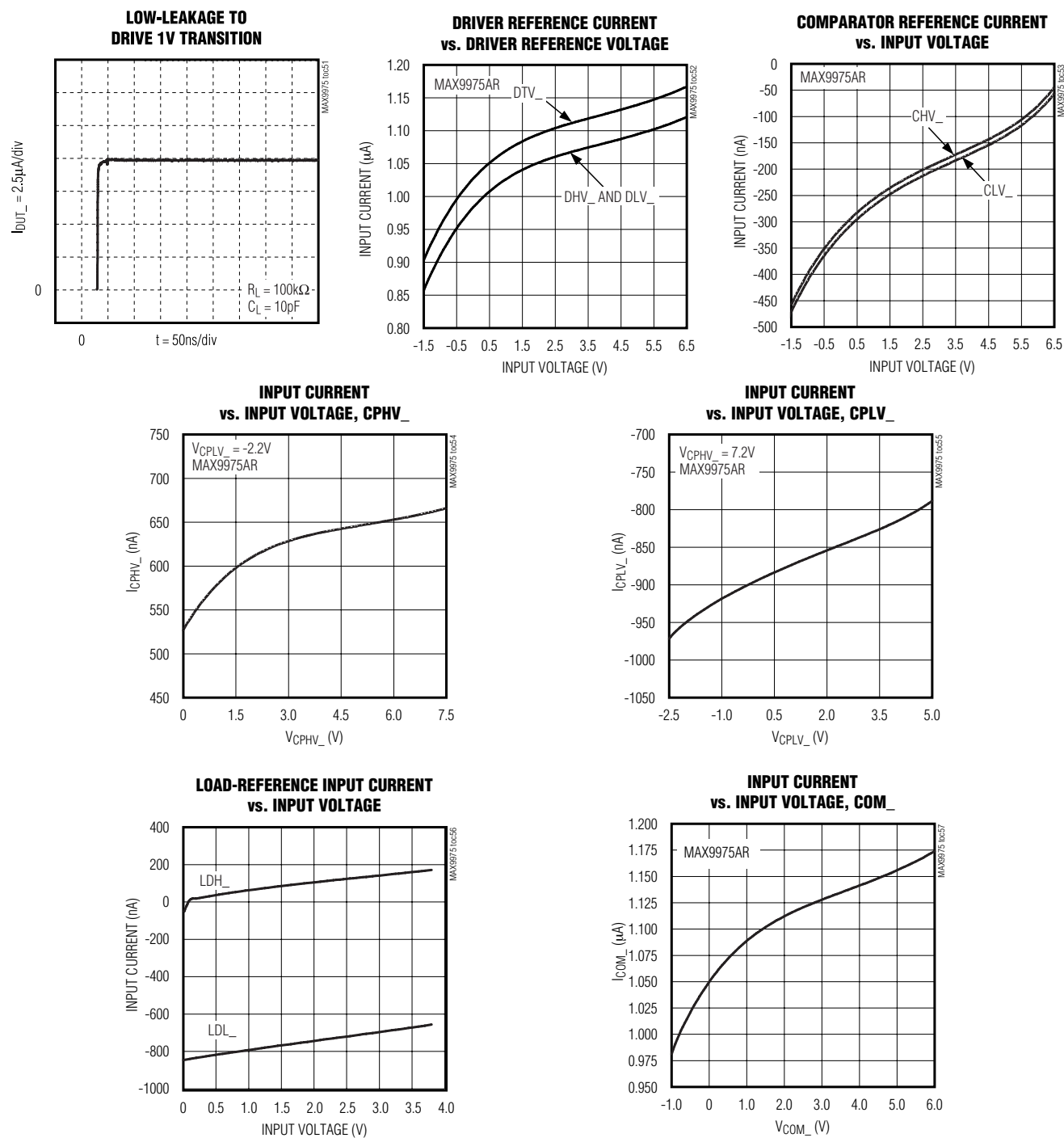
MAX9975



デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

標準動作特性(続き)

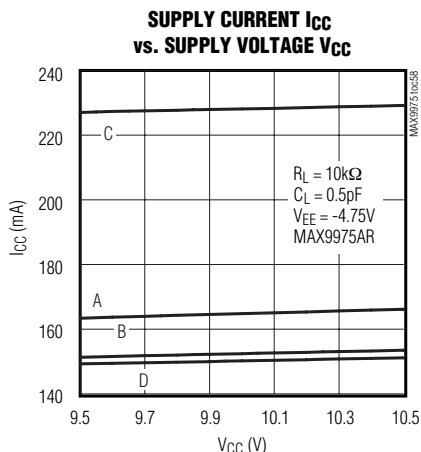
(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $R_{DUT_}$ trimmed to 50Ω , $T_J = +85^\circ C$, unless otherwise noted.)



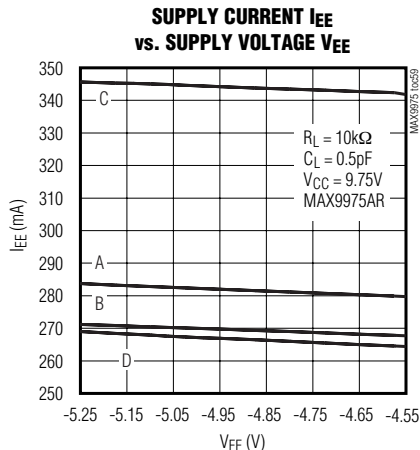
デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

標準動作特性(続き)

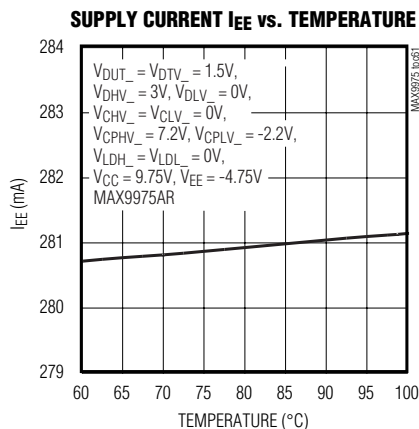
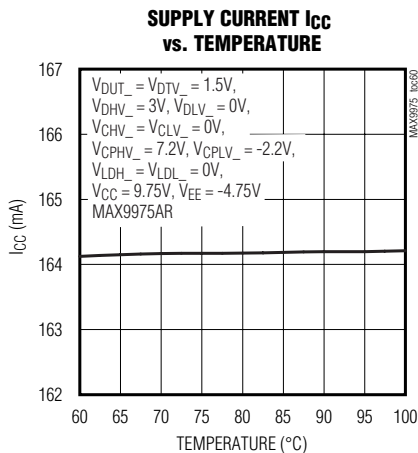
(MAX9975AR: $V_{CC} = +9.75V$, $V_{EE} = -4.75V$, $V_{CPHV_} = +7.2V$, $V_{CPLV_} = -2.2V$. MAX9975AZ: $V_{CC} = +10.25V$, $V_{EE} = -4.25V$, $V_{CPHV_} = +7.7V$, $V_{CPLV_} = -1.7V$. $V_{CCO_} = +1.8V$, $V_{LDH_} = V_{LDL_} = 0V$, $V_{GS} = 0V$, $R_{HYS_} = \text{open}$, $R_{DUT_}$ trimmed to 50Ω , $T_J = +85^\circ C$, unless otherwise noted.)



A: $V_{DUT_} = V_{DTV_} = 1.5V$, $V_{DHV_} = 3V$, $V_{DLV_} = 0V$,
 $V_{CHV_} = V_{CLV_} = 0V$, $V_{CPHV_} = 7.2V$, $V_{CPLV_} = -2.2V$,
 $V_{LDH_} = V_{LDL_} = 0V$, $I_{SINK} = I_{SOURCE} = 0$
B: SAME AS A EXCEPT DRIVER DISABLED HIGH IMPEDANCE
AND LOAD ENABLED
C: SAME AS B EXCEPT $I_{SOURCE} = I_{SINK} = 35mA$,
 $V_{COM_} = 1.5V$, $R_L = 0$
D: SAME AS C EXCEPT LOW-LEAKAGE MODE ASSERTED



A: $V_{DUT_} = V_{DTV_} = 1.5V$, $V_{DHV_} = 3V$, $V_{DLV_} = 0V$,
 $V_{CHV_} = V_{CLV_} = 0V$, $V_{CPHV_} = 7.2V$, $V_{CPLV_} = -2.2V$,
 $V_{LDH_} = V_{LDL_} = 0V$, $I_{SINK} = I_{SOURCE} = 0$
B: SAME AS A EXCEPT DRIVER DISABLED HIGH IMPEDANCE
AND LOAD ENABLED
C: SAME AS B EXCEPT $I_{SOURCE} = I_{SINK} = 35mA$,
 $V_{COM_} = -1V$, $R_L = 0$
D: SAME AS C EXCEPT LOW-LEAKAGE MODE ASSERTED



MAX9975

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

端子説明

端子	名称	機能
1	TEMP	温度モニタ出力
2, 9, 12, 14, 17, 24, 35, 45, 46, 60, 80, 81, 91	VEE	負の電源入力
3, 5, 10, 16, 21, 23, 25, 34, 43, 44, 82, 83, 92	GND	グラウンド接続
4, 11, 15, 22, 33, 41, 42, 66, 84, 85, 93	VCC	正の電源入力
6, 8, 18, 20, 54, 72	N.C.	接続なし。接続しないでください。
7	DUT1	チャンネル1 DUT入出力。ドライバ、コンパレータ、クランプ、および負荷の複合I/Oです。
13	GS	グラウンド検出。GSはLDH_とLDL_のグラウンドリファレンスです。
19	DUT2	チャンネル2 DUT入出力。ドライバ、コンパレータ、クランプ、および負荷の複合I/Oです。
26	CLV2	チャンネル2ローコンパレータのリファレンス入力
27	CHV2	チャンネル2ハイコンパレータのリファレンス入力
28	DLV2	チャンネル2ドライバローリファレンス入力
29	DTV2	チャンネル2ドライバ終端リファレンス入力
30	DHV2	チャンネル2ドライバ/ハイリファレンス入力
31	CPLV2	チャンネル2ロークランプリファレンス入力
32	CPHV2	チャンネル2ハイクランプリファレンス入力
36	NCH2	チャンネル2ハイコンパレータ出力。チャンネル2ハイコンパレータの差動出力です。
37	CH2	
38	VCCO2	チャンネル2 コレクタ電圧入力。チャンネル2コンパレータ出力終端抵抗に対する電圧入力です。出力終端抵抗に対するプルアップ電圧および電流を提供します。
39	NCL2	チャンネル2ローコンパレータ出力。チャンネル2ローコンパレータの差動出力です。
40	CL2	
47	COM2	チャンネル2アクティブ負荷整流電圧リファレンス入力

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

MAX9975

端子説明(続き)

端子	名称	機能
48	LDL2	チャンネル2アクティブ負荷ソース電流リファレンス入力
49	LDH2	チャンネル2アクティブ負荷シンク電流リファレンス入力
50	HYS2	チャンネル2シングルエンド比較モード用ヒステリシス入力。差動比較モードの場合はHYS1を参照してください。公称値は $V_{HYS2} = -1V$ です。
51	TDATA2	チャンネル2データ終端電力入力。DATA2およびNDATA2差動入力に対する終端電圧入力です。
52	NDATA2	チャンネル2マルチプレクサ制御入力。差動制御のDATA2とNDATA2で、ドライバ2の入力をDHV2またはDLV2から選択します。DHV2を選択するには、DATA2をNDATA2より高く駆動します。DLV2を選択するには、NDATA2をDATA2より高く駆動します。
53	DATA2	
55	NRCV2	チャンネル2マルチプレクサ制御入力。差動制御のRCV2とNRCV2で、チャンネル2を受信モードにします。チャンネル2を受信モードにするには、RCV2をNRCV2より高く駆動します。チャンネル2を駆動モードにするには、NRCV2をRCV2より高く駆動します。
56	RCV2	
57	TLDEN2	チャンネル2負荷イネーブル終端電圧入力。LDEN2およびNLDEN2差動入力に対する終端電圧入力です。
58	NLDEN2	チャンネル2マルチプレクサ制御入力。差動制御のLDEN2とNLDEN2で、アクティブ負荷をイネーブル/ディセーブルします。チャンネル2のアクティブ負荷をイネーブルするには、LDEN2をNLDEN2より高く駆動します。チャンネル2のアクティブ負荷をディセーブルするには、NLDEN2をLDEN2より高く駆動します。
59	LDEN2	
61	$\overline{RST}$	リセット入力。シリアルレジスタの非同期リセット入力です。 $\overline{RST}$ はアクティブローです。
62	$\overline{CS}$	チップ選択入力。シリアルポートを作動させる入力です。 $\overline{CS}$ はアクティブローです。
63	THR	シングルエンドロジックスレッショルド。THRを未接続のままにしてスレッショルドを+1.25Vに設定するか、または強制的にTHRを任意のスレッショルド電圧にします。
64	SCLK	シリアルクロック入力。シリアルポートのクロックです。
65	DIN	データ入力。シリアルポートのデータ入力です。
67	LDEN1	チャンネル1マルチプレクサ制御入力。差動制御のLDEN1とNLDEN1で、アクティブ負荷をイネーブル/ディセーブルします。チャンネル1のアクティブ負荷をイネーブルするには、LDEN1をNLDEN1より高く駆動します。チャンネル1のアクティブ負荷をディセーブルするには、NLDEN1をLDEN1より高く駆動します。
68	NLDEN1	
69	TLDEN1	チャンネル1負荷イネーブル終端電圧入力。LDEN1およびNLDEN1差動入力に対する終端電圧入力です。

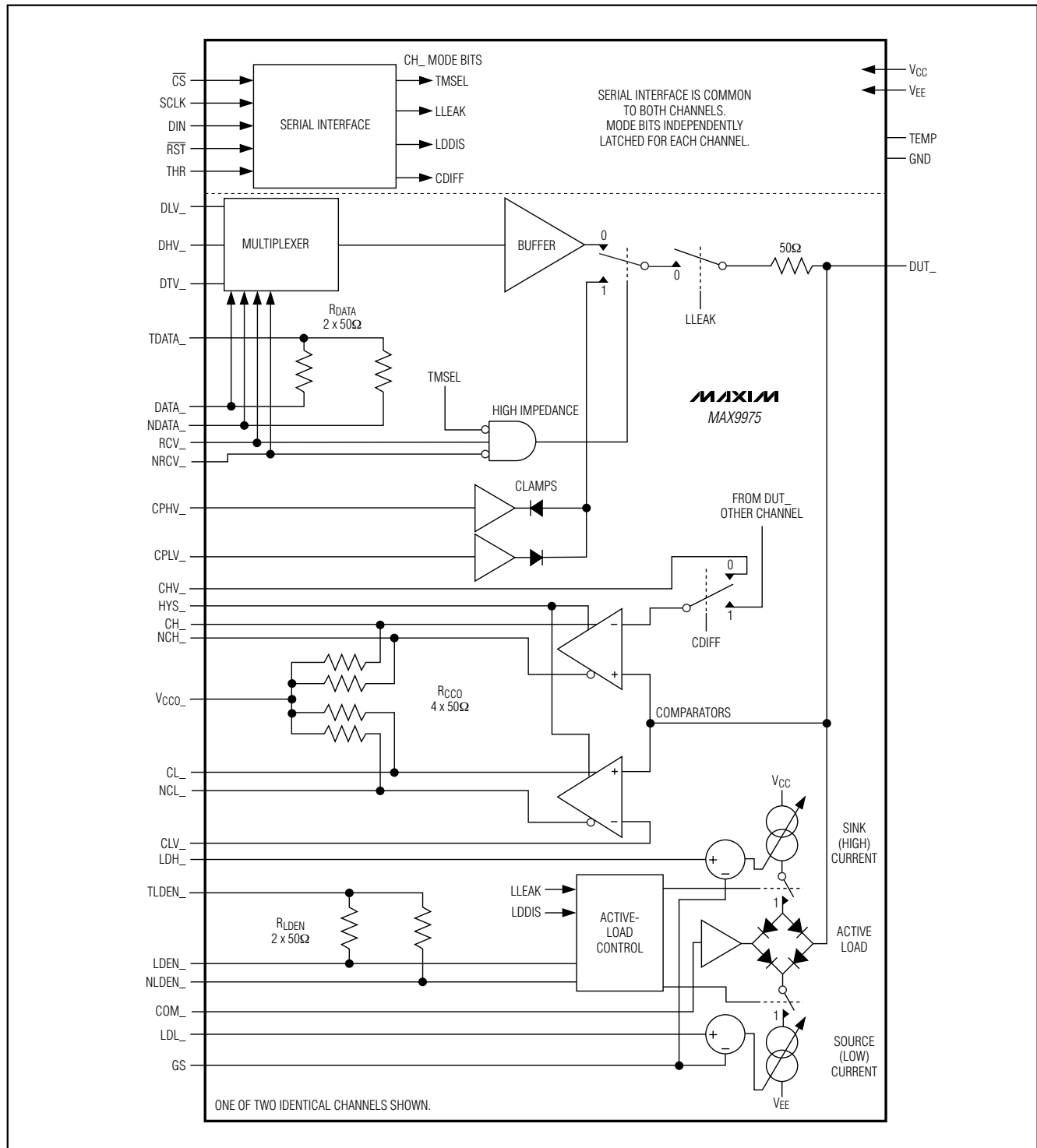
デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

端子説明(続き)

端子	名称	機能
70	RCV1	チャンネル1マルチプレクサ制御入力。差動制御のRCV1とNRCV1で、チャンネル1を受信モードにします。チャンネル1を受信モードにするには、RCV1をNRCV1より高く駆動します。チャンネル1を駆動モードにするには、NRCV1をRCV1より高く駆動します。
71	NRCV1	
73	DATA1	チャンネル1マルチプレクサ制御入力。差動制御のDATA1とNDATA1で、ドライバ1の入力をDHV1またはDLV1から選択します。DHV1を選択するには、DATA1をNDATA1より高く駆動します。DLV1を選択するには、NDATA1をDATA1より高く駆動します。
74	NDATA1	
75	TDATA1	チャンネル1データ終端電力入力。DATA1およびNDATA1差動入力に対する終端電圧入力です。
76	HYS1	チャンネル1シングルエンド比較モード用ヒステリシス入力。差動比較モードのチャンネル1とチャンネル2のヒステリシス入力です。公称値は $V_{HYS1} = -1V$ です。
77	LDH1	チャンネル1アクティブ負荷シンク電流リファレンス入力
78	LDL1	チャンネル1アクティブ負荷ソース電流リファレンス入力
79	COM1	チャンネル1アクティブ負荷整流電圧リファレンス入力
86	CL1	チャンネル1ローコンパレータ出力。チャンネル1ローコンパレータの差動出力です。
87	NCL1	
88	VCCO1	チャンネル1コレクタ電圧入力。チャンネル1コンパレータ出力終端抵抗に対する電圧入力です。出力終端抵抗に対するプルアップ電圧および電流を提供します。
89	CH1	チャンネル1ハイコンパレータ出力。チャンネル1ハイコンパレータの差動出力です。
90	NCH1	
94	CPHV1	チャンネル1ハイクランプリファレンス入力
95	CPLV1	チャンネル1ロークランプリファレンス入力
96	DHV1	チャンネル1ドライバハイリファレンス入力
97	DTV1	チャンネル1ドライバ終端リファレンス入力
98	DLV1	チャンネル1ドライバローリファレンス入力
99	CHV1	チャンネル1ハイコンパレータリファレンス入力
100	CLV1	チャンネル1ローコンパレータリファレンス入力

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

機能ブロック図



MAX9975

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

詳細

MAX9975デュアル、低電力、高速、ピンエレクトロニクス用DCL ICは、各チャネルについて、3レベルのピンドライバ、デュアルコンパレータ、可変クランプ、およびアクティブ負荷を内蔵しています。差動コンパレータの追加によって、2つのチャネル間の比較が可能になっています。ドライバは、 $-1.5V \sim +6.5V$ (MAX9975AR) または $-1.0V \sim +7.0V$ (MAX9975AZ) の動作電圧範囲と高速動作を特長としており、ハイインピーダンスモードとアクティブ終端(第3レベル駆動)モードを備え、低い電圧振幅でも極めて高いリニアリティを示します。デュアルコンパレータは、幅広い入力条件にわたって変動(タイミング変動)のない、差動出力を備えています。クランプは、デバイスをハイインピーダンスレシーバとして構成した場合に、高速DUT波形のダンピングを行います。プログラマブルな負荷は、最大35mAのソースおよびシンク電流を供給します。この負荷によって、接触/連続試験、 I_{OH} と I_{OL} の実速度パラメトリック試験、および高出カインピーダンスのデバイスのプルアップが容易になります。

高速入力における内蔵抵抗によって、CMLインタフェースとの互換性が与えられます。さらに、選択可能な内蔵プルアップ抵抗を備えた柔軟性の高いオープンコレクタ出力をコンパレータに利用できます。これらの機能によって、回路基板上のディスクリート部品点数が大幅に減少します。

3線式の低電圧CMOS互換シリアルインタフェースを通して、MAX9975の低リーク、負荷ディセーブル、

スルーレート、差動/ウィンドウコンパレータ、およびトライステート/終端動作構成のプログラムを行います。

MAX9975とMAX9969の互換性

MAX9975はMAX9969とピン互換であり、機能的にも類似しています。MAX9975は、以下の点でMAX9969と異なります。

- MAX9975はDHV₋、DLV₋、およびDTV₋の各利得誤差が少ない。
- MAX9975にはプログラマブルなスルーレート制御がなく、スルーレート制御ビットは無視される。
- MAX9975はプログラマブルなヒステリシスを備えている。
- MAX9975は2倍のコンパレータ出力電流を特長としている。
- MAX9975AZは $-1V \sim +7V$ の動作範囲を特長としている。

出力ドライバ

ドライバ入力は、DHV₋、DLV₋、またはDTV₋の3つの電圧入力から1つを選択する高速マルチプレクサです。この切り替え操作は、高速入力DATA₋とRCV₋ およびモード制御ビットTMSELによって制御されます(表1)。

DUT₋は、バッファ出力モードとハイインピーダンスモードの間で高速にトグル可能であり、また低リークモードに移行させることもできます(図2、表1)。ハイインピーダンスモードでは、クランプが接続されます。高速入力

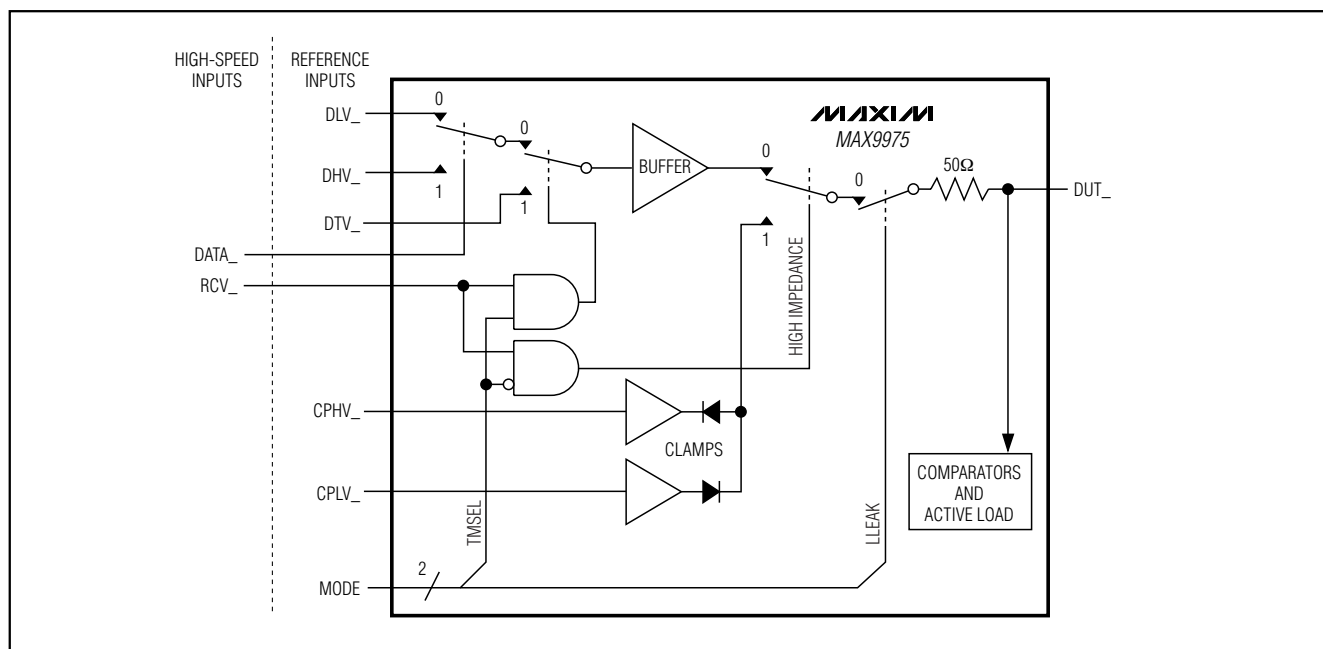


図2. 単純化したドライバチャネル

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

MAX9975

表1 ドライバのロジック

EXTERNAL CONNECTIONS		INTERNAL CONTROL REGISTER		DRIVER OUTPUT
DATA	RCV	TMSEL	LLEAK	
1	0	X	0	Drive to DHV_
0	0	X	0	Drive to DLV_
X	1	1	0	Drive to DTV_ (term mode)
X	1	0	0	High-impedance mode (high-Z)
X	X	X	1	Low-leakage mode

RCV_とモード制御ビットTMSELおよびLLEAKが、切り替えを制御します。ハイインピーダンスモードでは、DUT_のバイアス電流は0~3Vの範囲にわたって3 μ A未満であり、かつノードは高速信号に追従する能力を維持します。低リークモードでは、DUT_のバイアス電流はさらに15nA未満に低減されますが、信号への追従は低速になります。詳細については、「低リークモード、LLEAK」の項を参照してください。

公称ドライバ出力抵抗は、異なる値に調整することができます。45 Ω ~51 Ω の範囲の各抵抗値についてはお問い合わせください。

クランプ

チャンネルをハイインピーダンスレシーバとして構成する場合は、DUT_の電圧を制限し、反射を抑制するように電圧クランプ(ハイ、CPHV_ およびロー、CPLV_)を設定してください。クランプは、大電流バッファの出力に接続されたダイオードとして動作します。内部の回路が、1mAクランプ電流におけるダイオード電圧降下を補償します。クランプ電圧は、外部接続CPHV_とCPLV_を使って設定します。クランプは、ドライバがハイインピーダンスモードの場合にのみイネーブルされます(図2)。トランジエント抑制のため、予想されるDUT_電圧範囲のほぼ最小値と最大値にクランプ電圧を設定します。最適なクランプ電圧はアプリケーションによって異なるため、経験に基づいて決定する必要があります。クランプが必要ない場合は、予想されるDUT_電圧範囲の少なくとも0.7V外側にクランプ電圧を設定してください。DUT_の負荷なしで過電圧保護は有効なままにすることが可能です。

コンパレータ

MAX9975は、チャンネル当り2つの独立した高速コンパレータを備えています。各コンパレータには、内部でDUT_に接続された入力1つと、CHV_またはCLV_に

接続されたもう1つの入力を備えています(機能ブロック図参照)。コンパレータ出力は、表2および3に示すように、入力条件の論理的結果になります。

コンパレータの差動出力は、幅広いロジックファミリとのインタフェースを容易にするため、オープンコレクタ出力になっています。内蔵終端抵抗によって、2つの出力間で16mAの電流ソースが切り替えられます(図3)。これらの終端抵抗によって、出力が電圧入力V_{CCO}_に接続されます。V_{CCO}_を、希望するV_{OH}電圧に接続してください。各出力は、公称800mV_{p-p}の振幅と50 Ω のソース終端を備えています。追加の外付け50 Ω デスティネーション終端を使用してラインを二重終端すると、公称800mVの振幅が半分になります。

上のコンパレータは、LVDSおよびその他の差動DUT_信号用の差動レシーバとして構成可能です。モードビットCDIFFがオンのとき、両方のチャンネルについて上位コンパレータ入力はDUT_出力から回されます。

ヒステリシス

コンパレータ機能にはヒステリシス制御が取り入れられています。ヒステリシスはノイズを排除し、低スルー入力信号での発振を防ぎます。外付けの抵抗によって、ヒステリシスのレベルを制御します。MAX9975がシングルエンド比較モードにプログラムされている場合(CDIFF = 0)、HYS1がチャンネル1を制御しHYS2がチャンネル2を制御します。HYS1は、MAX9975が差動比較モードにプログラムされている場合に(CDIFF = 1)、チャンネル2のハイコンパレータ出力を制御します。HYS_を未接続にすると、ヒステリシスは0mVにプログラムされます。ゼロ以外のヒステリシスをプログラムするには、外付けの抵抗をHYS_とGNDの間に接続します。典型的な抵抗値に関しては、「標準動作特性」の項を参照してください。

表2 コンパレータのロジック、CDIFF = 0
(シングルエンド比較モード)

DUT_ > CHV_	DUT_ > CLV_	CL_	CH_
0	0	0	0
0	1	1	0
1	0	0	1
1	1	1	1

表3 コンパレータのロジック、CDIFF = 1
(差動比較モード)

DUT1 > DUT2	DUT_ > CLV_	CL_	CH_
0	0	0	0
0	1	1	0
1	0	0	1
1	1	1	1

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

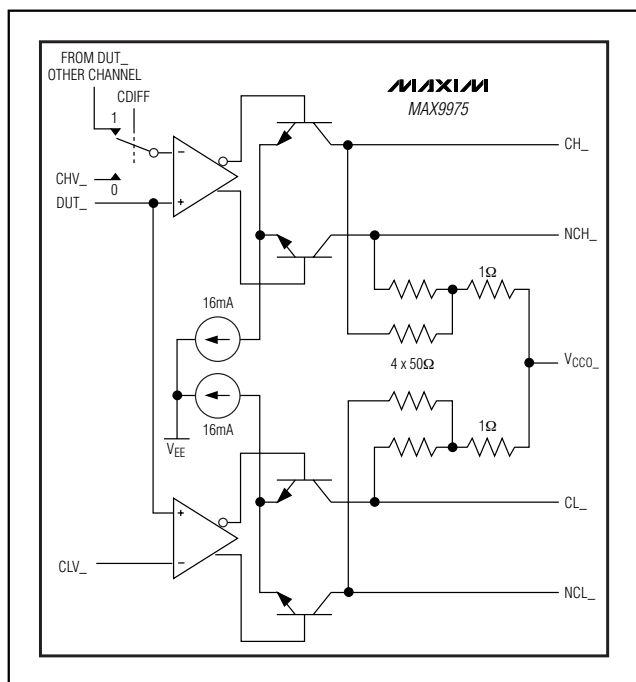


図3. オープンコレクタのコンパレータ出力

アクティブ負荷

アクティブ負荷は、リニアにプログラマブルなAB級ソース/シンク電流ソース、通信バッファ、およびダイオードブリッジで構成されます(機能ブロック図参照)。アナログ制御入力LDH_およびLDL_が、それぞれ0~35mAの範囲でシンク電流とソース電流をプログラムします。アナログリファレンス入力COM_は、通信バッファの出力電圧を設定します。ソースとシンクの命名規約は、DUTを基準としています。MAX9975から流れ出す電流がシンク電流、MAX9975に流れ込む電流がソース電流ということになります。MAX9975のAB級の負荷は、従来のアクティブ負荷回路に比べて大幅な効率改善を備えています。

$V_{DUT} > V_{COM}$ の場合、プログラムされたソース(ロー)電流がDUTから流れます。 $V_{DUT} < V_{COM}$ の場合、プログラムされたシンク(ハイ)電流がDUTに流れます。

高速差動入力LDEN_と、制御ワード中の2つのビット(LDDISとLLEAK)によって、負荷が制御されます(表4)。負荷がイネーブルされている場合、内部のソースおよびシンク電流ソースがダイオードブリッジに接続されます。負荷がディセーブルされている場合、内部の電流ソースはグラウンドにシャントされ、ブリッジの上端と下端はフロート状態になります(機能ブロック図参照)。LLEAKによって負荷は低リークモードに移行し、LDEN_は無視されます。さらに詳細な情報については、「低リークモード、LLEAK」の項を参照してください。

LDDIS

一部のテスター構成では、ドライバハイインピーダンス信号の補信号(RCV_)によって負荷のイネーブルが駆動されるため、ドライバをディセーブルすると負荷がイネーブルされ、逆にドライバをイネーブルすると負荷がディセーブルされることになります。LDDIS信号によって、LDEN_の状態とは独立に負荷をディセーブルすることができます(表4)。

GS入力

GSはグラウンド検出入力です。MAX5631やMAX5734などのレベル設定DACで、MAX9975のアクティブ負荷、ドライバ、コンパレータ、およびクランプをプログラムします。すべてのDACレベルが V_{GS} によってオフセットされるのが一般的ですが、MAX9975のグラウンド検出入力の動作は、アクティブ負荷電流に関してこのオフセットをゼロにします。GSをDACが使用しているのと同じグラウンドリファレンスに接続してください。 $(V_{LDL} - V_{GS})$ によってソース電流が+10mA/Vの割合で設定されます。 $(V_{LDH} - V_{GS})$ によってシンク電流が-10mA/Vの割合で設定されます。

GSの変動が存在する場合に8Vの範囲を維持するため、DHV_、DLV_、DTV_、CPHV_、CPLV_、およびCOM_の各範囲がGS分だけオフセットされます。GSの変動がある場合、適切な電源ヘッドルームを維持する必要があります。次の条件を確保してください。

$$V_{CC} \geq 9.5V + \text{Max}(V_{GS}) \text{ (MAX9975AR)}$$

$$V_{CC} \geq 10.0V + \text{Max}(V_{GS}) \text{ (MAX9975AZ)}$$

$$V_{EE} \leq -4.5V + \text{Min}(V_{GS}) \text{ (MAX9975AR)}$$

$$V_{EE} \leq -4.0V + \text{Min}(V_{GS}) \text{ (MAX9975AZ)}$$

低リークモード、LLEAK

シリアルポート経由またはRSTによってLLEAKをアサートすると、MAX9975は非常に低リークな状態に移行します(「電気的特性」の表を参照)。LLEAKがアサートされると、コンパレータは低速で動作し、ドライバ、クランプ、

表4 アクティブ負荷のプログラミング

EXTERNAL CONNECTION	INTERNAL CONTROL REGISTER		MODE
	LDEN_	LDDIS LLEAK	
0	0	0	Normal operating mode, load disabled
1	0	0	Normal operating mode, load enabled
X	1	0	Load disabled
X	X	1	Low-leakage mode

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

MAX9975

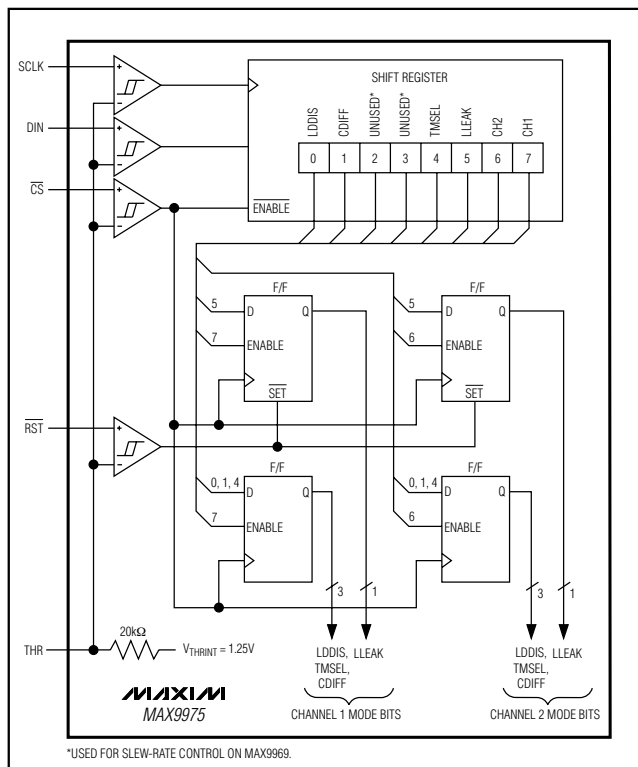


図4. シリアルインタフェース

およびアクティブ負荷はディセーブルされます。このモードは、出力遮断リレーを必要とせずにIDDQとPMUの測定を行うのに便利です。LLEAKは各チャンネルについて個別にプログラムします。

LLEAKがアサートされている間にDUT_が高速信号で駆動されると、漏れ電流が通常動作時に保証されている上限値を瞬間的に上回ります。「電気的特性」の表に記載されている低リーク回復仕様は、この状態におけるデバイスの挙動を示すものです。

シリアルインタフェースとデバイス制御

CMOS互換のシリアルインタフェースで、MAX9975のモードを制御します(図4および表5)。図5に示すように、8ビットのシフトレジスタに(MSBから先に)制御データが流れ込み、CSがハイのときにラッチされます。ラッチには、デュアルピンドライバの各チャンネルに対する6つの制御ビットが格納されています。シフトレジスタのデータは、ビットD6とD7にしたがって片方または両方のラッチにロードされます。CDIFF = 1の場合、その効果はビットD6およびD7に左右されません。これらの制御ビットと、外部入力DATA_およびRCV_の組み合わせによって、表1および2に示すように各チャンネルの機能を管理します。RSTは両方のチャンネルをLLEAK = 1に設定し、両チャンネルを低リークモードに移行させます。その他のすべてのビットは影響を受けません。通電時には、V_{CC}とV_{EE}が安定するまでRSTをローに保ってください。

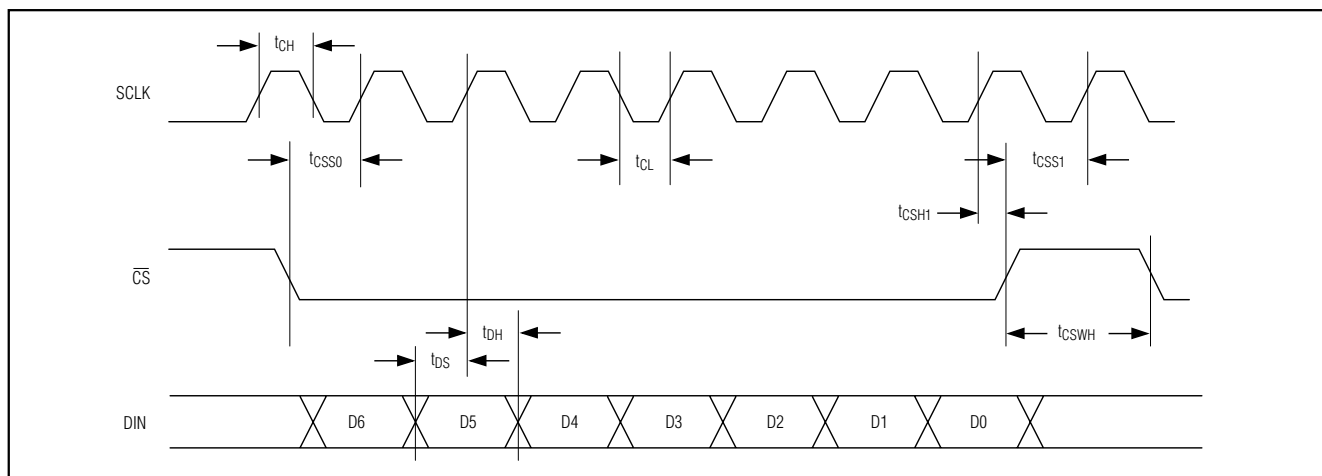


図5. シリアルインタフェースのタイミング

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

表5 シフトレジスタの機能

BIT	NAME	DESCRIPTION
D7	CH1	Channel 1 Write Enable. Set to 1 to update the control byte for channel 1. Set to 0 to make no changes to channel 1.
D6	CH2	Channel 2 Write Enable. Set to 1 to update the control byte for channel 2. Set to 0 to make no changes to channel 2.
D5	LLEAK	Low-Leakage Select. Set to 1 to put driver, load, and clamps in low-leakage mode. Comparators remain active in low-leakage mode, but at reduced speed. Set to 0 for normal operation.
D4	TMSEL	Termination Select. Driver-Termination Select Bit. Set to 1 to force the driver output to the DTV_ voltage when RCV_ = 1 (term mode). Set to 0 to place the driver into high-impedance mode when RCV_ = 1 (high-Z). See Table 1.
D3	UNUSED	Used for slew-rate control on MAX9969. These bits are ignored on the MAX9975
D2	UNUSED	
D1	CDIFF	Differential Comparator Enable. Set to 1 to enable the differential comparators and disable the CH_ window comparators. Set to 0 to enable the CH_ window comparators and disable the differential comparators. See Tables 2 and 3.
D0	LDDIS	Load Disable. Set LDDIS to 1 to disable the load. Set to 0 for normal operation. See Table 4.

アナログ制御入力THRは、入力ロジックのスレッシュホールドを設定し、最低0.9VのCMOSロジックでの動作を可能にします。THRを未接続のままにしておくと、内部リファレンスによる公称1.25Vのスレッシュホールドとなり、2.5V～3.3Vのロジックとの互換性が提供されます。

温度モニタ

MAX9975は、ダイ温度+70℃(343K)で公称出力電圧3.33Vをアサートする温度出力信号TEMPを供給します。出力電圧は、10mV/℃の割合で温度に比例して変化します。

放熱

通常の状況下では、MAX9975は外付けのヒートシンクを使用したエクスポートパッド経由の放熱が必要です。エクスポートパッドは電気的にはV_{EE}の電位であるため、V_{EE}に接続するか絶縁しておく必要があります。

電力損失はアプリケーションに大きく依存します。「電気的特性」の表は、ソースおよびシンク電流が0mAにプログラムされている条件での電力損失を示しています。最大損失は、ソース電流とシンク電流がともに35mA、V_{DUT_}が電圧範囲の上下限值、そしてダイオードブリッジが完全に整流されているときに発生します。これらの条件下における電力損失の増加(チャンネル当り)は、次の通りです。

DUT_が電流を流す場合：

$$P_D = (V_{DUT_} - V_{EE}) \times I_{SOURCE}$$

DUT_に電流が流れる場合：

$$P_D = (V_{CC} - V_{DUT_}) \times I_{SINK}$$

V_{DUT_} > V_{COM_}の場合、DUT_はプログラムされた(ロー)電流を流します。電流の経路は、DUT_からダイオードブリッジの外側とソース(ロー)電流源を通してV_{EE}に至ります。AB級の負荷アーキテクチャによって、プログラムされたシンク電流は大幅に低減されます。

V_{DUT_} < V_{COM_}の場合、DUT_はプログラムされた(ハイ)電流をシンクします。電流の経路は、V_{CC}からシンク(ハイ)電流源とダイオードブリッジの外側を通してDUT_に至ります。AB級の負荷アーキテクチャによって、プログラムされたソース電流は大幅に低減されます。

エクスポートパッドパッケージのθ_{JC}は非常に低く、約1℃/W～2℃/Wです。そのため、ダイ温度はそのアプリケーションで使用する放熱手法に大きく依存します。最大総電力損失は、表6に示した条件下で発生します。

表6 最大電力損失条件

PARAMETER	MAX9975AR	MAX9975AZ
V _{CC}	+10.5V	+11V
V _{EE}	-5.25V	-4.75V
I _{SOURCE} = I _{SINK}	35mA	35mA
LOAD	Both Channels Enabled	Both Channels Enabled
V _{DUT_}	-1.5V	-1V
V _{COM_}	+0.5V	+0.5V

デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

これらの極限条件下における総電力損失は、4.3W (typ)と4.8W (max)です。これらの条件下でダイ温度を許容レベルに維持できない場合、ソフトウェアクランプを使用して負荷出力電流を制限して値を下げるか、電源電圧を低下させるか、またはその両方を行います。

電源について

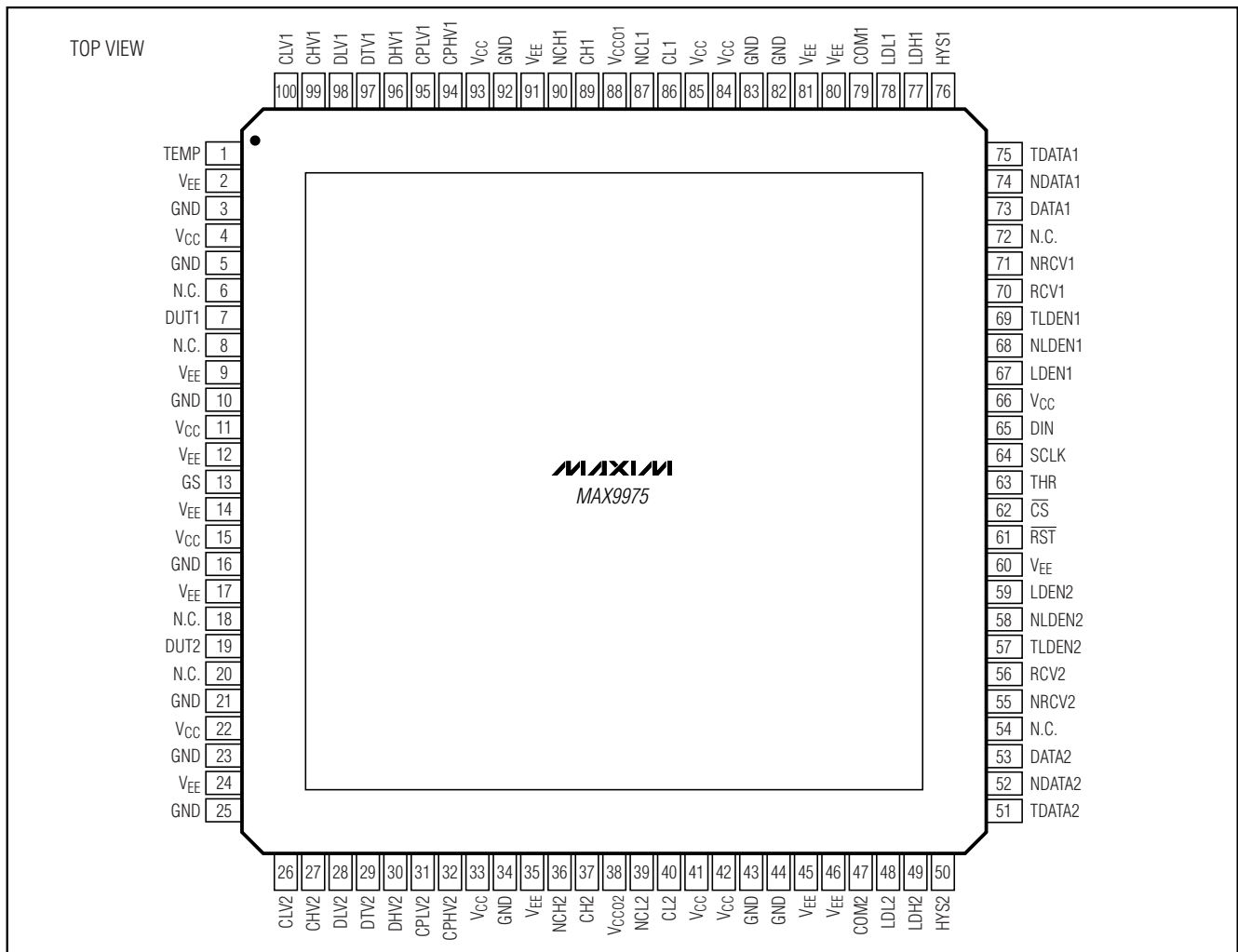
すべてのV_{CC}およびV_{EE}電力入力端子を0.01μFのコンデンサでバイパスし、各電源ごとに少なくとも10μFのバルクバイパスを使用してください。

MAX9975

選択ガイド

PART	ACCURACY GRADE	OPERATING VOLTAGE RANGE (V)	COMPARATOR OUTPUT TERMINATION	HIGH-SPEED DIGITAL INPUT TERMINATION		HEAT EXTRACTION
				DATA AND LDEN	RCV	
MAX9975ARCCQ	A	-1.5 to +6.5	50Ω to V _{CCO}	100Ω to center tap	None	Top
MAX9975AZCCQ	A	-1.0 to +7.0	50Ω to V _{CCO}	100Ω to center tap	None	Top

ピン配置



デュアル、低電力、35mA負荷付き 1200Mbps ATEドライバ/コンパレータ

パッケージ

最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照ください。

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

32 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2005 Maxim Integrated Products, Inc. All rights reserved. **MAXIM** is a registered trademark of Maxim Integrated Products, Inc.