

デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

概要

MAX8632は、V_{DDQ}を生成する同期式降圧PWMコントローラ、VTTを生成するソース/シンク型LDOリニアレギュレータ、およびVTTRを生成する10mAリファレンス出力バッファを内蔵しています。降圧コントローラは2個の外付けnチャネルMOSFETを駆動して、2V~28Vの入力電圧から最大出力電流15Aで、最低が0.7Vの出力電圧を生成します。LDOレギュレータは、最大1.5Aの連続電流、3Aのピーク電流をシンクまたはソースすることができます。LDO出力と10mAリファレンス出力は、いずれも、REFIN電圧に追従することができます。このような機能を備えたMAX8632は、デスクトップ、ノートブック、およびグラフィックカードのDDRメモリアプリケーションに最適です。

MAX8632のPWMコントローラは、最高600kHzのプログラマブルスイッチング周波数で動作するマキシム独自のQuick-PWM™アーキテクチャを採用しています。この制御方式は、広い入力/出力電圧比を容易に可能とし、高効率と比較的一定のスイッチング周波数を維持しながら、過渡負荷に対して100nsで応答します。MAX8632は、携帯用機器のアプリケーションに最適なスキップモードオプションと完全プログラマブルUVP/OVPを備えています。スキップモードでは、軽負荷での効率の改善が可能です。

VTTおよびVTTR出力は、1%以内の誤差でV_{REFIN} / 2に追従します。広帯域のこのLDOレギュレータは、大容量コンデンサなしで優れた過渡応答を備えているため、コストを下げサイズを小さく抑えられます。

降圧コントローラとLDOレギュレータは、個別に電流制限機能を備えています。降圧レギュレータの可変無損失フォールドバック電流制限は、ローサイドMOSFETのドレインソース間電圧降下を監視することによって実現されています。さらに、過電圧および低電圧保護回路も内蔵されています。過電流条件が排除されると、レギュレータはソフトスタートの再開が可能となります。このため、短絡状態における電力損失が最小限に抑制されます。MAX8632は、SHDNおよびSTBY入力を使用してフレキシブルな電源シーケンスとスタンバイ時の電源管理が可能であり、それはすべてのDDR動作状態をサポートします。

MAX8632は小型、5mm x 5mm、28ピン薄型QFNパッケージで提供されます。

アプリケーション

- DDR IおよびDDR IIメモリ電源
- デスクトップコンピュータ
- ノートブックおよびデスクノート
- グラフィックカード
- ゲームコンソール
- RAID
- ネットワーク

特長

降圧コントローラ

- ◆ Quick-PWMによる負荷ステップ応答：100ns
- ◆ 最大効率：95%
- ◆ 入力電圧範囲：2V~28V
- ◆ 出力電圧：1.8V/2.5V(固定)、または0.7V~5.5V(可変)
- ◆ 選択可能なスイッチング周波数：最高600kHz
- ◆ フォールドバック制限機能によるプログラマブル電流制限
- ◆ 1.7msのデジタルソフトスタート
- ◆ 個別シャットダウンおよびスタンバイ制御
- ◆ 過電圧/低電圧保護オプション
- ◆ パワーグッドウィンドウコンパレータLDOセクション
- ◆ VTTおよびVTTR機能を完全内蔵
- ◆ VTTは±3Aのソース(流出)/シンク(流入)能力を装備
- ◆ VTT用として20μFのセラミックコンデンサのみが必要
- ◆ VTTとVTTR出力はV_{REFIN} / 2に追従
- ◆ セラミックのみの出力コンデンサで設計可能
- ◆ 入力電圧範囲：1.0V~2.8V
- ◆ パワーグッドウィンドウコンパレータ

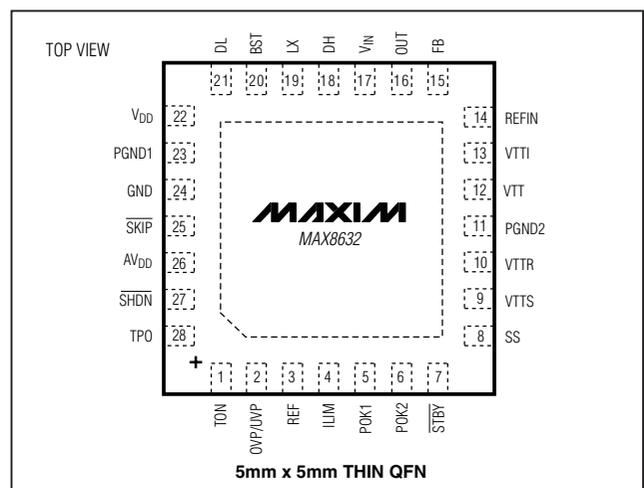
型番

PART	TEMP RANGE	PIN-PACKAGE
MAX8632ETI+	-40°C to +85°C	28 Thin QFN-EP* 5mm x 5mm

*EP = エクスポーズドパッド

+は鉛フリーパッケージを示します。

ピン配置



標準動作回路はデータシートの最後に記載されています。

Quick-PWMはMaxim Integrated Products, Inc.の商標です。

デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

ABSOLUTE MAXIMUM RATINGS

V_{IN} to GND-0.3V to +30V
 V_{DD} , AV_{DD} , V_{TT1} to GND-0.3V to +6V
 \overline{SHDN} , $REFIN$ to GND-0.3V to +6V
 SS , $POK1$, $POK2$, \overline{SKIP} , $ILIM$, FB to GND-0.3V to +6V
 $STBY$, TON , REF , UVP/OVP to GND-0.3V to (AV_{DD} + 0.3V)
 OUT , $VTTR$ to GND-0.3V to (AV_{DD} + 0.3V)
 DL to $PGND1$ -0.3V to (V_{DD} + 0.3V)
 DH to LX -0.3V to (V_{BST} + 0.3V)
 LX to BST -6V to +0.3V
 LX to GND-2V to +30V
 VTT to GND-0.3V to (V_{TT1} + 0.3V)

V_{TTS} to GND-0.3V to (AV_{DD} + 0.3V)
 $PGND1$, $PGND2$, $TP0$ to GND-0.3V to +0.3V
 REF Short Circuit to GNDContinuous
 Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)
 28-Pin 5mm x 5mm Thin QFN (derate 35.7mW/ $^\circ\text{C}$
 above $+70^\circ\text{C}$)2.86W
 Operating Temperature Range-40 $^\circ\text{C}$ to +85 $^\circ\text{C}$
 Junction Temperature+150 $^\circ\text{C}$
 Storage Temperature Range-65 $^\circ\text{C}$ to +150 $^\circ\text{C}$
 Lead Temperature (soldering, 10s)+300 $^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{IN} = +15\text{V}$, $V_{DD} = AV_{DD} = \overline{SHDN} = \overline{STBY} = V_{BST} = V_{ILIM} = 5\text{V}$, $V_{OUT} = V_{REFIN} = V_{VTT1} = 2.5\text{V}$, $UVP/OVP = TP0 = FB = \overline{SKIP} = GND$, $PGND1 = PGND2 = LX = GND$, $TON = OPEN$, $V_{TTS} = V_{TT}$, $T_A = -40^\circ\text{C}$ to +85 $^\circ\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
MAIN PWM CONTROLLER							
Input Voltage Range	V_{IN}		2		28	V	
	V_{DD} , AV_{DD}		4.5		5.5		
Output Adjust Range	V_{OUT}		0.7		5.5	V	
Output Voltage Accuracy (Note 2)		$FB = OUT$	0.693	0.7	0.707	V	
		$FB = GND$	2.47	2.5	2.53		
		$FB = V_{DD}$	1.78	1.8	1.82		
Soft-Start Ramp Time	t_{SS}	Rising edge of \overline{SHDN} to full current limit		1.7		ms	
On-Time	t_{ON}	$V_{IN} = 15\text{V}$, $V_{OUT} = 1.5\text{V}$ (Note 3)	$TON = GND$ (600kHz)	170	194	219	ns
			$TON = REF$ (450kHz)	213	243	273	
			$TON = open$ (300kHz)	316	352	389	
			$TON = AV_{DD}$ (200kHz)	461	516	571	
Minimum Off-Time	t_{OFF_MIN}	(Note 3)	200	300	450	ns	
V_{IN} Quiescent Supply Current	I_{IN}			25	40	μA	
V_{IN} Shutdown Supply Current		$\overline{SHDN} = GND$		1	5	μA	
AV_{DD} Quiescent Supply Current	I_{AVDD}	All on (PWM, VTT, and VTTR on)		2.5	5	mA	
		$\overline{STBY} = GND$ (only VTTR and PWM on)		1	2		
$AV_{DD} + V_{DD}$ Shutdown Supply Current		$\overline{SHDN} = GND$			20	μA	
AV_{DD} Undervoltage-Lockout Threshold		Rising edge of V_{IN}	4.05	4.25	4.40	V	
		Hysteresis		50		mV	
V_{DD} Quiescent Supply Current	I_{VDD}	Set $V_{FB} = 0.8\text{V}$		1	5	μA	

デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = +15V$, $V_{DD} = AV_{DD} = V_{SHDN} = \overline{STBY} = V_{BST} = V_{ILIM} = 5V$, $V_{OUT} = V_{REFIN} = V_{VTTI} = 2.5V$, $UVP/OVP = TP0 = FB = \overline{SKIP} = GND$, $PGND1 = PGND2 = LX = GND$, $TON = OPEN$, $V_{VTTs} = V_{VTT}$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
REFERENCE						
Reference Voltage	V_{REF}	$AV_{DD} = 4.5V$ to $5.5V$; $I_{REF} = 0$	1.98	2	2.02	V
Reference Load Regulation		$I_{REF} = 0$ to $50\mu A$			0.01	V
REF Undervoltage Lockout		V_{REF} rising		1.93		V
		Hysteresis		300		mV
FAULT DETECTION						
OVP Trip Threshold (Referred to Nominal V_{OUT})		$UVP/OVP = AV_{DD}$	112	116	120	%
UVP Trip Threshold (Referred to Nominal V_{OUT})			65	70	75	%
POK1 Trip Threshold (Referred to Nominal V_{OUT})		Lower level, falling edge, 1% hysteresis	87	90	93	%
		Upper level, rising edge, 1% hysteresis	107	110	113	
POK2 Trip Threshold (Referred to Nominal V_{VTTs} and V_{VTT})		Lower level, falling edge, 1% hysteresis	87.5	90	92.5	%
		Upper level, rising edge, 1% hysteresis	107.5	110	112.5	
POK2 Disable Threshold (Measured at $REFIN$)		V_{REFIN} rising (hysteresis = $75mV$ typ)	0.7		0.9	V
UVP Blanking Time		From rising edge of \overline{SHDN}	10	20	40	ms
OVP, UVP, POK_ Propagation Delay				10		μs
POK_ Output Low Voltage		$I_{SINK} = 4mA$			0.3	V
POK_ Leakage Current		$V_{POK_} = 5.5V$, $V_{FB} = 0.8V$, $V_{VTTs} = 1.3V$			1	μA
ILIM Adjustment Range	V_{ILIM}		0.25		2.00	V
ILIM Input Leakage Current					0.1	μA
Current-Limit Threshold (Fixed) PGND1 to LX			45	50	55	mV
Current-Limit Threshold (Adjustable) PGND1 to LX		$V_{ILIM} = 2V$	170	200	235	mV
Current-Limit Threshold (Fixed, Negative Direction) PGND1 to LX		$\overline{SKIP} = AV_{DD}$	-75	-60	-45	mV
Current-Limit Threshold (Adjustable, Negative Direction) PGND1 to LX		$\overline{SKIP} = AV_{DD}$, $V_{ILIM} = 2V$		-250		mV
Zero-Crossing Detection Threshold PGND1 to LX				3		mV
Thermal-Shutdown Threshold				+160		$^{\circ}C$
Thermal-Shutdown Hysteresis				15		$^{\circ}C$

デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = +15V$, $V_{DD} = AV_{DD} = V_{SHDN} = \overline{STBY} = V_{BST} = V_{ILIM} = 5V$, $V_{OUT} = V_{REFIN} = V_{VTTI} = 2.5V$, $UVP/OVP = TP0 = FB = \overline{SKIP} = GND$, $PGND1 = PGND2 = LX = GND$, $TON = OPEN$, $V_{VTTs} = V_{VTT}$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
MOSFET DRIVERS						
DH Gate-Driver On-Resistance		$V_{BST} - V_{LX} = 5V$		1	4	Ω
DL Gate-Driver On-Resistance in High State				1	4	Ω
DL Gate-Driver On-Resistance in Low State				0.5	3	Ω
Dead Time (Additional to Adaptive Delay)		DH falling to DL rising		30		ns
		DL falling to DH rising		50		
INPUTS AND OUTPUTS						
Logic Input Threshold (\overline{SHDN} , \overline{STBY} , \overline{SKIP})		Rising edge	1.20	1.7	2.20	V
		Hysteresis		225		mV
Logic Input Current (\overline{SHDN} , \overline{STBY} , \overline{SKIP})			-1		+1	μA
Dual-Mode™ Input Logic Levels (FB)		Low (2.5V output)			0.05	V
		High (1.8V output)	2.1			
Input Bias Current (FB)			-0.1		+0.1	μA
Four-Level Input Logic Levels (\overline{TON} , $\overline{OVP/UVP}$)		High	$AV_{DD} - 0.4$			V
		Floating	3.15		3.85	
		REF	1.65		2.35	
		Low			0.5	
Logic Input Current (\overline{TON} , $\overline{OVP/UVP}$)			-3		+3	μA
OUT Input Resistance		FB = GND	90	175	350	k Ω
		FB = AV_{DD}	70	135	270	
		FB adjustable mode	400	800	1600	
OUT Discharge-Mode On-Resistance				10	25	Ω
DL Turn-On Level During Discharge Mode (Measured at OUT)			0.01	0.1	0.20	V

Dual ModeはMaxim Integrated Products, Inc.の商標です。

デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = +15V$, $V_{DD} = AV_{DD} = V_{SHDN} = \overline{STBY} = V_{BST} = V_{ILIM} = 5V$, $V_{OUT} = V_{REFIN} = V_{VTTI} = 2.5V$, $UVP/OVP = TP0 = FB = \overline{SKIP} = GND$, $PGND1 = PGND2 = LX = GND$, $TON = OPEN$, $V_{VTTS} = V_{VTT}$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LINEAR REGULATORS (VTTR AND VTT)						
VTTI Input Voltage Range	V_{VTTI}		1		2.8	V
VTTI Supply Current	I_{VTTI}	$I_{VTT} = I_{VTTR} = 0$		<0.1	1	mA
VTTI Shutdown Current		$\overline{SHDN} = GND$			10	μA
REFIN Input Impedance		$V_{REFIN} = 2.5V$	12	20	30	k Ω
REFIN Range	V_{REFIN}		1		2.8	V
VTT, VTTR UVLO Threshold (Measured at OUT)			0.01	0.1	0.20	V
Soft-Start Charge Current	I_{SS}	$V_{SS} = 0$		4		μA
VTT Internal MOSFET High-Side On-Resistance		$I_{VTT} = -100mA$, $V_{VTTI} = 1.5V$, $AV_{DD} = 4.5V$			0.3	Ω
VTT Internal MOSFET Low-Side On-Resistance		$I_{VTT} = 100mA$, $AV_{DD} = 4.5V$			0.3	Ω
VTT Output Accuracy (Referred to $V_{REFIN} / 2$)		$V_{REFIN} = 1.5V$ or $2.5V$, $I_{VTT} = 1mA$	-1		+1	%
VTT Load Regulation		$V_{REFIN} = 2.5V$, $I_{VTT} = 0$ to $\pm 1.5A$		1.3		%
		$V_{REFIN} = 1.5V$, $I_{VTT} = 0$ to $\pm 1A$		1.3		
VTT Current Limit		$V_{VTT} = 0$ or V_{VTTI}	± 3	± 5	± 6.5	A
VTTS Input Current	I_{VTTS}	$V_{VTTS} = 1.5V$, VTT open		0.1	1	μA
VTTR Output Error (Referred to $V_{REFIN} / 2$)		$V_{REFIN} = 1.5V$ or $2.5V$, $I_{VTTR} = 0$	-1		+1	%
VTTR Current Limit		$V_{VTTR} = 0$ or V_{VTTI}	± 18	± 32	± 50	mA
VTTR Bias Current		$V_{REFIN} = V_{VTTI} = 0$		0.6	4	μA

Note 1: Specifications to $-40^{\circ}C$ are guaranteed by design, not production tested.

Note 2: When the inductor is in continuous conduction, the output voltage has a DC regulation level higher than the error-comparator threshold by 50% of the ripple. In discontinuous conduction, the output voltage has a DC regulation level higher than the trip level by approximately 1.5% due to slope compensation.

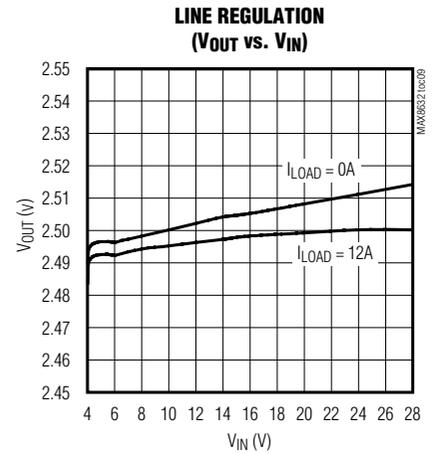
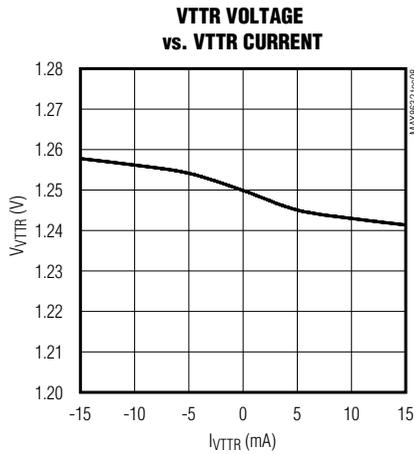
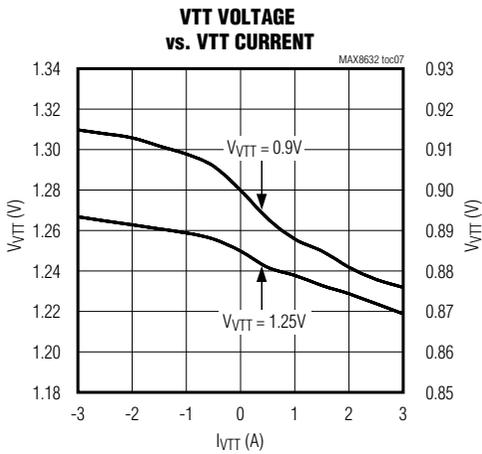
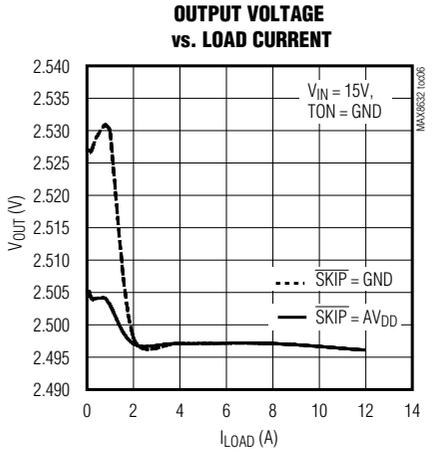
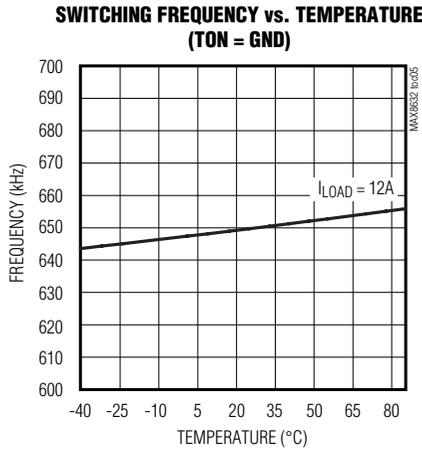
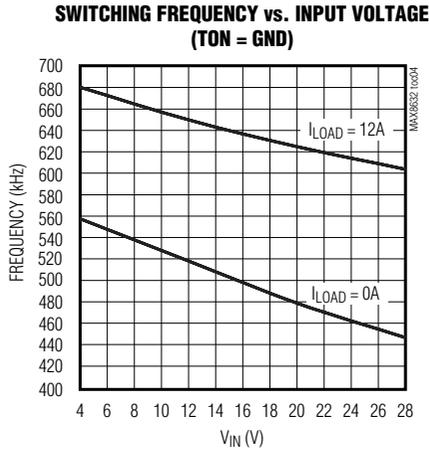
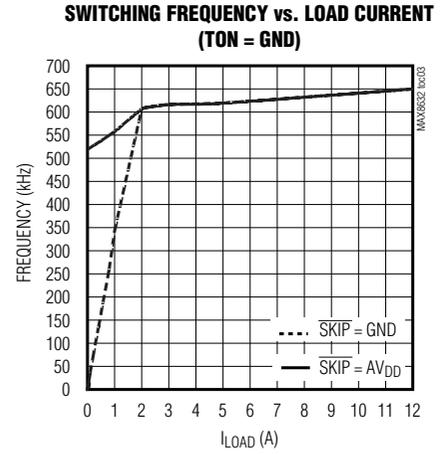
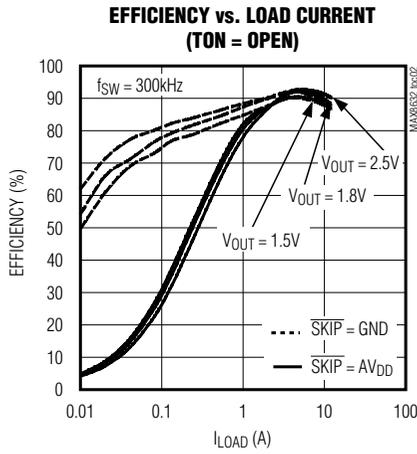
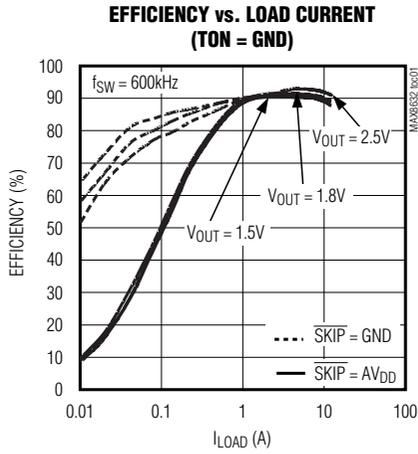
Note 3: On-time and off-time specifications are measured from 50% point to 50% point at the DH pin with $LX = GND$, $V_{BST} = 5V$, and a 250pF capacitor connected from DH to LX. Actual in-circuit times may differ due to MOSFET switching speeds.

デスクトップ、ノートブック、およびグラフィックカード用統合DDR電源ソリューション

MAX8632

標準動作特性

($V_{IN} = 12V$, $V_{OUT} = 2.5V$, $T_{ON} = GND$, $\overline{SKIP} = AV_{DD}$, circuit of Figure 8, $T_A = +25^\circ C$, unless otherwise noted.)



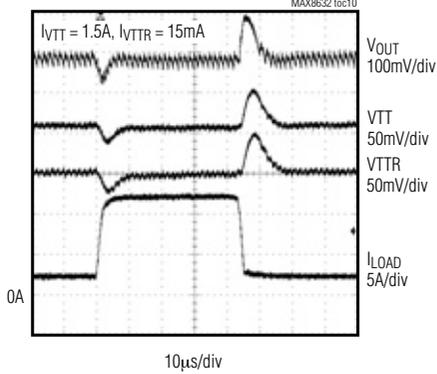
デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

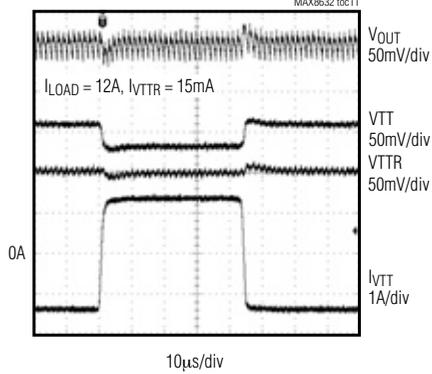
標準動作特性(続き)

($V_{IN} = 12V$, $V_{OUT} = 2.5V$, $T_{ON} = GND$, $SKIP = AV_{DD}$, circuit of Figure 8, $T_A = +25^{\circ}C$, unless otherwise noted.)

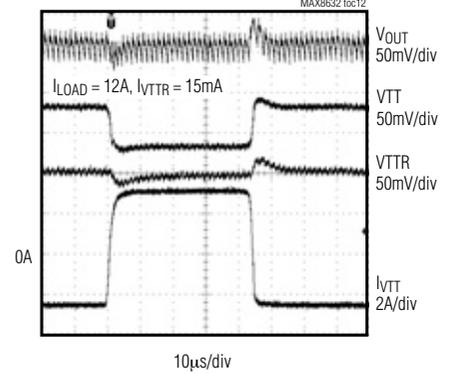
LOAD TRANSIENT (BUCK)



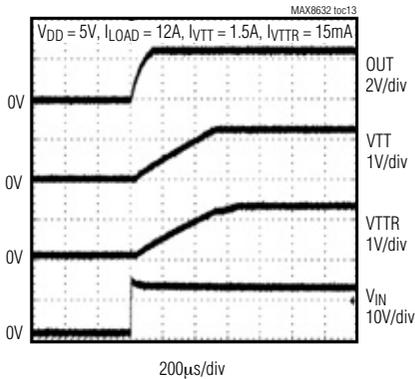
LOAD TRANSIENT VTT (-1.5A TO +1.5A)



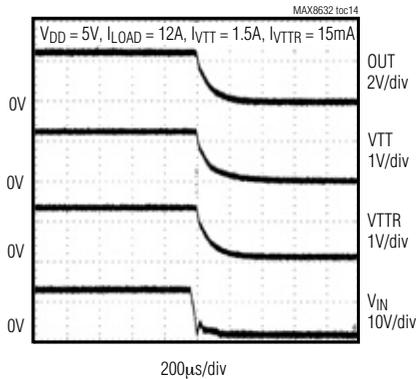
LOAD TRANSIENT VTT (-3A TO +3A)



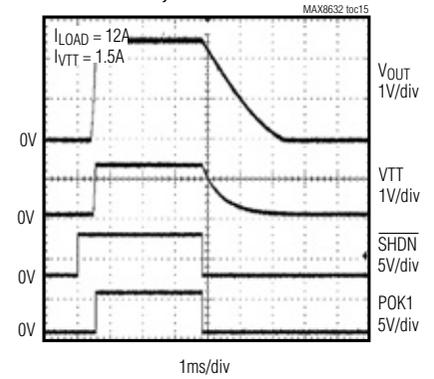
POWER-UP WAVEFORMS



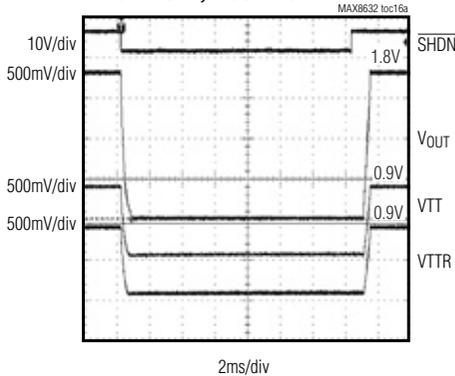
POWER-DOWN WAVEFORMS



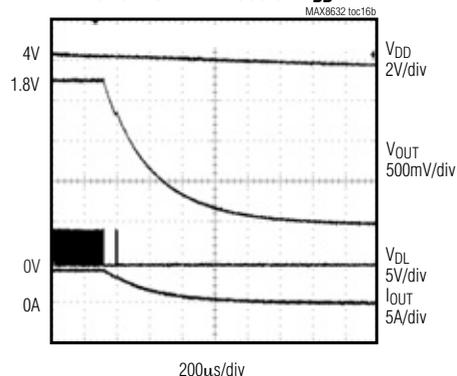
**STARTUP AND SHUTDOWN INTO
HEAVY LOAD, DISCHARGE DISABLED**



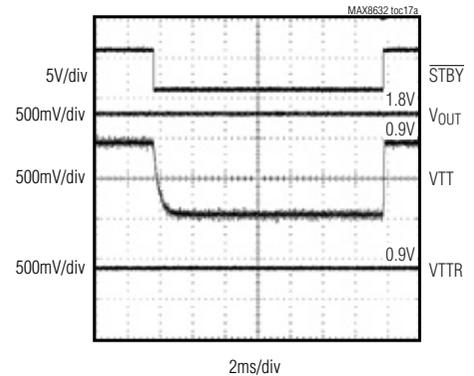
**STARTUP AND SHUTDOWN INTO
LIGHT LOAD, DISCHARGE ENABLED**



SHUTDOWN BY LOSS OF VDD



**STANDBY RESPONSE
VTT LOADED AT 10Ω TO GND**



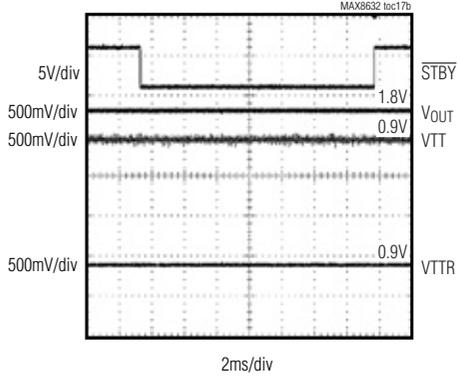
デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

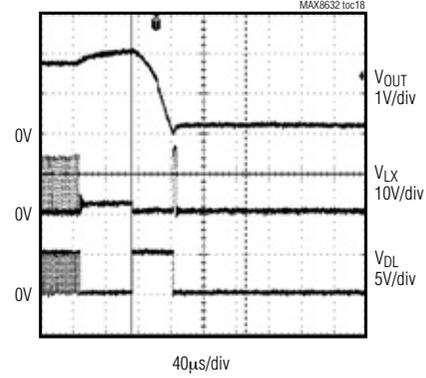
標準動作特性(続き)

($V_{IN} = 12V$, $V_{OUT} = 2.5V$, $T_{ON} = GND$, $SKIP = AV_{DD}$, circuit of Figure 8, $T_A = +25^{\circ}C$, unless otherwise noted.)

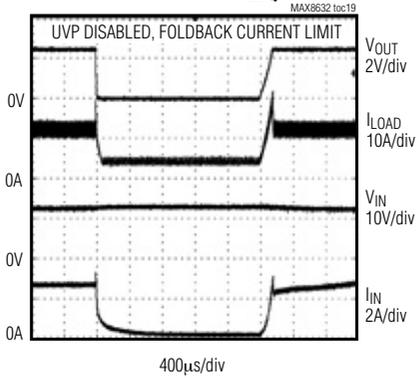
STANDBY RESPONSE, VTT AT NO LOAD



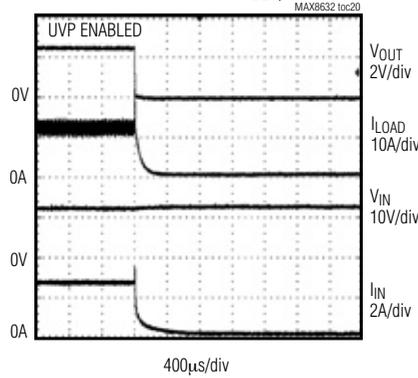
OVERVOLTAGE AND TURN-OFF
OF BUCK OUTPUT



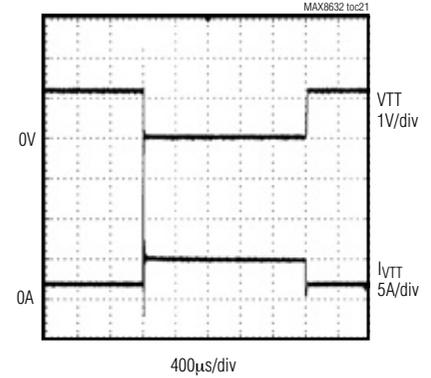
SHORT CIRCUIT AND
RECOVERY OF V_{DDQ}



SHORT CIRCUIT AND
RECOVERY OF V_{DDQ}



SHORT CIRCUIT OF VTT



デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

端子説明

端子	名称	機能
1	TON	オン時間選択制御入力。この4レベルのロジック入力によって、公称DHオン時間を設定します。TONは、GND、REF、AV _{DD} 、または開放にすると下記の公称スイッチング周波数が選択されます： TON = AV _{DD} (200kHz) TON = 開放(300kHz) TON = REF(450kHz) TON = GND(600kHz)
2	OVP/ UVP	過電圧/低電圧保護制御入力。この4レベルのロジック入力によって、過電圧および/または低電圧保護をイネーブル、またはディセーブルします。過電圧限界値は、公称出力電圧の116%です。低電圧限界値は、公称出力電圧の70%です。OVPモードがイネーブルされると放電モードもイネーブルされます。所望の機能に設定するには、OVP/UVP端子を下記の端子に接続してください： OVP/UVP = AV _{DD} (OVPおよび放電モードをイネーブル、UVPをイネーブル) OVP/UVP = 開放(OVPおよび放電モードをイネーブル、UVPをディセーブル) OVP/UVP = REF(OVPおよび放電モードをディセーブル、UVPをイネーブル) OVP/UVP = GND(OVPおよび放電モードをディセーブル、UVPをディセーブル)
3	REF	+2.0Vリファレンス電圧出力。0.1μF(min)のコンデンサでGNDにバイパスしてください。REFは、外部負荷に50μAを供給することができます。REFは、ILIMの電圧設定に使用することができます。SHDNがローで、OUTが0.1V以下のとき、REFはオフになります。
4	ILIM	降圧レギュレータの谷電流制限スレッショルド調整用端子。PGNDとLX間の電流制限スレッショルドは、ILIMの電圧の0.1倍です。ILIMを抵抗分圧器(通常、REFとGND間に接続)に接続して電流制限スレッショルドを25mV~200mVに設定してください。この値は、ILIMの0.25V~2Vの範囲に対応します。50mVのデフォルト電流制限スレッショルドを選択するためには、ILIMをAV _{DD} に接続してください。「電流制限値の設定(降圧レギュレータ)」の項を参照してください。
5	POK1	降圧レギュレータのパワーグッドオープンドレイン出力。降圧レギュレータの出力電圧が通常のレギュレーションポイント±10%を超えたときまたはソフトスタート期間中に、POK1はローになります。出力がレギュレーション中でかつソフトスタート回路が完了停止したとき、POK1はハイインピーダンスになります。POK1は、シャットダウン中はローです。
6	POK2	LDO用のパワーグッドオープンドレイン出力。通常モードでは、VTTRまたはVTTSのいずれかが通常のレギュレーションポイント(通常REFIN / 2)±10%を超えたとき、POK2はローになります。スタンバイモードでは、POK2はVTTR入力のみに応答します。POK2は、シャットダウン中およびV _{REFIN} が0.8V以下のときにローです。
7	STBY	スタンバイ。VTT出力がオープンとなる低自己消費電流モードにするためにはGNDに接続してください。このモードでは、POK2はVTTRのみから入力されます。PWM出力は、SHDNの状態に応じてオンまたはオフになります。
8	SS	VTTのソフトスタート制御。コンデンサ(図8「標準動作回路」のC9)をSSとグランド間に接続してください。ソフトスタートをオフとするためには、SSを開放のままにしてください。VTTがオフのとき、SSはグランドに放電します。「POR、UVLO、およびソフトスタート」の項を参照してください。
9	VTTS	電源出力への検出端子。VTTをREFIN電圧の1/2に正確に安定化するために、VTTSは通常VTTピンに接続されます。VTTをREFIN電圧の1/2よりも高い電圧に安定化するためには、VTTとGND間に接続した抵抗分圧器にVTTSを接続してください。
10	VTTR	リファレンス電圧。VTTRはV _{REFIN} / 2に追従します。

デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

端子説明(続き)

端子	名称	機能
11	PGND2	VTTおよびVTTR用の電源グランド。PGND2は、外部でエクスポーズドパッドの下側に接続してください。
12	VTT	電源出力。 $V_{REFIN} / 2$ に安定化するためには、VTTをVTTISに接続してください。
13	VTTI	VTTおよびVTTRの電源入力電圧。DDRアプリケーションでは、通常、VTTIを降圧レギュレータの出力に接続してください。
14	REFIN	外部リファレンス入力。これは、VTTおよびVTTR出力を $V_{REFIN} / 2$ に安定化するために使用されます。
15	FB	降圧レギュレータ出力用のフィードバック入力。 $+1.8V$ 固定出力の場合は、FBを AV_{DD} に接続し、 $+2.5V$ 固定出力の場合はGNDに接続してください。可変出力($0.7V \sim 5.5V$)の場合は、出力電圧に接続した抵抗分圧器にFBを接続してください。FB端子が $+0.7V$ となるように安定化されます。
16	OUT	出力電圧の検出接続。降圧レギュレータ出力フィルタコンデンサの正端子に接続してください。OUTで出力電圧を検出して、ハイサイドスイッチング用のMOSFET(図8「標準動作回路」のQ1)のオン時間を決定します。すまた、OUTは、固定出力モードにおいて降圧レギュレータ出力用のフィードバック入力として働きます。放電モードがOVP/UVPによってイネーブルされると、OUTとGNDの間に接続された内蔵の 10Ω 抵抗器を通して出力コンデンサが放電します。OUTは、また、VTTおよびVTTR用のUVLO検出器の入力として動作します。
17	V_{IN}	入力電圧の検出接続。入力電源に接続してください。 V_{IN} は、PWMのオン時間用のワンショットタイマの設定のみに使用されます。INの電圧範囲は $2V \sim 28V$ です。
18	DH	ハイサイドゲートドライバ出力。LXからBSTまでシングします。DHはシャットダウンまたはUVLOのときにローです。
19	LX	外付けインダクタ接続。LXをインダクタの一端に接続してください。LXIは、電流制限とDHドライバの電源リターン両方に使用されます。
20	BST	ブースト用フライングコンデンサ接続子。「標準動作回路(図8)」に従って外付けコンデンサおよびダイオードに接続してください。「ブースト電源用ダイオードおよびコンデンサの選択」の項を参照してください。
21	DL	同期整流器のゲートドライバ出力。PGNDから V_{DD} までシングします。
22	V_{DD}	DLゲート駆動用電源入力。 $+4.5V \sim +5.5V$ のシステム電源電圧に接続してください。 $1\mu F$ (min)のセラミックコンデンサでPGND1にバイパスしてください。
23	PGND1	降圧コントローラ用電源グランド。PGND1を外部でローサイドFETのソースに接続してください。
24	GND	降圧コントローラおよびLDO両用のアナロググランド。GNDを外部でエクスポーズドパッドの下側に接続してください。
25	SKIP	パルススキッピング制御入力。ローノイズの強制PWMモードの場合は、 AV_{DD} に接続してください。パルススキッピング動作をイネーブルするためには、GNDに接続してください。
26	AV_{DD}	降圧コントローラおよびLDO用のアナログ電源入力。 10Ω の直列抵抗器を通して $+4.5V \sim +5.5V$ のシステム電源電圧に接続してください。 $1\mu F$ 以上のセラミックコンデンサでGNDにバイパスしてください。
27	\overline{SHDN}	シャットダウン制御入力。降圧出力の制御に使用します。 \overline{SHDN} の立上りエッジで過電圧および低電圧保護フォルトタッチがクリアされます(表2と3を参照)。通常動作とするためには AV_{DD} に接続してください。
28	TP0	これはテスト端子です。外部でGNDに接続してください。
—	EP	エクスポーズドパッド。エクスポーズドパッドはGNDおよびPGND2に星型接続としなければなりません。さらに詳細は「LDOセクションのレイアウトに関する特別な考慮」を参照してください。

デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

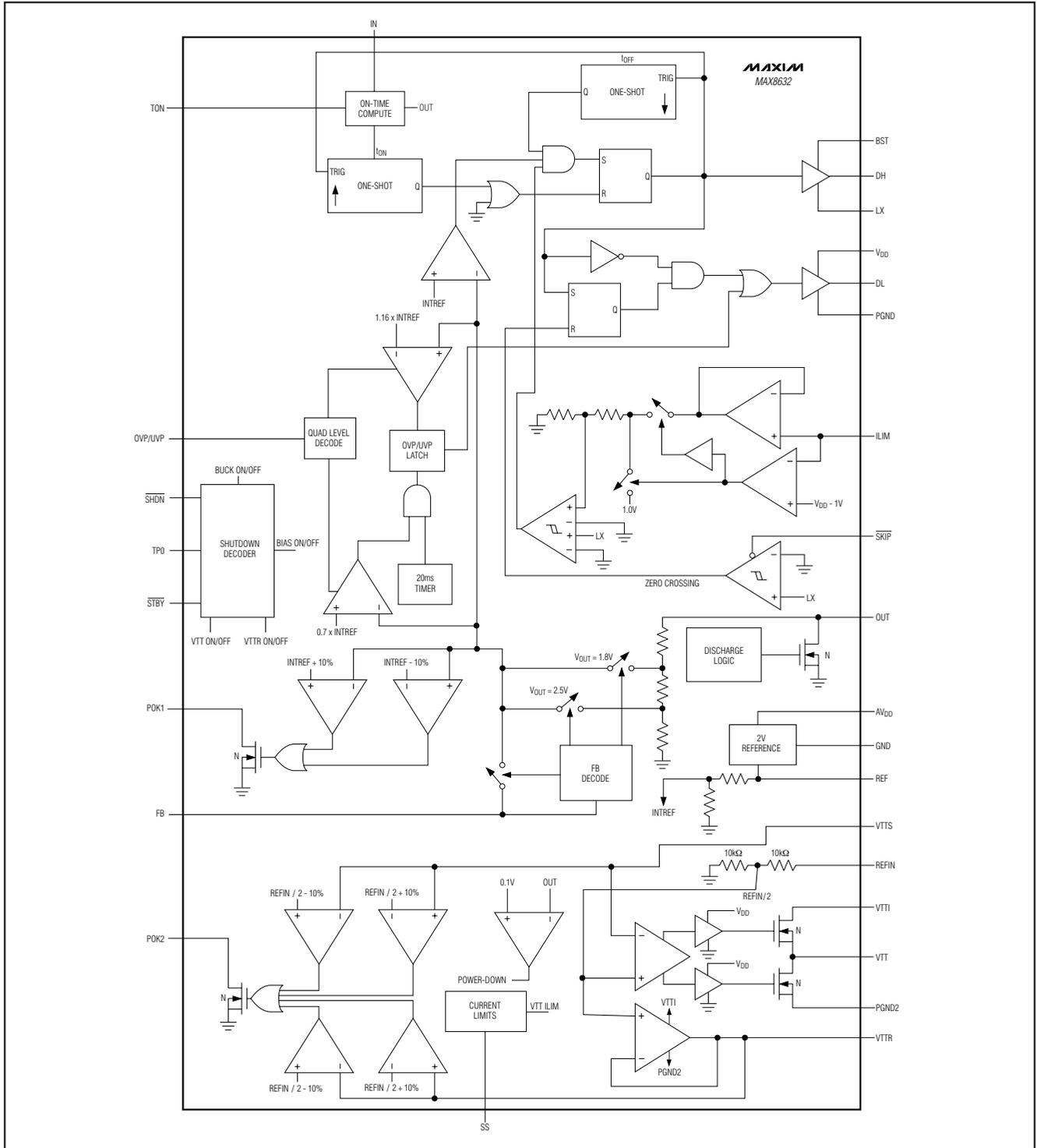


図1. ファンクションダイアグラム

デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

詳細

MAX8632は、同期式降圧PWMコントローラ、LDOリニアレギュレータ、および10mAリファレンス出力バッファを組み合わせたものです。降圧コントローラは、2個の外付けnチャネルMOSFETを駆動して、+2V~+28V入力から最低0.7Vの電圧を発生し、最大15Aの負荷電流を供給します。LDOリニアレギュレータは、比較的速い応答速度で、連続最大1.5A、3Aのピーク電流をシンクまたはソースすることができます。このような機能を備えたMAX8632は、DDRメモリアプリケーションに最適です。

MAX8632内蔵の降圧レギュレータは、マキシム独自の一定オン時間Quick-PWMアーキテクチャを採用して最高600kHzの固定スイッチング周波数を発生します。この制御方式は、広い入力/出力電圧比を容易に処理し、過渡負荷に対して100nsの「瞬時オン」応答を可能とし、比較的一定のスイッチング周波数で高効率を維持します。

降圧コントローラ、LDO、およびリファレンス出力バッファは、個別に電流制限を行います。降圧レギュレータの無損失フォールドバック電流制限は、ローサイドFETのドレインソース間電圧降下を監視することによって実現されます。ILIM入力は、この電流制限値の調整に使用されます。過電圧保護は、これを選択した場合、出力電圧がその設定出力の116%を超えるとローサイド同期整流用FETをオンにしてハイサイドFETをオフにラッチすることによって実現されます。さらに、過電流状態において出力電圧が安定化出力の70%を下回ると、MOSFETドライバをオフ状態にラッチするオプションの低電圧保護機能を備えています。このことによって、短絡状態における電力損失を最小限に抑制することができます。

LDOおよびバッファ付きリファレンス出力バッファの電流制限値はそれぞれ±5Aと±32mAで、どちらも過電圧保護や低電圧保護機能を備えていません。どちらの出力も電流制限値に達すると、出力電圧は安定化されなくなりますが電流は電流制限値に制限されます。

+5Vバイアス電源(V_{DD}およびAV_{DD})

MAX8632には、入力電圧(V_{IN})の他に外付け+5Vバイアス電源が必要です。バイアス電源をICの外部から供給すると効率が改善されるとともに、PWM回路とゲートドライバに給電する+5Vリニアレギュレータに関連するコストが削減されます。スタンドアロンで動作させることが必要な場合は、MAX1615などの外部リニアレギュレータによって+5V電源を生成することができます。入力電源が+4.5V~+5.5Vの固定電源である場合は、V_{DD}、AV_{DD}、およびI_Nを相互に接続することができます。

V_{DD}は降圧レギュレータのMOSFETドライバ用電源入力で、AV_{DD}はICのその他の回路に電源を供給します。AV_{DD}とV_{DD}電源は、ICおよびMOSFETのゲート駆動用電流を供給する必要があります。この最大電流は、次式から概算することができます：

$$I_{BIAS} = I_{VDD} + I_{AVDD} + f_{SW} \times (Q_{G1} + Q_{G2})$$

ここで、I_{VDD} + I_{AVDD}はV_{DD}とAV_{DD}に流れる自己消費電流で、Q_{G1}およびQ_{G2}は図8の「標準動作回路」におけるMOSFET Q1とQ2の全ゲート電荷(V_{GS} = 5V)であり、f_{SW}はスイッチング周波数です。

自走固定オン時間PWM

Quick-PWM制御回路は、擬似固定周波数、一定オン時間、電圧フィードフォワード付き電流モードレギュレータで構成されます(図1)。この構成は、電流検出抵抗器として機能する出力フィルタコンデンサのESRに依存しており、出力リップル電圧がPWMランプ(ramp)信号を供給します。制御アルゴリズムは単純で、ハイサイドスイッチのオン時間は、入力電圧に逆比例し出力電圧に正比例するワンショットパルス幅だけで決まります。もう1つのワンショットが300ns(typ)の最小オフ時間を設定します。オン時間ワンショットは、エラーコンパレータがハイとなり、ローサイドスイッチ電流が谷電流制限スレシールドを下回り、および最小オフ時間ワンショットがタイムアウトした場合にトリガされます。

オンタイムのワンショット(TON)

PWMコアの心臓部はハイサイドスイッチのオン時間を設定するワンショットです。この高速、低ジッタ、可変ワンショットは、入力および出力電圧に応答してオン時間を変化させる回路を備えています。ハイサイドスイッチのオン時間は、次式に示すように、入力電圧(V_{IN})に逆比例し、出力電圧に正比例します：

$$t_{ON} = K \times \frac{(V_{OUT} + I_{LOAD} \times R_{DS(ON)Q2})}{V_{IN}}$$

ここで、K(スイッチング周期)はTON入力接続端子によって設定され(表1)、R_{DS(ON)Q2}は「標準動作回路」(図8)の同期整流器(Q2)のオン抵抗です。このアルゴリズムは、固定周波数のクロック発生器が存在しないにも関わらずスイッチング周波数がほぼ一定になります。一定スイッチング周波数の利点として次の2つが挙げられます：

- 1) 455kHz IF帯などのノイズの多い領域を避けて周波数を選択することができる。

デスクトップ、ノートブック、およびグラフィックカード用統合DDR電源ソリューション

MAX8632

2) インダクタのリプル電流の動作点は比較的安定しているため、設計が容易になり、出力電圧リプルの予測が可能になる。

オン時間ワンショットは、「Electrical Characteristics (電気的特性)」の表に記載された動作点における精度が優れています(600kHzおよび450kHzにおいて約±12.5%、200kHzおよび300kHzにおいて±10%)。「Electrical Characteristics(電気的特性)」の表において指定された条件から大きくずれた動作点におけるオン時間は、大きく変動する可能性があります。たとえば、600kHzの設定では、5Vよりもずっと大きい入力電圧では、非常に短いオン時間が要求されるため、周波数が標準値で約10%低下します。

オン時間が一定ということは、スイッチング周波数が単にほぼ一定になるということだけです。「Electrical Characteristics(電気的特性)」の表で保証されたオン時間は、抵抗損失およびハイサイドMOSFETのスイッチング遅延に影響されます。インダクタ、2つのMOSFET、出力コンデンサのESR、およびプリント基板の出力とグラウンドにおける銅損などの抵抗損失は、負荷が増大するとスイッチング周波数を上昇させる傾向にあります。一方または両方のデッドタイムが実効オン時間に加わるため、デッドタイムの影響は実効オン時間を増加させて、スイッチング周波数が低下します。デッドタイムは、PWMモード(SKIP = V_{DD})にある場合、およびインダクタ電流が軽負荷電流または負の負荷電流において反転する際に起こる出力電圧のダイナミックな遷移の際に生じます。インダクタ電流が反転すると、インダクタのEMFによってLXが通常よりも早くハイになり、DH立上りのデッドタイムに等しい期間だけオン時間が伸びます。デッドタイムの影響が要因とならない臨界伝導点を超える負荷に対して、実際のスイッチング周波数は次式のようになります：

$$f_{sw} = \frac{V_{OUT} + V_{DROP1}}{t_{ON}(V_{IN} + V_{DROP2})}$$

ここで、V_{DROP1}は、同期整流器、インダクタ、およびプリント基板抵抗などによるインダクタ放電経路における寄生電圧降下の和であり、V_{DROP2}はハイサイドスイッチ(「標準動作回路」(図8)のQ1)、インダクタ、プリント基板抵抗などの充電経路における抵抗による電圧降下の和であり、t_{ON}はワンショットのオン時間です(「オンタイムのワンショット(TON)」の項を参照)。

自動パルススキッピングモード (SKIP = GND)

スキップモード(SKIP = GND)では、PFMへの固有の自動切替えが軽負荷で起こります(図2)。この切替えは、

インダクタ電流がゼロ交差する時にローサイドスイッチのオン時間を短縮するコンパレータの影響を受けます。ゼロ交差コンパレータは、同期整流用MOSFET(図8「標準動作回路」のQ2)両端間でインダクタ電流を差動検出します。V_{PGND} - V_{LX}が電流制限スレッショルドの5%(デフォルトの50mVの電流制限スレッショルドでは2.5mV)を下回って低下すると、コンパレータがDLを強制的にローにします(図1)。この機構によって、パルススキッピングPFMと非スキッピングPWM動作の間のスレッショルドが連続および非連続インダクタ電流動作の境界(臨界導通点とも呼ばれます)と一致します。PFM/PWMのクロスオーバーが生じる負荷電流レベル、I_{LOAD(SKIP)}は、インダクタ値の関数であるピークトゥピークリプル電流の1/2に等しくなります(図2)。このスレッショルドは、比較的安定しており、入力電圧(V_{IN})にわずかに依存するだけです：

$$I_{LOAD(SKIP)} = \left(\frac{V_{OUT} \times K}{2L} \right) \left(\frac{V_{IN} - V_{OUT}}{V_{IN}} \right)$$

ここで、Kはオン時間の換算係数です(表1参照)。たとえば、図8の標準動作回路(K = 1.7μs、V_{OUT} = 2.5V、V_{IN} = 12V、およびL = 1μH)では、パルススキッピングの切替りは、次式の電流で起こります：

$$\left(\frac{2.5V \times 1.7\mu s}{2 \times 1\mu H} \right) \left(\frac{12V - 2.5V}{12V} \right) = 1.68A$$

スインギング(ソフト飽和)インダクタを使用する場合は、クロスオーバーポイントがさらに低い値で起こります。軽負荷のためにパルススキッピング動作を生じる場合、スイッチング波形はノイズを含み非同期ですが、これは軽負荷効率が高いことを示す正常な動作状態です。PFMノイズと軽負荷効率のトレードオフは、インダクタの値を変えて行われます。一般に、小インダクタ値では

表1. Kファクタ誤差の近似値

TON SETTING	TYPICAL K-FACTOR (μs)	K-FACTOR ERROR (%)	MINIMUM V _{IN} AT V _{OUT} = 2.5V (h = 1.5; SEE THE DROPOUT PERFORMANCE (BUCK) SECTION)
200 (TON = AV _{DD})	5.0	±10	3.15
300 (TON = open)	3.3	±10	3.47
450 (TON = REF)	2.2	±12.5	4.13
600 (TON = GND)	1.7	±12.5	5.61

デスクトップ、ノートブック、およびグラフィックカード用統合DDR電源ソリューション

MAX8632

効率 対 負荷曲線が平坦になりますが、大インダクタ値では最大負荷における効率が高くなり(コイル抵抗が一定であると仮定して)出力電圧リップルが小さくなります。大きいインダクタ値を使用する場合の難点として、物理的サイズが大きくなること、負荷過渡応答が特に低い入力電圧で悪化することなどがあります。

DC出力精度の仕様は、エラーコンパレータのスレッショルドに関係します。インダクタが連続伝導状態にあるとき、MAX8632は出力リップルの谷の部分を変化させるため、実際のDC出力電圧はトリプルレベルよりも出力リップル電圧の50%だけ高くなります。非連続伝導状態(SKIP = GNDおよび $I_{LOAD} < I_{LOAD(SKIP)}$)では、出力電圧のDCレギュレーションレベルがスローブ補償効果によってエラーコンパレータスレッショルドよりも約1.5%だけ高くなります。

強制PWMモード(SKIP = AV_{DD})

ローノイズの強制PWMモード(SKIP = AV_{DD})では、ローサイドスイッチのオン時間を制御するゼロ交差コンパレータがディセーブルされます。これによって、ローサイドゲート駆動波形がハイサイドゲート駆動波形と常に相補的な関係になるため、インダクタ電流が軽負荷で反転すると同時にDHが V_{OUT} / V_{IN} のデューティ比を保ちます。強制PWMモードは、スイッチング周波数をほぼ一定に保ちます。しかし、外付けMOSFETのゲート電荷とスイッチング周波数によって、無負荷の場合でもV_{DD}バイアス電流が2mA~20mAのままであるため、この場合には強制PWM動作は無駄を生じます。オーディオ周波数ノイズを低減し、負荷過渡応答を改善し、シンク電流を供給してダイナミックな出力電圧調整を行なう場合は、強制PWMモードが最も有用です。

降圧レギュレータ(ILIM)の電流制限

谷電流制限

MAX8632の降圧レギュレータ部分の電流制限回路は、LXとPGND1の間の電圧降下を検出し整流用MOSFET(図8の標準動作回路のQ2)のオン抵抗を電流検出要素として使用する独特の「谷」電流検出アルゴリズムを採用しています。電流検出信号の大きさが谷電流制限スレッショルドを超えると、PWMコントローラは新たなサイクルを開始することができません(図4)。谷電流検出を使用する場合、実際のピーク電流は谷電流制限スレッショルドよりもインダクタ電流リップルに相当する量だけ大きくなります。そのため、正確な電流制限特性と最大負荷能力は、電流検出抵抗、インダクタ値、および入力電圧の関数になります。この電流制限方法は、低電圧保護回路と組み合わせると、ほとんどあらゆる状況で利用することが可能になります。

強制PWMモードで、MAX8632は、降圧レギュレータ出力がシンク電流を流している場合に負電流を制限して、過大な逆方向インダクタ電流を防止します。負電流制限スレッショルドは、正電流制限スレッショルドの約120%に設定されており、V_{ILIM}を調整すると正の電流制限に追従して変化します。電流制限スレッショルドは、ILIMに外付けした抵抗分圧器を使用して調整します。精度とノイズ耐性の点から2μA~20μAの分圧器電流が推奨されます。

電流制限スレッショルドの調整範囲は、25mV~200mVです。電流制限スレッショルド電圧(PGND1~LX)は、可変モードにおいて、ILIM端子に現れる電圧の正確に1/10です。ILIMをAV_{DD}に接続すると、スレッショルドはデフォルトの50mVになります。50mVのデフォルト値に切り替えるためのロジックスレッショルドは、およそAV_{DD} - 1Vです。

ノイズとDC誤差によって、LXとGNDの間に現れる差動電流検出信号が劣化しないよう、プリント基板のレイアウト指針をよく守ってください。

POR、UVLO、およびソフトスタート

AV_{DD}が約2Vを超えて上昇すると内部パワーオンリセット(POR)が働いて、フォルトラッチとソフトスタートカウンタのリセット、リファレンスの電源投入、および降圧レギュレータの動作準備が行なわれます。AV_{DD}が4.25V(typ)に達するまで、AV_{DD}低電圧ロックアウト(UVLO)回路がスイッチングを抑止します。OVPとシャットダウン放電がディセーブルされる場合に(OVP/UVP = REFまたはGND)、DHをローに強制してDLをローにホールドすることによって、またはOVPとシャットダウン放電がイネーブルされている場合に(OVP/UVP = AV_{DD}または開放)、DLを強制的にハイにすることに

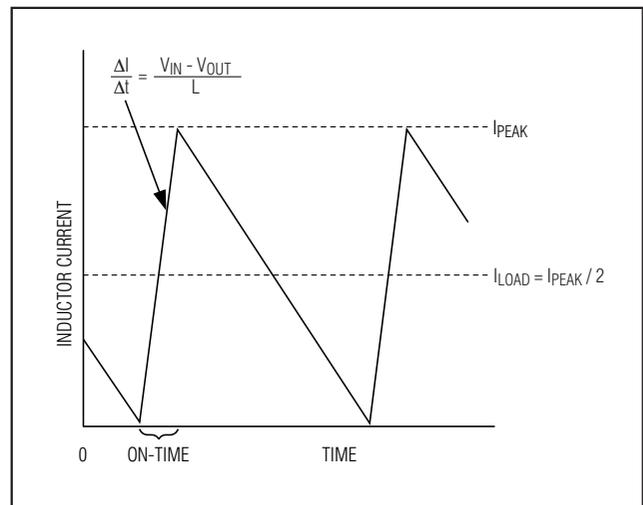


図2. パルススキッピング/不連続クロスオーバーポイント

デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

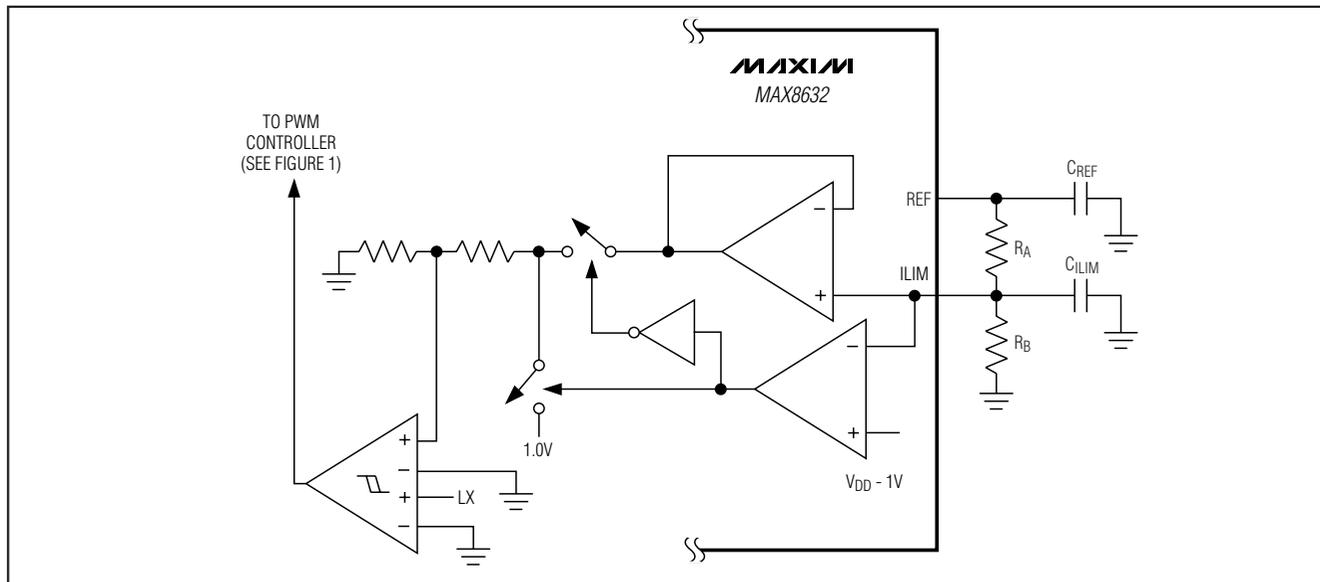


図3. 可変電流制限スレッシュホールド

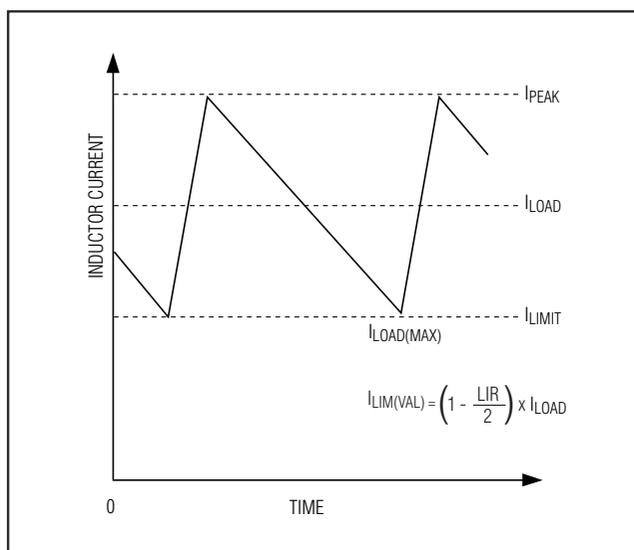


図4. 谷電流制限スレッシュホールド

よって、コントローラはスイッチングを禁止されます。OVP/UVPとシャットダウン設定の詳細な真理値表については、表3を参照してください。AV_{DD}が4.25V以上に上昇すると、コントローラが降圧レギュレータをアクティブにし、内蔵ソフトスタートを初期化します。

降圧レギュレータの内蔵ソフトスタートは、起動中に電流制限レベルを緩やかに上昇させて入力サージ電流を抑制します。MAX8632では、ソフトスタート期間

が5段階に分けられています。最初の段階では、コントローラが電流制限を最大値のわずか20%に制限します。出力が425µs以内にレギュレーションに達しなければソフトスタートが第2段階に入り、電流制限がさらに20%増加します。このプロセスは、最大電流制限に達する時点、1.7ms後、または出力が公称レギュレーション電圧に達する時点、のいずれか最初に到来する時点まで繰り返されます。コンデンサを外付けILIM抵抗器に並列に接続すると、降圧レギュレータ出力の連続可変アナログソフトスタート機能が実現します。

LDOセクションのソフトスタートは、SS端子とグラウンドの間にコンデンサを接続することによって実現します。VTTがオフまたはスタンバイモードに置かれるか、またはLDOの過熱シャットダウン中に、SSコンデンサが放電します。VTTがオンとなるか、または温度制限が解除されると、内蔵の4µA(typ)の電流がSSコンデンサを充電します。その結果、SSの漸増する電圧は、SSが約1.6Vとなる最大電流制限に達するまで、VTT出力の電流制限コンパレータスレッシュホールドを直線的に増加させます。このように起動中に電流限界値を小さくすると、特にコンデンサを駆動している場合に、初期突入電流のピーク値が制限されます。ソフトスタートの時間ウィンドウを設定するために、SSコンデンサの値を適切に選定してください。ソフトスタート機能をディセーブルするためには、SSをフローティング状態にしてください。

デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

パワーOK(POK1)

POK1は、 V_{OUT} を連続的に監視するウィンドウコンパレータ出力を表すオープンドレイン出力です。POK1は、 \overline{SHDN} がローのときおよび降圧レギュレータ出力のソフトスタート期間中はアクティブローに保たれます。デジタルソフトスタートが終了すると、出力電圧がFBによって設定された公称レギュレーション電圧の $\pm 10\%$ 以内にある間は、POK1はハイインピーダンスになります。 V_{OUT} が公称レギュレーション電圧よりも10%を超えて、降下あるいは上昇すると、MAX8632はPOK1をローに強制します。フォルト状態が発生すると、 \overline{SHDN} をトグルするか、あるいは AV_{DD} 電源をいったん1V以下に下げてから再投入することによってフォルトラッチをクリアするまでは、POK1が強制的にローになります。ロジックレベル出力電圧を得るためには、POK1と AV_{DD} の間にプルアップ抵抗器を外付けしてください。ほとんどのアプリケーションでは、100k Ω の抵抗器で十分に機能します。POK1ウィンドウ検出器は、過電圧および低電圧保護フォルト検出器およびVTTとVTTRの状態とはまったく無関係であることに注意してください。

\overline{SHDN} と出力放電

\overline{SHDN} 入力は、降圧レギュレータに対応しており、ICの降圧レギュレータ部をローパワーモードとします(「Electrical Characteristics(電気的特性)」の表参照)。また、 \overline{SHDN} は、過電圧または低電圧フォルトなどのフォルト信号をリセットするために使用されます。

出力放電がイネーブルされて(OVP/UVP = AV_{DD} または開放)、 \overline{SHDN} がロー状態に強制される場合か、またはUVPがイネーブルされて(OVP/UVP = AV_{DD})、 V_{OUT} がそのレギュレーション設定点の70%に低下した場合、MAX8632は内蔵10 Ω スイッチを通して(OUT端子から)ステップダウンレギュレータ出力をグラウンドに放電させます。出力が放電中、DLは強制的にローにされ、PWMコントローラはディセーブルされますが、リファレンスはアクティブに保たれて正確なスレッショルドを供給します。いったん出力電圧が0.1V以下に低下すると、MAX8632はリファレンスをシャットダウンしDLをロー状態に保ちます。

出力放電がディセーブルされると(OVP/UVP = REFまたはGND)、コントローラは降圧出力をアクティブに放電せずにDLドライバはローに保たれます。これらの状態では、降圧出力の放電速度は負荷電流とその出力コンデンサの容量値によって決まります。降圧レギュレータは、OVP/UVP設定によって決定された放電モード状態を起動時に検出してラッチします。

OUTが放電中においては、VTTとVTTRの両出力はアクティブのままであり、OUTが0.1Vに下がるまで、REFINに追従します。

STBY

STBY入力はVTT出力のみをシャットダウンさせるために使用されるアクティブローの入力です。STBYがローの場合、VTTはハイインピーダンスです。

パワーOK(POK2)

POK2は、VTT入力とVTTR出力を常時監視するウィンドウコンパレータ出力に対するオープンドレイン出力です。REFINが0.8Vを下回る場合、POK2はロー状態に強制されます。出力電圧がREFINによって設定される公称レギュレーション電圧の $\pm 10\%$ 以内にある限りは、POK2はハイインピーダンスになります。 V_{VTT} または V_{VTTR} がその公称レギュレーション電圧よりも10%を超えて、上昇あるいは降下すると、MAX8632はPOK2をロー状態に強制します。POK2をロジックレベル出力電圧として使用するには、POK2と AV_{DD} の間にプルアップ抵抗器を外付けしてください。ほとんどのアプリケーションで、100k Ω の抵抗器で十分に機能します。

電流制限(VTT用LDOおよびVTTRバッファ)

VTT出力は、入力(VTTI)を V_{REFIN} 電圧の1/2に安定化するリニアレギュレータです。VTTのフィードバック点はVTT入力端子です(図1)。VTT出力は、少なくとも連続1.5A、ピーク3Aのシンクおよびソース電流を供給することができます。VTTとVTTRの電流制限値は、標準値では、それぞれ $\pm 5A$ と $\pm 32mA$ です。どちらの出力も電流制限値に達すると、出力は電圧ではなく電流をレギュレートします。

表2. シャットダウンおよびスタンバイのための制御ロジック

\overline{SHDN}	STBY	BUCK OUTPUT (V_{DDQ})	VTT	VTTR
AV_{DD}^*	AV_{DD}^*	ON	ON	ON
AV_{DD}^{**}	GND ^{**}	ON	OFF (high impedance)	ON
GND ^{***}	X	OFF	OFF (tracking 0.5 REFIN)	OFF (tracking 0.5 REFIN)

* DDRアプリケーションでは、これはS0状態と呼ばれ、この状態ではすべての出力はオンです。

** DDRアプリケーションでは、これはS3状態と呼ばれ、この状態では、 V_{DDQ} とVTTRはオンですが、VTTはオフ(ハイインピーダンス状態)となります。

*** DDRアプリケーションでは、これはS4/S5と呼ばれ、この状態ではすべての出力はオフです。出力を放電させるためには、放電モードを選択してください(OVP/UVP = AV_{DD} またはオープンとする。表3を参照)。

デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

フォルト保護

MAX8632の降圧コントローラは過電圧/低電圧フォルト保護機能を備えています。フォルト保護をイネーブルおよびディセーブルするためには、表3に従ってOVP/UVPの設定方法を選択してください。アクティブとなる設定をすると、コントローラは出力の低電圧および過電圧フォルト状態を常時監視します。

過電圧保護(OVP)

出力電圧が公称レギュレーション電圧の116%を超えて上昇し、OVPがイネーブルされている(OVP/UVP = AV_{DD} または開放)場合には、OVP回路はフォルトラッチをセットし、PWMコントローラをシャットダウンして、即座にDHをローに強制しDLを強制的にハイにします。このことによって、同期整流用MOSFET(図8「標準動作回路」のQ2)が100%のデューティサイクルでオンとなり、出力コンデンサを急速に放電して出力をグランドレベルにクランプします。出力が一度0.1Vに達すると、DLはオフに切り替わり、出力に負の電圧が現れることを防ぎます。フォルトラッチをクリアしてコントローラを再起動するためには、 $\overline{\text{SHDN}}$ をトグルするか、AV_{DD}電源を、いったん1V以下にしてから再投入してください。OVP/UVPがREFまたはGNDに接続されると、OVPはディセーブルされます(表3参照)。OVPは降圧出力だけに適用されます。VTTとVTTR出力は、過電圧保護を備えていません。

低電圧保護(UVP)

UVPがイネーブルに設定されている場合、出力電圧がそのレギュレーション電圧の70%を下回って降下すると、コントローラがフォルトラッチをセットして放電モードを開始します(「 $\overline{\text{SHDN}}$ と出力放電」の項参照)。UVPは、起動後、または $\overline{\text{SHDN}}$ の立上りエッジ後、少なくとも10ms(min)の間は無視されます。フォルトラッチをクリアしてコントローラを再起動するためには、 $\overline{\text{SHDN}}$ をトグルするか、AV_{DD}電源を、いったん1V以下

にしてから再投入してください。OVP/UVPを開放状態にするかまたはGNDに接続すると、UVPはディセーブルされます(表3参照)。UVPは、降圧出力にだけ適用されます。VTTおよびVTTR出力は、低電圧保護機能を備えていません。

過熱フォルト保護

MAX8632は、2つの過熱フォルト保護回路を備えています。1つはIC内の降圧レギュレータ部分を監視し、もう1つはリニアレギュレータ(VTT)とリファレンスバッファ出力(VTTR)を監視します。MAX8632の降圧レギュレータ部分の接合温度が+160°Cを超えて上昇すると、熱センサがフォルトラッチをセットし、POK1をローに強制し、OVP/UVPの設定状態とは無関係に放電モードを使用して降圧コントローラ出力をシャットダウンします。接合温度が15°Cだけ下がった後でコントローラを再びアクティブにするためには、 $\overline{\text{SHDN}}$ をトグルするか、AV_{DD}電源を、いったん1V以下にしてから再投入してください。IC内のVTTとVTTRレギュレータ部分は、そのチップ温度が+160°Cを超えて上昇するとVTTとVTTRが遮断されてハイインピーダンス状態になり、ICのチップ部分が15°Cだけ下がった後で再起動します。この両方の熱フォルト保護機能は互いに独立しています。たとえば、VTT出力が過負荷になってその熱フォルトがトリガされても、降圧レギュレータは動作を続けます。

設計手順

スイッチング周波数とインダクタ動作点(リップル電流比またはLIR)を選定する前に、降圧レギュレータの入力電圧範囲(V_{IN})と最大負荷電流(I_{LOAD})を確定してください。設計の主なトレードオフは、適切なスイッチング周波数とインダクタ動作点を選定することであり、これら以外に設計は、以下の4つの要因によって決まります。

- 入力電圧範囲。最大値(V_{IN(MAX)})は、ワーストケース

表3. OVP/UVPフォルト保護機能の設定

OVP/UVP	DISCHARGE	UVP PROTECTION	OVP PROTECTION
AV _{DD}	Yes. Output is discharged through an internal 10Ω resistance.	Enabled	Enabled
OPEN	Yes. Output is discharged through an internal 10Ω resistance.	Disabled	Enabled
REF	No. DL forced low when $\overline{\text{SHDN}}$ is low.	Enabled	Disabled
GND	No. DL forced low when $\overline{\text{SHDN}}$ is low.	Disabled	Disabled

デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

の電圧を含まなければなりません。最小値($V_{IN(MIN)}$)は、コネクタとヒューズによる電圧降下を差し引いた後の最低電圧としなければなりません。可能であれば、入力電圧を低くすると効率を高くすることができます。

- 最大負荷電流。検討を要する値が2つあります。ピーク負荷電流(I_{PEAK})は、瞬時の部品ストレスおよびフィルタの決定要因であるため、出力コンデンサの選択、インダクタの飽和定格、および電流制限回路の設計に使用します。連続負荷電流(I_{LOAD})は、熱ストレスの決定要因であるため、入力コンデンサ、MOSFETなどの重要な発熱部品の選択に使用します。
- スイッチング周波数。この選択によって、サイズと効率の基本的なトレードオフが決まります。MOSFETのスイッチング損失が周波数と V_{IN}^2 に比例するため、最適周波数は、主として最大入力電圧の関数となります。また、最適周波数は、MOSFET技術の急速な進歩に伴ってより高い周波数が実用化されているため流動的です。
- インダクタ動作点。この選択によって、サイズと効率、および過渡応答と出力リップルのトレードオフが決まります。小さいインダクタ値を使用すると過渡応答が改善され物理的サイズが小さくなりますが、効率が低下しリップル電流の増加によって出力リップル電圧が大きくなります。インダクタの現実的な最小値は、回路が臨界伝導(インダクタ電流が最大負荷抵抗においてサイクルごとにちょうどゼロに達する場合)の限界点で動作する場合の値です。インダクタ値をこれ以上小さくしても、小型化のメリットは認められません。一般に、最適な動作点はリップル電流が20%~50%の範囲にあります。インダクタ値は、また、パルススキッピングモード(軽負荷とするために、 \overline{SKIP} = ローとする)において、PFM/PWMが切り替わる負荷電流値を決定します。

出力電圧の設定(降圧レギュレータ)

プリセット出力電圧

MAX8632のデュアルモード動作によって、外付け部品を必要とせずに内蔵の共通電圧を選択することが可能です(図5)。2.5Vの固定出力を得るためにはFBをGNDに、1.8Vの固定出力を得るためにはFBを AV_{DD} に、また0.7Vの固定出力を得るためにはFBを直接OUTに接続してください。

FBに抵抗分圧器を使用する降圧レギュレータ出力(V_{OUT})の設定

降圧レギュレータの出力電圧は、抵抗分圧器を使用して0.7V~5.5Vの範囲で調整することができます(図6)。MAX8632では、FB端子が固定リファレンス電圧(0.7V)となるように安定化されます。調整される出力電圧は、次式で表わされます：

$$V_{OUT} = V_{FB} \left(1 + \frac{R_C}{R_D} \right) + \frac{V_{RIPPLE}}{2}$$

ここで、 V_{FB} は0.7Vで、 R_C と R_D は図6に示されています。 V_{RIPPLE} は次式で表わされます：

$$V_{RIPPLE} = LIR \times I_{LOAD(MAX)} \times R_{ESR}$$

VTTとVTTR電圧(LDO)の設定

電源出力(VTT)は、2つの異なった方法で設定することができます。1つは、VTT出力をVTTS入力に直接接続してVTTを $V_{REFIN} / 2$ に安定化させる方法です。もう1つは、VTTとVTTSの間に抵抗分圧器を接続することによってVTTを $V_{REFIN} / 2$ よりも高い電圧に安定化させる方法です。VTTの最大値は、 $V_{VTTI} - V_{DROPOUT}$ です。ここで、 $V_{DROPOUT} = I_{VTT} \times 0.3\Omega(\max)(T_A = +85^\circ\text{C}$ において)です。

リファレンス電圧(VTTR)は、 $0.5V_{REFIN}$ に追従します。

インダクタの選択(降圧レギュレータ)

インダクタの値は、スイッチング周波数とインダクタの動作点から次式に従って決定されます：

$$L = \frac{V_{OUT} (V_{IN} - V_{OUT})}{V_{IN} \times f_{SW} \times I_{LOAD(MAX)} \times LIR}$$

たとえば、 $I_{LOAD(MAX)} = 12\text{A}$ 、 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 2.5\text{V}$ 、 $f_{SW} = 600\text{kHz}$ 、リップル電流を30%($LIR = 0.3$)とすると、次式のようにになります：

$$L = \frac{2.5 (12\text{V} - 2.5\text{V})}{12\text{V} \times 600\text{kHz} \times 12\text{A} \times 0.3} \approx 1\mu\text{H}$$

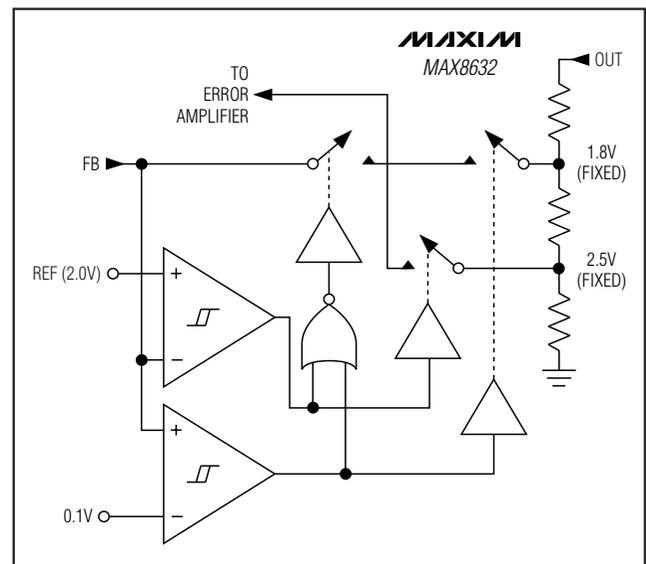


図5. デュアルモードフィードバックデコーダ

デスクトップ、ノートブック、およびグラフィックカード用統合DDR電源ソリューション

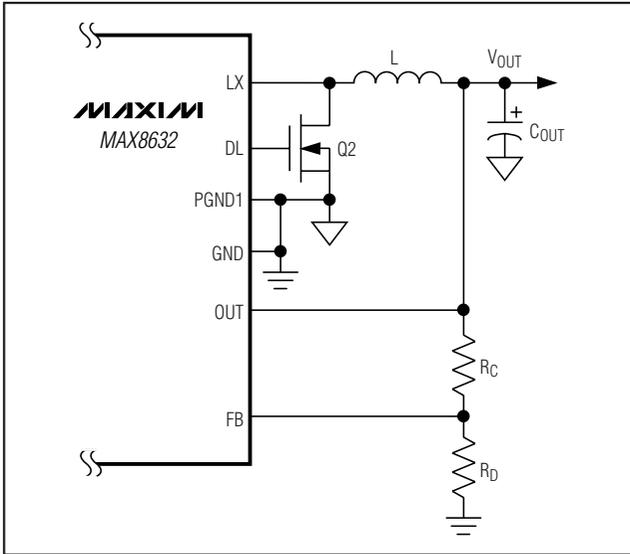


図6. 抵抗分圧器によるV_{OUT}の設定

割り当てられた寸法に適合するDC抵抗のできる限り小さい低損失のインダクタを探してください。フェライトコアは多くの場合最良の選択肢ですが、粉末鉄は安価で最高200kHzの周波数まで十分に機能します。コアは下記のピークインダクタ電流(I_{PEAK})で飽和しないように十分に大きくしなければなりません：

$$I_{PEAK} = I_{LOAD(MAX)} \left(1 + \frac{LIR}{2} \right)$$

大部分のインダクタメーカは、1.0μH、1.5μH、2.2μH、3.3μHなど、標準値のインダクタを提供しています。また、全入力電圧範囲でLIRのより好ましい妥協点が見出せる非標準の値も探してください。スイングインダクタ(無負荷インダクタンスが電流の増加とともに直線的に減少する)を使用する場合は、適切に決定したインダクタンス値を用いてLIRを決めてください。

入力コンデンサの選択(降圧レギュレータ)

入力コンデンサは、スイッチング電流によって生じる次式のリップル電流(I_{RMS})要件を満たす必要があります：

$$I_{RMS} = I_{LOAD} \frac{\sqrt{V_{OUT}(V_{IN} - V_{OUT})}}{V_{IN}}$$

I_{RMS}は、V_{IN} = 2 × V_{OUT}のときにI_{LOAD} / 2の最大値を取ります。ほとんどのアプリケーションでは、タンタル以外のコンデンサ(セラミック、アルミ、POS、またはOSCON)が推奨されます。その理由は、入力と直列に機械的スイッチやコネクタが接続されたシステムに典型的な、電源投入時のサージ電流に対する耐性によるものです。MAX8632が2段電力変換システムの2段目として動作する場合は、タンタル入力コンデンサを使用

することができます。1段目、2段目のいずれの構成においても、最適な信頼性と寿命の面を考慮して、RMS入力電流による温度上昇が10℃以下となるコンデンサを選定してください。

出力コンデンサの選択(降圧レギュレータ)

出力フィルタコンデンサは、出力リップルと過渡負荷の要件を満たすためには等価直列抵抗(R_{ESR})が十分に低く、しかし安定度の要件を満たすためには十分に高いESR値でなければなりません。

プロセッサコア用電圧コンバータや出力が激しい負荷変動のあるアプリケーションでは、出力コンデンサのサイズは、負荷過渡変動によって生じる過度の出力低下を防止するために、どれだけ大きなR_{ESR}値が必要かで決定されます。コンデンサの値が有限であることに起因するサグを無視すると、必要とするR_{ESR}は次式で表わされます：

$$R_{ESR} \leq \frac{V_{STEP}}{\Delta I_{LOAD(MAX)}}$$

大きく高速の過渡のもつ負荷がないアプリケーションでは、出力コンデンサの値は、出力電圧リップルの許容レベルを維持するためにどれだけ大きなR_{ESR}が必要かに左右される場合があります。降圧コントローラ出力リップル電圧は、インダクタの全リップル電流に出力コンデンサのR_{ESR}を乗じた値にほぼ等しくなります。このため、リップル仕様を満たすために必要とする最大のR_{ESR}は、次式で表わされます：

$$R_{ESR} \leq \frac{V_{RIPPLE}}{I_{LOAD(MAX)} \times LIR}$$

実際に必要とするコンデンサの値は、コンデンサの種類だけでなく、低ESRを実現するために必要とする物理的サイズにも関係します。そのため、コンデンサは、一般に、値よりはむしろESRと電圧定格によって選択されます(これは、タンタル、OSCON、ポリマー、およびその他の電解コンデンサについても同様です)。

セラミックコンデンサなどの小容量のフィルタコンデンサを使用する場合、その大きさは、通常、過渡負荷中にV_{SAG}やV_{SOAR}から生じる問題の防止に必要な性能によって決まります。一般に、いったんオーバシュートの要件を満たすために十分な大きさのコンデンサを接続しておく、負荷の立上りエッジのアンダシュートは問題ではなくなります(「過渡応答(降圧レギュレータ)」の項のV_{SAG}およびV_{SOAR}の式を参照)。しかし、小容量フィルタコンデンサは、通常高いESRゼロを持っており、それは総合的な安定度に影響します(「安定性の要件」の項を参照)。

デスクトップ、ノートブック、およびグラフィックカード用統合DDR電源ソリューション

MAX8632

安定性の要件

Quick-PWMコントローラの場合、安定性はスイッチング周波数に関連するESRゼロ周波数の値によって決まります。不安定性の境界は、次式で表わされます：

$$f_{\text{ESR}} \leq \frac{f_{\text{SW}}}{\pi}$$

ここで：

$$f_{\text{ESR}} = \frac{1}{2\pi \times R_{\text{ESR}} \times C_{\text{OUT}}}$$

C_{OUT} が、図8の「標準動作回路」に示すように、同じ値を持つ複数のコンデンサで構成される場合、 f_{ESR} はコンデンサが1個の場合の f_{ESR} と同じ値のままとなります。

標準的な600kHzのアプリケーションでは、ESRゼロ周波数は190kHzよりも十分に低いものとし、可能であれば100kHz以下であることが望まれます。2個の150 μ F/4Vの三洋製POSコンデンサを使用すると、 R_{ESR} が12m Ω (max)になります。この場合、ゼロ周波数が42kHzとなり、十分安定な範囲にあります。

安定度確保に十分注意を払わずに、大容量のセラミックコンデンサを直接フィードバック検出点に接続しないでください。大容量セラミックコンデンサは、ESRゼロ周波数が高く、不規則で不安定な動作をする可能性があります。しかし、インダクタにできる限り近くなければならないフィードバック検出点から数インチ離して、コンデンサを配置し直列抵抗を十分な値まで増やすことは容易です。

不安定な動作は、ダブルパルシングと高速フィードバックループの不安定性という互いに関係しているが、しかし明らかに異なる2つの現象として現れます。ダブルパルシングは、出力にノイズが存在すること、またはESRが小さいために出力電圧信号の中に十分な電圧傾斜波が得られないことによって起こります。400nsの最小オフ時間が経過した直後に、これが原因でエラーコンパレータが「誤って」新たなサイクルをトリガします。

ダブルパルシングは、有害というよりも、いやなものですが、出力電流リップルの増加のような悪影響は何もありません。しかし、ダブルパルシングは、ESRが十分に大きくないためにループが潜在的に不安定であることを示します。ループが不安定であると、電源や負荷の急変によって出力が発振する可能性があります。このような変動は、普通は減衰しますが、出力電圧が許容範囲を超えて上下する可能性があります。安定性の最も簡単なチェック方法は、負荷をゼロから最大値まで急変させて出力電圧リップルの包絡線のオーバーシュートとリングングを注意深く観察することです。AC電流プローブを使用してインダクタ電流を同時に監視することも役に立ちます。ステップ応答の最初のアンダシュートやオーバーシュート後に1サイクルを超えるリングングがあってはなりません。

VTT出力コンデンサの選択(LDO)

VTT出力を安定化するためには、少なくとも20 μ Fが必要です。このコンデンサ値を使用すると、レギュレータのユニティゲイン帯域幅周波数が約1.8MHz(typ)に制限され、安定性に必要な位相余裕が確保されます。このコンデンサがレギュレータ帯域内で確実にその役割を果たすためには、低ESRと低ESLのセラミックコンデンサを使用することが大切です。

また、利得帯域幅は、負荷電流とともに増大する出力FETの相互コンダクタンスで決まるため、負荷電流が1.5Aを超える場合は出力コンデンサを20 μ Fよりも大きくする必要がありますが、最大負荷電流が1.5Aに達しない場合は20 μ Fよりも小さくすることができます。通常は、次式を用いて出力キャパシタンスの最小容量と最大ESRを選定してください：

$$C_{\text{OUT_MIN}} = 20\mu\text{F} \times \sqrt{\frac{I_{\text{LOAD}}}{1.5\text{A}}}$$

$$R_{\text{ESR_MAX}} = 5\text{m}\Omega \times \sqrt{\frac{1.5\text{A}}{I_{\text{LOAD}}}}$$

R_{ESR} の値は、次の近似式で与えられるユニティゲイン帯域幅周波数で測定されるものとします：

$$f_{\text{GBW}} = \frac{36}{C_{\text{OUT}}} \times \sqrt{\frac{I_{\text{LOAD}}}{1.5\text{A}}}$$

安定性に関するこれらの条件が満たされると、電解およびタンタル型を含むコンデンサを(必要に応じて)セラミックコンデンサに並列に追加して、出力のノイズや電圧リップルをさらに抑圧することができます。

VTTR出力コンデンサの選択(LDO)

VTTRバッファは、出力相互コンダクタンスがVTTレギュレータよりもはるかに小さいVTTレギュレータの縮小版です。したがって、その補償用コンデンサはVTTの場合に比べて小さくて済み、そのESRは大きくても構いません。最大 $\pm 15\text{mA}$ の負荷電流を必要とする一般的なアプリケーションの場合、最小1 μ Fのセラミックコンデンサの使用を推奨します($R_{\text{ESR}} < 0.3\Omega$)。このコンデンサは、VTTRとアナロググランドプレーンの間に接続してください。

VTTI入力コンデンサの選択(LDO)

VTTとVTTRの両出力段は、同じVTTI入力から給電されます。これらの出力電圧は、同じREFIN入力を基準にしています。VTTIバイパスコンデンサの値は、VTTIにおけるリップル/ノイズの大きさ、または過渡負荷による電圧ディップの大きさを制限するように選定します。通常、VTTIは、既に大容量コンデンサを備えている

デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

降圧レギュレータの出力に接続しますが、さらに、最小10μFのセラミックコンデンサをVTTI端子のできる限り近くに接続する必要があります。負荷電流が大きい場合や、VTTI端子から電源までの配線が長くインピーダンスが問題になる場合は、コンデンサの値を増やす必要があります。さらに、望ましくないVTTIバウンスがREFIN入力に結合してループが不安定になるのを防止するため、可能であればREFIN端子はVTTI端子から直接ではなく独立のローインピーダンスDC電源からその信号を分岐するようにしてください。VTTI端子から信号を直接取り出さなければならない場合は、VTTI入力のバイパスコンデンサの大きさを増やし、REFIN端子にさらにバイパスコンデンサを追加してください。

MOSFETの選択(降圧レギュレータ)

MAX8632は、回路スイッチ素子として、外付けされたロジックレベルで動作するnチャネルMOSFETを駆動します。重要な選択パラメータとして、以下のものがあります。

オン抵抗($R_{DS(ON)}$): より小さいことが望まれます。

最大ドレインソース間電圧(V_{DSS}): ハイサイドMOSFETのドレインにおける入力電源レールよりも20%以上高いものとしなければなりません。

ゲート電荷(Q_G 、 Q_{GD} 、 Q_{GS}): より小さいことが望まれます。

$V_{GS} = 4.5V$ における規定の $R_{DS(ON)}$ をもつMOSFETを選定してください。効率とコストを勘案して、伝導損失が公称入力電圧と最大出力電流におけるスイッチング損失に等しいハイサイドMOSFETを選定してください(下記参照)。ローサイドMOSFETの場合は、ハイサイドMOSFETがオンになることによる dV/dt によってローサイドMOSFETが誤ってオンにならないことを確認してください。これは、貫通電流によって効率が低下するためです。 Q_{GS} に対する Q_{GD} の比が小さいMOSFETは、 dV/dt に対する耐性が優れています。

適切な熱管理設計を行なうために、所望の最大動作接合温度、最大出力電流、およびワーストケースの入力電圧における電力損失を計算してください。ローサイドMOSFETの場合は、ワーストケースが $V_{IN(MAX)}$ において発生します。ハイサイドMOSFETの場合は、ワーストケースが $V_{IN(MIN)}$ または $V_{IN(MAX)}$ のいずれかで発生する可能性があります。ハイサイドMOSFETとローサイドMOSFETは、回路動作の違いから損失成分が異なります。ローサイドMOSFETはゼロ電圧スイッチとして動作するため、主な損失は次の通りです：

- チャンネル導通損失(P_{LSCC})
- ボディダイオード伝導損失(P_{LSDC})
- ゲート駆動損失(P_{LSDR})

$$P_{LSCC} = \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \times I_{LOAD}^2 \times R_{DS(ON)}$$

この式における $R_{DS(ON)}$ は $T_J(MAX)$ における値を使用してください：

$$P_{LSDC} = 2I_{LOAD} \times V_F \times t_{DT} \times f_{SW}$$

ここで、 V_F はボディダイオードの順方向電圧降下、 t_{DT} はデッドタイム(約30ns)、 f_{SW} はスイッチング周波数です。ローサイドMOSFETはゼロ電圧スイッチ動作をするため、そのゲート駆動損失は入力キャパシタンス(C_{ISS})の充放電の結果として発生します。この損失は、平均のDLゲートドライバのプルアップおよびプルダウン抵抗、 R_{DL} (約1Ω)、およびMOSFETの内部ゲート抵抗(R_{GATE} 、約2Ω)の中に配分されて存在します。駆動電力損失は、次式で表わされます：

$$P_{LSDR} = C_{ISS} \times V_{GS}^2 \times f_{SW} \times \frac{R_{GATE}}{R_{GATE} + R_{DL}}$$

ハイサイドMOSFETはデューティサイクルの制御スイッチとして動作し、主な損失は次の通りです：

- チャンネル導通損失(P_{HSCC})
- VI重畳スイッチング損失(P_{HSSW})
- 駆動損失(P_{HSDR}):

(ハイサイドMOSFETにはボディダイオード導通損失がありません。このダイオードには電流が流れないためです。)

$$P_{HSCC} = \frac{V_{OUT}}{V_{IN}} \times I_{LOAD}^2 \times R_{DS(ON)}$$

この式の $R_{DS(ON)}$ は $T_J(MAX)$ における値を使用してください。

$$P_{HSSW} = V_{IN} \times I_{LOAD} \times f_{SW} \times \frac{Q_{GS} + Q_{GD}}{I_{GATE}}$$

ここで、 I_{GATE} は次式で決まる平均DHドライバ出力電流です：

$$I_{GATE(ON)} = \frac{2.5V}{R_{DH} + R_{GATE}}$$

ここで、 R_{DH} はハイサイドMOSFETドライバのオン抵抗(1Ω、typ)で、 R_{GATE} はMOSFETの内部ゲート抵抗(約2Ω)です：

$$P_{HSDR} = Q_G \times V_{GS} \times f_{SW} \times \frac{R_{GATE}}{R_{GATE} + R_{DH}}$$

デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

ここで、 $V_{GS} = V_{DD} = 5V$ です。上記の損失以外に、MOSFETの出力キャパシタンスおよびMOSFETのデータシートに明記されていないハイサイドMOSFETの中で消費されるローサイドMOSFETのボディダイオード逆回復電荷があるため、損失として約20%を追加してください。熱抵抗の仕様についてはMOSFETのデータシートを参照し、先に求めた電力損失を用いて所望の最大動作接合温度を維持するために必要とするプリント基板の放熱面積を計算してください。スイッチングノイズによって発生するEMIを低減するためには、 $0.1\mu F$ のセラミックコンデンサをハイサイドスイッチのドレインとローサイドスイッチのソースの間に接続するか、またはDHおよびDLと直列に抵抗器を接続してスイッチング遷移を緩やかにしてください。直列抵抗器を接続するとMOSFETの電力損失が増加するため、MOSFETが過熱することがないようにしてください。

MOSFETスナバ回路(ステップダウン)

スイッチングノードには寄生インダクタンスとキャパシタンスで形成される共振回路が存在するため、高速スイッチング遷移によってリングングが発生します。この高周波のリングングは、LXの立上りおよび立下り遷移で発生し、回路性能を低下させ、EMIを発生する可能性があります。このリングングを減衰させるために、直列RCスナバ回路を各スイッチの両端に接続することができます。スナバ回路の直列RCの値を選択する簡単な手順を以下に示します：

- 1) PGND1に対する V_{LX} (LX端子の電圧)を測定するようにオシロスコープのプロブを接続してリングング周波数 f_R を観察してください。
- 2) コンデンサをLXとPGND1間にコンデンサを接続して、リングング周波数が半分に下がるコンデンサの値を見つけ、LXにおける回路の寄生キャパシタンス(C_{PAR})を推定してください。この方法によって見つかったコンデンサの値の1/3の値として C_{PAR} を計算することができます。
- 3) 次式を使って回路の寄生インダクタンス(L_{PAR})を推定してください：

$$L_{PAR} = \frac{1}{(2\pi \times f_R)^2 \times C_{PAR}}$$

- 4) 式 $R_{SNUB} = 2\pi \times f_R \times L_{PAR}$ によって、臨界制動に対応する抵抗器の値(R_{SNUB})を計算してください。所望の制動とピーク電圧振幅を満たすように抵抗器の値を調整してください。
- 5) 効果のあるコンデンサ(C_{SNUB})値として、その値を C_{PAR} の値の少なくとも2~4倍としてください。

スナバ回路の電力損失(P_{RSNUB})は、抵抗器の中で消費され、次式に従って計算することができます。

$$P_{RSNUB} = C_{SNUB} \times V_{IN}^2 \times f_{SW}$$

ここで、 V_{IN} は入力電圧で、 f_{SW} はスイッチング周波数です。電力損失の計算値に対しては、個々のアプリケーションにおける低減ルールを適用して R_{SNUB} の電力定格を決定してください。

電流制限値の設定(降圧レギュレータ)

MAX8632に使用されている電流検出方法では、ローサイドMOSFET(図8「標準動作回路」のQ2)のオン抵抗($R_{DS(ON)}$)が利用されます。電流制限値を計算するとき、MOSFETのデータシートから $R_{DS(ON)}$ に関するワーストケースの最大値を使用し、温度による $R_{DS(ON)}$ の増大を余裕としていくらか加えてください。一般には、 $1^\circ C$ の温度上昇につき0.5%の抵抗増加を見込みます。

最小電流制限スレッショルドは、電流制限が最小許容値にあるときに最大負荷電流を流すことができるように十分に大きくなければなりません。インダクタ電流の谷(valley)は、 $I_{LOAD(MAX)}$ からリップル電流の半分を差し引いたところにあります。したがって：

$$I_{LIM(VAL)} > I_{LOAD(MAX)} - \left(\frac{I_{LOAD(MAX)} \times LIR}{2} \right)$$

ここで、 $I_{LIM(VAL)}$ は、最小谷電流制限スレッショルド電圧をQ2のオン抵抗($R_{DS(ON)Q2}$)で割った値に等しくなります。50mVのデフォルト設定の場合は、 I_{LIM} を AV_{DD} に接続してください。可変モードでは、谷電流制限スレッショルドは I_{LIM} に現れる電圧のちょうど $1/10^*$ です。可変スレッショルドとするためには、抵抗分圧器をREFとGND間に接続して、そのセンタータップを I_{LIM} に接続してください。外部における250mV~2Vの調整範囲は、25mV~200mVの谷電流制限スレッショルドに対応します。電流制限値を調整する際は、1%許容差の抵抗器を使用し、およそ $10\mu A$ を分圧器に流して、谷電流制限値に大きい誤差が生じないようにしてください。

フォールドバック電流制限

UVPラッチオプションが利用不可能な場合に、代わりにフォールドバック電流制限を利用することができます。外付け部品が無制限の過負荷と短絡に耐えることができるように、フォールドバック電流制限機能は、外付け部品の電力損失を低減し、過負荷や短絡が取り除かれると自動的に復元します。フォールドバック電流制限を実行するためには、図7に示すように、可変電流制限値の設定に使用される抵抗分圧器回路(R4とR5)の他に抵抗器(図7と図8「標準動作回路」のR6)を V_{OUT} と I_{LIM} の間に接続してください。

* 負方向では、可変電流制限値は I_{LIM} に現れる電圧の-1/8(標準値)としてあります。

デスクトップ、ノートブック、およびグラフィックカード用統合DDR電源ソリューション

以下に、R4、R5、およびR6の値の計算手順を示します：

- 1) 出力電圧が公称値のときILIMに必要な電圧 $V_{ILIM(NOM)}$ を次の式を使って計算してください：

$$V_{ILIM(NOM)} = 10 \times I_{LOAD(MAX)} \times \left(1 - \frac{LIR}{2}\right) \times R_{DS(ON)Q2}$$

- 2) フォールドバック制限電流のパーセンテージPFBを15%~40%の範囲から選択してください。

- 3) 出力が短絡されている(0V)ときの電圧 $V_{ILIM(0V)}$ を次の式を使って計算してください：

$$V_{ILIM(0V)} = P_{FB} \times V_{ILIM(NOM)}$$

- 4) R4の値は、次式に従って計算することができます：

$$R4 = \frac{2V - V_{ILIM(0V)}}{10\mu A}$$

- 5) R56として表示するR5とR6の並列合成抵抗は、次式に従って計算することができます：

$$R56 = \left(\frac{2V}{10\mu A}\right) - R4$$

- 6) つぎに、R6は次式に従って計算することができます：

$$R6 = \frac{V_{OUT} \times R4 \times R56}{\left[\left(V_{OUT} - (V_{ILIM(NOM)} - V_{ILIM(0V)}) \right) \times R4 - \left((V_{ILIM(NOM)} - V_{ILIM(0V)}) \times R56 \right) \right]}$$

- 7) つぎに、R5を次式に従って計算します：

$$R5 = \frac{R6 \times R56}{R6 - R56}$$

ブースト電源用ダイオードおよびコンデンサの選択 (降圧レギュレータ)

Central Semiconductor社製CMD5H-3などの低電流ショットキダイオードは、多くのアプリケーションで十分に機能します。大電力用パワーダイオードは使用しないでください。大きな接合キャパシタンスがBST端子の電圧をLXの電圧まで充電する可能性があり、これによって6Vの絶対最大定格を超えるためです。ブーストコンデンサは、入力および出力電圧、外付け部品、ならびにプリント基板のレイアウトに応じて0.1 μ F~4.7 μ Fとしてください。ブーストコンデンサは、過大な電圧に充電されないようできる限り大きい値にすべきですが、最大動作デューティサイクル(これは、最小入力電圧で起こります)で発生するローサイドMOSFETの最小導通時間中に十分に充電が可能となる小さな値としなければなりません。さらに、ハイサイドMOSFETが最小オン抵抗を持つように完全導通させるために必要な最小ゲートソース間電圧以下までブーストコンデンサが放電しないようにしてください。この最小ゲートソース間電圧($V_{GS(MIN)}$)は、次式によって決まります：

$$V_{GS(MIN)} = V_{DD} \times \frac{Q_G}{C_{BOOST}}$$

ここで、 V_{DD} は5V、 Q_G はハイサイドMOSFETの全ゲート電荷、 C_{BOOST} はブースト用コンデンサ、すなわち図8の「標準動作回路」のC7の値です。

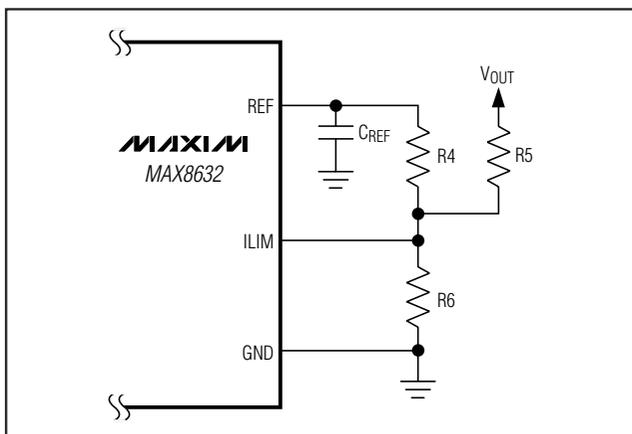


図7. フォールドバック電流制限

デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

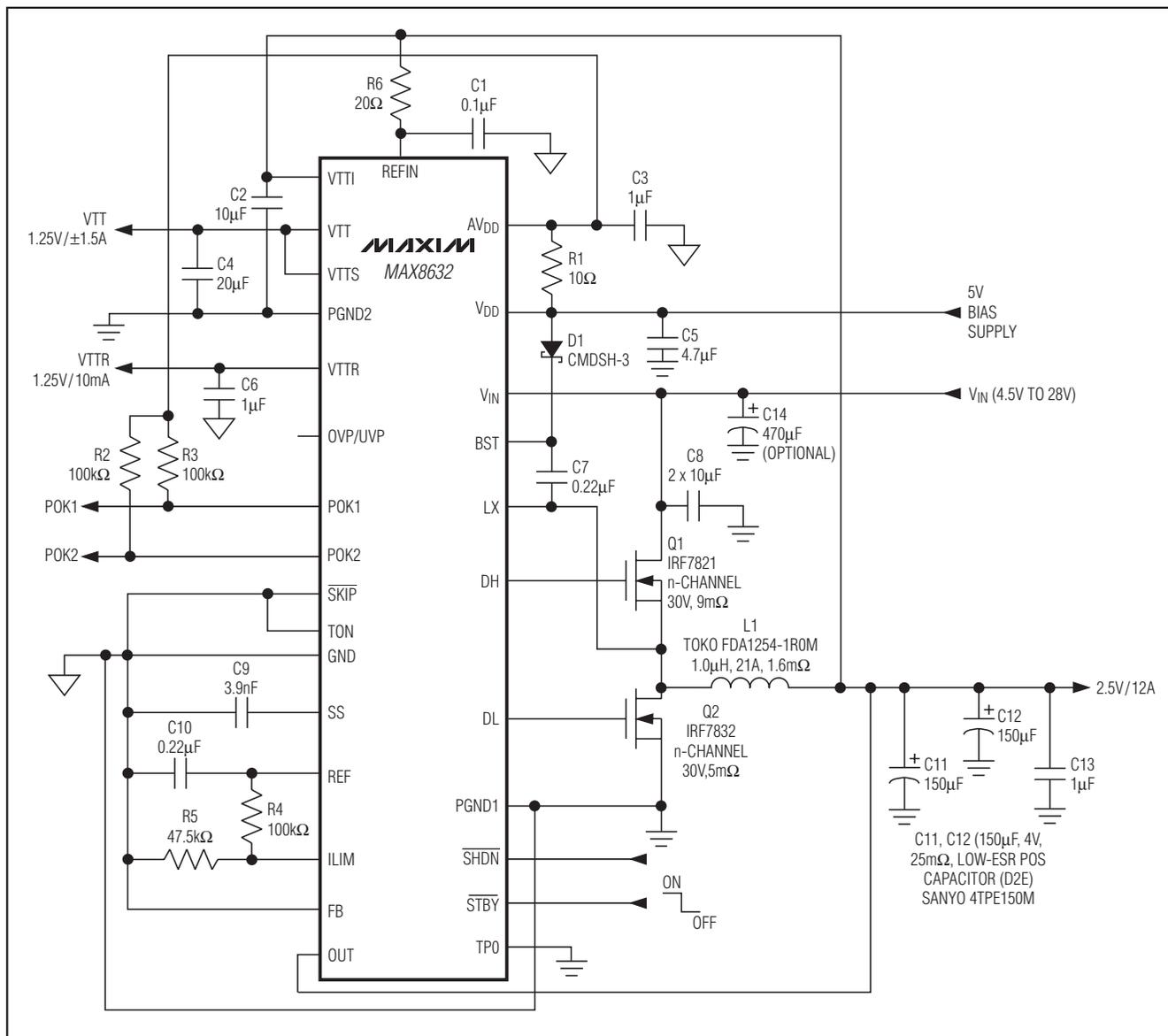


図8. 標準動作回路

過渡応答(降圧レギュレータ)

インダクタのリプル電流も、特に V_{IN} と V_{OUT} 間の電位差が小さい場合には、過渡応答性能に影響します。小インダクタ値を使用すると、インダクタ電流の変化が速くなり、負荷の急変によって出力フィルタコンデンサから流出した電荷を補給することができます。また、出力サグは、最大デューティ比の関数で、オン時間と最小オフ時間から次式によって計算することが可能です：

$$V_{SAG} = \frac{L \times \Delta I_{LOAD(MAX)}^2 \left[\frac{V_{OUT} \times K}{V_{IN}} + t_{OFF(MIN)} \right]}{2C_{OUT} \times V_{OUT} \left[\frac{(V_{IN} - V_{OUT}) \times K}{V_{IN}} + t_{OFF(MIN)} \right]}$$

ここで、 $t_{OFF(MIN)}$ は最小オフ時間(「Electrical Characteristics(電気的特性)」参照)で、Kは表1の値です。

デスクトップ、ノートブック、およびグラフィックカード用統合DDR電源ソリューション

MAX8632

蓄積されたインダクタエネルギーに起因する最大負荷から無負荷に遷移する際のオーバーシュートは、次式に従って計算することができます：

$$V_{SOAR} = \frac{\Delta I_{LOAD(MAX)}^2 \times L}{2 \times C_{OUT} \times V_{OUT}}$$

アプリケーション情報

ドロップアウト性能(降圧レギュレータ)

連続伝導動作の場合の出力電圧可変範囲は、固定の最小オフ時間ワンショットによって制限されます。最良のドロップアウト性能を得るためには、より遅い(200kHz)オン時間設定としてください。低い入力電圧で使用する場合は、デューティ比の限界をオンおよびオフ時間のワーストケース値を使用して計算する必要があります。製造誤差と内部伝播遅延は、TONを決めるKファクタに誤差をもたらします。この誤差は高周波で大きくなります(表1参照)。また、降圧レギュレータをドロップアウトのきわめて近くで使用すると過渡応答性能が悪化するため、通常は大容量の出力コンデンサを追加する必要があります(「設計手順」の項の V_{SAG} 式参照)。

絶対ドロップアウトポイントは、最小オフ時間に漸減するインダクタ電流の変化量(ΔI_{DOWN})が、オン時間に漸増するインダクタ電流の変化量(ΔI_{UP})に等しくなる点です。 $h = \Delta I_{UP} / \Delta I_{DOWN}$ は、負荷の増大に対応してインダクタ電流をより大きく変化させるコントローラの能力を示すもので、常に1よりも大きくなければなりません。 h が絶対最小ドロップアウトポイントである1に近づくと、インダクタ電流は各スイッチングサイクルで少しも増加することができず、出力キャパシタンスを追加しない限り V_{SAG} が著しく増大します。

h の適正な最小値は1.5ですが、この値の調整は V_{SAG} 、出力キャパシタンス、および最小動作電圧の間のトレードオフとなります。 h の値を決めると最小動作電圧は、次式に従って計算することができます：

$$V_{IN(MIN)} = \left[\frac{V_{OUT} + V_{DROP1}}{1 - \left(\frac{h \times t_{OFF(MIN)}}{K} \right)} \right] + V_{DROP2} - V_{DROP1}$$

ここで、 V_{DROP1} と V_{DROP2} は、放電および充電回路の寄生電圧降下(「オンタイムのワンショット(TON)」の項参照)、 $t_{OFF(MIN)}$ は「Electrical Characteristics(電気的特性)」の値で、 K は表1の値です。絶対最小入力電圧は、 $h = 1$ として計算します。

$V_{IN(MIN)}$ の計算値が、必要とする最小入力電圧よりも大きい場合は、許容できる V_{SAG} とするためには、動作周波数を下げるか、または出力キャパシタンスを追加する必要があります。ドロップアウトに近い動作が予想される場合は、適切な過渡応答を確保するために V_{SAG} を計算してください。

ドロップアウトの設計例を以下に示します：

$$V_{OUT} = 2.5V$$

$$f_{SW} = 600kHz$$

$$K = 1.7\mu s$$

$$t_{OFF(MIN)} = 450ns$$

$$V_{DROP1} = V_{DROP2} = 100mV$$

$$h = 1.5$$

$$V_{IN(MIN)} = \left[\frac{2.5V + 0.1V}{1 - \left(\frac{1.5 \times 450ns}{1.7\mu s} \right)} \right] + 0.1V - 0.1V = 4.3V$$

電圧ポジショニング(降圧レギュレータ)

高速の過渡負荷が発生するアプリケーションでは、出力電圧が $R_{ESR} \times C_{OUT} \times \Delta I_{LOAD}$ だけ瞬時に変化します。電圧ポジショニングでは、このようなアプリケーションに使用する出力コンデンサの数をより少なくすることができ、許容範囲の厳しいアプリケーションにおける出力電圧のACおよびDC許容ウィンドウを最大にすることができます。

図9は、電圧ポジショニングを行う回路のOUTとFBの接続を示します。電圧ポジショニングのない回路では、MAX8632が出力コンデンサ電圧の位置で電圧を安定化します。電圧ポジショニングを行う回路では、MAX8632は電圧ポジショニング抵抗器のインダクタ側の電圧を安定化します。このようにすると、 V_{OUT} は次式のように減少します：

$$V_{OUT(VPS)} = V_{OUT(NO_LOAD)} - R_{POS} \times I_{LOAD}$$

プリント基板レイアウトガイドライン

低損失のスイッチングとノイズのない安定な動作を実現するためには、プリント基板を注意深くレイアウトすることがきわめて重要です。スイッチング電力段には特別な注意を要します。可能であれば、グランド端子を互いに同一面に配置して電力部品すべてを基板の上側に実装してください。プリント基板のレイアウトを適切に行なうために、以下の指針に従ってください：

- 特にグランド端子では、大電流経路を短くしてください。この方法は、安定でジッタのない動作に不可欠です。

デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

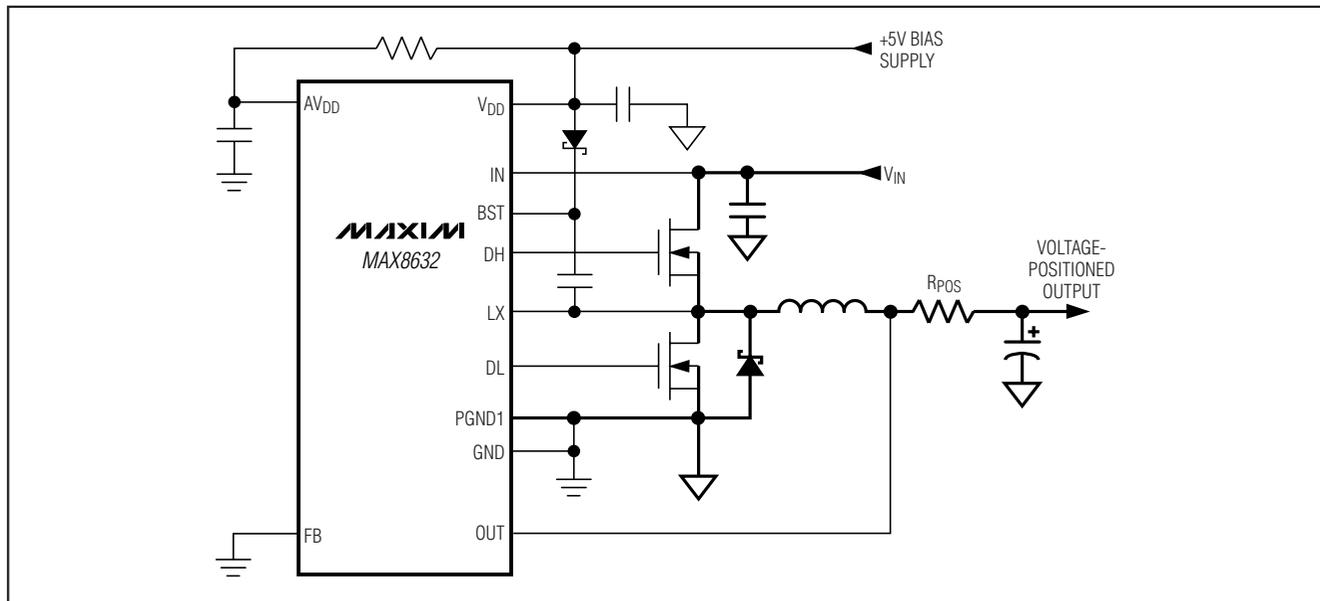


図9. 電圧ポジショニング出力

- 電源配線と負荷の接続部を短くしてください。この方法は、高効率を得るために不可欠です。厚みのある銅箔のプリント基板(1オンスでなく2オンス)を使用すると、最大負荷における効率を1%以上改善することができます。プリント基板の配線を適切に配置することは、ミリ単位で取り組むべき困難な作業で、この場合、配線抵抗が1mΩ増えただけで効率の低下を無視することができなくなります。
- 電流検出用ローサイドMOSFETへのLXとPGND1の接続部には、ケルビン検出接続を使用する必要があります。
- 配線の長さにトレードオフが必要な場合、インダクタの充電経路が放電経路よりも長くなることは許容されます。たとえば、入力コンデンサとハイサイドMOSFETの間の距離は、インダクタとローサイドMOSFETの間、またはインダクタと出力フィルタコンデンサの間の距離よりも幾分長くなることは許容されます。
- 高速スイッチングノード(BST、LX、DH、およびDL)は、敏感なアナログ領域(REF、FB、およびILIM)から離して経路を定めてください。
- 入力セラミックコンデンサは、ハイサイドMOSFETのドレインとローサイドMOSFETのソースにできる限り近づけて配置する必要があります。入力コンデンサ端子とMOSFETの間のインピーダンスができる限り小さくなるようにMOSFETの位置を決めてください。

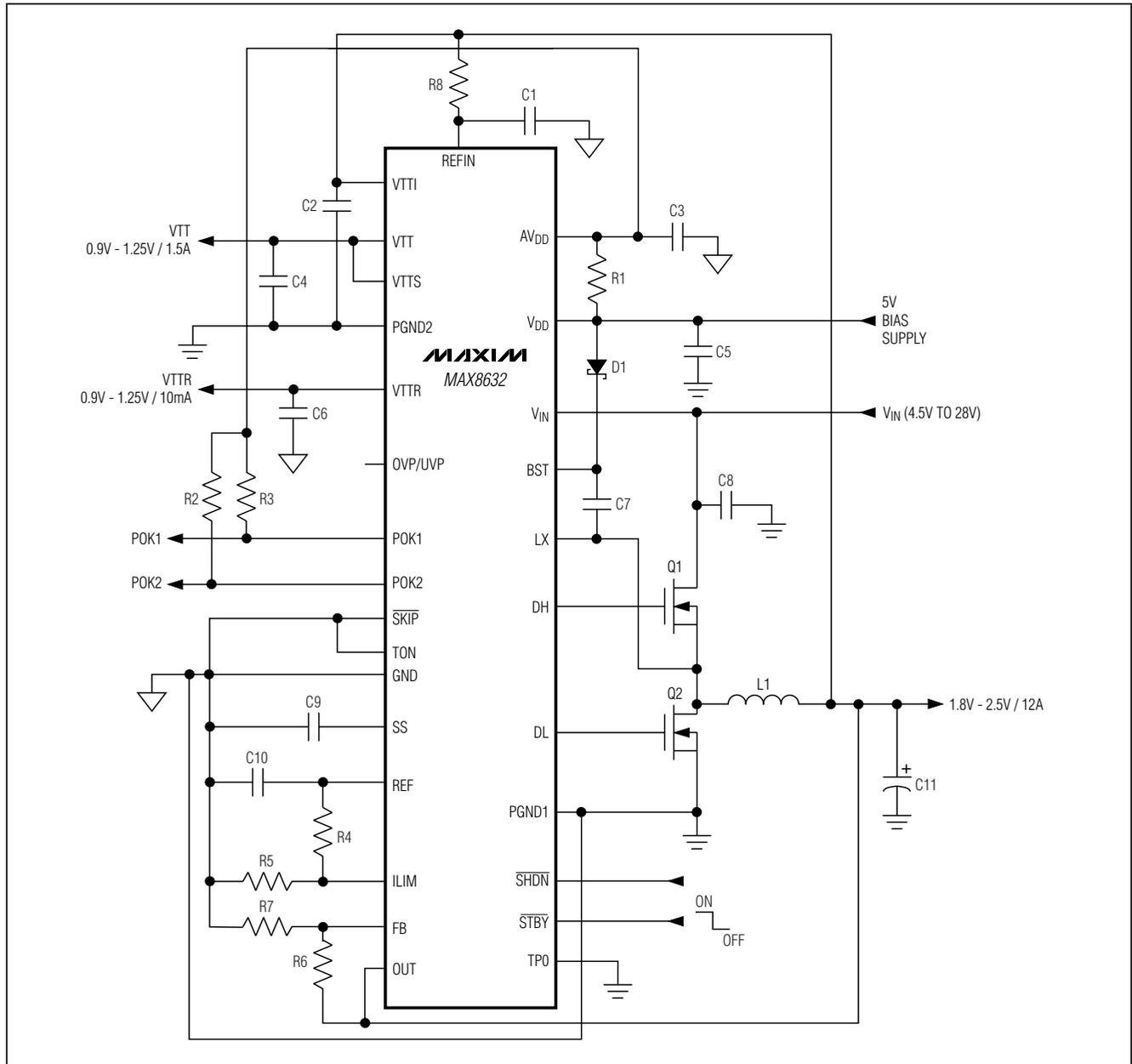
LDOセクションのレイアウトに関する特別な配慮

VTTのコンデンサ(1個または複数)は、VTTとPGND2(端子12と11)にできる限り近づけて配置し、配線の直列抵抗/インダクタンスを最小限に抑えなければなりません。コンデンサのPGND2側は、短くして、ICの下のエクスポーズドパッドまでをローインピーダンス経路とする必要があります。エクスポーズドパッドは、GND(端子24)およびPGND2(端子11)に対してスター接続としなければなりません。PGND1(端子23)はローサイドMOSFETのソースで近くのPGNDプレーンに独立して接続してください。この端子を直接、エクスポーズドパッドには接続しないでください。それはこのことによって、望ましくないスイッチングノイズがクリーンなアナロググラウンドに注入される可能性があるからです。この代わりに、PGND1(端子23)は大きいPGNDプレーンによってPGND2(端子11)に接続されます。コンデンサのVTT側の出力電圧をVTTs(端子9)に戻すために使用する配線は、幅を狭くすることができます。最良の性能を得るためには、VTTI用のバイパスコンデンサをVTTI(端子13)にできる限り近づけて配置する必要があります。REFIN(端子14)は、ノイズの無い配線を使用して経路を分離し、GNDに対して確実にバイパスしなければなりません。プリント基板設計のガイドラインについては、MAX8632の評価キットのデータシートを参照してください。

デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

標準動作回路

MAX8632



チップ情報

TRANSISTOR COUNT: 5100

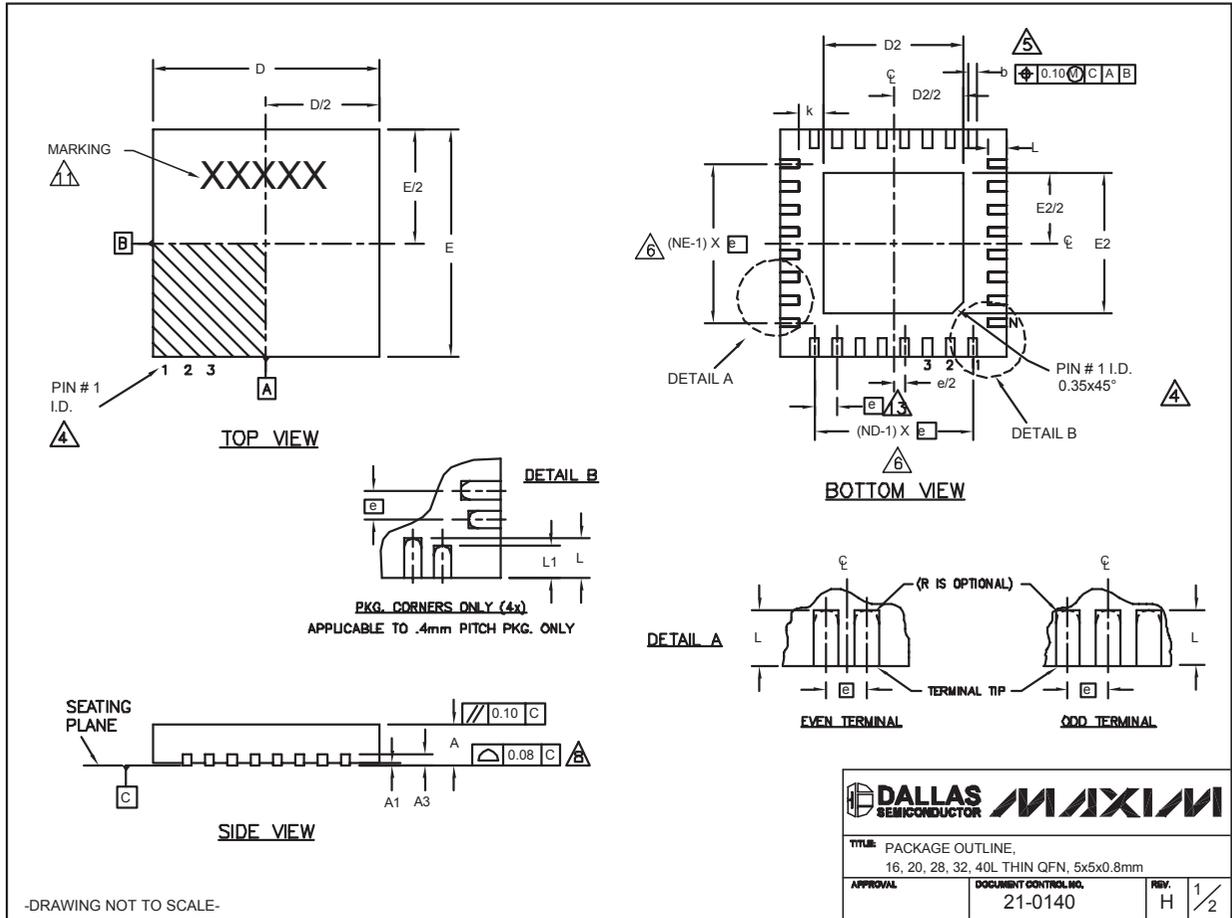
PROCESS: BiCMOS

デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



デスクトップ、ノートブック、および グラフィックカード用統合DDR電源ソリューション

MAX8632

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)

COMMON DIMENSIONS															
PKG.	16L 5x5			20L 5x5			28L 5x5			32L 5x5			40L 5x5		
SYMBOL	MIN.	NOM.	MAX.												
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05
A3	0.20 REF.														
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25
D	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
E	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-	0.25	0.35	0.45
L	0.30	0.40	0.50	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.40	0.50	0.60
L1	-	-	-	-	-	-	-	-	-	-	-	-	0.30	0.40	0.50
N	16			20			28			32			40		
ND	4			5			7			8			10		
NE	4			5			7			8			10		
JEDEC	WHHB			WHHC			WHHD-1			WHHD-2			-----		

EXPOSED PAD VARIATIONS									
PKG. CODES	D2			E2			L	DOWN BONDS ALLOWED	
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.			±0.15
T1655-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T1655-2	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T1655N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T2055-2	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T2055-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T2055-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T2055-5	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES	
T2855-1	3.15	3.25	3.35	3.15	3.25	3.35	**	NO	
T2855-2	2.60	2.70	2.80	2.60	2.70	2.80	**	NO	
T2855-3	3.15	3.25	3.35	3.15	3.25	3.35	**	YES	
T2855-4	2.60	2.70	2.80	2.60	2.70	2.80	**	YES	
T2855-5	2.60	2.70	2.80	2.60	2.70	2.80	**	NO	
T2855-6	3.15	3.25	3.35	3.15	3.25	3.35	**	NO	
T2855-7	2.60	2.70	2.80	2.60	2.70	2.80	**	YES	
T2855-8	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES	
T2855N-1	3.15	3.25	3.35	3.15	3.25	3.35	**	NO	
T3255-2	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T3255-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T3255-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T3255N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T4055-1	3.20	3.30	3.40	3.20	3.30	3.40	**	YES	

** SEE COMMON DIMENSIONS TABLE

NOTES:

1. DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
2. ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
3. N IS THE TOTAL NUMBER OF TERMINALS.

△ THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JESD 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.

△ DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.

△ ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.

7. DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
8. COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
9. DRAWING CONFORMS TO JEDEC MO220, EXCEPT EXPOSED PAD DIMENSION FOR T2855-1, T2855-3, AND T2855-6.
10. WARPAGE SHALL NOT EXCEED 0.10 mm.
11. MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
12. NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
13. LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION "e", ±0.05.

-DRAWING NOT TO SCALE-

TITLE PACKAGE OUTLINE, 16, 20, 28, 32, 40L THIN QFN, 5x5x0.8mm	
APPROVAL	DOCUMENT CONTROL NO. 21-0140
REV. H	2/2

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 29

© 2005 Maxim Integrated Products, Inc. All rights reserved. **MAXIM** is a registered trademark of Maxim Integrated Products, Inc.